

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6371153号
(P6371153)

(45) 発行日 平成30年8月8日(2018.8.8)

(24) 登録日 平成30年7月20日(2018.7.20)

(51) Int.Cl. F1
G06F 3/00 (2006.01) G06F 3/00 A

請求項の数 8 (全 12 頁)

(21) 出願番号	特願2014-149466 (P2014-149466)	(73) 特許権者	000227205 NECプラットフォームズ株式会社 神奈川県川崎市高津区北見方二丁目6番1号
(22) 出願日	平成26年7月23日(2014.7.23)	(74) 代理人	100109313 弁理士 机 昌彦
(65) 公開番号	特開2016-24702 (P2016-24702A)	(74) 代理人	100124154 弁理士 下坂 直樹
(43) 公開日	平成28年2月8日(2016.2.8)	(72) 発明者	横内 一仁 神奈川県川崎市高津区北見方2丁目6番1号 NECプラットフォームズ株式会社内
審査請求日	平成29年6月15日(2017.6.15)	審査官	桜井 茂行

最終頁に続く

(54) 【発明の名称】 電子装置、電子システム、および、方法

(57) 【特許請求の範囲】

【請求項1】

シリアルポートと、
RS232Cインタフェース端末装置を駆動するRS駆動手段と、
VGAインタフェース端末装置を駆動するVGA駆動手段と、
前記RS駆動手段および前記VGA駆動手段から、前記シリアルポートに接続された端末装置を駆動する手段を選択する選択手段と、を備え、
前記シリアルポートはRS232Cインタフェース端末接続用のコネクタであり、
前記選択手段は、前記シリアルポートのDSR信号線から所定値が出力されている場合に、前記VGA駆動手段の信号線を、前記シリアルポートの前記DSR信号線以外の信号線に接続する電子装置。

【請求項2】

前記コネクタは、RJ45コネクタおよび9ピンのD-subコネクタの何れか一方である、請求項1の電子装置。

【請求項3】

請求項1及び請求項2の何れか1項の電子装置と、
前記VGAインタフェース端末装置と、
前記電子装置と前記VGAインタフェース端末装置との間に接続され、前記シリアルポートのDSR信号線に前記所定値を出力し、前記VGAインタフェース端末装置の信号線を前記シリアルポートの前記DSR信号線以外の信号線と接続する変換手段と、を包含す

る電子システム。

【請求項 4】

前記変換手段は、a) 前記 V G A インタフェース端末装置の 15 ピンの D-sub コネクタと前記シリアルポート間を接続し、D-sub コネクタの G N D ピンを前記シリアルポートの D S R 信号線に接続するケーブル、及び、b) 前記 V G A インタフェース端末装置の 15 ピンの D-sub コネクタに接続された V G A インタフェース用のケーブルと、前記シリアルポートに接続されたシリアルケーブル間に接続され、D S R 信号線を自らの G N D に接続する変換基板の何れか一方である請求項 3 の電子システム。

【請求項 5】

シリアルポートと、
R S 2 3 2 C インタフェース端末装置を駆動する R S 駆動手段と、
V G A インタフェース端末装置を駆動する V G A 駆動手段と、
前記 R S 駆動手段および前記 V G A 駆動手段から、前記シリアルポートに接続された端末装置を駆動する手段を選択する選択手段と、を備え、
スイッチをさらに備え、
前記シリアルポートは R S 2 3 2 C インタフェース端末接続用のコネクタであり、
前記選択手段は、前記スイッチが所定の状態の場合、前記 V G A 駆動手段の信号線を、
前記シリアルポートの信号線に接続する電子装置。

10

【請求項 6】

シリアルポートと、
R S 2 3 2 C インタフェース端末装置を駆動する R S 駆動手段と、
V G A インタフェース端末装置を駆動する V G A 駆動手段と、を備える装置において、
前記 R S 駆動手段および前記 V G A 駆動手段から、前記シリアルポートに接続された端末を駆動する手段を選択する方法であって、
前記シリアルポートは R S 2 3 2 C インタフェース端末接続用のコネクタであり、
前記シリアルポートの D S R 信号線から所定値が出力されている場合に、前記 V G A 駆動手段の信号線を、前記シリアルポートの前記 D S R 信号線以外の信号線に接続する方法

20

【請求項 7】

前記コネクタは、RJ45 コネクタおよび 9 ピンの D-sub コネクタの何れか一方である、請求項 6 の方法。

30

【請求項 8】

シリアルポートと、
R S 2 3 2 C インタフェース端末装置を駆動する R S 駆動手段と、
V G A インタフェース端末装置を駆動する V G A 駆動手段と、を備える装置において、
前記 R S 駆動手段および前記 V G A 駆動手段から、前記シリアルポートに接続された端末を駆動する手段を選択する方法であって、
前記装置は、スイッチをさらに備え、
前記シリアルポートは R S 2 3 2 C インタフェース端末接続用のコネクタであり、
前記スイッチが所定の状態の場合、前記 V G A 駆動手段の信号線を、前記シリアルポートの信号線に接続する方法。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電子装置、電子システム、および、方法に関する。特に、1つのシリアルポートで、R S 2 3 2 C インタフェースのシリアルコンソールと V G A (Video Graphic Array) インタフェースの端末装置を排他的に使用することができる電子装置、電子システム、および、方法に関する。

【背景技術】

【0002】

50

特許文献1は、D - s u b (D-subminiature) 25ピンの共通化コネクタを使用して、シリアルインタフェースまたはパラレルインタフェースを自動的に選択して使うことが出来るインタフェース装置を開示する。

【0003】

特許文献2は、非ブルートゥースコンソールを用いて、非ブルートゥースコンピュータ及びブルートゥースマスタ機器を制御出来るスイッチ装置を開示する。

【0004】

特許文献3は、ピン配列仕様の異なる機器間相互を接続する通信ケーブルを開示する。当該通信ケーブルは、接続変更可能なコンバータ部を備える。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開平9 - 282058号公報

【特許文献2】特開2012 - 234517号公報

【特許文献3】実開昭63 - 143877号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

コンピュータ等の電子装置は、そのコンソール装置として、RS232C規格準拠のシリアルコンソール（以降、シリアルコンソール）とVGA規格準拠の端末装置（以降、VGA端末装置）のいずれか一方を使用することがある。どちらを使用するかは、当該電子装置の利用状況に応じて利用者が決定する。

【0007】

そのため、電子装置は、予め、シリアルコンソール接続用のポートとVGA端末装置接続用のポートの2つのポートを備えておく必要があり、このことが、例えば、ラック搭載型電子装置の高密度実装の妨げとなる。

【0008】

本願発明は、上述の課題をするための電子装置、電子システム、および、方法を提供することを目的とする。

【0009】

特許文献1の装置は、シリアルインタフェースまたはパラレルインタフェースを切り替えて使用するものである。この装置は、シリアルコンソールとVGA端末装置の接続ポート共通化という本発明の課題を解決できない。

【0010】

特許文献2の装置は、ブルートゥースデバイスと非ブルートゥースデバイスを共通のコンソール装置で制御するものである。この装置も、シリアルコンソールとVGA端末装置の接続ポート共通化という課題は解決できない。

【課題を解決するための手段】

【0011】

本発明の一実施形態の電子装置は、シリアルポートと、RS232Cインタフェース端末装置を駆動するRS駆動手段と、VGAインタフェース端末装置を駆動するVGA駆動手段と、前記RS駆動手段および前記VGA駆動手段から、前記シリアルポートに接続された端末装置を駆動する手段を選択する選択手段と、を備える。

【0012】

本発明の一実施形態の方法は、シリアルポートと、RS232Cインタフェース端末装置を駆動するRS駆動手段と、VGAインタフェース端末装置を駆動するVGA駆動手段と、を備える装置において、前記RS駆動手段および前記VGA駆動手段から、前記シリアルポートに接続された端末を駆動する手段を選択する。

【発明の効果】

【0013】

10

20

30

40

50

本発明にかかる電子装置は、1つのシリアルポートで、シリアルコンソールとVGA端末装置を排他的に選択して使用することができる。したがって、本発明の電子装置は、コンソール装置用に実装するポートが1つで良く、その結果、例えば、ラック搭載型電子装置の高密度実装が可能となる。

【図面の簡単な説明】

【0014】

【図1】図1は、電子装置10に、本発明を適用した場合の電子システム90の構成図である。

【図2】図2は、第1の実施の形態の電子装置10、例えばコンピュータ10のブロック構成図である

【図3】図3は、第1の実施の形態の電子システム60の回路構成図である。

【図4】図4は、制御部33の動作フローチャートを示す。

【図5】図5は、第2の実施の形態の電子装置10、例えば、コンピュータ10の回路構成を示す。

【図6】図6は、第3の実施の形態の電子装置10の構成図である。

【発明を実施するための形態】

【0015】

<第1の実施の形態>

図1は、電子装置10（例えばコンピュータ10）に、本発明を適用した場合の電子システム90の構成図である。図1の(a)の電子システム90において、コンピュータ10は、シリアルケーブル14でシリアルコンソール12に接続されている。この場合、コンピュータ10はシリアルコンソールモードで動作し、コンピュータ10が備えるRS駆動部23が、シリアルポート11経由でRS232C信号を入出力する。

【0016】

なお、上述の電子装置10とコンピュータ10のように、同じ要素の上位概念の名称とその具体例の名称は、同じ符号で参照される。

【0017】

ここで、RS駆動部23は、シリアルコンソール12を対象にRS232Cの規格に基づくデータの入出力を行う機能を有する部位である。RS駆動部23は、例えば、RS232CドライバIC23(Integrated Circuit)である。

【0018】

ここで、シリアルケーブル14は、RS232C規格に準拠したコンソールの接続に通常用いられている、例えば、RJ45コネクタ、9ピンのD-subコネクタを有するケーブルである。

【0019】

一方、図1の(b)の電子システム90において、コンピュータ10は、順次、シリアルケーブル14、変換基板16、VGAケーブル15によってVGA端末装置13に接続されている。この場合、コンピュータ10はVGAモードで動作し、コンピュータ10が備えるVGA駆動部21が、シリアルポート11経由でVGA信号を入出力する。

【0020】

ここで、VGA駆動部21は、VGA端末装置13を対象にVGAの規格に基づくデータの入出力を行う機能を有する部位である。VGA駆動部21は、例えば、ビデオチップ21である。

【0021】

ここで、VGAケーブル15は、VGA規格に準拠したコンソールの接続に通常用いられている、例えば、15ピンのD-subコネクタを有するケーブルである。

【0022】

このように、本発明を適用した場合、コンピュータ10は、そのシリアルポート11を経由して、シリアルコンソール12も、VGA端末装置13も接続することが出来る。

【0023】

10

20

30

40

50

コンピュータ10等の電子装置10は、小型化と高密度実装が求められており、その結果、未使用の入出力ポートの数を減らすことが求められている。このため、例えば、設計者は、電子装置10の使用状況に合わせて、シリアルコンソール12用の入出力ポート及びVGA端末装置13用の入出力ポートの一方を削除する、という対応を余儀なくされていた。あるいは、当該設計者等は、両入出力ポートを備える代わりに他の入出力ポートを削除する、という対応を行っていた。

【0024】

本発明は、電子装置10の同一シリアルポート11を経由して、シリアルコンソール12も、VGA端末装置13も接続することを可能とするため、上記課題を解決する。

【0025】

図2は、本実施の形態の電子装置10、例えばコンピュータ10のブロック構成図である。コンピュータ10は、RS232CドライバIC23、ビデオチップ21、選択部24、シリアルポート11を備える。図示はされていないが、コンピュータ10は、他に、プロセッサ、メモリ、ディスク装置などを備える。RS232CドライバIC23やビデオチップ21は、プロセッサから指示を受けて、シリアルコンソール12や、VGA端末装置13に入出力を行う。

【0026】

シリアルポート11には、図1の(a)が示すようにシリアルコンソール12が接続される。または、シリアルポート11には、図1の(b)が示すようにVGA端末装置13が接続される。

【0027】

選択部24は、シリアルポート11経由で外部からEnable信号が入力されているか否かに応じて、RS232CドライバIC23、および、ビデオチップ21の一方を選択して、シリアルポート11に接続させる。選択部24は、ビデオチップ21をシリアルポート11に接続させたり分離させたりするアイソレートチップ22を備える。

【0028】

電子システム90が図1の(a)に示す状態で、シリアルポート11経由でRS232CのDSR(Data Set Ready)信号がアサートされると、選択部24はRS232CドライバIC23にEnable信号を出力し、動作状態にする。同時に、選択部24は、アイソレートチップ22にDisable信号を出力して、ビデオチップ21をシリアルポート11から分離させる。これにより、RS232CドライバIC23がシリアルコンソール12を駆動可能となる。

【0029】

一方、電子システム90が図1の(b)に示す状態のとき、後述するようにシリアルポート11経由でRS232CのDSR信号がデサートされる。正確に言えば、これは、RS232CのDSR信号が出力される信号線の出力が所定電圧の時、という意味である。簡単のため、以降もこのような言い回しが用いられる。

【0030】

この場合、選択部24は、RS232CドライバIC23にDisable信号を出力し、その出力を停止させる。同時に、選択部24は、アイソレートチップ22にEnable信号を出力して、ビデオチップ21をシリアルポート11に接続させる。これにより、ビデオチップ21がVGA端末装置13を駆動可能となる。

【0031】

図3は、本実施の形態の電子システム90の回路構成図である。図3の(a)は、電子装置10、例えば、コンピュータ10の回路構成を示す。図2に示したものと同様に、コンピュータ10は、RS232CドライバIC23、ビデオチップ21、選択部24、シリアルポート11を含む。ただし、本図において、選択部24は、アイソレートチップ22、FET32(Field Effect Transistor)、及び制御部33を包含する。制御部33は、例えば、CPLD33(Complex Programmable Logic Device)で実現されている。

【0032】

10

20

30

40

50

本図において、RS232CドライバIC23、ビデオチップ21、シリアルポート11、および、アイソレートチップ22は、図2で説明したものと同一のものである。

【0033】

図3の(b)は、変換基板16の構成を示す。変換基板16は、信号線のインタフェースを、シリアルインタフェースのRJ45または9ピンのD-subから、15ピンのD-subに変換する。

【0034】

変換基板16は、VGA端末装置13と接続するための15ピンのD-subのアナログVGAコネクタ34を備えている。さらに、変換基板16は、コンピュータ10のRJ45のシリアルポート11と接続するためのRJ45接続インタフェース35も備えている。

10

【0035】

RJ45接続インタフェース35は、アナログVGAコネクタ34のHS(Horizontal synchronization)、VS(Vertical synchronization)、R(Red video)、G(Green video)、B(Blue video)信号線の他に、RS232CのDSR信号線も備えている。DSR信号線は、グランドにプルダウン接続されている。

【0036】

コンピュータ10は、シリアルポート11として、RJ45コネクタ11を備えている。RJ45コネクタ11からの信号線は、RS232CドライバIC23およびアイソレートチップ22に接続している。

20

【0037】

RS232CドライバIC23は、CPLD33と接続している。また、アイソレートチップ22は、ビデオチップ21とも接続している。

【0038】

RS232Cのシリアル信号とVGA信号の接続の組み合わせは、例えば、CTS(Clear to send)とHS、Rx(Receive Data)とVS、DTR(Data Terminal Ready)とR、RTS(Request To Send)とG、Tx(Transmit Data)とBである。ただし、組み合わせはこれに限られない。

【0039】

シリアルコンソール12とVGA端末装置13との排他的選択回路として、RS232CのDSR信号線が、FET32経由でCPLD33に接続されている。CPLD33からは、RS232CドライバIC23およびアイソレートチップ22の各々まで、Enable/Disable信号線が伸びている。CPLD33は、シリアルポート11から受信したDRS信号に基づいて、当該Enable/Disable信号線を用いて、RS232CドライバIC23およびアイソレートチップ22の起動/停止を制御する。

30

【0040】

次に、図3の回路の動作を説明する。

【0041】

図1の(a)の電子システム90において、RJ45コネクタ11は、シリアルケーブル14を経由して、シリアルコンソール12に接続されている。ここで、RJ45コネクタ11に入力されるRS232CのDSR信号がレディ状態を示すと、RS232CドライバIC23にレディが伝達される。それと同時に、FET32のゲートがオンなり、CPLD33にRS232C Enable信号が、アサートされる(Low電圧が加えられる)。

40

【0042】

図4は、制御部33(CPLD33)の動作フローチャートを示す。接続されたRS232C Enable信号が、アサートされたことを検出すると(S1でアサート)、CPLD33は、アイソレートチップ22にDisable信号を出力する(S2)。これにより、アイソレートチップ22は、ビデオチップ21の信号をRJ45コネクタ11から分離する。

50

【 0 0 4 3 】

次いで、C P L D 3 3 は、R S 2 3 2 C ドライバ I C 2 3 に E n a b l e 信号を出力し (S 3)、内部で分離していたプロセッサなどから創出されたシリアル信号を、R S 2 3 2 C ドライバ I C 2 3 に出力し始める (S 4)。これにより、コンピュータ 1 0 は、R J 4 5 コネクタ 1 1 を経由して、シリアルコンソール 1 2 を駆動する。

【 0 0 4 4 】

一方、図 1 の (a) の電子システム 9 0 において、R J 4 5 コネクタ 1 1 に変換基板 1 6 が接続されると、変換基板 1 6 内で、D S R 信号がグランドにプルダウン接続されて、常に L o w 電圧となる。そのため、C P L D 3 3 に R S 2 3 2 C E n a b l e 信号が、デサートされる (H i g h 電圧が加えられる)。 10

【 0 0 4 5 】

図 4 のフローチャートにおいて、接続された R S 2 3 2 C E n a b l e 信号が、デサートされたことを検出すると (S 1 でデサート)、C P L D 3 3 は、シリアル信号を R S 2 3 2 C ドライバ I C 2 3 から分離する (S 5)。すなわち、C P L D 3 3 は、シリアル信号の R S 2 3 2 C ドライバ I C 2 3 への出力を停止する。

【 0 0 4 6 】

次いで、C P L D 3 3 は、R S 2 3 2 C ドライバ I C 2 3 に D i s a b l e 信号を出力する (S 6)。これで、R S 2 3 2 C ドライバ I C 2 3 は、シリアル通信を停止する。

【 0 0 4 7 】

最後に、C P L D 3 3 は、アイソレイトチップ 2 2 に E n a b l e 信号を出力する (S 7)。これにより、アイソレイトチップ 2 2 は、ビデオチップ 2 1 の信号線を R J 4 5 コネクタ 1 1 に接続し、コンピュータ 1 0 は、R J 4 5 コネクタ 1 1 を経由して、V G A 端末装置 1 3 を駆動する。 20

【 0 0 4 8 】

本実施の形態にかかる電子装置 1 0 は、1 つのシリアルポート 1 1 で、シリアルコンソール 1 2 と V G A 端末装置 1 3 を排他的に選択して使用することができる。したがって、電子装置 1 0 は、コンソール装置用に実装するポートが 1 つで良く、その結果、例えば、ラック搭載型電子装置の高密度実装が可能となる。

【 0 0 4 9 】

さらに、本実施の形態にかかる電子装置 1 0 は、シリアルコンソール 1 2 と V G A 端末装置 1 3 を自動的に切り分けて使用することができる。したがって、電子装置 1 0 の利用者が、コンソール装置の種類を手動で指定する必要はない。 30

【 0 0 5 0 】

その理由は、選択部 2 4 が、D S R 信号の入力に基づいてコンソール装置の種類を切り分けて、コンソール装置の駆動手段を R S 2 3 2 C ドライバ I C 2 3 及びビデオチップ 2 1 の中から選択するからである。

【 0 0 5 1 】

< 第 1 の実施の形態の変形 >

シリアルポート 1 1 は、R J 4 5 コネクタでなく、9 ピンの D - s u b コネクタであっても良い。 40

【 0 0 5 2 】

また、制御部 3 3 は、C P L D 3 3 で実現されていなくても良い。制御部 3 3 は、F P G A (Field Programmable gate array) や論理回路 I C を使って実現されても良い。選択部 2 4 は、D S R 信号を R S 2 3 2 C ドライバ I C 2 3 やアイソレイトチップ 2 2 に直接入力するように実装されても良い。

【 0 0 5 3 】

電子装置 1 0 は、コンピュータ 1 0 以外の他の電子機器、例えば、ストレージ装置、通信装置、あるいは、工作機器、船舶、交通信号機の制御装置であっても良い。

【 0 0 5 4 】

変換基板 1 6 は無くても良い。電子装置 1 0 と V G A 端末装置 1 3 を接続するケーブル 50

が、R J 4 5 や 9 ピンの D - s u b コネクタから 1 5 ピンの D - s u b の V G A コネクタへの変換を行っても良い。この場合、D S R 信号線は、例えば、グランドピンに接続される。

【 0 0 5 5 】

< 第 2 の実施形態 >

図 5 は、本実施の形態の電子装置 1 0、例えば、コンピュータ 1 0 の回路構成を示す。本実施の形態の電子装置 1 0 は、制御部 3 3 に接続されたスイッチ 5 8 を包含する。当該スイッチ 5 8 は、一方に H i g h、他方に L o w 電圧が入力され、一方を選択して制御部 3 3 に出力可能である。

【 0 0 5 6 】

本実施の形態の電子装置 1 0 は、第 1 の実施形態の電子装置 1 0 が備えていた、シリアルポート 1 1 の D S R 信号線から制御部 3 3 に至る F E T 3 2 を含む回路 (図 3) は不要になる。

【 0 0 5 7 】

第 1 の実施形態では、V G A 端末接続時 (図 1 の (b)) は、R S 2 3 2 C の D S R 信号線をグランドにプルダウン接続して、制御部 3 3 の自動検出により端末制御の切り替えを行った。

【 0 0 5 8 】

一方、本実施の形態の電子装置 1 0 は、この切り替えの為に D S R 信号の代わりにスイッチ 5 8 を使う。すなわち、ユーザがこのスイッチ 5 8 を切り替えて、R S 2 3 2 C の E n a b l e 信号および D i s a b l e 信号の一方を選択して、制御部 3 3 に出力する。スイッチ 5 8 は、R S 2 3 2 C の E n a b l e 信号および D i s a b l e 信号の一方を選択して、制御部 3 3 に出力できるのであれば、その種類、構造は問わない。

【 0 0 5 9 】

また、電子装置 1 0 は、スイッチ 5 8 の代わりにチップセット 5 7 の G P I O (G e n e r a l P u r p o s e I n p u t / O u t p u t) を使っても良い。

【 0 0 6 0 】

本実施の形態にかかる電子装置 1 0 は、1 つのシリアルポート 1 1 で、シリアルコンソール 1 2 と V G A 端末装置 1 3 を排他的に選択して使用することができる。

【 0 0 6 1 】

その理由は、選択部 2 4 が備える、例えば、制御部 3 3 が、スイッチ 5 8 の入力に基づいてコンソール装置の種類を切り分けて、コンソール装置の駆動手段を R S 2 3 2 C ドライバ I C 2 3 及びビデオチップ 2 1 の中から選択するからである。

【 0 0 6 2 】

< 第 3 の実施の形態 >

図 6 は、本実施の形態の電子装置 1 0 の構成図である。電子装置 1 0 は、シリアルポート 1 1 と、R S 駆動部 2 3 と、V G A 駆動部 2 1 と、選択部 2 4 を備える。

【 0 0 6 3 】

R S 駆動部 2 3 は、R S 2 3 2 C インタフェース端末装置を駆動する。V G A 駆動部 2 1 は、V G A インタフェース端末装置を駆動する。選択部 2 4 は、R S 駆動部 2 3 および V G A 駆動部 2 1 から、シリアルポート 1 1 に接続された端末装置を駆動する部位を選択する。

【 0 0 6 4 】

本実施の形態にかかる電子装置 1 0 は、1 つのシリアルポート 1 1 で、シリアルコンソール 1 2 と V G A 端末装置 1 3 を排他的に選択して使用することができる。

【 0 0 6 5 】

その理由は、選択部 2 4 が、コンソール装置の駆動手段を R S 駆動部 2 3 及び V G A 駆動部 2 1 の中から選択するからである。

【 0 0 6 6 】

以上、実施形態を参照して本願発明を説明したが、本願発明は上記実施形態に限定され

10

20

30

40

50

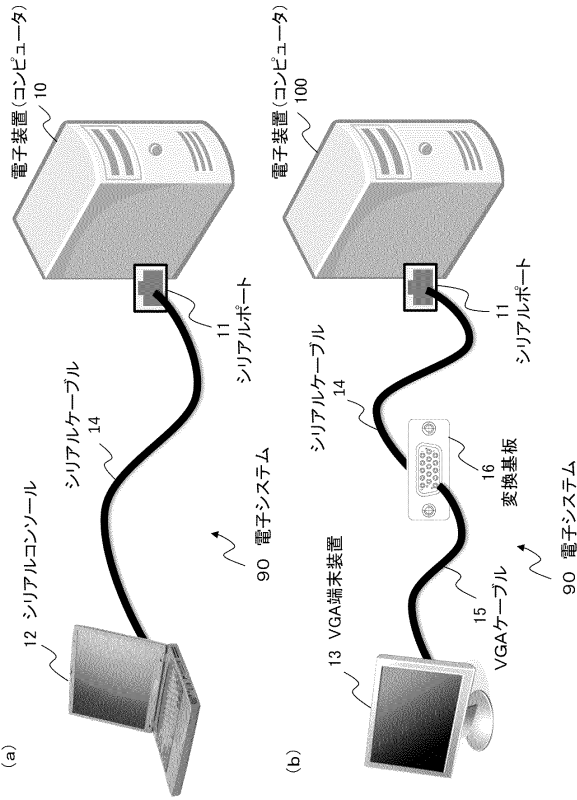
ものではない。本願発明の構成や詳細には、本願発明の範囲内で当業者が理解し得る様々な変更をすることができる。

【符号の説明】

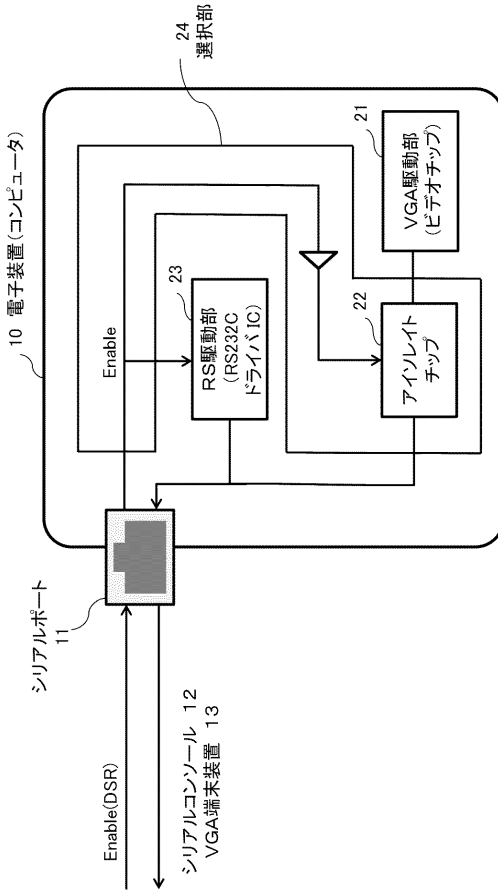
【 0 0 6 7 】

1 0	電子装置	
1 0	コンピュータ	
1 1	シリアルポート	
1 1	R J 4 5 コネクタ	
1 2	シリアルコンソール	
1 3	V G A 端末装置	10
1 4	シリアルケーブル	
1 5	V G A ケーブル	
1 6	変換基板	
2 1	V G A 駆動部	
2 1	ビデオチップ	
2 2	アイソレイトチップ	
2 3	R S 駆動部	
2 3	R S 2 3 2 C ドライバ I C	
2 4	選択部	
3 2	F E T	20
3 3	制御部	
3 3	C P L D	
3 4	アナログ V G A コネクタ	
3 5	R J 4 5 接続インタフェース	
5 7	チップセット	
5 8	スイッチ	
9 0	電子システム	

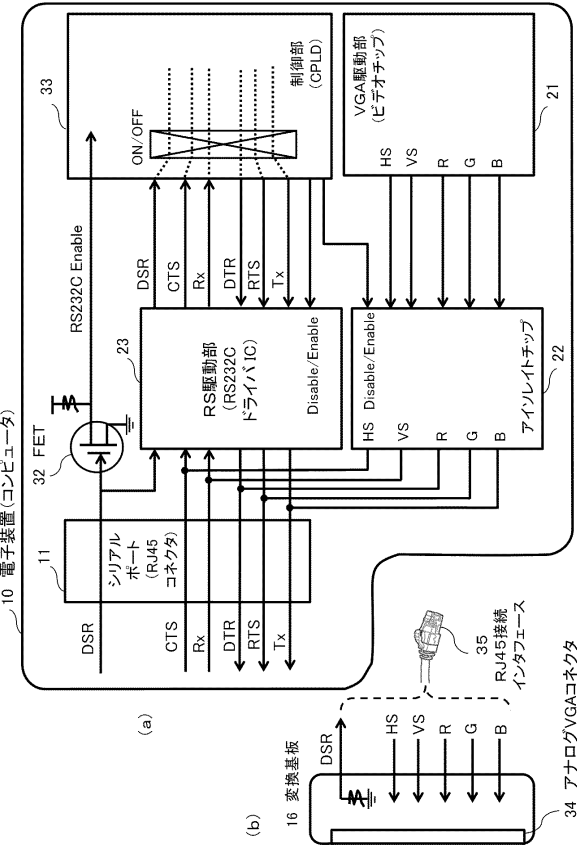
【図 1】



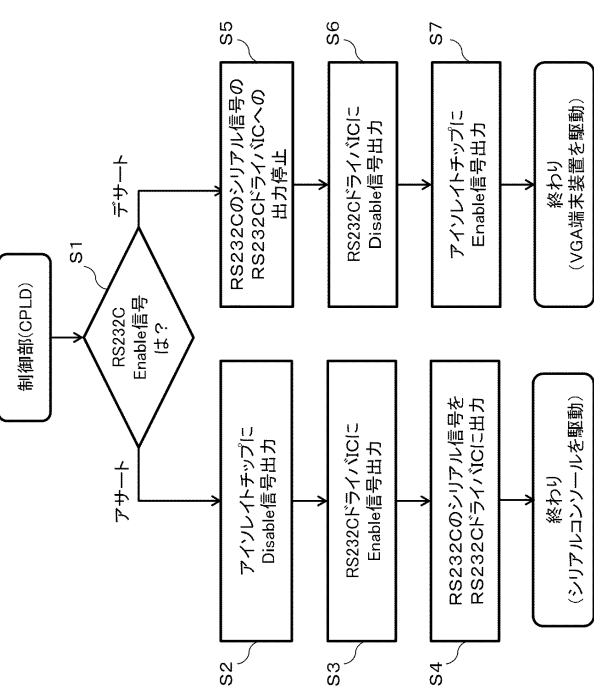
【図 2】



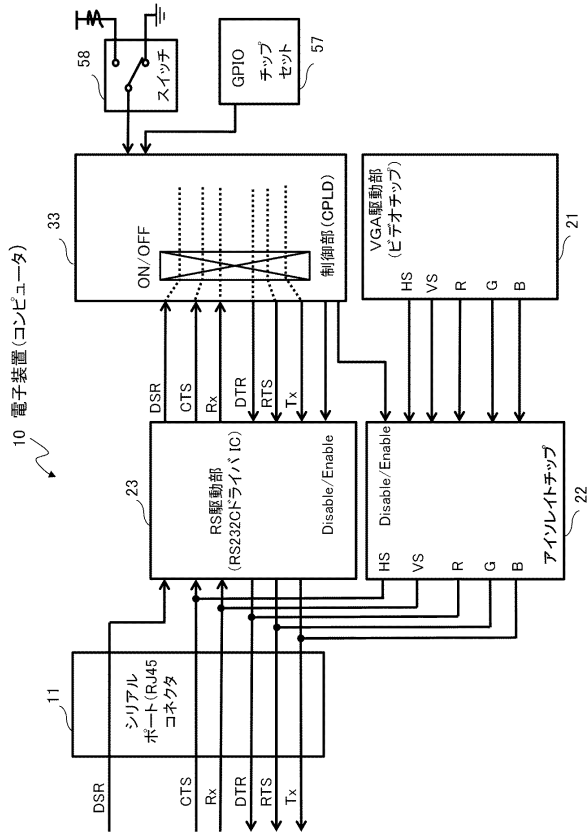
【図 3】



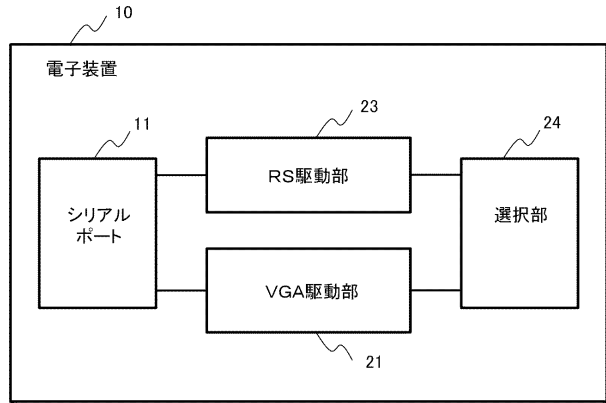
【図 4】



【図5】



【図6】



フロントページの続き

- (56)参考文献 特開2013-020763(JP,A)
特開2000-148316(JP,A)
米国特許出願公開第2013/0215884(US,A1)
関谷 博之, “Windows CE 情報ステーション【第21回】”, Hello!PC, 日本, ソフトバンク
パブリッシング株式会社, 1999年 6月 8日, 第6巻第9号, pp. 90-91

(58)調査した分野(Int.Cl., DB名)

G06F 3/00
G06F 13/10 - 13/14
G06F 13/38 - 13/42
H01R 27/00 - 31/08