



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년06월27일
 (11) 등록번호 10-1160333
 (24) 등록일자 2012년06월20일

- | | |
|---|--|
| (51) 국제특허분류(Int. Cl.)
H04N 7/015 (2006.01)
(21) 출원번호 10-2009-0095724(분할)
(22) 출원일자 2009년10월08일
심사청구일자 2011년06월27일
(65) 공개번호 10-2009-0115700
(43) 공개일자 2009년11월05일
(62) 원출원 특허 10-2008-0036859
원출원일자 2008년04월21일
(30) 우선권주장
60/739,430 2005년11월25일 미국(US)
(56) 선행기술조사문헌
KR1020050107287 A*
KR1020050109052 A
W02004043073 A1
JP평성10322228 A
*는 심사관에 의하여 인용된 문헌 | (73) 특허권자
삼성전자주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)
(72) 발명자
박의준
서울 관악구 봉천11동 196-199 101호
권용식
경기도 수원시 영통구 효원로 363, 위브하늘채아파트 129동 1503호 (매탄동)
(뒷면에 계속)
(74) 대리인
정홍식 |
|---|--|

전체 청구항 수 : 총 8 항

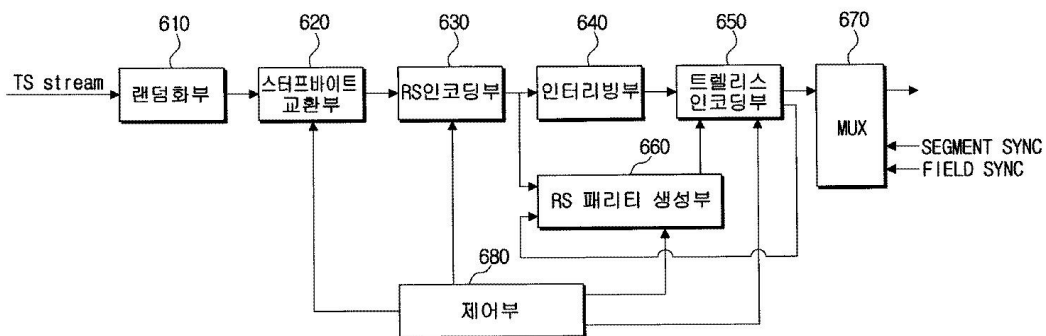
심사관 : 조남신

(54) 발명의 명칭 수신 성능이 향상된 디지털 방송 송수신기 및 그의 신호처리방법

(57) 요약

수신 성능이 향상된 디지털 방송 송수신 시스템 및 그의 신호처리방법이 개시된다. 본 디지털 방송 송수신기는, 소정의 위치에 스템프 바이트(Stuff byte)가 삽입되어 있는 전송 스트림을 랜덤화하는 랜덤화부; 랜덤화부에서 출력된 데이터에 포함되어 있는 스템프 바이트를 소정의 기지(Known) 데이터로 대체하는 스템프 바이트 교환부; 스템프 바이트 교환부에서 출력된 데이터에 대해 RS 인코딩을 수행하는 RS 인코딩부; RS 인코딩부에서 출력된 데이터에 대해 인터리빙을 수행하는 인터리빙부; 인터리빙부에서 출력된 데이터에 대해 트렐리스 인코딩을 수행하는 트렐리스 인코딩부; RS 인코딩부에서 출력된 데이터와 트렐리스 인코딩부에서 출력된 데이터에 기초하여 패리티를 생성하고 생성된 패리티를 상기 트렐리스 인코딩부로 입력하는 RS 패리티 생성부; 및 트렐리스 인코딩부에서 출력된 데이터에 대해 변조를 수행하고 RF 업컨버팅을 수행하는 변조 및 RF부를 포함한다. 따라서, 수신측에서 수신된 신호로부터 기지데이터를 검출하여 동기 및 등화에 사용함으로써 열악한 멀티패스 채널에서 디지털 방송 수신 성능이 향상될 수 있다.

대표도



(72) 발명자

지금란

서울특별시 강남구 강남대로58길 35, 2층 (도곡동)

장용덕

경기도 수원시 영통구 태장로71번길 19, 동수원엘지빌리지2차 205동 1401호 (망포동)

정해주

서울특별시 서초구 신반포로23길 41, 신반포한신2차 109동 402호 (잠원동)

김준수

서울특별시 성북구 길음로 119, 209동 602호 (길음동, 길음뉴타운)

유정필

경기도 수원시 영통구 봉영로1759번길 17, 와이티오피스텔 710호 (영통동)

정진희

경기도 용인시 수지구 신봉2로 26, LG신봉자이1차 아파트 120동 1906호 (신봉동)

김중훈

경기도 수원시 장안구 천천로22번길 34, 백설마을삼환아파트 517동 705호 (정자동)

특허청구의 범위

청구항 1

디지털 방송 수신기에 있어서,

디지털 방송 송신기로부터 스트림을 수신하는 튜너부;

상기 스트림을 복조하는 복조부; 및

상기 복조된 스트림에서 헤더 영역 외의 기설정된 위치에 배치된 기지 데이터를 이용하여, 상기 복조된 스트림을 등화하는 등화부;를 포함하며,

상기 스트림은,

상기 디지털 방송 송신기에 포함된 복수 개의 트렐리스 인코더를 포함하는 트렐리스 인코딩부의 초기화에 이용되는 초기화 바이트를 포함하며,

상기 초기화 바이트 중 처음 4비트는 상기 복수 개의 트렐리스 인코더 중 하나로 입력되어 상기 트렐리스 인코더 내의 적어도 2개의 메모리의 초기화에 이용되며, 나머지 4비트는 기지 데이터를 구성하는 것을 특징으로 하는 디지털 방송 수신기.

청구항 2

제1항에 있어서,

상기 등화된 스트림을 디코딩하는 디코딩부;

상기 디코딩된 스트림을 재정렬하는 디인터리빙부; 및

상기 디인터리빙부에서 재정렬된 스트림을 RS 디코딩하는 RS 디코딩부;를 더 포함하는 것을 특징으로 하는 디지털 방송 수신기.

청구항 3

제1항에 있어서,

상기 트렐리스 인코딩부는 12개의 트렐리스 인코더를 포함하며,

상기 초기화 바이트 중 처음 4비트는 상기 12 개의 트렐리스 인코더 중 하나로 입력되어 상기 초기화에 이용되며, 나머지 4비트는 기지 데이터를 구성하는 것을 특징으로 하는 디지털 방송 수신기.

청구항 4

삭제

청구항 5

디지털 방송 수신기의 스트림 처리 방법에 있어서,

디지털 방송 송신기로부터 스트림을 수신하는 단계;

상기 스트림을 복조하는 단계; 및

상기 복조된 스트림에서 헤더 영역 외의 기설정된 위치에 배치된 기지 데이터를 이용하여, 상기 복조된 스트림을 등화하는 단계;를 포함하며,

상기 스트림은,

상기 디지털 방송 송신기에 포함된 복수 개의 트렐리스 인코더를 포함하는 트렐리스 인코딩부의 초기화에 이용되는 초기화 바이트를 포함하며, 상기 초기화 바이트 중 처음 4비트는 상기 복수 개의 트렐리스 인코더 중 하나로 입력되어 상기 트렐리스 인코더 내의 적어도 2개의 메모리의 초기화에 이용되며, 나머지 4비트는 기지 데이터를 구성하는 것을 특징으로 하는 디지털 방송 수신기의 스트림 처리 방법.

청구항 6

제5항에 있어서,

상기 등화된 스트림을 디코딩하는 단계;

상기 디코딩된 스트림을 재정렬하는 단계; 및

상기 재정렬된 스트림을 RS 디코딩하는 RS 디코딩하는 단계;를 더 포함하는 것을 특징으로 하는 디지털 방송 수신기의 스트림 처리 방법.

청구항 7

제5항에 있어서,

상기 트렐리스 인코딩부는 12개의 트렐리스 인코더를 포함하며,

상기 초기화 바이트 중 처음 4비트는 상기 12 개의 트렐리스 인코더 중 하나로 입력되어 상기 초기화에 이용되며, 나머지 4비트는 기지 데이터를 구성하는 것을 특징으로 하는 디지털 방송 수신기의 스트림 처리 방법.

청구항 8

삭제

청구항 9

제1항에 있어서,

상기 트렐리스 인코더는,

제1 메모리, 상기 제1 메모리와 연결되며, 제어 신호에 따라 기존 입력 신호 및 상기 제1 메모리에 저장된 값 중 하나를 출력하는 제1 믹스, 상기 제1 믹스의 출력과 상기 제1 메모리에 저장된 값을 가산하여 출력하는 제1 가산기, 제2 메모리, 상기 제2 메모리와 연결되어, 상기 제2 메모리의 값이 쉬프트되는 제3 메모리, 상기 제어 신호에 따라 기존 입력 신호 및 상기 제3 메모리에 저장된 값 중 하나를 출력하는 제2 믹스 및 상기 제2 믹스의 출력과 상기 제3 메모리에 저장된 값을 가산하여 상기 제2 메모리로 제공하는 제2 가산기를 구비한 것을 특징으로 하는 디지털 방송 수신기.

청구항 10

제5항에 있어서,

상기 트렐리스 인코더는,

제1 메모리, 상기 제1 메모리와 연결되며, 제어 신호에 따라 기존 입력 신호 및 상기 제1 메모리에 저장된 값 중 하나를 출력하는 제1 믹스, 상기 제1 믹스의 출력과 상기 제1 메모리에 저장된 값을 가산하여 출력하는 제1 가산기, 제2 메모리, 상기 제2 메모리와 연결되어, 상기 제2 메모리의 값이 쉬프트되는 제3 메모리, 상기 제어 신호에 따라 기존 입력 신호 및 상기 제3 메모리에 저장된 값 중 하나를 출력하는 제2 믹스 및 상기 제2 믹스의 출력과 상기 제3 메모리에 저장된 값을 가산하여 상기 제2 메모리로 제공하는 제2 가산기를 구비한 것을 특징으로 하는 디지털 방송 수신기의 스트림 처리 방법.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 디지털 방송 송수신기 및 그의 신호처리방법에 관한 것으로, 보다 상세하게는 VSB(Vestigial Side Bands) 데이터 스트림에 기지(Known) 데이터(Supplementary Reference Sequence: "SRS"라고도 함)를 삽입하여 송신함으로써 수신 시스템의 수신 성능을 향상시킬 수 있는 디지털 방송 송수신기 및 그의 신호처리방법에 관한 것이다.

배경 기술

- [0002] 미국향 지상파 디지털 방송 시스템인 ATSC(Advanced Television Systems Committee) VSB 방식은 단일 반송파 (Single Carrier) 방식이며 312 세그먼트 단위로 필드 동기신호(field sync)가 사용되고 있다.
- [0003] 도 1은 일반적인 미국향 지상파 디지털 방송 시스템으로서 ATSC DTV 규격에 따른 송수신기를 나타낸 블록도이다.
- [0004] 도 1의 디지털 방송 송신기는 MPEG-2(Moving Picture Experts Group) 전송 스트림(Transport Stream : TS)을 랜덤화시키는 랜덤화부(Randomizer: 110), 전송과정에서 채널 특성에 의해 발생하는 비트 에러를 정정하기 위해 전송 스트림에 리드 솔로몬 패리티 바이트를 추가하는 리드 솔로몬(Reel-Solomon: 이하 'RS'라 함) 인코딩부(Encoder: 120), RS 인코딩된 데이터를 소정 패턴에 따라 인터리빙을 수행하는 인터리빙부(Interleaver: 130) 및 인터리빙된 데이터에 대해 2/3 비율로 트렐리스 인코딩을 수행하여 8 레벨 심볼로 맵핑을 수행하는 트렐리스 인코딩부 (140)를 포함하여, MPEG-2 전송 스트림에 대해 에러 정정 부호화를 수행한다.
- [0005] 또한, 디지털 방송 송신기는 에러 정정 부호화된 데이터에 대해 세그먼트 동기신호(Segment Sync) 및 필드 동기신호(field Sync)를 삽입하는 다중화부(MUX: 150), 및 세그먼트 동기신호와 필드 동기신호가 삽입된 데이터 심볼에 소정의 DC 값을 부가하여 파일럿 톤을 삽입하고 펄스 성형하여 VSB 변조를 수행하고 RF 채널 대역의 신호로 변환(up-converting)하여 전송하는 변조 및 RF부(Modulator/RF up-converctor: 160)를 포함한다.
- [0006] 따라서, 디지털 방송 송신기는 MPEG-2 전송 스트림을 데이터 랜덤화하고, 랜덤화된 데이터를 외부호화기 (Outer coder)인 RS 인코더(120)를 통해 외부호화 하고, 부호화된 데이터는 인터리빙부(130)를 통해 데이터를 분산시킨다. 또한, 인터리빙된 데이터를 12심볼 단위로 트렐리스 인코딩부(140)를 통해 내부호화 하고, 내부호화 된 데이터를 8 레벨 심볼로 맵핑을 한 후 필드 동기신호와 세그먼트 동기신호를 삽입하고, 파일럿 톤을 삽입하여 VSB 변조를 하고 RF 신호로 변환하여 전송하게 된다.
- [0007] 한편, 도 1의 디지털 방송 수신기는 채널을 통해 수신된 RF 신호를 기저 신호로 변환하는 튜너 (Tuner/IF)(210), 변환된 기저신호에 대해 동기검출 및 복조를 수행하는 복조부(220), 복조된 신호에 대해 멀티패스에 의해 발생된 채널 왜곡을 보상하는 등화부(230), 등화된 신호에 대해 에러를 정정하고 심볼 데이터로 복호하는 트렐리스 디코딩부(Trellis decoder: 230), 디지털 방송 송신기의 인터리빙부(130)에 의해 분산된 데이터를 재 정렬하는 디인터리빙부(240), 에러를 정정하는 RS 디코딩부(RS decoder: 250), RS 디코딩부 (250)를 통해 정정된 데이터를 역 랜덤화(derandomize)하여 MPEG-2 전송 스트림을 출력하는 역랜덤화부 (Derandomizer: 260)를 포함한다.
- [0008] 따라서, 도 1의 디지털 방송 수신기는 디지털 방송 송신기의 역 과정으로 RF 신호를 기저 대역으로 변환 (Down-converting)하고, 변환된 신호를 복조 및 등화한 후 채널 디코딩을 수행하여 원 신호를 복원한다.
- [0009] 도 2는 미국향 디지털 방송(8-VSB) 시스템의 세그먼트 동기신호 및 필드 동기신호가 삽입된 VSB 데이터 프레임 을 나타낸다. 도시된 바와 같이, 1개의 프레임은 2개의 필드로 구성되며 1개의 필드는 첫번째 세그먼트인 1 개의 필드 동기신호 세그먼트(field sync segment)와 312 개의 데이터 세그먼트로 구성된다. 또한, VSB 데이터 프레임에서 1개의 세그먼트는 MPEG-2 패킷 하나에 대응되며, 1개의 세그먼트는 4 심볼의 세그먼트 동기신 호(segment sync)와 828 개의 데이터 심볼로 구성된다.
- [0010] 도 2에서 동기신호인 세그먼트 동기신호와 필드 동기신호는 디지털 방송 수신기 측에서 동기 및 등화를 위해 사용된다. 즉, 필드 동기신호 및 세그먼트 동기신호는 디지털 방송 송신기 및 수신기 사이에 이미 알려진 데이터로서 수신기 측에서 등화를 수행할 때 기준 신호(Reference Signal)로서 사용된다.
- [0011] 도 1에 도시한 바와 같은 미국향 지상파 디지털 방송 시스템의 VSB 방식은 단일 반송파(Single carrier) 방식 으로서 이는 도플러를 갖는 멀티패스 페이딩 채널 환경에 취약한 단점을 가지고 있다. 따라서, 수신기의 성능 은 이러한 멀티패스를 제거하기 위한 등화기의 성능에 크게 좌우된다.
- [0012] 그러나, 도 2에 도시된 바와 같은 기존의 전송 프레임에 따르면, 등화기의 기준 신호가 되는 필드 동기신호는 313 세그먼트마다 한번씩 나타나므로 한 프레임의 신호에 비해 상당히 빈도가 낮아서 등화 성능이 저하되는 단점이 있다.
- [0013] 즉, 기존의 등화기를 사용하여 상기와 같이 적은 양의 기저 데이터를 이용하여 채널을 추정하고 멀티패스를 제거하여 수신 신호를 등화하는 것은 용이하지 않다. 이로 인해 종래의 디지털 방송 수신기는 열악한 채널 환

경, 특히 도플러 페이딩 채널 환경에서 수신성능이 저하되는 문제점이 있다.

발명의 내용

해결 하고자하는 과제

[0014] 따라서, 본 발명의 목적은 디지털 방송 송신기에서 이미 알려진 데이터(Known Data)를 부가한 전송 신호를 생성하여 송신하고 수신기에서 이를 검출하여 수신 성능을 향상시킬 수 있는 디지털 방송 송수신기 및 그의 신호처리방법을 제공하는데 있다.

과제 해결수단

[0015] 상기 목적을 달성하기 위한 본 발명의 일 실시예에 따른 디지털 방송 송신기는, 소정의 위치에 스템프 바이트(Stuff byte)가 삽입되어 있는 전송 스트림을 랜덤화하는 랜덤화부; 상기 랜덤화부에서 출력된 데이터에 포함되어 있는 상기 스템프 바이트를 소정의 기지(Known) 데이터로 대체하는 스템프 바이트 교환부; 상기 스템프 바이트 교환부에서 출력된 데이터에 대해 RS 인코딩을 수행하는 RS 인코딩부; 상기 RS 인코딩부에서 출력된 데이터에 대해 인터리빙을 수행하는 인터리빙부; 상기 인터리빙부에서 출력된 데이터에 대해 트렐리스 인코딩을 수행하는 트렐리스 인코딩부; 상기 RS 인코딩부에서 출력된 데이터와 상기 트렐리스 인코딩부에서 출력된 데이터에 기초하여 패리티를 생성하고 생성된 패리티를 상기 트렐리스 인코딩부로 입력하는 RS 패리티 생성부; 및 상기 트렐리스 인코딩부에서 출력된 데이터에 대해 변조를 수행하고 RF 업컨버팅을 수행하는 변조 및 RF부를 포함한다.

[0016] 바람직하게는, 상기 트렐리스 인코딩부는 트렐리스 인코딩 수행을 위한 메모리를 구비하며, 상기 스템프 바이트가 삽입된 위치에서 입력되는 데이터에 대해 상기 메모리 초기화를 수행한다.

[0017] 또한, 바람직하게는, 상기 트렐리스 인코딩부는 상기 메모리를 초기화하는 값을 상기 RS 패리티 생성부에 입력하고 상기 RS 패리티 생성부에서 생성된 패리티를 입력받아 그에 대응하는 패리티를 대체한다.

[0018] 바람직하게는, 상기 스템프 바이트의 삽입 위치에 대한 정보를 나타내는 제어신호를 생성하여 상기 트렐리스 인코딩부의 메모리 초기화를 제어하는 제어부;를 더 포함한다.

[0019] 더 바람직하게는, 상기 제어부는 상기 스템프 바이트교환부에 상기 스템프 바이트의 위치 정보와 그 위치에서 대체될 기지 데이터를 보내고, 상기 RS 패리티 생성부에 초기화 패킷의 위치 정보를 보낸다.

[0020] 또한, 바람직하게는, 상기 RS 패리티 생성부는, 상기 RS 인코딩부에서 출력된 초기화 영역을 포함하는 패킷을 임시 저장하는 패킷버퍼;를 더 포함한다.

[0021] 더 바람직하게는 상기 패킷버퍼는 상기 메모리 초기화에 따라 변경된 데이터를 입력받아 저장된 상기 데이터를 업데이트한다.

[0022] 또한, 바람직하게는, 상기 RS 패리티 생성부는, 상기 트렐리스 인코딩부에서 출력된 초기화 심볼을 소정의 바이트로 맵핑하여 상기 패킷버퍼로 출력하는 바이트 맵퍼와 상기 패킷 버퍼로부터 출력된 데이터를 RS 인코딩하는 RS 인코더와, 상기 RS 인코더의 출력을 소정의 심볼로 변환하는 심볼 맵퍼를 더 포함한다.

[0023] 또한, 상기 스템프 바이트는 상기 전송 스트림의 적응 필드(Adaptation Field)에 삽입되어 있다.

[0024] 또한, 상기 전송 스트림에 상기 스템프 바이트의 위치 및 길이에 대한 정보가 소정의 위치에 삽입되어 있다.

[0025] 또한, 상기 소정의 기지 데이터는 상기 트렐리스 인코딩부를 통과한 후의 출력이 유사 잡음(pseudo noise)과 유사한 스펙트럼을 가지며 평균 DC(direct current)값이 0에 가깝게 되는 성질을 갖는다.

[0026] 한편, 본 발명의 일 실시예에 따른 디지털 방송 송신기의 송신방법은 소정의 위치에 스템프 바이트(Stuff byte)가 삽입되어 있는 전송 스트림을 랜덤화하는 랜덤화 단계; 상기 랜덤화 단계에서 출력된 데이터에 대해 상기 스템프 바이트를 소정의 기지(Known) 데이터로 대체하는 스템프 바이트 교환 단계; 상기 스템프 바이트 교환 단계에서 출력된 데이터에 대해 RS 인코딩을 수행하는 인코딩 단계; 상기 RS 인코딩 단계에서 출력된 데이터에 대해 인터리빙을 수행하는 인터리빙 단계; 상기 인터리빙 단계에서 출력된 데이터에 대해 트렐리스 인코딩을 수행하는 트렐리스 인코딩 단계; 상기 RS 인코딩 단계에서 출력된 데이터와 상기 트렐리스 인코딩 단계에서 출력된 데이터에 기초하여 패리티를 생성하고 생성된 패리티를 상기 트렐리스 인코딩 단계로

입력하는 RS 패리티 생성 단계; 및 상기 트렐리스 인코딩 단계에서 출력된 데이터에 대해 변조를 수행하고 RF 업컨버팅을 수행하는 단계;를 포함한다.

[0027] 본 발명의 일 실시예에 따른 디지털 방송 수신기는 소정의 위치에 삽입된 스템프 바이트(Stuff byte)에 소정의 기지데이터(Known Data)를 삽입하여 인코딩된 신호를 수신하여 복조하는 복조부; 복조된 상기 신호를 등화하는 등화부; 등화된 상기 신호의 에러를 정정하고 복호하는 비터비 디코딩부; 상기 비터비 디코딩부의 출력 데이터에 대해 디인터리빙을 수행하는 디인터리빙부; 및 상기 디인터리빙부의 출력 데이터에 대해 역 랜덤화를 수행하는 역랜덤화부를 포함한다.

[0028] 본 발명의 일 실시예에 따른 디지털 방송 송신기의 트렐리스 인코더는, 소정의 위치에 삽입되어 있는 스템프 바이트(Stuff byte)를 소정의 기지(Known) 데이터로 대체하여 형성된 전송 스트림을 전송하는 디지털 방송 송신기의 트렐리스 인코더에 있어서, 트렐리스 인코딩 수행을 위한 메모리를 구비하며, 상기 스템프 바이트가 삽입된 위치에서 입력되는 데이터에 대해 상기 메모리 초기화를 수행한다.

[0029] 한편, 본 발명의 다른 실시예에 따른 디지털 방송 송신기는, 소정의 위치에 스템프 바이트(Stuff byte)가 삽입되어 있는 전송 스트림을 랜덤화하는 랜덤화부; 상기 랜덤화부에서 출력된 데이터에 포함되어 있는 상기 스템프 바이트를 소정의 기지(Known) 데이터로 대체하는 스템프 바이트 교환부; 상기 스템프 바이트 교환부에서 출력된 데이터에 대해 RS 인코딩을 수행하는 RS 인코딩부; 상기 RS 인코딩부에서 출력된 데이터에 대해 인터리빙을 수행하는 인터리빙부; 메모리를 포함하고 상기 인터리빙부에서 출력된 데이터에 대해 상기 스템프 바이트가 삽입된 위치에서 상기 메모리의 초기화를 수행하고 트렐리스 인코딩을 수행하는 트렐리스 인코딩부; 상기 메모리를 초기화하는 값을 입력받고 패리티를 생성하고 생성된 패리티를 상기 트렐리스 인코딩부로 입력하는 RS 패리티 생성부; 및 상기 트렐리스 인코딩부에서 출력된 데이터에 대해 변조를 수행하고 RF 업컨버팅을 수행하는 변조 및 RF부를 포함한다.

[0030] 한편, 본 발명의 다른 실시예에 따른 디지털 방송 송신기의 신호처리 방법은, 소정의 위치에 스템프 바이트(Stuff byte)가 삽입되어 있는 전송 스트림을 랜덤화하는 랜덤화 단계; 상기 랜덤화 단계에서 출력된 데이터에 대해 상기 스템프 바이트를 소정의 기지(Known) 데이터로 대체하는 스템프 바이트 교환 단계; 상기 스템프 바이트 교환 단계에서 출력된 데이터에 대해 RS 인코딩을 수행하는 인코딩 단계; 상기 RS 인코딩 단계에서 출력된 데이터에 대해 인터리빙을 수행하는 인터리빙 단계; 상기 인터리빙단계에서 출력된 데이터에 대해 상기 스템프 바이트가 삽입된 위치에서 메모리의 초기화를 수행하고 트렐리스 인코딩을 수행하는 단계; 상기 메모리를 초기화하는 값을 입력받고 패리티를 생성하고 생성된 패리티를 상기 트렐리스 인코딩 단계로 입력하는 RS 패리티 생성 단계; 및 상기 트렐리스 인코딩 단계에서 출력된 데이터에 대해 변조를 수행하고 RF 업컨버팅을 수행하는 단계;를 포함한다.

[0031] 이상에서는 본 발명의 바람직한 실시예에 대해서 도시하고 설명하였으나, 본 발명은 상술한 특성의 실시예에 한정되지 아니하며, 청구범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 기술분야에서 통상의 지식을 가진 자라면 누구든지 다양한 변형 실시가 가능한 것은 물론이고, 그와 같은 변경은 청구범위 기재의 범위 내에 있게 된다.

효 과

[0032] 본 발명에 따르면, 디지털 방송 송신기에서 MPEG-2 전송 스트림 패킷에 스템프 바이트를 생성하여 삽입하고, 삽입된 스템프 바이트를 기지데이터로 대체하여 전송하며, 디지털 방송 수신기에서 수신된 신호에서 기지데이터를 검출하여 동기 및 등화에 사용함으로써 열악한 멀티패스 채널에서 디지털 방송 수신 성능이 향상될 수 있다.

[0033] 또한, 기지데이터의 시퀀스를 수신기의 동기 및 등화를 위해 적절한 양 및 패턴으로 삽입되도록 조절하여 등화기의 동작 성능을 개선시키고 디지털 방송 수신 성능이 향상될 수 있다.

발명의 실시를 위한 구체적인 내용

[0034] 이하에서는 도면을 참조하여 본 발명을 보다 상세하게 설명한다.

[0035] 도 3은 일반적인 MPEG-2 전송 스트림 패킷의 구조를 나타내는 도면이다. 도 3를 참조하면, 일반적인 MPEG-2 전송 스트림은 4 바이트의 TS 헤더 부분과 184 바이트의 적응 필드(adaptation field) 또는 통상의 데이터(payload data)로 구성된다.

- [0036] 도 4는 본 발명에 따라 스퍼프바이트가 추가된 적응 필드(adaptation field)를 포함하는 MPEG-2 전송 스트림 패킷의 구조를 나타내는 도면이다. 도 4를 참조하면, 본 발명에 따른 MPEG-2 전송 스트림은 4 바이트의 헤더 부분과 "n" 바이트의 적응 필드와 "184-n" 바이트의 통상의 데이터(payload data)로 구성된다. 적응 필드 중 2 바이트는 적응 필드의 길이에 대한 정보를 포함한 적응 필드 헤더(AF Header)이고 적응 필드 헤더 뒤에 정보를 담지 않고 단순히 공간을 차지하는 스퍼프 바이트가 삽입될 수 있다. 적응 필드의 유무는 전송 스트림의 TS 헤더내의 적응 필드 제어(adaptation field control) 비트의 값에 의해 정해진다.
- [0037] 본 발명에서는 도 4에 도시된 데이터 포맷과 같이 전송 스트림의 적응 필드에 스퍼프 바이트(stuff byte)가 삽입된 형태의 MPEG-2 TS 패킷이 송신기의 입력으로 이용된다.
- [0038] 도 5는 본 발명의 송신 시스템을 구현하기 위해 SRS가 삽입될 전송 스트림의 구조를 예시한 도면이다. 여기서, 설명의 편의를 위해 전송스트림의 동기 바이트(Sync byte) 다음의 3 바이트를 노멀 헤더(Normal Header), 적응 필드의 처음 2바이트를 AF(adaptation field) 헤더(Header)로 명명한다.
- [0039] 도 5a는 SRS를 이용하는 VSB 시스템에 기본 형태의 MPEG-2 패킷 데이터의 구조로서, 동기신호인 1 바이트와 3 바이트의 PID(Packet Identity)로 구성된 노멀 헤더부분, 스퍼프 바이트의 위치에 대한 정보를 포함하는 2 바이트의 적응 필드 헤더(AF Header), 및 소정 길이(N)의 바이트로 구성된 스퍼프 바이트를 포함하며, 이외의 바이트는 전송하고자 하는 통상의 데이터(Payload Data)인 노멀 스트림으로 구성된다. 스퍼프 바이트의 시작 위치는 고정되어 있으므로 바이트의 위치에 대한 정보는 스퍼프 바이트의 길이에 대한 정보로 표현된다. 스퍼프 바이트 길이(stuffing bytes length) N은 1부터 27까지 사용될 수 있다.
- [0040] 또한, 도 5b-5e는 SRS를 효과적으로 사용하기 위해 적응 필드 내에 PCR, OPCR, splice_count 등 다른 정보가 들어 있는 형태의 패킷 구조를 도시한다. 이 경우에도 적응 필드는 그 크기가 항상 일정하도록 구성된다. AF 헤더와 PCR, OPCR, splice_count 등의 정보 이외의 부분이 SRS가 삽입될 정보를 담지 않는 스퍼프 바이트이다.
- [0041] 도 6은 본 발명의 일 실시예에 따른 디지털 방송 송신 시스템을 나타내는 블록도이다.
- [0042] 도 6을 참조하면, 디지털 방송 송신기는 랜덤화부(610), 스퍼프바이트교환부(620), RS인코딩부(630), 인터리빙부(640), 트렐리스인코딩부(650), RS 패리티 생성부(660), 다중화부(670) 및 제어부(680)를 포함한다.
- [0043] 랜덤화부(610)는 할당된 채널 공간의 활용도를 높이기 위해 입력된 MPEG-2 전송 스트림 데이터를 랜덤화한다. 랜덤화부(610)에 입력되는 데이터는 도 5와 같이 통상적인 데이터(payload data)를 포함하지 않는 소정 바이트 길이의 스퍼프 바이트(Stuff byte)를 소정의 위치에 삽입하여 구성한 데이터 포맷을 가진다.
- [0044] 스퍼프바이트교환부(620)는 송신측과 수신측 간에 미리 약속된 소정의 패턴을 갖는 특정 시퀀스인 기지 데이터를 생성할 수 있으며, 랜덤화된 데이터의 스퍼프 바이트 위치에서 스퍼프 바이트를 기지데이터로 대체한다. 기지데이터는 그 패턴이 송수신되는 일반적인 데이터(payload data)와 구별되므로 용이하게 검출할 수 있어 수신측의 동기 및 등화에 이용된다.
- [0045] RS 인코딩부(630)는 채널에 의해 발생하는 오류를 정정하기 위해 스퍼프바이트교환부(620)에 의해 스퍼프 바이트가 교환된 패킷 데이터에 대해 RS 인코딩을 수행하여 소정 바이트의 패리티를 부가한다.
- [0046] 인터리빙부(640)는 RS인코딩부(630)에서 출력된 패리티가 추가된 패킷에 대해 소정의 패턴으로 데이터 인터리빙을 수행한다.
- [0047] 트렐리스 인코딩부(650)는 인터리빙부(640)에서 출력된 데이터를 심볼로 변환하고 2/3 비율의 트렐리스 부호화를 통해 심볼 맵핑을 수행한다. 여기서, 트렐리스 인코딩부(650)는 기지데이터의 시작점에서 자체 메모리 소자에 임시 저장된 값을 특정한 값으로 초기화하고 트렐리스 부호화를 수행한다. 메모리 소자 저장 값을 예를 들면 "00" 상태로 만들어 초기화한다. 또한, 트렐리스 인코딩부(650)는 그 메모리를 초기화하는 값을 RS 패리티 생성부(660)로 입력하고 RS 패리티 생성부에서 생성된 새로운 패리티를 입력받아 그 패리티로 대응하는 기존 패리티를 대체한다.
- [0048] RS 패리티 생성부(660)는 트렐리스 인코딩부(650)로부터 입력받은 메모리를 초기화시키는 값을 이용하여 RS 인코딩부(630)로부터 입력받은 MPEG-2 패킷에 대해 RS 인코딩을 수행하여 패리티를 생성하고 생성된 패리티를 트렐리스 인코딩부로 보낸다.
- [0049] 제어부(680)는 스퍼프바이트교환부(620)에 스퍼프 바이트의 위치 정보와 그 위치에서 대체될 기지 데이터를

보낸다.

- [0050] 또한, 제어부(680)는 RS 패리티 생성부(660)로 입력되는 187 바이트 단위의 패킷 중 초기화를 위해 사용된 부분을 포함하는 초기화 패킷의 위치정보를 RS 패리티 생성부에 보내 그 초기화 패킷만이 사용될 수 있도록 제어한다. 한편, 설계의 편의를 위해서 스퍼프 바이트가 27보다 작게 사용되더라도 스퍼프 바이트가 27 또는 26개가 사용되는 것으로 가정하고 그에 해당하는 33 개 또는 32개의 초기화 패킷을 RS 패리티 생성부의 입력으로 사용할 수 있다. 이 경우 변경되지 않은 패리티가 있더라도 문제가 발생하지 않는다.
- [0051] 또한, 제어부(680)는 트렐리스 인코딩부(650)에 초기화 영역 및 대체되어야 할 패리티 영역을 알려 주는 신호를 입력한다. 트렐리스 인코딩부는 이 신호를 이용하여 메모리 초기화를 수행하고 RS 패리티 생성부(660)에서 생성된 패리티를 입력받아 기존 패리티를 대체한다.
- [0052] 다중화부(670)는 트렐리스 인코딩부(650)에 의해 심볼로 변환된 데이터에 도 2의 데이터 포맷과 같이 세그먼트 단위로 세그먼트 동기신호를 삽입하고 필드 단위로 필드 동기신호를 삽입한다.
- [0053] 한편, 변조 및 RF부(미도시)는 파일럿신호가 삽입된 신호를 펄스 성형(Pulse shaping)하고 중간 주파수(Intermediate Frequency) 반송파에 실어 진폭을 변조하는 등 VSB 변조를 수행하고, 변조된 신호를 RF 변환하여 증폭하고 소정의 대역으로 할당된 채널을 통해 전송한다.
- [0054] 이하, 도 6의 트렐리스 인코딩부(650)의 구성과 동작을 상세하게 설명한다.
- [0055] 트렐리스 인코딩부(650)는 제어부(680)로부터 초기화 영역 및 대체할 패리티 영역을 알려 주는 신호를 입력받아 메모리를 초기화하고 메모리의 초기화에 이용한 값을 RS 패리티 생성부(660)로 출력한다. 트렐리스 인코딩부는 피드백 구조를 가지고 있으므로 이전의 메모리 값에 의해 그 출력이 영향을 받는다. 따라서 스퍼프바이트 교환부(620)가 전송 스트림의 스퍼프 바이트를 특정한 기지 데이터인 SRS(supplementary reference sequence)로 대체하더라도 트렐리스 인코딩부(650)의 메모리 값이 고정되어 있지 않으면 그 메모리 값에 따라 SRS가 여러 가지 형태로 출력될 수 있다. 이러한 문제를 해결하기 위해 스퍼프 바이트수만큼 SRS가 시작하는 부분에서 트렐리스 인코딩부(650)의 입력 값을 변경하여 트렐리스 인코딩부(650)의 메모리를 초기화한다.
- [0056] 도 7은 본 발명의 실시예에 따라 메모리 상태를 0으로 초기화하도록 동작하는 트렐리스 인코딩부의 한 예를 도시한 도면이다.
- [0057] 트렐리스 인코딩부(650)에 SRS의 시작위치에 존재하는 메모리를 초기화하는 영역(memory initialization region)이 입력되면 제어부의 제어에 따라 initial_sel가 동작하여 MUX는 기존의 트렐리스 인코딩의 입력(X1, X0) 대신에 메모리 상태를 0으로 만드는 새로운 값(X1', X2')(zero forcing input)을 출력한다. 여기서, 트렐리스 인코딩부내의 컨볼루션 인코더(convolutional encoder)의 메모리가 2개이므로 메모리를 초기화하기 위해서는 연속된 2 심볼(symbol) 즉 2*2=4 비트의 입력이 필요하다. 표1은 3개의 메모리 S0,S1,S2의 8가지 상태와 메모리를 0으로 만들기 위한 연속된 두 입력값을 나타낸 것이다.

표 1

Initial select	Present state (S0,S1,S2)	Input t=0 (X1,X2)	Next state/ Present state (S0,S1,S2)	Input t=1 (X1,X2)	Next state (S0,S1,S2)	Output (z2,z1,z0)
1	0,0,0	0,0	0,0,0	0,0	0,0,0	000
1	0,0,1	0,1	0,0,0	0,0	0,0,0	000
1	0,1,0	0,0	1,0,0	1,0	0,0,0	000
1	0,1,1	0,1	1,0,0	1,0	0,0,0	000
1	1,0,0	1,0	0,0,0	0,0	0,0,0	000
1	1,0,1	1,1	0,0,0	0,0	0,0,0	000
1	1,1,0	1,0	1,0,0	1,0	0,0,0	000
1	1,1,1	1,1	1,0,0	1,0	0,0,0	000

[0058]

- [0059] 도 7의 트렐리스 인코딩부는 메모리의 초기화를 위해 사용된 X1',X0'을 RS 패리티 생성부(660)로 입력한다. 새로운 입력(X1',X0')이 트렐리스 인코딩부(650)의 입력으로 사용되므로 값(X1,X0)을 포함하는 MPEG-2 패킷의 패리티는 부정확한 패리티가 된다. 정확한 패리티를 형성하기 위해서는 트렐리스 인코딩부(650)가 기존의 입력(X1,X0) 대신 새로운 입력(X1',X0')을 이용해서 패리티를 구성해야 한다. 이러한 패리티의 생성은 RS 패리티 생성부(660)를 통해 이루어진다. RS 패리티 생성부(660)에 의해 새로 생성된 패리티는 트렐리스 인코딩부(650)로 보내지고 트렐리스 인코딩부(650)는 기존 패리티를 새로 생성된 패리티로 대체한다.
- [0060] 도 8은 RS 패리티 생성부의 구성의 일례를 도시한다. RS 패리티 생성부(800)는 심볼-바이트 변환기(810), 데이터 디인터리버(820), 패킷 버퍼(830), RS 인코더(840), 데이터 인터리버(850), 바이트-심볼 변환기(860)를 포함한다.
- [0061] 심볼-바이트 변환기(810)는 트렐리스 인코딩부(650)로부터 2 비트로 이루어진 초기화 심볼(initialization symbol)를 입력받아 ATSC Digital Television Standard"(document A/53)의 D.2 바이트-심볼 테이블(Byte to symbol table)과 역으로 동작하는 심볼-바이트 변환(symbol to byte conversion)을 수행한다.
- [0062] 데이터 디인터리버(820)는 심볼-바이트 변환된 값을 디인터리빙한 후 패킷 버퍼에 입력한다.
- [0063] 패킷 버퍼(830)는 데이터 디인터리버(820)의 출력과 RS 인코딩부(630)로부터 출력되는 187 바이트 단위의 초기화 영역을 포함하는 패킷을 임시 저장한다. 패킷 버퍼는 기존의 초기화 영역에 있는 값을 새로운 값으로 대체한다. 이 때 대체되는 입력은 1 바이트가 다 이용되는 것이 아니라 초기화에 사용되는 바이트의 중 상위 4 비트만 대체된다. RS 인코더(840)는 패킷버퍼의 출력을 RS 인코딩하여 패리티를 부가한다. 여기서 RS 인코더에서 생성된 패리티는 데이터 인터리버를 통과한다. 그 출력은 "ATSC Digital Television Standard"(document A/53)의 D.2 table의 바이트-심볼 변환(Byte to symbol conversion)되어 트렐리스 인코딩부(650)에 입력으로 사용된다.
- [0064] 도 9는 인터리버와 디인터리버의 동작에서 발생하는 지연(delay)의 문제를 해결한 고속으로 동작하는 다른 패리티 생성부를 도시한다. 도 9의 패리티 생성부는 바이트 매퍼(910), 패킷 버퍼(920), RS 인코더(930) 및 심볼 매퍼(940)을 포함한다.
- [0065] 바이트 매퍼(910)은 트렐리스 인코딩부로부터 입력된 초기화 심볼을 도 8의 심볼-바이트 변환 및 데이터 인터리빙을 수행한 값으로 바로 맵핑하여 패킷 버퍼로 출력한다. 패킷 버퍼(920)는 바이트 매퍼의 출력과 RS 인코딩부로부터 출력되는 187 바이트 단위의 초기화 영역을 포함하는 패킷을 임시 저장한다. 이 패킷 버퍼에서 데이터 대체가 수행된 후 그 출력은 RS 인코더(930)에서 RS 인코딩된 후 심볼 매퍼(940)를 거쳐 빠른 속도로 트렐리스 인코딩부에 입력된다. 심볼 매퍼(940)는 도 8의 인터리버와 바이트-심볼 변환기의 동작을 동시에 수행한다.
- [0066] 도 10 내지 14는 본 발명의 동작을 설명하기 위한 데이터 포맷을 나타내는 도면이다.
- [0067] 먼저, 도 10은 인터리빙부(640)의 인터리빙 동작에 의한 전송 스트림의 SRS 영역의 변화를 설명하기 위한 도면이다.
- [0068] 인터리빙에 의해 RS 인코딩부(630)에서 출력되는 207개의 패킷에 존재하는 SRS를 위한 스테프 바이트는 52 세그먼트 단위로 반복적으로 나타난다. 인터리빙에 의해 스테프 바이트가 가로 방향으로 배열된다. 여기서, 첫 번째 가로줄이 첫 번째 스테프 바이트, 두 번째 가로줄이 두 번째 스테프 바이트, N번째 가로줄이 N번째 스테프 바이트에 해당한다. 도 2에 도시된 바와 같이 VSB 프레임은 필드 동기 세그먼트(field sync) 뒤에 312개의 데이터 세그먼트가 존재한다. 즉 312/52=6이므로 필드 동기 세그먼트 뒤에 52 세그먼트 단위로 6개의 동일한 SRS 가 나타난다.
- [0069] 도 11은 스테프 바이트의 길이가 27인 경우 RS 인코딩부의 출력에서 본 SRS 영역(SRS Area), 초기화 영역(Initialization Area), 초기화 패킷의 RS 패리티(initialization packet RS parity)를 도시한다. 초기화 패킷 RS 패리티(initialization packet RS parity)는 초기화 영역(Initialization Area)에 대응하는 패리티로서, 트렐리스 인코더의 초기화에 따라 새로운 패리티로 대체되어야 할 패리티를 나타낸다. 도 10에 도시된 바와 같이 52 바이트 중 밑에 있는 부분이 인터리빙후 먼저 나타나는 부분이므로 이 부분이 초기화 영역이 된다.
- [0070] 스테프 바이트는 1개부터 27개까지 SRS를 위해 사용될 수 있고 N개의 스테프 바이트가 SRS를 위해 이용되면 도 11에서 N개까지의 초기화 영역에 해당하는 패리티가 초기화 패킷 RS 패리티(initialization packet RS

parity)가 된다.

- [0071] 예를 들어 설명하면 스퍼프 바이트가 1개 사용되면 도 11에 도시된 바와 같이 첫번째 스퍼프 바이트(stuffing byte)의 초기화 영역(Initialization Area)은 7 바이트의 크기를 가지고, 이 초기화 영역을 포함하는 7개의 패킷(52,1,2,3,4,5,6)이 초기화에 이용된다. 두 번째 스퍼프 바이트의 초기화 영역(Initialization Area)은 8 바이트의 크기를 가지고 52,1,2,3,4,5,6,7 패킷이 초기화에 이용된다.
- [0072] 도시된 바와 같이, 스퍼프 바이트가 첫 번째 스퍼프 바이트부터 N번째 스퍼프 바이트까지 N개가 SRS를 형성하는 데 사용되면 52,1,2,3,...,N+4,N+5 패킷이 초기화 영역(Initialization Area)을 포함하는 패킷에 해당한다. 즉, N+6개 패킷의 패리티가 초기화 영역(Initialization Area)을 포함하고 그 패리티가 초기화 패킷 RS 패리티(initialization packet RS parity)가 되어 추후 대체된다. N=27인 경우 52,1,2,3,...,31,32 패킷의 패리티, 즉 33개의 패리티가 초기화 패킷 RS 패리티(initialization packet RS parity)가 된다.
- [0073] 한편, ATSC에서 사용되는 TCM 엔코더는 12심볼 단위로 트렐리스 인코딩을 수행하므로 완전히 초기화하기 위해서는 12개의 TCM 엔코더를 초기화해야 한다. 그러나, 케주얼리티(Causality)로 인해 첫 번째부터 5번째 스퍼프 바이트까지는 순서대로 각각 7,8,9,10,11개의 TCM 엔코더만을 초기화시킬 수 있다. 그 이외 SRS로 사용되는 스퍼프 바이트는 12개의 엔코더를 모두 초기화하는데 사용될 수 있다. 이 갯수는 도 11에 있는 각 스퍼프 바이트의 초기화 영역(initialization area)의 크기와 같다. 도 11에서 각 바이트(byte)의 4 심볼(1 심볼을 구성하는데 2 비트가 사용됨)가 동일한 TCM 엔코더를 통과하므로 한 바이트는 한 TCM 엔코더를 초기화 할 수 있다. 위에서 언급했듯이 2개의 심볼 즉 2*2=4비트만으로 초기화가 가능하므로 초기화 위치 중 MSB 4 비트만 초기화에 사용되고 LSB 4 비트는 SRS를 구성하는 데 사용된다.
- [0074] 도 12는 도 11의 RS 인코딩부의 출력이 데이터 인터리빙부를 거친 후의 데이터 포맷을 나타낸다. 52,1,2,...,31,32번째 패킷, 즉 33개의 패킷만이 27 길이의 스퍼프 바이트의 초기화 영역 이후에 그 패킷에 해당하는 패리티가 나타난다.
- [0075] 한편, 전술한 바와 같이 트렐리스 인코딩부는 이전 메모리 값에 의해 그 출력과 다음 메모리 상태가 영향을 받는다. 즉, 이전 입력이 바뀌게 되면 초기화를 위해 사용돼야 할 입력이 변경된다. 만약 초기화 영역에 해당하는 패킷의 패리티가 초기화 영역보다 먼저 오게 되면 새로 생성된 패리티에 의해 그전에 트렐리스 인코딩부(650)의 메모리를 초기화하기 위해 사용했던 입력 값이 변경된다. 이 경우, 초기화가 수행되지 않거나, 초기화 수정 값을 이용하여 정확한 패리티를 생성할 수 없다. 따라서, 도 12와 같이 초기화 패킷의 패리티가 초기화 영역 보다 먼저 나타나지 않도록 하기 위해서는 스퍼프 바이트의 최대 사용 개수는 27이 된다.
- [0076] 위와 같은 이유로 트렐리스 인코딩부(650)는 첫 번째 스퍼프 바이트를 7개까지 초기화할 수 있다. 나머지 5개 스퍼프 바이트는 초기화 위치가 47,48,49,50,51 번째 패킷에 존재하는 데 이 패킷 모두 대체돼야 할 패리티가 초기화 위치보다 먼저 오기 때문에 초기화에 이용할 수 없다.
- [0077] 도 13은 52 세그먼트 단위로 반복되는 TS 패킷의 구조를 나타내는 도면이다. 도 13에서는 SRS를 위해 스퍼프 바이트가 27개 사용된 경우 RS 인코딩부의 출력의 형태를 보여 준다. 스퍼프 바이트가 27개 보다 작게 사용되면 그 줄어든 영역에 해당하는 부분 만큼 초기화 패킷 RS 패킷(Initialization packet RS parity)도 줄어들게 된다. 초기화 되지 않는 부분은 SRS로 사용되지 않기 때문에 다른 용도로 사용할 수 있다. 이 도면에서 PCR을 15번째 패킷을 통해 전달하면 도 5에서와 같이 PCR이 6 바이트공간을 차지하므로 SRS자리의 1바이트를 침범한다. 이 경우 그 자리는 SRS로 사용하지 않고 앞 5 바이트와 함께 총 6 바이트가 PCR전송에 사용한다.
- [0078] 도 14는 SRS를 생성하기 위해 스퍼프 바이트 교환부에 입력되는 SRS 패턴의 바이트 값의 예를 도시한다. 도 14의 패턴 바이트 값은 SRS 패턴 메모리(미도시)에 저장되어 있고 그 값들은 트렐리스 인코딩부를 통과한 후 유사 잡음(pseudo noise)와 유사한 스펙트럼을 가지며 평균 DC(direct current)값이 0에 가깝게 되는 성질을 갖는다. 스퍼프 바이트가 27개 이내로 사용되면 그 갯수 만큼 대체되어 삽입된다. 예를 들어 스퍼프 바이트가 10개 사용되면 도면 중 10개 부분까지만 대체되는 것과 같은 방식으로 SRS가 생성된다. 초기화 영역(Initialization area)은 하위 4 비트가 SRS에 이용된다. 상위 4비트는 임의의 값이 들어갈 수 있다. 또 초기화가 되지 않는 부분에는 임의의 어떤 값도 들어갈 수 있다. 그러나 PCR이 사용되면 PCR이 그대로 전달되도록 PCR위치에서는 다른 값이 들어갈 수 없다.
- [0079] 도 15는 본 발명의 디지털방송 수신기의 블록도이다.
- [0080] 도 15의 디지털 방송 수신기는 복조부(1510), 등화부(1520), 비터비 디코딩부(1530), 디인터리빙부(1540), RS 디코딩부(1550), 역랜덤화부(1560) 및 제어부(1570)를 포함하며, 도 6의 디지털 방송 송신기의 역 과정으로

동작하여 수신된 신호를 복호한다.

- [0081] 튜너부(Tuner/IF)(미도시)가 채널을 통해 수신된 RF 신호를 기저대역 신호로 변환하고, 복조부(1510)가 변환된 기저대역 신호에 대해 동기 검출 및 복조를 수행한다.
- [0082] 등화부(1520)는 복조된 신호로부터 채널의 멀티패스에 의한 채널왜곡을 보상한다. 또한, 등화부(1520)는 제어부로부터 기저 데이터를 입력받아 채널 왜곡 보상에 이용한다.
- [0083] 비터비디코딩부(Viterbi decoder)(1530)는 등화부(1520)에서 등화된 신호로부터 에러를 정정하고 디코딩을 수행한다.
- [0084] 데이터 디인터리빙부(Deinterleaver)(1540)는 송신기의 인터리빙부에 의해 분산된 데이터를 재 정렬한다.
- [0085] 디인터리빙된 데이터는 RS디코딩부(1550)를 통해 에러가 정정되며, RS디코딩부(1550)를 통해 정정된 데이터는 역랜덤화부(1560)를 통해 역 랜덤화(derandomize)되어 MPEG-2 전송 스트림의 데이터가 복원된다.
- [0086] 한편, 제어부(1570)는 SRS 구간과 SRS가 가지는 값을 등화기에 보내 주어 성능 개선에 이용한다. SRS 구간과 SRS가 가지는 값은 모드에 따라 결정되며 이 모드는 정해져 있을 수도 있고 송신기에서 모드 신호를 보낼 수 있다. 송신기가 모드 신호가 보내는 경우는 제어기에서 모드 신호를 검출하여 모드에 해당하는 SRS 구간과 SRS가 가지는 값을 등화기에 보낸다. 정해진 값을 가지는 SRS를 구성하기 위해서는 그 입력이 도 14와 같이 특정한 값으로 결정되어야 한다. 성능을 개선하기 위해 비터비 디코더 또는 RS 디코더는 SRS 부분을 디코딩 출력 대신 제어기로부터 정확한 값을 받아 이용한다.
- [0087] 도 16은 본 발명의 디지털 송신기의 다른 실시예를 도시한다.
- [0088] 도 16의 송신기는 RS 인코딩부의 선형 코딩 특성을 이용한 시스템으로 RS 패리티 생성부(1660)는 입력으로 초기화 심볼만 이용한다. 초기화 이외 187 바이트에 대해서는 입력이 0으로 간주하고 패리티를 출력한다.
- [0089] 도 17은 이러한 동작을 수행하기 위한 형태의 트렐리스 인코딩부(1650)를 나타낸다. 메모리를 초기화하기 필요한 새로운 입력 비트와 초기화 영역에 원래 입력으로 사용한 입력 비트를 배타적 논리합(exclusive OR)하여 RS 패리티 생성부(1660)에 보낸다. RS 패리티 생성부는 이 값을 이용해 패리티를 생성하고, 이 생성된 패리티와 대체될 원래 입력으로 들어온 패리티와 배타적 논리합(exclusive OR)하여 그 값을 이용한다. 이렇게 동작하면 그 전술한 초기화에 따라 변경된 패리티를 대체하는 데 이용된 패리티와 동일한 패리티 입력이 되어 동일한 동작을 수행할 수 있다.
- [0090] 도 18은 본 발명에 따른 디지털 방송 송신 방법을 설명하기 위한 흐름도이다.
- [0091] 먼저, 랜덤화부(610)는 전송스트림을 입력받아 랜덤화를 수행한다(S100).
- [0092] 제어부(680)의 제어에 따라 스테르프 바이트 교환부(620)에서 랜덤화부(610)에 의해 랜덤화된 전송스트림에 포함되어 있는 스테르프 바이트 영역에 기저 데이터를 삽입한다(S110).
- [0093] 인코딩부(630)에서 기저 데이터가 삽입된 전송스트림이 입력되면, 전송스트림의 패킷에 포함되어 있는 패리티 영역에 패리티를 추가하는 RS 인코딩을 수행한다(S120).
- [0094] 인터리빙부(640)에서 RS인코딩부(630)에서 출력된 패리티가 추가된 패킷에 대해 소정의 패턴으로 데이터 인터리빙을 수행한다(S130).
- [0095] 트렐리스 인코딩부(650)에서 기저데이터의 시작점에서 자체 메모리 소자에 임시 저장된 값을 특정한 값으로 초기화하고 트렐리스 부호화를 수행한다(S140).
- [0096] RS 패리티 생성부(660)에서 트렐리스 인코딩부(650)로부터 입력받은 메모리를 초기화 하는데 사용되는 값을 이용하여 RS 인코딩부(630)로부터 입력받은 MPEG-2 패킷에 대해 RS 인코딩을 수행하여 패리티를 생성하고 생성된 패리티를 트렐리스 인코딩부로 보낸다(S150).
- [0097] 다중화부(670)에서 트렐리스 인코딩부(650)에 의해 심볼로 변환된 데이터에 도 2의 데이터 포맷과 같이 세그먼트 단위로 세그먼트 동기신호를 삽입하고 필드 단위로 필드 동기신호를 삽입한다(S160).
- [0098] 한편, 변조 및 RF부(미도시)는 파일럿신호가 삽입된 신호를 펄스 성형(Pulse shaping)하고 중간 주파수(Intermediate Frequency) 반송파에 실어 진폭을 변조하는 등 VSB 변조를 수행하고, 변조된 신호를 RF 변환하여 증폭하고 소정의 대역으로 할당된 채널을 통해 전송한다(S170).

- [0099] 도 19는 본 발명에 따른 디지털 방송 수신 방법을 설명하기 위한 흐름도이다.
- [0100] 튜너부(Tuner/IF)(미도시)가 채널을 통해 수신된 RF 신호를 베이스밴드 신호로 변환하고, 복조부(1510)가 변환된 베이스밴드 신호에 대해 동기 검출 및 복조를 수행한다(S200).
- [0101] 등화부(1520)에서 복조된 신호로부터 채널왜곡을 보상하고 수신된 심볼의 상호 간섭을 제거하여 등화를 수행한다(S210).
- [0102] 비터비디코딩부(Viterbi decoder)(1530)에서 등화된 신호로부터 에러를 정정하고 디코딩을 수행한다(S220).
- [0103] 데이터 디인터리빙부(Deinterleaver)(1540)에서 송신기의 인터리빙부에 의해 분산된 데이터를 재 정렬한다(S230).
- [0104] 디인터리빙된 데이터는 RS디코딩부(1550)를 통해 에러가 정정되며(S240), RS디코딩부(1550)를 통해 정정된 데이터는 역랜덤화부(1560)를 통해 역 랜덤화(derandomize)되어 MPEG-2 전송 스트림의 데이터가 복원된다(S250).

도면의 간단한 설명

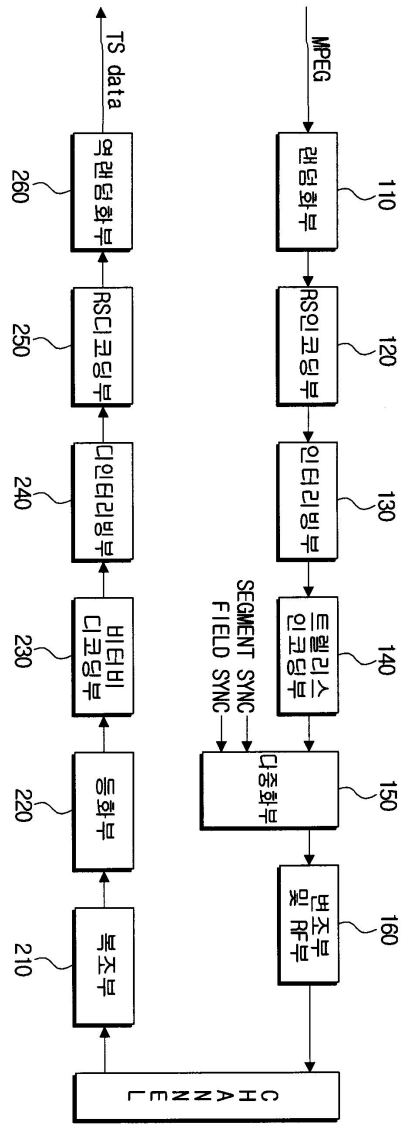
- [0105] 도 1은 일반적인 미국향 디지털 방송(ATSC VSB) 시스템의 송수신시스템을 나타낸 블록도,
- [0106] 도 2는 ATSC VSB 데이터 프레임 구조를 나타내는 도면,
- [0107] 도 3는 일반적인 MPEG-2 전송 스트림 패킷의 구조를 나타내는 도면,
- [0108] 도 4는 본 발명에 따라 적응 필드를 포함하는 MPEG-2 전송 스트림 패킷의 구조를 나타내는 도면,
- [0109] 도 5는 본 발명에 따라 스테프 바이트가 추가된 적응 필드를 포함하는 MPEG-2 전송 스트림 패킷의 다양한 데이터 포맷을 나타내는 도면,
- [0110] 도 6은 본 발명의 일 실시예에 따른 디지털 방송 송신기를 나타내는 블록도,
- [0111] 도 7은 본 발명의 일 실시예에 따른 디지털 방송 송신기의 트렐리스 코딩부의 구조도,
- [0112] 도 8은 본 발명의 일 실시예에 따른 디지털 방송 송신기의 RS 패킷 생성부의 구조도,
- [0113] 도 9는 본 발명의 일 실시예에 따른 디지털 방송 송신기의 RS 패킷 생성부의 구현예,
- [0114] 도 10은 본 발명에 따른 인터리빙부의 SRS 구간 동작을 설명하기 위한 도면,
- [0115] 도 11은 본 발명에 따른 인터리빙부의 입력 프레임을 나타내는 도면,
- [0116] 도 12는 본 발명에 따른 인터리빙부의 출력 프레임을 나타내는 도면,
- [0117] 도 13은 본 발명에 따른 인터리빙부의 반복 구조의 입력 프레임을 나타내는 도면,
- [0118] 도 14는 본 발명의 스테프바이트교환부의 입력 프레임을 나타내는 도면,
- [0119] 도 15는 발명의 일 실시예에 따른 디지털 방송 수신기를 나타내는 블록도,
- [0120] 도 16은 발명의 다른 실시예에 따른 디지털 방송 송신기를 나타내는 블록도,
- [0121] 도 17은 도 16의 송신 시스템에 이용되는 트렐리스 코딩부의 구조도,
- [0122] 도 18은 본 발명의 일 실시예에 따른 디지털 방송 송신기의 동작 설명에 제공되는 흐름도, 그리고
- [0123] 도 19는 본 발명의 일 실시예에 따른 디지털 방송 수신기의 동작 설명에 제공되는 흐름도이다.

[0124] * 도면의 주요부분에 대한 부호의 설명 *

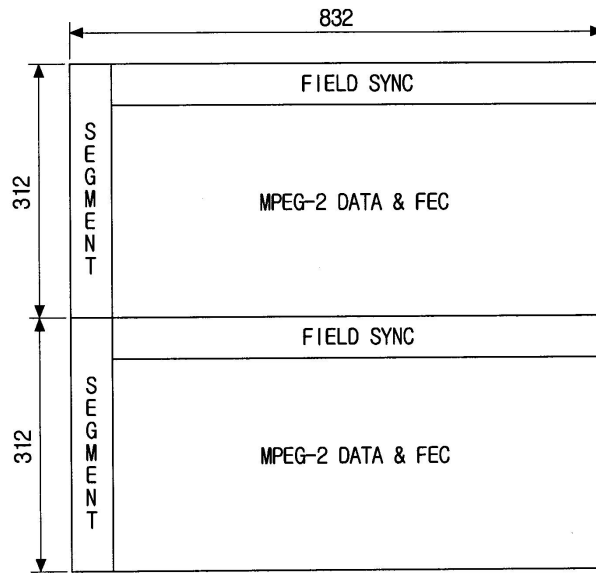
- [0125] 620 : 랜덤화부 620 : 스테프바이트교환부
- [0126] 630 : RS인코딩부 640 : 인터리빙부
- [0127] 650 : 트렐리스인코딩부 660 : RS 패리티 생성부
- [0128] 670 : 다중화부 680 : 제어부

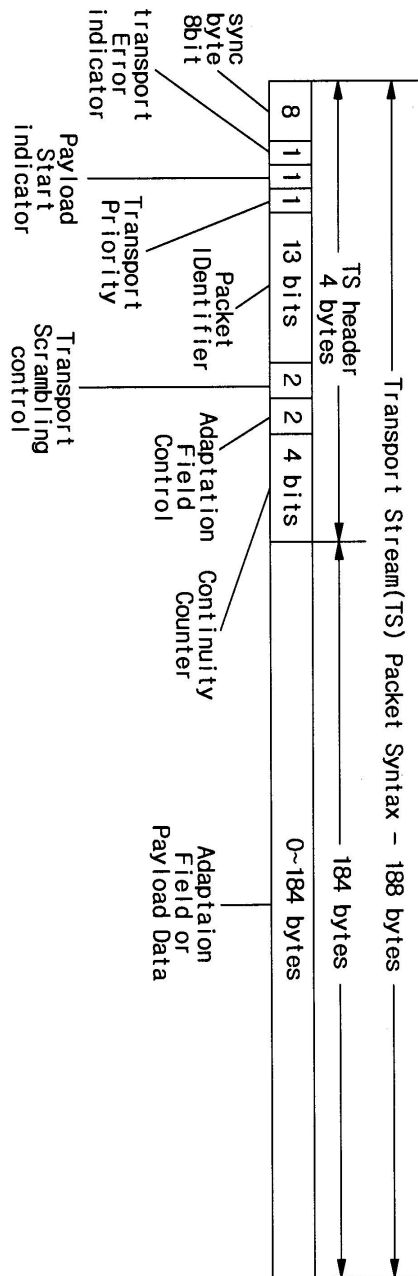
도면

도면1



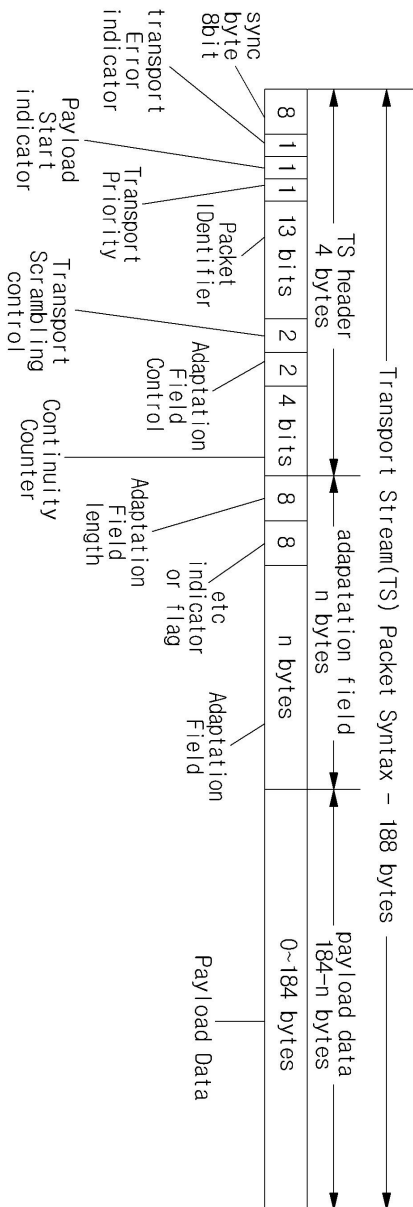
도면2



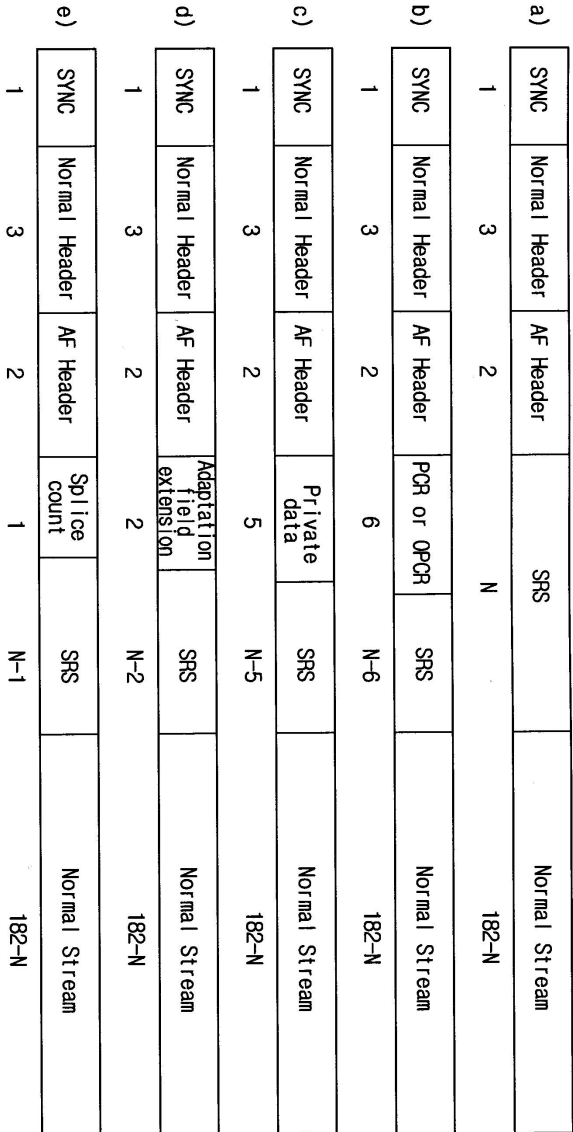


도면3

도면4

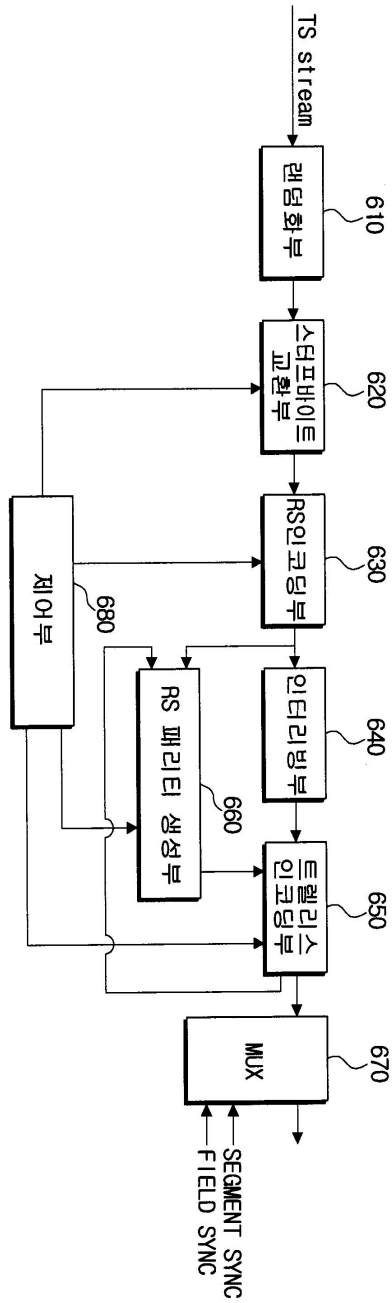


적응필드를 포함한 MPEG TS 패킷

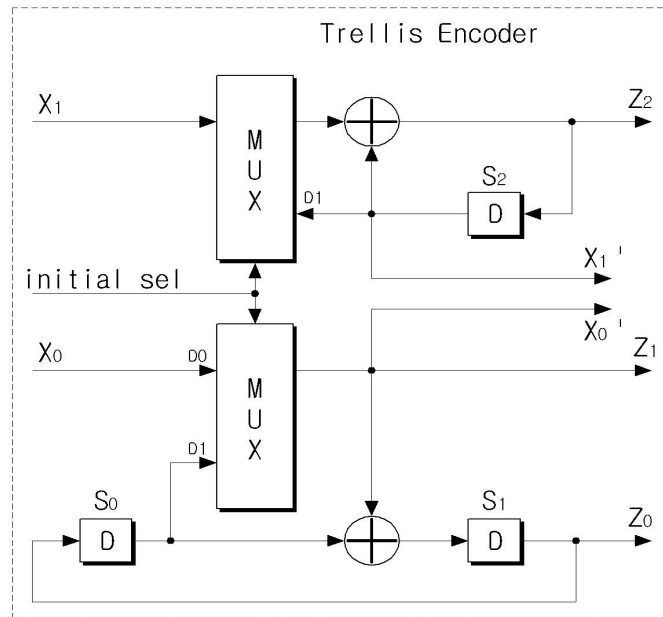


도면5

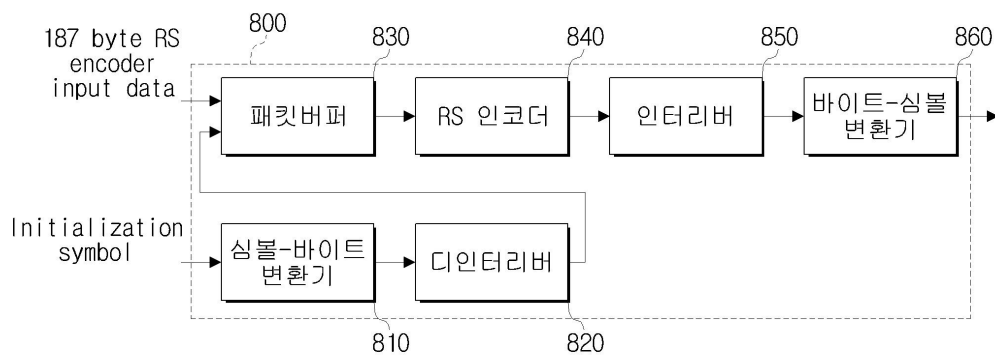
도면6



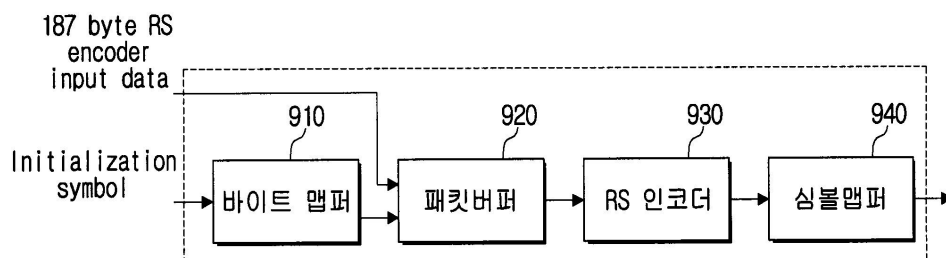
도면7



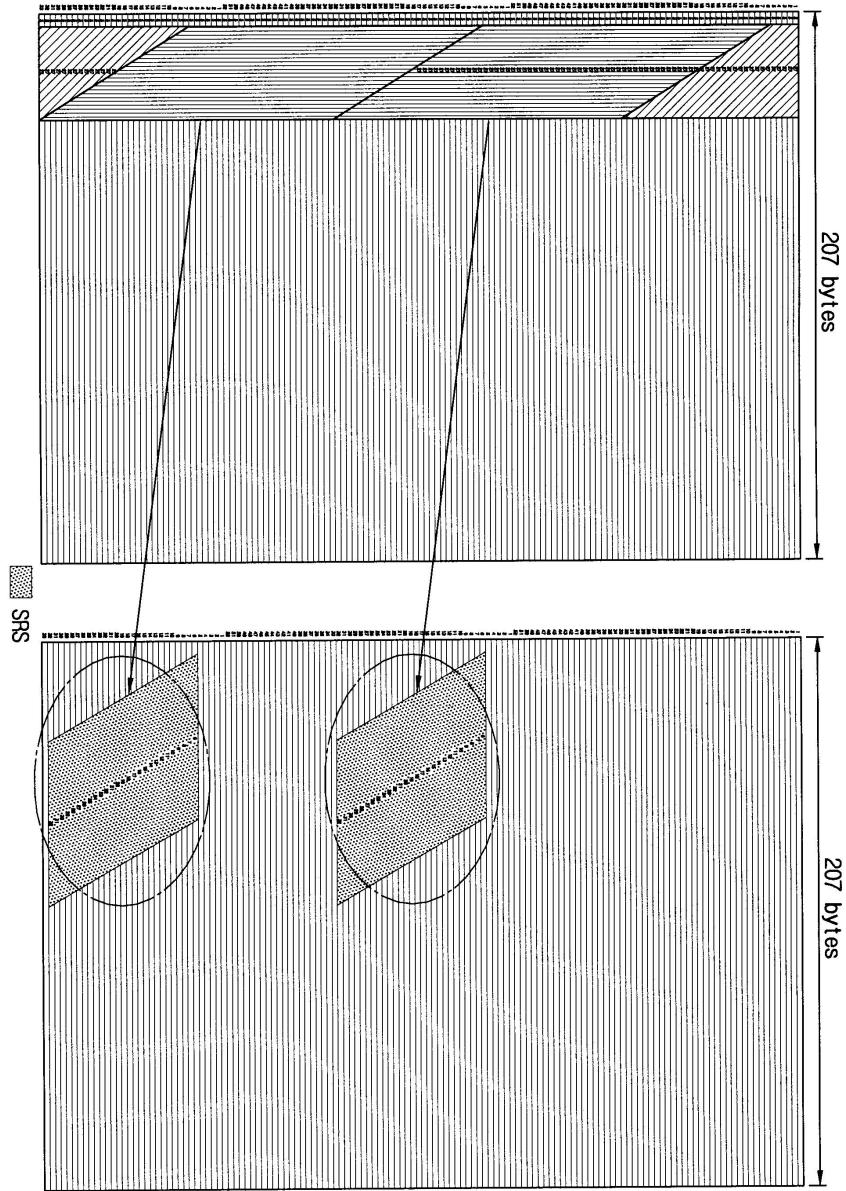
도면8



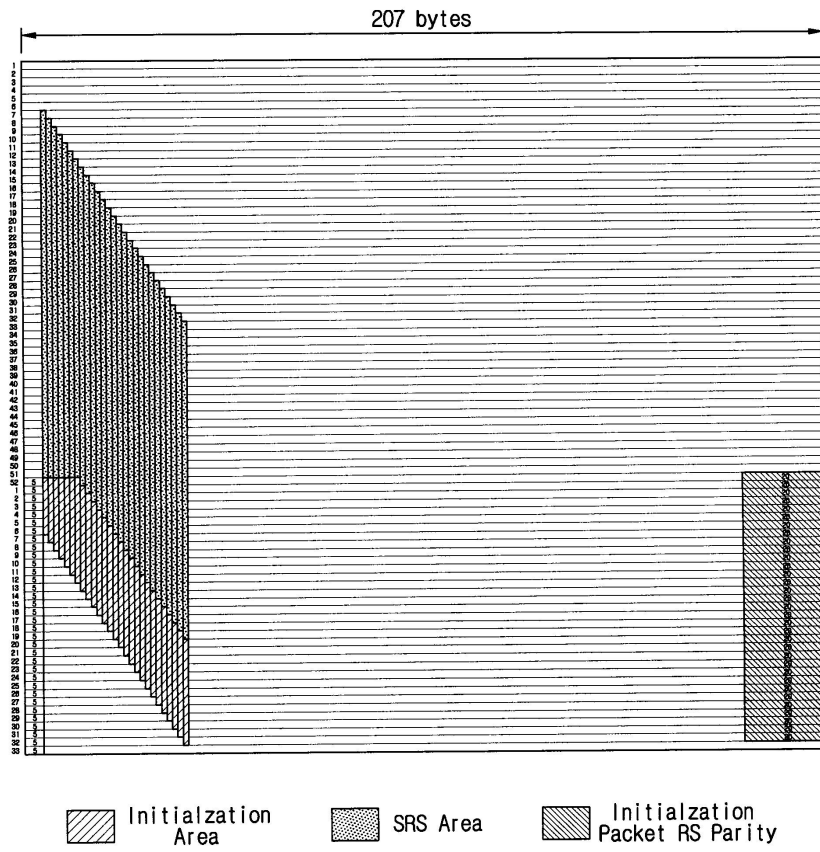
도면9



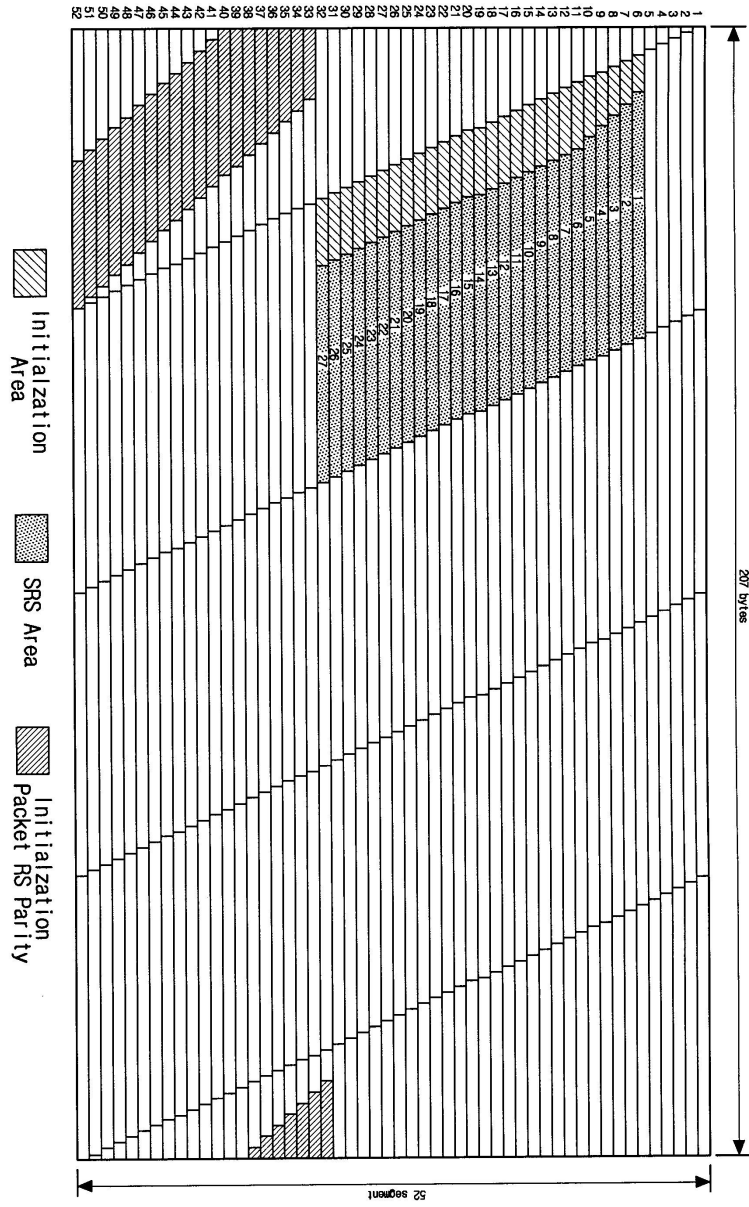
도면10



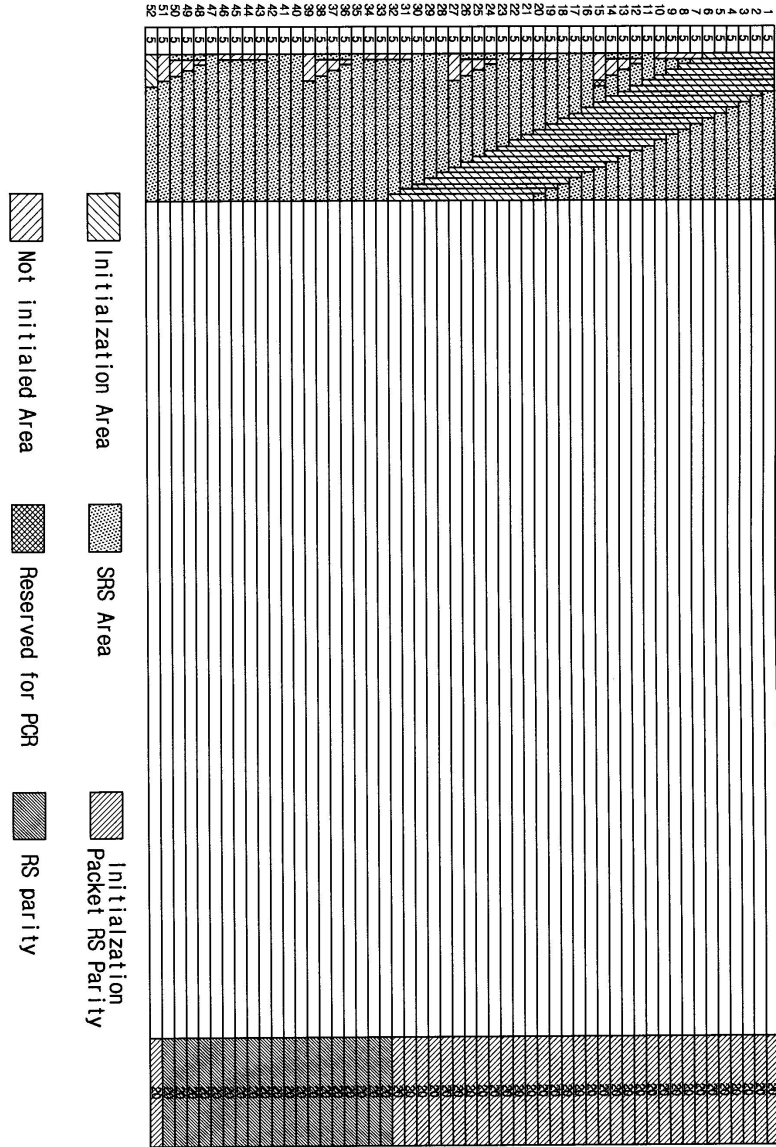
도면11



도면12



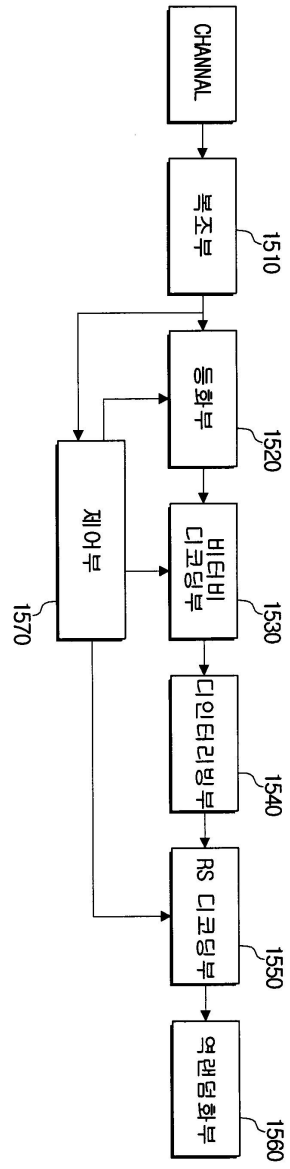
도면13



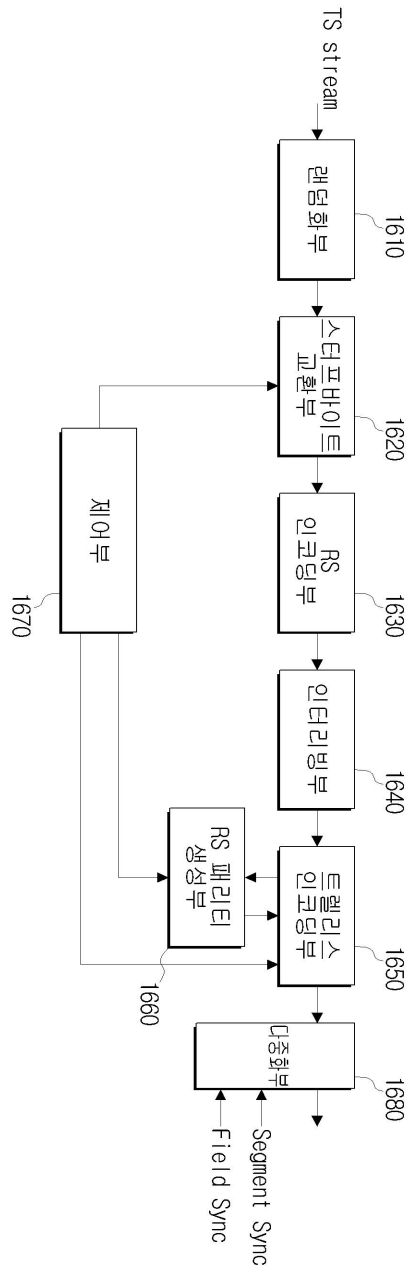
도면14

	3 byte	2 byte	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32	
1	PID	AF Header	4	1	1	1	1	9	12	9	44	3	200	144	17	31	242	131	44	133	0	67	93	144	55	153	223	78	282	35
2	PID	AF Header	15	3	15	7	11	9	13	16	1	224	175	181	176	245	226	57	69	94	160	101	33	190	99	19	9	229	63	
3	PID	AF Header	15	14	3	5	2	5	6	3	1	218	247	241	180	234	194	223	58	157	212	177	5	115	226	5	30	109	146	
4	PID	AF Header	13	12	5	12	10	0	7	11	19	0	66	235	132	121	101	237	219	212	181	91	130	92	249	120	245	159	148	
5	PID	AF Header	8	10	4	13	14	13	13	8	8	15	18	182	34	64	144	224	231	83	127	139	239	18	2	41	128	255	60	
6	PID	AF Header	4	7	1	1	4	14	7	5	15	19	4	9	82	25	34	199	57	177	15	68	121	173	143	142	16	223	211	
7	PID	AF Header	6	9	9	8	8	12	0	7	5	15	19	11	236	46	39	174	173	59	229	163	83	56	253	58	82	233		
8	PID	AF Header	8	226	0	8	11	1	9	5	0	5	7	11	12	4	215	241	88	247	80	123	214	241	155	34	156	196	44	
9	PID	AF Header	8	239	22	19	9	19	13	9	8	12	15	8	1	1	50	155	205	112	0	61	156	162	218	83	14	50		
10	PID	AF Header	8	155	84	82	8	13	14	10	9	8	6	8	2	15	3	14	19	94	139	198	16	95	87	29	62	202	67	
11	PID	AF Header	107	106	52	167	182	13	15	15	13	0	16	0	3	10	19	13	193	55	200	10	36	62	253	22	233	236		
12	PID	AF Header	127	8	220	115	213	150	1	14	1	5	2	3	9	3	13	15	149	134	70	243	74	53	59	44	148	99	41	
13	PID	AF Header	215	0	0	70	244	196	148	2	3	57	117	15	14	19	16	3	17	12	13	78	102	90	151	203	248	211	49	
14	PID	AF Header	84	0	0	8	208	161	35	242	15	14	1	14	18	1	12	3	9	10	5	1	14	1	206	81	245	63	70	
15	PID	AF Header	5	4	1	4	9	4	70	228	23	14	14	1	14	14	10	19	13	14	6	3	9	145	150	55	232	94		
16	PID	AF Header	148	158	207	205	167	85	180	98	227	242	14	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	
17	PID	AF Header	216	155	42	75	190	57	22	149	249	118	143	10	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	
18	PID	AF Header	9	89	81	43	97	228	162	12	216	40	33	154	19	0	5	14	2	5	11	3	15	6	34	0	51	38	73	
19	PID	AF Header	3	189	251	8	89	164	78	0	137	252	93	95	123	13	6	1	18	8	17	7	3	39	1	12	106	41		
20	PID	AF Header	3	44	100	113	128	45	11	241	213	122	62	59	146	169	12	35	34	2	34	9	17	3	2	2	3	173		
21	PID	AF Header	0	2	234	151	110	33	36	69	148	110	237	192	177	41	201	9	11	11	1	1	1	1	1	1	1	1	1	
22	PID	AF Header	0	77	0	134	93	210	158	101	135	212	135	216	108	10	106	17	1	19	0	1	57	13	19	9	3	10	4	
23	PID	AF Header	45	148	47	106	153	35	130	166	149	105	29	7	26	229	229	188	237	5	10	15	11	1	15	9	13	9	1	
24	PID	AF Header	145	0	178	29	248	250	218	118	106	35	249	125	171	19	252	118	147	142	13	2	14	12	2	14	12	8	12	
25	PID	AF Header	138	0	0	116	254	55	232	251	248	173	106	95	127	199	94	47	58	49	204	15	0	6	8	1	1	1	1	
26	PID	AF Header	136	0	0	173	205	244	10	43	203	191	28	129	59	132	190	184	221	82	221	12	10	1	6	1	1	1	1	
27	PID	AF Header	0	8	0	0	202	222	12	155	120	158	46	64	235	186	250	226	236	148	208	97	4	0	8	1	1	1	1	1
28	PID	AF Header	124	114	56	226	196	19	96	36	180	94	136	55	113	22	116	150	75	217	36	193	55	0	1	1	1	1	1	
29	PID	AF Header	168	134	56	195	121	149	65	127	122	247	237	32	207	51	67	81	17	169	208	22	5	225	129	9	1	9	12	
30	PID	AF Header	53	58	91	190	61	28	132	167	183	59	196	96	54	6	73	215	149	140	183	82	147	55	171	33	2	6	14	
31	PID	AF Header	0	251	224	155	177	53	7	171	23	96	66	232	106	240	189	245	221	232	253	48	248	196	43	204	48	9	0	
32	PID	AF Header	254	135	77	175	87	235	247	237	142	143	168	210	254	148	8	74	36	56	183	101	137	163	107	125	243	8		
33	PID	AF Header	0	226	221	167	63	84	58	136	40	227	101	178	182	107	4	251	130	237	245	203	50	181	104	67	75	41	96	
34	PID	AF Header	0	120	229	181	67	251	233	106	222	221	31	123	206	99	181	143	226	206	204	115	61	245	155	190	237	49	51	
35	PID	AF Header	126	103	227	229	251	234	149	46	134	10	155	174	113	161	111	44	253	9	79	69	84	217	147	241	196	164	26	
36	PID	AF Header	131	0	78	105	200	9	135	125	158	4	237	218	58	69	188	156	164	128	236	155	57	244	43	59	141	230	239	
37	PID	AF Header	186	0	0	128	167	186	45	204	175	142	164	200	204	129	111	235	203	81	223	200	154	121	212	13	125	226	195	
38	PID	AF Header	79	0	0	223	165	28	67	199	67	180	187	108	212	7	131	109	202	144	238	129	42	184	215	204	73	61		
39	PID	AF Header	0	0	0	0	236	100	184	106	31	10	24	75	138	168	182	144	72	13	73	19	228	152	171	166	154	149		
40	PID	AF Header	58	252	170	63	239	141	171	24	29	29	37	111	93	33	196	204	222	24	104	153	232	58	8	228	141	179	235	
41	PID	AF Header	123	189	87	165	106	135	209	136	12	207	101	37	212	126	187	109	243	230	23	166	231	92	223	168	81	117	205	
42	PID	AF Header	33	196	220	156	106	236	142	7	168	93	146	222	197	120	20	112	97	141	207	251	110	95	200	132	243	237	100	
43	PID	AF Header	0	122	123	21	96	206	88	6	175	190	208	43	171	248	228	105	21	70	4	208	85	34	140	14	187	137	125	
44	PID	AF Header	0	222	3	109	25	33	40	216	252	63	226	180	219	71	228	226	67	29	44	202	178	115	154	219	129	22	226	
45	PID	AF Header	0	223	97	71	138	250	245	255	182	34	100	71	84	57	61	139	107	76	160	12	25	130	182	184	233	143	89	
46	PID	AF Header	0	190	169	242	185	238	137	0	65	205	57	47	39	41	211	220	25	116	49	148	81	228	90	125	83	145	212	
47	PID	AF Header	242	222	224	208	110	229	133	237	255	0	185	186	29	185	130	208	48	31	55	86	228	72	17	74	52	51	42	
48	PID	AF Header	164	0	201	165	146	98	201	31	89	156	63	246	235	223	180	135	214	2										

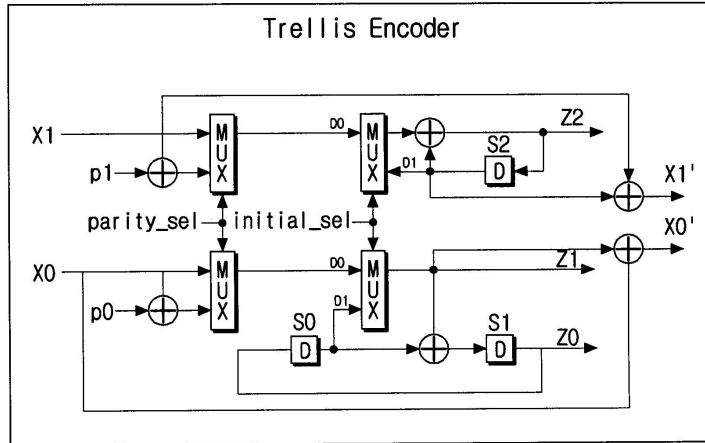
도면15



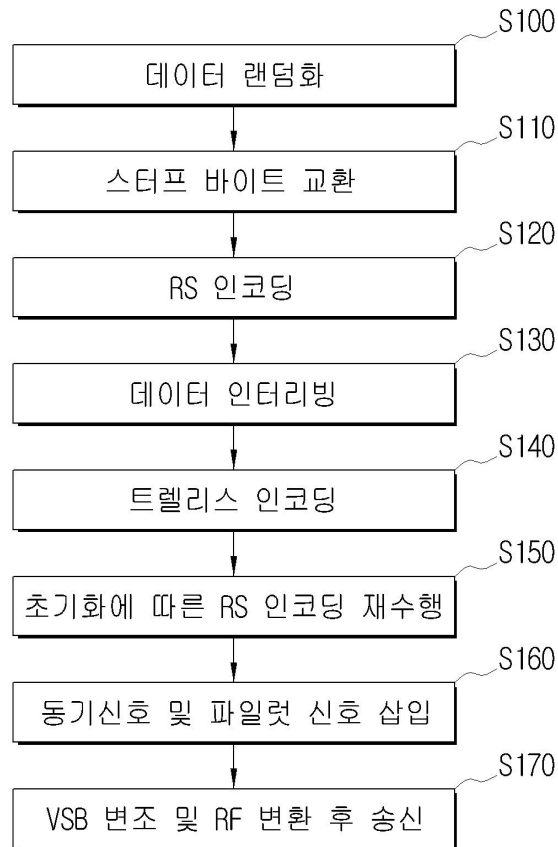
도면16



도면17



도면18



도면19

