

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5415713号
(P5415713)

(45) 発行日 平成26年2月12日(2014.2.12)

(24) 登録日 平成25年11月22日(2013.11.22)

| | | |
|-------------------------|--------------|---------|
| (51) Int.Cl. | F I | |
| HO 1 L 21/822 (2006.01) | HO 1 L 27/04 | U |
| HO 1 L 27/04 (2006.01) | HO 1 L 27/04 | H |
| HO 1 L 29/786 (2006.01) | HO 1 L 27/04 | L |
| GO 6 K 19/077 (2006.01) | HO 1 L 29/78 | 6 1 3 Z |
| GO 6 K 19/07 (2006.01) | GO 6 K 19/00 | K |

請求項の数 7 (全 47 頁) 最終頁に続く

| | | | |
|-----------|-------------------------------|-----------|---------------------|
| (21) 出願番号 | 特願2008-136061 (P2008-136061) | (73) 特許権者 | 000153878 |
| (22) 出願日 | 平成20年5月23日(2008.5.23) | | 株式会社半導体エネルギー研究所 |
| (65) 公開番号 | 特開2009-283793 (P2009-283793A) | | 神奈川県厚木市長谷398番地 |
| (43) 公開日 | 平成21年12月3日(2009.12.3) | (72) 発明者 | 山崎 舜平 |
| 審査請求日 | 平成23年5月5日(2011.5.5) | | 栃木県下部賀郡都賀町大字升塚161-2 |
| | | | アドバンスト フィルム デバイス |
| | | | インク株式会社内 |
| | | (72) 発明者 | 及川 欣聡 |
| | | | 栃木県下部賀郡都賀町大字升塚161-2 |
| | | | アドバンスト フィルム デバイス |
| | | | インク株式会社内 |
| | | (72) 発明者 | 小路 博信 |
| | | | 栃木県下部賀郡都賀町大字升塚161-2 |
| | | | アドバンスト フィルム デバイス |
| | | | インク株式会社内 |

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項1】

互いに対向するように設けられた第1の絶縁体及び第2の絶縁体と、
前記対向する第1の絶縁体と第2の絶縁体との間に設けられた半導体集積回路及びアンテナと、

前記第1の絶縁体の一表面に設けられた第1の導電性遮体と、
前記第2の絶縁体の一表面に設けられた第2の導電性遮体と、を有し、
前記アンテナは、前記第1の絶縁体と前記半導体集積回路との間に配置され、
前記第2の導電性遮体の厚さは、前記第1の導電性遮体の厚さよりも大きく、
前記第1の導電性遮体は、前記第2の導電性遮体と電気的に接続されており、
前記第1の絶縁体又は前記第2の絶縁体は、繊維体に有機樹脂が含浸された構造体を有することを特徴とする半導体装置。

【請求項2】

請求項1において、
前記繊維体又は有機樹脂は、熱伝導性を有するフィラーを含むことを特徴とする半導体装置。

【請求項3】

請求項1又は2において、
前記半導体集積回路と前記第2の絶縁体との間に第3の絶縁体を有し、
前記第3の絶縁体は、前記第1の絶縁体及び前記第2の絶縁体よりも弾性率が低く、か

つ破断強度が高いことを特徴とする半導体装置。

【請求項 4】

請求項 1 乃至 3 のいずれか一において、

前記第 1 の導電性遮体又は前記第 2 の導電性遮体は積層構造を有することを特徴とする半導体装置。

【請求項 5】

請求項 1 乃至 4 のいずれか一において、

前記第 1 の導電性遮体及び前記第 2 の導電性遮体は、金属膜、半導体膜、金属酸化物膜、金属窒化物膜、のいずれかを少なくとも含むことを特徴とする半導体装置。

【請求項 6】

請求項 1 乃至 5 のいずれか一において、

前記第 1 の絶縁体及び前記第 2 の絶縁体の少なくとも一方の厚さは、5 μm 以上 50 μm 以下であることを特徴とする半導体装置。

【請求項 7】

請求項 1 乃至 6 のいずれか一において、

前記第 1 の導電性遮体と前記第 2 の導電性遮体との電気的な接続は、前記第 1 の絶縁体と前記第 2 の絶縁体を貫通する導電体によって行われることを特徴とする半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置及び半導体装置の作製方法に関する。

【背景技術】

【0002】

アンテナを介した無線通信によりデータの送受信を行う半導体装置（非接触信号処理装置、半導体集積回路チップ、ICチップともいう）において、外部からの静電気放電による半導体装置の破壊（静電気破壊）問題は、半導体装置の作製工程時より、検査、製品としての使用に至るまで信頼性や生産性の低下を招く重要な問題であり、その対策が報告されている（例えば、特許文献 1 参照。）。

【0003】

特許文献 1 は、上記半導体装置において基板や接着剤に導電性ポリマー層を用いて静電気破壊を防止している例である。

【特許文献 1】特開 2007 - 241999 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

上記半導体装置の市場が拡大するに伴い、その形状や必要とされる特性の要求は様々である。よって、さらに静電気破壊に対する高い耐性を有し、かつ要求される特性を備えた半導体装置が求められている。

【0005】

また、より小型、薄型化を図られている上記半導体装置において、外的ストレスに対するその強度を高めることも重要である。

【0006】

そこで本発明は、薄型化及び小型化を達成しながら、外部ストレス、及び静電気放電に耐性を有する信頼性の高い半導体装置を提供することを目的の一とする。また、作製工程においても外部ストレス、又は静電気放電に起因する形状や特性の不良を防ぎ、歩留まり良く半導体装置を作製することを目的の一とする。

【課題を解決するための手段】

【0007】

本発明の半導体装置は、アンテナ、該アンテナと電気的に接続する半導体集積回路を挟持する一対の絶縁体、及びそれぞれ絶縁体の外側（半導体集積回路側とは反対側）に設けら

10

20

30

40

50

れる導電性遮蔽体を有する。また、導電性遮蔽体の厚さは異なっており、それぞれの導電性遮蔽体は電氣的に接続されている。本発明の半導体装置は、無線通信により外部装置と信号の送受信を行う機能を有する非接触信号処理装置である。よって、導電性遮蔽体は、半導体装置に含まれるアンテナが送受信すべき電磁波を透過し、かつ外部からの静電気が半導体装置内部の半導体集積回路に印加されるのを遮断する。

【0008】

なお、本明細書において導電性遮蔽体とは、導電性を有する材料から形成される膜であって、半導体装置表面の電荷が拡散する際に、当該電荷の拡散により半導体集積回路に発生する不良を抑制する機能を有するものをいう。なお、上記導電性遮蔽体における「遮蔽」とは、通信に用いられる電磁波などを遮蔽することを意味するものではないことを付記しておく。

10

【0009】

本発明の半導体装置の一は、互いに対向するように設けられた第1の絶縁体及び第2の絶縁体と、対向する第1の絶縁体と第2の絶縁体との間に設けられた半導体集積回路及びアンテナと、第1の絶縁体の一表面に設けられた導電性遮蔽体と、第2の絶縁体の一表面に設けられた導電性遮蔽体とを有し、第1の絶縁体の一表面に設けられた導電性遮蔽体と、第2の絶縁体の一表面に設けられた導電性遮蔽体の厚さは異なっており、第1の絶縁体の一表面に設けられた導電性遮蔽体と、第2の絶縁体の一表面に設けられた導電性遮蔽体が電氣的に接続されている。

【0010】

20

また、本発明の半導体装置の一は、互いに対向するように設けられた第1の絶縁体及び第2の絶縁体と、対向する第1の絶縁体と第2の絶縁体との間に設けられた半導体集積回路及びオンチップアンテナと、第1の絶縁体の一表面に設けられた導電性遮蔽体と、第2の絶縁体の一表面に設けられた導電性遮蔽体と、オンチップアンテナと電磁結合するブースターアンテナとを有し、第1の絶縁体の一表面に設けられた導電性遮蔽体と、第2の絶縁体の一表面に設けられた導電性遮蔽体の厚さは異なっており、第1の絶縁体の一表面に設けられた導電性遮蔽体と、第2の絶縁体の一表面に設けられた導電性遮蔽体が電氣的に接続されている。

【0011】

なお、上記において、半導体集積回路はブースターアンテナを介して外部と無線通信を行う。

30

【0012】

また、上記において、第1の絶縁体の一表面に設けられた導電性遮蔽体又は第2の絶縁体の一表面に設けられた導電性遮蔽体は積層構造とすることができる。また、第1の絶縁体の一表面に設けられた導電性遮蔽体及び第2の絶縁体の一表面に設けられた導電性遮蔽体は、金属膜、半導体膜、金属酸化物膜、金属窒化物膜、のいずれかを含むことが好ましい。

【0013】

また、第1の絶縁体及び第2の絶縁体の少なくとも一方の厚さは、5 μm 以上50 μm 以下とすることが好ましい。また、第1の絶縁体又は第2の絶縁体は、繊維体に有機樹脂が含浸された構造体を有することが好ましい。

40

【0014】

また、第1の絶縁体の一表面に設けられた導電性遮蔽体と、第2の絶縁体の一表面に設けられた導電性遮蔽体の電氣的な接続は、第1の絶縁体と第2の絶縁体を貫通する導電体によって行うことができる。

【0015】

本発明において、導電性遮蔽体は静電気放電により印加される静電気を拡散して逃がす、または電荷の局所的な存在（局在化）を防ぐ（局所的な電位差が発生しないようにする）機能を有するため、半導体集積回路の静電気破壊を防ぐことができる。導電性遮蔽体は、絶縁体を介して半導体集積回路の両方の面を覆う（重なる）ように形成され、また、それ

50

それぞれの厚さは異なり、且つ、それぞれが電氣的に接続されている。

【0016】

なお、導電性遮蔽体と、アンテナ及び半導体集積回路とは電氣的に接続しない。

【0017】

導電性遮蔽体は、導電性を有していれば良く、導電性材料を用いて形成された導電層を用いることができる。

【0018】

このような導電性遮蔽体は、挟持するアンテナ及び半導体集積回路が送受信すべき電磁波を透過し、かつ静電気を遮断する膜厚、材料などを選択して形成される。よって、静電気破壊に耐性を有する信頼性の高い、アンテナを介した無線通信によるデータ送受信可能な半導体装置を提供することができる。

10

【0019】

半導体集積回路を挟持する一对の絶縁体は、半導体装置に外部から与えられる力（外部ストレスともいう）に対する耐衝撃層、その力を拡散する衝撃拡散層としても機能する。絶縁体を設けることによって、局所的にかかる力を軽減することができるため、外部ストレスによる半導体装置の破損や特性不良などを防止することが可能となる。

【0020】

半導体装置において、半導体集積回路は一对の絶縁体によって挟持されている。半導体集積回路は基板上で作製され、絶縁体に接着して基板より剥離される。本明細書において、半導体集積回路を基板より剥離することによって半導体集積回路に生じる面を、剥離面という。

20

【0021】

導電性遮蔽体として、金属、金属窒化物、金属酸化物などの膜、及びそれらの積層を用いることができる。

【0022】

導電性遮蔽体は、例えば、チタン、モリブデン、タングステン、アルミニウム、銅、銀、金、ニッケル、白金、パラジウム、イリジウム、ロジウム、タンタル、カドミウム、亜鉛、鉄、シリコン、ゲルマニウム、ジルコニウム、バリウムから選ばれた元素、又は前記元素を主成分とする合金材料、化合物材料、窒化物材料、酸化物材料で形成すればよい。

【0023】

窒化物材料としては、窒化タンタル、窒化チタンなどを用いることができる。

30

【0024】

酸化物材料としては、インジウム錫酸化物（ITO）、酸化珪素を含むインジウム錫酸化物（ITSO）、有機インジウム、有機スズ、酸化亜鉛等を用いることができる。また、酸化亜鉛（ZnO）を含むインジウム亜鉛酸化物（IZO（Indium Zinc Oxide））、酸化亜鉛（ZnO）、ガリウム（Ga）を含む酸化亜鉛、酸化スズ（SnO₂）、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物なども用いてもよい。

【0025】

また、半導体に不純物元素などを添加して導電性を付与した半導体膜などを用いることができる。例えばリン等の不純物元素をドーピングした多結晶シリコン膜などを用いることができる。

40

【0026】

さらに、導電性遮蔽体として、導電性高分子（導電性ポリマーともいう）を用いてもよい。導電性高分子としては、いわゆる電子共役系導電性高分子が用いることができる。例えば、ポリアニリン及びまたはその誘導体、ポリピロール及びまたはその誘導体、ポリチオフェン及びまたはその誘導体、これらの2種以上の共重合体などがあげられる。

【0027】

共役導電性高分子の具体例としては、ポリピロ-ル、ポリ（3-メチルピロ-ル）、ポリ

50

(3 - ブチルピロ - ル)、ポリ(3 - オクチルピロ - ル)、ポリ(3 - デシルピロ - ル)、ポリ(3, 4 - ジメチルピロ - ル)、ポリ(3, 4 - ジブチルピロ - ル)、ポリ(3 - ヒドロキシピロ - ル)、ポリ(3 - メチル - 4 - ヒドロキシピロ - ル)、ポリ(3 - メトキシピロ - ル)、ポリ(3 - エトキシピロ - ル)、ポリ(3 - オクトキシピロ - ル)、ポリ(3 - カルボキシピロ - ル)、ポリ(3 - メチル - 4 - カルボキシピロ - ル)、ポリN - メチルピロール、ポリチオフエン、ポリ(3 - メチルチオフエン)、ポリ(3 - ブチルチオフエン)、ポリ(3 - オクチルチオフエン)、ポリ(3 - デシルチオフエン)、ポリ(3 - ドデシルチオフエン)、ポリ(3 - メトキシチオフエン)、ポリ(3 - エトキシチオフエン)、ポリ(3 - オクトキシチオフエン)、ポリ(3 - カルボキシチオフエン)、ポリ(3 - メチル - 4 - カルボキシチオフエン)、ポリ(3, 4 - エチレンジオキシチオフエン)、ポリアニリン、ポリ(2 - メチルアニリン)、ポリ(2 - オクチルアニリン)、ポリ(2 - イソブチルアニリン)、ポリ(3 - イソブチルアニリン)、ポリ(2 - アニリンスルホン酸)、ポリ(3 - アニリンスルホン酸)等が挙げられる。

10

【0028】

導電性高分子を含む導電性遮蔽体には、有機樹脂やドーパント(ハロゲン類、ルイス酸、無機酸、有機酸、遷移金属ハロゲン化物、有機シアノ化合物、非イオン性界面活性剤等)を含ませてもよい。

【0029】

導電性遮蔽体は、スパッタリング法、プラズマCVD法、蒸着法などの各種乾式法、塗布法、印刷法、液滴吐出法(インクジェット法)などの各種湿式法により形成することができる。

20

【0030】

また、導電性遮蔽体上の保護層を積層してもよい。例えば、導電性遮蔽体としてチタン膜を形成し、チタン膜上に保護層として酸化チタン膜を積層するとよい。保護層により半導体装置の表面に導電性遮蔽体を設ける場合でも保護層が最表面となり、導電性遮蔽体の劣化を防ぐことができる。

【0031】

絶縁体としては、繊維体に有機樹脂が含浸された構造体を用いることができる。

【0032】

また、絶縁体として、弾性率が低く、かつ破断強度が高い材料を用いてもよい。

30

【0033】

絶縁体は、高強度材料で形成されていることが好ましい。高強度材料の代表例としては、ポリビニルアルコール系樹脂、ポリエステル系樹脂、ポリアミド系樹脂、ポリエチレン系樹脂、アラミド系樹脂、ポリパラフェニレンベンゾビスオキサゾール樹脂、ガラス樹脂等がある。弾性を有する高強度材料で形成される絶縁体を設けると局所的な押圧などの荷重を層全体に拡散し吸収するために、半導体装置の破損を防ぐことができる。

【0034】

より具体的には、絶縁体として、アラミド樹脂、ポリエチレンナフタレート(PEN)樹脂、ポリエーテルサルフォン(PES)樹脂、ポリフェニレンサルファイド(PPS)樹脂、ポリイミド(PI)樹脂などを用いることができる。

40

【0035】

本明細書において、転置(転載ともいう)とはある基板に形成された半導体集積回路を、該基板より剥離し、他の基板に移しかえることをいう。つまり半導体集積回路を設ける場所を他の基板へ移動するとも言える。

【0036】

絶縁体は接着層によって半導体集積回路と接着されていてもよく、この場合、半導体集積回路と絶縁体との間に接着層を有する。また、絶縁体と半導体集積回路とを、加熱及び加圧処理によって直接接着してもよい。

【0037】

なお、本発明において、半導体装置とは、半導体特性を利用することで機能しうる装置を

50

指す。本発明を用いて半導体素子（トランジスタ、メモリ素子やダイオードなど）を含む回路を有する装置や、プロセッサ回路を有するチップなどの半導体装置を作製することができる。

【発明の効果】

【0038】

導電性遮蔽体により、半導体集積回路の静電気破壊（回路の誤動作や半導体素子の損傷）を防止することができる。また半導体集積回路を挟持する一对の絶縁体によって、薄型化及び小型化を達成しながら耐性を有する信頼性の高い半導体装置を提供することができる。また、作製工程においても外部ストレス、又は静電気放電に起因する形状や特性の不良を防ぎ、歩留まり良く半導体装置を作製することができる。

10

【発明を実施するための最良の形態】

【0039】

本発明の実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。

【0040】

（実施の形態1）

20

本実施の形態では、より信頼性の高い半導体装置、及び歩留まりよい半導体装置の作製方法を、図1乃至図3を用いて詳細に説明する。

【0041】

本実施の形態における半導体装置において、半導体集積回路は作製時の基板より剥離され、可撓性を有する絶縁体に挟持される。なお、本明細書では半導体集積回路が作製される基板を作製基板ともいう。従って、半導体集積回路は作製基板に剥離層を介して形成される。

【0042】

図1(A)(B)(C)に本実施の形態の半導体装置を示す。図1(A)において、アンテナ101、及びアンテナ101と電気的に接続する半導体集積回路100は第1の絶縁体112と第2の絶縁体102とで挟持されており、第1の絶縁体112、及び第2の絶縁体102の外側（半導体集積回路100と反対側）に厚さの異なる導電性遮蔽体140a、140bがそれぞれ設けられている。また、導電性遮蔽体140a、140bは電気的に接続されている。

30

【0043】

導電性遮蔽体140a、140bは半導体集積回路100を覆うように半導体集積回路100と重なる領域全面に設けられ、第1の絶縁体112又は第2の絶縁体102を介してアンテナ101及び半導体集積回路100を挟持している。

【0044】

なお、導電性遮蔽体140a、140bは、半導体集積回路100及びアンテナ101とそれぞれ電気的に接続しない。

40

【0045】

本実施の形態の半導体装置は、無線通信により外部装置と信号の送受信を行う機能を有する非接触信号処理装置である。よって、導電性遮蔽体140a、140bは、半導体装置に含まれるアンテナ101が送受信すべき電磁波を透過し、かつ外部からの静電気が半導体装置内部の半導体集積回路100に印加されるのを遮断する。導電性遮蔽体140a、140bは静電気放電により印加される静電気を拡散して逃がす、または電荷の局所的な存在（局在化）を防ぐ（局所的な電位差が発生しないようにする）機能を有するため、半導体集積回路100の静電気破壊を防ぐことができる。

【0046】

50

半導体集積回路100は、表面及び裏面両方に導電性遮蔽体が設けられているので、外部からの静電気に対して広い領域にわたって保護されているため、高い静電気破壊防止効果を得ることができる。また、表面及び裏面に形成された導電性遮蔽体は電氣的に接続されているため、電荷を効果的に拡散させることができる。このため、極めて高い静電気破壊防止効果を得ることができる。また、表面及び裏面に形成される導電性遮蔽体の厚さを異ならせることで、効果的な静電気破壊防止効果を得ながらも、高い通信性能を確保することが可能である。

【0047】

導電性遮蔽体140a、140bは工程上、同様の条件(方法、材料など)で形成する方が好ましいが、それぞれ異なった条件で形成してもよい。また、半導体集積回路100に対してアンテナ101の反対側の面が静電気放電(ESD)に対する耐性が弱い場合、導電性遮蔽体140bの膜厚を導電性遮蔽体140aより厚くすることが好ましい。

10

【0048】

また、本実施の形態で示す半導体装置は、外部からの電磁波により誘導起電力を発生させて動作を行う(無線機能を有する)ものである。このため、導電性遮蔽体は、静電気による半導体集積回路の破壊を防ぐと共に、電磁波を透過させる導電材料を用いて形成する必要がある。

【0049】

一般に、電磁波は物質中において減衰することが知られており、この減衰は、特に導電材料において顕著となる。このため、本実施の形態では、導電性遮蔽体を電磁波が透過できるように膜厚を十分に薄くする。

20

【0050】

導電性遮蔽体の膜厚は、通信に利用される電磁波の周波数、導電性遮蔽体として用いる導電材料の抵抗率や透磁率に基づいて定めればよい。

【0051】

例えば、電磁波の周波数を13.56MHzとして、導電性遮蔽体としてチタン(抵抗率： 5.5×10^{-7} ($\Omega \cdot m$))を用いる場合には、膜厚を少なくとも500nm以下、好ましくは100nm以下、より好ましくは30nm以下程度とする。これにより、静電気放電に起因する半導体装置の破壊を抑制するとともに、外部との通信を良好に行うことが可能となる。

30

【0052】

もちろん、導電性遮蔽体として用いる材料はチタンに限られない。例えば、チタンより抵抗率が高い酸化珪素を含むインジウム錫酸化物(ITSOとも呼ぶ。)を用いる場合には、膜厚が1 μm 以下、好ましくは700nm以下、より好ましくは500nm以下程度の厚さとなるように形成すればよい。

【0053】

また、導電性遮蔽体の膜厚の下限は、抵抗率に基づいて決めることが好ましい。例えば、導電性遮蔽体として用いる導電材料の抵抗率が高い場合には、静電気を効果的に拡散させるために、導電性遮蔽体を厚く形成することが好ましい。抵抗率が高い導電材料を用いて導電性遮蔽体を薄くしすぎると、シート抵抗が大きくなり、静電気放電が発生した場合に静電気を効果的に拡散できず、半導体集積回路に大電流が流れて破壊されるおそれがあるためである。

40

【0054】

したがって、静電気による半導体装置の破壊を効果的に防止するためには、導電性遮蔽体のシート抵抗が 1.0×10^7 / 以下、好ましくは 1.0×10^4 / 以下、より好ましくは 1.0×10^2 / 以下となるように膜厚を定めることが好ましい。

【0055】

なお、導電性遮蔽体のシート抵抗が上述の範囲となるのであれば、電磁波を透過させるという観点からは、その膜厚をできるだけ小さくすることが好ましい。

【0056】

50

なお、導電材料として抵抗率が低いチタン等を用いる場合には、膜厚を極めて薄く設けた場合であっても、シート抵抗を十分に小さくし且つ電磁波を透過しやすくすることができるが、作製プロセス等を考慮すると、1 nm以上（好ましくは3 nm以上）程度の厚さとするればよい。

【0057】

一方で、比較的抵抗率が高い酸化珪素を含むインジウム錫酸化物等を用いる場合には、少なくとも5 nm以上の厚さとするのが好ましい。

【0058】

上述のような導電性遮蔽体を形成することで、静電気放電に起因する半導体装置の破壊を効果的に抑制するとともに、外部との通信を良好に行うことができる半導体装置を得ることができる。

10

【0059】

次に、図1で示した構成に適用可能な材料等について詳細に説明する。

【0060】

本実施の形態で示す半導体装置は、互いに対向するように設けられた第1の絶縁体112及び第2の絶縁体102と、対向する第1の絶縁体112と第2の絶縁体102の間に設けられた半導体集積回路100及びアンテナ101と、第1の絶縁体112と第2の絶縁体102の表面（外側（半導体集積回路100と反対側）の面）にそれぞれ導電性遮蔽体140a、140bが設けられている（図1（A）参照）。ここで、導電性遮蔽体140aと導電性遮蔽体140bの厚さは異なっている。また、第1の絶縁体112の一表面に設けられた導電性遮蔽体140aと、第2の絶縁体102の一表面に設けられた導電性遮蔽体140bは電氣的に接続されている（図1（A）参照）。

20

【0061】

第1の絶縁体112の表面に設けられる導電性遮蔽体140aと、第2の絶縁体102の表面に設けられる導電性遮蔽体140bは、半導体集積回路100と重なるように設けることが好ましく、例えば、図1に示すように、第1の絶縁体112の表面の全面に導電性遮蔽体140aを設け、第2の絶縁体102の表面の全面に導電性遮蔽体140bを設けた構成とすることができる。

【0062】

なお、半導体集積回路100とアンテナ101は電氣的に接続されており、導電性遮蔽体140a、140bとは電氣的に絶縁された状態となっている。また、図1では、半導体集積回路100と重畳するようにアンテナ101を設け、当該半導体集積回路100とアンテナ101が第1の絶縁体140aと第2の絶縁体140bに挟持された構成を示しているが、これに限られず、アンテナ101は半導体集積回路100の下方や外側に（半導体集積回路100と重ならないように）設けてもよい。

30

【0063】

第1の絶縁体112と第2の絶縁体102の表面に導電性遮蔽体140a、140bを設けることにより、静電気放電が発生した場合に静電気を拡散し、電荷の局所的な存在（局在化）を防ぐ（局所的な電位差が発生しないようにする）ことができるため、静電気による半導体集積回路100の破壊を防ぐことができる。また、半導体集積回路100を覆うように導電性遮蔽体140a、140bを設けることにより、静電気に対して広い領域にわたって保護することができるため、より高い静電気破壊防止効果を得ることができる。

40

【0064】

特に、第1の絶縁体112の表面に設けられた導電性遮蔽体140aと第2の絶縁体102の表面に設けられた導電性遮蔽体140bを電氣的に接続することにより、導電性遮蔽体140aと導電性遮蔽体140bを電氣的に接続しないで設けた場合や、第1の絶縁体112と第2の絶縁体102の一方に導電性遮蔽体を設けた場合と比較して、静電気の拡散を効果的に行い、電荷の局在化を効果的に防ぐことができる。その結果、静電気による半導体集積回路100の破壊をより効果的に防ぐことができる。

【0065】

50

第1の絶縁体112の表面に設けられた導電性遮蔽体140aと第2の絶縁体102の表面に設けられた導電性遮蔽体140bとの電気的な接続は図1(A)に示すように第1の絶縁体112と第2の絶縁体102の側面に導電体141aを設けることにより行うことができる。この場合、導電体141aは、導電性遮蔽体140a、140bと同じ材料を用いて形成することができる。

【0066】

他にも、第1の絶縁体112と第2の絶縁体102を貫通する導電体141bを用いることにより、第1の絶縁体112の表面に設けられた導電性遮蔽体140aと第2の絶縁体102の表面に設けられた導電性遮蔽体140bを電気的に接続させてもよい(図1(B)参照)。なお、導電体141aは、導電性遮蔽体140a及び導電性遮蔽体140bを形成する前に第1の絶縁体112及び第2の絶縁体102に開口を形成して設けても良いし、導電性遮蔽体140a及び導電性遮蔽体140bを形成した後に形成することもできる。

10

【0067】

上記導電性遮蔽体は、導電性を有していれば良く、導電性材料を用いて形成された導電層を用いることができる。

【0068】

このような導電性遮蔽体は、挟持するアンテナ及び半導体集積回路が送受信すべき電磁波を透過し、かつ静電気を遮断する膜厚、材料で形成する。よって、静電気破壊に耐性を有する信頼性の高い、アンテナを介した無線通信によるデータ送受信可能な半導体装置を提供することができる。また、導電性遮蔽体の厚さを異ならせることで、より優れた効果を得ることも可能である。例えば、半導体集積回路に近い側の導電性遮蔽体を厚く形成することで、半導体集積回路への静電気の影響をより一層低減することが可能となる。なお、本実施の形態では、アンテナ101側に形成される導電性遮蔽体(つまり、第1の絶縁体112の上側表面に形成される導電膜)を薄く形成し、半導体集積回路100側に形成される導電性遮蔽体(つまり、第2の絶縁体102の下側表面に形成される導電膜)を厚く形成する例について示しているが本発明はこれに限定されない。

20

【0069】

導電性遮蔽体140a、140bとして、金属、金属窒化物、金属酸化物などの膜、及びそれらの積層を用いることができる。

30

【0070】

導電性遮蔽体140a、140bは、例えば、チタン、モリブデン、タングステン、アルミニウム、銅、銀、金、ニッケル、白金、パラジウム、イリジウム、ロジウム、タンタル、カドミウム、亜鉛、鉄、シリコン、ゲルマニウム、ジルコニウム、バリウムから選ばれた元素、又は前記元素を主成分とする合金材料、化合物材料、窒化物材料、酸化物材料で形成すればよい。

【0071】

窒化物材料としては、窒化タンタル、窒化チタンなどを用いることができる。

【0072】

酸化物材料としては、インジウム錫酸化物(ITO)、酸化珪素を含むインジウム錫酸化物(ITSO)、有機インジウム、有機スズ、酸化亜鉛等を用いることができる。また、酸化亜鉛(ZnO)を含むインジウム亜鉛酸化物(IZO(Indium Zinc Oxide))、酸化亜鉛(ZnO)、ガリウム(Ga)を含む酸化亜鉛、酸化スズ(SnO₂)、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物なども用いてもよい。

40

【0073】

また、半導体に不純物元素などを添加して導電性を付与した半導体膜などを用いることができる。例えばリン等の不純物元素をドーピングした多結晶シリコン膜などを用いることができる。

50

【0074】

さらに、導電性遮蔽体140a、140bとして、導電性高分子（導電性ポリマーともいう）を用いてもよい。導電性高分子としては、いわゆる電子共役系導電性高分子が用いることができる。例えば、ポリアニリン及びまたはその誘導体、ポリピロール及びまたはその誘導体、ポリチオフェン及びまたはその誘導体、これらの2種以上の共重合体などがあげられる。

【0075】

共役導電性高分子の具体例としては、ポリピロール、ポリ(3-メチルピロール)、ポリ(3-ブチルピロール)、ポリ(3-オクチルピロール)、ポリ(3-デシルピロール)、ポリ(3,4-ジメチルピロール)、ポリ(3,4-ジブチルピロール)、ポリ(3-ヒドロキシピロール)、ポリ(3-メチル-4-ヒドロキシピロール)、ポリ(3-メトキシピロール)、ポリ(3-エトキシピロール)、ポリ(3-オクトキシピロール)、ポリ(3-カルボキシルピロール)、ポリ(3-メチル-4-カルボキシルピロール)、ポリN-メチルピロール、ポリチオフェン、ポリ(3-メチルチオフェン)、ポリ(3-ブチルチオフェン)、ポリ(3-オクチルチオフェン)、ポリ(3-デシルチオフェン)、ポリ(3-ドデシルチオフェン)、ポリ(3-メトキシチオフェン)、ポリ(3-エトキシチオフェン)、ポリ(3-オクトキシチオフェン)、ポリ(3-カルボキシルチオフェン)、ポリ(3-メチル-4-カルボキシルチオフェン)、ポリ(3,4-エチレンジオキシチオフェン)、ポリアニリン、ポリ(2-メチルアニリン)、ポリ(2-オクチルアニリン)、ポリ(2-イソブチルアニリン)、ポリ(3-イソブチルアニリン)、ポリ(2-アニリンスルホン酸)、ポリ(3-アニリンスルホン酸)等が挙げられる。

10

20

【0076】

導電性高分子を含む導電性遮蔽体140a、140bには、有機樹脂やドーパント（ハロゲン類、ルイス酸、無機酸、有機酸、遷移金属ハロゲン化物、有機シアノ化合物、非イオン性界面活性剤等）を含ませてもよい。

【0077】

導電性遮蔽体140a、140bは、スパッタリング法、プラズマCVD法、蒸着法などの各種乾式法、塗布法、印刷法、液滴吐出法（インクジェット法）などの各種湿式法により形成することができる。

【0078】

また、導電性遮蔽体140a、140b上に保護層を形成してもよい。例えば、導電性遮蔽体140a、140bとしてチタン膜（例えば、膜厚10nm以上50nm程度）を形成し、チタン膜上に保護層として酸化チタン膜を積層するとよい。酸化チタン膜は、チタン膜をプラズマ処理する方法等によって形成することができる。これによって、導電性遮蔽体140a、140bを設ける場合でも保護層が最表面となり、導電性遮蔽体140a、140bの劣化を防ぐことができる。保護層は膜厚10nm以上200nm以下程度とすればよい。

30

【0079】

絶縁体としては、繊維体に有機樹脂が含浸された構造体を用いることができる。第1の絶縁体112及び第2の絶縁体102に繊維体に有機樹脂が含浸された構造体を用いる例を図2(A)乃至(C)に示す。図2(A)(B)は図1(A)(B)と対応している。

40

【0080】

第1の絶縁体112及び第2の絶縁体102は繊維体に有機樹脂が含浸された構造体を用いており、第1の絶縁体112は繊維体160に有機樹脂161が含浸された構造体、第2の絶縁体102は繊維体150に有機樹脂151が含浸された構造体である。

【0081】

繊維体160が繊維系束を経系及び緯系として製織した織布の平面図を図2(C)に示す。

【0082】

図2(C)に示すように、繊維体160は、一定間隔をあけた経系と、一定間隔をあけた

50

緯糸とで織られている。このような経糸及び緯糸を用いて製織された繊維体には、経糸及び緯糸が存在しない領域を有する。このような繊維体160は、有機樹脂161が含浸される割合が高まり、繊維体160と半導体集積回路との密着性を高めることができる。

【0083】

また繊維体160は、経糸及び緯糸の密度が高く、経糸及び緯糸が存在しない領域の割合が低いものでもよい。

【0084】

繊維体160に有機樹脂161が含浸された構造体は、プリプレグとも呼ばれる。プリプレグは、具体的には繊維体にマトリックス樹脂を有機溶剤で希釈したワニスを含浸させた後、乾燥して有機溶剤を揮発させてマトリックス樹脂を半硬化させたものである。構造体の厚さは、10 μ m以上100 μ m以下、さらには10 μ m以上30 μ mが好ましい。このような厚さの構造体を用いることで、薄型で湾曲することが可能な半導体装置を作製することができる。例えば、絶縁体として、弾性率13GPa以上15GPa以下、破断係数140MPaのプリプレグを用いることができる。

10

【0085】

なお繊維体に有機樹脂が含浸された構造体は、複数層を積層させてもよい。この場合、単層の繊維体に有機樹脂が含浸された構造体を複数積層させることで構造体を形成してもよいし、複数の積層された繊維体に有機樹脂を含浸させた構造体を用いても良い。また、単層の繊維体に有機樹脂が含浸された構造体を複数積層させる際、各構造体間に別の層を挟むようにしても良い。

20

【0086】

また有機樹脂161として、エポキシ樹脂、不飽和ポリエステル樹脂、ポリイミド樹脂、ビスマレイミドトリアジン樹脂、またはシアネート樹脂等の熱硬化性樹脂を用いることができる。或いは有機樹脂161として、ポリフェニレンオキシド樹脂、ポリエーテルイミド樹脂、またはフッ素樹脂等の熱可塑性樹脂を用いることができる。また有機樹脂161として、上記熱可塑性樹脂及び上記熱硬化性樹脂の複数をを用いてもよい。上記有機樹脂を用いることで、熱処理により繊維体を半導体集積回路に固着することができる。なお、有機樹脂161はガラス転移温度が高いほど、局所的押圧に対して破壊しにくいいため好ましい。

【0087】

有機樹脂161にまたは繊維の系束内に高熱伝導性フィラーを分散させてもよい。高熱伝導性フィラーとしては、窒化アルミニウム、窒化ホウ素、窒化珪素、アルミナ等が挙げられる。また、高熱伝導性フィラーとしては、銀、銅等の金属粒子がある。導電性フィラーが有機樹脂または繊維系束内に含まれることにより半導体集積回路での発熱を外部に放出しやすくなるため、半導体装置の蓄熱を抑制することが可能であり、半導体装置の破壊を低減することができる。

30

【0088】

繊維体160は、有機化合物または無機化合物の高強度繊維を用いた織布または不織布であり、部分的に重なるように配置する。高強度繊維としては、具体的には引張弾性率またはヤング率の高い繊維である。高強度繊維の代表例としては、ポリビニルアルコール系繊維、ポリエステル系繊維、ポリアミド系繊維、ポリエチレン系繊維、アラミド系繊維、ポリパラフェニレンベンゾビスオキサゾール繊維、ガラス繊維、または炭素繊維が挙げられる。ガラス繊維としては、Eガラス、Sガラス、Dガラス、Qガラス等を用いたガラス繊維が挙げられる。なお、繊維体160は、一種類の上記高強度繊維で形成されてもよい。また、複数の上記高強度繊維で形成されてもよい。

40

【0089】

また、繊維体160は、繊維(単糸)の束(以下、系束と呼ぶ)を経糸及び緯糸に使用して製織した織布、または複数種の繊維の系束をランダムまたは一方向に堆積させた不織布であってもよい。織布の場合、平織り、綾織り、しゅす織り等を適宜用いることができる。

【0090】

50

糸束の断面は、円形でも楕円形でもよい。繊維糸束として、高圧水流、液体を媒体とした高周波の振動、連続超音波の振動、ロールによる押圧等によって、開繊加工をした繊維糸束を用いてもよい。開繊加工をした繊維糸束は、糸束幅が広くなり、厚み方向の単糸数を削減することが可能であり、糸束の断面が楕円形または平板状となる。また、繊維糸束として低撚糸を用いることで、糸束が扁平化やすく、糸束の断面形状が楕円形状または平板形状となる。このように、断面が楕円形または平板状の糸束を用いることで、繊維体160を薄くすることが可能である。このため、構造体を薄くすることが可能であり、薄型の半導体装置を作製することができる。

【0091】

なお、本実施の形態の図面においては、繊維体160は、断面が楕円形の糸束で平織りした織布で示されている。

10

【0092】

また、繊維糸束内部への有機樹脂の浸透率を高めるため、繊維に表面処理が施されてもよい。例えば、繊維表面を活性化させるためのコロナ放電処理、プラズマ放電処理等がある。また、シランカップリング剤、チタネートカップリング剤を用いた表面処理がある。

【0093】

また、第1の絶縁体112及び第2の絶縁体102として、弾性率が低く、かつ破断強度が高い材料を用いてもよい。例えば、第1の絶縁体112及び第2の絶縁体102として、弾性率5GPa以上12GPa以下、破断係数300MPa以上のゴム弾性を有する膜を用いることができる。

20

【0094】

第1の絶縁体112及び第2の絶縁体102は、高強度材料で形成されていることが好ましい。高強度材料の代表例としては、ポリビニルアルコール系樹脂、ポリエステル系樹脂、ポリアミド系樹脂、ポリエチレン系樹脂、アラミド系樹脂、ポリパラフェニレンベンゾビスオキサゾール樹脂、ガラス樹脂等がある。弾性を有する高強度材料で形成される第1の絶縁体112及び第2の絶縁体102を設けると局所的な押圧などの荷重を層全体に拡散し吸収するために、半導体装置の破損を防ぐことができる。

【0095】

より具体的には、第1の絶縁体112及び第2の絶縁体102として、アラミド樹脂、ポリエチレンナフタレート(PEN)樹脂、ポリエーテルサルフォン(PES)樹脂、ポリフェニレンサルファイド(PPS)樹脂、ポリイミド(PI)樹脂などを用いることができる。

30

【0096】

半導体集積回路100と第1の絶縁体112、第2の絶縁体102との接着は、接着層を用いてもよい。接着層は絶縁体と半導体集積回路とを固着することができればよく、熱硬化樹脂、紫外線硬化樹脂、アクリル樹脂系、ウレタン樹脂系、エポキシ樹脂系、シリコン樹脂系などを用いることができる。接着層は、膜厚3μm以上15μm以下程度とすればよい。半導体集積回路100と第1の絶縁体112、第2の絶縁体102を加熱及び加圧処理によって接着する場合は、接着層を用いなくてもよい。

【0097】

また、半導体集積回路上に保護層を形成してもよい(図1(C)、図2(B)参照)。図1(C)及び図2(B)は、半導体集積回路100上に保護層として無機絶縁層105を形成する例である。より詳細には、図1(C)及び図2(B)では半導体集積回路100上にアンテナ101を形成し、アンテナ101上に無機絶縁層105を形成している。無機絶縁層105でアンテナ101を覆うことで、アンテナとして機能する導電層の酸化などを防ぐことができる。

40

【0098】

無機絶縁層105は、スパッタリング法やプラズマCVD法、塗布法、印刷法等により、無機化合物を用いて単層又は積層で形成する。無機化合物の代表例としては、珪素酸化物又は珪素窒化物が挙げられる。珪素酸化物及び珪素窒化物の代表例としては、酸化珪素、

50

酸化窒化珪素、窒化珪素、窒化酸化珪素等が該当する。なお、本明細書において酸化窒化珪素膜とは、その組成として、窒素よりも酸素の含有量が多いものであって、濃度範囲として酸素が55～65原子%、窒素が1～20原子%、Siが25～35原子%、水素が0.1～10原子%の範囲で含まれるものをいう。また、窒化酸化珪素膜とは、その組成として、酸素よりも窒素の含有量が多いものであって、濃度範囲として酸素が15～30原子%、窒素が20～35原子%、Siが25～35原子%、水素が15～25原子%の範囲で含まれるものをいう。

【0099】

さらには、無機絶縁層105を積層構造としても良い。例えば、無機化合物を用いて積層してもよく、代表的には、酸化珪素、窒化酸化珪素、及び酸化窒化珪素を積層して形成しても良い。

10

【0100】

本発明の半導体装置の作製方法を図3(A)乃至(D)を用いて説明する。作製基板である絶縁表面を有する基板110上に剥離層111を介してアンテナ101及び半導体集積回路100を形成する(図3(A)参照。)。

【0101】

作製基板である基板110としては、ガラス基板、石英基板、サファイア基板、セラミック基板、表面に絶縁層が形成された金属基板などを用いることができる。また、本実施の形態の処理温度に耐えうる耐熱性を有するプラスチック基板を用いてもよい。半導体装置の作製工程において、その行う工程に合わせて作製基板を適宜選択することができる。

20

【0102】

剥離層111は、スパッタリング法やプラズマCVD法、塗布法、印刷法等により、タングステン(W)、モリブデン(Mo)、チタン(Ti)、タンタル(Ta)、ニオブ(Nb)、ニッケル(Ni)、コバルト(Co)、ジルコニウム(Zr)、亜鉛(Zn)、ルテニウム(Ru)、ロジウム(Rh)、パラジウム(Pd)、オスミウム(Os)、イリジウム(Ir)、珪素(Si)から選択された元素、又は元素を主成分とする合金材料、又は前記元素を主成分とする化合物材料からなる層を、単層又は積層して形成する。珪素を含む層の結晶構造は、非晶質、微結晶、多結晶のいずれの場合でもよい。なお、ここでは、塗布法は、スピンコーティング法、液滴吐出法、ディスペンス法を含む。

【0103】

剥離層111が単層構造の場合、好ましくは、タングステン層、モリブデン層、又はタングステンとモリブデンの混合物を含む層を形成する。又は、タングステンの酸化物若しくは酸化窒化物を含む層、モリブデンの酸化物若しくは酸化窒化物を含む層、又はタングステンとモリブデンの混合物の酸化物若しくは酸化窒化物を含む層を形成する。なお、タングステンとモリブデンの混合物とは、例えば、タングステンとモリブデンの合金に相当する。

30

【0104】

剥離層111が積層構造の場合、好ましくは、1層目としてタングステン層、モリブデン層、又はタングステンとモリブデンの混合物を含む層を形成し、2層目として、タングステン、モリブデン又はタングステンとモリブデンの混合物の酸化物、窒化物、酸化窒化物又は窒化酸化物を形成する。

40

【0105】

剥離層111として、タングステンを含む層とタングステンの酸化物を含む層の積層構造を形成する場合、タングステンを含む層を形成し、その上層に酸化物で形成される絶縁層を形成することで、タングステン層と絶縁層との界面に、タングステンの酸化物を含む層が形成されることを活用してもよい。さらには、タングステンを含む層の表面を、熱酸化処理、酸素プラズマ処理、オゾン水等の酸化力の強い溶液での処理等を行ってタングステンの酸化物を含む層を形成してもよい。またプラズマ処理や加熱処理は、酸素、窒素、一酸化二窒素、一酸化二窒素単体、あるいは前記ガスとその他のガスとの混合気体雰囲気下で行ってもよい。これは、タングステンの窒化物、酸化窒化物及び窒化酸化物を含む層を

50

形成する場合も同様であり、タングステンを含む層を形成後、その上層に窒化珪素層、酸化窒化珪素層、窒化酸化珪素層を形成するとよい。

【0106】

また、上記の工程によると、基板110に接するように剥離層111を形成しているが、本発明はこの工程に制約されない。基板110に接するように下地となる絶縁層を形成し、その絶縁層に接するように剥離層111を設けてもよい。

【0107】

半導体集積回路100と第1の絶縁体112を接着し、剥離層111において半導体集積回路100を基板110より剥離する。よって半導体集積回路100は、第1の絶縁体112側に設けられる(図3(B)参照。)

10

【0108】

本実施の形態では、第1の絶縁体112として繊維体160に有機樹脂161が含浸された構造体を用いる。構造体を加熱し圧着して、構造体の有機樹脂を可塑化または硬化する。なお、有機樹脂が可塑性有機樹脂の場合、この後、室温に冷却することにより可塑化した有機樹脂を硬化する。有機樹脂は加熱及び圧着により、半導体集積回路に密着するように均一に広がり、硬化する。上記構造体を圧着する工程は、大気圧下または減圧下で行う。

【0109】

なお、他の基板への転置工程は、基板と半導体集積回路の間に剥離層を形成し、剥離層と半導体集積回路との間に金属酸化膜を設け、当該金属酸化膜を結晶化により脆弱化して、当該半導体素子層を剥離する方法、耐熱性の高い基板と半導体集積回路の間に水素を含む非晶質珪素膜を設け、レーザー光の照射またはエッチングにより当該非晶質珪素膜を除去することで、当該半導体集積回路を剥離する方法、基板と半導体集積回路の間に剥離層を形成し、剥離層と半導体集積回路との間に金属酸化膜を設け、当該金属酸化膜を結晶化により脆弱化し、剥離層の一部を溶液や NF_3 、 BrF_3 、 ClF_3 等のフッ化ハロゲンガスによりエッチングで除去した後、脆弱化された金属酸化膜において剥離する方法、半導体集積回路が形成された基板を機械的に削除又は溶液や NF_3 、 BrF_3 、 ClF_3 等のフッ化ハロゲンガスによるエッチングで除去する方法等を適宜用いることができる。また、剥離層として窒素、酸素や水素等を含む膜(例えば、水素を含む非晶質珪素膜、水素含有合金膜、酸素含有合金膜など)を用い、剥離層にレーザー光を照射して剥離層内に含有する窒素、酸素や水素をガスとして放出させ半導体集積回路と基板との剥離を促進する方法を用いてもよい。

20

30

【0110】

上記剥離方法を組み合わせることでより容易に転置工程を行うことができる。つまり、レーザー光の照射、ガスや溶液などによる剥離層のエッチング、鋭いナイフやメスなどによる機械的な削除を行い、剥離層と半導体素子層とを剥離しやすい状態にしてから、物理的な力(機械等による)によって剥離を行うこともできる。

【0111】

また、剥離層と半導体集積回路との界面に液体を浸透させて作製基板から半導体集積回路を剥離してもよい。

40

【0112】

第2の絶縁体102も第1の絶縁体112と同様、繊維体150に有機樹脂151が含浸された構造体を用いる。

【0113】

半導体集積回路100の露出している剥離面に構造体を加熱し圧着して第2の絶縁体102を接着し、アンテナ101及び半導体集積回路100を第1の絶縁体112及び第2の絶縁体102に挟持する(図3(C)参照。)

【0114】

次に第1の絶縁体112の表面に導電性遮蔽体140aを、第2の絶縁体102の表面に導電性遮蔽体140bを形成する(図3(D)参照。)。本実施の形態では、導電性遮蔽

50

体 1 4 0 a、1 4 0 b として、それぞれ異なる工程によりチタン膜を形成する。より具体的には、例えば、スパッタリング法を用いて膜厚 5 nm 及び 1 5 nm のチタン膜をそれぞれ形成する。なお、導電性遮蔽体 1 4 0 a 及び導電性遮蔽体 1 4 0 b の作製工程において、同時に導電体 1 4 1 a を形成することができる。

【 0 1 1 5 】

図示しないが第 1 の絶縁体 1 1 2 及び第 2 の絶縁体 1 0 2 は複数の半導体集積回路を挟持しており、その外側に導電性遮蔽体 1 4 0 a、1 4 0 b を形成した後、個々の半導体集積回路 1 0 0 ごとに分断し、半導体集積回路チップを作製する。分断手段としては物理的に分断することができれば特に限定しないが、本実施の形態ではレーザー光を照射することによって分断する。

10

【 0 1 1 6 】

分断することによって、アンテナ 1 0 1 及び半導体集積回路 1 0 0 は第 1 の絶縁体 1 1 2 と第 2 の絶縁体 1 0 2 とによって封止される。導電性遮蔽体 1 4 0 a、1 4 0 b も同時に分断されるため、第 1 の絶縁体 1 1 2 及び第 2 の絶縁体 1 0 2 と分断面（分断による生じる側面）が一致する。よってアンテナ 1 0 1 及び半導体集積回路 1 0 0 は、第 1 の絶縁体 1 1 2 と第 2 の絶縁体 1 0 2 に封止され、かつ半導体装置の表面及び裏面に相当する第 1 の絶縁体 1 1 2 と第 2 の絶縁体 1 0 2 の外側に設けられた導電性遮蔽体 1 4 0 a、1 4 0 b により静電気放電に対して保護される構造となる。

【 0 1 1 7 】

半導体集積回路を覆う導電性遮蔽体により、半導体集積回路の静電気放電による静電気破壊（回路の誤動作や半導体素子の損傷）を防止する。また半導体集積回路を挟持する一対の絶縁体によって、薄型化及び小型化を達成しながら耐性を有する信頼性の高い半導体装置を提供することができる。また、作製工程においても外部ストレス、又は静電気放電に起因する形状や特性の不良を防ぎ、歩留まり良く半導体装置を作製することができる。

20

【 0 1 1 8 】

（実施の形態 2）

本実施の形態では、本発明を用いた高い信頼性を付与することを目的とする半導体装置の他の例を図 1 4 乃至図 1 7 を用いて説明する。以下に説明する本実施の形態の構成において、実施の形態 1 と同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。

30

【 0 1 1 9 】

本実施の形態では、絶縁体を積層構造にする例を示す。図 1 4 (A) において、アンテナ 1 0 1 及びアンテナ 1 0 1 と接続する半導体集積回路 1 0 0 は第 1 の絶縁体 1 1 2 及び第 2 の絶縁体 1 0 2 に挟持されており、半導体集積回路 1 0 0 と第 2 の絶縁体 1 0 2 との間に第 3 の絶縁体 1 0 3 が、第 1 の絶縁体 1 1 2 及び第 2 の絶縁体 1 0 2 の外側（半導体集積回路 1 0 0 と反対側）に導電性遮蔽体 1 4 0 a、1 4 0 b が設けられている。また、導電性遮蔽体 1 4 0 a 及び導電性遮蔽体 1 4 0 b は、導電体 1 4 1 a によって電氣的に接続されている。ここで、導電性遮蔽体 1 4 0 a、1 4 0 b 及び、導電体 1 4 1 a と、半導体集積回路 1 0 0 及びアンテナ 1 0 1 とは電氣的に接続されていない（絶縁されている）。

【 0 1 2 0 】

図 1 4 (B) は半導体集積回路 1 0 0 と第 3 の絶縁体 1 0 3 とを接着層 1 0 4 を用いて固着する例である。図 1 4 (B) では接着層 1 0 4 としてアクリル樹脂を用いる。

40

【 0 1 2 1 】

半導体集積回路 1 0 0 と第 2 の絶縁体 1 0 2 の間に設けられる第 3 の絶縁体 1 0 3 は、衝撃拡散層として機能するため、第 1 の絶縁体 1 1 2 及び第 2 の絶縁体 1 0 2 より弾性率が低く、かつ破断強度が高い方が好ましい。

【 0 1 2 2 】

第 3 の絶縁体 1 0 3 は、半導体集積回路の近くに接して設けられることによって、より外部から半導体集積回路にかかる力を拡散し、低減する効果がある。

【 0 1 2 3 】

50

図14における第1の絶縁体112及び第2の絶縁体102としては、繊維体に有機樹脂が含浸された構造体を用いることができる。図14における第1の絶縁体112及び第2の絶縁体102は、弾性率13GPa以上、破断係数は300MPa未満が好ましい。

【0124】

第3の絶縁体103として、弾性率が低く、かつ破断強度が高い材料を用いるのが好ましい。例えば、第3の絶縁体103は、弾性率5GPa以上12GPa以下、破断係数300MPa以上のゴム弾性を有する膜を用いることができる。

【0125】

第3の絶縁体103は、高強度材料で形成されていることが好ましい。高強度材料の代表例としては、ポリビニルアルコール系樹脂、ポリエステル系樹脂、ポリアミド系樹脂、ポリエチレン系樹脂、アラミド系樹脂、ポリパラフェニレンベンゾビスオキサゾール樹脂、ガラス樹脂等がある。弾性を有する高強度材料で形成される第3の絶縁体103を設けると局所的な押圧などの荷重を層全体に拡散し吸収するために、半導体装置の破損を防ぐことができる。

【0126】

より具体的には、第3の絶縁体103として、アラミド樹脂、ポリエチレンナフタレート(PEN)樹脂、ポリエーテルサルフォン(PES)樹脂、ポリフェニレンサルファイド(PPS)樹脂、ポリイミド(PI)樹脂などを用いることができる。本実施の形態では、第3の絶縁体103としてアラミド樹脂フィルム(弾性率10GPa、破断強度480MPa)を用いる。

【0127】

また、図15(A)(B)に示すように、第1の絶縁体112の外側(アンテナ110と反対側)にも第3の絶縁体103と同様な第4の絶縁体113を設けてもよい。

【0128】

図15(A)は第1の絶縁体112の外側に第3の絶縁体103と同様な第4の絶縁体113を接着層114を用いて固着する例である。本実施の形態では、第4の絶縁体113としてアラミドフィルムを用い、接着層114としてアクリル樹脂を用いる。第1の絶縁体112と第4の絶縁体113を加熱及び加圧処理によって接着する場合は、接着層114を用いなくてもよい。この場合、図15(B)のようにアンテナ101、第1の絶縁体112、及び第1の絶縁体113は直接接着する。アンテナ101と第1の絶縁体112との接着工程、第1の絶縁体112と第4の絶縁体113との接着工程は同時に行ってもよいし、別工程で行ってもよい。

【0129】

本発明の半導体装置の作製方法を図16(A)乃至(C)を用いて説明する。作製基板である絶縁表面を有する基板110上に剥離層111を介してアンテナ101及び半導体集積回路100を形成する(図16(A)参照。)

【0130】

アンテナ101及び半導体集積回路100と第1の絶縁体112を接着し、剥離層111において半導体集積回路100を基板110より剥離する。これによって半導体集積回路100は、第1の絶縁体112側に設けられることになる(図16(B)参照。)

【0131】

図16でも、第1の絶縁体112として繊維体160に有機樹脂161が含浸された構造体を用いる。構造体を加熱し圧着して、構造体の有機樹脂を可塑化または硬化する。

【0132】

第2の絶縁体102も第1の絶縁体112と同様、繊維体150に有機樹脂151が含浸された構造体を用いる。構造体を加熱し圧着して、第3の絶縁体103と第2の絶縁体102を接着する。第3の絶縁体103の第2の絶縁体102の反対面には接着層104を設ける。

【0133】

半導体集積回路100の露出している剥離面に接着層104を接着する(図16(C)参

10

20

30

40

50

照。)。

【 0 1 3 4 】

次に第 1 の絶縁体 1 1 2 の表面に導電性遮蔽体 1 4 0 a を、第 2 の絶縁体 1 0 2 の表面に導電性遮蔽体 1 4 0 b を形成する (図 1 6 (D) 参照。)。本実施の形態では、導電性遮蔽体 1 4 0 a、1 4 0 b として、スパッタリング法により膜厚 5 nm 及び 1 5 nm (好ましくは 3 nm 以上 3 0 nm 以下) のチタン膜を形成する。なお、導電性遮蔽体 1 4 0 a 及び導電性遮蔽体 1 4 0 b の作製工程において、同時に導電体 1 4 1 a を形成することができる。

【 0 1 3 5 】

第 3 の絶縁体 1 0 3 や第 4 の絶縁体 1 1 3 は、半導体装置の外的ストレスに対する強度を高める効果の他、特に第 3 の絶縁体 1 0 3 のように半導体集積回路 1 0 0 と第 2 の絶縁体 1 0 2 との間に設けられる場合は作製工程において、加圧処理を行っても、第 3 の絶縁体 1 0 3 が力を拡散するために半導体集積回路 1 0 0 に破損や特性不良などの悪影響を与えない。よって歩留まりよく半導体装置を作製することができる。

10

【 0 1 3 6 】

導電性遮蔽体 1 4 0 a、1 4 0 b は、半導体装置に含まれるアンテナ 1 0 1 が送受信すべき電磁波を透過し、かつ外部からの静電気が半導体装置内部の半導体集積回路 1 0 0 に印加されるのを遮断する。導電性遮蔽体 1 4 0 a、1 4 0 b は静電気放電により印加される静電気を拡散して逃がす、または電荷の局所的な存在 (局在化) を防ぐ (局所的な電位差が発生しないようにする) ため、半導体集積回路 1 0 0 の静電気破壊を防ぐことができる。

20

【 0 1 3 7 】

また、半導体装置に外部から与えられる力に対する第 1 の絶縁体 1 1 2 及び第 2 の絶縁体 1 0 2、さらにその力を拡散する第 4 の絶縁体 1 1 3 及び第 3 の絶縁体 1 0 3 を設けることによって、局所的にかかる力を軽減することができるため、半導体装置の破損や特性不良などを防止することが可能となる。

【 0 1 3 8 】

また、本実施の形態の図 1 5 (A) の構造において絶縁体は、主に耐衝撃層として機能する繊維体に有機樹脂が含浸された構造体である第 1 の絶縁体 1 1 2 及び第 2 の絶縁体 1 0 2、主に衝撃拡散層として機能する弾性率が低く、かつ破断強度が高い第 3 の絶縁体 1 0 3 及び第 4 の絶縁体 1 1 3 の 4 層によって構成されているが、少なくともアンテナ 1 0 1 及び半導体集積回路 1 0 0 を挟持する 2 層の絶縁体があればよい。よって、上記 4 層のうち 3 層、又は 2 層を用いる構成であってもよい。導電性遮蔽体 1 4 0 a、1 4 0 b は、絶縁体の外側に設けるか、絶縁体が積層の場合は、積層する絶縁体間に設ければよい。

30

【 0 1 3 9 】

半導体集積回路を覆う導電性遮蔽体により、半導体集積回路の静電気放電による静電気破壊 (回路の誤動作や半導体素子の損傷) を防止する。また半導体集積回路を挟持する一对の絶縁体によって、薄型化及び小型化を達成しながら耐性を有する信頼性の高い半導体装置を提供することができる。また、作製工程においても外部ストレス、又は静電気放電に起因する形状や特性の不良を防ぎ、歩留まり良く半導体装置を作製することができる。

40

【 0 1 4 0 】

また、導電性遮蔽体の厚さを異ならせることで、より優れた効果を得ることができる。例えば、半導体集積回路に近い側の導電性遮蔽体を厚く形成することで、半導体集積回路への静電気の影響をより一層低減することが可能となる。

【 0 1 4 1 】

(実施の形態 3)

本実施の形態では、本発明を用いた高い信頼性を付与することを目的とする半導体装置の他の例を図 1 7 (A) 乃至 (C) を用いて説明する。以下に説明する本実施の形態の構成において、実施の形態 1 と同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。

50

【0142】

導電性遮蔽体は、半導体集積回路に接着した絶縁体に形成してもよいし、半導体集積回路に接着前に絶縁体に形成してもよい。導電性遮蔽体を半導体集積回路に接着前に絶縁体に形成する例を図17(A)乃至(C)に示す。

【0143】

図17(A)は図3(A)に対応しており、基板110上に剥離層111を介してアンテナ101及び半導体集積回路100が形成されている。次に予め導電性遮蔽体140aが形成された第4の絶縁体113の導電性遮蔽体140aの形成された面と第1の絶縁体112とを加熱、加圧処理により接着し、第4の絶縁体113と第1の絶縁体112との間に導電性遮蔽体140aを設ける。基板110より剥離層111において、第1の絶縁体112に接着されたアンテナ101及び半導体集積回路100を剥離する。

10

【0144】

同様に、予め導電性遮蔽体140bが形成された第3の絶縁体103の導電性遮蔽体140bの形成された面と第2の絶縁体102とを加熱、加圧処理により接着し、第3の絶縁体103と第2の絶縁体102との間に導電性遮蔽体140bを設ける。なお、第3の絶縁体103の導電性遮蔽体140bの形成面の反対面には接着層104を設ける(図17(B)参照)。

【0145】

次に、半導体集積回路100の露出している剥離面に接着層104を接着する(図17(C)参照)。図17(C)では、導電性遮蔽体140aは第4の絶縁体113と第1の絶縁体112との間、導電性遮蔽体140bは第3の絶縁体103と第2の絶縁体102との間に設けられる構造となる。

20

【0146】

導電性遮蔽体を半導体集積回路に接着前に絶縁体に形成し、積層する絶縁体と絶縁体との間に導電性遮蔽体を有する構成とすると、導電性遮蔽体表面が露出しないために、酸化、摩耗、ひび割れなどの導電性遮蔽体の劣化を防止する効果がある。

【0147】

次に、第1の絶縁体112、第2の絶縁体102、導電性遮蔽体140a、導電性遮蔽体140bなどを貫通する開口を形成し、該開口に導電体141bを形成する(図17(D)参照)。導電体141bによって、導電性遮蔽体140a及び導電性遮蔽体140bが電氣的に接続される。

30

【0148】

導電性遮蔽体140a、140bは、半導体装置に含まれるアンテナ101が送受信すべき電磁波を透過し、かつ外部からの静電気が半導体装置内部の半導体集積回路100に印加されるのを遮断する。導電性遮蔽体140a、140bは静電気放電により印加される静電気を拡散して逃がす、または電荷の局所的な存在(局在化)を防ぐ(局所的な電位差が発生しないようにする)ため、半導体集積回路100の静電気破壊を防ぐことができる。

【0149】

また、半導体装置に外部から与えられる力に対する第1の絶縁体112及び第2の絶縁体102、さらにその力を拡散する第4の絶縁体113及び第3の絶縁体103を設けることによって、局所的にかかる力を軽減することができるため、半導体装置の破損や特性不良などを防止することが可能となる。

40

【0150】

半導体集積回路を覆う導電性遮蔽体により、半導体集積回路の静電気放電による静電気破壊(回路の誤動作や半導体素子の損傷)を防止する。また半導体集積回路を挟持する一対の絶縁体によって、薄型化及び小型化を達成しながら耐性を有する信頼性の高い半導体装置を提供することができる。また、作製工程においても外部ストレス、又は静電気放電に起因する形状や特性の不良を防ぎ、歩留まり良く半導体装置を作製することができる。

【0151】

50

(実施の形態4)

本実施の形態では、より信頼性の高い半導体装置、及び歩留まりよい半導体装置の作製方法を、図4及び図5を用いて詳細に説明する。本実施の形態では、半導体装置の一例としてCMOS(相補型金属酸化物半導体: Complementary Metal Oxide Semiconductor)に関して説明する。

【0152】

作製基板である絶縁表面を有する基板200上に剥離層201を介して、トランジスタ210、211、絶縁膜212、絶縁膜213、絶縁層214が設けられ、半導体集積回路100が形成されている(図4(A)参照。)

【0153】

トランジスタ210は薄膜トランジスタであり、ソース領域又はドレイン領域224a、224b、ソース領域又はドレイン領域224a、224bより低濃度不純物領域である不純物領域225a、225b、チャネル形成領域226、ゲート絶縁層227、ゲート電極層228、サイドウォール構造の絶縁層229a、229bを含む。ソース領域又はドレイン領域224a、224bはソース電極層又はドレイン電極層として機能する配線層230a、230bと接し、電氣的に接続している。本実施の形態では、トランジスタ210はpチャネル型薄膜トランジスタであり、ソース領域又はドレイン領域224a、224b、LDD(Lightly Doped Drain)領域である不純物領域225a、225bにp型を付与する不純物元素(例えばボロン(B)やアルミニウム(Al)やガリウム(Ga)等)を含む。

【0154】

トランジスタ211は薄膜トランジスタであり、ソース領域又はドレイン領域204a、204b、ソース領域又はドレイン領域204a、204bより低濃度不純物領域である不純物領域205a、205b、チャネル形成領域206、ゲート絶縁層207、ゲート電極層208、サイドウォール構造の絶縁層209a、209bを含む。ソース領域又はドレイン領域204a、204bはソース電極層又はドレイン電極層として機能する配線層210a、210bと接し、電氣的に接続している。本実施の形態では、トランジスタ211はnチャネル型薄膜トランジスタであり、ソース領域又はドレイン領域204a、204b、LDD領域である不純物領域205a、205bにn型を付与する不純物元素(例えばリン(P)やヒ素(As)等)を含む。

【0155】

次に絶縁層214上にアンテナとして機能する導電層263し、導電層263上に保護層として無機絶縁層254を形成する。本実施の形態では無機絶縁層254として窒化珪素膜を形成する。導電層263は半導体集積回路250と電氣的に接続する。

【0156】

第1の絶縁体262として、繊維体280に有機樹脂281が含浸された構造体を用いる。無機絶縁層254、導電層263及び半導体集積回路250と第1の絶縁体262を接着し、剥離層201を用いて無機絶縁層254、導電層263及び半導体集積回路250を基板200より剥離する。よって半導体集積回路250は、第1の絶縁体262側に設けられる(図4(B)(C)参照。)

【0157】

第2の絶縁体252も第1の絶縁体262と同様、繊維体270に有機樹脂271が含浸された構造体を用いる。

【0158】

半導体集積回路250の露出している剥離面に構造体を加熱し圧着して第2の絶縁体262を接着し、無機絶縁層254、導電層263及び半導体集積回路250を第1の絶縁体262及び第2の絶縁体252に挟持する(図5(A)参照。)

【0159】

次に第1の絶縁体262の表面に導電性遮蔽体260aを、第2の絶縁体252の表面に導電性遮蔽体260bを形成し、導電性遮蔽体260aと導電性遮蔽体260bを導電体

10

20

30

40

50

261aによって電氣的に接続する(図5(B)参照。)。本実施の形態では、導電性遮蔽体260a、260bは、それぞれ異なる工程により形成する。より具体的には、スパッタリング法により膜厚5nm及び15nmのチタン膜をそれぞれ形成する。また、導電性遮蔽体260aと導電性遮蔽体260bの電氣的な接続は、第1の絶縁体262と第2の絶縁体252の側面にもスパッタリング法によりチタン膜を形成することにより行うことができる。

【0160】

なお、第1の絶縁体262の表面に導電性遮蔽体260aを形成し、第2の絶縁体252の表面に導電性遮蔽体260bを形成した後に、第1の絶縁体262及び第2の絶縁体252を介して導電体を貫通させることにより導電性遮蔽体260aと導電性遮蔽体260bを電氣的に接続してもよい。

10

【0161】

実際の作製工程においては、第1の絶縁体262及び第2の絶縁体252は、離間して設けられた複数の半導体集積回路及びアンテナを挟持しており、複数の半導体集積回路毎に分断した後に導電性遮蔽体260a、260bを形成し、半導体集積回路チップとする。分断手段としては物理的に分断することができれば特に限定しないが、本実施の形態ではレーザ光を照射することによって分断する。複数の半導体集積回路の間で分断することによって、アンテナ101及び半導体集積回路100は第1の絶縁体262と第2の絶縁体252とによって封止された構造となる。

【0162】

導電性遮蔽体260a、260bは、半導体装置に含まれるアンテナである導電層263が送受信すべき電磁波を透過し、かつ外部からの静電気が半導体装置内部の半導体集積回路250に印加されるのを遮断する。導電性遮蔽体260a、260bは静電気放電により印加される静電気を拡散して逃がす、または電荷の局所的な存在(局在化)を防ぐ(局所的な電位差が発生しないようにする)機能を有するため、半導体集積回路250の静電気破壊を防ぐことができる。

20

【0163】

また、半導体集積回路を挟持して絶縁体及び導電性遮蔽体を設けるため、作製工程においても、外部ストレスや静電気放電による半導体集積回路の破損や特性不良などの悪影響を防止することができる。よって歩留まりよく半導体装置を作製することができる。

30

【0164】

本実施の形態で作製した半導体装置は、可撓性を有する絶縁体を用いることで、可撓性を有する半導体装置とすることができる。

【0165】

トランジスタ210、211が有する半導体層を形成する材料は、シランやゲルマンに代表される半導体材料ガスを用いて気相成長法やスパッタリング法で作製される非晶質(アモルファス、以下「AS」ともいう。)半導体、該非晶質半導体を光エネルギーや熱エネルギーを利用して結晶化させた多結晶半導体、或いは微結晶(セミアモルファス若しくはマイクロクリスタルとも呼ばれる。以下「SAS」ともいう。)半導体などを用いることができる。半導体層はスパッタ法、LPCVD法、またはプラズマCVD法等により成膜

40

【0166】

微結晶半導体膜は、ギブスの自由エネルギーを考慮すれば非晶質と単結晶の中間的な準安定状態に属するものである。すなわち、自由エネルギー的に安定な第3の状態を有する半導体であって、短距離秩序を持ち格子歪みを有する。柱状または針状結晶が基板表面に対して法線方向に成長している。微結晶半導体の代表例である微結晶シリコンは、そのラマンスペクトルが単結晶シリコンを示す 520 cm^{-1} よりも低周波数側に、シフトしている。即ち、単結晶シリコンを示す 520 cm^{-1} とアモルファスシリコンを示す 480 cm^{-1} の間に微結晶シリコンのラマンスペクトルのピークがある。また、未結合手(ダングリングボンド)を終端するため水素またはハロゲンを少なくとも1原子%またはそれ以

50

上含ませている。さらに、ヘリウム、アルゴン、クリプトン、ネオンなどの希ガス元素を含ませて格子歪みをさらに助長させることで、安定性が増し良好な微結晶半導体膜が得られる。

【0167】

この微結晶半導体膜は、周波数が数十MHz～数百MHzの高周波プラズマCVD法、または周波数が1GHz以上のマイクロ波プラズマCVD装置により形成することができる。代表的には、 SiH_4 、 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 などの水素化珪素を水素で希釈して形成することができる。また、水素化珪素及び水素に加え、ヘリウム、アルゴン、クリプトン、ネオンから選ばれた一種または複数種の希ガス元素で希釈して微結晶半導体膜を形成することができる。これらのときの水素化珪素に対して水素の流量比を5倍以上200倍以下、好ましくは50倍以上150倍以下、更に好ましくは100倍とする。

10

【0168】

アモルファス半導体としては、代表的には水素化アモルファスシリコン、結晶性半導体としては代表的にはポリシリコンなどがあげられる。ポリシリコン(多結晶シリコン)には、800以上のプロセス温度を経て形成されるポリシリコンを主材料として用いた所謂高温ポリシリコンや、600以下のプロセス温度で形成されるポリシリコンを主材料として用いた所謂低温ポリシリコン、また結晶化を促進する元素などを用いて、非晶質シリコンを結晶化させたポリシリコンなどを含んでいる。もちろん、前述したように、微結晶半導体又は半導体層の一部に結晶相を含む半導体を用いることもできる。

20

【0169】

また、半導体の材料としてはシリコン(Si)、ゲルマニウム(Ge)などの単体のほかGaAs、InP、SiC、ZnSe、GaN、SiGeなどのような化合物半導体も用いることができる。また酸化物半導体である酸化亜鉛(ZnO)、酸化スズ(SnO_2)、酸化マグネシウム亜鉛、酸化ガリウム、インジウム酸化物、及び上記酸化物半導体の複数より構成される酸化物半導体などを用いることができる。例えば、酸化亜鉛とインジウム酸化物と酸化ガリウムとから構成される酸化物半導体なども用いることができる。なお、酸化亜鉛を半導体層に用いる場合、ゲート絶縁層を Y_2O_3 、 Al_2O_3 、 TiO_2 、それらの積層などを用いるとよく、ゲート電極層、ソース電極層、ドレイン電極層としては、ITO、Au、Tiなどを用いるとよい。また、ZnOにInやGaなどを添加することもできる。

30

【0170】

半導体層に、結晶性半導体層を用いる場合、その結晶性半導体層の作製方法は、種々の方法(レーザ結晶化法、熱結晶化法、またはニッケルなどの結晶化を助長する元素を用いた熱結晶化法等)を用いれば良い。また、SASである微結晶半導体をレーザ照射して結晶化し、結晶性を高めることもできる。結晶化を助長する元素を導入しない場合は、非晶質珪素膜にレーザ光を照射する前に、窒素雰囲気下500で1時間加熱することによって非晶質珪素膜の含有水素濃度を $1 \times 10^{20} \text{ atoms/cm}^3$ 以下にまで放出させる。これは水素を多く含んだ非晶質珪素膜にレーザ光を照射すると非晶質珪素膜が破壊されてしまうからである。

40

【0171】

非晶質半導体層への金属元素の導入の仕方としては、当該金属元素を非晶質半導体層の表面又はその内部に存在させ得る手法であれば特に限定はなく、例えばスパッタ法、CVD法、プラズマ処理法(プラズマCVD法も含む)、吸着法、金属塩の溶液を塗布する方法を使用することができる。このうち溶液を用いる方法は簡便であり、金属元素の濃度調整が容易であるという点で有用である。また、このとき非晶質半導体層の表面の濡れ性を改善し、非晶質半導体層の表面全体に水溶液を行き渡らせるため、酸素雰囲気中でのUV光の照射、熱酸化法、ヒドロキシラジカルを含むオゾン水又は過酸化水素による処理等により、酸化膜を成膜することが望ましい。

【0172】

50

また、非晶質半導体層を結晶化し、結晶性半導体層を形成する結晶化工程で、非晶質半導体層に結晶化を促進する元素（触媒元素、金属元素とも示す）を添加し、熱処理（550～750 で3分～24時間）により結晶化を行ってもよい。結晶化を助長（促進）する元素としては、鉄（Fe）、ニッケル（Ni）、コバルト（Co）、ルテニウム（Ru）、ロジウム（Rh）、パラジウム（Pd）、オスmium（Os）、イリジウム（Ir）、白金（Pt）、銅（Cu）及び金（Au）から選ばれた一種又は複数種類を用いることができる。

【0173】

結晶化を助長する元素を結晶性半導体層から除去、又は軽減するため、結晶性半導体層に接して、不純物元素を含む半導体層を形成し、ゲッタリングシンクとして機能させる。不純物元素としては、n型を付与する不純物元素、p型を付与する不純物元素や希ガス元素などを用いることができ、例えばリン（P）、窒素（N）、ヒ素（As）、アンチモン（Sb）、ビスマス（Bi）、ボロン（B）、ヘリウム（He）、ネオン（Ne）、アルゴン（Ar）、Kr（クリプトン）、Xe（キセノン）から選ばれた一種または複数種を用いることができる。結晶化を促進する元素を含む結晶性半導体層に、希ガス元素を含む半導体層を形成し、熱処理（550～750 で3分～24時間）を行う。結晶性半導体層中に含まれる結晶化を促進する元素は、希ガス元素を含む半導体層中に移動し、結晶性半導体層中の結晶化を促進する元素は除去、又は軽減される。その後、ゲッタリングシンクとなった希ガス元素を含む半導体層を除去する。

【0174】

非晶質半導体層の結晶化は、熱処理とレーザー光照射による結晶化を組み合わせてもよく、熱処理やレーザー光照射を単独で、複数回行ってよい。

【0175】

また、結晶性半導体層を、直接基板にプラズマ法により形成してもよい。また、プラズマ法を用いて、結晶性半導体層を選択的に基板に形成してもよい。

【0176】

ゲート絶縁層207、227は酸化珪素、若しくは酸化珪素と窒化珪素の積層構造で形成すればよい。ゲート絶縁層207、227は、プラズマCVD法や減圧CVD法により絶縁膜を堆積することで形成してもよいし、プラズマ処理による固相酸化若しくは固相窒化で形成するとよい。単結晶半導体層を、プラズマ処理により酸化又は窒化することにより形成するゲート絶縁層は、緻密で絶縁耐圧が高く信頼性に優れているためである。例えば、亜酸化窒素（ N_2O ）をArで1～3倍（流量比）に希釈して、10～30Paの圧力にて3～5kWのマイクロ波（2.45GHz）電力を印加して半導体層の表面を酸化若しくは窒化させる。この処理により1nm～10nm（好ましくは2nm～6nm）の絶縁膜を形成する。さらに亜酸化窒素（ N_2O ）とシラン（ SiH_4 ）を導入し、10～30Paの圧力にて3～5kWのマイクロ波（2.45GHz）電力を印加して気相成長法により酸化窒化シリコン膜を形成してゲート絶縁層を形成する。固相反応と気相成長法による反応を組み合わせることにより界面準位密度が低く絶縁耐圧の優れたゲート絶縁層を形成することができる。

【0177】

また、ゲート絶縁層207、227として、二酸化ジルコニウム、酸化ハフニウム、二酸化チタン、五酸化タンタルなどの高誘電率材料を用いてもよい。ゲート絶縁層205に高誘電率材料を用いることにより、ゲートリーク電流を低減することができる。

【0178】

ゲート電極層208、228は、CVD法やスパッタ法、液滴吐出法などを用いて形成することができる。ゲート電極層は、Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al、Ta、Mo、Cd、Zn、Fe、Ti、Si、Ge、Zr、Baから選ばれた元素、又は前記元素を主成分とする合金材料もしくは化合物材料で形成すればよい。また、リン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜や、AgPdCu合金を用いてもよい。また、単層構造でも複数層の構造でもよく、例えば、窒化

タングステン膜とモリブデン膜との2層構造としてもよいし、膜厚50nmのタングステン膜、膜厚500nmのアルミニウムとシリコンの合金(Al-Si)膜、膜厚30nmの窒化チタン膜を順次積層した3層構造としてもよい。また、3層構造とする場合、第1の導電膜のタングステンに代えて窒化タングステンをを用いてもよいし、第2の導電膜のアルミニウムとシリコンの合金(Al-Si)膜に代えてアルミニウムとチタンの合金膜(Al-Ti)を用いてもよいし、第3の導電膜の窒化チタン膜に代えてチタン膜を用いてもよい。

【0179】

ゲート電極層208、228に可視光に対して透光性を有する透光性の材料を用いることもできる。透光性の導電材料としては、インジウム錫酸化物(ITO)、酸化珪素を含むインジウム錫酸化物(ITSO)、有機インジウム、有機スズ、酸化亜鉛等を用いることができる。また、酸化亜鉛(ZnO)を含むインジウム亜鉛酸化物(IZO(Indium Zinc Oxide))、酸化亜鉛(ZnO)、ZnOにガリウム(Ga)をドーブしたものの、酸化スズ(SnO₂)、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物なども用いてもよい。

10

【0180】

ゲート電極層208、228を形成するのにエッチングにより加工が必要な場合、マスクを形成し、ドライエッチングまたはドライエッチングにより加工すればよい。ICP(Inductively Coupled Plasma:誘導結合型プラズマ)エッチング法を用い、エッチング条件(コイル型の電極に印加される電力量、基板側の電極に印加される電力量、基板側の電極温度等)を適宜調節することにより、電極層をテーパ形状にエッチングすることができる。なお、エッチング用ガスとしては、Cl₂、BCl₃、SiCl₄もしくはCCl₄などを代表とする塩素系ガス、CF₄、SF₆もしくはNF₃などを代表とするフッ素系ガス又はO₂を適宜用いることができる。

20

【0181】

絶縁層209a、209b、229a、229bは、ゲート電極層、半導体層を覆う絶縁層を形成した後、これをRIE(Reactive Ion Etching:反応性イオンエッチング)法による異方性のエッチングによって加工し自己整合的にサイドウォール構造の絶縁層209a、209b、229a、229bを形成すればよい。ここで、絶縁層について特に限定はなく、TEOS(Tetra-Ethyl-Ortho-Silicate)若しくはシラン等と、酸素若しくは亜酸化窒素等とを反応させて形成した段差被覆性のよい酸化珪素であることが好ましい。絶縁層は熱CVD、プラズマCVD、常圧CVD、バイアスECRCVD、スパッタリング等の方法によって形成することができる。

30

【0182】

本実施の形態では、シングルゲート構造を説明したが、ダブルゲート構造などのマルチゲート構造でもよい。この場合、半導体層の上方、下方にゲート電極層を設ける構造でも良く、半導体層の片側(上方又は下方)にのみ複数ゲート電極層を設ける構造でもよい。

【0183】

また、トランジスタのソース領域及びドレイン領域にシリサイドを設ける構造としてもよい。シリサイドは半導体層のソース領域及びドレイン領域上に導電膜を形成し、加熱処理、GRTA法、LRTA法等により、露出されたソース領域及びドレイン領域の半導体層中の珪素と導電膜とを反応させて形成する。レーザ照射やランプによる光照射によってシリサイドを形成しても良い。シリサイドを形成する導電膜の材料としては、チタン(Ti)、ニッケル(Ni)、タングステン(W)、モリブデン(Mo)、コバルト(Co)、ジルコニウム(Zr)、ハフニウム(Hf)、タンタル(Ta)、バナジウム(V)、ネオジム(Nb)、クロム(Cr)、白金(Pt)、パラジウム(Pd)等を用いることができる。

40

【0184】

50

ソース電極層又はドレイン電極層として機能する配線層 210a、210b、230a、230bは、PVD法、CVD法、蒸着法等により導電膜を成膜した後、所望の形状にエッチングして形成することができる。また、印刷法、電解メッキ法等により、所定の場所に選択的に配線層を形成することができる。更にはリフロー法、ダマシン法を用いても良い。配線層 210a、210b、230a、230bの材料は、Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al、Ta、Mo、Cd、Zn、Fe、Ti、Zr、Ba等の金属、Si、Ge等の半導体又はその合金、若しくはその窒化物を用いて形成すればよい。また透光性の材料も用いることができる。

【0185】

また、透光性の導電性材料であれば、インジウム錫酸化物 (ITO)、酸化珪素を含むインジウム錫酸化物 (ITSO)、酸化亜鉛 (ZnO) を含むインジウム亜鉛酸化物 (IZO (indium zinc oxide))、酸化亜鉛 (ZnO)、ZnOにガリウム (Ga) をドーピングしたもの、酸化スズ (SnO₂)、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物などを用いることができる。

10

【0186】

絶縁膜 212、213、214は、酸化珪素、窒化珪素、酸化窒化珪素、酸化アルミニウム、窒化アルミニウム、酸化窒化アルミニウムその他の無機絶縁性材料を用いることができる。

【0187】

半導体集積回路を覆う導電性遮蔽体により、半導体集積回路の静電気放電による静電気破壊 (回路の誤動作や半導体素子の損傷) を防止する。また半導体集積回路を挟持する一対の絶縁体によって、薄型化及び小型化を達成しながら耐性を有する信頼性の高い半導体装置を提供することができる。また、作製工程においても外部ストレス、又は静電気放電に起因する形状や特性の不良を防ぎ、歩留まり良く半導体装置を作製することができる。また、表面及び裏面に形成された導電性遮蔽体は電氣的に接続されているため、電荷を効果的に拡散させることができる。つまり、極めて高い静電気破壊防止効果を得ることができる。また、導電性遮蔽体の厚さを異ならせることで、より優れた効果を得ることができる。例えば、半導体集積回路に近い側の導電性遮蔽体を厚く形成することで、半導体集積回路への静電気の影響をより一層低減することが可能である。

20

【0188】

本発明の半導体装置は、半導体素子としては電界効果トランジスタはもちろん、半導体層を用いる記憶素子なども適用することができ、多用途に渡って要求される機能を満たす半導体装置を作製し、提供することができる。

30

【0189】

(実施の形態5)

本実施の形態では、より高い信頼性を付与することを目的とした半導体装置、及び半導体装置の作製方法においてメモリを有する半導体装置の一例に関して図6乃至図8を用いて説明する。

【0190】

本実施の形態の半導体装置はメモリにメモリセルアレイ及びメモリセルアレイを駆動する駆動回路部を有する。

40

【0191】

絶縁表面を有する作製基板である基板 300の上に剥離層 301を形成し、剥離層 301上に下地膜として機能する絶縁膜 302を形成する。

【0192】

次いで、絶縁膜 302上に半導体膜を形成する。半導体膜は25~200nm (好ましくは30~150nm) の厚さで手段 (スパッタ法、LPCVD法、またはプラズマCVD法等) により成膜すればよい。

【0193】

50

本実施の形態では、絶縁膜302上に、非晶質半導体膜を形成し、非晶質半導体膜をレーザ結晶化させることによって結晶性半導体膜である半導体膜を形成する。

【0194】

このようにして得られた半導体膜に対して、薄膜トランジスタのしきい値電圧を制御するために微量な不純物元素（ボロンまたはリン）のドーピングを選択的に行う。この不純物元素のドーピングは、結晶化工程の前の非晶質半導体膜に行ってもよい。非晶質半導体膜の状態では不純物元素をドーピングすると、その後の結晶化のための加熱処理によって、不純物の活性化も行うことができる。また、ドーピングの際に生じる欠陥等も改善することができる。

【0195】

次に半導体膜を、マスクを用いて所望の形状に加工する。本実施の形態では半導体膜上に形成された酸化膜を除去した後、新たに酸化膜を形成する。そして、フォトマスクを作製し、フォトリソグラフィ法を用いた加工処理により、半導体層303、304、305、306を形成する。半導体層の端部には傾斜角（テーパ角）を設けてもよい。

【0196】

エッチング加工は、プラズマエッチング（ドライエッチング）又はウェットエッチングのどちらを採用しても良いが、大面積基板を処理するにはプラズマエッチングが適している。エッチングガスとしては、 CF_4 、 NF_3 、 Cl_2 、 BCl_3 、などのフッ素系又は塩素系のガスを用い、HeやArなどの不活性ガスを適宜加えてもよい。また、大気圧放電のエッチング加工を適用すれば、局所的な放電加工も可能であり、基板の全面にマスクを形成する必要はない。

【0197】

半導体層305上に絶縁膜310を形成する。絶縁膜310は酸化シリコン若しくは酸化シリコンと窒化シリコンの積層構造で形成すればよい。絶縁膜310は、プラズマCVD法や減圧CVD法により絶縁層を堆積することで形成しても良いが、好ましくはプラズマ処理による固相酸化若しくは固相窒化で形成すると良い。半導体層（代表的にはシリコン層）を、プラズマ処理により酸化又は窒化することにより形成した絶縁層は、緻密で絶縁耐圧が高く信頼性に優れているためである。絶縁膜310は、電荷蓄積層311に電荷を注入するためのトンネル絶縁層として用いるので、このように丈夫であるものが好ましい。この絶縁膜310は1nm～20nm、好ましくは3nm～6nmの厚さに形成することが好ましい。

【0198】

プラズマ処理により形成される好適な絶縁膜310の一例は、酸化雰囲気下のプラズマ処理により半導体層上に3nm～6nmの厚さで酸化珪素層を形成し、その後窒素雰囲気下でその酸化珪素層の表面を窒化プラズマで処理した窒素プラズマ処理層を形成する。具体的には、まず、酸素雰囲気下でのプラズマ処理により半導体層上に3nm～6nmの厚さで酸化珪素層を形成する。その後、続けて窒素雰囲気下でプラズマ処理を行うことにより酸化珪素層の表面又は表面近傍に窒素濃度の高い窒素プラズマ処理層を設ける。なお、表面近傍とは、酸化珪素層の表面から概略0.5nm～1.5nmの深さをいう。例えば、窒素雰囲気下でプラズマ処理を行うことによって、酸化珪素層の表面からほぼ1nmの深さに窒素を20～50原子%の割合で含有した構造となる。

【0199】

半導体層の代表例としての珪素層の表面をプラズマ処理で酸化することで、界面に歪みのない緻密な酸化層を形成することができる。また、当該酸化層をプラズマ処理で窒化することで、表層部の酸素を窒素に置換して窒化層を形成すると、さらに緻密化することができる。それにより絶縁耐圧が高い絶縁層を形成することができる。

【0200】

いずれにしても、上記のようなプラズマ処理による固相酸化処理若しくは固相窒化処理を用いることで、耐熱温度が700以下のガラス基板を用いても、950～1050で形成される熱酸化膜と同等な絶縁層を得ることができる。すなわち、不揮発性メモリ素

10

20

30

40

50

子のトンネル絶縁層として信頼性の高いトンネル絶縁層を形成することができる。

【0201】

電荷蓄積層311を絶縁膜310上に形成する。この電荷蓄積層311は、単層でもよいし、複数の層を積層して設けてもよい。

【0202】

電荷蓄積層311としては、半導体材料または導電性材料の層または粒子で形成し浮遊ゲートとすることができる。半導体材料としては、シリコン、シリコンゲルマニウム等がある。シリコンを用いる場合、アモルファスシリコンやポリシリコンを用いることができる。さらには、リンがドーパされたポリシリコンを用いることができる。導電性材料としては、タンタル(Ta)、チタン(Ti)、モリブデン(Mo)、タングステン(W)から選ばれた元素、前記元素を主成分とする合金、前記元素を組み合わせた合金膜(代表的にはMo-W合金膜、Mo-Ta合金膜)、あるいは導電性を付与した珪素膜で形成すれば良い。このような材料から成る導電層の下には窒化タンタル、窒化タングステン、窒化チタン、窒化モリブデンなどの窒化物、タングステンシリサイド、チタンシリサイド、モリブデンシリサイドなどのシリサイドを形成しておいても良い。更には、上記半導体材料同士、導電性材料同士、または半導体材料及び導電性材料の積層構造としてもよい。例えば、シリコン層及びゲルマニウム層の積層構造としてもよい。

10

【0203】

また、電荷蓄積層311として、絶縁性であり、電荷を保持するトラップを有する層で形成することもできる。このような材料の代表例として、代表的にはシリコン化合物、ゲルマニウム化合物がある。シリコン化合物としては、窒化珪素、酸窒化珪素、水素が添加された酸窒化珪素等がある。ゲルマニウム化合物としては、窒化ゲルマニウム、酸素が添加された窒化ゲルマニウム、窒素が添加された酸化ゲルマニウム、酸素及び水素が添加された窒化ゲルマニウム、窒素及び水素が添加された酸化ゲルマニウム等のゲルマニウム化合物等がある。

20

【0204】

次に半導体層303、304、306を覆うマスクを形成する。マスク、電荷蓄積層311をマスクとしてn型を付与する不純物元素を添加し、n型不純物領域362a、n型不純物領域362bを形成する。本実施の形態では、不純物元素としてn型を付与する不純物元素であるリン(P)を用いる。ここでは、n型不純物領域362a、n型不純物領域362bに、n型を付与する不純物元素が $1 \times 10^{17} \sim 5 \times 10^{18} / \text{cm}^3$ 程度の濃度で含まれるように添加する。半導体層303、304、306を覆うマスクを除去する。

30

【0205】

半導体層306上の酸化膜を除去し、半導体層305、半導体層306、絶縁膜310、電荷蓄積層311を覆うゲート絶縁層309を形成する。メモリセルアレイにおいてはゲート絶縁層309の膜厚が厚いと、薄膜トランジスタ及びメモリ素子の高電圧に対する耐性が高くすることができ、信頼性を高めることができる。

【0206】

なお、半導体層305の上方に形成されたゲート絶縁層309は、後に完成するメモリ素子においてコントロール絶縁層として機能するが、半導体層306上に形成される薄膜トランジスタにおいてはゲート絶縁層として機能するために本明細書では、ゲート絶縁層309とよぶこととする。

40

【0207】

半導体層303、304上の酸化膜を除去し、半導体層303、半導体層304を覆うゲート絶縁層308を形成する(図6(A)参照。)。ゲート絶縁層308はプラズマCVD法またはスパッタ法などを用いて形成することができる。駆動回路部に設けられる薄膜トランジスタのゲート絶縁層308の膜厚は、1nm以上10nm以下、より好ましくは5nm程度とすればよい。ゲート絶縁層308の薄膜化すると、駆動回路部においてトランジスタを低電圧で高速に動作させる効果がある。

50

【0208】

ゲート絶縁層308は酸化珪素、若しくは酸化珪素と窒化珪素の積層構造で形成すればよい。ゲート絶縁層308は、プラズマCVD法や減圧CVD法により絶縁膜を堆積することで形成しても良いし、プラズマ処理による固相酸化若しくは固相窒化で形成すると良い。半導体層を、プラズマ処理により酸化又は窒化することにより形成するゲート絶縁層は、緻密で絶縁耐圧が高く信頼性に優れているためである。

【0209】

また、ゲート絶縁層308として、高誘電率材料を用いても良い。ゲート絶縁層308に高誘電率材料を用いることにより、ゲートリーク電流を低減することができる。高誘電率材料としては、二酸化ジルコニウム、酸化ハフニウム、二酸化チタン、五酸化タンタルなどをを用いることができる。また、プラズマ処理による固相酸化により酸化シリコン層を形成しても良い。

10

【0210】

また、薄い酸化珪素膜の形成方法としては、GRTA法、LRTA法等を用いて半導体領域表面を酸化し、熱酸化膜を形成することで、膜厚の薄い酸化珪素膜を形成することもできる。なお、低い成膜温度でゲートリーク電流の少ない緻密な絶縁膜を形成するには、アルゴンなどの希ガス元素を反応ガスに含ませ、形成される絶縁膜中に混入させると良い。

【0211】

次いで、ゲート絶縁層308、309上にゲート電極層として用いる膜厚20~100nmの第1の導電膜と、膜厚100~400nmの第2の導電膜とを積層して形成する。第1の導電膜及び第2の導電膜は、スパッタリング法、蒸着法、CVD法等の手法により形成することができる。第1の導電膜及び第2の導電膜はタンタル(Ta)、タングステン(W)、チタン(Ti)、モリブデン(Mo)、アルミニウム(Al)、銅(Cu)、クロム(Cr)、ネオジム(Nd)から選ばれた元素、又は前記元素を主成分とする合金材料もしくは化合物材料で形成すればよい。また、第1の導電膜及び第2の導電膜としてリン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜や、AgPdCu合金を用いてもよい。また、2層構造に限定されず、例えば、第1の導電膜として膜厚50nmのタングステン膜、第2の導電膜として膜厚500nmのアルミニウムとシリコンの合金(Al-Si)膜、第3の導電膜として膜厚30nmの窒化チタン膜を順次積層した3層構造としてもよい。また、3層構造とする場合、第1の導電膜のタングステンに代えて窒化タングステンをを用いてもよいし、第2の導電膜のアルミニウムとシリコンの合金(Al-Si)膜に代えてアルミニウムとチタンの合金膜(Al-Ti)を用いてもよいし、第3の導電膜の窒化チタン膜に代えてチタン膜を用いてもよい。また、単層構造であってもよい。本実施の形態では、第1の導電膜として窒化タンタルを膜厚30nm形成し、第2の導電膜としてタングステン(W)を膜厚370nm形成する。

20

30

【0212】

第1の導電膜と第2の導電膜をエッチング加工して、第1のゲート電極層312、313、314、第2のゲート電極層316、317、318、第1の制御ゲート電極層315、及び第2の制御ゲート電極層319を形成する(図6(B)参照。)

【0213】

本実施の形態では第1のゲート電極層、第2のゲート電極層(第1の制御ゲート電極層、第2の制御ゲート電極層)を垂直な側面を有して形成する例を示すが、本発明はそれに限定されず、第1のゲート電極層及び第2のゲート電極層(第1の制御ゲート電極層、第2の制御ゲート電極層)両方がテーパ形状を有していてもよいし、どちらか一方のゲート電極層(第1の制御ゲート電極層、第2の制御ゲート電極層)の一層のみがテーパ形状を有し、他方は異方性エッチングによって垂直な側面を有していてもよい。テーパ角度も積層するゲート電極層間で異なってもよいし、同一でもよい。テーパ形状を有することによって、その上に積層する膜の被覆性が向上し、欠陥が軽減されるので信頼性が向上する。

40

【0214】

50

ゲート電極層（及び制御ゲート電極層）を形成する際のエッチング工程によって、ゲート絶縁層 308、309 は多少エッチングされ、膜厚が減る（いわゆる膜減り）ことがある。

【0215】

次に、半導体層 304、305、306 を覆うマスク 321、363 を形成する。マスク 321、363、第1のゲート電極層 312、第2のゲート電極層 316 をマスクとして p 型を付与する不純物元素 320 を添加し、p 型不純物領域 322a、p 型不純物領域 322b を形成する。本実施の形態では、不純物元素としてボロン（B）を用いる。ここでは、p 型不純物領域 122a、p 型不純物領域 322b に p 型を付与する不純物元素が $1 \times 10^{20} \sim 5 \times 10^{21} / \text{cm}^3$ 程度の濃度で含まれるように添加する。また、半導体層 303 にチャネル形成領域 323 が形成される（図 6（C）参照。）。 10

【0216】

p 型不純物領域 322a、p 型不純物領域 322b は高濃度 p 型不純物領域であり、ソース領域、ドレイン領域として機能する。

【0217】

次に半導体層 303 を覆うマスク 325 を形成する。マスク 325、第1のゲート電極層 313、第2のゲート電極層 317、第1のゲート電極層 314a、第2のゲート電極層 318、第1の制御ゲート電極層 315、及び第2の制御ゲート電極層 319 をマスクとして n 型を付与する不純物元素 324 を添加し、n 型不純物領域 326a、326b、364a、364b、327a、327b、328a、328b を形成する。本実施の形態では、不純物元素としてリン（P）を用いる。ここでは、n 型不純物領域 326a、326b、327a、327b、328a、328b に n 型を付与する不純物元素が $5 \times 10^{19} \sim 5 \times 10^{20} / \text{cm}^3$ 程度の濃度で含まれるように添加する。また、半導体層 304 にチャネル形成領域 329、半導体層 305 にチャネル形成領域 330、及び半導体層 306 にチャネル形成領域 331 が形成される（図 6（D）参照。）。 20

【0218】

n 型不純物領域 326a、326b、327a、327b、328a、328b は高濃度 n 型不純物領域であり、ソース領域、ドレイン領域として機能する。一方、n 型不純物領域 364a、n 型不純物領域 364b は低濃度不純物領域であり、LDD 領域となる。 30

【0219】

マスク 325 を O_2 アッシングやレジスト剥離液により除去し、酸化膜も除去する。その後、ゲート電極層の側面を覆うように、絶縁膜、いわゆるサイドウォールを形成してもよい。サイドウォールは、プラズマ CVD 法や減圧 CVD（LP-CVD）法を用いて、珪素を有する絶縁膜により形成することができる。 30

【0220】

不純物元素を活性化するために加熱処理、強光の照射、又はレーザー光の照射を行ってもよい。活性化と同時にゲート絶縁層へのプラズマダメージやゲート絶縁層と半導体層との界面へのプラズマダメージを回復することができる。 30

【0221】

次いで、ゲート電極層、ゲート絶縁層を覆う層間絶縁層を形成する。本実施の形態では、絶縁膜 367 と絶縁膜 368 との積層構造とする。絶縁膜 367 と絶縁膜 368 は、スパッタ法、またはプラズマ CVD を用いた窒化珪素膜、窒化酸化珪素膜、酸化窒化珪素膜、酸化珪素膜でもよく、他の珪素を含む絶縁膜を単層または 3 層以上の積層構造として用いても良い。 40

【0222】

さらに、窒素雰囲気中で、300～550 で 1～12 時間の熱処理を行い、半導体層を水素化する工程を行う。好ましくは、400～500 で行う。この工程は層間絶縁層である絶縁膜 367 に含まれる水素により半導体層のダングリングボンドを終端する工程である。本実施の形態では、410 度（ ）で 1 時間加熱処理を行う。 40

【0223】

絶縁膜 367、絶縁膜 368 としては他に窒化アルミニウム (AlN)、酸化窒化アルミニウム (AlON)、窒素含有量が酸素含有量よりも多い窒化酸化アルミニウム (AlNO) または酸化アルミニウム、ダイヤモンドライクカーボン (DLC)、窒素含有炭素膜 (CN) その他の無機絶縁性材料を含む物質から選ばれた材料で形成することができる。また、シロキサン樹脂を用いてもよい。なお、シロキサン樹脂とは、Si-O-Si 結合を含む樹脂に相当する。

【0224】

次いで、レジストからなるマスクを用いて絶縁膜 367、絶縁膜 368、ゲート絶縁層 308、309 に半導体層に達するコンタクトホール (開口部) を形成する。エッチングは、用いる材料の選択比によって、一回で行っても複数回行っても良い。エッチングによって、絶縁膜 368、絶縁膜 367、ゲート絶縁層 308、309 を除去し、ソース領域又はドレイン領域である p 型不純物領域 322a、322b、n 型不純物領域 326a、326b、327a、327b、328a、328b に達する開口部を形成する。エッチングは、ウェットエッチングでもドライエッチングでもよく、両方用いてもよい。ウェットエッチングのエッチャントは、フッ素水素アンモニウム及びフッ化アンモニウムを含む混合溶液のようなフッ酸系の溶液を用いるとよい。エッチング用ガスとしては、Cl₂、BCl₃、SiCl₄ もしくは CCl₄ などを代表とする塩素系ガス、CF₄、SF₆ もしくは NF₃ などを代表とするフッ素系ガス又は O₂ を適宜用いることができる。また用いるエッチング用ガスに不活性気体を添加してもよい。添加する不活性元素としては、He、Ne、Ar、Kr、Xe から選ばれた一種または複数種の元素を用いることができる。

【0225】

開口部を覆うように導電膜を形成し、導電膜をエッチングして各ソース領域又はドレイン領域の一部とそれぞれ電氣的に接続するソース電極層又はドレイン電極層である配線層 369a、配線層 369b、配線層 370a、配線層 370b、配線層 371a、配線層 371b、配線層 372a、配線層 372b を形成する。配線層は、PVD 法、CVD 法、蒸着法等により導電膜を成膜した後、所望の形状にエッチングして形成することができる。また、液滴吐出法、印刷法、電解メッキ法等により、所定の場所に選択的に導電層を形成することができる。更にはリフロー法、ダマシン法を用いてもよい。ソース電極層又はドレイン電極層の材料は、Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al、Ta、Mo、Cd、Zn、Fe、Ti、Zr、Ba 等の金属、及び Si、Ge、又はその合金、若しくはその窒化物を用いて形成する。また、これらの積層構造としてもよい。本実施の形態では、チタン (Ti) を膜厚 60 nm 形成し、窒化チタン膜を膜厚 40 nm 形成し、アルミニウムを膜厚 700 nm 形成し、チタン (Ti) を膜厚 200 nm 形成して積層構造とし、所望な形状に加工する。

【0226】

以上の工程で駆動回路部として、p 型不純物領域を有する p チャンネル型薄膜トランジスタである薄膜トランジスタ 373、n チャンネル型不純物領域を有する n チャンネル型薄膜トランジスタである薄膜トランジスタ 374、メモリセルアレイとして n 型不純物領域を有するメモリ素子 375、n 型不純物領域を有する n チャンネル型薄膜トランジスタである薄膜トランジスタ 376 を有する半導体集積回路 350 を作製することができる (図 6 (E) 参照)。

【0227】

本実施の形態では半導体集積回路 350 上に絶縁層 390 を形成する (図 7 (A) 参照) 。次に絶縁層 390 上にアンテナとして機能する導電層 380 し、導電層 380 上に保護層として無機絶縁層 381 を形成する (図 7 (B) 参照) 。

【0228】

第 1 の絶縁体 382 として、繊維体 386 に有機樹脂 387 が含浸された構造体を用いる。構造体を加熱し圧着して、半導体集積回路 350、第 1 の絶縁体 382、第 4 の絶縁体 391 を接着し、剥離層 301 を用いて半導体集積回路 350 を基板 300 より剥離する。よって半導体集積回路 350 は、第 1 の絶縁体 382 側に設けられる (図 7 (C) 参照

10

20

30

40

50

。)。

【 0 2 2 9 】

第 2 の絶縁体 3 8 5 も第 1 の絶縁体 3 8 2 と同様、繊維体 3 8 6 に有機樹脂 3 8 7 が含浸された構造体を用いる。構造体を加熱し圧着して、第 3 の絶縁体 3 8 8 と第 2 の絶縁体 3 8 5 を接着する第 3 の絶縁体 3 8 8 の第 2 の絶縁体 3 8 5 の反対面には接着層 3 8 9 を設ける。

【 0 2 3 0 】

半導体集積回路 3 5 0 の露出している剥離面に接着層 3 8 9 を接着し、半導体集積回路 3 5 0 を、第 4 の絶縁体 3 9 1 及び第 1 の絶縁体 3 8 2 と、第 3 の絶縁体 3 8 8 及び第 2 の絶縁体 3 8 5 に挟持する (図 8 (A) 参照。) 。

10

【 0 2 3 1 】

次に第 1 の絶縁体 3 8 2 の表面に導電性遮蔽体 3 9 5 a を、第 2 の絶縁体 3 8 5 の表面に導電性遮蔽体 3 9 5 b を形成し、導電性遮蔽体 3 9 5 a と導電性遮蔽体 3 9 5 b を導電体 3 9 6 a によって電氣的に接続する (図 8 (B) 参照。) 。本実施の形態では、導電性遮蔽体 3 9 5 a 、 3 9 5 b は、それぞれ異なる工程により形成する。より具体的には、スパッタリング法により膜厚 5 nm 及び 1 5 nm のチタン膜をそれぞれ形成する。また、導電性遮蔽体 3 9 5 a と導電性遮蔽体 3 9 5 b の電氣的な接続は、第 1 の絶縁体 3 8 2 と第 2 の絶縁体 3 8 5 の側面にもスパッタリング法によりチタン膜を形成することにより行うことができる。

【 0 2 3 2 】

20

なお、第 1 の絶縁体 3 8 2 の表面に導電性遮蔽体 3 9 5 a を形成し、第 2 の絶縁体 3 8 5 の表面に導電性遮蔽体 3 9 5 b を形成した後に、第 1 の絶縁体 3 8 2 及び第 2 の絶縁体 3 8 5 を介して導電体を貫通させることにより導電性遮蔽体 3 9 5 a と導電性遮蔽体 3 9 5 b を電氣的に接続してもよい。

【 0 2 3 3 】

実際の作製工程においては、第 1 の絶縁体 3 8 2 及び第 2 の絶縁体 3 8 5 は、離間して設けられた複数の半導体集積回路及びアンテナを挟持しており、複数の半導体集積回路毎に分断した後に導電性遮蔽体 3 9 5 a 、 3 9 5 b を形成し、半導体集積回路チップとする。分断手段としては物理的に分断することができれば特に限定しないが、本実施の形態ではレーザー光を照射することによって分断する。複数の半導体集積回路の間で分断することによって、アンテナ 1 0 1 及び半導体集積回路 1 0 0 は第 1 の絶縁体 3 8 2 と第 2 の絶縁体 3 8 5 とによって封止された構造となる。

30

【 0 2 3 4 】

本実施の形態で作製した半導体装置は、可撓性を有する絶縁体を用いることで、可撓性を有する半導体装置とすることができる。

【 0 2 3 5 】

導電性遮蔽体 3 9 5 a 、 3 9 5 b は、半導体装置に含まれるアンテナである導電層 3 8 0 が送受信すべき電磁波を透過し、かつ外部からの静電気が半導体装置内部の半導体集積回路 3 5 0 に印加されるのを遮断する。導電性遮蔽体 3 9 5 a 、 3 9 5 b は静電気放電により印加される静電気を拡散して逃がす、または電荷の局所的な存在 (局在化) を防ぐ (局所的な電位差が発生しないようにする) ため、半導体集積回路 3 5 0 の静電気破壊を防ぐことができる。

40

【 0 2 3 6 】

また、半導体集積回路を挟持して絶縁体及び導電性遮蔽体を設けるため、作製工程においても、外部ストレスや静電気放電による半導体集積回路の破損や特性不良などの悪影響を防止することができる。よって歩留まりよく半導体装置を作製することができる。

【 0 2 3 7 】

半導体集積回路を覆う導電性遮蔽体により、半導体集積回路の静電気放電による静電気破壊 (回路の誤動作や半導体素子の損傷) を防止する。また半導体集積回路を挟持する一対の絶縁体によって、薄型化及び小型化を達成しながら耐性を有する信頼性の高い半導体装

50

置を提供することができる。また、作製工程においても外部ストレス、又は静電気放電に起因する形状や特性の不良を防ぎ、歩留まり良く半導体装置を作製することができる。また、表面及び裏面に形成された導電性遮蔽体は電氣的に接続されているため、電荷を効果的に拡散させることができる。つまり、極めて高い静電気破壊防止効果を得ることができる。また、導電性遮蔽体の厚さを異ならせることで、より優れた効果を得ることができる。例えば、半導体集積回路に近い側の導電性遮蔽体を厚く形成することで、半導体集積回路への静電気の影響をより一層低減することが可能である。

【0238】

(実施の形態6)

本実施の形態では、より高い信頼性を付与することを目的とした半導体装置の例について説明する。詳しくは半導体装置の一例として、マイクロプロセッサ及び非接触でデータの送受信を行うことのできる演算機能を備えた半導体装置の一例について説明する。

【0239】

図12は半導体装置の一例として、マイクロプロセッサ500の一例を示す。このマイクロプロセッサ500は、上記実施の形態に係る半導体装置により製造されるものである。このマイクロプロセッサ500は、演算回路501(Arithmetic logic unit。ALUともいう。)、演算回路制御部502(ALU Controller)、命令解析部503(Instruction Decoder)、割り込み制御部504(Interrupt Controller)、タイミング制御部505(Timing Controller)、レジスタ506(Register)、レジスタ制御部507(Register Controller)、バスインターフェース508(Bus I/F)、読み出し専用メモリ509、及びメモリアンターフェース510(ROM I/F)を有している。

【0240】

バスインターフェース508を介してマイクロプロセッサ500に入力された命令は、命令解析部503に入力され、デコードされた後、演算回路制御部502、割り込み制御部504、レジスタ制御部507、タイミング制御部505に入力される。演算回路制御部502、割り込み制御部504、レジスタ制御部507、タイミング制御部505は、デコードされた命令に基づき各種制御を行う。具体的に演算回路制御部502は、演算回路501の動作を制御するための信号を生成する。また、割り込み制御部504は、マイクロプロセッサ500のプログラム実行中に、外部の入出力装置や周辺回路からの割り込み要求を、その優先度やマスク状態から判断して処理する。レジスタ制御部507は、レジスタ506のアドレスを生成し、マイクロプロセッサ500の状態に応じてレジスタ506の読み出しや書き込みを行う。タイミング制御部505は、演算回路501、演算回路制御部502、命令解析部503、割り込み制御部504、レジスタ制御部507の動作のタイミングを制御する信号を生成する。例えばタイミング制御部505は、基準クロック信号CLK1を元に、内部クロック信号CLK2を生成する内部クロック生成部を備えており、クロック信号CLK2を上記各種回路に供給する。なお、図12に示すマイクロプロセッサ500は、その構成を簡略化して示した一例にすぎず、実際にはその用途によって多種多様な構成を備えることができる。

【0241】

次に、非接触でデータの送受信を行うことのできる演算機能を備えた半導体装置の一例について図13を参照して説明する。図13は無線通信により外部装置と信号の送受信を行って動作するコンピュータ(以下、「RF CPU」という)の一例を示す。RF CPU 511は、アナログ回路部512とデジタル回路部513を有している。アナログ回路部512として、共振容量を有する共振回路514、整流回路515、定電圧回路516、リセット回路517、発振回路518、復調回路519と、変調回路520を有している。デジタル回路部513は、RFインターフェース521、制御レジスタ522、クロックコントローラ523、インターフェース524、中央処理ユニット525、ランダムアクセスメモリ526、読み出し専用メモリ527を有している。

【0242】

このような構成のRF CPU 511の動作は概略以下の通りである。アンテナ528が受信した信号は共振回路514により誘導起電力を生じる。誘導起電力は、整流回路515を経て容量部529に充電される。この容量部529はセラミックコンデンサーや電気二重層コンデンサーなどのキャパシタで形成されていることが好ましい。容量部529はRF CPU 511と一体形成されている必要はなく、別部品としてRF CPU 511を構成する絶縁表面を有する基板に取り付けられていれば良い。

【0243】

リセット回路517は、デジタル回路部513をリセットし初期化する信号を生成する。例えば、電源電圧の上昇に遅延して立ち上がる信号をリセット信号として生成する。発振回路518は、定電圧回路516により生成される制御信号に応じて、クロック信号の周波数とデューティ比を変更する。ローパスフィルタで形成される復調回路519は、例えば振幅変調(ASK)方式の受信信号の振幅の変動を二値化する。変調回路520は、送信データを振幅変調(ASK)方式の送信信号の振幅を変動させて送信する。変調回路520は、共振回路514の共振点を変化させることで通信信号の振幅を変化させている。クロックコントローラ523は、電源電圧又は中央処理ユニット525における消費電流に応じてクロック信号の周波数とデューティ比を変更するための制御信号を生成している。電源電圧の監視は電源管理回路530が行っている。

【0244】

アンテナ528からRF CPU 511に入力された信号は復調回路519で復調された後、RF インターフェース521で制御コマンドやデータなどに分解される。制御コマンドは制御レジスタ522に格納される。制御コマンドには、読み出し専用メモリ527に記憶されているデータの読み出し、ランダムアクセスメモリ526へのデータの書き込み、中央処理ユニット525への演算命令などが含まれている。中央処理ユニット525は、インターフェース524を介して読み出し専用メモリ527、ランダムアクセスメモリ526、制御レジスタ522にアクセスする。インターフェース524は、中央処理ユニット525が要求するアドレスより、読み出し専用メモリ527、ランダムアクセスメモリ526、制御レジスタ522のいずれかに対するアクセス信号を生成する機能を有している。

【0245】

中央処理ユニット525の演算方式は、読み出し専用メモリ527にOS(オペレーティングシステム)を記憶させておき、起動とともにプログラムを読み出し実行する方式を採用することができる。また、専用回路で演算回路を構成して、演算処理をハードウェア的に処理する方式を採用することもできる。ハードウェアとソフトウェアを併用する方式では、専用の演算回路で一部の処理を行い、残りの演算をプログラムを使って中央処理ユニット525が実行する方式を適用することができる。

【0246】

本実施の形態におけるマイクロプロセッサにおいても、半導体集積回路を覆う導電性遮蔽体により、半導体集積回路の静電気放電による静電気破壊(回路の誤動作や半導体素子の損傷)を防止する。また半導体集積回路を挟持する一対の絶縁体によって、薄型化及び小型化を達成しながら耐性を有する信頼性の高い半導体装置を提供することができる。また、作製工程においても外部ストレス、又は静電気放電に起因する形状や特性の不良を防ぎ、歩留まり良く半導体装置を作製することができる。

【0247】

(実施の形態7)

本実施の形態では、上記実施の形態で示した半導体装置の使用形態の一例について説明する。具体的には、非接触でデータの入出力が可能である半導体装置の適用例に関して、図面を用いて以下に説明する。非接触でデータの入出力が可能である半導体装置は利用の形態によって、RF IDタグ、IDタグ、ICタグ、RFタグ、無線タグ、電子タグまたは無線チップとも呼ばれる。

【0248】

本実施の形態で示す半導体装置の上面構造の一例について、図21(A)を参照して説明する。図21(A)に示す半導体装置は、アンテナ(オンチップアンテナとも記す)が設けられた半導体集積回路チップ400と、アンテナ405(ブースターアンテナとも記す)が設けられた支持基板406とを含んでいる。半導体集積回路チップ400は、支持基板406及びアンテナ405上に形成された絶縁層410上に設けられている。

【0249】

半導体集積回路チップ400内に設けられる半導体集積回路にはメモリ部やロジック部を構成する複数のトランジスタ等の素子が設けられる。本実施の形態に係る半導体装置は、半導体素子として電界効果トランジスタはもちろん、半導体層を用いる記憶素子なども適用することができ、多用途に渡って要求される機能を満たす半導体装置を作製し、提供することができる。

10

【0250】

図20(A)に、図21(A)に示した半導体集積回路チップ400に含まれるアンテナと半導体集積回路の拡大図を示す。図20(A)において、アンテナ101は巻き数が1である矩形のループアンテナであるが、本発明はこの構成に限定されない。ループアンテナの形状は矩形を有することに限定されず、曲線を有する形状、例えば円形を有していても良い。そして巻き数は1に限定されず、複数であっても良い。ただしアンテナ101の巻き数が1の場合、半導体集積回路100とアンテナ101の間に生じる寄生容量を低減することができる。

20

【0251】

また、図21(A)、図20(A)において、アンテナ101は、半導体集積回路100の周囲を取り囲むように配置されており、破線で示す給電点408に相当する部分以外は、アンテナ101は半導体集積回路100とは異なる領域に配置されている。しかし本発明はこの構成に限定されず、図20(B)に示すように、破線で示す給電点408に相当する部分以外において、アンテナ101が半導体集積回路100と少なくとも一部重なるように配置されていても良い。ただし、図21(A)、図20(A)に示すように、アンテナ101が半導体集積回路100とは異なる領域に配置されていることで、半導体集積回路100とアンテナ101の間に生じる寄生容量を低減することができる。

30

【0252】

図21(A)において、アンテナ405は、主に破線407で囲まれたループ状の部分において、アンテナ101と電磁結合することにより(電磁誘導により)信号の授受または電力の供給を行うことができる。またアンテナ405は、主に、破線407で囲まれた部分以外の領域において、電波により質問器と信号の授受または電力の供給を行うことができる。質問器と半導体装置との間において、キャリア(搬送波)として用いられる電波の周波数は、30MHz以上5GHz以下程度が望ましく、例えば950MHz、2.45GHzなどの周波数帯を用いればよい。

【0253】

また、アンテナ405は、破線407で囲まれた部分において巻き数1の矩形のループ状になっているが、本発明はこの構成に限定されない。ループ状の部分は矩形を有することに限定されず、曲線を有する形状、例えば円形を有していても良い。そして巻き数は1に限定されず、複数であっても良い。

40

【0254】

本発明の半導体装置は、電磁誘導方式、電磁結合方式、マイクロ波方式を適用することも可能である。マイクロ波方式の場合は、用いる電磁波の波長によりアンテナ101、アンテナ405の形状を適宜決めればよい。

【0255】

例えば、半導体装置における信号の伝送方式として、マイクロ波方式(例えば、UHF帯(860MHz帯乃至960MHz帯)、2.45GHz帯等)を適用する場合には、信号の伝送に用いる電磁波の波長を考慮してアンテナの長さや形状等を適宜設定すればよい

50

。例えば、アンテナを線状（例えば、ダイポールアンテナ）、平坦な形状（例えば、パッチアンテナまたはリボン型の形状）等に形成することができる。また、アンテナの形状は直線状に限られず、電磁波の波長を考慮して曲線状や蛇行形状またはこれらを組み合わせた形状で設けてもよい。

【0256】

図10にアンテナ101、アンテナ405をコイル状に設け、電磁誘導方式または電磁結合方式を適用する例を示す。

【0257】

図10においては、ブースターアンテナとしてコイル状のアンテナ405が設けられた支持基板406上に、コイル状のアンテナ101が設けられた半導体集積回路チップ400が設けられている。なお、ブースターアンテナであるアンテナ405は支持基板406を挟んで、容量411を形成している。

10

【0258】

次に、半導体集積回路チップ400とブースターアンテナの構造及びその配置について説明する。図21(B)は、図21(A)に示した半導体集積回路チップ400と支持基板406に形成されたアンテナ405が積層された半導体装置の斜視図に相当する。そして、図21(C)は、図21(B)の破線X-Yにおける断面図に相当する。

【0259】

図21(C)に示す半導体集積回路チップ400は、実施の形態1乃至6で示した半導体装置を用いることができ、ここでは、個々に分断しチップ状にしたものを半導体集積回路チップという。なお、図21(C)に示す半導体集積回路チップは、実施の形態1を用いる例であるが、本実施の形態は、他の実施の形態にも適用することができ、この構造に限定されない。

20

【0260】

図21(C)に示す半導体集積回路100は、第1の絶縁体112、第2の絶縁体102で挟持され、その側面も封止されている。本実施の形態では、複数の半導体集積回路を挟持して第1の絶縁体、第2の絶縁体を貼り合わせた後、個々の半導体集積回路ごとに分断し、半導体集積回路チップ400を作製する。分断手段としては物理的に分断することができれば特に限定しないが、本実施の形態ではレーザー光を照射することによって分断する。

30

【0261】

本発明の半導体装置は、アンテナ、該アンテナと電氣的に接続する半導体集積回路を挟持する一つの絶縁体の外側（半導体集積回路側と反対側）に導電性遮蔽体140a、140bを有する。導電性遮蔽体140a、140bは、半導体装置に含まれるアンテナが送信すべき電磁波を透過し、かつ外部からの静電気が半導体装置内部の半導体集積回路に印加されるのを遮断する。

【0262】

図21(C)では、アンテナ101が半導体集積回路100よりも、よりアンテナ405に近い位置に配置されているが、本発明はこの構成に限定されない。半導体集積回路100がアンテナ101よりも、よりアンテナ405に近い位置に配置されていてもよい。また、半導体集積回路100とアンテナ101は、第1の絶縁体112、第2の絶縁体102に直接固着していても良いし、接着剤として機能する接着層によって固着されていても良い。

40

【0263】

なお、図21(C)において、半導体集積回路チップ400は、支持基板406及びアンテナ405上に形成された絶縁層410上に設けられているが、本発明はこれに限定されない。例えば、導電性遮蔽体の抵抗が十分に高い場合には、導電性遮蔽体とアンテナ405が接触する形態であっても良い。この場合、アンテナ405と接触する導電性遮蔽体は薄く形成しておくことが好ましい。

【0264】

50

次に、本実施の形態に係る半導体装置の動作について説明する。図19は、本実施の形態に係る半導体装置の構成を示すブロック図の一例である。図19に示す半導体装置420は、ブースターアンテナとしてアンテナ422と、半導体集積回路423と、オンチップアンテナとしてアンテナ424とを有している。質問器421から電磁波が送信されると、アンテナ422が該電磁波を受信することで、アンテナ422内に交流の電流が生じ、アンテナ422の周囲に磁界が発生する。そして、アンテナ422が有するループ状の部分と、ループ状の形状を有するアンテナ424とが電磁結合することで、アンテナ424に誘導起電力が生じる。半導体集積回路423は上記誘導起電力を用いることで、信号または電力を質問器421から受け取る。逆に半導体集積回路423において生成された信号に従って、アンテナ424に電流を流してアンテナ422に誘導起電力を生じさせることで、質問器421から送られてくる電波の反射波にのせて、質問器421に信号を送信することができる。

10

【0265】

なお、アンテナ422は、主にアンテナ424との間において電磁結合するループ状の部分と、主に質問器421からの電波を受信する部分とに分けられる。質問器421からの電波を主に受信する部分における、アンテナ422の形状は、電波を受信できる形であればよい。例えば、ダイポールアンテナ、折り返しダイポールアンテナ、スロットアンテナ、メアングラインアンテナ、マイクロストリップアンテナ等の形状を用いればよい。

【0266】

また、図21では、アンテナを1つだけ有する半導体集積回路の構成について説明したが、本発明はこの構成に限定されない。電力を受信するためのアンテナと、信号を受信するためのアンテナとの、2つのアンテナを有していても良い。アンテナが2つあると、電力を供給する電波の周波数と、信号を送るための電波の周波数とを使い分けることができる。

20

【0267】

本実施の形態に係る半導体装置では、オンチップアンテナを用いており、なおかつ、ブースターアンテナとオンチップアンテナの間における信号または電力の授受を非接触で行うことができるので、外付けのアンテナを半導体集積回路に接続する場合とは異なり、外力によって半導体集積回路とアンテナとの接続が分断されにくく、該接続における初期不良の発生も抑えることができる。また本実施の形態ではブースターアンテナを用いているので、オンチップアンテナのみの場合とは異なり、オンチップアンテナの寸法または形状が半導体集積回路の面積の制約を受けにくく、受信可能な電波の周波数帯が限定されず、通信距離を伸ばすことができる、という外付けのアンテナが有するメリットを享受することができる。

30

【0268】

本発明を適用した半導体装置は、半導体集積回路を覆う導電性遮蔽体により、半導体集積回路の静電気放電による静電気破壊（回路の誤動作や半導体素子の損傷）を防止する。また半導体集積回路を挟持する一对の絶縁体によって、薄型化及び小型化を達成しながら耐性を有する信頼性の高い半導体装置を提供することができる。また、作製工程においても外部ストレス、又は静電気放電に起因する形状や特性の不良を防ぎ、歩留まり良く半導体装置を作製することができる。よって、本実施の形態で示すような非接触でデータの入出力が可能で、且つ小型な半導体装置とした場合に有効である。本実施の形態の半導体装置は外力に対する信頼性が高いので、半導体装置が使用可能な環境の条件を広げ、延いては半導体装置の用途の幅を広げることが可能になる。

40

【0269】

（実施の形態8）

本実施の形態では、上述した本発明を用いて形成された非接触でデータの入出力が可能である半導体装置の適用例に関して図面を参照して以下に説明する。非接触でデータの入出力が可能である半導体装置は利用の形態によっては、RFIDタグ、IDタグ、ICタグ、ICチップ、RFタグ、無線タグ、電子タグまたは無線チップともよばれる。

50

【0270】

半導体装置800は、非接触でデータを交信する機能を有し、高周波回路810、電源回路820、リセット回路830、クロック発生回路840、データ復調回路850、データ変調回路860、他の回路の制御を行う制御回路870、記憶回路880およびアンテナ890を有している(図11(A)参照)。高周波回路810はアンテナ890より信号を受信して、データ変調回路860より受信した信号をアンテナ890から出力する回路であり、電源回路820は受信信号から電源電位を生成する回路であり、リセット回路830はリセット信号を生成する回路であり、クロック発生回路840はアンテナ890から入力された受信信号を基に各種クロック信号を生成する回路であり、データ復調回路850は受信信号を復調して制御回路870に出力する回路であり、データ変調回路860は制御回路870から受信した信号を変調する回路である。また、制御回路870としては、例えばコード抽出回路910、コード判定回路920、CRC判定回路930および出力ユニット回路940が設けられている。なお、コード抽出回路910は制御回路870に送られてきた命令に含まれる複数のコードをそれぞれ抽出する回路であり、コード判定回路920は抽出されたコードとリファレンスに相当するコードとを比較して命令の内容を判定する回路であり、CRC判定回路930は判定されたコードに基づいて送信エラー等の有無を検出する回路である。

10

【0271】

次に、上述した半導体装置の動作の一例について説明する。まず、アンテナ890により無線信号が受信される。無線信号は高周波回路810を介して電源回路820に送られ、高電源電位(以下、VDDと記す)が生成される。VDDは半導体装置800が有する各回路に供給される。また、高周波回路810を介してデータ復調回路850に送られた信号は復調される(以下、復調信号)。さらに、高周波回路810を介してリセット回路830およびクロック発生回路840を通った信号及び復調信号は制御回路870に送られる。制御回路870に送られた信号は、コード抽出回路910、コード判定回路920およびCRC判定回路930等によって解析される。そして、解析された信号にしたがって、記憶回路880内に記憶されている半導体装置の情報が出力される。出力された半導体装置の情報は出力ユニット回路940を通過して符号化される。さらに、符号化された半導体装置800の情報はデータ変調回路860を通過して、アンテナ890により無線信号に載せて送信される。なお、半導体装置800を構成する複数の回路においては、低電源電位(以下、VSS)は共通であり、VSSはGNDとすることができる。

20

30

【0272】

このように、通信装置から半導体装置800に信号を送り、当該半導体装置800から送られてきた信号を通信装置で受信することによって、半導体装置のデータを読み取ることが可能となる。

【0273】

また、半導体装置800は、各回路への電源電圧の供給を電源(バッテリー)を搭載せず電磁波により行うタイプとしてもよいし、電源(バッテリー)を搭載して電磁波と電源(バッテリー)により各回路に電源電圧を供給するタイプとしてもよい。

【0274】

次に、非接触でデータの入出力が可能な半導体装置の使用形態の一例について説明する。表示部3210を含む携帯端末の側面には、通信装置3200が設けられ、品物3220の側面には半導体装置3230が設けられる(図11(B))。品物3220が含む半導体装置3230に通信装置3200をかざすと、表示部3210に品物の原材料や原産地、生産工程ごとの検査結果や流通過程の履歴等、更に商品の説明等の商品に関する情報が表示される。また、商品3260をベルトコンベアにより搬送する際に、通信装置3240と、商品3260に設けられた半導体装置3250を用いて、該商品3260の検品を行うことができる(図11(C))。このように、システムに半導体装置を活用することで、情報の取得を簡単に行うことができ、高機能化と高付加価値化を実現する。

40

【0275】

50

以上の様に、本発明の信頼性の高い半導体装置の適用範囲は極めて広く、広い分野の電子機器に用いることが可能である。

【0276】

(実施の形態9)

本発明によりプロセッサ回路を有するチップ(以下、プロセッサチップ、無線チップ、無線プロセッサ、無線メモリ、無線タグともよぶ)として機能する半導体装置を形成することができる。本発明の半導体装置の用途は広範にわたり、非接触で対象物の履歴等の情報を明確にし、生産・管理等に役立てる商品であればどのようなものにも適用することができる。例えば、紙幣、硬貨、有価証券類、証券類、無記名債券類、包装用容器類、書籍類、記録媒体、身の回り品、乗物類、食品類、衣類、保健用品類、生活用品類、薬品類及び電子機器等に設けて使用することができる。これらの例に関して図9を用いて説明する。

10

【0277】

紙幣、硬貨とは、市場に流通する金銭であり、特定の地域で貨幣と同じように通用するもの(金券)、記念コイン等を含む。有価証券類とは、小切手、証券、約束手形等を指し、プロセッサ回路を有するチップ190を設けることができる(図9(A)参照)。証券類とは、運転免許証、住民票等を指し、プロセッサ回路を有するチップ191を設けることができる(図9(B)参照)。身の回り品とは、鞆、眼鏡等を指し、プロセッサ回路を有するチップ197を設けることができる(図9(C)参照)。無記名債券類とは、切手、おこめ券、各種ギフト券等を指す。包装用容器類とは、お弁当等の包装紙、ペットボトル等を指し、プロセッサ回路を有するチップ193を設けることができる(図9(D)参照)。書籍類とは、書物、本等を指し、プロセッサ回路を有するチップ194を設けることができる(図9(E)参照)。記録媒体とは、DVDソフト、ビデオテープ等を指、プロセッサ回路を有するチップ195を設けることができる(図9(F)参照)。乗物類とは、自転車等の車両、船舶等を指し、プロセッサ回路を有するチップ196を設けることができる(図9(G)参照)。食品類とは、食料品、飲料等を指す。衣類とは、衣服、履物等を指す。保健用品類とは、医療器具、健康器具等を指す。生活用品類とは、家具、照明器具等を指す。薬品類とは、医薬品、農薬等を指す。電子機器とは、液晶表示装置、EL表示装置、テレビジョン装置(テレビ受像機、薄型テレビ受像機)、携帯電話等を指す。

20

【0278】

このような半導体装置の設け方としては、物品の表面に貼る、或いは物品に埋め込んで設ける。例えば、本の場合は紙に埋め込めばよく、有機樹脂からなるパッケージであれば有機樹脂に埋め込めばよい。

30

【0279】

このように、包装用容器類、記録媒体、身の回り品、食品類、衣類、生活用品類、電子機器等に半導体装置を設けることにより、検品システムやレンタル店のシステムなどの効率化を図ることができる。また乗物類に半導体装置を設けることにより、偽造や盗難を防止することができる。また、動物等の生き物に埋め込むことによって、個々の生き物の識別を容易に行うことができる。例えば、家畜等の生き物にセンサーを備えた半導体装置を埋め込む又は取り付けることによって、生まれた年や性別または種類等はもちろん体温等の健康状態を容易に管理することが可能となる。

40

【0280】

なお、本実施の形態は、上記実施の形態1乃至9と適宜組み合わせることで実施することが可能である。

【0281】

(実施の形態10)

本実施の形態では、本発明の半導体装置の実装例を、図18を用いて説明する。

【0282】

本発明の半導体装置は、実施の形態10で示したように、様々は物品に実装することができる。本実施の形態では、可撓性基板(フレキシブル基板ともいう)に実装しフレキシブルな半導体装置を作製する例を示す。

50

【0283】

図18(A)乃至(C)は、可撓性基板に半導体集積回路チップを埋め込むように実装した例である。半導体集積回路チップは実施の形態1乃至6で示した半導体装置を用いることができ、ここでは個々に分断しチップ状にしたものを半導体集積回路チップという。図18(D)に半導体集積回路チップ600の詳細を示す。図18(D)の半導体集積回路チップは実施の形態1を用いる例であるが、本実施の形態は他の実施の形態にも適用することができる、この構造に限定されない。

【0284】

図18(D)において、アンテナ101及び半導体集積回路100は、第1の絶縁体112、第2の絶縁体102で挟持され、その側面も封止されている。本実施の形態では、第1の絶縁体112及び第2の絶縁体102は複数の半導体集積回路を挟持しており、個々のアンテナ101及び半導体集積回路100ごとに分断した後、その外側に導電性遮蔽体140a、140bを形成して半導体集積回路チップを作製する。分断手段としては物理的に分断することができれば特に限定しないが、本実施の形態ではレーザー光を照射することによって分断する。

10

【0285】

分断することによって、アンテナ101及び半導体集積回路100は第1の絶縁体112と第2の絶縁体102とによって封止される。導電性遮蔽体140a、140bも同時に分断されるため、第1の絶縁体112及び第2の絶縁体102と分断面(分断による生じる側面)が一致し、第1の絶縁体112及び第2の絶縁体102が分断面に露出する。よってアンテナ101及び半導体集積回路100は、第1の絶縁体112と第2の絶縁体102に封止され、かつ半導体装置の表面及び裏面に相当する第1の絶縁体112と第2の絶縁体102の外側に設けられた導電性遮蔽体140a、140bにより静電気放電に対して保護される構造となる。

20

【0286】

半導体集積回路を覆う導電性遮蔽体により、半導体集積回路の静電気放電による静電気破壊(回路の誤動作や半導体素子の損傷)を防止する。また半導体集積回路を挟持する一対の絶縁体によって、薄型化及び小型化を達成しながら耐性を有する信頼性の高い半導体装置を提供することができる。また、作製工程においても外部ストレス、又は静電気放電に起因する形状や特性の不良を防ぎ、歩留まり良く半導体装置を作製することができる。

30

【0287】

図18(A)は可撓性基板601と、可撓性基板602に挟持された半導体集積回路チップ600であり、半導体集積回路チップ600は可撓性基板601に設けられた凹部に配置されている。

【0288】

半導体集積回路チップ600が配置される凹部は片方の可撓性基板に設けられていてもよいし、両方に設けられていてもよい。図18(B)は可撓性基板601及び可撓性基板602に両方に設けられた凹部に、半導体集積回路チップ600が配置される例である。

【0289】

さらに、可撓性基板を3層構造とし、中央の可撓性基板に半導体集積回路チップ600を配置する開口を設けてもよい。図18(C)は、可撓性基板603に開口を設け、その開口に半導体集積回路チップ600を配置し、可撓性基板601と可撓性基板602とによって、可撓性基板603及び半導体集積回路チップ600を挟み込むように挟持する例である。

40

【0290】

図18(A)乃至(C)において、さらに可撓性基板601、可撓性基板602の外側に可撓性基板を積層してもよい。

【0291】

可撓性基板601、602、603としては、繊維(単糸)の束(以下、糸束と呼ぶ)を経糸及び緯糸に使用して製織した織布、または複数種の繊維の糸束をランダムまたは一方向

50

に堆積させた不織布、紙などを用いることができる。また、具体的にはPET（ポリエチレンテレフタレート）、PEN（ポリエチレンナフタレート）、PEE（ポリエーテルスルホン）、ポリプロピレン、ポリプロピレンサルファイド、ポリカーボネート、ポリエーテルイミド、ポリフェニレンサルファイド、ポリフェニレンオキサイド、ポリサルフォン、ポリフタルアミド等からなる基板、ポリプロピレン、ポリアステル、ビニル、ポリフッ化ビニル、塩化ビニル、ポリアステル、ポリアミド等からなる基板、フィルム、繊維質な材料からなる紙などを用いることができる。接着性合成樹脂フィルム（アクリル系合成樹脂、エポキシ系合成樹脂等）との積層フィルムなどを用いることができる。基板やフィルムが被処理体と接着する際は、接着層を用いてもよい。基板やフィルムの種類によって条件を選択し、加熱処理や加圧により接着することができる。接着層は、熱硬化樹脂、紫外線硬化樹脂、エポキシ樹脂系接着剤、樹脂添加剤等の接着剤を含む層に相当する。

10

【0292】

本実施の形態のように、実装する可撓性基板内に凹部、又は開口を設けて半導体集積回路チップ600を埋め込むように配置すると、半導体集積回路チップ600を設けることによる凸部が形成されないため、可撓性基板表面は平坦であり、膜厚を均一にすることができる。従って可撓性基板に半導体集積回路チップを実装する際に貼り合わせのためにローラーなどによって加圧処理を行っても、半導体集積回路チップに局所的に圧力がかかる（圧力が集中する）ことを防止することができる。よって、実装工程において半導体集積回路チップの破損を軽減することができるため、半導体装置の歩留まりが向上する。また、実装後においても、外的ストレスに強い、信頼性の高い半導体装置とすることができる。

20

【0293】

また平坦かつ平滑な表面とすることができるため、保管や機械上における積み重ね性、搬送性に優れる。さらに外部より半導体集積回路チップが視認されないため（表面に半導体集積回路チップの形状が反映する凸部が生じないため）、セキュリティ性の高い半導体装置とすることができる。

【実施例1】

【0294】

本実施例では、導電性遮蔽体の効果について検証した結果を示す。

【0295】

試料として、導電性遮蔽体、第4の絶縁体、第1の絶縁体、アンテナ、半導体集積回路、第3の絶縁体、第2の絶縁体、導電性遮蔽体を積層させた矩形形状の積層構造（実施例）、第4の絶縁体、第1の絶縁体、アンテナ、半導体集積回路、第3の絶縁体、第2の絶縁体を積層させた矩形形状の積層構造（比較例）を作製した。

30

【0296】

試料において第1の絶縁体及び第2の絶縁体は繊維体（ガラス繊維）に有機樹脂（臭素化エポキシ樹脂）が含浸された構造体であるプリプレグ（膜厚20 μ m）を用い、導電性遮蔽体はスパッタリング法により形成したチタン膜（膜厚10nm）、第3の絶縁体及び第4の絶縁体にはアラミドフィルム（膜厚12 μ m）を用いた。なお、アンテナ上に保護層として窒化珪素膜を形成し、第3の絶縁体と半導体集積回路との間には接着層としてアクリル樹脂（膜厚10 μ m）を形成した。また、第4の絶縁体の表面に設けられた導電性遮蔽体と第2の絶縁体の表面に設けられた導電性遮蔽帯は、矩形形状の一辺において電氣的に接続した。

40

【0297】

実施例、比較例の構造についてそれぞれ複数試料を作製し、ESD測定（試料5個）と、曲げ試験（試料5個）を行った。

【0298】

ESD測定としては、ガラス基板（厚さ0.5nm）、アルミ板、導電性シートの積層上に試料を乗せ、試料の導電性遮蔽体の形成側から集積回路中央部へESD試験機（簡易応答評価 Takaya株式会社製）にて電圧を印加し、ESD印加後に除電（1分間）を行い、動作確認を行った。なお、半導体集積回路に対してアンテナ側を表面、半導体集積

50

回路に対してアンテナと反対側の面を裏面として、動作確認を行った。

【0299】

表1に実施例及び比較例のESD測定の結果について示す。なおESD測定は、実施例及び比較例について5個ずつ行った。ESD印加試験結果の分母は試験試料数、分子は動作試料数を示している。

【0300】

【表1】

| ESD印加電圧[kV] | ESD印加試験結果 | | | |
|-------------|--------------|-----|-----------------|-----|
| | アンテナ側よりESD印加 | | 半導体集積回路側よりESD印加 | |
| | 比較例 | 実施例 | 比較例 | 実施例 |
| 5kV | 1/5 | 5/5 | 0/5 | 5/5 |
| 10kV | 0/5 | 5/5 | 0/5 | 5/5 |
| 15kV | 0/5 | 5/5 | 0/5 | 5/5 |

※分母は試験試料数、分子は動作試料数を示す。

10

【0301】

導電性遮蔽体を設けていない比較例では、アンテナ側よりESDを印加した場合において、5kVの電圧を印加した場合にすでに5個のうち4個非動作となり、10kV、15kVの電圧を印加した場合1つも動作しなくなった。半導体集積回路側においては、比較例は、5kV、10kV、15kVすべての場合で1つも動作しなくなった。一方、導電性遮蔽体を設ける実施例では、アンテナ側、半導体集積回路側両方にESDを印加した場合において、ともに15kVの電圧を印加した場合でも5個とも動作した。

20

【0302】

さらに、実施例、比較例の構造それぞれ5個ずつの試料に、曲げ試験(試料5個)を行った。

【0303】

曲げ試験は、ポリエチレンナフタレートのテープ上に実施例の構造を有する試料、比較例の構造を有する試料を5個ずつ並べて、片側に670gのおもりを付けたポリエチレンナフタレートのテープを、紙を巻いた金属製ロッド上で往復させて行った。

【0304】

実施例、比較例の曲げ試験の結果を表2に示す。なお試料は、実施例及び比較例について5個ずつ行った。判定は、300回曲げ試験実施後の正常動作を確認できたか、できなかったかを示し、判定結果の分母は試験試料数、分子は動作試料数を示している。

30

【0305】

【表2】

| | 比較例 | 実施例 |
|----|-----|-----|
| 判定 | 0/5 | 5/5 |

※分母は試験試料数、分子は動作試料数を示す。

※判定:300回曲げ試験実施後の試料の正常動作を確認。

【0306】

導電性遮蔽体を形成していない比較例の試料は、300回の往復後は5個とも応答を示さなかった。これに対して、導電性遮蔽体が設けられた実施例では、5個の試料全てにおいて、300回の往復後に応答を示していることが分かる。以上の結果から、集積回路を導電性遮蔽体で覆うことによって、静電気放電による静電気破壊を防止できることがわかった。

40

【0307】

上記結果より、半導体集積回路を覆う導電性遮蔽体により、半導体集積回路の静電気放電による静電気破壊(回路の誤動作や半導体素子の損傷)を防止でき、薄型化及び小型化を達成しながら耐性を有する信頼性の高い半導体装置を提供することができることが確認できた。

50

【図面の簡単な説明】

【0308】

【図1】本発明の半導体装置を説明する図。

【図2】本発明の半導体装置を説明する図。

【図3】本発明の半導体装置の作製方法を説明する図。

【図4】本発明の半導体装置の作製方法を説明する図。

【図5】本発明の半導体装置の作製方法を説明する図。

【図6】本発明の半導体装置の作製方法を説明する図。

【図7】本発明の半導体装置の作製方法を説明する図。

【図8】本発明の半導体装置の作製方法を説明する図。

10

【図9】本発明の半導体装置の適用例を説明する図。

【図10】本発明の半導体装置を説明する図。

【図11】本発明の半導体装置を説明する図。

【図12】本発明の半導体装置により得られるマイクロプロセッサの構成を示すブロック図。

【図13】本発明の半導体装置により得られるRFCPUの構成を示すブロック図。

【図14】本発明の半導体装置を説明する図。

【図15】本発明の半導体装置を説明する図。

【図16】本発明の半導体装置の作製方法を説明する図。

【図17】本発明の半導体装置の作製方法を説明する図。

20

【図18】本発明の半導体装置を説明する図。

【図19】本発明の半導体装置を説明する図。

【図20】本発明の半導体装置を説明する図。

【図21】本発明の半導体装置を説明する図。

【符号の説明】

【0309】

100 半導体集積回路

101 アンテナ

102 絶縁体

103 絶縁体

30

104 接着層

105 無機絶縁層

110 基板

111 剥離層

112 絶縁体

113 絶縁体

114 接着層

150 繊維体

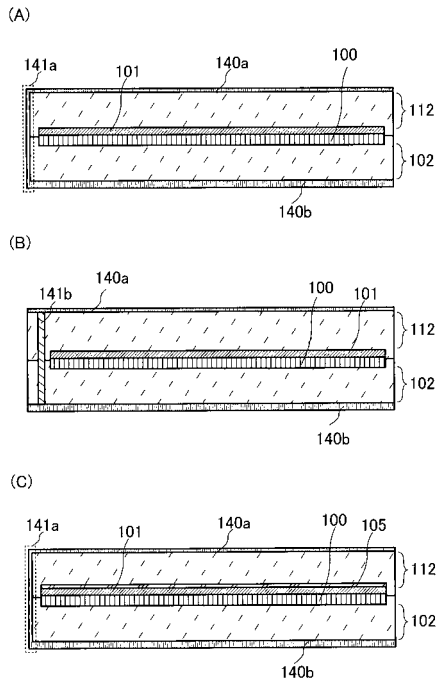
151 有機樹脂

160 繊維体

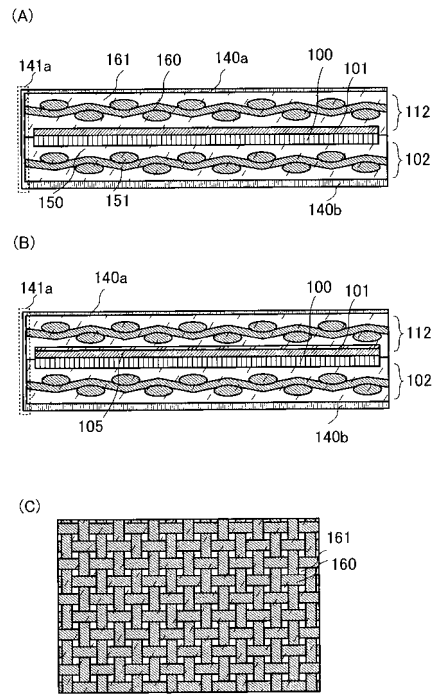
40

161 有機樹脂

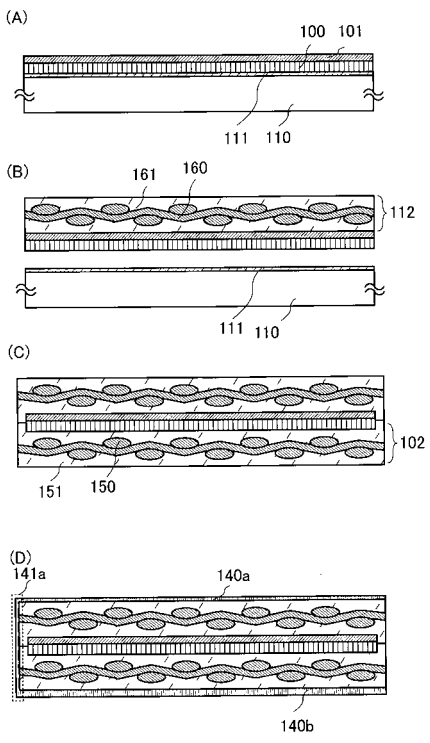
【図1】



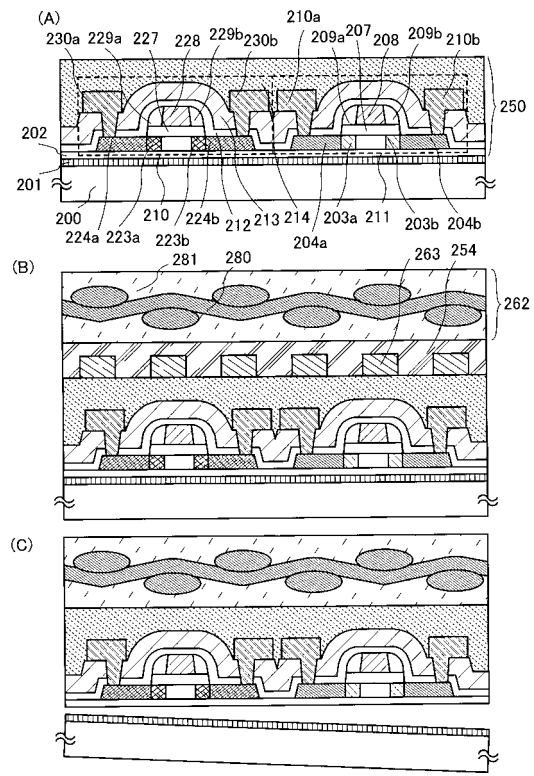
【図2】



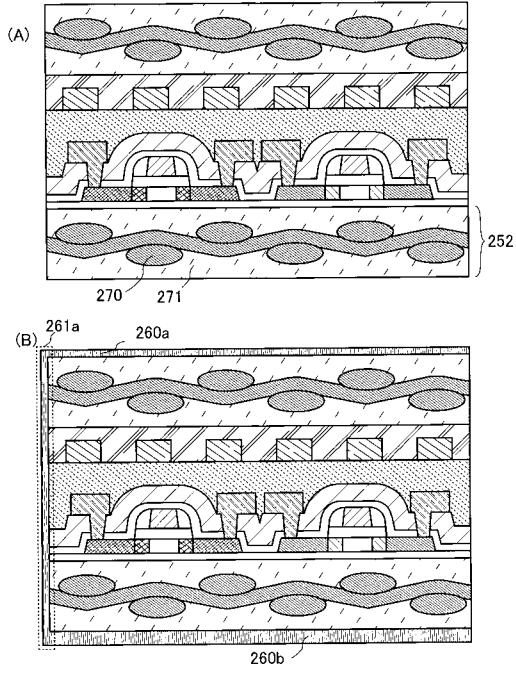
【図3】



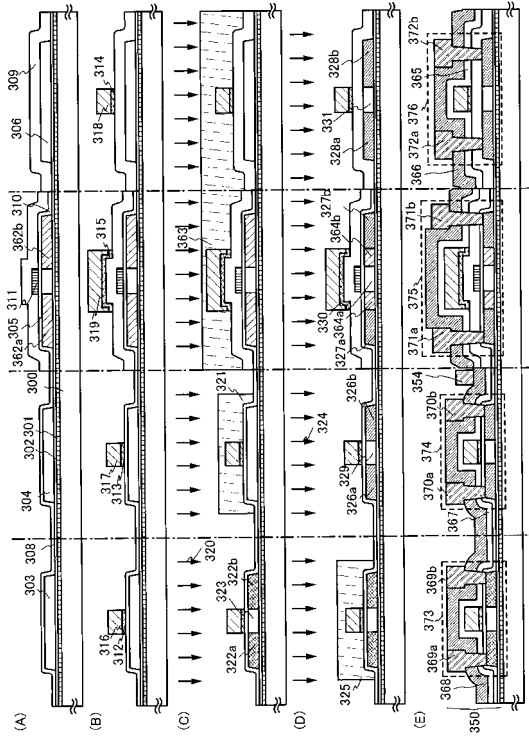
【図4】



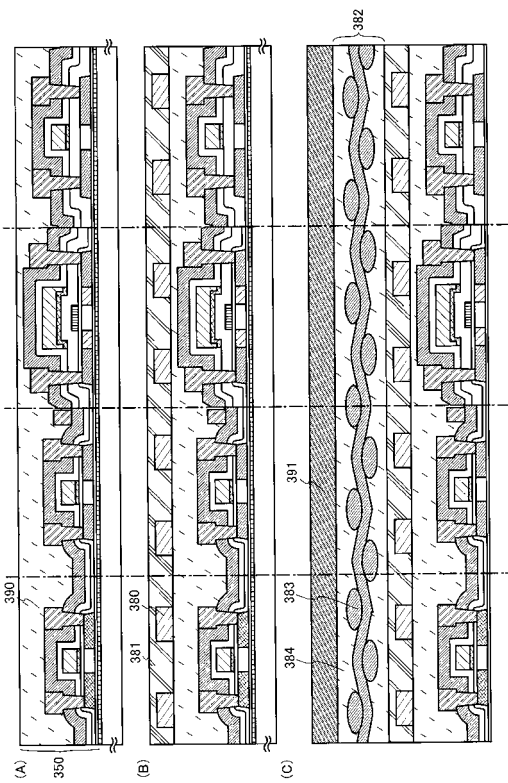
【 図 5 】



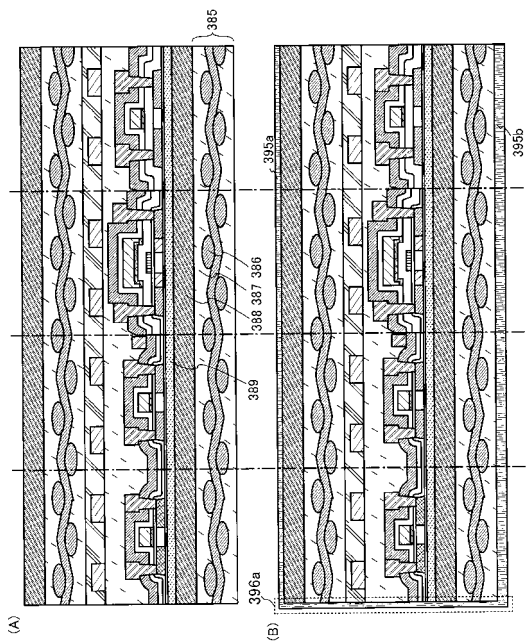
【 図 6 】



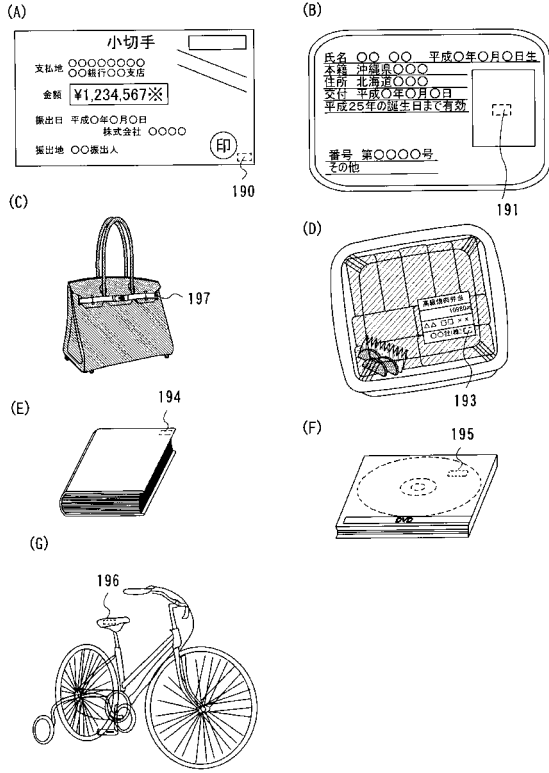
【 図 7 】



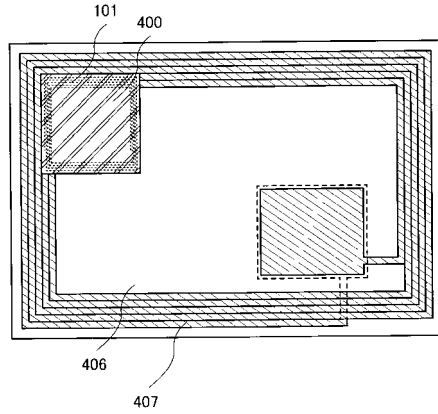
【 図 8 】



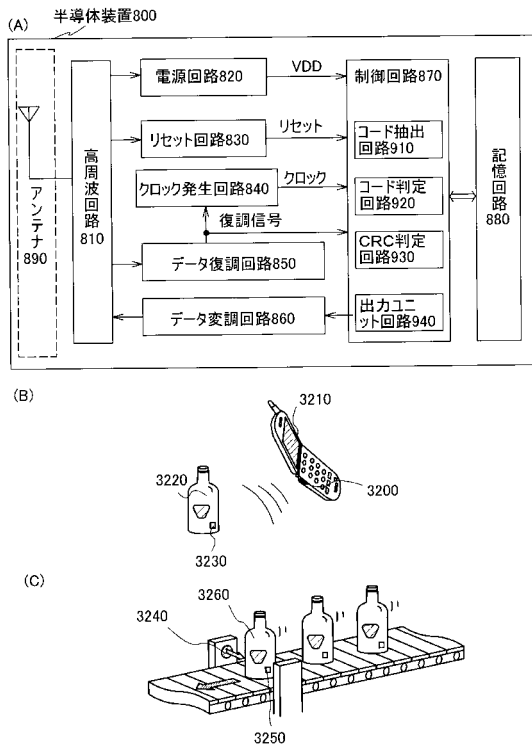
【図9】



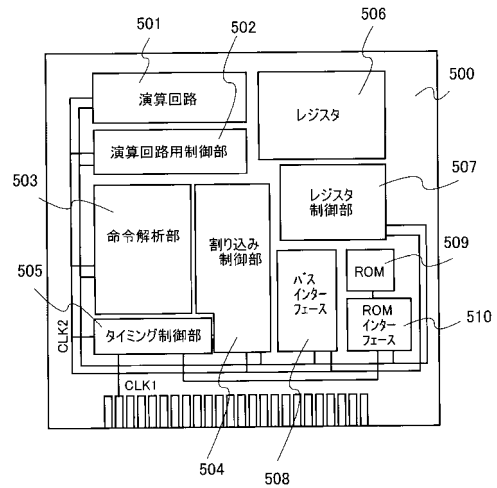
【図10】



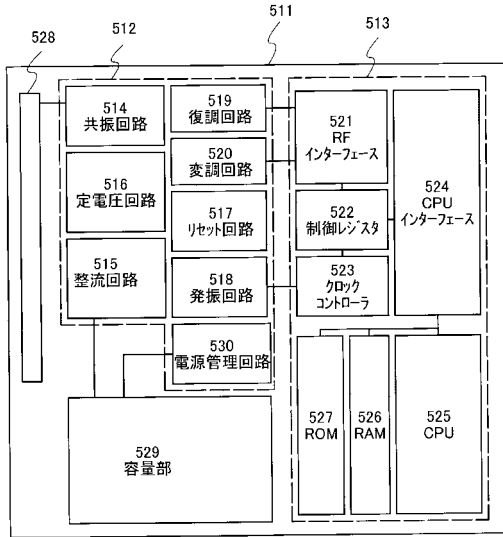
【図11】



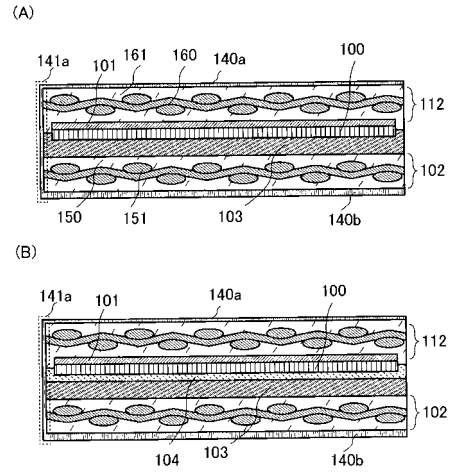
【図12】



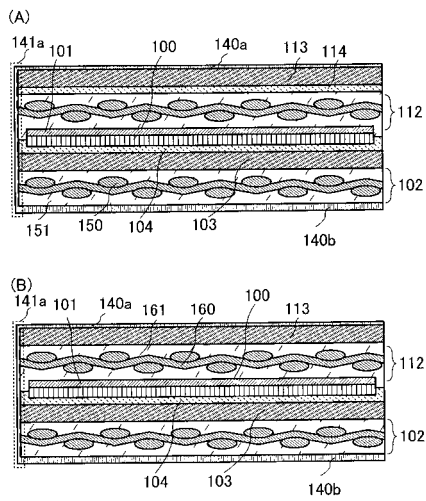
【図13】



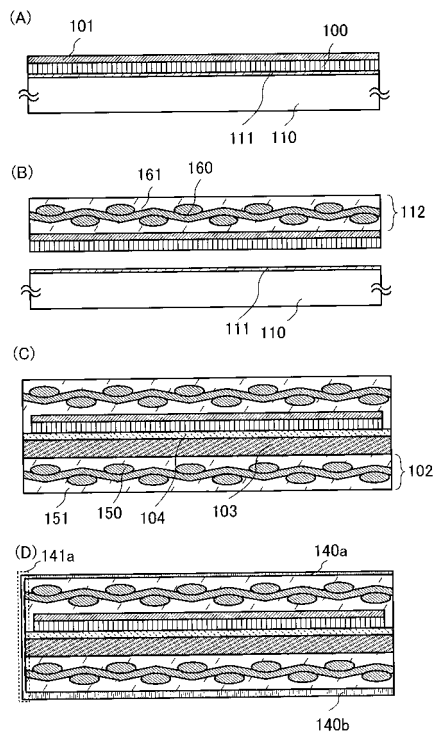
【図14】



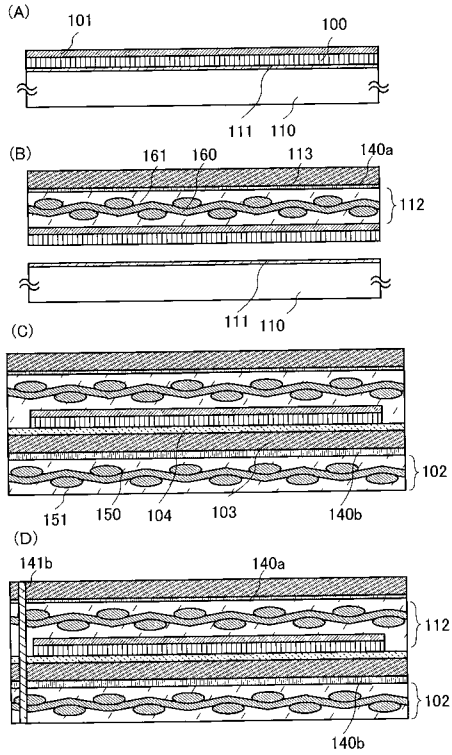
【図15】



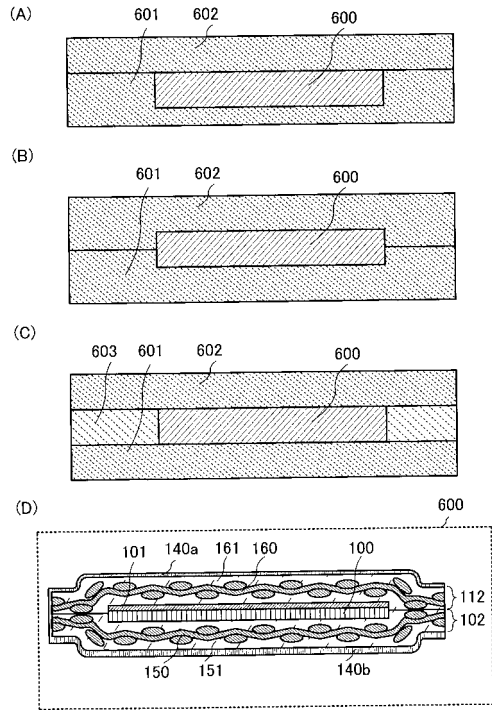
【図16】



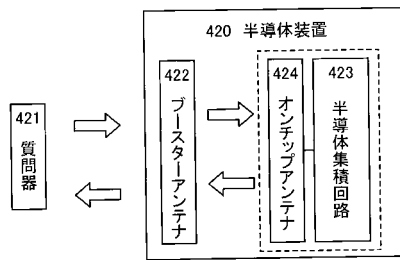
【図17】



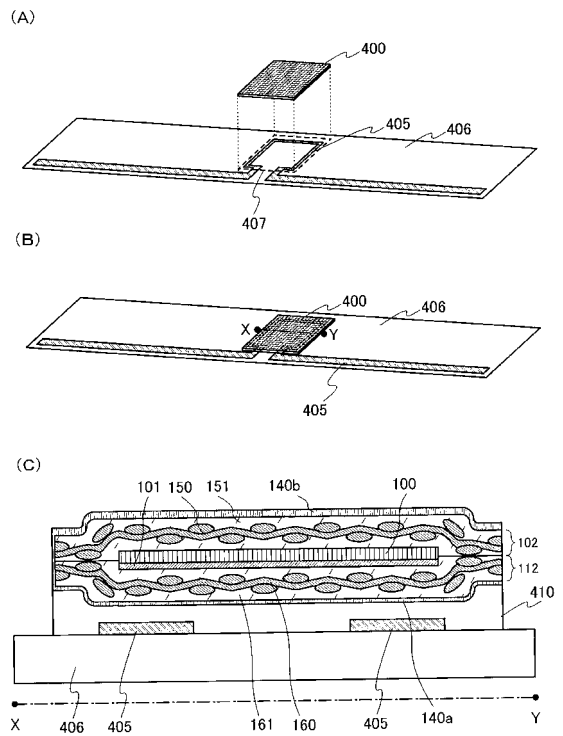
【図18】



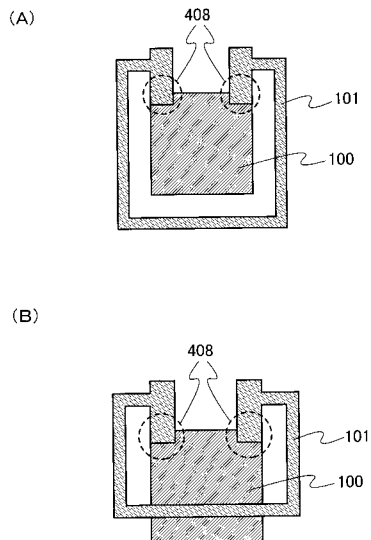
【図19】



【図21】



【図20】



フロントページの続き

(51)Int.Cl. F I
G 0 6 K 19/00 H

(72)発明者 塩野入 豊
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

(72)発明者 加藤 清
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

(72)発明者 中田 昌孝
栃木県下都賀郡都賀町大字升塚161-2 アドバンスト フィルム デバイス インク株式会
社内

審査官 榎本 剛

(56)参考文献 特開昭63-154397(JP,A)
特開2008-112988(JP,A)
特開2007-280372(JP,A)
特開2006-203852(JP,A)
特開2007-241999(JP,A)
特開昭62-008283(JP,A)

(58)調査した分野(Int.Cl., DB名)
H 0 1 L 2 7 / 0 4
H 0 1 L 2 1 / 8 2 2
H 0 1 L 2 9 / 7 8 6
G 0 6 K 1 9 / 0 7
G 0 6 K 1 9 / 0 7 7