

發明專利說明書

公告本

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 97109448

※ 申請日期： 97.3.18

※IPC 分類：H04N17/00(2006.01)

一、發明名稱：(中文/英文)

視訊裝置之自動化相容性測試/AUTOMATED COMPLIANCE TESTING FOR
VIDEO DEVICES

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

ATI 科學技術有限公司/ATI TECHNOLOGIES ULC.

代表人：(中文/英文) 凱文 A. 歐尼爾/KEVIN A. O'NEIL

住居所或營業所地址：(中文/英文)

加拿大 L3T 7X6 安大略馬克漢卡姆斯谷東路 1 號

國 籍：(中文/英文) 加拿大/CANADA

三、發明人：(共 2 人)

姓 名：(中文/英文)

1. 大衛 葛恩/DAVID GLEN

2. 貝蒂 路克/BETTY LUK

國 籍：(中文/英文)

1. 加拿大/CANADA

2. 加拿大/CANADA

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1. 美國、2007/03/19、60/895,645

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

一種自動化視訊裝置測試的方法，及發送端與接收端視訊裝置被揭露。通過在其間延伸的視訊鏈路，一測試信號可經由從視訊發送端至視訊接收端的視訊鏈路被提供。此方法包括在視訊鏈路上從視訊接收端接收一請求以提供測試信號；根據請求辨識一被請求的測試信號；通過視訊鏈路從視訊發送端提供被請求的測試信號至視訊接收端。在另一實施例中，一視訊接收端可通過視訊鏈路被查詢以決定說明至少一部分的已知視訊信號的度量，如同在視訊接收端處接收及決定者，以檢驗在視訊接收端處的視訊信號之完整性。

六、英文發明摘要：

A method of automated video device testing, and source and sink video devices are disclosed. A test signal may be provided by way of a video link from a video source to a video sink, over a video link extending therebetween. The method includes receiving on the video link a request from the video sink to provide the test signal; identifying based on the request, a requested test signal; providing the requested test signal from the video source to the video sink over the video link. In another embodiment, a video sink may be queried over a video link to determine a metric describing at least a portion of known video signal, as received and determined at the video sink to verify integrity of the video signal at the video sink.

七、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

100：主要前向傳輸管道

102：視訊發送端

104：視訊接收端

106：中斷請求線

108：雙向輔助管道

110：鏈路

112：傳送界面

114：接收界面

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

九、發明說明：

【發明所屬之技術領域】

本發明係有關於數位視訊裝置，且更特別地係有關於將可被用以評估視訊裝置是否如預期般執行的某些測試程序自動化的方法。

【先前技術】

資訊的數位處理及表示現在被廣泛使用於消費性電子產品及個人電腦工業。視訊、音訊及文字現在被數位地運用及出現在各種應用中。

特別地，數位顯示終端很快速地變得普通-迅速地取代較老的類比裝置，諸如陰極射線管顯示器。數位視訊傳輸可發生在一給定的顯示裝置中的二積體電路間或是在二外部裝置間。裝置對裝置的數位視訊交換可在電腦及螢幕、機上盒及電視顯示器、投影機及顯示終端等之間被觀察到。

為了使在傳送裝置及接收器之間的數位視訊資料的彈性傳輸變得容易，逐步形成定義合適的通信之各種標準。現在的趨勢係使用一串列鏈路(serial link)以運載一或多個數位資料串流。

舉例而言，DisplayPort 標準提供跨越一資料鏈路的一高帶寬(目前是每串流 2.7 Gbps)、多串流前向傳輸管道，且具有不大於每串流 10^{-9} 的誤碼率(BER)。各串列串流被稱為一通道(lane)。DisplayPort 進一步準備從接收器至傳送裝置的一雙向輔助管道及一中斷請求線，以使得鏈

路訓練及控制資料的交換變得容易。在數位視訊幀中的像素可使用在所有通道內的符號被平行地發送。DisplayPort 被更具體地說明於 The DisplayPort Standard v. 1.0 中，如同由 Video Electronics Standards Association(VESA) 發佈者，其內容在此一併供做參考。

簡單來說，幀的格式係彈性的，以適應多樣不同的視訊格式。各個視訊格式可具有一不同的像素解析度(每條線的像素數目、每個幀的線數目)；每個像素的色彩深度；色彩格式等。

在較高的資料率，達成要求的 BER 會引起多樣的設計挑戰。在此時，在裝置間的相互可操作性(interoperability)需要可能互連的裝置對於多樣視訊格式以可辨認的及標準相容的方式提供視訊信號。

因此，據稱是相互可操作的及與標準相容的每一個裝置設計會經歷嚴格的標準相容性測試(compliance testing)。在此種測試中，一測試裝置通常被放置在不同的模式中，各自對應於一被支援的視訊格式。通常，在各個模式中，被接收的或被提供的視訊信號對於標準的相容性可被檢驗。同樣地，鏈路的建立及輔助資料的交換可被檢驗。通常，這全是手動完成，且相當耗時。當被支援的視訊模式的數目與操作的鏈路類型及模式增加時，其特別耗時。

因此，仍需要容許有更多的自動化裝置測試。

【發明內容】

根據本發明之一特點，提供有一種方法，其經由從一視訊發送端(video source)至一視訊接收端(video sink)的一視訊鏈路提供一測試信號，視訊鏈路從視訊發送端上的一埠延伸，此方法包括：在埠的視訊鏈路上從視訊接收端接收一請求以提供測試信號；根據請求辨識一被請求的測試信號；通過視訊鏈路從視訊發送端提供被請求的測試信號至視訊接收端。

根據本發明之另一特點，提供有一種測試一視訊接收端的方法，包括：通過一視訊鏈路從一視訊發送端提供一已知的視訊信號給視訊接收端；通過視訊鏈路查詢視訊接收端以決定說明至少一部分的視訊信號的一度量(metric)，如同在視訊接收端處接收及決定者；比較度量及一期望的度量以檢驗在視訊接收端處的視訊信號之完整性。

根據本發明之再一特點，提供有一種測試一視訊發送端之操作的方法，包括：

- a)經由一數位鏈路在視訊發送端請求表示視訊發送端之操作模式的一序列的視訊信號的產生；
- b)通過從視訊發送端至一視訊接收端的鏈路提供各個視訊信號；及
- c)在視訊接收端檢驗對來自視訊發送端的視訊信號之接收。

根據本發明之又一特點，提供有一種視訊發送端，包

括一傳送界面，用於經由從視訊發送端的一埠提供的至少一數位串流提供一視訊信號至一視訊接收端，視訊發送端更包括一處理器以回應於經由鏈路對來自視訊接收端的測試信號之請求而經由埠提供一測試信號。

根據本發明之又一特點，提供有一種視訊接收端，包括一接收界面，用於經由從視訊發送端的一埠提供的至少一數位串流接收來自一視訊發送端的一視訊信號，視訊接收端更包括一控制器以經由鏈路提供一測試請求信號，並且回應於該處經由鏈路接收來自視訊發送端的一測試信號以檢驗視訊發送端的操作。

根據本發明之又一特點，提供有一種視訊接收端，包括一接收界面，用於經由從視訊發送端的一埠提供的至少一數位串流接收來自一視訊發送端的一視訊信號，視訊接收端更包括一控制器，其回應於通過視訊鏈路從視訊發送端接收的一測試請求信號，決定經由鏈路接收之一被接收的測試信號的度量。

縱覽下面本發明之特定實施例的說明及附圖，對於熟知此技藝者，本發明之其他特點及特徵將變得明瞭。

在圖式中，其僅經由例子繪示本發明之實施例。

【實施方式】

圖 1 係包括由一串列鏈路互連的一視訊發送端 102 及一視訊接收端 104 之一數位視訊傳送器/接收器對的簡化示意方塊圖。如圖所示，一實體的鏈路 110 包含一主要前

向傳輸管道 100，其可被用以將資料從發送端 102 發送至接收端 104，及一雙向輔助管道 108，其可被發送端 102 及接收端 104 使用以傳達狀態及控制在其間的資料。鏈路 110 可進一步包含一中斷請求 (IRQ) 線 106，以發出從接收端 104 至發送端 102 中斷的信號。鏈路 110 適用於視訊及音訊的交換，且可為例如一 DisplayPort 相容鏈路。鏈路 110 可在位於發送端 102 及接收端 104 處之使用單一實體連接器的裝置間被互連，在位於發送端 102 的一埠發出且在位於接收端 104 的一埠終止。一傳送界面 112 將來自一視訊、音訊、或其他多媒體資料源的資料格式化用以通過鏈路 110 傳輸。一互補的接收界面 114 接收並解碼接收到的視訊或其他資料。

在一般的應用中，發送端 102 及接收端 104 可為或是形成部分的數位視訊發送端，諸如個人視訊錄影機、有線電視或地面電視接收器、DVD 光碟機、視訊遊戲裝置、運算裝置等。接收端 104 可形成部分的顯示器，諸如一液晶顯示器 (LCD)、電漿顯示器、表面導電電子發射顯示器 (SED)、數位光處理 (DLP) 投影機或面板、或是類似的顯示器。不過，在圖 1 的實施例中，接收端 104 係一參考接收端，其可被具體地用以測試或檢驗發送端 102 的能力以通過鏈路 110 傳送信號。如此，根據本發明之一實施例，接收端 104 可為裝載合適的測試軟體的測試裝置。顯然，根據本發明之實施例，發送端 102 隨著接收端 104 的請求方便地容許自動化地產生測試信號。

圖 2 係圖 1 的發送端 102 之傳送界面 112 的簡化示意方塊圖。描述的發送端 102 將資料如同多串列串流一樣傳送。各串列串流通常被稱為一通道。如此，傳送界面 112 包括至少一通道編碼器 120a、120b、...120c(個別地，且整體來說係通道編碼器 120)。一多工器 122 在多通道編碼器 120 中分配一主要管道-通常是視訊的。一隨意的第二多工器 124 在通道編碼器 120 中分配次要資料，諸如音訊、輔助資料等。各通道編碼器 120 進一步將在各通道中的串列資料格式化，其被串列化成被運載於鏈路 110 上的一位元串流。適合的通道編碼器及多工器的細節可參閱美國專利申請案第 11/678,925 號或 DisplayPort 第 1.0 版說明書。

發送端 102 的傳送界面 112 更包括控制器 130。控制器 130 控制通道編碼器 120 的整體操作，且可進一步與一輔助管道界面通信，以輔助管道編碼器/解碼器 130 的形式，以在發送端 102 及接收端 104 間交換控制信號及輔助資料。

如同熟知此技藝者所瞭解的，控制器 130 可被形成為在儲存於記憶體 134 中的軟體控制下之一通用處理器，如同一通用可編程控制器、一特定應用積體電路(ASIC)、或是任何其他適用於前述用途之適合的電子方塊或方塊的結合。在此背景下，軟體可沒有限制地包括可由處理器 132、韌體、或任何其結合者讀取的格式之電腦軟體，且可從適合的電腦可讀媒體被載入至電腦可讀記憶體中。

輔助管道編碼器/解碼器 138 將在雙向管道 108 上的資料編碼及解碼。輔助管道編碼器/解碼器 138 可使用任何適合的串列協定。在描述的實施例中，輔助管道編碼器/解碼器 138 可將使用差動式串列鏈路的資料編碼，例如使用曼徹斯特編碼(Manchester encoding)。其他的管道格式對於熟知此技藝者將是明瞭的。

特別地，控制器 130 可為可操作以回應於通過鏈路 110 從接收端 104 被接收的請求，使得發送端 102 產生測試信號，並且將這些提供給接收端 104。

更特別地，在軟體控制下，處理器 132 對於可能的測試請求監視鏈路 110。測試請求可採取熟知此技藝者瞭解的任何適合的形式。在描述的實施例中，測試請求可包括通過中斷請求線 106 提供的一中斷請求。例如，中斷請求線 106 可為一熱插入偵測(HPD)線且中斷請求可採用在接收端 104 產生的 HPD 線上之有限期間的脈衝的形式。HPD 線通常表示發送端 102 至一接收端(諸如接收端 104)的連接。不過，在 HPD 線上之較短的脈衝可被用以發出其他中斷的信號。顯然，測試請求可通過輔助管道 108 被提供，例如經由一記憶體寫至一被監視的位置。

為了進一步詳細說明測試請求，發送端 102 可請求來自接收端 104 之額外的資訊以完成測試請求。特別地，發送端 102 可查詢使用輔助管道 108 的接收端 104。更具體來說，發送端 102 可查詢記憶體、暫存器、或其他儲存元件，或者讀取在互連之對應的接收端(諸如接收端 104)處

之規定的位址的記憶體位置。發送端 102 可經由通過輔助管道 108 提供適合的請求而讀取及寫入在接收端 104 的記憶體位置。這些請求可由控制器 130 處理。當然，請求不需經由讀或寫記憶體，但可在讀/寫暫存器、處理器對處理器的通信、積體電路對積體電路的通信或用其他方式時被執行。

為了區別對測試信號的請求之中斷形成部分跟其他中斷(或是熱插入裝置的偵測)及與請求有關的參數，發送端 102 可特定地讀取在接收端 104 處之已知位址的記憶體位置。

在接收端 104 處之一互補的接收界面 114 被繪示於圖 3。如圖所示，接收界面 114 包括至少一通道解碼器 220a、220b... (個別地，且整體來說係解碼器 220)。各通道解碼器 220 將由一互補的通道編碼器 120(圖 2)編碼的一串列串流解碼。通道解碼器 220 的輸出將從鏈路 110 上的串流形成管道 100 解碼的資料饋送給將主要管道及次要管道分開的(解)多工器 222 及 224。在接收界面 114 的下游，主要資料(通常係視訊資料)及次要資料可進一步被處理並呈現在顯示器等之上。

發送端 104 的接收界面 114 更包括控制器 230。如同傳送界面 112 的控制器 130，控制器 230 控制通道解碼器 220 的整體操作，且可進一步與輔助管道編碼器/解碼器 238 的形式之輔助管道界面通信，以在發送端 102 及接收端 104 間交換控制信號及輔助資料。

控制器 230 可像控制器 130 一樣被形成，以做為在由儲存於記憶體 234 中的軟體之軟體控制下的通用可編程處理器 232、一通用可編程控制器、一 ASIC、或任何其他適用於前述用途之適合的電子方塊，如同熟知此技藝者所瞭解的。在此背景下，軟體可再次沒有限制地包括可由處理器 232、韌體、或任何其結合者讀取的格式之電腦軟體，且可從適合的電腦可讀媒體被載入至電腦可讀記憶體中。

更具體來說，經由提供特定的測試請求至發送端 102，在接收端 104 的處理器 232，在軟體控制之下可開始在發送端 102 的測試。如上所述，舉例而言，一請求可包括由處理器 232 通過中斷線 106 提供的一中斷請求信號。一請求可更包括測試參數，具體指定請求的中斷及測試的性質。這些參數在下面被說明。

在描述的實施例中，測試參數被處理器儲存在記憶體 234 內，且通過輔助管道 108 被處理器 132 查詢。當然，測試參數可用熟知此技藝者瞭解的一些方式被交換。

為此，圖 4A-4D 係繪示在接收端 104 的記憶體 234 內之被保留的位址配置的表格，用以執行在發送端 102 的測試。在描述的實施例中，被保留的位址係位於位址位置 00201h 及 00218h 至 00261h。當然，被選擇的位址係任意的。任何適合的位址可被使用，假如它們可被寫入/讀取，否則即是未在使用中。

重要地，位置 00201h 的位元 1 可被用以辨識對發送端 102 的測試請求，同時位置 00218h 至 00261h 可被用以儲

存測試請求參數及測試響應值(若有的話)。

更具體來說，圖 5 繪示實例的軟體方塊 S500，當被發送端 102 執行時，在控制器 130 的控制之下，在從像接收端 104 的一接收端接收一中斷信號之後立即提供被用於相容性測試的測試信號。將由參考接收端執行的相容性測試自動化的互補方塊被繪示於圖 6 及 7。

對於每個測試，經由在發送端 102 設定位置 00201h 之適當的位元，接收端 104 辨識測試為一測試，以在方塊 S602 中辨識一接著發生的中斷請求為一測試請求(圖 6)，在方塊 S604 中載入在記憶體 234 中被查詢的測試參數，及在方塊 S606 中產生對應於測試信號的一請求之一中斷請求。

在發送端 102 處，在方塊 S502 中(圖 5)，例如經由中斷線 106，發送端 102 接收中斷請求。在方塊 S504 中，發送端 102 決定中斷請求是否對應於一測試請求。這可由查詢接收端 104 完成，舉例而言，以評估是否位置 00201h 的位元 1 辨識中斷為一測試請求。若否，如同在方塊 S506 中決定，中斷信號係由未在此具體說明的其他方式被處理。

若中斷請求對應於一測試請求，發送端 102 進一步查詢接收端 104 以獲得另外的測試參數，以更充分地辨識測試請求。例如，在接收端 104 的記憶體 234 中之位置 00218h 及 00234h 間之被選擇的位置可通過管道 108 在發送端 102 處被讀取以決定測試的類型及關聯的參數。為了減少穿過管道 108 讀取的記憶體，位置 00218h 至 00261h 的位置可被讀取/查詢為在方塊 S508 中的一方塊，或是與方塊 S504

中的位置 00201h 在一起。

特別，中斷請求線 106 可在執行測試的期間(例如，下面詳述的鏈路訓練)被重複主張，以決定在提供測試信號時發送端 102 如何對熱插入偵測信號做出反應。在中斷請求線 106 上的信號，或是可能不中斷一進行的測試之性能。

其次，在方塊 S510 中，控制器 130 可辨識請求的測試信號。舉例而言，測試信號可使用測試請求，包括從接收端 104 查詢之關聯的參數，而被辨識。在描述的實施例中，接收端 104 可請求測試以執行鏈路訓練；以提供一視訊測試信號；或是以確保其他的裝置間通信被適當地執行。當然，其他類型的測試可被接收端 104 請求及被發送端 102 辨識及回應。

可被測試的裝置間通信的一種形式係發送端 102 適當地讀取可被儲存在接收端 104 的裝置辨識資料的能力。裝置間通信的自動化測試的一個例子被詳述於圖 5 中。舉例而言，裝置辨識資料可被儲存在記憶體 234 中，相容於延伸性顯示辨識資料(EDID)規格。如此，若測試請求辨識一請求以測試裝置間通信(當 00218h 的位元 2 = 1 時，通常被稱為在方塊 S604 中之在接收端 104 讀取-特定的 EDID)，發送端 102 執行資訊及接收端 104 的讀取，並且提供一測試信號，其包括通過輔助管道 108 從讀取得到的資料。具體而言，在方塊 S512 中，發送端 102 可用一規定的方式讀取辨識資訊。裝置資訊可為 EDID 資訊，辨識諸如接收端 104 的性能及型號等，且在方塊 S512 中也在發送端 102 處

被接收。

一旦被接收，讀取辨識資訊或是其度量可被計算及/或儲存。度量可為一核對總值(checksum)，其為使用一已知的 CRC 多項式之 CRC、雜湊函數或類似者的形式，或是讀取裝置辨識資訊的任何其他適合的度量。讀取辨識資訊或度量可使用方塊 S514 中的輔助管道 108 在發送端 102 的記憶體內被寫入及/或被寫至在接收端 104 的記憶體。在方塊 S608(圖 6)中，例如在圖 7 中描述的方塊 S706 中，辨識資訊或度量可被接收端 104 檢驗。

同樣地，在任何的核對總值或類似者之寫入至接收端 104 被完成之後，發送端 102 可在方塊 S516 中任意地產生一測試視訊信號。為了確定測試信號已經或正被提供，在步驟 S517 中，發送端 102 可進一步發出確認的信號給接收端 104。確認信號可為使用輔助管道 108 被發送端 102 寫入至在接收端 104 之一適合的位置的測試已備妥確認信號(ACK)的形式。接收端 104 可確定視訊信號在確認於方塊 S607 出現之前未出現，且度量已被正確地在方塊 S608 的方塊 S704 中被寫入。如同將被瞭解者，說明的詳盡的確認可被暗示的確認信號取代—例如，測試視訊信號的提供可包含度量的寫入。無論如何，若提供的度量不正確，或者如同在 S706 或 S704 中決定的一樣，視訊太早出現，測試可被指明或以信號標示為失敗。

包括測試圖案的一測試信號之一請求的處理被詳述於圖 5。例如，若測試請求辨識一測試圖案的請求(例如，經

由集結位址 00218h 的位元 1 = 1 而在方塊 S604 中於接收端 104 被指定)，在步驟 S518 中，經由從在接收端 104 處的記憶體 234 載入適合的測試圖案並且通過鏈路 110 將這些提供至發送端 102，如同在 S510 中被決定的一樣，像在位址 00221h 至 00233h 中於方塊 S604 被進一步指定的一樣的測試圖案可被辨識及產生。如同更具體地詳述於圖 3 中一樣，實例的測試圖案參數可包括期望的測試圖案類型（例如，由 VESA 指定的色條、由 CEA 指定的黑白垂直線或彩色方塊）；測試圖案水平及垂直尺寸；主動圖案的起始，水平及垂直同步寬度；及主動圖案的水平和垂直尺寸。同時，每像素之位元數目、每色彩分量的位元、及色彩格式（例如，RGB、YCbCr 等）可被指定。

根據要求，測試圖案或模板因之可被儲存在發送端 102 的記憶體 134 中，或是在另一記憶體中（未顯示）且經由在管道 100 上的視訊資料運載管道被提供。可選擇地，測試圖案可被提供或者由處理器 132 或是另一處理器、積體電路（未顯示）、或以其他方式產生，如同熟知此技藝者所瞭解的一樣。測試圖案在方塊 S520 中被發送端 102 提供至接收端 104。此外，再次經由在步驟 S521 中將確認提供至接收端 104，測試圖案被提供的指標可被發送端 102 提供。再次，經由使用輔助管道 108 的發送端 102，確認可為不言明的或是以被寫至在接收端 104 之適合的位置（例如 00260h 的位元 0）的測試已備妥確認信號（ACK）的形式。

一旦測試信號被或已被提供的確認在步驟 S607 中於

接收端 104 被識別，提供的測試圖案可被手動地評價。或者，經由將測試圖案的屬性與在接收端 104 的已知屬性比較，適當的接收可用其他方式生效。舉例而言，接收端 104 可將接收到的測試圖案與一儲存的圖案比較；執行接收到的測試圖案的一核對總值；或者用其他的方式執行對期望的測試圖案結果之一可靠的比較。若接收到的視訊測試圖案不與期望者(如同由接收端 104 估定的一樣)比較或是手動地比較，測試可被標明為失敗。

若測試請求辨識鏈路訓練的請求(例如，經由設定位址 00218h 的位元 0 = 1 而在方塊 S604 中於接收端 104 被辨識)，像在方塊 S510 中被估定的一樣，鏈路訓練係如圖 5 中詳述者一樣被執行。舉例而言，鏈路訓練更具體地詳述於 DisplayPort 第 1.0 版說明書中。鏈路訓練被用以建立及同步化在鏈路 110 上之一或多個串列串流的傳輸，使得它們可在接收界面 114 被通道解碼器 220 適當地接收及解碼。在測試期間被訓練之要求的鏈路的參數(例如，通道/串列串流的數目及速率)，及鏈路訓練測試圖案可被接收端 104 指定為測試請求的一部分。再次，這些測試參數可在接收端 104 被指定。具體來說，在方塊 S604 中的接收端 104 可集結在被用以分別以要求的鏈路寬度(串流數目)及鏈路速率維持 TEST_LANE_COUNT(00220h)、TEST_LINK_RATE(0219h)、TEST_PATTERN(0221h)的記憶體 234 中的位置。發送端 102 讀取在方塊 S522 中的鏈路訓練參數，並且在方塊 S526 中以請求的鏈路寬度及鏈路速率開

始鏈路訓練。再次，使用輔助管道 108，經由例如將一測試已備妥確認信號(ACK)寫至在接收端 104 之一適合的位置(例如，00260h 的位元 0)，以鏈路訓練測試圖案的形式提供測試信號可被方塊 S524 中的發送端 203 確認。再次，在步驟 S607 中，測試信號的存在可在接收端 104 被識別。選擇地，在此種參數改變存在時，為了確保發送端 102 可適當地訓練及建立鏈路，接收端 104 可改變鏈路訓練參數，諸如均等化、驅動電流、預加強、及通常可被改變的其他訓練參數。經由檢驗發送端 102 具有用信號通知的鏈路訓練，在方塊 S608 中，鏈路的適當訓練可在規定的間隔後被檢驗。舉例而言，這可經由發送端 102 將訓練的鏈路圖案寫至在接收端 104 之一被保留的記憶體位置(例如，像在 DisplayPort 說明書中指定的一樣，對於傳統的鏈路訓練-TRAINING_PATTERN_SET，為此目的被保留的一位置)而被執行。

測試信號(例如，測試圖案)可被提供一次，或者對於一規定的間隔，是否該間隔係以幀或秒或類似者被測量，或者其可被提供直到新的測試信號之隨後的請求被接收為止。

簡言之，在接收端 104 的軟體可連續自動地執行各種測試，可能所有需要確保與規程相容者，以確保發送端 102 適當地工作。例如，在接收端 104 的軟體可在所有支援的視訊模式中請求測試圖案；執行種種的鏈路訓練測試—包括在支援的速度之所有可用的鏈路的測試訓練，在聲稱的

HPD 線存在時的鏈路訓練；在小於最大速率的鏈路訓練；在符號損失(symbol loss)存在時的鏈路訓練；及類似者。處理器 232 的軟體控制操作或是主處理器的其他軟體控制操作可導致方塊 S602 且對於各種測試及測試參數向前地被重複以確保發送端 102 的相容性。

在一替代的實施例中，描述於圖 8 中，一參考發送端 102' 係經由鏈路 110' 與接收端 104' 互連。鏈路 110' 係與鏈路 110 相同。發送端 102' 及接收端 104' 實質上與發送端 102 及接收端 104 相同。不過，在此實施例中，參考發送端 102' 可經由對測試信號提供適合的請求開始在接收端 104' 的測試。如此，接收端 104' 可為傳統的視訊接收端，諸如一顯示面板、視訊螢幕、視訊處理器、電腦圖形介面卡、或類似者，以本發明之實施例為例的方式修改。

形成發送端 102' 及接收端 104' 的組件通常跟它們與發送端 102 及接收端 104 對應者相同，因此不再詳細說明。不過，因為被用以控制它們的操作之軟體或韌體，發送端 102' 及接收端 104' 可不同於發送端 102 及接收端 104。為了簡化說明，在發送端 102' 及接收端 104' 中對應於發送端 102 及接收端 104 者的組件被標示對應的數字及撇號(')。

具體而言，在接收端 104' 的記憶體 234' 中的軟體可使得接收端 104' 回應於由發送端 102' 提供的測試信號，以使得發送端 102' 可檢驗在發送端 102' 的測試信號

之適當的接收及/或處理。同樣地，發送端 102' 可提供此種回應的請求，並且評估在接收端 104' 之接收到的測試信號。因此，發送端 102' 可被視為一參考發送端且可為例如被使用於像接收端 104' 的視訊接收端之自動化相容性測試中的測試裝置。

更具體來說，在軟體控制下的接收端 104' 的處理器 232' 對於測試請求監控其記憶體 234'，需要接收端 104' 回應於特定的已知測試信號。在此背景下的一測試請求採用通過管道 108' 由發送端 102' 寫至記憶體 234' 的形式。相同於如上述通過輔助管道 108 由發送端 102 將在接收端 104 的位址寫入記憶體，此一記憶體寫入可再次經由通過輔助管道 108' 寫入命令被完成。

更具體來說，經由寫入至在接收端 104' 之一被監控的記憶體位置，在軟體控制下的發送端 102' 之處理器 132' 可開始在接收端 104' 的測試。一旦測試完成，發送端 102' 可進一步讀取在接收端 104' 之額外的記憶體位置的內容以檢驗測試之成功的完成。

為這目的，圖 9 係繪示在接收端 104' 的記憶體 234' 內之被保留的記憶體位址配置的表格，用以執行在接收端 104' 的測試。在描述的實施例中，被保留的位址係在位址位置 00270h 及 00240h 至 00246h。被選擇的位址當然再度是任意的。任何適合的位址可被使用，假定它們可被寫入及/或讀取，否則即是未在使用中。

重要地，位置 00270h 的位元 0 可被發送端 102' 使用

以提供一測試請求至接收端 104'，同時位置 00218h 至 00261h 可被接收端 104' 使用以儲存測試回應值(若有的話)。從而，位置 00270h 的位元 0 係做為在接收端 104' 的一測試請求旗標。

圖 10 係以本發明之實施例為例繪示在執行一測試時由發送端 102' 執行的例示方塊。由接收端 104' 執行的互補方塊被繪示於圖 11 中。

具體而言，如方塊 S1002 中繪示者，經由例如在接收端 104' 設定一記憶體位置，在軟體控制下的發送端 102' 可經由提供一測試請求而開始一自動化測試。具體來說，接收端 104' 的記憶體位置 00270h 的位元 0 可使用輔助管道 108' 被發送端 102' 設定。

通常，在提供測試請求之前，被提供至接收端 104' 的一已知的測試圖案已在發送端 102' 被選擇。同樣地，顯而易見，被檢驗的測試圖案的度量應在發送端 102' 被計算。測試圖案可如上所述，且其參數可在發送端 102' 由軟體選擇。

接收端 104' 可監控其記憶體以決定是否測試請求已被提供。在方塊 S1102 中於接收端 104' 偵測一指定的測試旗標(例如，00270h 的位元 0)時，接收端 104' 期望在方塊 S1104 中接收一測試圖案。通常，經由鏈路 110' 接收的視訊之下一被接收的幀將被視為測試圖案。

在方塊 S1104 中接收測試圖案之後，處理器 232' 可在方塊 S1106 中計算測試圖案的一或多個度量。例如，處

理器 232' 可使用傳統的 CRC 多項式計算測試圖案的 CRC，及/或其部分的多重 CRCs。更具體來說，接收端 104' 可計算測試圖案的各彩色平面(亦即，RGB 平面)的 CRC，跟接收到的一樣。如同詳述於圖 9，在方塊 S1108 中，計算的度量可被儲存在接收端 104' (例如，儲存於位置 00240h 至 00245h)。選擇地，以度量被計算的各個幀，一計數器也可在方塊 S1008 中被更新(例如，被儲存在位置 00246h)。方塊 S1102 及後續可被執行一次，或是被重複至測試旗標不再被指定為止。

回到發送端 102'，在接收端 104' 被計算的度量也可被計算。通常，這在測試圖案被提供時，或是在方塊 S1002 或在任何其他適合的時間被完成。測試圖案可在方塊 S1004 中被提供。在圖案已對一或多幀被提供之後，發送端 102' 可查詢接收端 104' 以決定在方塊 S1006 中由接收端 104' 計算的度量的值。通過輔助管道 108'，這可再次經由在接收端 104' 由記憶體的發送端 102' 讀取記憶體而被執行。如上所述，接收端 104' 依次提供被儲存在請求的位置(例如，00240h—00246h)的值。這也可在發送端 102' 於方塊 S1006 中被接收到。

在接收度量之後，發送端 102' 可將接收到的值與先前在方塊 S1008 中計算者比較。若正確，則在接收端 104' 的測試通過且一適當的指標可在方塊 S1010 中於發送端 102' 被儲存或以其他方式發出信號。相對地，若預先計算的度量不符合提供的度量，測試在方塊 S1012 可為失敗。

測試可經由對不同的測試圖案執行方塊 S1002 及後續者，根據要求，對多重測試圖案被重複。

決定各測試之後，可回應於提供在方塊 S1006 中接收之請求的測試度量由接收端 104' 或是明確地在接收此測試信號由發送端 102'，切換在接收端 104' 的測試請求旗標(例如，記憶體位置 00270h)。

以此方式，接收端 104' 的操作可由一適合的參考發送端自動地測試。再次，各種支援的視訊模式可經由通過由參考發送端 102' 提供的許多測試圖案重複測試而被測試。

現在將瞭解，雖然發送端 102/102' 及接收端 104/104' 已參考 DisplayPort 相容的裝置被具體說明，本發明的實施例可輕易地以其他數位視訊鏈路及協定被使用。例如，自動化測試可被使用於高解析多媒體影音介面(“HDMI”)相容的鏈路及裝置或類似者。

或者，視訊鏈路可被光學或無線地提供。埠可為邏輯或實體的。

同樣地，當數個具體的測試在上面被說明時，發送端 102 及/或接收端 104' 可被修改以輕易地辨識各種其他請求的測試—包括針對測試輔助管道 108、音訊資料、次要資料、及類似者的測試。

當然，上述實施例僅係用於說明而非限制。實行本發明之說明的實施例容許多種形式的修改、部件的排列、操作的細節及順序。更確切地說，本發明意指在其範疇內包

括所有此種修改，如同由申請專利範圍所定義者。

【圖式簡單說明】

圖 1 係以本發明之實施例為例由運載至少一串列串流的一鏈路互連的視訊發送端及視訊接收端的方塊圖；

圖 2 係可使用於圖 1 的發送端中之傳送界面的簡化示意圖；

圖 3 係可使用於圖 1 的接收端中之接收界面的簡化示意圖；

圖 4A-4D 係繪示被儲存在圖 1 的接收端之參數資料的格式及有效值的表格；

圖 5 係繪示在圖 1 的發送端執行的方塊之流程圖；

圖 6 及 7 係繪示在圖 1 的接收端執行的方塊之流程圖；

圖 8 係以本發明之額外實施例為例由運載至少一串列串流的一鏈路互連的視訊發送端及視訊接收端的方塊圖；

圖 9 係繪示被儲存在圖 8 的接收端之測試資料的格式及有效值的表格；及

圖 10 及 11 係繪示在圖 8 的發送端及接收端執行的方塊之流程圖。

【主要元件符號說明】

100：主要前向傳輸管道；

102、102'：視訊發送端；

104、104'：視訊接收端；

- 106：中斷請求線；
- 108、108'：雙向輔助管道；
- 110、110'：鏈路；
- 112：傳送界面；
- 114：接收界面；
- 120、220：通道編碼器；
- 122、124、222、224：多工器；
- 130、230：控制器；
- 132、132'、232、232'：處理器；
- 134、234、234'：記憶體；
- 138：輔助管道編碼器/解碼器；
- 203：發送端。

102年12月02日 修正 劃線 頁(本)

十、申請專利範圍：

1. 一種經由從視訊發送端至視訊接收端的視訊鏈路提供測試信號的方法，該視訊鏈路係從在視訊發送端上的一埠延伸，該方法包括：

在該埠之該視訊鏈路上從該視訊接收端接收一請求以提供該測試信號，其中，該請求包括通過一中斷信號線由該視訊接收端產生的一中斷信號；

根據該請求辨識一被請求的測試信號；及

通過該視訊鏈路從該視訊發送端提供該被請求的測試信號至該視訊接收端。

2. 如申請專利範圍第 1 項的方法，其中，該視訊鏈路經由至少一串流從該視訊發送端提供一視訊信號至該視訊接收端。

3. 如申請專利範圍第 2 項的方法，其中，該視訊鏈路包括一 HDMI 相容性鏈路。

4. 如申請專利範圍第 2 項的方法，其中，該視訊鏈路包括一 DisplayPort 相容性鏈路。

5. 如申請專利範圍第 1 項的方法，其中，該請求包括來自該視訊接收端被運載於熱插入偵測線上的一中斷信號。

6. 如申請專利範圍第 1 項的方法，其中，該測試信號包括由該視訊發送端提供的複數視信號測試信號中之一被選擇者。

7. 如申請專利範圍第 6 項的方法，其中，該複數視信

號測試信號的每一個反映該視訊發送端之一不同的操作模式。

8. 如申請專利範圍第 1 項的方法，其中，該辨識更包括查詢該視訊接收端以在該視訊發送端選擇該測試信號。

9. 如申請專利範圍第 8 項的方法，其中，該查詢更包括讀取從該視訊接收端被提供之該測試信號的測試參數。

10. 如申請專利範圍第 9 項的方法，其中，該裝置測試參數包括一視訊時序參數、一視訊色彩格式、及一視訊測試圖案的至少一個。

11. 如申請專利範圍第 1 項的方法，其中，該測試信號包括鏈路訓練圖案，用於建立從該視訊發送端至該視訊接收端的一鏈路。

12. 如申請專利範圍第 1 項的方法，更包括回應於通過該視訊鏈路從該視訊接收端接收第二及後續的請求而提供第二及後續的測試信號。

13. 如申請專利範圍第 1 項的方法，其中，該視訊接收端包括一相容性測試裝置。

14. 如申請專利範圍第 1 項的方法，其中，該視訊鏈路包括複數串流，其形成一前向管道、用於交換控制資料的一雙向串列管道、及一中斷信號。

15. 如申請專利範圍第 1 項的方法，其中，該測試信號包括從該視訊接收端讀取由該視訊發送端從辨識資訊獲得的一度量。

16. 一種測試視訊接收端的方法，包括：

通過一視訊鏈路從一視訊發送端提供一已知的視訊信號給該視訊接收端；

通過該視訊鏈路查詢該視訊接收端以決定說明至少一部分的該視訊信號的一度量，如同在該視訊接收端處接收及決定者；及

比較該度量及一期望的度量以檢驗在視訊接收端處的該視訊信號之完整性。

17. 如申請專利範圍第 16 項的方法，其中，該度量包括該視訊信號的至少一部分的一核對總值。

18. 如申請專利範圍第 16 項的方法，其中，該度量包括該視訊信號的至少一彩色平面的一核對總值。

19. 如申請專利範圍第 16 項的方法，其中，該核對總值包括該視訊信號的該部分之一循環冗餘檢查碼。

20. 如申請專利範圍第 16 項的方法，其中，該鏈路經由從該視訊發送端至該視訊接收端的至少一數位串流提供該視訊信號。

21. 如申請專利範圍第 20 項的方法，其中，該視訊鏈路係 HDMI 相容。

22. 如申請專利範圍第 20 項的方法，其中，該視訊鏈路係 DisplayPort 相容。

23. 一種測試視訊發送端之操作的方法，包括：

a) 經由一數位鏈路在該視訊發送端從一視訊鏈路接收一請求以進行一測試，該請求包括由該視訊鏈路產生的一中斷信號；

b) 經由一數位鏈路在該視訊發送端請求表示該視訊發送端之操作模式的一序列的視訊信號的產生；

c) 通過從該視訊發送端至一視訊接收端的該鏈路提供各個該視訊信號；及

d) 在該視訊接收端檢驗對來自該視訊發送端的該視訊信號之接收。

24. 如申請專利範圍第 23 項的方法，其中，該視訊鏈路經由至少一串列串流運載該視訊信號。

25. 如申請專利範圍第 23 項的方法，其中，該序列的視訊信號的每一個包括一測試圖案。

26. 一種視訊發送端，包括一傳送界面，用於經由從該視訊發送端的一埠提供的至少一數位串流提供一視訊信號至一視訊接收端，該視訊發送端更包括一處理器以回應於經由一中斷信號線對來自該視訊接收端的該測試信號之請求而經由該埠提供一測試信號，其中，該請求包括由該視訊鏈路產生的一中斷信號。

27. 如申請專利範圍第 26 項的視訊發送端，更包括一管道界面以在該視訊接收端查詢被提供的該測試信號的參數。

28. 一種視訊接收端，包括一接收界面，用於經由從該視訊發送端的一埠提供的至少一數位串流接收來自一視訊發送端的一視訊信號，該視訊接收端更包括一控制器以經由該鏈路提供一測試請求信號，並且回應於該處經由該鏈路接收來自該視訊發送端的包含一中斷信號之一測試信

號以檢驗該視訊發送端的操作。

29. 一種視訊接收端，包括一接收界面，用於經由從該視訊發送端的一埠提供的至少一數位串流接收來自一視訊發送端的一視訊信號，該視訊接收端更包括一控制器，其回應於通過該視訊鏈路從該視訊發送端接收的一測試請求信號，決定經由該鏈路接收之一被接收的測試信號的度量。

30. 如申請專利範圍第 29 項的視訊接收端，更包括一管道界面以經由該鏈路提供該度量至該視訊發送端。

31. 如申請專利範圍第 30 項的視訊接收端，其中，該被接收的測試信號包括一測試圖案，且其中該決定包括計算該測試圖案的至少一部分的一核對總值。

32. 一種經由從視訊發送端至視訊接收端的視訊鏈路提供測試信號的方法，該視訊鏈路係從在視訊發送端上的一埠延伸，該方法包括：

在該埠之該視訊鏈路上從該視訊接收端接收一請求以提供該測試信號；

根據該請求辨識一被請求的測試信號；及

通過該視訊鏈路從該視訊發送端提供該被請求的測試信號至該視訊接收端；

其中，該視訊鏈路包括複數串流，其形成一前向管道、用於交換控制資料的一雙向串列管道、及一中斷信號。

33. 一種經由從視訊發送端至視訊接收端的視訊鏈路提供測試信號的方法，該視訊鏈路係從在視訊發送端上的

一埠延伸，該方法包括：

在該埠之該視訊鏈路上從該視訊接收端接收一請求以提供該測試信號；

根據該請求辨識一被請求的測試信號；及

通過該視訊鏈路從該視訊發送端提供該被請求的測試信號至該視訊接收端；

其中，該測試信號包括從該視訊接收端讀取由該視訊發送端從辨識資訊獲得的一度量。

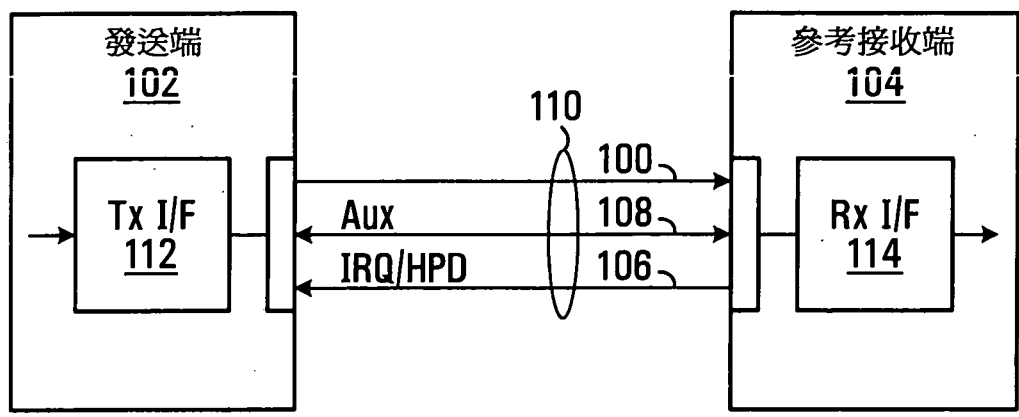


圖 1

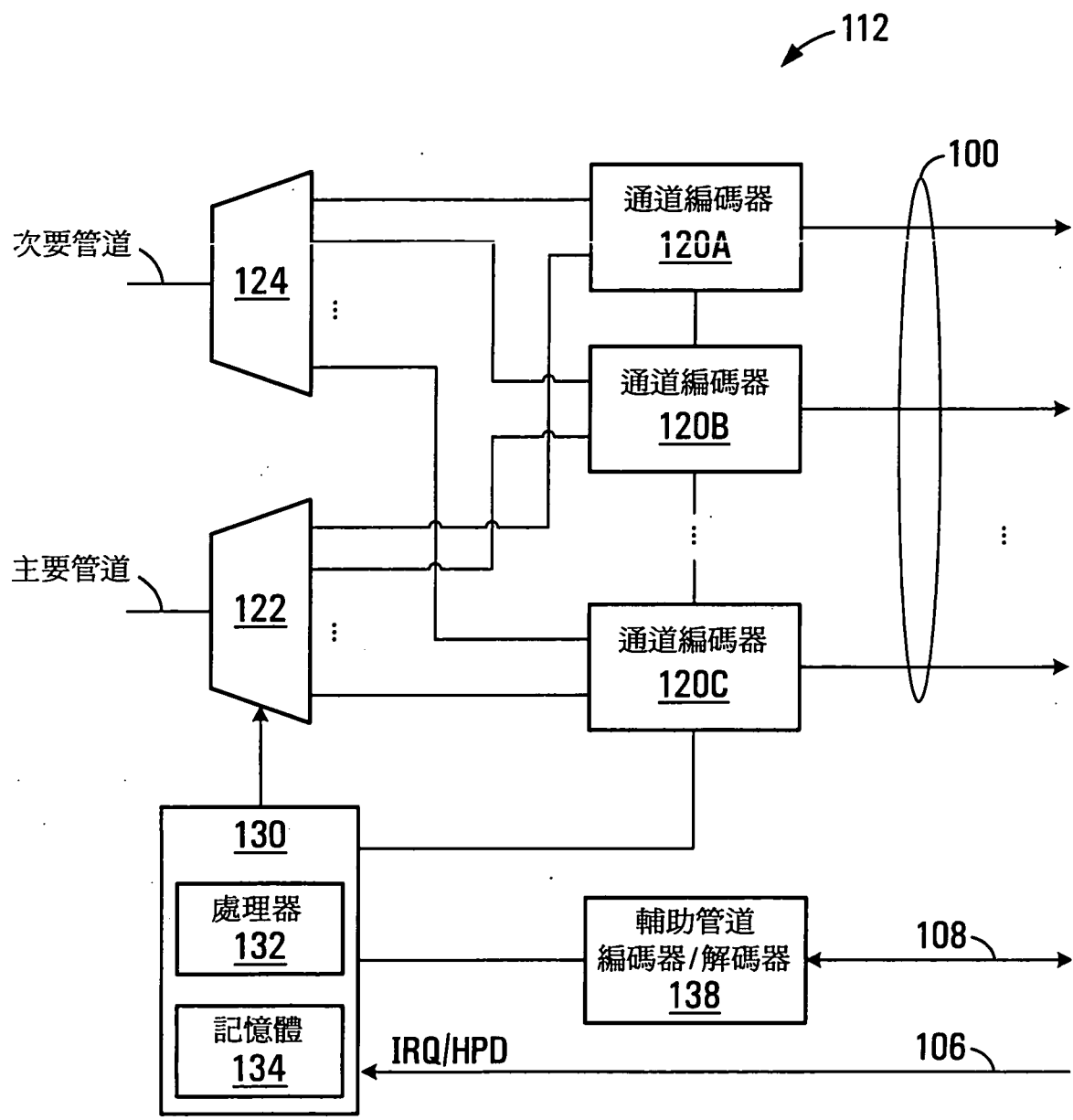


圖2

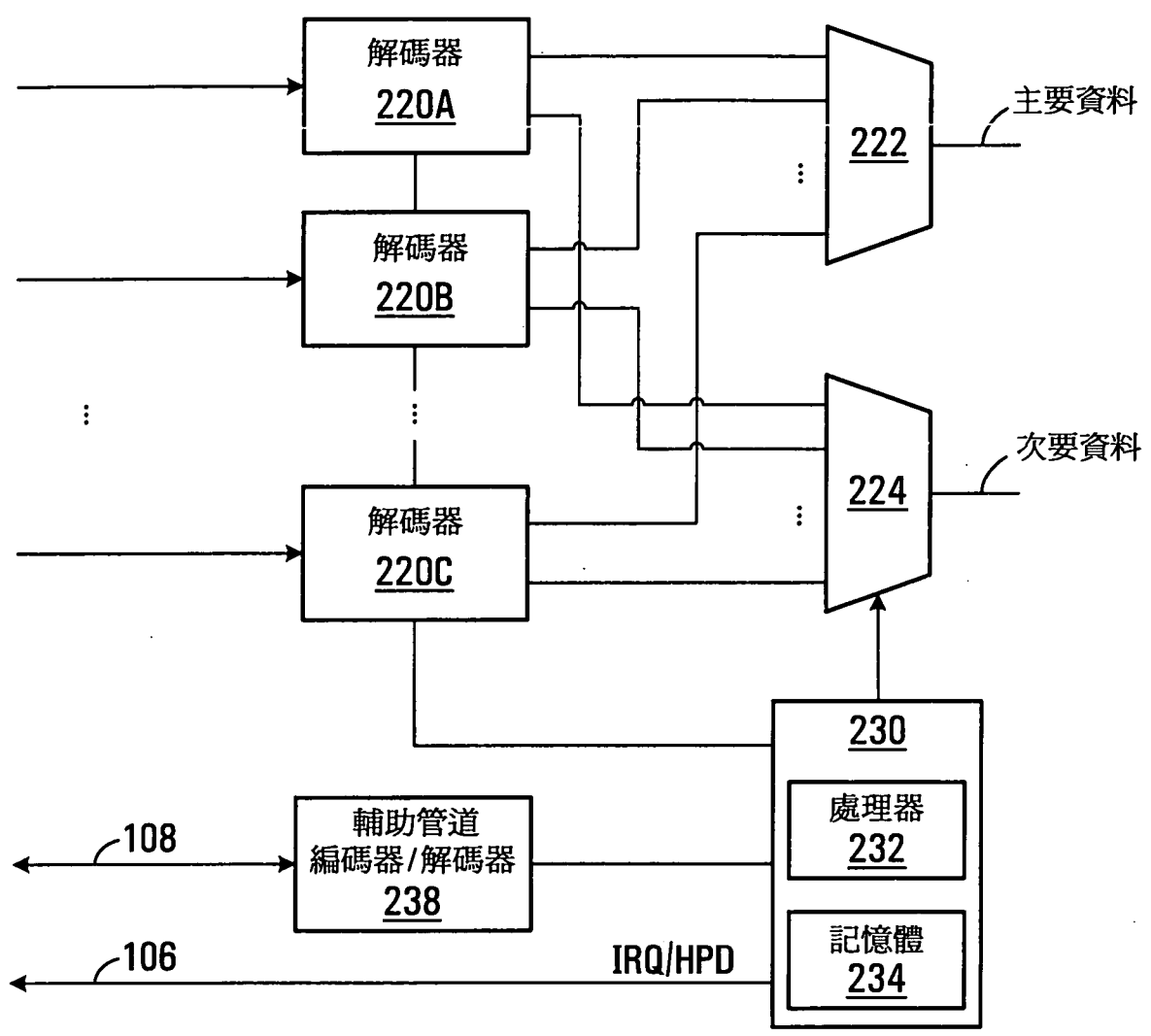


圖3

DisplayPort Address	Definition	Read/Write over AUX Ch.
00201h	<p>DEVICE_SERVICE_IRQ_VECTOR Bit 0=RESERVED for <u>REMOTE_CONTROL_COMMAND_PENDING</u> When this bit is set to 1, Source Device shall read the Device Services Field for <u>REMOTE_CONTROL_COMMAND_PASS_THROUGH</u>.</p> <p>Bit 1=AUTOMATED_TEST_REQUEST When this bit is set to 1, Source Device shall read Addresses 00218h-0027Fh for requested link test.</p> <p>Bit 2=CP_IRQ This bit is used by an optional content protection system.</p> <p>Bits 5:3=RESERVED. Read all 0's</p> <p>Bit 6=SINK_SPECIFIC_IRQ Usage is vendor-specific.</p> <p>Bit 7=RESERVED. Read 0.</p>	Read only
Test Request Field		
00218h	<p>TEST_REQUEST Test requested by the Sink device. All other values reserved.</p> <p>Bit 0=TEST_LINK_TRAINING 0=no link training test requested 1=link training test requested. See <u>TEST_LINK_RATE</u> and <u>TEST_LANE_COUNT</u> for link rate and link width respectively.</p> <p>Bit 1=TEST_PATTERN 0=no test pattern requested 1=test pattern requested</p> <p>Bit 2=TEST_EDID_READ 0=no EDID read test requested 1=EDID read test requested. Checksum of the last EDID block read is written to <u>TEST_EDID_CHECKSUM</u>. Source will also send color square test pattern.</p> <p>Bits 7:3=RESERVED. Read all 0's</p>	Read only

00219h	TEST_LINK_RATE <u>Bits 7:0=TEST_LINK_RATE</u> 06h=1.62Gbps 0Ah=2.7Gbps	Read only
00220h	TEST_LANE_COUNT <u>Bits 4:0=TEST_LANE_COUNT</u> All other values reserved. 1h=one lane 2h=two lanes 4h=four lanes <u>Bits 7:5=RESERVED. Read all 0's</u>	Read only
00221h	TEST_PATTERN <u>Test pattern requested by the Sink device</u> <u>01h=color ramps</u> <u>02h=black and white vertical lines</u> <u>03h=color square</u>	Read only
00222h-00223h	TEST_H_TOTAL Horizontal total of transmitted video stream in pixel count 00222h Bits 7:0=TEST_H_TOTAL Bits15:8 00223h Bits 7:0=TEST_H_TOTAL Bits7:0	Read only
00224h-00225h	TEST_V_TOTAL Vertical total of transmitted video stream in line count 00224h Bits 7:0=TEST_V_TOTAL Bits15:8 00225h Bits 7:0=TEST_V_TOTAL Bits7:0	Read only
00226h-00227h	TEST_H_START Horizontal active start from Hsync start in pixel count 00226h Bits 7:0=TEST_H_START Bits15:8 00227h Bits 7:0=TEST_H_START Bits7:0	Read only
00228h-00229h	TEST_V_START Vertical active start from Vsync start in line count 00228h Bits 7:0=TEST_V_START Bits15:8 00229h Bits 7:0=TEST_V_START Bits7:0	Read only
0022Ah-0022Bh	TEST_HSYNC Hsync width in pixel count 0022A Bit7=TEST_HSYNC_POLARITY 0022A Bits6:0=TEST_HSYNC_WIDTH Bits14:8 0022B Bits7:0=TEST_HSYNC_WIDTH Bits7:0	Read only

圖4B

0022Ch-0022Dh	TEST_VSYNC Vsync width in line count 0022C Bit7=TEST_VSYNC_POLARITY 0022C Bits6:0=TEST_VSYNC_WIDTH Bits14:8 0022D Bits7:0=TEST_VSYNC_WIDTH Bits7:0	Read only
0022Eh-0022Fh	TEST_H_WIDTH Active video width in pixel count 0022Eh Bits7:0=TEST_H_WIDTH Bits15:8 0022Eh Bits7:0=TEST_H_WIDTH Bits7:0 E.g. 0x400=1024 active	Read only
00230h-00231h	TEST_V_HEIGHT Active video height in line count 00230h Bits7:0=TEST_V_HEIGHT Bits15:8 00231h Bits7:0=TEST_V_HEIGHT Bits7:0 E.g. 0x300=768 active	Read only
00232h-00233h	TEST_MISC 0023h Bits7:0 are the same definition as the miscellaneous field in the main stream attribute data. 00232h Bit0=TEST_SYNCHRONOUS_CLOCK 0=Link clock and stream clock asynchronous 1=Link clock and stream clock synchronous 00232h Bits2:1=TEST_COLOR_FORMAT 00=RGB 01=YCbCr422 10=YCbCr444 11=Reserved 00232h Bit3=TEST_DYNAMIC_RANGE 0=VESA range (from 0 to the maximum) 1=CEA range (as defined in CEA/EIA-861C Section 5) 00232h Bit4=TEST_YCBCR_COEFFICIENTS 0=ITU601 1=ITU709 00232h Bits7:5=TEST_BIT_DEPTH Bit depth per color/component 000=6 bits 001=8 bits 010=10 bits 011=12 bits 100=16 bits 101, 110, 111=Reserved	Read only

圖 4C

	<p><u>00233h Bit0=TEST_REFRESH_DENOMINATOR</u> 0=1 1=1.001</p> <p><u>00233h Bit1=TEST_INTERLACED</u> 0=non-interlaced 1=interlaced</p> <p><u>00233h Bits7:2=RESERVED. Read all 0's</u></p>	
00234h	<p><u>TEST_REFRESH_RATE_NUMERATOR</u> Indicates the refresh rate requested by the Sink device E.g. 60=60Hz numerator</p> <p>Refresh rate=TEST_REFRESH_RATE_NUMERATOR/ TEST_REFRESH_RATE_DENOMINATOR</p>	Read only
00235h-0025Fh	RESERVED for test automation extensions	Read all 0's
00260h	<p><u>TEST_RESPONSE</u></p> <p>Bit 0=TEST_ACK 0=writing zero has no effect on TEST_REQ state 1=positive acknowledgement of TEST_REQ. Clears TEST_REQ interrupt flag and indicates to sink that source has started requested test mode.</p> <p>Bit 1=TEST_NAK 0=writing zero has no effect on TEST_REQ state 1=negative acknowledgement of TEST_REQ. Clears TEST_REQ interrupt flag and indicates to sink that source will not start requested test mode.</p> <p>Bit 2=TEST_EDID_CHECKSUM_WRITE 0=no write to TEST_EDID_CHECKSUM 1=EDID checksum has been written to TEST_EDID_CHECKSUM</p> <p>Bits 7:3=RESERVED. Read all 0's</p>	Write
00261h	<p><u>TEST_EDID_CHECKSUM</u> In the TEST_EDID mode, the checksum of the last EDID block that was read is written here.</p>	Write

圖4D

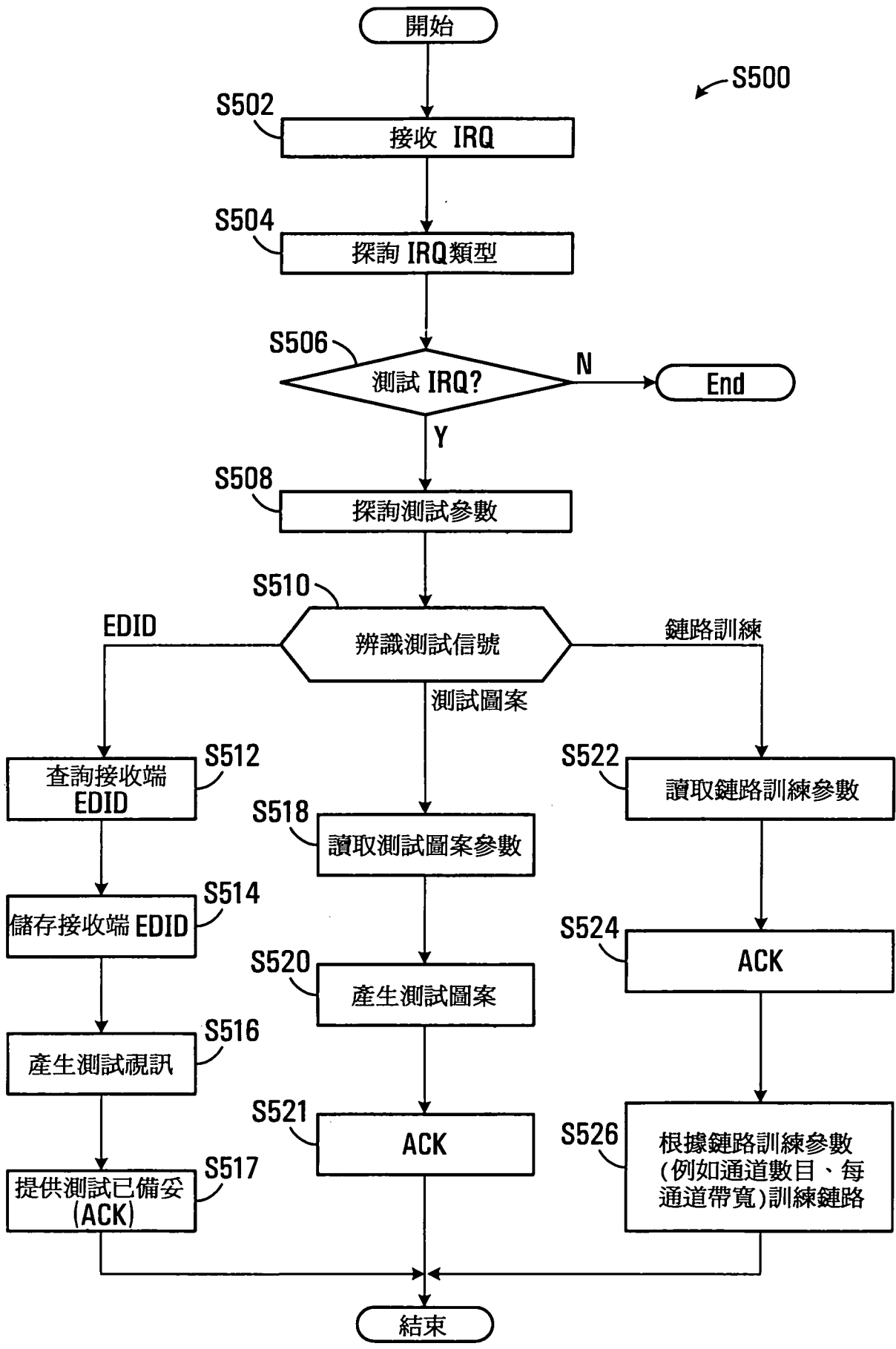


圖 5

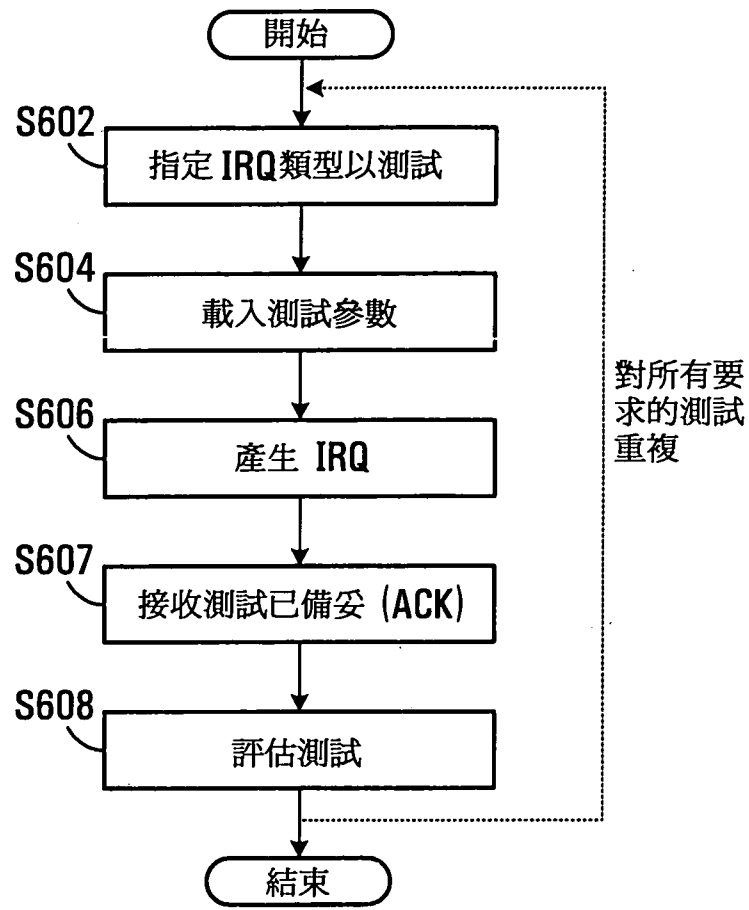


圖6

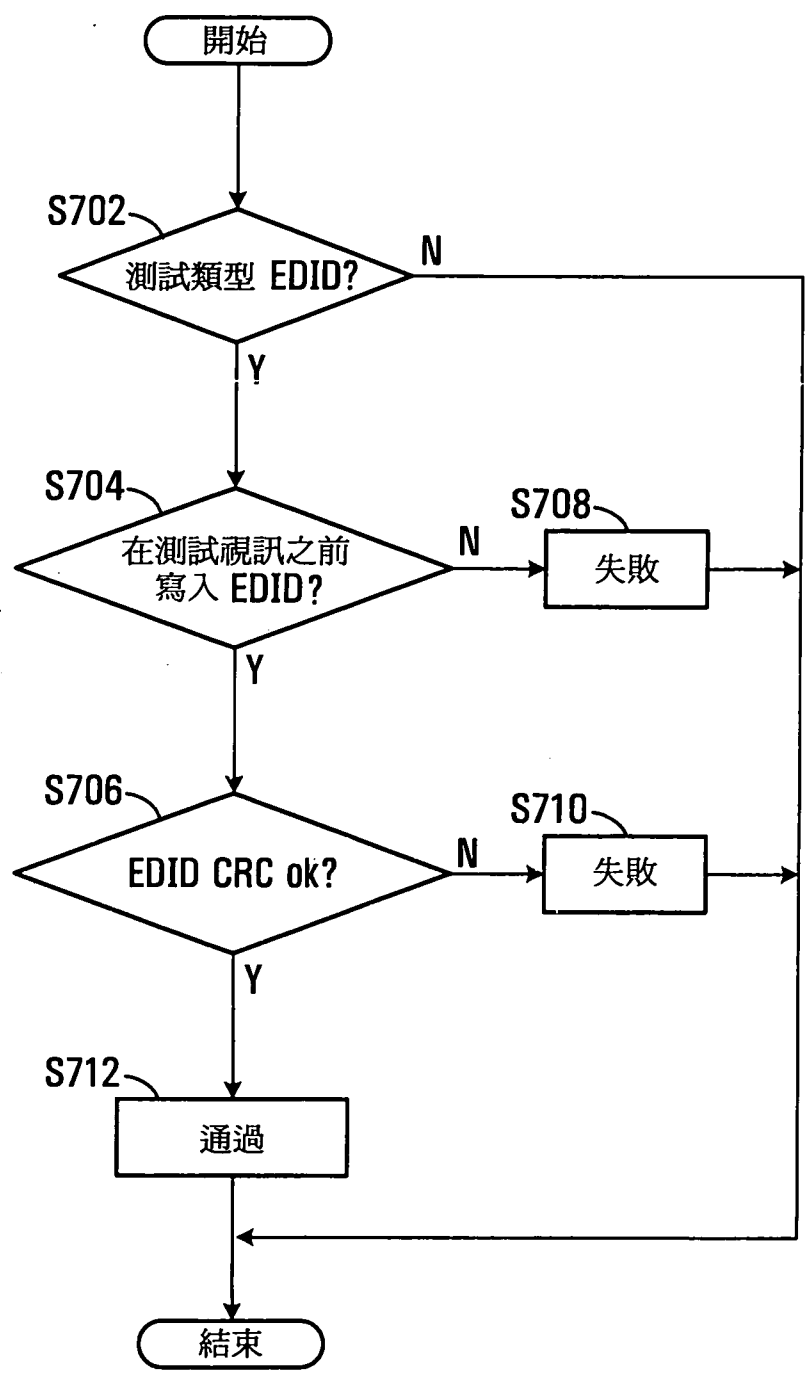


圖7

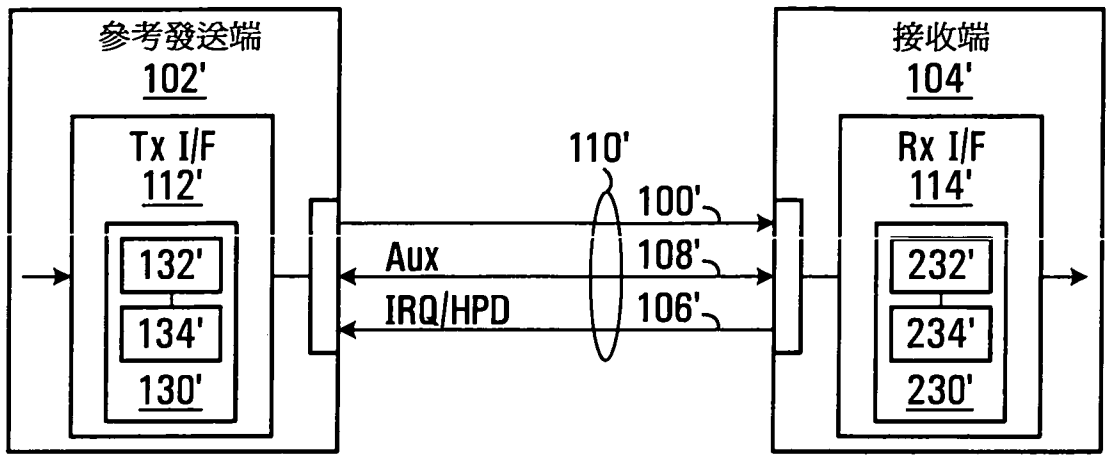


圖8

DisplayPort Address	Definition	Read/Write over AUX Ch.
Test Request Field - Sink		
00240h-00241h	TEST_CRC_R_Cr Stores the 16 bit CRC value of the R or Cr component. 00240h bits 7:0=CRC value bits 7:0 00241h bits 7:0=CRC value bits 15:8	Read only
00242h-00243h	TEST_CRC_G_Y Stores the 16 bit CRC value of the G or Y component. 00242h bits 7:0=CRC value bits 7:0 00243h bits 7:0=CRC value bits 15:8	Read only
00244h-00245h	TEST_CRC_B_Cb Stores the 16 bit CRC value of the B or Cb component. 00244h bits 7:0=CRC value bits 7:0 00245h bits 7:0=CRC value bits 15:8	Read only
00246h	TEST_SINK_MISC Bits 3:0=TEST_CRC_COUNT 4 bit wrap counter which increments each time the TEST_CRC_x_x are updated. Reset to 0 when TEST_SINK bit 0=0. Bit 5=TEST_CRC_SUPPORTED 0=CRC not supported by Sink Device 1=CRC supported by Sink Device Bits 7:6=Reserved	Read only
00270h	TEST_SINK Bit 0=TEST_SINK_START 0=Stop calculating CRC on next frame 1=Start calculating CRC on next frame Bits7:1=RESERVED. Read all 0's Note: The CRC calculation is done on the entire frame. A 16 bit CRC is generated per color component based on the following polynomial: $f(x)=x^{16}+x^{15}+x^2+1$. The CRC calculation is only done on active pixels. The MSB is shifted in first. For any color format that is less than 16 bits per component, zero-pad the LSB. The following is an example of the CRC-16 generation.	Write/Read

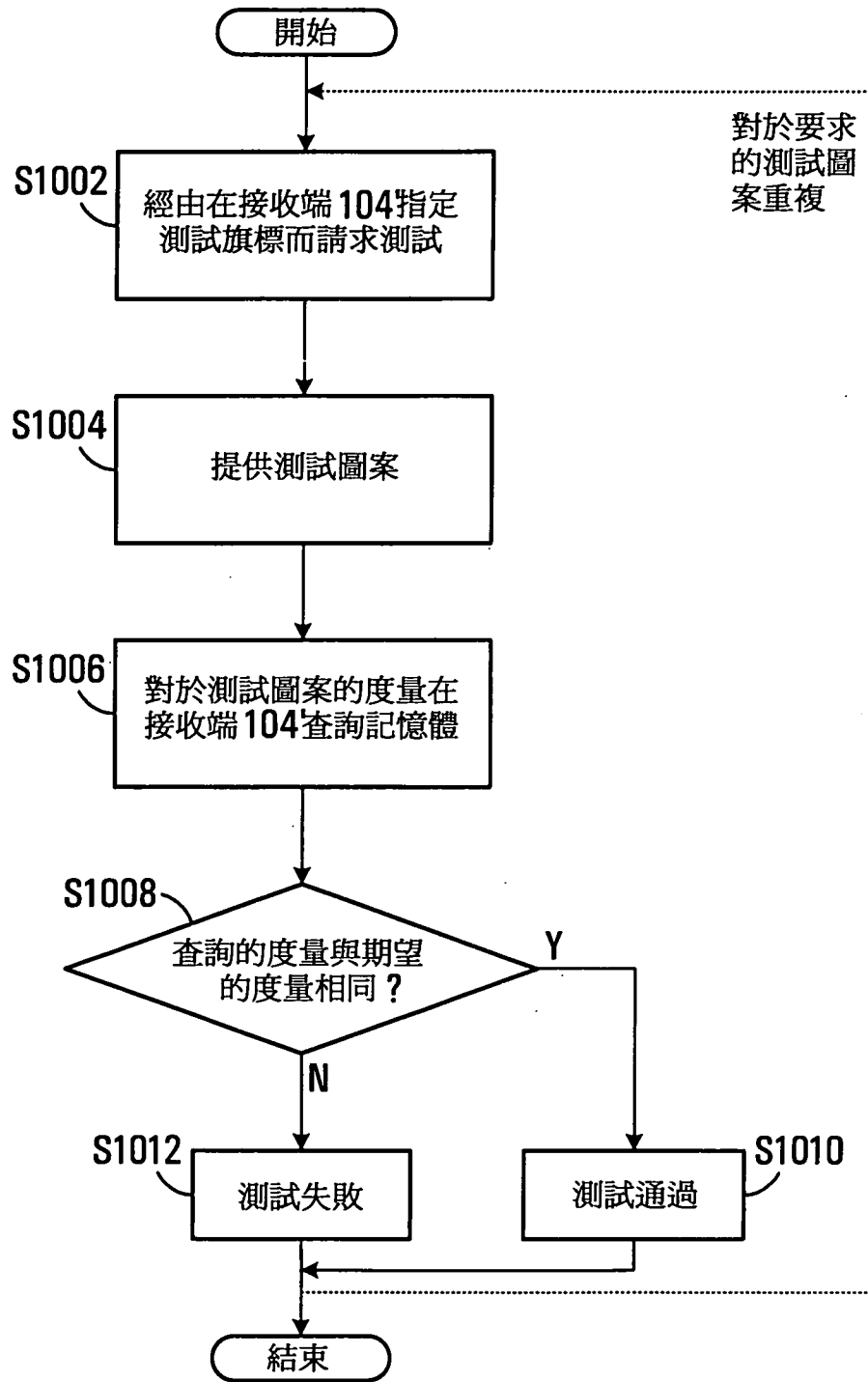


圖 10

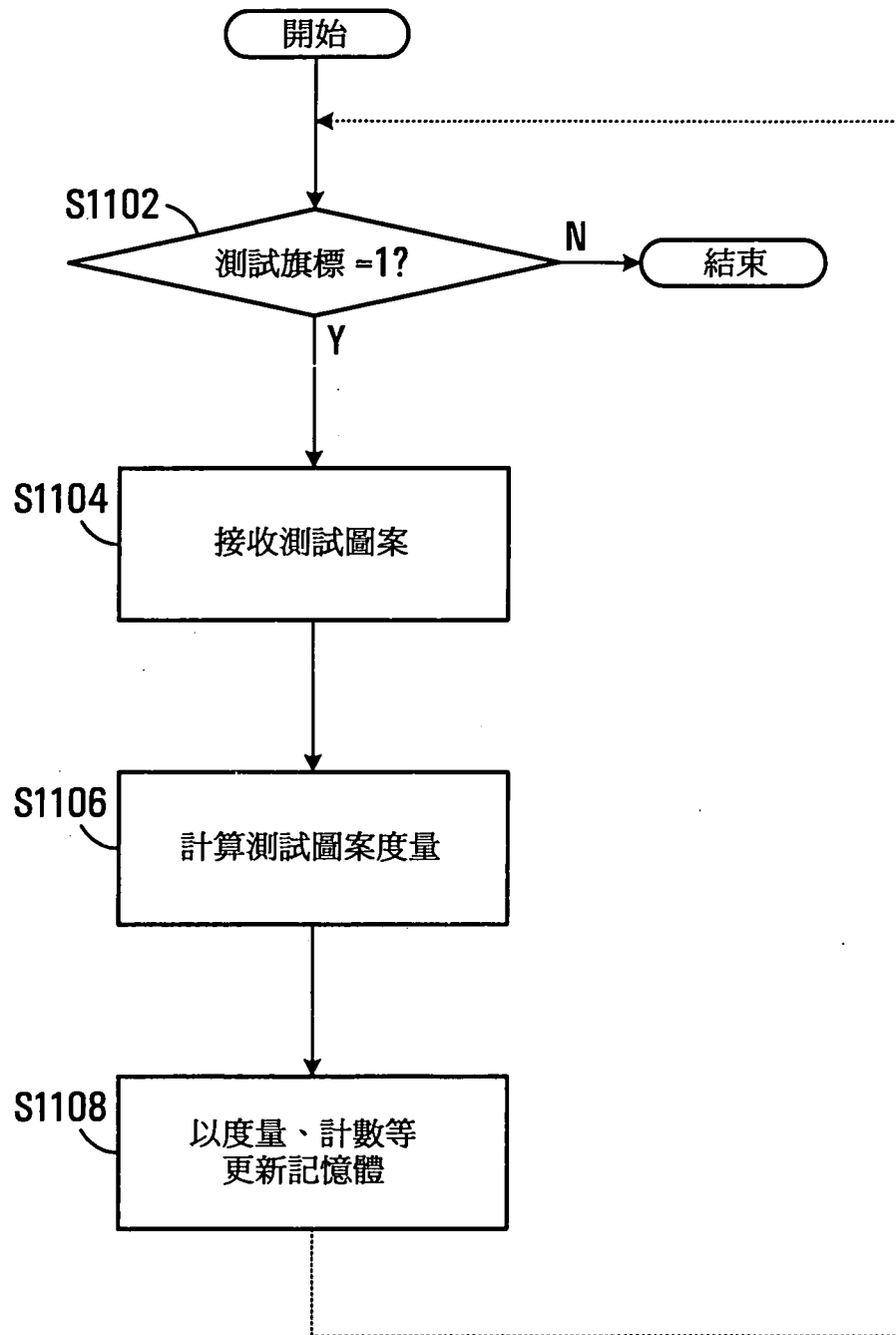


圖 11