

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5589018号
(P5589018)

(45) 発行日 平成26年9月10日(2014.9.10)

(24) 登録日 平成26年8月1日(2014.8.1)

(51) Int. Cl.	F I
GO2F 1/1368 (2006.01)	GO2F 1/1368
GO2F 1/133 (2006.01)	GO2F 1/133 550
GO9G 3/36 (2006.01)	GO9G 3/36
GO9G 3/20 (2006.01)	GO9G 3/20 621B
GO9F 9/30 (2006.01)	GO9G 3/20 624E
請求項の数 6 (全 23 頁) 最終頁に続く	

(21) 出願番号	特願2012-74671 (P2012-74671)	(73) 特許権者	502356528
(22) 出願日	平成24年3月28日(2012.3.28)		株式会社ジャパンディスプレイ
(65) 公開番号	特開2013-205628 (P2013-205628A)		東京都港区西新橋三丁目7番1号
(43) 公開日	平成25年10月7日(2013.10.7)	(74) 代理人	110001737
審査請求日	平成26年3月28日(2014.3.28)		特許業務法人スズエ国際特許事務所
		(74) 代理人	100108855
			弁理士 蔵田 昌俊
		(74) 代理人	100159651
			弁理士 高倉 成男
		(74) 代理人	100091351
			弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100109830
			弁理士 福原 淑弘
最終頁に続く			

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

マトリクス状の表示画素のそれぞれに配置された画素電極と、前記画素電極が配列した行に沿って延びたゲート線および補助容量線と、前記画素電極が配列した列に沿って延びた信号線と、絶縁層を介して前記ゲート線と交差するとともに前記補助容量線と対向した半導体層と、前記半導体層と前記画素電極との間に介在して前記半導体層と前記画素電極とを電気的に接続するコンタクト電極と、前記ゲート線、前記信号線、および、前記補助容量線を駆動する駆動回路と、を備えたアレイ基板と、

前記アレイ基板と対向して配置された対向基板と、

前記アレイ基板と前記対向基板との間に挟持された液晶層と、を備え、

前記ゲート線が延びる方向に並んだ表示画素において、前記ゲート線、前記信号線、前記補助容量線、および、前記コンタクト電極の端に囲まれた開口部の、前記信号線が延びる方向における重心の位置は等しい、液晶表示装置。

【請求項2】

前記開口部の形状は前記ゲート線に対して線対称である請求項1記載の液晶表示装置。

【請求項3】

前記開口部は、前記信号線が延びる方向における前記ゲート線の一方側の第1開口部と、前記ゲート線の他方側の第2開口部と、を備え、

前記補助容量線は、前記信号線が延びる方向に突出した凸部を備え、

前記第1開口部は、前記ゲート線、前記信号線、前記補助容量線、および、前記コンタ

クト電極の端に囲まれた凹形状であって、

前記第2開口部は、前記ゲート線、前記信号線、および、前記凸部を含む前記補助容量線の端に囲まれた凹形状である請求項2記載の液晶表示装置。

【請求項4】

前記駆動回路は前記補助容量線の電位を行毎に駆動する請求項1乃至請求項3のいずれか1項記載の液晶表示装置。

【請求項5】

nを1以上の整数として、n行毎の極性反転かつ1列毎の極性反転を行う容量結合ドット反転駆動を採用した請求項1乃至請求項4のいずれか1項記載の液晶表示装置。

【請求項6】

前記駆動回路は、各画素電極に映像信号を書き込む直前に前記補助容量線の電位を変化させる請求項4又は請求項5記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、液晶表示装置に関する。

【背景技術】

【0002】

液晶表示装置は、一对の基板と、この一对の基板間に挟持された液晶層と、複数の表示画素を含む表示領域とを備えている。

【0003】

また、フリッカ対策のために、液晶表示装置では1又は複数の走査ライン毎に液晶印加電圧の極性を反転させて、交番電界駆動を行うことが提案されている。極性反転駆動の方式として、走査ライン(行)毎の極性反転(ライン反転)、信号ライン(列)毎の極性反転(カラム反転)、および、走査ライン毎と信号ライン毎との両方で極性反転するドット反転駆動等が提案されている。

【0004】

一方、信号電圧振幅を低減する方法として、容量結合駆動(CC(capacitively-coupled)駆動)が提案されている。容量結合駆動では、補助容量を通して、補助容量信号を画素電極に重畳することで所定の電圧に到達させる。容量結合駆動を採用すると、例えば補助容量と画素容量とを略等しくする場合、信号電圧振幅を概略半減できる。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2010-230842号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明の実施形態は、表示品位の低下を抑制する液晶表示装置を提供することを目的とする。

【課題を解決するための手段】

【0007】

実施形態によれば、マトリクス状に配置された画素電極と、前記画素電極が配列した行に沿って延びたゲート線および補助容量線と、前記画素電極が配列した列に沿って延びた信号線と、絶縁層を介して前記ゲート線と交差するとともに前記補助容量線と対向した半導体層と、前記半導体層と前記画素電極との間に介在して前記半導体層と前記画素電極とを電氣的に接続するコンタクト電極と、前記ゲート線、前記信号線、および、前記補助容量線を駆動する駆動回路と、を備えたアレイ基板と、前記アレイ基板と対向して配置された対向基板と、前記アレイ基板と前記対向基板との間に挟持された液晶層と、を備え、前記ゲート線が延びる方向に並んだ複数の画素電極の、前記ゲート線、前記信号線、前記補

10

20

30

40

50

助容量線、および、前記コンタクト電極の端に囲まれた複数の開口部は、前記信号線が延びる方向における重心の位置が等しい、液晶表示装置が提供される。

【図面の簡単な説明】

【0008】

【図1】図1は、一実施形態の液晶表示装置の一構成例を概略的に示す図である。

【図2】図2は、1H1V-CCDI駆動方法を採用する液晶表示装置における画素の補助容量の一構成例および駆動波形の一例を示す図である。

【図3】図3は、2H1V-CCDI駆動方法を採用する液晶表示装置における画素の補助容量の一構成例および駆動波形の一例を示す図である。

【図4】図4は、4H1V-CCDI駆動方法を採用する液晶表示装置における画素の補助容量の一構成例および駆動波形の一例を示す図である。

10

【図5】図5は、第1実施形態の液晶表示装置の画素レイアウトの一例を示す図である。

【図6】図6は、図5に示す線V I - V Iにおける液晶表示パネルの断面構造の一例を示す図である。

【図7】図7は、図5に示す線V I I - V I Iにおける液晶表示パネルの断面構造の一例を示す図である。

【図8】図8は、2H1V-CCDI駆動方式を採用した液晶表示装置においてモノトーン表示をした際の表示パタンの一例を示す図である。

【図9】図9は、2H1V-CCDI駆動方式を採用した液晶表示装置において1V縦ストライプ表示をした際の表示パタンの一例を示す図である。

20

【図10】図10は、2H1V-CCDI駆動方式を採用した液晶表示装置においてドット市松表示をした際の表示パタンの一例を示す図である。

【図11】図11は、第2実施形態の液晶表示装置の画素レイアウトの一例を示す図である。

【図12】図12は、1H1V-CCDI駆動を採用した液晶表示装置において、各表示パターンについて画素の開口重心の偏りを示した図である。

【図13】図13は、2H1V-CCDI駆動を採用した液晶表示装置において、各表示パターンについて画素の開口重心の偏りを示した図である。

【図14】図14は、4H1V-CCDI駆動を採用した液晶表示装置において、各表示パターンについて画素の開口重心の偏りを示した図である。

30

【図15】図15は、CCカラム反転駆動を採用した液晶表示装置において、各表示パターンについて画素の開口重心の偏りを示した図である。

【図16】図16は、2H1V-CCDI駆動方法を採用する液晶表示装置における画素の補助容量の他の構成例および駆動波形の他の例を示す図である。

【発明を実施するための形態】

【0009】

以下、実施形態に係る液晶表示装置について、図面を参照して詳細に説明する。

本実施形態では、液晶表示装置の駆動方法として、容量結合ドット反転(CCDI)駆動を採用している。本実施形態では、CCDI駆動の中でも特に、 n を1以上の整数とし、 n 走査ライン毎の極性反転かつ1信号ライン毎の極性反転を行う容量結合ドット反転駆動(n H1V-CCDI駆動)を採用している。容量結合(CC)駆動は信号線Sから画素に書き込みを行った後に画素電位に容量結合カップリングによる重畳電圧を与えて振幅増大効果を得るものである。

40

【0010】

図1は、一実施形態の液晶表示装置の一構成例を概略的に示す図である。なお、図1には、2H1V-CCDI駆動方式を採用した液晶表示装置の構成を一例として示している。

【0011】

本実施形態に係る液晶表示装置は、複数の表示画素PXからなる表示部DYPを備えた液晶表示パネルとLPN、液晶表示パネルLPNの表示部DYPを照明するように配置さ

50

れたバックライトBLと、液晶表示パネルLPNとバックライトBLとを制御する制御回路CTRと、を備えている。

【0012】

液晶表示パネルLPNは、一对の基板、すなわち、アレイ基板AR（図6および図7に示す）および対向基板CT（図6および図7に示す）と、アレイ基板ARおよび対向基板CT間に挟持された液晶層LQ（図6および図7に示す）と、を有している。

【0013】

本実施形態に係る液晶表示装置はカラー表示タイプの液晶表示装置であって、複数の表示画素PXは、複数の色表示画素を含んでいる。図1に示す液晶表示装置は、赤色を表示する赤色表示画素PXR、緑色を表示する緑色表示画素PXG、および、青色を表示する青色表示画素PXBを含む。各色表示画素は、信号線Sが延びる方向と略平行に並んで配置されている。

10

【0014】

アレイ基板ARは、例えばガラス等の透明絶縁基板を有している。この透明絶縁基板には、各表示画素PXにおいて画素電極PEが配置されている。さらに、アレイ基板ARは、複数の画素電極PEが配列する行に沿って配置された複数のゲート線G（G（1）～G（M））、複数の画素電極PE間を複数の画素電極PEが配列する列に沿って延びる複数の信号線S（S（1）～S（N））、ゲート線Gと略平行に延びる補助容量線Cs（Cs（1）～Cs（M+1））および、これらゲート線Gおよび信号線Sの交差位置近傍に配置された複数の画素スイッチSWを有している。

20

【0015】

各画素スイッチSWは、例えば、スイッチング素子として薄膜トランジスタ（TFT）を含む。画素スイッチSWのゲートはゲート線Gと電気的に接続され（あるいは一体に形成され）ている。画素スイッチSWのソースは信号線Sと電気的に接続され（あるいは一体に形成され）ている。画素スイッチSWのドレインは画素電極PEと電気的に接続され（あるいは一体に形成されている）。すなわち、画素スイッチSWのソース-ドレインパスは信号線Sおよび画素電極PE間に接続されている。各画素スイッチSWは、各々対応ゲート線Gを介して駆動されたときに対応信号線Sおよび対応画素電極PE間で導通する。

【0016】

液晶表示パネルLPNは、複数の画素スイッチSWを例えば行単位に導通させるように複数のゲート線G（1）～G（M）を順次駆動するとともに複数の補助容量線Cs（1）～Cs（M+1）も駆動する第1ドライバ（ゲート/Csドライバ）10、および各行の画素スイッチSWが対応ゲート線Gの駆動によって導通する期間において映像信号あるいは非映像信号を複数の信号線S（1）～S（N）にそれぞれ出力する第2ドライバ（ソースドライバ）20を備えている。第1ドライバ10および第2ドライバ20は、ゲート線G、信号線S、および補助容量線Csを駆動する駆動部である。

30

【0017】

第1ドライバ10および第2ドライバ20は、外付けのIC形状にする場合や、アレイ基板AR上に内蔵回路として造りこむ場合がある。本実施形態に係る液晶表示装置では、第1ドライバ10および第2ドライバ20は表示部DYPの周囲に配置され、制御回路CTRにより制御される。

40

【0018】

なお図1では、第1ドライバ10が紙面に向かって表示部DYPの左側に配置されているが、場合によっては右側に配置されていることもある。あるいは同一の機能をもつ2つの第1ドライバ10が左右両側に対称な形で配置されていることもある。あるいは、ゲート線を駆動する機能と補助容量線Csを駆動する機能とに分離してそれぞれ左右に分けて配置されていることもある。

【0019】

対向基板CTは、例えば、ガラス等の透明絶縁基板上に配置された赤、緑、青の着色層

50

からなるカラーフィルタ（図示せず）、および複数の画素電極 P E に対向してカラーフィルタ上に配置される対向電極（図示せず）等を有している。

【 0 0 2 0 】

各画素電極 P E および対向電極 C E は例えば I T O 等の透明電極材料からなるとともに、互いに平行な方向にラビング処理される一对の配向膜（図示せず）でそれぞれ覆われている。各画素電極 P E および対向電極 C E は、画素電極 P E および対向電極 C E からの電界に対応した液晶分子配列に制御される液晶層 L Q の一部である画素領域と共に表示画素 P X を構成する。

【 0 0 2 1 】

複数の色表示画素は、それぞれに配置された着色層の色に応じて分類される。赤色表示画素は赤の着色層を含む。緑色表示画素は緑の着色層を含む。青色表示画素は青の着色層を含む。

10

【 0 0 2 2 】

複数の表示画素 P X は各々画素電極 P E および対向電極 C E 間に保持される液晶層 L Q によって構成される液晶容量（図示せず）を有する。液晶容量は、液晶材料の比誘電率、画素電極面積、液晶セルギャップによって決まる。

【 0 0 2 3 】

第 2 ドライバ 2 0 によって信号線 S に印加された電圧（以下、ソース電圧という）は、対応する画素スイッチ S W を介して選択行の表示画素 P X の画素電極 P E に印加される。画素電極 P E に印加された電圧（画素電位）と対向電極 C E に印加された対向電圧 V c o m との電位差が液晶容量に保持される。

20

【 0 0 2 4 】

また、絶縁膜を介して積層される画素電極 P E （あるいはスイッチング素子の半導体層）の一部と、ゲート線 G と略平行に延びるように配置された補助容量線 C s （ C s （ 1 ） ~ C s （ M + 1 ） ）とによって、補助容量 C s t が構成される。画素電極 P E への信号書き込み後の保持期間において、補助容量 C s t は液晶容量に結合する。

【 0 0 2 5 】

なお、補助容量 C s t が画素電極 P E に対して上側（信号線 S が延びる方向の一方側）の補助容量線 C s に接続される場合と、画素電極 P E に対して下側（信号線 S が延びる方向の他方側）の補助容量線 C s に接続される場合とがあるが、補助容量 C s t の出力する補助容量線 C s は、補助容量線 C s の負荷が各行で概ね均一になるように適宜配分されている。

30

【 0 0 2 6 】

制御回路 C T R は、通常の表示動作において、外部信号源から入力される同期信号に基づいて発生される制御信号を第 1 ドライバ 1 0 に出力し、外部信号源から入力される同期信号に基づいて発生される制御信号、および外部信号源から入力される映像信号または黒挿入用の逆転防止信号を第 2 ドライバ 2 0 に出力する。さらに、制御回路は、対向電極に印加される対向電圧 V c o m を対向基板 C T の対向電極 C E に対して出力する。

【 0 0 2 7 】

また、制御回路 C T R は、電源投入後の立ち上げ時に、表示に先立って行われる転移駆動においても、それを行うために必要な制御信号を第 1 ドライバ 1 0 に出力し、転移用の電圧信号を第 2 ドライバ 2 0 に出力する。さらに、対向基板 C T の対向電極 C E に対しても、転移駆動を行うために必要な電圧波形を出力する。この転移駆動に関しては、後に詳述する。

40

【 0 0 2 8 】

制御回路 C T R から第 1 ドライバ 1 0 に対して出力される制御信号には、第 1 ドライバ 1 0 のシフトレジスタの動作を制御するためのスタートパルス信号およびクロック信号や、容量結合カップリングによる重畳電圧の極性を制御するための C s 極性制御信号などが含まれる。

【 0 0 2 9 】

50

次に、 $nH1V - CCDI$ 駆動の中で、最も基本的な $1H1V - CCDI$ 駆動の駆動方法について図面を参照して説明する。これは、画素極性の配列が1列おきに極性反転し、かつ、1行おきに極性反転するいわゆる $1H1V$ 反転を採用した方式であり、正極性の画素と負極性の画素とが市松模様状に配列する駆動方法である。

【0030】

図2は、 $1H1V - CCDI$ 駆動方法を採用する液晶表示装置における画素の補助容量の一構成例および駆動波形の一例を示す図である。

【0031】

$1H1V$ 反転の利点として、各行書き込み時に正負極性が混在することになり、例えば信号線 S から対向電極 CE へのカップリングが正負極性で相殺されるため、横クロストークが改善できる。また、ドット反転を採用した場合には、対向電極電位がずれてもラインフリッカが見えにくい利点がある。

10

【0032】

$nH1V - CCDI$ 駆動を行う液晶表示装置において、各表示画素 PX の補助容量 Cst は、紙面に向かって画素電極 PE の上側、あるいは下側の補助容量線 Cs のいずれかに接続される。

【0033】

$1H1V - CCDI$ 駆動の駆動方法を採用する場合には、各列の表示画素 PX の補助容量 Cst は、1列ごとに接続先が交互になっている。すなわち、例えば奇数番目の列に属する表示画素 PX の補助容量 Cst は画素電極 PE の上側の補助容量線 Cs に、偶数番目の列に属する表示画素 PX の補助容量 Cst は画素電極 PE の下側の補助容量線 Cs に接続される。このことにより、各補助容量線 Cs から補助容量 Cst を介して接続される先の画素電極 PE に供給される信号の極性が統一される。例えば、補助容量線 $Cs2$ から補助容量 Cst を介して接続される先の画素電極 PE にはすべて負極性の信号が供給され、補助容量線 $Cs3$ から補助容量 Cst を介して接続される先の画素電極 PE にはすべて正極性の信号が供給される。

20

【0034】

他の補助容量線 Cs についても同様であり、一般に補助容量線 Csn (n は奇数) から補助容量 Cst を介して接続される先の画素電極 PE に供給される信号はすべて正極性であり、補助容量線 Csn' (n' は偶数) から補助容量 Cst を介して接続される先の画素電極 PE に供給される信号はすべて負極性となる。このように、各補助容量線 Cs から補助容量 Cst を介して接続される先の画素電極 PE に供給する信号の極性を統一することで、各表示画素 PX に矛盾なく所望の重畳電圧を与えることができる。

30

【0035】

例えば、第1ドライバ10がゲート線 $G1$ を選択している期間、ゲート線 $G1$ によって駆動される行に属する表示画素 PX のうち正極性の映像信号が書き込まれる表示画素 PX の補助容量 Cst が接続される補助容量線 $Cs1$ は、低電圧状態 (L) とする。一方、ゲート線 $G1$ によって駆動される行に属する表示画素 PX のうち負極性の映像信号が書き込まれる表示画素 PX の補助容量 Cst が接続される補助容量線 $Cs2$ は、高電圧状態 (H) とする。

40

【0036】

そして、第1ドライバ10によるゲート線 $G1$ の選択が終了した後に補助容量線 $Cs1$ の電位を低電圧状態から高電圧状態に遷移させ、補助容量線 $Cs2$ の電位を高電圧状態から低電圧状態に遷移させる。これにより、ゲート線 $G1$ によって駆動される行に属する表示画素 PX のうち正極性の映像信号が書き込まれる表示画素 PX には補助容量 Cst を介して正の重畳電圧が加えられ、ゲート線 $G1$ によって駆動される行に属する表示画素 PX のうち負極性の映像信号が書き込まれる表示画素 PX には補助容量 Cst を介して負の重畳電圧が加えられる。

【0037】

次に、ゲート線 $G2$ を選択している期間、ゲート線 $G2$ によって駆動される行に属する

50

表示画素 P X のうち正極性の映像信号が書き込まれる表示画素 P X の補助容量 C s t が接続される補助容量線 C s 3 は、低電圧状態とする。一方、ゲート線 G 2 によって駆動される行に属する表示画素 P X のうち負極性の映像信号が書き込まれる表示画素 P X の補助容量 C s t が接続される補助容量線 C s 2 は、高電圧状態とする。

【 0 0 3 8 】

そして、第 1 ドライバ 1 0 によるゲート線 G 2 の選択が終了した後に補助容量線 C s 3 の電位を低電圧状態から高電圧状態に遷移させ、補助容量線 C s 2 の電位を高電圧状態から低電圧状態に遷移させる。これにより、ゲート線 G 2 によって駆動される行に属する表示画素 P X のうち正極性の映像信号が書き込まれる表示画素 P X には補助容量 C s t を介して正の重畳電圧が加えられ、ゲート線 G 2 によって駆動される行に属する表示画素 P X のうち負極性の映像信号が書き込まれる表示画素 P X には補助容量 C s t を介して負の重畳電圧が加えられる。

10

【 0 0 3 9 】

以下、ゲート線 G 3、G 4、... に関しても同様であり、表示部 D Y P 内のすべての表示画素 P X について、正極性の映像信号が書き込まれる表示画素 P X には補助容量 C s t を介して正の重畳電圧が加えられ、負極性の映像信号が書き込まれる表示画素 P X には補助容量 C s t を介して負の重畳電圧が加えられる。

【 0 0 4 0 】

なお、上記の説明にて補助容量線 C s 2 は、ゲート線 G 1 で選択される行の表示画素 P X と、ゲート線 G 2 で選択される行の表示画素 P X との両方に対して重畳電圧を与えているが、ゲート線 G 1、G 2 いずれの選択終了後の補助容量線 C s 2 電位の遷移は高電圧状態から低電圧状態であり、両者間で矛盾は生じない。

20

【 0 0 4 1 】

他の補助容量線 C s、例えば補助容量線 C s 3、C s 4、... 等についても同様であり、連続する 2 行に対して重畳電圧を与えるが、いずれも接続されたゲート線 G の選択終了後における補助容量線電位の遷移は 2 行で共通であるので矛盾は生じない。これは、先に説明したように各補助容量線 C s から補助容量 C s t を介して接続される先の画素電極 P E に供給される信号の極性が統一されているためである。

【 0 0 4 2 】

以上のように、表示画素 P X の極性と整合した重畳電圧を与えることで、信号線 S から画素電極 P E に与える信号電圧のレンジ（映像信号振幅）よりも大きな画素保持電圧振幅を得ることができる。これにより電圧振幅の小さな第 2 ドライバ 2 0 を用いることができ、ドライバコストを削減するとともに、消費電力の低減することができる。

30

【 0 0 4 3 】

次に、実施形態に関わる別の例として、2 H 1 V - C C D I 駆動について図 1 1 を用いて説明する。

図 3 は、2 H 1 V - C C D I 駆動方法を採用する液晶表示装置における画素の補助容量の一構成例および駆動波形の一例を示す図である。

【 0 0 4 4 】

2 H 1 V - C C D I 駆動において、列方向に関して画素極性の配列が 1 列おきに極性反転している点は 1 H 1 V - C C D I と同様であるが、行方向に関しては 2 行おきに極性反転している。

40

【 0 0 4 5 】

2 H 1 V - C C D I 駆動の利点は、1 H 1 V - C C D I 駆動よりもさらに低電力を実現できることである。すなわち、1 H 1 V 反転の場合は映像信号の極性が 1 水平期間（1 H）毎に反転していたが、2 H 1 V 反転の場合は 2 水平期間（2 H）毎の反転となるため、信号線充放電の周波数が半分になり、消費電力が低減される。

【 0 0 4 6 】

2 H 1 V - C C D I 駆動において、各表示画素 P X にその極性と整合した重畳電圧を与えるためには、補助容量 C s t の配置を以下のように決めればよい。まず、各補助容量線

50

C_sに1行おきに「正」または「負」の極性を割り当てる。例えば、補助容量線C_s1、C_s3、C_s5、...は「正」、補助容量線C_s2、C_s4、C_s6、...は「負」と割り当てる。

【0047】

このように補助容量線C_sに極性を割り当てると、全ての表示画素P_Xに関して、上下の補助容量線C_sのうち一方が「正」、他方が「負」となる。従って、各表示画素P_Xに書き込まれる映像信号の極性と一致するほうの補助容量線C_sとの間に補助容量C_{st}を配置すればよい。これにより、例えば「正」の補助容量線C_sから補助容量C_{st}を介して接続された画素電極P_Eへの重畳電圧の極性はすべて正に統一され、「負」の補助容量線C_sから補助容量C_{st}を介して接続された画素電極P_Eへの重畳電圧の極性はすべて負に統一される。このことにより、各表示画素P_Xに極性の矛盾なく重畳電圧を与えることができる。

10

【0048】

図3に示すように、2H1V-CCDI駆動を採用する場合、各列に属する表示画素P_Xの補助容量C_{st}の配置が上側のものと下側のものが混在する点が1H1V-CCDI駆動の場合と異なっている。

【0049】

なお、駆動波形は1H1V-CCDI駆動の場合と全く同じ波形であって、具体的な駆動の手順も1H1V-CCDI駆動の場合と全く同じであるため、ここでは説明を省略する。

20

【0050】

以上に述べた2H1V-CCDI駆動において、映像信号の極性反転周期をさらに大きくすれば、nH1V-CCDI駆動(nは3以上の整数)に拡張することも可能である。映像信号の極性反転をnH毎にすることで、信号線充放電の消費電力を1/nに比例して低減できるというメリットが得られる。ただし、nが大きくなるとn行ピッチの横帯やラインフリッカが目立ちやすくなることがあるため、画質や消費電力の要求仕様を鑑みて最適なnの値を選択することが望ましい。

【0051】

図4は、4H1V-CCDI駆動方法を採用する液晶表示装置における画素の補助容量の一構成例および駆動波形の一例を示す図である。

30

【0052】

4H1V-CCDI駆動方法を採用した液晶表示装置において、補助容量C_{st}の配置の決め方は2H1V-CCDI駆動の場合と同様である。すなわち、各補助容量線C_sに1行おきに「正」または「負」の極性を割り当てる。例えば、補助容量線C_s1、C_s3、C_s5、...は「正」、補助容量線C_s2、C_s4、C_s6、...は「負」と割り当てる。

【0053】

このように補助容量線C_sに極性を割り当てると、全ての表示画素P_Xに関して、上下の補助容量線C_sのうち一方が「正」、他方が「負」となるので、その表示画素P_Xに書き込まれる映像信号の極性と一致するほうの補助容量線C_sとの間に補助容量C_{st}を配置すればよい。

40

【0054】

これにより、例えば「正」の補助容量線C_sから補助容量C_{st}を介して接続された画素電極P_Eへの重畳電圧の極性はすべて正に統一され、「負」の補助容量線C_sから補助容量C_{st}を介して接続された画素電極P_Eへの重畳電圧の極性はすべて負に統一されるため、各表示画素P_Xに極性の矛盾なく重畳電圧を与えることができる。

【0055】

図4には、上記のようにして補助容量C_{st}を配置した、表示画素P_Xの補助容量C_{st}の一構成例を示している。この場合も、各列に属する表示画素P_Xの補助容量C_{st}配置が上側のものと下側のものが混在することは2H1V-CCDI駆動の場合と同様である。

50

【 0 0 5 6 】

駆動波形は、1 H 1 V - C C D I 駆動や 2 H 1 V - C C D I 駆動と全く同じ波形あって具体的な駆動の手順も全く同じであるため、ここでは説明を省略する。

【 0 0 5 7 】

なお、 n を大きくした極限として n を表示装置の全ライン数（全ゲート線数）に一致させると、1列内の全表示画素 $P X$ の極性が同一になり、C Cカラム反転駆動方式となる。C Cカラム反転駆動方式でも全く同様の規則で補助容量 $C s t$ の配置を決めることで、各表示画素 $P X$ にその極性と整合した重畳電圧を与えることが可能である。C Cカラム反転駆動方式は電力も小さく、横帯やラインフリッカも発生しないという長所があるが、一方で縦クロストークが発生しやすくなることがある。これらの点を勘案の上で、C Cカラム反転駆動方式を採用することも可能である。これらのことから、C Cカラム反転駆動も広い意味では、C C D I 駆動に含まれるとみなすことができる。

10

【 0 0 5 8 】

以上において本実施形態に関わる $n H 1 V - C C D I$ 駆動（ n は1以上の整数）の液晶表示装置について説明してきたが、これらにおいて共通する点、表示画素 $P X$ の補助容量 $C s t$ 配置が上側のものと下側のものが混在することである。このような液晶表示装置における画素レイアウトについて以下に説明する。なお、以下では主として2 H 1 V - C C D I 駆動の場合を例にとって説明を行う。

【 0 0 5 9 】

次に、図5乃至図7を用いて液晶表示装置の画素レイアウトについて説明する。

20

図5は、第1実施形態の液晶表示装置の画素レイアウトの一例を示す図であり、図1の画素配列において破線で囲んだ2画素（画素A、画素B）に対応する部分を描いたものである。

【 0 0 6 0 】

画素電極 $P E$ は、信号線 S と補助容量線 $C s$ とに囲まれた領域に配置され、信号線 S および補助容量線 $C s$ の一部と重複して配置されている。

【 0 0 6 1 】

ゲート線 G は、信号線 S が延びる方向において画素電極 $P E$ の略中央部分に配置され、信号線 S と略直交する方向に延びている。

【 0 0 6 2 】

画素スイッチ $S W$ は、信号線 S の下層においてゲート線 G と交差するように補助容量線 $C s$ の下層まで延びるとともに、補助容量線 $C s$ の下層において補助容量線 $C s$ が延びる方向に延びた略T字形の半導体層 $P S$ を備えている。半導体層 $P S$ の補助容量線 $C s$ と重なる部分は、左側の信号線 S を超えて左隣の画素領域にまで延びている。これは例えば画素Bとその下の画素のように共通の補助容量線 $C s$ に対して補助容量 $C s t$ を形成する必要のある箇所にて両者の半導体層 $P S$ が干渉するのを防ぎ、かつ補助容量線 $C s$ と重なる領域を有効活用して開口率低下を防ぐためである。

30

【 0 0 6 3 】

半導体層 $P S$ は、ゲート線 G と交差する部分の一方側に設けられたコンタクトホール $H L 2$ において信号線 S と電氣的に接続している。半導体層 $P S$ は、ゲート線と交差する部分の他方側において補助容量線 $C s$ 側に延び、半導体層 $P S$ と画素電極 $P E$ とが重なる部分に設けられたコンタクトホール $H L 1$ においてコンタクト電極 $E C$ を介して画素電極 $P E$ と電氣的に接続している。なお、本実施形態では画素スイッチ $S W$ は半導体層 $P S$ としてポリシリコン層を備えているがアモルファスシリコン層であってもよい。

40

【 0 0 6 4 】

半導体層 $P S$ は、信号線 S の下層から、対応する表示画素 $P X$ の補助容量 $C s t$ が接続する補助容量線 $C s$ 側へ延びている。画素Aの画素電極 $P E$ と信号線 S との接続を切替える画素スイッチ $S W$ の半導体層 $P S$ は、信号線 S の下層から上側の補助容量線 $C s$ に向かって延び、上側の補助容量線 $C s$ の下層において補助容量線 $C s$ が延びる方向に延びている。画素Bの画素電極 $P E$ と信号線 S との接続を切替える画素スイッチ $S W$ の半導体層 P

50

Sは、信号線Sの下層から下側の補助容量線Csに向かって延び、下側の補助容量線Csの下層において補助容量線Csが延びる方向に延びている。

【0065】

コンタクト電極ECは略矩形形状であって、補助容量線Csのゲート線Gと略平行に延びる端辺よりも画素A、Bの内側に、その一部が配置されている。

【0066】

補助容量線Csは、ゲート線Gが延びる方向と略平行に伸びている。補助容量線Csは、ゲート線Gと略平行に延びた端のコンタクトホールHL1が配置される位置に設けられた凹部CsBと、ゲート線Gと略平行に延びた端から画素A、Bの内側へ突出した凸部CsAと、を備えている。凸部CsAと凹部CsBとの1組が、各画素A、Bの信号線Sが延びる方向における両端に位置する補助容量線Csに設けられている。

10

【0067】

従って、画素A、Bの開口部A1、A2、B1、B2は、ゲート線Gと、信号線Sと、凸部CsAを含む補助容量線Csと、コンタクト電極ECとの端に囲まれた領域となる。

【0068】

図6は、図5に示す線VI-VIにおける液晶表示パネルの断面構造の一例を示す図である。図6は、信号線Sが延びる方向に並ぶ2つの表示画素PXの境界部分の断面構造の一例である。

【0069】

図5および図6にあるように、補助容量Cstは、半導体層(例えばポリシリコン(p-Si)層)PSの電極(半導体層電極)と補助容量線Csとの間で、絶縁層(ゲート絶縁膜)を挟んで形成されている。補助容量Cstの半導体層電極は、コンタクトホールHL1により、コンタクト電極ECを介して画素電極PEと電氣的に接続され、画素電極PEと同電位となる。なお、コンタクトホールHL1は、コンタクトホールHL11とコンタクトホールHL12とを備えている。

20

【0070】

アレイ基板ARの透明絶縁基板には、半導体層PS(半導体電極)が配置されている。この断面では、補助容量線Csが延びる方向と略直交する方向に2つの半導体層PSが並んで配置されている。

【0071】

半導体層PSの上層にはゲート絶縁膜L1を介して補助容量線Csが配置されている。補助容量線Csは、一方の半導体層PSの一部と、他方の半導体層PSの全体とに重なるように配置されている。すなわち、補助容量線Csは、コンタクトホールHL1が設けられる位置に凹部CsBが形成され、一方の半導体層PS上層の一部は除去されている。補助容量線Csの上層には、層間絶縁膜L2を介してコンタクト電極ECが配置されている。

30

【0072】

コンタクト電極ECは、補助容量線Csの凹部CsBにより導電層が除去された位置において、一方の半導体層PS上のゲート絶縁膜L1および層間絶縁膜L2を貫通するコンタクトホールHL11により、一方の半導体層PSと電氣的に接続している。コンタクト電極ECの上層には、有機絶縁膜L3を介して画素電極PEが配置されている。

40

【0073】

画素電極PEは、補助容量線Csが延びる方向と略直交する方向に並んで配置されている。一方の画素電極PEとコンタクト電極ECとが重なる部分において、有機絶縁膜L3を貫通するコンタクトホールHL12が設けられている。コンタクトホールHL12において、一方の画素電極PEとコンタクト電極ECとが電氣的に接続している。

【0074】

画素電極PEの上には図示しない配向膜が配置されている。配向膜の表面は所定の方向にラビング処理や光学配向処理等の配向処理が成されている。

【0075】

50

対向基板 C T は、ガラス等の透明絶縁基板上に配置されたカラーフィルタ（図示せず）および対向電極 C E を有している。対向電極 C E は複数の画素電極 P E と対向するように配置されている。対向電極 C E 上には図示しない配向膜が配置され、その表面は所定の方向にラビング処理や光学配向処理等の配向処理が成されている。

【 0 0 7 6 】

図 7 は、図 5 に示す線 V I I - V I I における液晶表示パネルの断面構造の一例を示す図である。図 7 は、ゲート線 G と信号線 S とが交差する位置の信号線 S と略平行な線 V I I - V I I における断面構造の一例である。

【 0 0 7 7 】

アレイ基板 A R は透明絶縁基板上には半導体層 P S が配置されている。半導体層 P S の上層にはゲート絶縁膜 L 1 を介してゲート線 G が配置されている。ゲート線 G の上層には層間絶縁膜 L 2 を介して信号線 S が配置されている。信号線 S 上には有機絶縁膜 L 3 が配置されている。

【 0 0 7 8 】

半導体層 P S が延びた端部上において、ゲート絶縁膜 L 1 および層間絶縁膜 L 2 にコンタクトホール H L 2 が設けられている。コンタクトホール H L 2 において、信号線 S と半導体層 P S とが電氣的に接続している。

半導体層 P S は、T 字型の半導体層 P S の縦棒に相当する部分でゲート絶縁膜を挟んでゲート線と交差し、この部分で画素スイッチ S W が形成されている。画素スイッチ S W のソース側はコンタクトホール H L 2 において信号線 S と電氣的に接続し、ドレイン側は補助容量 C s t の半導体層電極と一体に形成されている。なお、ゲート線 G は、画素スイッチ S W のゲート電極として機能する。

対向基板 C T の構成は図 6 に示す場合と同様であるのでここでは説明を省略する。

【 0 0 7 9 】

本実施形態では、上記のように補助容量線 C s に凸部 C s A を設けることにより、各画素 A、B においてゲート線 G よりも上側の開口部 A 1、B 1 と、ゲート線 G よりも下側の開口部 A 2、B 2 と、をゲート線 G に対して略線対称としている。

【 0 0 8 0 】

換言すると、上記のように補助容量線 C s に凸部 C s A を設けることにより、ゲート線 G、信号線 S、凸部 C s A を含む補助容量線 C s、および、コンタクト電極 E C の端に囲まれた、ゲート線 G が延びる方向に並んだ開口部 A 1、A 2 と開口部 B 1、B 2 との、信号線 S が延びる方向における重心の位置を等しくしている。

【 0 0 8 1 】

すなわち表示画素 A は、信号線 S が延びる方向におけるゲート線 G の一方側の開口部 A 1（第 1 開口部）と、ゲート線 G の他方側の開口部 A 2（第 2 開口部）と、備えている。

【 0 0 8 2 】

開口部 A 1（第 1 開口部）は、ゲート線 G、信号線 S、補助容量線 C s、および、コンタクト電極 E C の端に囲まれた凹形状（略 字形状）である。開口部 A 2（第 2 開口部）は、ゲート線 G、信号線 S、および、凸部 C s A を含む補助容量線 C s の端に囲まれた凹形状（略 字形状）である。そして、開口部 A 1 と開口部 A 2 とは、ゲート線 G が延びる方向に対して略線対称である。

【 0 0 8 3 】

同様に表示画素 B は、信号線 S が延びる方向におけるゲート線 G の一方側の開口部 B 2（第 1 開口部）と、ゲート線 G の他方側の開口部 B 1（第 2 開口部）と、を備えている。

【 0 0 8 4 】

開口部 B 2（第 1 開口部）は、ゲート線 G、信号線 S、補助容量線 C s、および、コンタクト電極 E C の端に囲まれた凹形状（ 字形状）である。開口部 B 1（第 2 開口部）は、ゲート線 G、信号線 S、および、凸部 C s A を含む補助容量線 C s の端に囲まれた凹形状（ 字形状）である。そして、開口部 B 2 と開口部 B 1 とは、ゲート線 G が延びる方向に対して略線対称である。

10

20

30

40

50

【 0 0 8 5 】

すなわち、各画素 A、B において、画素電極 P E と半導体層 P S とが電氣的に接続する部分にはコンタクト電極 E C が配置され、コンタクト電極 E C が画素 A、B の内側に延びて配置されている。従って、画素 A の開口部 A 1 と画素 B の開口部 B 2 とは、コンタクト電極 E C の一部分により遮光された部分が内側に凹んでいる。

【 0 0 8 6 】

そこで、本実施形態では、画素 A において、コンタクト電極 E C が配置されない開口部 A 2 が開口部 A 1 と線対称となるように、下側の補助容量線 C s の凸部 C s A が画素 A の内側に延びて配置される。画素 B において、コンタクト電極 E C が配置されない開口部 B 1 が開口部 B 2 と線対称となるように、上側の補助容量線 C s の凸部 C s A が画素 B の内側に延びて配置される。

10

【 0 0 8 7 】

ここで、補助容量線 C s に凸部 C s A を設けない場合について検討すると、コンタクト電極 E C が配置された部分は光が遮られるため、画素 A、B の上側と下側とで開口部に偏りが生じる。

【 0 0 8 8 】

画素 A は上側の補助容量線 C s の凹部 C s B において画素電極 P E と半導体層 P S とが、コンタクト電極 E C を介して電氣的に接続する。したがって、画素 A では、上端部にコンタクト電極 E C による遮光部ができ、上端部の暗い部分が大きくなる。

【 0 0 8 9 】

画素 B は、下側の補助容量線 C s の凹部 C s B において画素電極 P E と半導体層 P S とが、コンタクト電極 E C を介して電氣的に接続する。したがって、画素 B では、下端部にコンタクト電極 E C による遮光部ができ、下端部の暗い部分が大きくなる。

20

【 0 0 9 0 】

例えば、画素 B の下側に配置された画素は、上側に配置された補助容量線 C s の凹部 C s B において画素電極 P E と半導体層 P S とがコンタクト電極 E C を介して電氣的に接続する。従って、この画素では、上端部にコンタクト電極 E C による遮光部ができ、上端部の暗い部分が大きくなる。

【 0 0 9 1 】

従って、画素 B の下側の補助容量線 C s 近傍には、画素 B の下端部に生じる暗い部分と、下側の画素の上端部に生じる暗い部分とが生じることとなる。

30

【 0 0 9 2 】

一方で、画素 A の下側に配置された画素は、下側に配置された補助容量線 C s の凹部 C s B において画素電極 P E と半導体層 P S とがコンタクト電極 E C を介して電氣的に接続する。したがって、この画素では、下端部にコンタクト電極 E C による遮光部ができ、下端部の暗い部分が大きくなる。

【 0 0 9 3 】

従って、画素 A の下側の補助容量線 C s 近傍には、コンタクト電極 E C による遮光部が生じないため、画素 B の下側の補助容量線 C s 近傍と比較して開口部分が大きくなる。

【 0 0 9 4 】

この場合に、中間調のベタ表示（モノトーン表示）や、1列毎のストライプ表示（1V 縦ストライプ表示）や、市松模様状のドット表示（ドット市松表示）をする場合、周期的にゲート線 G と略平行な明ラインと暗ラインとが生じ、表示品位が低下することがある。

40

【 0 0 9 5 】

これに対し、ゲート線 G に対して上側の開口部 A 1、B 1 と下側の開口部 A 2、B 2 とを略線対称の形状とすることにより、画素の上端部と下端部との明るさに偏りが生じることが無くなり、表示品位が低下することがなくなる。

【 0 0 9 6 】

図 8 は、2H1V - CC DI 駆動方式を採用した液晶表示装置においてモノトーン表示をした際の表示パタンの一例を示す図である。ここでは、白色の画素が明表示（例えば白

50

)、黒で塗りつぶした画素が暗表示（例えば黒）であることを示す。

【0097】

補助容量 C_{st} の配置（上付きか下付きか）および表示階調（明か暗か）の組み合わせとしての最小単位を抽出すると、枠 $FL1$ で囲んだ部分となる。最小単位を2次元的に繰り返すことで画面全体の表示パターンが構成される。この最小単位は、モノトーン表示の場合は2行周期である。

【0098】

ここで、上下に隣接した表示画素 P_X の境界に相当する補助容量線 C_s およびその近傍のパターン（枠 $FL2$ で囲んだ部分）に注目する。補助容量線 C_s に凸部 C_{sA} を設けない場合、コンタクト電極 EC パターンによる暗部は1行毎に配置が異なるものの、配置された
10

【0099】

補助容量線 C_s に凸部 C_{sA} を設ける場合、コンタクト電極 EC パターン及び凸部 C_{sA} による暗部の配置は各行で同じであり、暗部の数も各行で同じである。従って、この場合も、枠 $FL2$ で囲んだ部分の明るさは各行で略同一であり、画素ピッチにより大きな周期での明暗パターンは生じない。

【0100】

図9は、 $2H1V - CCDI$ 駆動方式を採用した液晶表示装置において1V縦ストライプ表示をした際の表示パターンの一例を示す図である。ここでは、白色の画素が明表示（例
20

【0101】

モノトーン表示の場合と同様に、補助容量 C_{st} の配置（上付きか下付きか）および表示階調（明か暗か）の組み合わせとしての最小単位を抽出すると、枠 $FL1$ で囲んだ部分となる。最小単位を2次元的に繰り返すことで画面全体の表示パターンが構成される。この最小単位は、1V縦ストライプ表示の場合は4行周期である。

【0102】

ここで、上下に隣接した表示画素 P_X の境界に相当する補助容量線 C_s およびその近傍のパターン（枠 $FL2$ で囲んだ部分）に注目する。補助容量線 C_s に凸部 C_{sA} を設けない場合、コンタクト電極 EC のパターンによる暗部が全く無い箇所と、コンタクト電極 EC の
30

【0103】

これに対し、補助容量線 C_s に凸部 C_{sA} を設ける場合、コンタクト電極 EC パターン及び凸部 C_{sA} による暗部の配置は各行で同じであり、暗部の数も各行で同じである。従って、この場合も、枠 $FL2$ で囲んだ部分の明るさは各行で略同一であり、画素ピッチにより大きな周期での明暗パターンは生じない。

【0104】

図10は、 $2H1V - CCDI$ 駆動方式を採用した液晶表示装置においてドット市松表示をした際の表示パターンの一例を示す図である。ここでは、白色の画素が明表示（例
40

【0105】

モノトーン表示の場合と同様に、補助容量 C_{st} の配置（上付きか下付きか）および表示階調（明か暗か）の組み合わせとしての最小単位を抽出すると、枠 $FL1$ で囲んだ部分となる。最小単位を2次元的に繰り返すことで画面全体の表示パターンが構成される。この最小単位は、ドット市松表示の場合は4行周期である。

【0106】

ここで、上下に隣接した表示画素 P_X の境界に相当する補助容量線 C_s およびその近傍のパターン（枠 $FL2$ で囲んだ部分）に注目する。補助容量線 C_s に凸部 C_{sA} を設けない
50

場合、コンタクト電極 E C のパターンによる暗部が全く無い箇所と、コンタクト電極 E C のパターンによる暗部が上下交互に配置される箇所とが 2 行おきに出現する。前者は相対的に明るく、後者は相対的に暗く認識されるため、巨視的に観察すると 4 行周期の明暗のパターンが存在するように視認される。

【 0 1 0 7 】

これに対し、補助容量線 C s に凸部 C s A を設ける場合、コンタクト電極 E C パターン及び凸部 C s A による暗部の配置は各行で同じであり、暗部の数も各行で同じである。従って、この場合も、枠 F L 2 で囲んだ部分の明るさは各行で略同一であり、画素ピッチにより大きな周期での明暗パターンは生じない。

【 0 1 0 8 】

上記のように、補助容量線 C s に凸部 C s A を設けた場合には、表示画素 P X は補助容量線 C s に凸部 C s A を形成して画素開口を上下対称としているため、表示画素 P X の補助容量 C s t 配置が上付きか下付きかに係らず開口部の形状が略同一になる。従って、表示パターンに係らず、枠 F L 2 で囲んだ補助容量線 C s の凸部 C s A の数は各行で同一であり、画素ピッチより大きな周期での明暗の周期パターン（横スジ）が出現する表示不良が無く、表示品位の低下を抑制することができる。

【 0 1 0 9 】

すなわち、本実施形態によれば、表示品位の低下を抑制する液晶表示装置を提供することができる。

【 0 1 1 0 】

図 1 1 は、第 2 実施形態の液晶表示装置の画素レイアウトの一例を示す図であり、図 1 の画素配列において破線で囲んだ 2 画素（画素 A、画素 B）に対応する部分を描いたものである。なお、以下の説明において上述の第 1 実施形態と同様の構成については、同一の符号を付して説明を省略する。

【 0 1 1 1 】

本実施形態では、補助容量線 C s に凸部 C s A を設けていないが、補助容量 C s t が上側の補助容量線 C s と接続される（補助容量 C s t が上付き）表示画素 P X では、ゲート線 G を下側に湾曲させ、補助容量 C s t が下側の補助容量線 C s と接続される（補助容量 C s t が下付き）表示画素 P X では、ゲート線 G を上側に湾曲させている。

【 0 1 1 2 】

すなわち、ゲート線 G を湾曲させることにより、ゲート線 G、信号線 S、補助容量線 C s、および、コンタクト電極 E C の端に囲まれた、ゲート線 G が延びる方向に並んだ開口部 A 1、A 2 と開口部 B 1、B 2 との、信号線 S が延びる方向における重心の位置を等しくしている。

【 0 1 1 3 】

ここで、各表示画素 P X の開口部の上下方向（信号線 S と略平行な方向）の重心位置は、ゲート線 G および補助容量線 C s の延びる方向を x 方向、信号線 S の延びる方向を y 方向として（x, y）の 2 次元座標で表したときに、下記（式 1）の y_G で与えられる。

【数 1】

$$y_G = \frac{\int_A y dx dy}{\int_A dx dy}$$

（式 1）

【 0 1 1 4 】

ここで、積分領域 A は（x, y）平面内での画素開口領域（開口 A 1 と開口 A 2 との面積の和、又は、開口 B 1 と開口 B 2 との面積の和）とする。

【 0 1 1 5 】

あるいはより精密に求めるならば、画素開口の透過率分布 T（x, y）で重み付けを行って下記（式 2）により求めてもよい。

10

20

30

40

50

【数 2】

$$y_G = \frac{\int_A yT(x, y) dx dy}{\int_A T(x, y) dx dy} \quad (\text{式 2})$$

【0116】

換言すると、上述したように、特定の表示パターンの際に、画素ピッチよりも大きい周期で明暗パターンが生じるのは、補助容量 C_{st} が上付きの表示画素 P_X と下付きの表示画素 P_X とで開口部の上下方向における重心位置が異なっているためである。

10

【0117】

すなわち、ある補助容量線 C_s を基準として上側に開口重心が下に偏った表示画素 P_X があり、下側に開口重心が上に偏った表示画素 P_X があれば、その補助容量線 C_s 近傍は相対的に明るく感じられる。逆に、ある補助容量線 C_s を基準として上側に開口重心が上に偏った表示画素 P_X があり、下側に開口重心が下に偏った表示画素 P_X があれば、その補助容量線 C_s 近傍は相対的に暗く感じられる。

【0118】

図 11 に示す画素 A は、コンタクト電極 E_C が上側の補助容量線 C_s から下側に延び、ゲート線 G が x 方向に延びた略直線状である場合には開口部 A_1 が小さくなる。そのため、コンタクト電極 E_C の影響により開口重心が下に偏るのを回避するために、ゲート線 G を下側に湾曲させている。

20

【0119】

図 11 に示す画素 B は、コンタクト電極 E_C が下側の補助容量線 C_s から上側に延び、ゲート線 G が x 方向に延びた略直線状である場合には開口部 B_2 が小さくなる。そのため、コンタクト電極 E_C の影響により開口重心が上に偏るのを回避するために、ゲート線 G を上側に湾曲させている。

【0120】

上記のようにゲート線 G を湾曲させることにより、画素 A の開口重心が上側に寄り、画素 B の開口重心が下側に寄り、画素 A と画素 B との上下方向における重心位置のずれを相殺することができる。これにより、1V 縦ストライプ表示あるいはドット市松表示などの表示を行う場合に 4 行ピッチの横スジが視認されるという表示不良が無くなり、表示品位の低下を抑制することができる。

30

【0121】

以上 2H1V - CC DI 駆動を採用した液晶表示装置について説明したが、他の CC DI 駆動についても検討する。

【0122】

以下、図 12 乃至図 15 を用いて、表示画素 P_X の補助容量 C_{st} 配置が上側のものと下側のものが混在して開口重心位置の異なる 2 種類の画素が存在する液晶表示装置において、それぞれ (a) モノトーン表示、(b) 1V 縦ストライプ表示、および (c) ドット市松表示を行った場合にどのような周期の横スジが発生するかを検討する。

40

【0123】

図中の「 \square 」は開口重心が上に偏った表示画素 P_X であり、「 \square 」は開口重心が下に偏った表示画素 P_X であり、ハッチング部分は暗表示（例えば黒）の表示画素 P_X である。また、各表示パターンにおいて、表示画素 P_X の上下辺に対応する境界線、すなわち、補助容量線 C_s 近傍に注目したときに、その上下行の表示画素 P_X のうち「明」表示を行っている表示画素 P_X の開口重心が境界線寄り（すなわち矢印が境界線のほうを向いている表示画素 P_X の比率が半分より大きい）の場合、その境界線に「明」と表示してある。また、その上下の表示画素 P_X のうち「明」表示を行っている表示画素 P_X の開口重心が境界線寄りでない（すなわち矢印が境界線のほうを向いている表示画素 P_X の比率が半分より小さい）場合には「暗」と表示してある。

50

【 0 1 2 4 】

図 1 2 は、1 H 1 V - C C D I 駆動を採用した液晶表示装置において、各表示パターンについて画素の開口重心の偏りを示した図である。

【 0 1 2 5 】

図 1 2 に示すように、1 H 1 V - C C D I 駆動を採用した場合には、モノトーン表示と 1 V 縦ストライプ表示とでは横スジは生じないが、ドット市松表示では、1 行毎に横スジが生じる。

【 0 1 2 6 】

図 1 3 は、2 H 1 V - C C D I 駆動を採用した液晶表示装置において、各表示パターンについて画素の開口重心の偏りを示した図である。

10

【 0 1 2 7 】

図 1 3 に示すように、2 H 1 V - D D C I 駆動を採用した場合には、モノトーン表示では横スジは生じないが、1 V 縦ストライプ表示とドット市松表示では、2 行毎に横スジが生じる。

【 0 1 2 8 】

図 1 4 は、4 H 1 V - C C D I 駆動を採用した液晶表示装置において、各表示パターンについて画素の開口重心の偏りを示した図である。

【 0 1 2 9 】

図 1 4 に示すように、4 H 1 V - C C D I 駆動を採用した場合には、モノトーン表示では横スジは生じないが、1 V 縦ストライプ表示では複数の横スジが 8 行周期で生じ、ドット市松表示では 4 行毎に横スジが生じる。

20

【 0 1 3 0 】

図 1 5 は、C C カラム反転駆動を採用した液晶表示装置において、各表示パターンについて画素の開口重心の偏りを示した図である。

【 0 1 3 1 】

図 1 5 に示すように、C C カラム反転駆動を採用した場合には、モノトーン表示およびドット市松表示では横スジは生じないが、1 V ストライプ表示では、1 行毎に横スジが生じる。

【 0 1 3 2 】

これに対し、第 1 実施形態および第 2 実施形態の液晶表示装置では表示画素 P X の開口重心の偏りがなくなるため、これらどの駆動の場合においても横スジの発生を防ぐことが可能となる。

30

【 0 1 3 3 】

すなわち、上記実施形態によれば、表示品位の低下を抑制する液晶表示装置を提供することができる。

【 0 1 3 4 】

なお、横スジは明暗のピッチが大きいほど視認されやすくなる。このような観点から、とりわけ n H 1 V - C C D I 駆動の n が 2 より大きい場合（ただし、C C カラム反転駆動は除く）には、4 行ピッチ以上周期をもつ横スジの発生を回避することができ、画質改善効果が高いといえる。

40

【 0 1 3 5 】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

【 0 1 3 6 】

上記の実施形態の液晶表示装置は、液晶モードに関しては特に限定されるものではなく、T N (Twisted Nematic)、O C B (Optically Compensated Bend)、V A (vertically ali

50

gned)、IPS(in-plane switching)、FFS(fringe field switching)等の各種のモードに対して適用できるものである。

【0137】

図16は、2H1V-CCDI駆動方法を採用する液晶表示装置における画素の補助容量の他の構成例および駆動波形の他の例を示す図である。

【0138】

IPSモードやFFSモードでは、対向基板CTに対向電極CEが配置されず、補助容量Cstと並列に、すなわち、画素電極PEと補助容量線Cs(アレイ基板ARに設けられた対向電極CE)との間に液晶容量が形成される。

【0139】

この場合、図2、図3、あるいは図4に示したようなnH1V-CCDI駆動の代わりに図16で示したような駆動が用いられることがある。なお、図16に示す表示画素PXの極性パターンおよび駆動波形は、2H1V-CCDI駆動を採用する場合である。

【0140】

図2、図3、および図4では、表示画素PXへの映像信号の書き込みを行った後に補助容量線Csを介した重畳電圧を与えていたが、図16では映像信号への書き込みを行う前に補助容量線Csの電位を変化させている。

【0141】

TNモードやOCBモード等のように液晶層LQを介して対向した対向電極CEが存在する液晶表示装置では、対向電極電位は全画面で同電位である。一方、IPSモードやFFSモード等の場合には補助容量線Cs(あるいはアレイ基板AR上の対向電極CE)毎に対向電極電位を変えることが可能である。このことを利用して、図16に示す駆動方法では、小さなソース出力振幅で正負両極性の書き込みを行おうとするものであり、電圧振幅の低減、あるいは消費電力の低減を図ることができる。

【0142】

表示画素PXの補助容量Cst配置が上側のものと下側のものが混在している液晶表示装置において、これらの2種類の表示画素PXの開口重心位置を等しくするレイアウトは、図16のような駆動の場合にも適用可能である。

【0143】

あるいは、表示画素PXの補助容量Cst配置が上側のものと下側のものが混在している液晶表示装置において、画素開口を上下対称にするレイアウトも、図16のような駆動の場合にも適用可能である。

【0144】

いずれの場合も、1V縦ストライプ表示あるいはドット市松表示などの表示を行う場合に、横スジが視認されるという表示不良を回避して、表示品位の低下を抑制する液晶表示装置を提供することができる。

【符号の説明】

【0145】

CTR...制御回路、LPN...液晶表示パネル、AR...アレイ基板、CT...対向基板、DYP...表示部、PX...表示画素、LQ...液晶層、PE...画素電極、SW...画素スイッチ、G(G1、G2、...)...ゲート線、S(S1、S2、...)...走査線、Cs(Cs1、Cs2、...、Csn、...)...補助容量線、CsB...凹部、CsA...凸部(突起)、CE...対向電極、Cst...補助容量、PS...半導体層、EC...コンタクト電極、A1、A2、B1、B2...開口部、10...第1ドライバ(ゲート/Csドライバ)、HL1、HL2...コンタクトホール、20...第2ドライバ(ソースドライバ)。

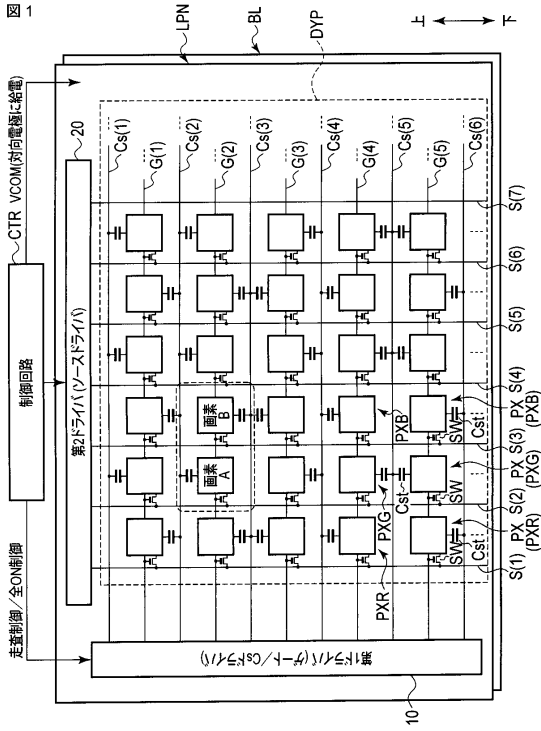
10

20

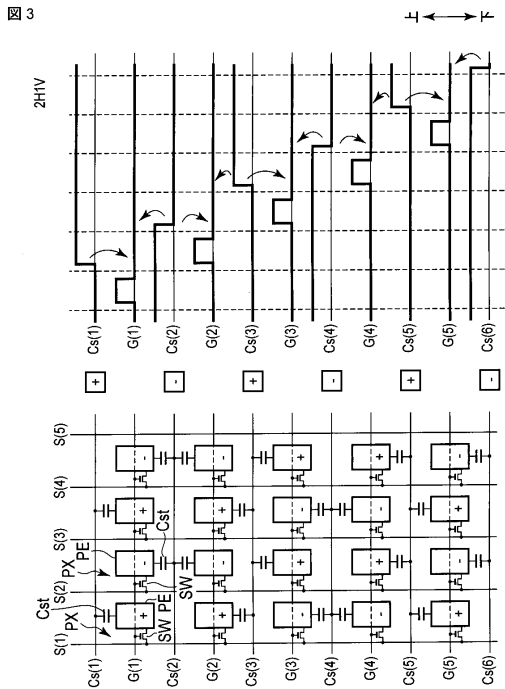
30

40

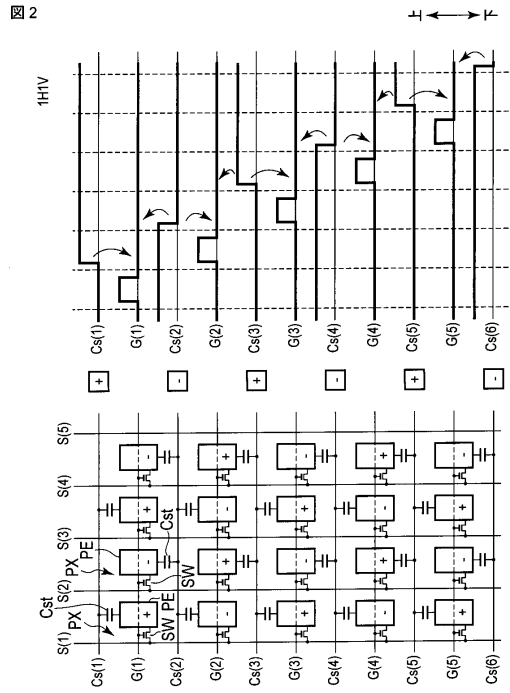
【図 1】



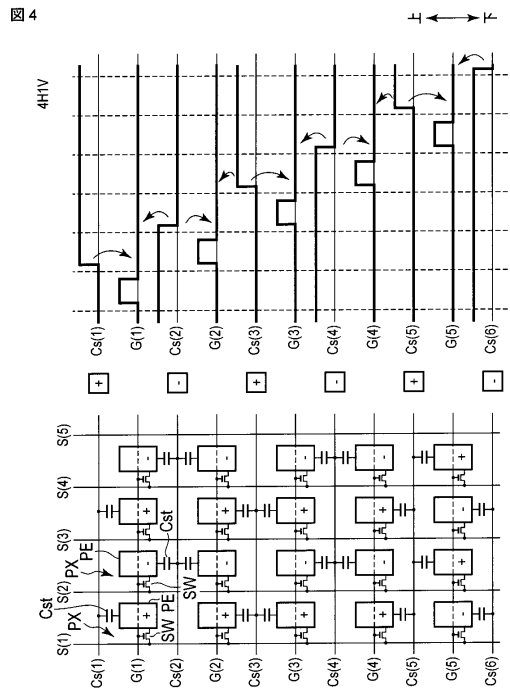
【図 3】



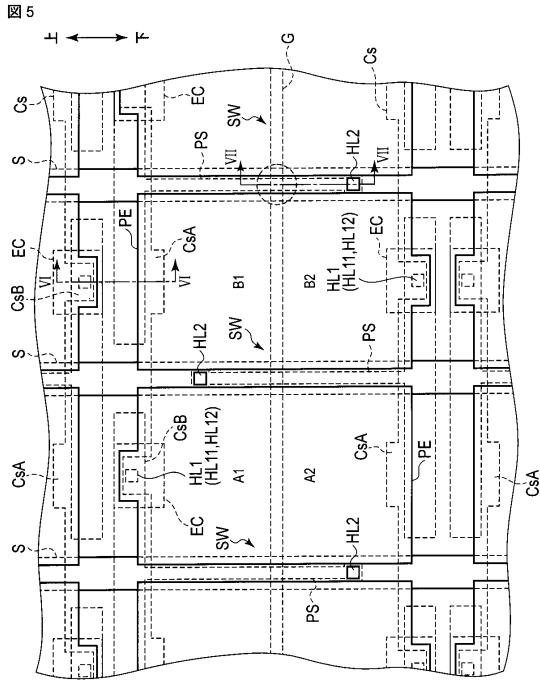
【図 2】



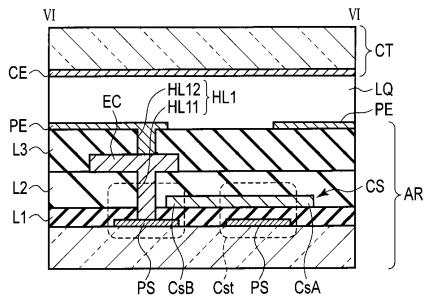
【図 4】



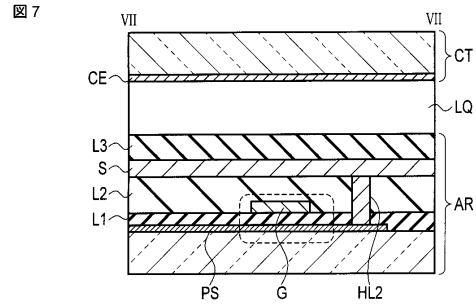
【図5】



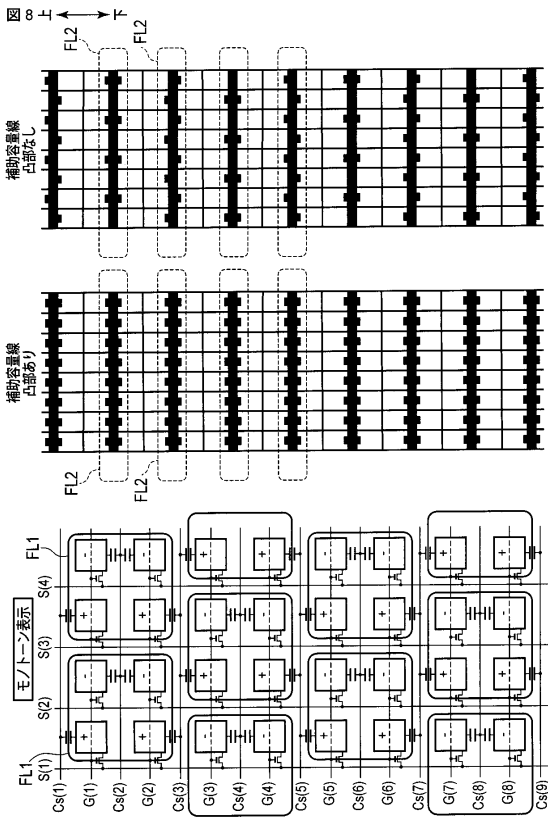
【図6】



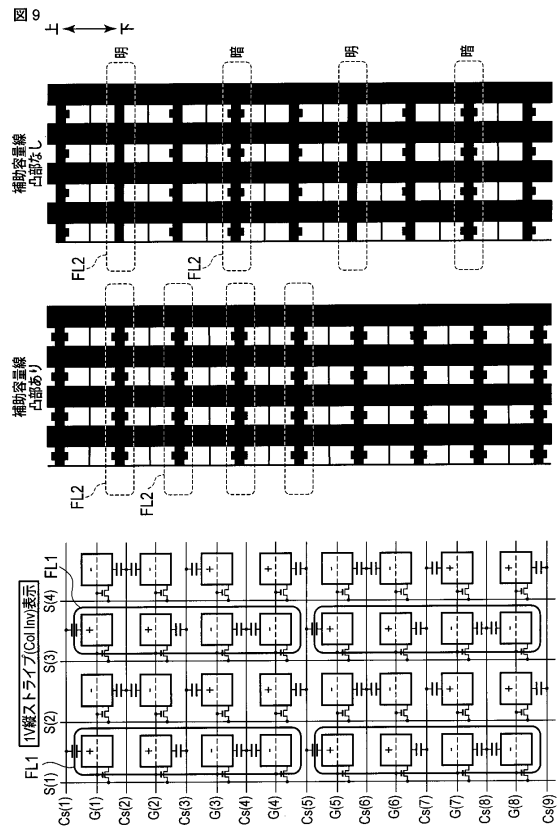
【図7】



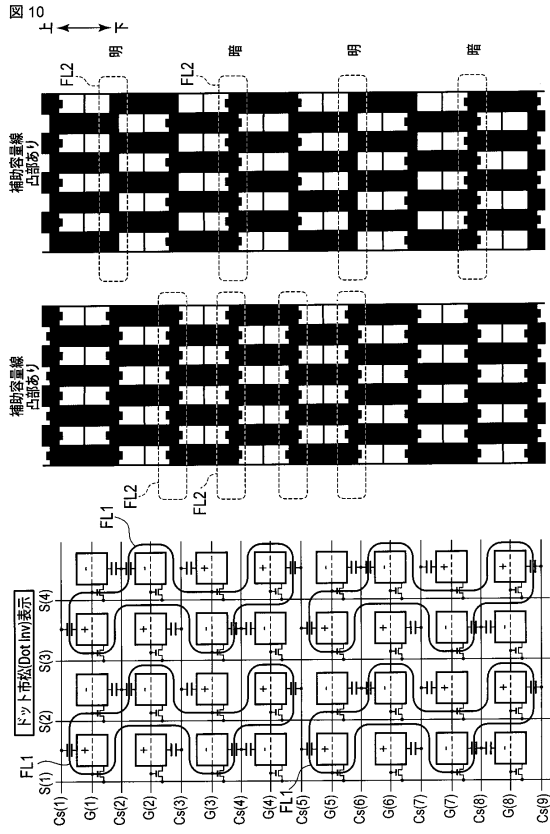
【図8】



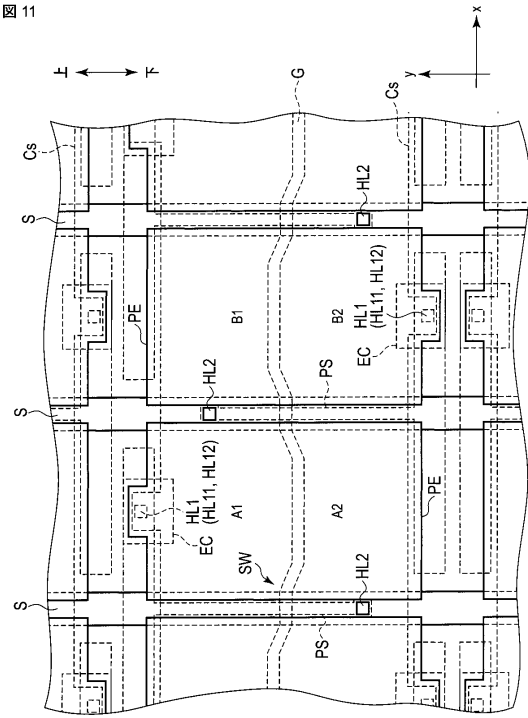
【図9】



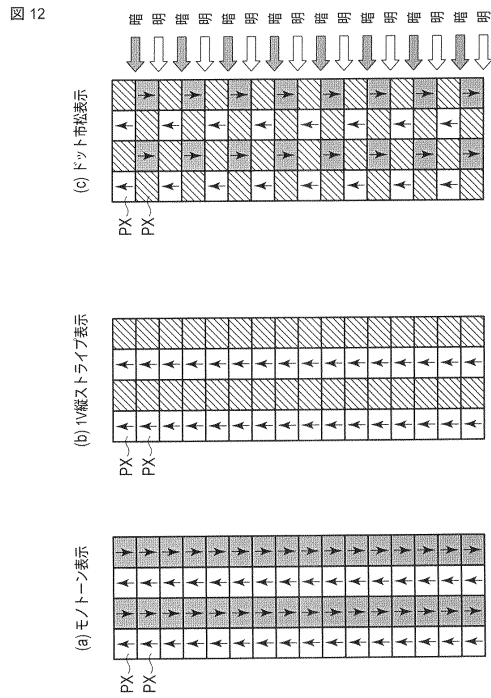
【図10】



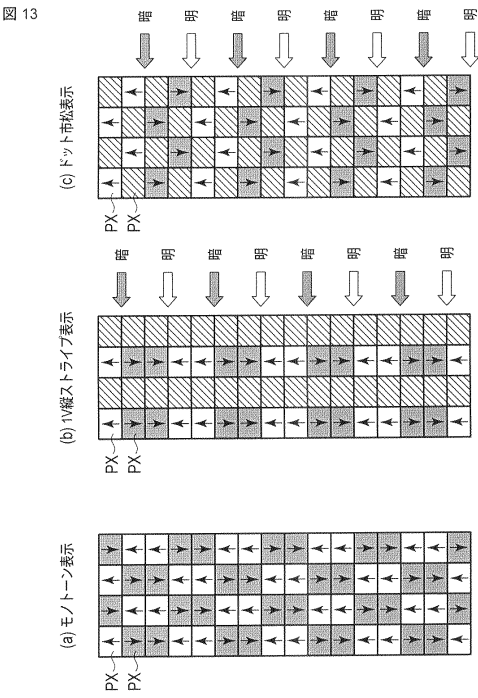
【図11】



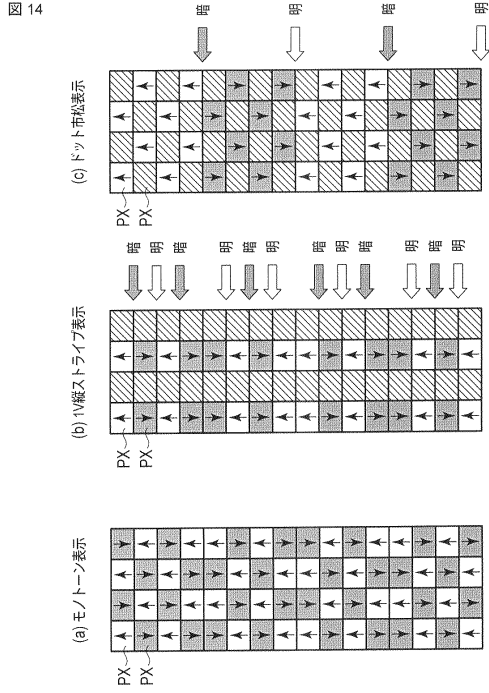
【図12】



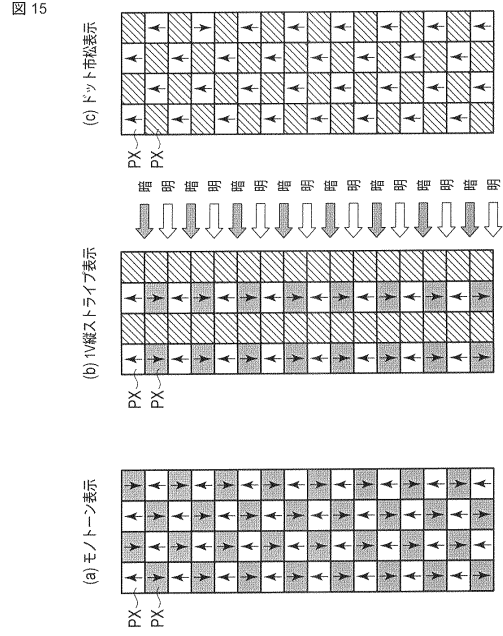
【図13】



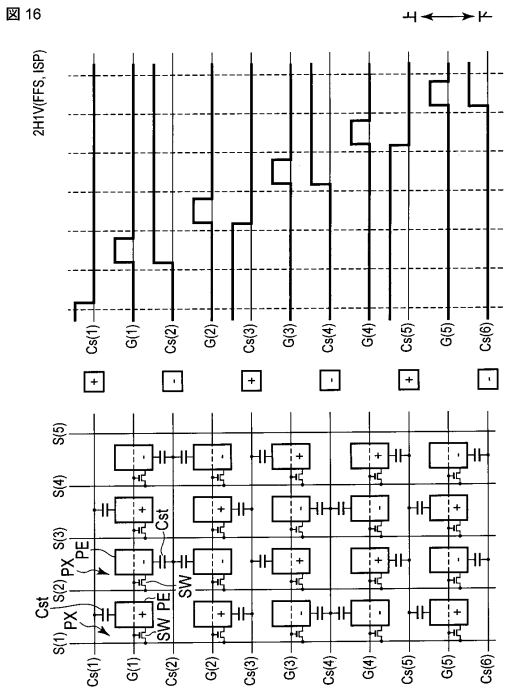
【 図 14 】



【 図 15 】



【 図 16 】



フロントページの続き

(51)Int.Cl. F I
 G 0 9 G 3/20 6 2 2 D
 G 0 9 G 3/20 6 2 4 B
 G 0 9 G 3/20 6 8 0 G
 G 0 9 G 3/20 6 1 1 E
 G 0 9 G 3/20 6 1 1 A
 G 0 9 G 3/20 6 4 2 A
 G 0 9 F 9/30 3 3 8

(74)代理人 100075672
 弁理士 峰 隆司

(74)代理人 100095441
 弁理士 白根 俊郎

(74)代理人 100084618
 弁理士 村松 貞男

(74)代理人 100103034
 弁理士 野河 信久

(74)代理人 100119976
 弁理士 幸長 保次郎

(74)代理人 100153051
 弁理士 河野 直樹

(74)代理人 100140176
 弁理士 砂川 克

(74)代理人 100158805
 弁理士 井関 守三

(74)代理人 100172580
 弁理士 赤穂 隆雄

(74)代理人 100179062
 弁理士 井上 正

(74)代理人 100124394
 弁理士 佐藤 立志

(74)代理人 100112807
 弁理士 岡田 貴志

(74)代理人 100111073
 弁理士 堀内 美保子

(74)代理人 100134290
 弁理士 竹内 将訓

(72)発明者 田中 幸生
 埼玉県深谷市幡羅町一丁目9番地2 東芝モバイルディスプレイ株式会社内

(72)発明者 中尾 健次
 埼玉県深谷市幡羅町一丁目9番地2 東芝モバイルディスプレイ株式会社内

(72)発明者 鈴木 大一
 埼玉県深谷市幡羅町一丁目9番地2 東芝モバイルディスプレイ株式会社内

審査官 稲荷 宗良

(56)参考文献 特開2011-186239(JP,A)
 特開2009-163169(JP,A)

(58)調査した分野(Int.Cl. , DB名)

G 0 2 F	1 / 1 3 6 8
G 0 2 F	1 / 1 3 3
G 0 9 F	9 / 3 0
G 0 9 G	3 / 2 0
G 0 9 G	3 / 3 6