

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：94122520

※申請日期：94.7.1

※IPC 分類：H01L 21/02

一、發明名稱：(中文/英文)

堆疊式半導體晶片封裝體

STACKED SEMICONDUCTOR CHIP PACKAGE

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

沈育濃

SHEN YU-NUNG

代表人：(中文/英文)

住居所或營業所地址：(中文/英文)

台北市內湖區麗山街 328 巷 60 號

No.60, Lane 328, Li-Shan Street, Nei-Hu Dist., Taipei
City

國籍：(中文/英文)

中華民國/ROC

三、發明人：(共 1 人)

姓名：(中文/英文)

沈育濃/SHEN YU-NUNG

國籍：(中文/英文)

中華民國/ROC

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

發明領域

本發明係有關於一種堆疊式半導體晶片封裝體，更特別地，係有關於一種低輪廓堆疊式半導體晶片封裝體。

【先前技術】

發明背景

近年來，半導體晶片封裝體的微型化及多功能化是為持續的趨勢。為了滿足此需求，晶片尺寸封裝 (CSP) 技術及堆疊式封裝技術是應運而生。就半導體記憶體晶片而言，若把兩個規格相同的晶片堆疊在一起的話，則最終之記憶體封裝體的記憶體容量得以增加。然而，半導體晶片被堆疊則勢必導致整個封裝體的高度增加，如此則有違微型化的趨勢。

有鑑於此，本案發明人遂以其從事該行業之多年經驗，並本著精益求精之精神，積極研究改良，遂有本發明『低輪廓堆疊式半導體晶片封裝體』產生。

【發明內容】

發明概要

本發明之目的是為提供一種半導體晶片裝置及其之封裝方法。

根據本發明之一特徵，一種堆疊式半導體晶片封裝體包含：一第一半導體晶片，其具有一個上表面、一個下表面、及數個安裝於該下表面上的外部連接導體，於該第

一半導體晶片的上表面和下表面上是分別佈設有數條導電金屬線，於該第一半導體晶片之下表面上的每條導電金屬線是與一對應的外部連接導電體電氣連接；一第二半導體晶片，其具有一個下表面及數個安裝於該下表面上的外部
5 連接導電體，該第二半導體晶片安裝於該第一半導體晶片的上表面上以致於該第二半導體晶片的外部連接導電體是與在該第一半導體晶片之上表面上之對應的導電金屬線電氣連接；及數個導電金屬元件，每個導電金屬元件電氣連接在該第一半導體晶片之上表面上之一對應的導電金屬線
10 和在該第一半導體晶片之下表面上之一對應的導電金屬線。

根據本發明之另一特徵，一種堆疊式半導體晶片封裝體包含：一第一半導體晶片，其具有一個上表面、一個下表面、及數條分別佈設於該上表面和下表面上的導電金屬
15 線；一第二半導體晶片，其具有一個下表面及數個安裝於該下表面上的外部連接導電體，該第二半導體晶片安裝於該第一半導體晶片的上表面上以致於該第二半導體晶片的外部連接導電體是與在該第一半導體晶片之上表面上之對應的導電金屬線電氣連接；及數個導電金屬元件，每個導
20 電金屬元件電氣連接在該第一半導體晶片之上表面上之一對應的導電金屬線和在該第一半導體晶片之下表面上之一對應的導電金屬線而且具有一個用於與外部電路電氣連接的外部電路連接部。

根據本發明之又另一特徵，一種堆疊式半導體晶片封

裝體包含：一第一半導體晶片，其具有一個上表面、一個下表面、及數個安裝於該下表面上的外部連接導電體，於該第一半導體晶片的上表面和下表面上是分別佈設有數條導電金屬線，於該第一半導體晶片之下表面上的每條導電金屬線是與一對應的外部連接導電體電氣連接，該第一半導體晶片更具有數個沿著其之邊緣設置之用於把在該上表面上之導電金屬線電氣連接至在該下表面上之對應之導電金屬線的導電半圓形孔；及一第二半導體晶片，其具有一個下表面及數個安裝於該下表面上的外部連接導電體，該第二半導體晶片安裝於該第一半導體晶片的上表面上以致於該第二半導體晶片的外部連接導電體是與在該第一半導體晶片之上表面上之對應的導電金屬線電氣連接。

根據本發明之再又另一特徵，一種堆疊式半導體晶片封裝體，包含：一基板，該基板具有一個上表面、一個下表面、一個矩形的容納穿孔、及數個貫穿該上和下表面的電鍍貫孔，於該上表面和下表面上是分別形成有數條導電金屬連線，每條導電金屬連線是自一對應的電鍍貫孔延伸到界定該容納穿孔之四個孔壁中之一者附近；一第一半導體晶片，其具有一個上表面、一個下表面、及數個安裝於該下表面上的外部連接導電體，於該第一半導體晶片的上表面和下表面上是分別佈設有數條導電金屬線，於該第一半導體晶片之下表面上的每條導電金屬線是與一對應的外部連接導電體電氣連接，該第一半導體晶片是安裝於該基板的容納穿孔內以致於在該第一半導體晶片之上表面上的

每一條導電金屬連線是與在該基板之上表面上之一對應的導電金屬連線銜接而在該第一半導體晶片之下表面上的每一條導電金屬連線是與在該基板之下表面上之一對應的導電金屬連線銜接；一第二半導體晶片，其具有一個下表面及數個安裝於該下表面上的外部連接導電體，該第二半導體晶片安裝於該第一半導體晶片的上表面上以致於該第二半導體晶片的外部連接導電體是與在該第一半導體晶片之上表面上之對應的導電金屬線電氣連接；及數個用於把在該第一半導體晶片之上和下表面上之導電金屬連線電氣連接至在該基板之上和下表面上之對應之導電金屬連線的導電金屬元件。

圖式簡單說明

有關本發明為達上述目的、特徵所採用的技術手段及其功效，茲例舉較佳實施例並配合圖式說明如下：

15 第一至四圖是為顯示本發明之第一較佳實施例之堆疊式半導體晶片封裝體的示意圖；

第五至八圖是為顯示本發明之第二較佳實施例之堆疊式半導體晶片封裝體的示意圖；

20 第九和十圖是為顯示本發明之第三較佳實施例之堆疊式半導體晶片封裝體的示意圖；

第十一至十四圖是為顯示本發明之第四較佳實施例之堆疊式半導體晶片封裝體的示意圖；

第十五圖是為一個顯示本發明之第五較佳實施例之堆疊式半導體晶片封裝體的示意側視圖；

第十六圖是為一個顯示本發明之第六較佳實施例之堆疊式半導體晶片封裝體的示意側視圖；

第十七圖是為一個顯示本發明之第七較佳實施例之堆疊式半導體晶片封裝體的示意側視圖；

5 第十八圖是為一個顯示本發明之第八較佳實施例之堆疊式半導體晶片封裝體的示意側視圖；

第十九圖是為一個顯示本發明之第九較佳實施例之堆疊式半導體晶片封裝體的示意側視圖；及

10 第二十圖是為一個顯示本發明之第十較佳實施例之堆疊式半導體晶片封裝體的示意側視圖。

【實施方式】

較佳實施例之詳細說明

15 在後面之本發明之較佳實施例的詳細說明中，相同或類似的元件是由相同的標號標示，而且它們的詳細描述將會被省略。此外，為了清楚揭示本發明的特徵，於圖式中之元件並非按實際比例描繪。

請參閱第一至四圖所示，本發明之第一較佳實施例之堆疊式半導體晶片封裝體包括一基板1、一第一半導體晶片2、及一第二半導體晶片3。

20 該基板1具有一個上表面10、一個下表面11、一個矩形的容納穿孔12、及數個貫穿該上和下表面10和11的電鍍貫孔13。數條第一導電金屬連線14是形成於該基板1的上表面10上。每條第一導電金屬連線14是自一對應的電鍍貫孔13延伸到界定該容納穿孔12之四個孔壁中之一者附近。

數條第二導電金屬連線15是形成於該基板1的下表面11上。每條第二導電金屬連線15是自一對應的電鍍貫孔13延伸到界定該容納穿孔12之四個孔壁中之一者附近。該等第一導電金屬連線14是經由對應的電鍍貫孔13來與對應的第二導電金屬連線15電氣連接。

該第一半導體晶片2具有一個上表面20、一個下表面21、及數個安裝於該下表面21上的外部連接導電體22。數條第三導電金屬連線23是形成於該第一半導體晶片2的上表面20上。每條第三導電金屬連線23是自該晶片2之邊緣延伸到一個相當於一對應之外部連接導電體22的位置。

數條第四導電金屬連線24是形成於該第一半導體晶片2的下表面21上。每條第四導電金屬連線24是自該晶片2之邊緣延伸到一對應的外部連接導電體22俾可與該對應的外部連接導電體22電氣連接。

該第一半導體晶片2是安裝於該基板1的容納穿孔12內以致於在該第一半導體晶片2之上表面20上的每一條第三導電金屬連線23是與在該基板1之上表面10上之一對應的第一導電金屬連線14銜接而在該第一半導體晶片2之下表面21上的每一條第四導電金屬連線24是與在該基板1之下表面11上之一對應的第二導電金屬連線15銜接。

為了確保在該第一半導體晶片2之上和下表面20和21上之第三和第四導電金屬連線23和24與在該基板1之上和下表面10和11上之對應之第一和第二導電金屬連線14和15之間的可靠電氣連接，每兩條對應之導電金屬連線23,24,14

和15是由一導電金屬元件4連接。該等導電金屬元件4可以由任何適合的導電金屬材料製成，例如，錫膏、銀膠、金屬膠、導線等等。

該第二半導體晶片3具有一個下表面31及數個安裝於該下表面31上的外部連接導電體32。該第二半導體晶片3是安裝於該第一半導體晶片2的上表面20上以致於該第二半導體晶片3的外部連接導電體32是與在該第一半導體晶片2之上表面20上之對應的第三導電金屬連線23電氣連接。如是，該第二半導體晶片3的內部電路能夠經由該等外部連接導電體32、該等第三導電金屬線23、該等電鍍貫孔13、該等第四導電金屬線24、和該等外部連接導電體22來與外部電路電氣連接。

一個絕緣保護層5（見第一圖）是形成於該基板1的上表面10上在該第二半導體晶片3四周。該絕緣保護層5的作用是在於穩固該第一和第二半導體晶片2和3及防止會影響該第一與第二半導體晶片2與3之間之電氣連接的濕氣入侵。

應要注意的是，於該第二半導體晶片3的上表面上亦可以佈設有與在第一半導體晶片2之上表面20上之導電金屬線類似的導電金屬線俾可進一步疊置另一半導體晶片於其上。或者，端視需要而定，於該第二半導體晶片3的上表面上是可佈設有任何需要的電路軌跡，例如，具有電波接收與發射之功能的天線迴路、任何生物偵測探針或感應元件形成迴路等等。

另一方面，第一半導體晶片2和第二半導體晶片3的大小、類型、及功能等等可以是不相同的。

第五至八圖是為顯示本發明之第二較佳實施例之堆疊式半導體晶片封裝體的圖示。

- 5 如在第五至八圖中所示，本發明之第二較佳實施例之堆疊式半導體晶片封裝體包括一第一半導體晶片2和一第二半導體晶片3。

該第一半導體晶片2具有一個上表面20、一個下表面21、及數個安裝於該下表面21上的外部連接導電體22。數
10 條第三導電金屬連線23是形成於該第一半導體晶片2的上表面20上。每條第三導電金屬連線23是自該晶片2之邊緣延伸到一個相當於一對應之外部連接導電體22的位置。

數條第四導電金屬連線24是形成於該第一半導體晶片2的下表面21上。每條第四導電金屬連線24是自該晶片2之
15 邊緣延伸到一對應的外部連接導電體22俾可與該對應的外部連接導電體22電氣連接。

在該第一半導體晶片2之上表面20上的每一條第三導電金屬連線23是經由一個導電金屬元件4'來與在下表面21上之一對應的第四導電金屬連線24電氣連接。在本實施例
20 中，該等導電金屬元件4'是為大致C形的金屬片而且每個導電金屬元件4'具有一個置於該第一半導體晶片2之上表面20上俾可與一對應之第三導電金屬連線23電氣連接的第一臂部40'、一個置於該第一半導體晶片2之下表面21上俾可與一對應之第四導電金屬連線24電氣連接的第二臂部

41'、及一個連接該第一臂部40'和該第二臂部41'的臂連接部42'。

該第二半導體晶片3具有一個下表面31及數個安裝於該下表面31上的外部連接導電體32。該第二半導體晶片3是
5 安裝於該第一半導體晶片2的上表面20上以致於該第二半導體晶片3的外部連接導電體32是與在該第一半導體晶片2之上表面20上之對應的第三導電金屬連線22電氣連接。如是，該第二半導體晶片3的內部電路能夠經由該等外部連接導電體32、該等第三導電金屬線23、該等導電金屬元件4'、
10 該等第四導電金屬線24、和該等外部連接導電體22來與外部電路電氣連接。

第九和十圖是為一個顯示本發明之第三較佳實施例之堆疊式半導體晶片封裝體的側視圖。

如第九和十圖中所示，與第二較佳實施例不同，每個導電金屬元件4'更包括一個自該臂連接部42'延伸出來俾
15 可與外部電路（圖中未示）電氣連接的外部電路連接部43'。由於該等外部電路連接部43'的設置，於在第二較佳實施例中所示之該第一半導體晶片2之下表面上的導電金屬連線及外部連接導電體（見第八圖）是可免除。

20 第十一至十四圖是為顯示本發明之第四較佳實施例之堆疊式半導體晶片封裝體的圖示。

請參閱第十一至十四圖所示，本發明之第四較佳實施例之堆疊式半導體晶片封裝體包括一第一半導體晶片2及一第二半導體晶片3。

該第一半導體晶片2具有一個上表面20、一個下表面21、數個安裝於該下表面21上的外部連接導電體22、及數個沿著該第一半導體晶片2之邊緣設置的導電半圓形孔25。該等導電半圓形孔25的形成可以是藉著在該第一半導體晶片2自一片晶圓切割出來之前先沿著切割線鑽孔並電鍍形成電鍍貫孔而然後再沿切割線切割來被形成。當然，該等導電半圓形孔25亦可以藉著任何其他適當的手段來被形成，例如，以導電膠填充俾形成導電膠-填充貫孔來代替以電鍍形成電鍍貫孔。

10 數條第三導電金屬連線23是形成於該第一半導體晶片2的上表面20上。每條第三導電金屬連線23是自一個相當於一對應之外部連接導電體22之位置延伸到一個對應的導電半圓形孔25。

15 數條第四導電金屬連線24是形成於該第一半導體晶片2的下表面21上。每條第四導電金屬連線24是自一個對應的外部連接導電體22延伸到一個對應的導電半圓形孔25俾可與該對應的外部連接導電體22電氣連接。

20 該第二半導體晶片3具有一個下表面31及數個安裝於該下表面31上的外部連接導電體32。該第二半導體晶片3是安裝於該第一半導體晶片2的上表面20上以致於該第二半導體晶片3的外部連接導電體32是與在該第一半導體晶片2之上表面20上之對應的第三導電金屬連線23電氣連接。如是，該第二半導體晶片3的內部電路能夠經由該等外部連接導電體32、該等第三導電金屬線23、該等第四導電金屬線

24、和該等外部連接導電體22來與外部電路電氣連接。

第十五圖是為一個顯示本發明之第五較佳實施例之堆疊式半導體晶片封裝體的示意側示圖。

5 如第十五圖中所示，本較佳實施例之堆疊式半導體晶片封裝體包括一基板1'、一第一半導體晶片2、一第二半導體晶片3、及一保護層5。

10 該基板1'具有一個上表面10、一個下表面11、數個貫穿該上和下表面10和11的電鍍貫孔13、及數個設置於該基板1'之下表面11上的外部連接導電體14。數條與第一較佳實施例相似的第一導電金屬連線（圖中未示）是形成於該基板1'的上表面10上。每條第一導電金屬連線是自一對應的電鍍貫孔13延伸到一預定的位置。

15 數條與第一較佳實施例相似的第二導電金屬連線（圖中未示）是形成於該基板1'的下表面11上。每條第二導電金屬連線是自一對應的電鍍貫孔13延伸到一對應的外部連接導電體14俾可與該對應的外部連接導電體14電氣連接。該等第一導電金屬連線14是經由對應的電鍍貫孔13來與對應的第二導電金屬連線15電氣連接。

20 該第一半導體晶片2是與在第四較佳實施例中所示的相同而因此，其之詳細描述於此恕不再贅述。該第一半導體晶片2是被設置於該基板1'的上表面10上以致於該第一半導體晶片2的外部連接導電體22是與在該基板1'之上表面10上的第一導電金屬連線電氣連接。

該第二半導體晶片3是與在第四較佳實施例中所示的

相同而且是以與在第四較佳實施例中所述之形式相同的形式設置於該第一半導體晶片2上。

該絕緣保護層5是形成於該基板1'的上表面10上俾可覆蓋該等半導體晶片2和3。

5 第十六圖是為一個顯示本發明之第六較佳實施例之堆疊式半導體晶片封裝體的示意側示圖。與第五較佳實施例不同，本較佳實施例包含四個堆疊設置的半導體晶片。

第十七圖是為一個顯示本發明之第七較佳實施例之堆疊式半導體晶片封裝體的示意側示圖。

10 如第十七圖中所示，本較佳實施例之堆疊式半導體晶片封裝體包括一第一基板1'、一第二基板6、一第三基板7、一第一半導體晶片2、一第二半導體晶片3、及一保護層5。

15 該基板1'是與在第五較佳實施例中所述的相同而因此其之詳細描述於此不再贅述。

該第二基板6是與在第一較佳實施例中所述的相同而因此其之詳細描述於此不再贅述。

20 該第一半導體晶片2是與在第一較佳實施例中所示的相同而且是以與在第一較佳實施例中所述相同的形式安裝於該第二基板6，因此，其之詳細描述於此恕不再贅述。

該第三基板7是與該第二基板6相同而因此其之詳細描述於此不再贅述。

該第二半導體晶片3是與在第一較佳實施例中所示的相同而且是以與在第一較佳實施例中所述之形式相同的形

式安裝於該第三基板7及設置於該第一半導體晶片2上。

該絕緣保護層5是形成於該基板1'的上表面10上俾可覆蓋該等半導體晶片2和3。

5 第十八圖是為一個顯示本發明之第八較佳實施例之堆疊式半導體晶片封裝體的示意側示圖。與第七較佳實施例不同，本較佳實施例包含四個堆疊設置的半導體晶片。

第十九圖是為一個顯示本發明之第九較佳實施例之堆疊式半導體晶片封裝體的示意側示圖。

10 如第十九圖中所示，本較佳實施例之堆疊式半導體晶片封裝體包括一基板1'、一第一半導體晶片2、一第二半導體晶片3、及一保護層5。

該基板1'是與在第五較佳實施例中所述的相同而因此其之詳細描述於此不再贅述。

15 該第一半導體晶片2和該第二半導體晶片3是與在第二較佳實施例中所示的相同而且是以與在第二較佳實施例中所述之相同的形式堆疊並且設置於該基板1'上，因此，其之詳細描述於此恕不再贅述。

該絕緣保護層5是形成於該基板1'的上表面10上俾可覆蓋該等半導體晶片2和3。

20 第二十圖是為一個顯示本發明之第十較佳實施例之堆疊式半導體晶片封裝體的示意側示圖。與第九較佳實施例不同，本較佳實施例包含四個堆疊設置的半導體晶片。

綜上所述，本發明之『低輪廓堆疊式半導體晶片封裝體』，確能藉上述所揭露之構造、裝置，達到預期之目的

與功效，且申請前未見於刊物亦未公開使用，符合發明專利之新穎、進步等要件。

惟，上述所揭之圖式及說明，僅為本發明之實施例而已，非為限定本發明之實施例；大凡熟悉該項技藝之人仕，其所依本發明之特徵範疇，所作之其他等效變化或修飾，皆應涵蓋在以下本案之申請專利範圍內。

【圖式簡單說明】

第一至四圖是為顯示本發明之第一較佳實施例之堆疊式半導體晶片封裝體的示意圖；

10 第五至八圖是為顯示本發明之第二較佳實施例之堆疊式半導體晶片封裝體的示意圖；

第九和十圖是為顯示本發明之第三較佳實施例之堆疊式半導體晶片封裝體的示意圖；

15 第十一至十四圖是為顯示本發明之第四較佳實施例之堆疊式半導體晶片封裝體的示意圖；

第十五圖是為一個顯示本發明之第五較佳實施例之堆疊式半導體晶片封裝體的示意側視圖；

第十六圖是為一個顯示本發明之第六較佳實施例之堆疊式半導體晶片封裝體的示意側視圖；

20 第十七圖是為一個顯示本發明之第七較佳實施例之堆疊式半導體晶片封裝體的示意側視圖；

第十八圖是為一個顯示本發明之第八較佳實施例之堆疊式半導體晶片封裝體的示意側視圖；

第十九圖是為一個顯示本發明之第九較佳實施例之堆

五、中文發明摘要：

一種堆疊式半導體晶片封裝體包含：一第一半導體晶片，其具有一個上表面、一個下表面、及數個安裝於該下表面上的外部連接導體，於該第一半導體晶片的上表面和下表面上是分別佈設有數條導電金屬線，於該第一半導體晶片之下表面上的每條導電金屬線是與一對應的外部連接導體電氣連接；一第二半導體晶片，其具有一個下表面及數個安裝於該下表面上的外部連接導體，該第二半導體晶片安裝於該第一半導體晶片的上表面上以致於該第二半導體晶片的外部連接導體是與在該第一半導體晶片之上表面上之對應的導電金屬線電氣連接；及數個導電金屬元件，每個導電金屬元件電氣連接在該第一半導體晶片之上表面上之一對應的導電金屬線和在該第一半導體晶片之下表面上之一對應的導電金屬線。

六、英文發明摘要：

十、申請專利範圍：

1. 一種堆疊式半導體晶片封裝體，包含：

5 一第一半導體晶片，其具有一個上表面、一個下表面、及數個安裝於該下表面上的外部連接導電體，於該第一半導體晶片的上表面和下表面上是分別佈設有數條導電金屬線，於該第一半導體晶片之下表面上的每條導電金屬線是與一對應的外部連接導電體電氣連接；

10 一第二半導體晶片，其具有一個下表面及數個安裝於該下表面上的外部連接導電體，該第二半導體晶片安裝於該第一半導體晶片的上表面上以致於該第二半導體晶片的外部連接導電體是與在該第一半導體晶片之上表面上之對應的導電金屬線電氣連接；及

15 數個導電金屬元件，每個導電金屬元件電氣連接在該第一半導體晶片之上表面上之一對應的導電金屬線和在該第一半導體晶片之下表面上之一對應的導電金屬線。

2. 如申請專利範圍第1項所述之堆疊式半導體晶片封裝體，更包含形成於該第二半導體晶片之上表面上的導電金屬線。

20 3. 一種堆疊式半導體晶片封裝體，包含：

一第一半導體晶片，其具有一個上表面、一個下表面、及數條分別佈設於該上表面和下表面上的導電金屬線；

一第二半導體晶片，其具有一個下表面及數個安裝

於該下表面上的外部連接導電體，該第二半導體晶片安裝於該第一半導體晶片的上表面上以致於該第二半導體晶片的外部連接導電體是與在該第一半導體晶片之上表面上之對應的導電金屬線電氣連接；及

5 數個導電金屬元件，每個導電金屬元件電氣連接在該第一半導體晶片之上表面上之一對應的導電金屬線和在該第一半導體晶片之下表面上之一對應的導電金屬線而且具有一個用於與外部電路電氣連接的外部電路連接部。

10 4.如申請專利範圍第3項所述之堆疊式半導體晶片封裝體，更包含形成於該第二半導體晶片之上表面上的導電金屬線。

5.一種堆疊式半導體晶片封裝體，包含：

15 一第一半導體晶片，其具有一個上表面、一個下表面、及數個安裝於該下表面上的外部連接導電體，於該第一半導體晶片的上表面和下表面上是分別佈設有數條導電金屬線，於該第一半導體晶片之下表面上的每條導電金屬線是與一對應的外部連接導電體電氣連接，該第一半導體晶片更具有數個沿著其之邊緣設置之用於把在
20 該上表面上之導電金屬線電氣連接至在該下表面上之對應之導電金屬線的導電半圓形孔；及

一第二半導體晶片，其具有一個下表面及數個安裝於該下表面上的外部連接導電體，該第二半導體晶片安裝於該第一半導體晶片的上表面上以致於該第二半導體

晶片的外部連接導電體是與在該第一半導體晶片之上表面上之對應的導電金屬線電氣連接。

6. 如申請專利範圍第5項所述之堆疊式半導體晶片封裝體，更包含形成於該第二半導體晶片之上表面上的導電金屬線。

5

7. 一種堆疊式半導體晶片封裝體，包含：

一基板，該基板具有一個上表面、一個下表面、一個矩形的容納穿孔、及數個貫穿該上和下表面的電鍍貫孔，於該上表面和下表面上是分別形成有數條導電金屬連線，每條導電金屬連線是自一對應的電鍍貫孔延伸到界定該容納穿孔之四個孔壁中之一者附近；

10

一第一半導體晶片，其具有一個上表面、一個下表面、及數個安裝於該下表面上的外部連接導電體，於該第一半導體晶片的上表面和下表面上是分別佈設有數條導電金屬線，於該第一半導體晶片之下表面上的每條導電金屬線是與一對應的外部連接導電體電氣連接，該第一半導體晶片是安裝於該基板的容納穿孔內以致於在該第一半導體晶片之上表面上的每一條導電金屬連線是與在該基板之上表面上之一對應的導電金屬連線銜接而在該第一半導體晶片之下表面上的每一條導電金屬連線是與在該基板之下表面上之一對應的導電金屬連線銜接；

15

20

一第二半導體晶片，其具有一個下表面及數個安裝於該下表面上的外部連接導電體，該第二半導體晶片安裝於該第一半導體晶片的上表面上以致於該第二半導體

晶片的外部連接導電體是與在該第一半導體晶片之上表面上之對應的導電金屬線電氣連接；及

數個用於把在該第一半導體晶片之上和下表面上之導電金屬連線電氣連接至在該基板之上和下表面上之對應之導電金屬連線的導電金屬元件。

5

8.如申請專利範圍第7項所述之堆疊式半導體晶片封裝體，其中，該等導電金屬元件是為導電金屬膠。

9.如申請專利範圍第7項所述之堆疊式半導體晶片封裝體，更包含形成於該第二半導體晶片之上表面上的導電金屬線。

10

10.如申請專利範圍第1項所述之堆疊式半導體晶片封裝體，更包含一個安裝基板，該安裝基板具有一個上表面、一個下表面、數個貫穿該上和下表面的電鍍貫孔、及數個設置於該基板之下表面上的外部連接導電體，於該安裝基板之上表面上是形成有數條自一對應之電鍍貫孔延伸到一預定之位置的導電金屬連線，於該安裝基板之下表面上是形成有數條自一對應之電鍍貫孔延伸到一對應之外部連接導電體俾可與該對應的外部連接導電體電氣連接的導電金屬連線，該第一半導體晶片是設置於該安裝基板的上表面上以致於該第一半導體晶片的外部連接導電體是與在該安裝基板之上表面上之對應的導電金屬連線電氣連接。

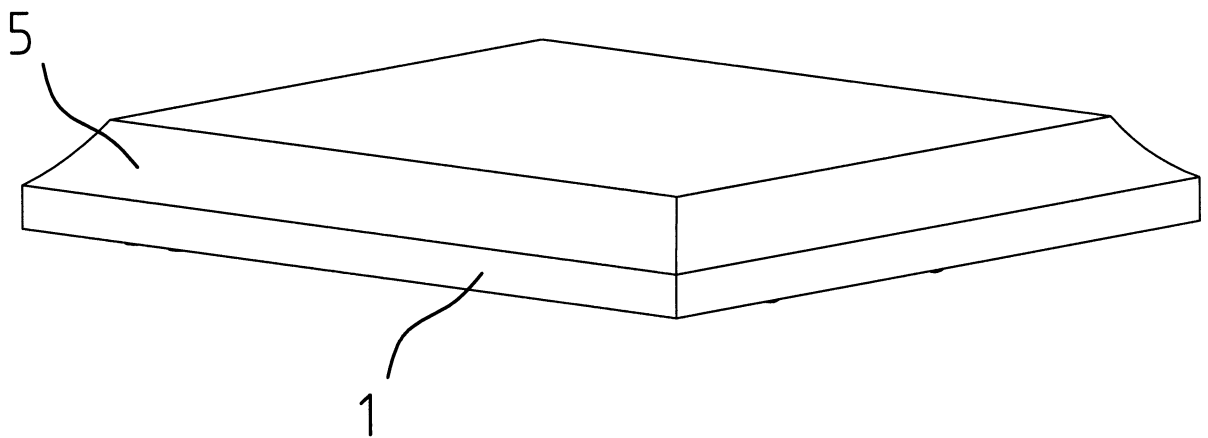
15

20

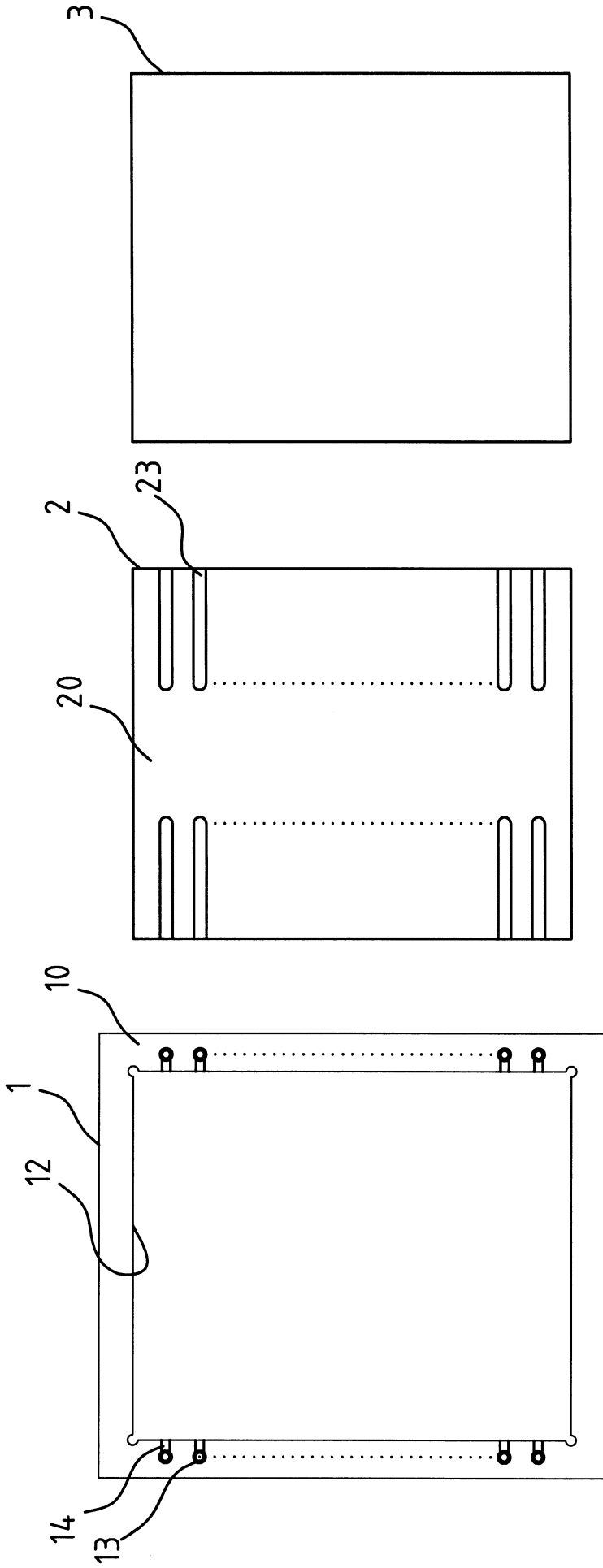
11.如申請專利範圍第5項所述之堆疊式半導體晶片封裝體，更包含一個安裝基板，該安裝基板具有一個上表面、

一個下表面、數個貫穿該上和下表面的電鍍貫孔、及數個設置於該基板之下表面上的外部連接導電體，於該安裝基板之上表面上是形成有數條自一對應之電鍍貫孔延伸到一預定之位置的導電金屬連線，於該安裝基板之下表面上是形成有數條自一對應之電鍍貫孔延伸到一對應之外部連接導電體俾可與該對應的外部連接導電體電氣連接的導電金屬連線，該第一半導體晶片是設置於該安裝基板的上表面上以致於該第一半導體晶片的外部連接導電體是與在該安裝基板之上表面上之對應的導電金屬連線電氣連接。

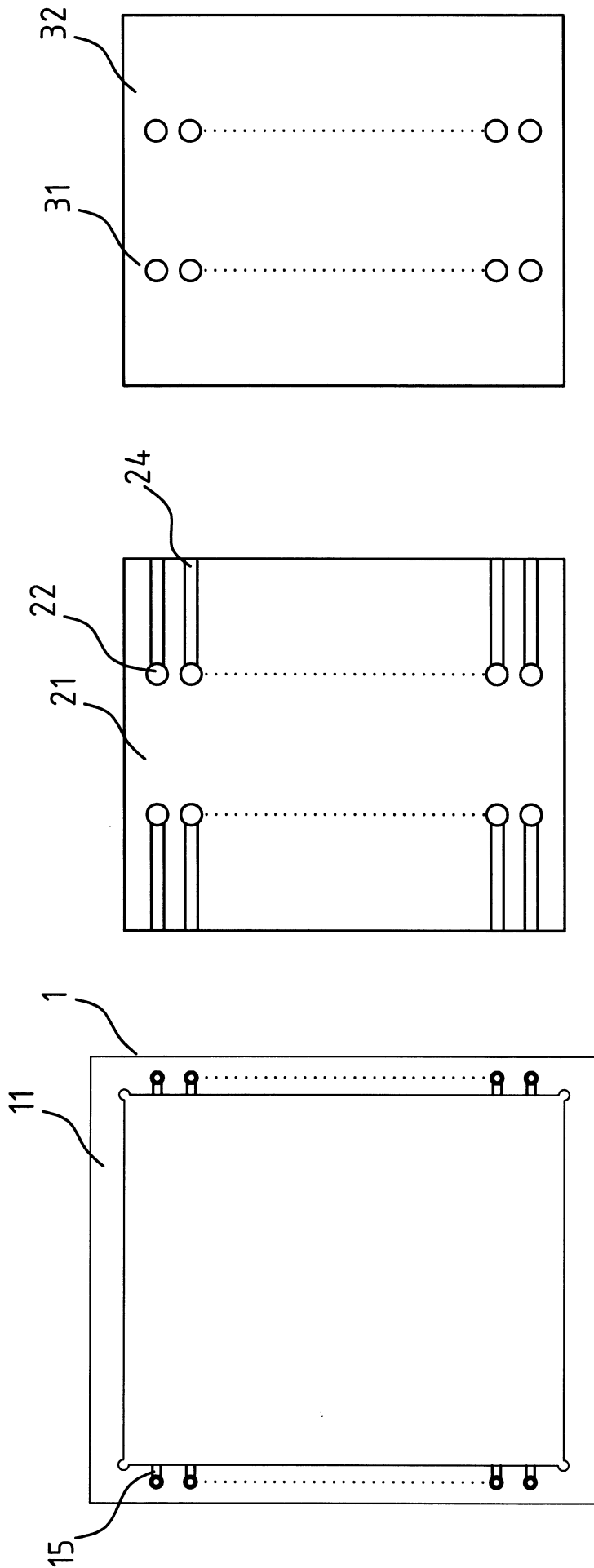
12.如申請專利範圍第7項所述之堆疊式半導體晶片封裝體，更包含一個安裝基板，該安裝基板具有一個上表面、一個下表面、數個貫穿該上和下表面的電鍍貫孔、及數個設置於該基板之下表面上的外部連接導電體，於該安裝基板之上表面上是形成有數條自一對應之電鍍貫孔延伸到一預定之位置的導電金屬連線，於該安裝基板之下表面上是形成有數條自一對應之電鍍貫孔延伸到一對應之外部連接導電體俾可與該對應的外部連接導電體電氣連接的導電金屬連線，該第一半導體晶片是設置於該安裝基板的上表面上以致於該第一半導體晶片的外部連接導電體是與在該安裝基板之上表面上之對應的導電金屬連線電氣連接。



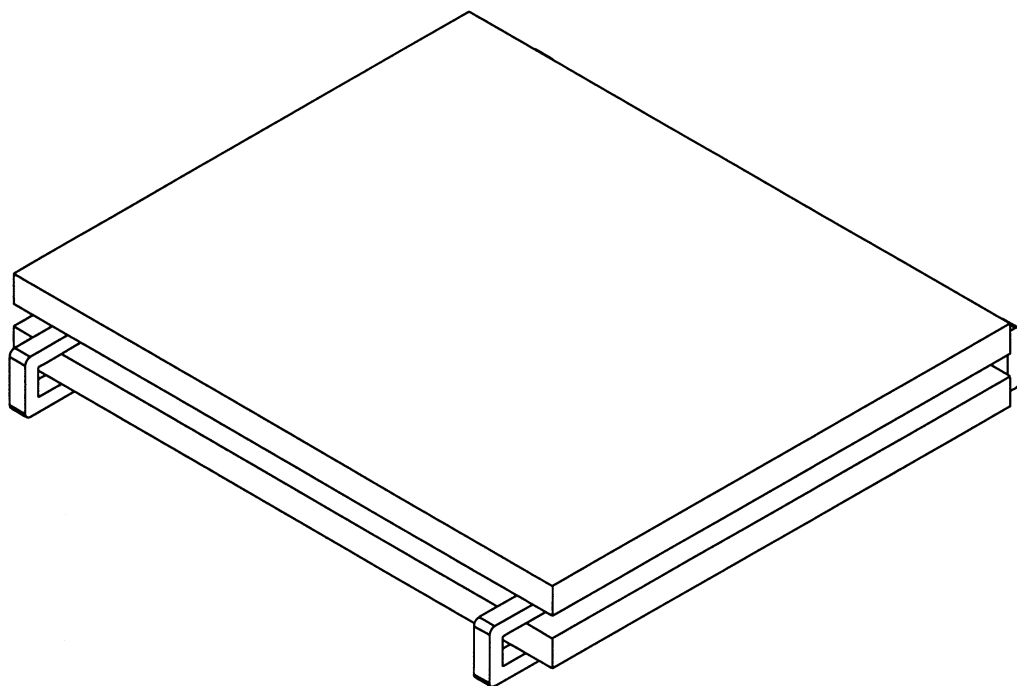
第一圖



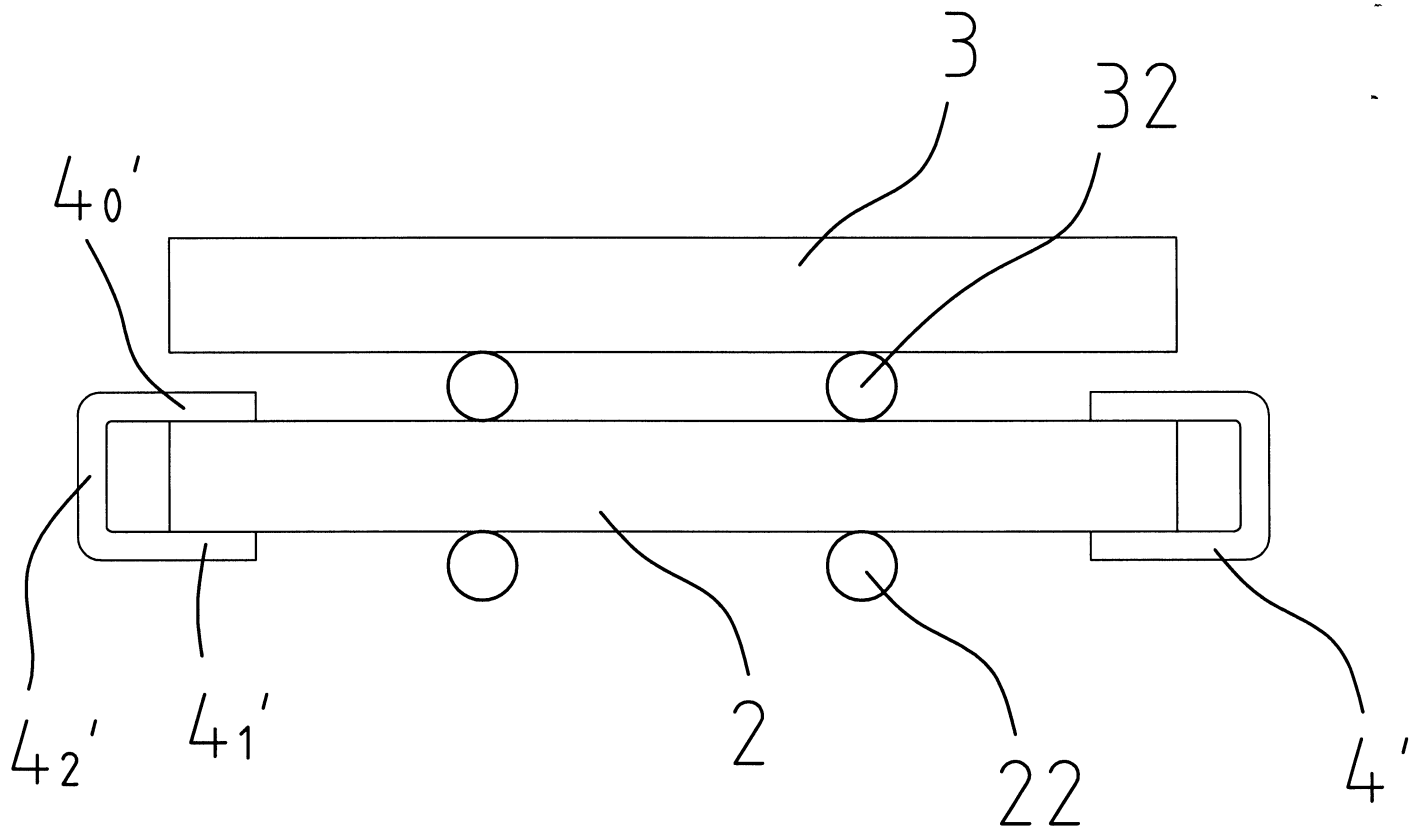
第三圖



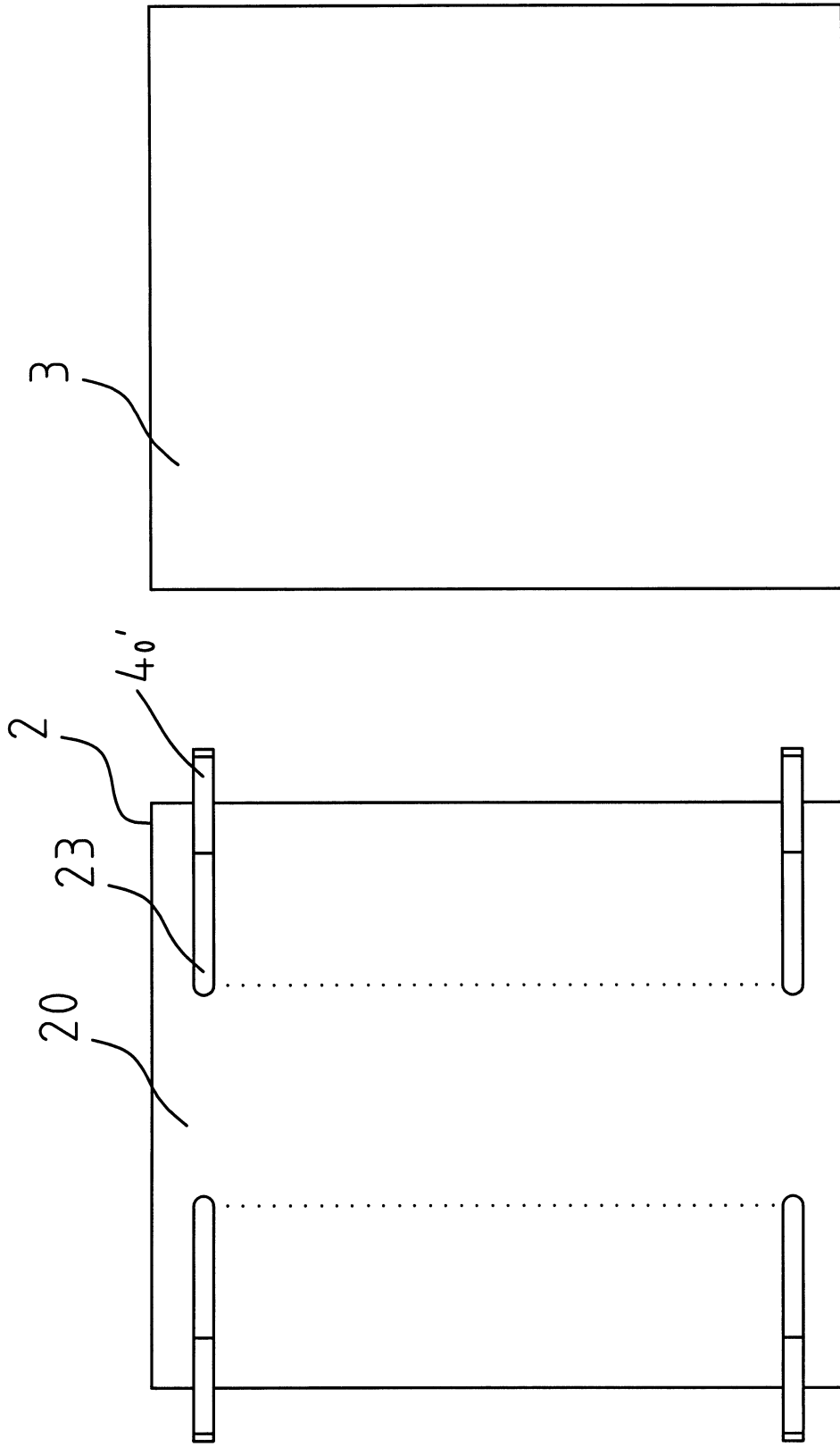
第四圖



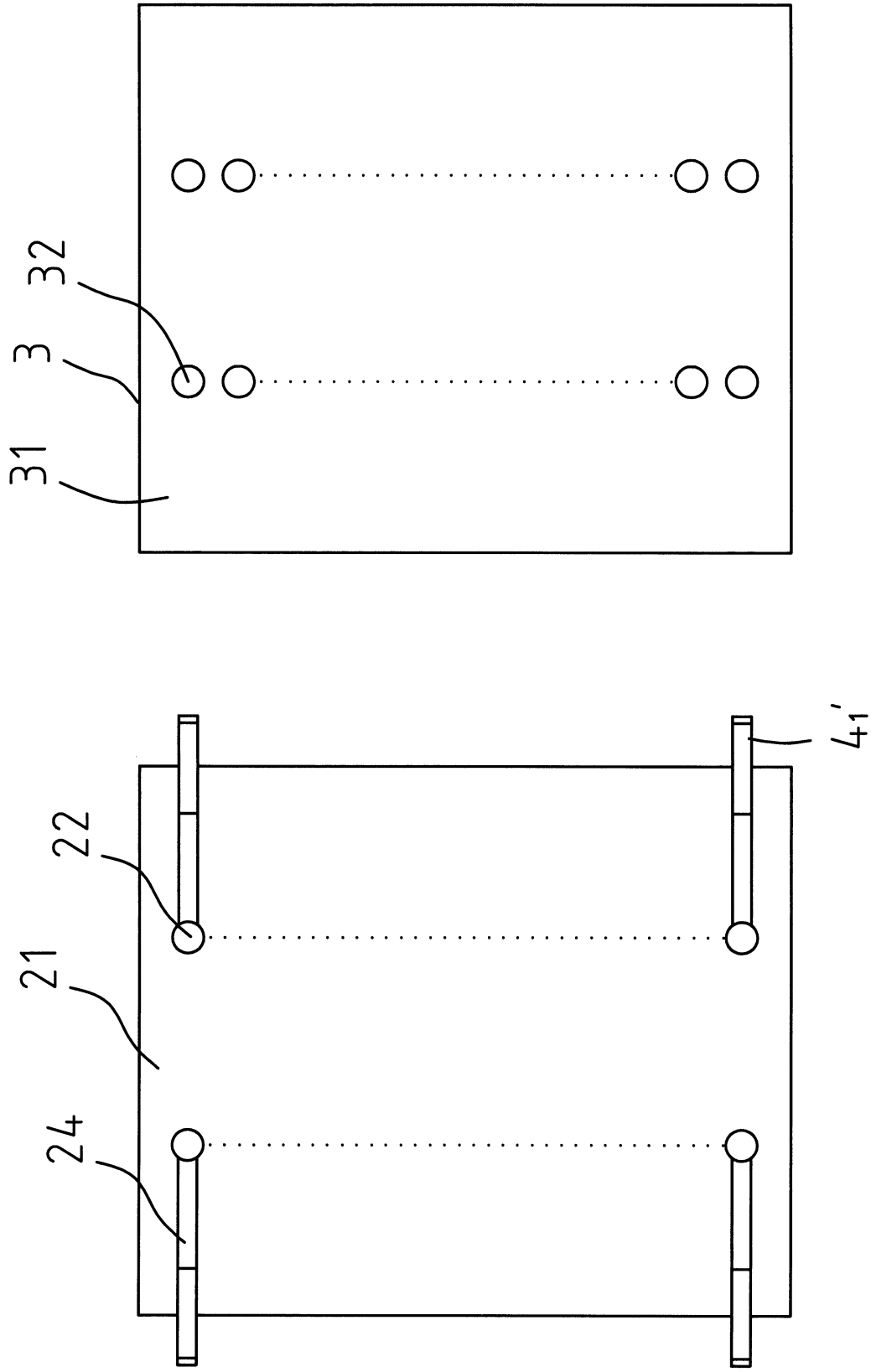
第五圖



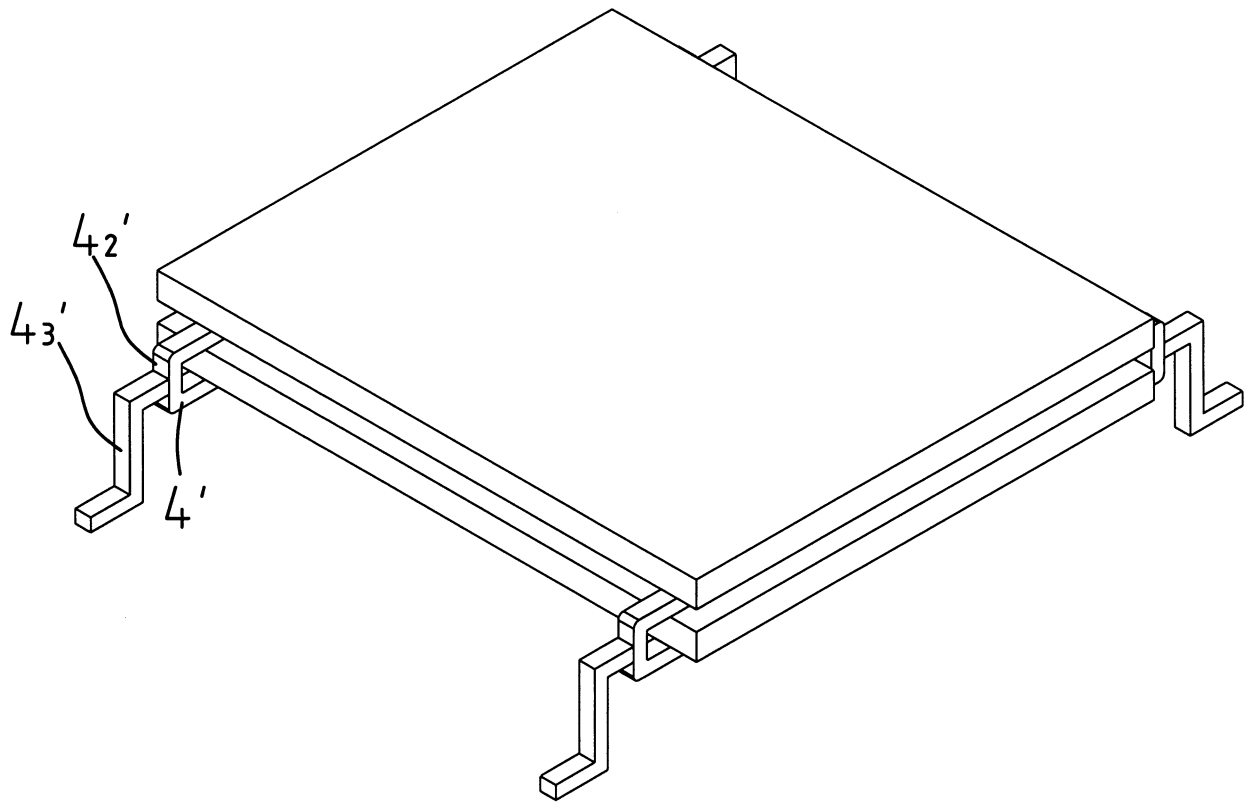
第六圖



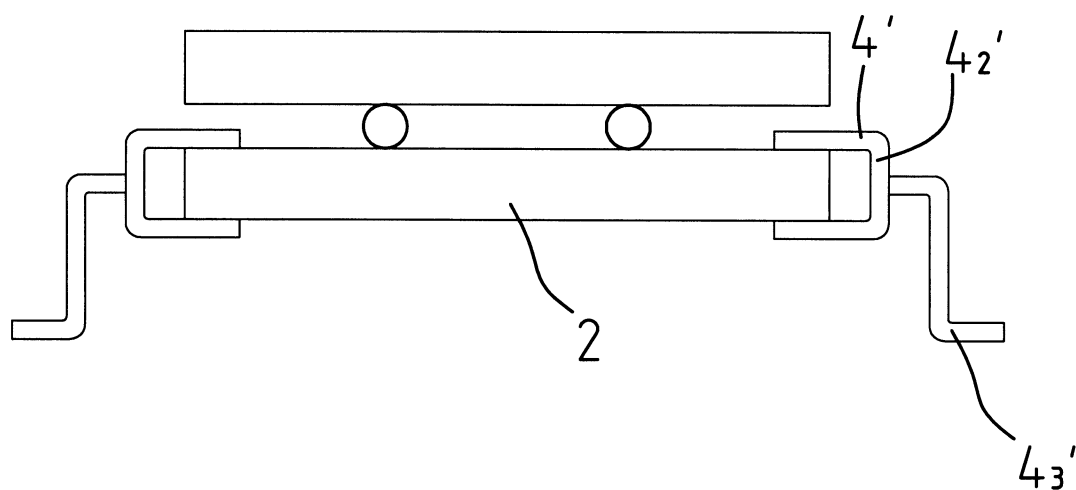
第七圖



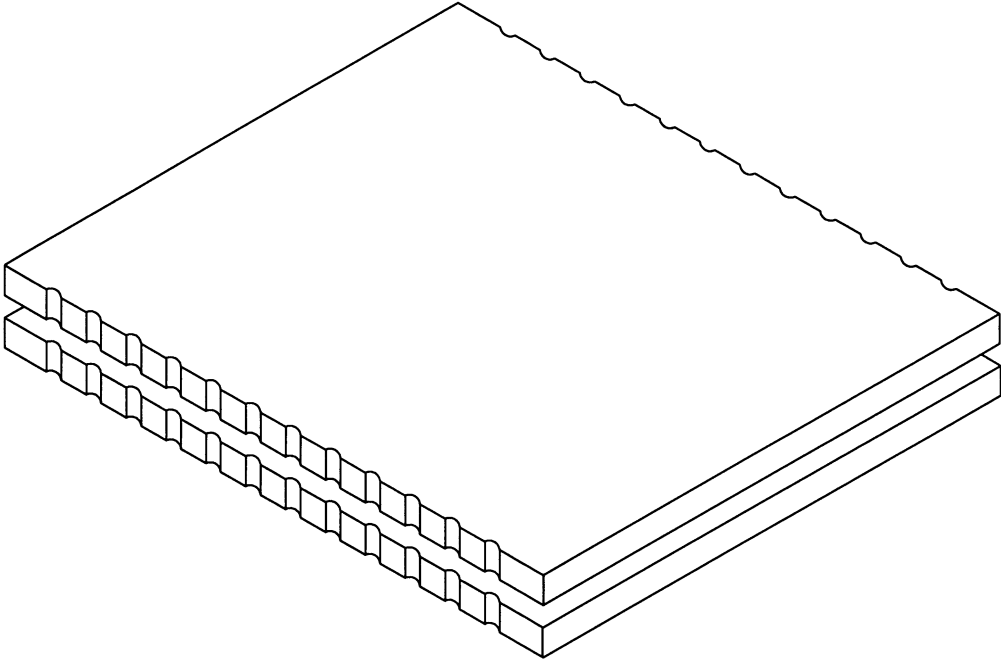
第八圖



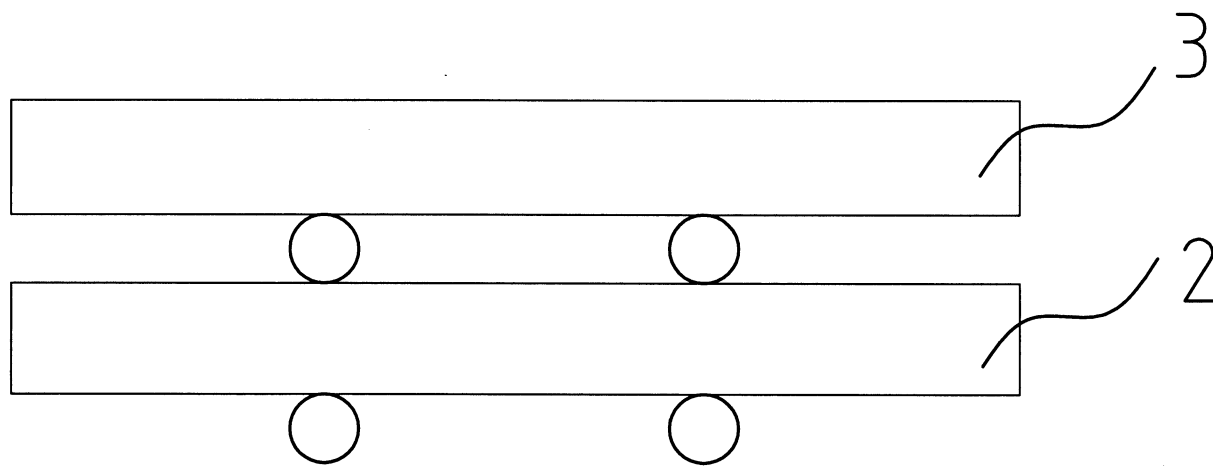
第九圖



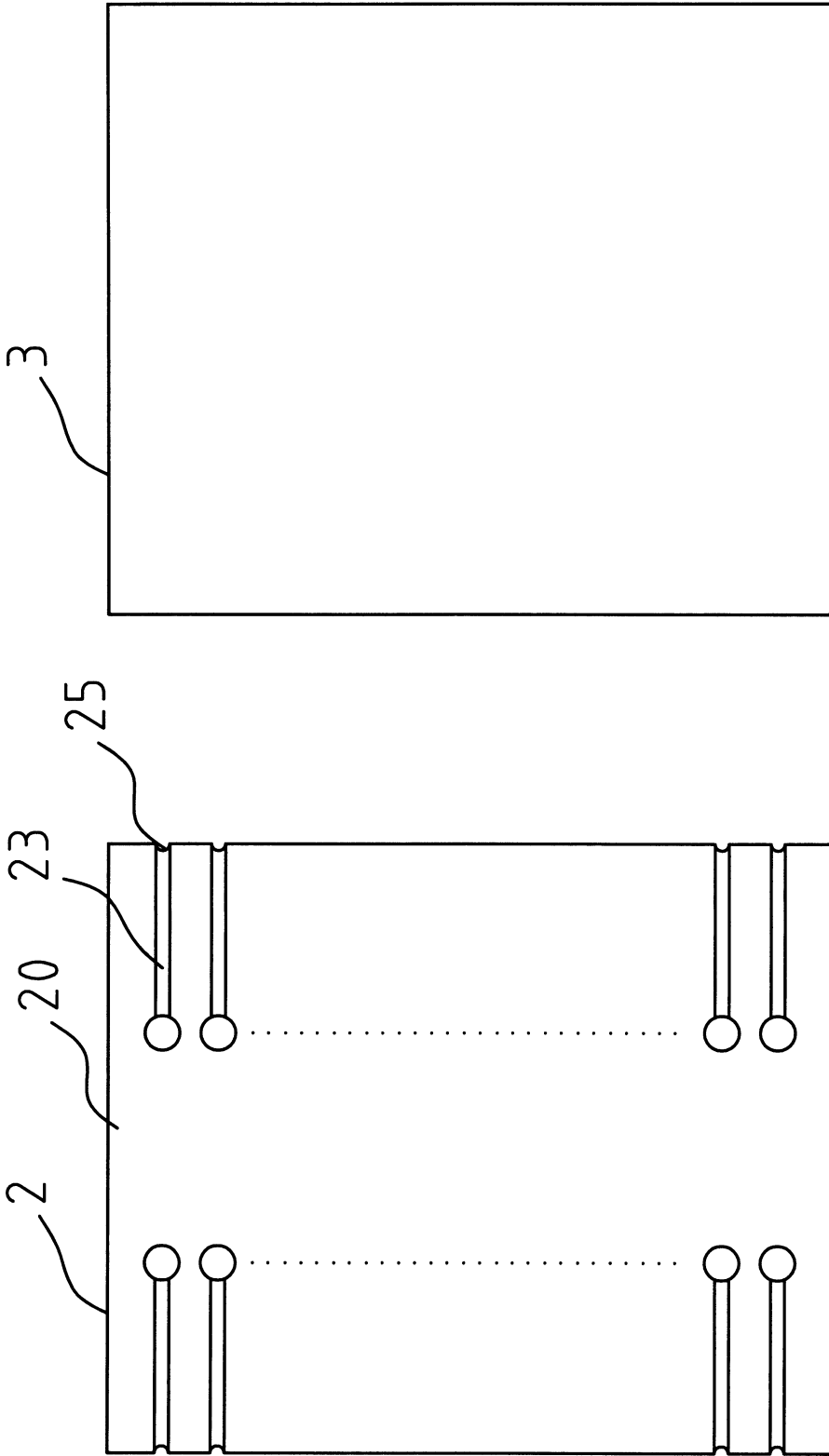
第十圖



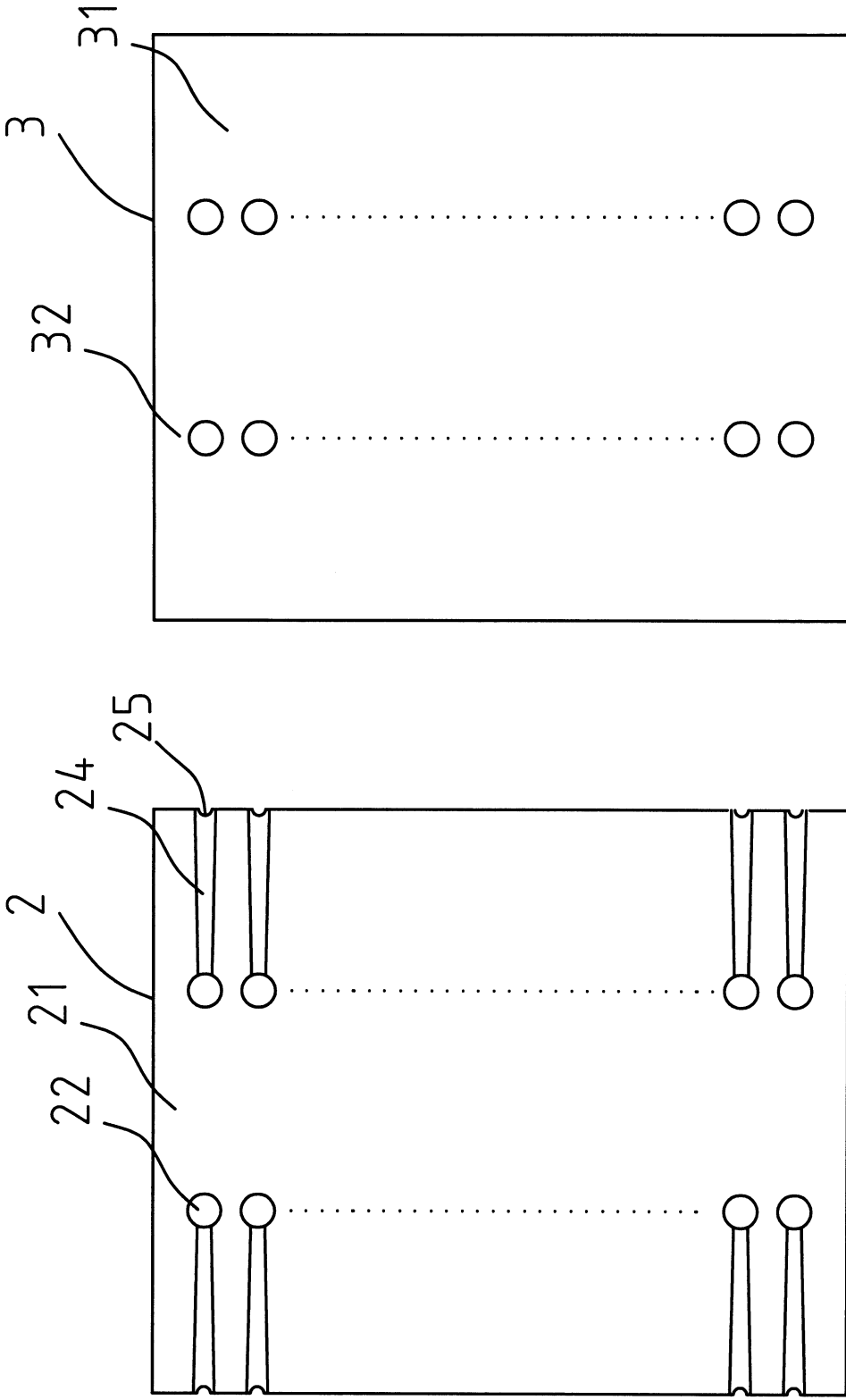
第十一圖



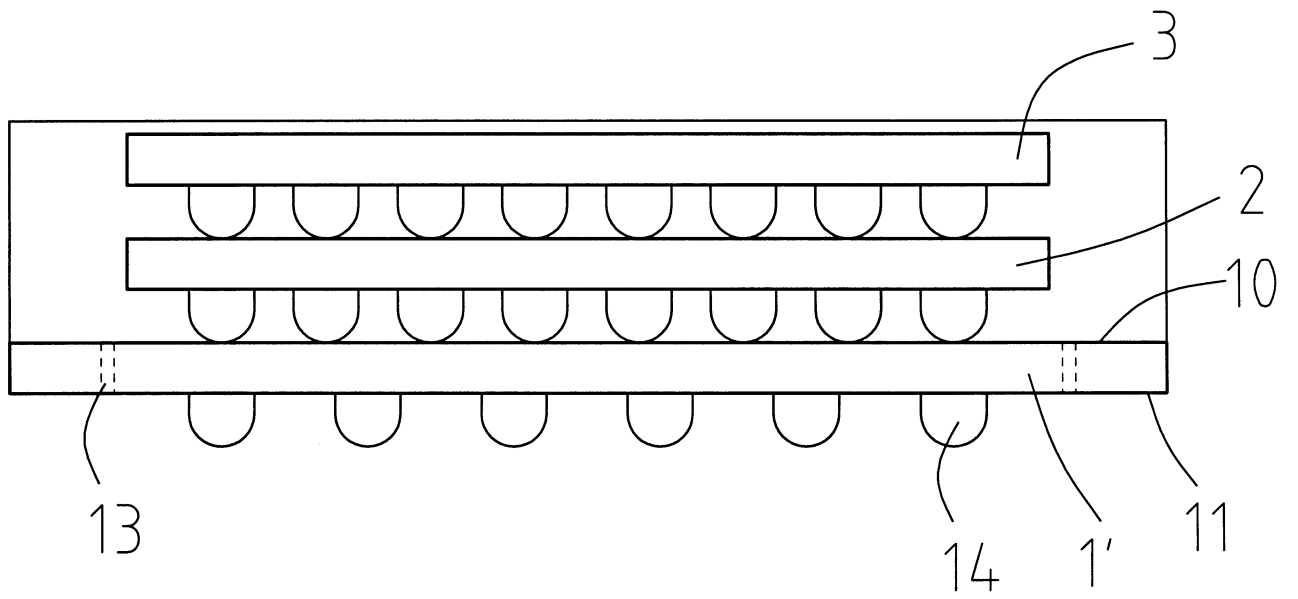
第十二圖



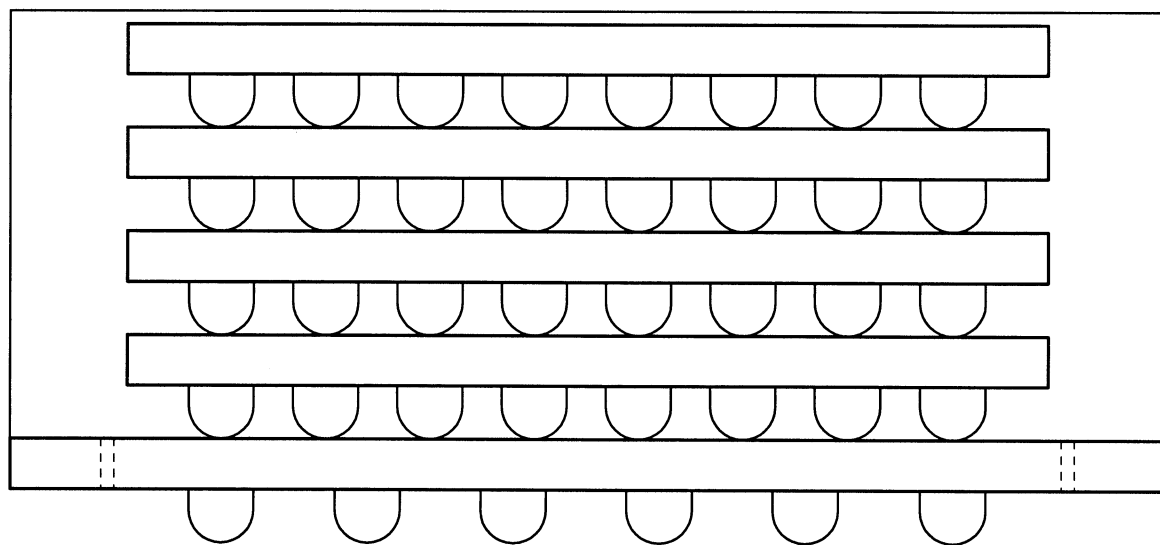
第十三圖



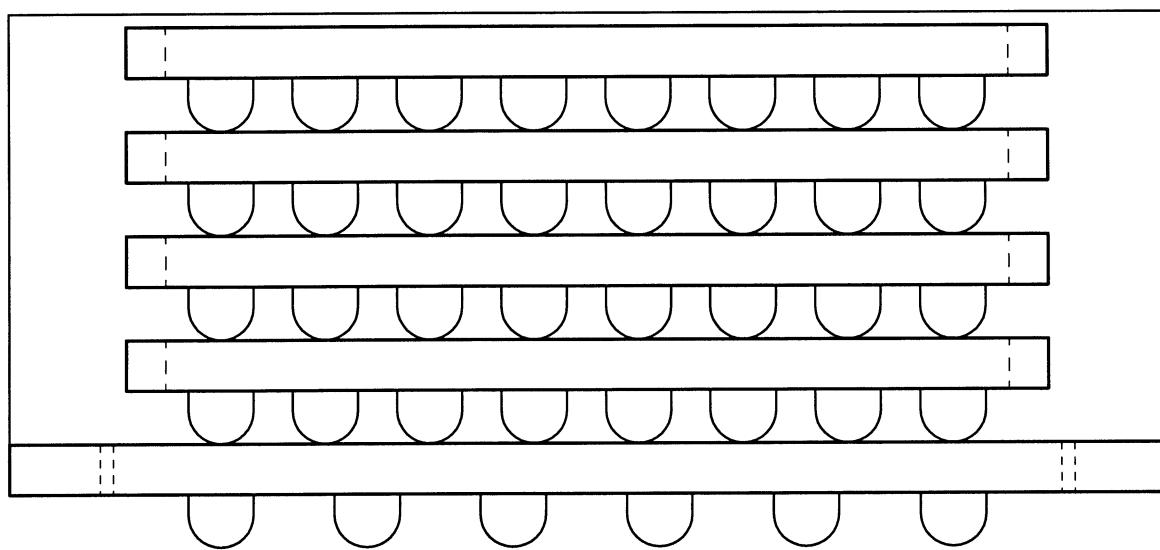
第十四圖



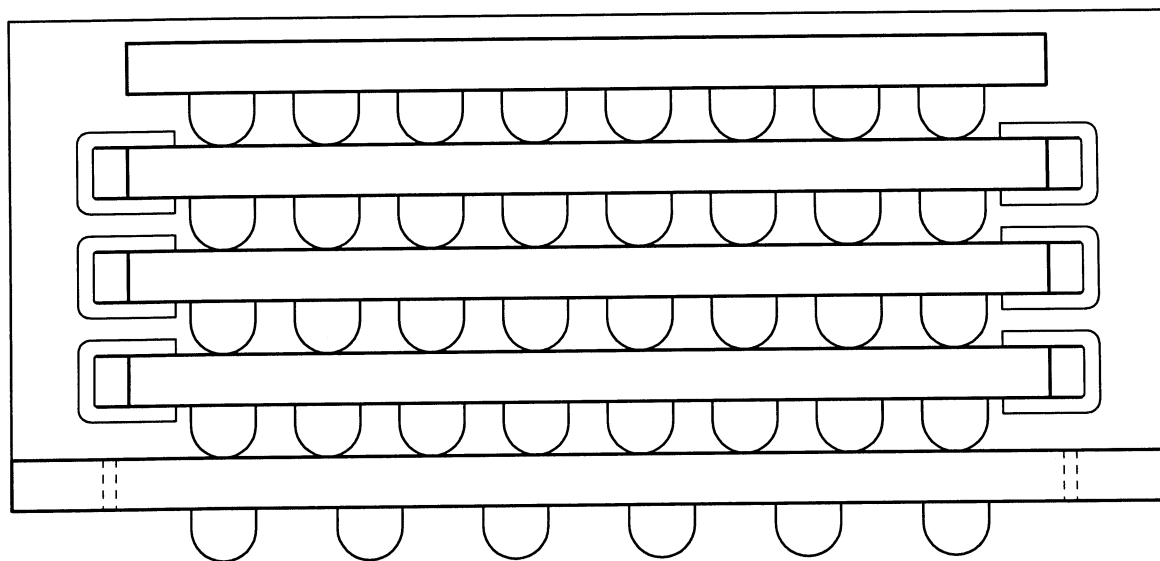
第十五圖



第十六圖



第十八圖



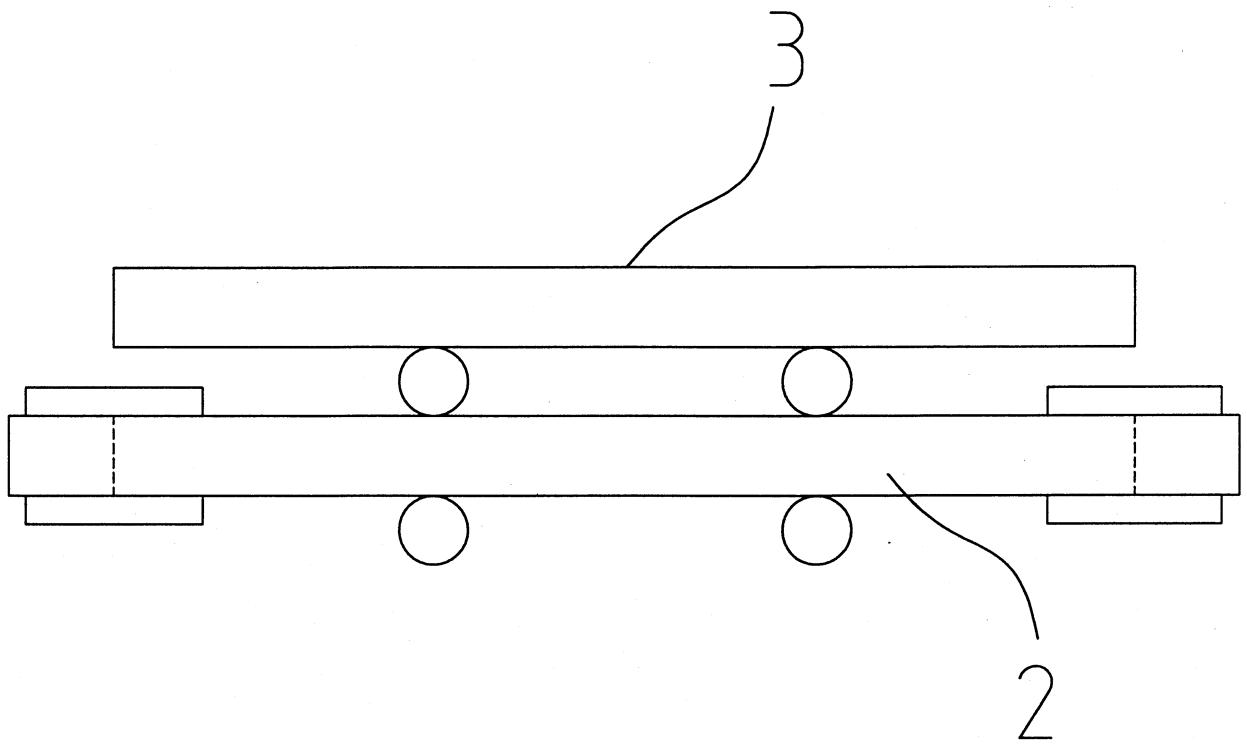
第二十圖

疊式半導體晶片封裝體的示意側視圖；及

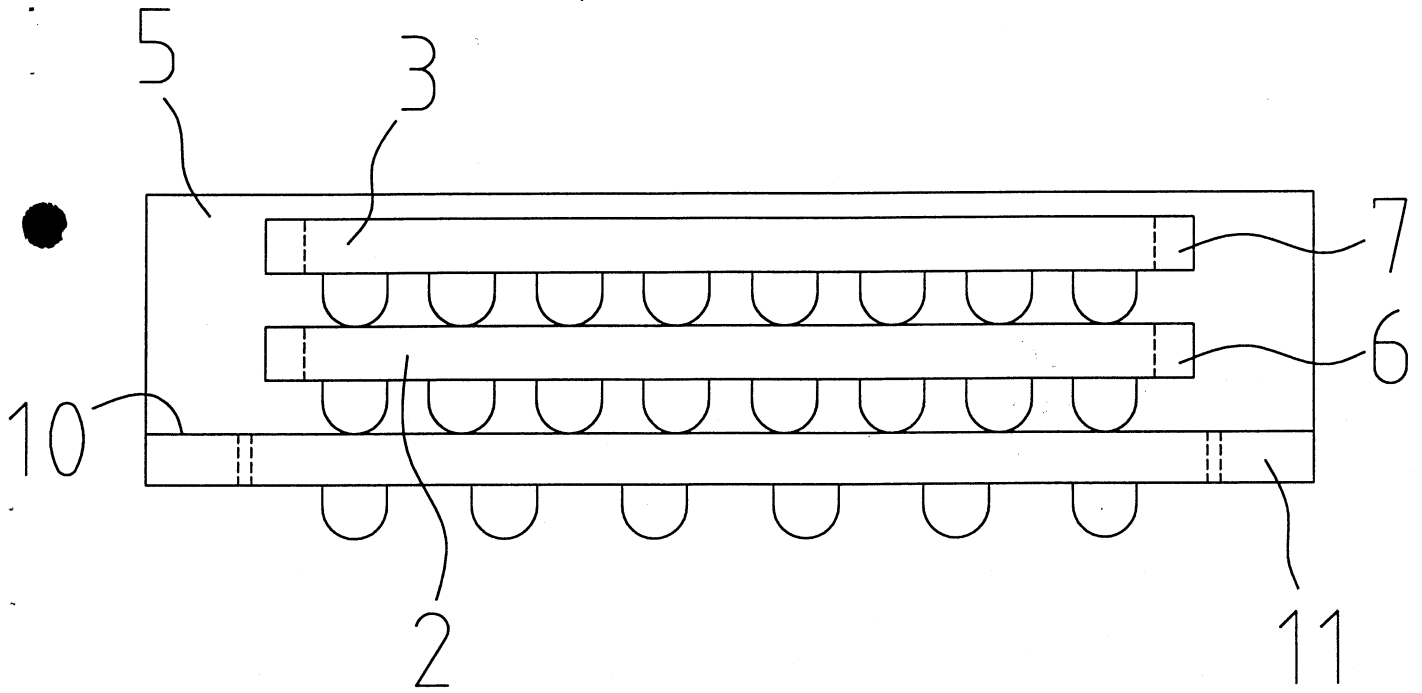
第二十圖是為一個顯示本發明之第十較佳實施例之堆疊式半導體晶片封裝體的示意側視圖。

【主要元件符號說明】

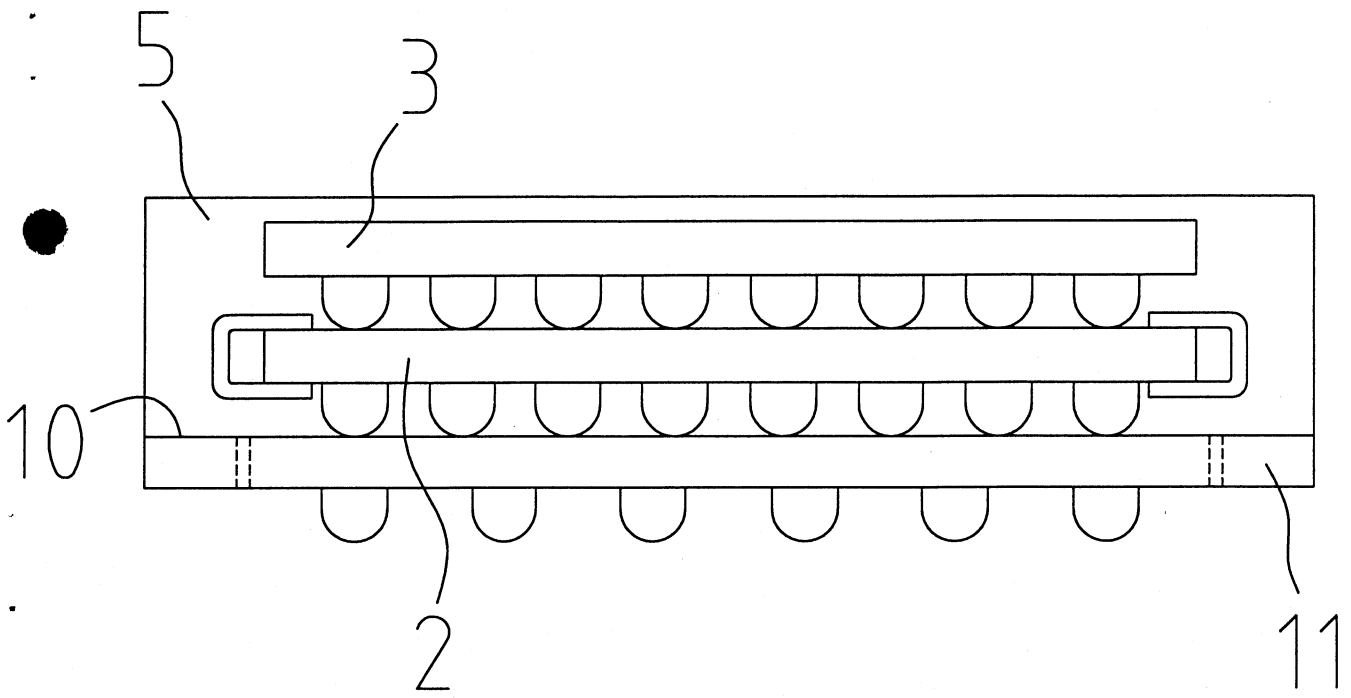
1	基板	4	導電金屬元件
2	第一半導體晶片	31	下表面
3	第二半導體晶片	32	外部連接導電體
10	上表面	5	絕緣保護層
11	下表面	4'	導電金屬元件
12	容納穿孔	40'	第一臂部
13	電鍍貫孔	41'	第二臂部
14	第一導電金屬連線	42'	臂連接部
15	第二導電金屬連線	43'	外部電路連接部
20	上表面	25	導電半圓形孔
21	下表面	1'	基板
22	外部連接導電體	6	第二基板
23	第三導電金屬連線	7	第三基板
24	第四導電金屬連線		



第二圖



第十七圖



第十九圖

94年7月修正
補

七、指定代表圖：

(一)本案指定代表圖為：第(四)圖。

(二)本代表圖之元件符號簡單說明：

- 1 基板
- 11 下表面
- 15 第二導電金屬連線
- 21 下表面
- 22 外部連接導電體
- 24 第四導電金屬連線
- 31 下表面
- 32 外部連接導電體

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：