

公告本

申請日期：89 8 7

案號：89115838

類別：H01L 21/22

(以上各欄由本局填註)

發明專利說明書

466597

一、 發明名稱	中文	以雷射回火形成混合訊號積體電路中之高電阻電阻器的方法
	英文	
二、 發明人	姓名 (中文)	1. 王賢愈 2. 吳坤霖
	姓名 (英文)	1. 2.
	國籍	1. 中華民國 2. 中華民國
	住、居所	1. 臺中市北屯區中清路112巷3弄2號 2. 新竹縣竹東鎮金福街15巷20號
三、 申請人	姓名 (名稱) (中文)	1. 聯華電子股份有限公司
	姓名 (名稱) (英文)	1.
	國籍	1. 中華民國ROC
	住、居所 (事務所)	1. 300新竹科學工業園區新竹市力行二路三號
	代表人 姓名 (中文)	1. 宣明智
代表人 姓名 (英文)	1.	



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

五、發明說明 (1)

5-1發明領域：

本發明係有關於在混合訊號積體電路中形成電阻器的方法，特別是形成一具有高電阻的電阻器，該電阻器在應用上可減少裝置在待機狀態時的電力消耗。

5-2發明背景：

應用在非同步數位用戶專線 (Asymmetric Digital Subscriber Line, ADSL) 寬頻服務上的混合訊號 (mixed signal) 積體電路需具有高電阻電性的電阻器，以減少裝置在待機狀態時的電力消耗。一般而言，電阻器如需具有高電阻電性，必須在製程中將植入電阻器的摻質劑量降低。然而，摻質的低劑量及深度在半導體製程中不易控制，摻質易受到製程的影響而產生向外擴散及植入深度過深等現象，進而降低電阻器的電性品質，因此，控制摻質的劑量及深度對高電阻的電阻器而言是非常重要的。

一般製作混合訊號積體電路中電阻器的方法如第一 A 圖所示，首先提供一底材 101、一 P 井 102，一 N 井 103、一隔離元件 110 及一犧牲氧化層 111。一第一多晶矽層 120 沉積在犧牲氧化層 111 上，接著以覆毯式 (blanket) 離子植入的方式將摻質 180 植入第一多晶矽層 120 中。在此的第一多



五、發明說明 (2)

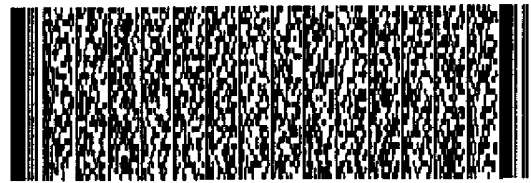
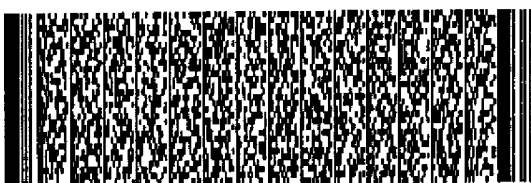
晶矽層 120 是用以作為電阻器及電容器的下極板 (bottom electrode)，而摻質 180 的劑量則依電阻器的特性需要而定。

一已經圖案轉移的遮罩 130，遮住第一多晶矽層 120 中用以製作電阻器的位置，作為摻質 181 的植入遮罩，如第一 B 圖所示。一般而言，利用摻質 180 及摻質 181 兩者劑量的加成作用來達到電容器所需的特性要求。

其次，以傳統的方法將遮罩 130 移除後，將整個晶圓放入熱爐中進行回火的步驟。接著，將電阻器及電容器的圖案轉移至第一多晶矽層 120，並對第一多晶矽層 120 進行蝕刻的步驟，便形成一電阻器 140 及一電容器的下極板 141 如第一 C 圖所示。

以下在此底材 101 上完成一電晶體及一電容器，由於此些形成的步驟為此一領域人士所習知，故在此並不加以詳述。參照第一 D 圖，以適當的方法形成了一電晶體及一電容器。電容器至少包含了下極板 141 及上極板 142，而電晶體的閘極 143 及上極板 142 皆以一第二多晶矽層為組成材料。

然而上述傳統的方法如用在製作高電阻的電阻器時，卻會產生許多的缺點。主要的缺點就是高電阻電性的控制



五、發明說明 (3)

，傳統方法中離子植入及回火的步驟皆會造成不穩定的電阻電性。在離子植入步驟階段可能造成摻質的深度過深，而回火階段則可能造成摻質向外擴散，進而造成高電阻電性的不易控制。

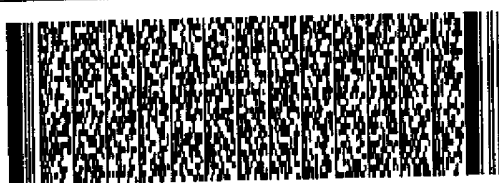
5-3發明目的及概述：

鑒於上述之發明背景中，傳統製作高電阻電阻器的諸多缺點，本發明提供一在混合訊號積體電路中形成電阻器的方法。在此方法中，利用雷射回火來代替一般熱爐回火，能有較佳的能量及反應時間控制。

本發明的另一目的在提供於混合訊號積體電路中形成一具有高電阻電性之電阻器的方法。在此方法中，利用雷射回火的步驟可同時得到一高電阻電性的電阻器及一具低伏特係數 (voltage coefficient) 的電容器。

本發明的再一目的在提供於混合訊號積體電路中形成一具有高電阻電性之電阻器及一電容器的方法。在此方法中，雷射回火步驟所形成的介電層很薄，故很容易移除，不會降低電容器的電容。

根據以上所述之目的，在本發明中，揭露一形成混合



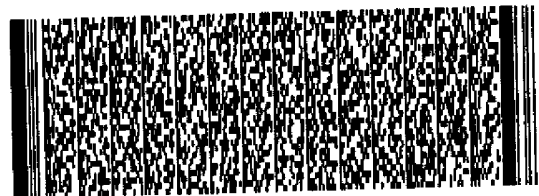
五、發明說明(4)

訊號積體電路中之電阻器及電容器的方法，此方法提供一半導體結構，首先在半導體結構上沉積一第一多晶矽層，並在第一多晶矽層中植入離子。接著，在第一多晶矽層上以雷射回火的方法長出一矽化物層如氮化矽及氧化矽層，此矽化物層的厚度可經由雷射的能量及操作時間得到良好的控制。隨後，在第一多晶矽層上進行圖案移轉，移轉一電阻器及一電容器之下極板的圖案至第一多晶矽層上。之後，在電容器之下極板上形成一介電層，並在半導體結構及介電層上沉積一第二多晶矽層。另一方面，在第二多晶矽層上進行圖案移轉，移轉電容器之上極板的圖案至第二多晶矽層，上極板是位於該下極板的正上方，最後完成一電容器與一電阻器的結構。

5-4發明詳細說明：

本發明的半導體設計可被廣泛地應用到許多半導體設計中，並且可利用許多不同的半導體材料製作，當本發明以一較佳實施例來說明本發明方法時，習知此領域的人士應有的認知是許多的步驟可以改變，材料及雜質也可替換，這些一般的替換無疑地亦不脫離本發明的精神及範疇。

再者，本發明容易在整體互補式金氧半導體中使用，也可用在絕緣層上有矽 SOI (silicon on insulator) 上；



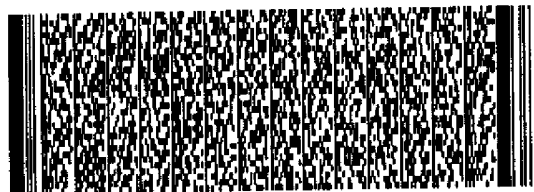
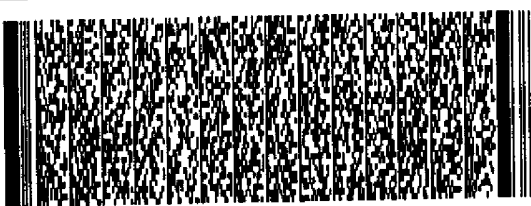
五、發明說明 (5)

因此，當本發明以與互補式金氧半導體配合說明時，應有認知本發明可應用到廣泛的設計中。

其次，本發明用示意圖詳細描述如下，在詳述本發明實施例時，表示半導體結構的剖面圖在半導體製程中會不依一般比例作局部放大以利說明，然不應以此作為有限定的認知。此外，在實際的製作中，應包含長度、寬度及深度的三維空間尺寸。

在本發明方法中，揭露一形成混合訊號積體電路中之高電阻電阻器的方法，此方法提供一半導體結構，首先在半導體結構上沉積一第一多晶矽層，並在第一多晶矽層中植入離子。接著，在第一多晶矽層上以雷射回火的方法長出一矽化物層如氮化矽及氧化矽層，此矽化物層的厚度可經由雷射的能量及操作時間得到良好的控制。隨後，在第一多晶矽層上進行圖案移轉，移轉一電阻器及一電容器之下極板的圖案至第一多晶矽層上。之後，在電容器之下極板上形成一介電層，並在半導體結構及介電層上沉積一第二多晶矽層。另一方面，在第二多晶矽層上進行圖案移轉，移轉電容器之一上極板及一閘極的圖案至第二多晶矽層，上極板是位於該下極板的正上方，最後完成一電晶體結構包括上述閘極。

在一較佳實施例中，參照第二A圖，首先提供一半導

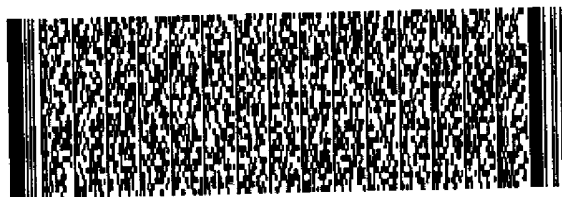
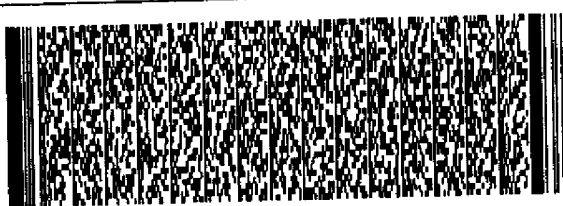


五、發明說明 (6)

體底材 1、一 P 井 2，一 N 井 3、一隔離元件 10 及一犧牲氧化層 11。一第一多晶矽層 20 沉積在犧牲氧化層 11 上，接著以覆毯式 (blanket) 離子植入的方式將摻質 (圖上未示) 植入第一多晶矽層 20 中。其次，一已經圖案轉移的遮罩 30，遮住第一多晶矽層 20 中用以製作電阻器的位置，作為摻質 81 的植入遮罩。在此的第一多晶矽層 20 是用以作為電阻器及電容器的下極板 (bottom electrode)，另一方面，覆毯式植入摻質的劑量依電阻器的特性需要而定，而利用覆毯式植入摻質及摻質 81 兩者劑量的加成作用來達到電容器所需的特性要求。

其次的步驟為本發明的重點，如第二 B 圖所示，先以適當的方法移除遮罩 30，接著，以激光雷射 (excimer laser) 取代熱爐，對晶圓進行回火的步驟。相較於熱爐回火，雷射回火的能量及操作時間可以得到良好的控制，而此回火的步驟是在一充滿氮氣、笑氣、一氧化氮、氧氣及臭氧的環境中進行。

在雷射回火的步驟中，在第一多晶矽層 20 表面形成一矽化物層 51，此矽化物層可以是氮化矽或氧化矽。必須加以說明的是，藉由調整雷射的能量及操作時間可以準確控制矽化物層 51 的厚度。再者，將電阻器及電容器的圖案轉移至第一多晶矽層 20，並對第一多晶矽層 20 進行蝕刻的步驟，便形成一電阻器 40 及一電容器的下極板 42 如第二 C 圖



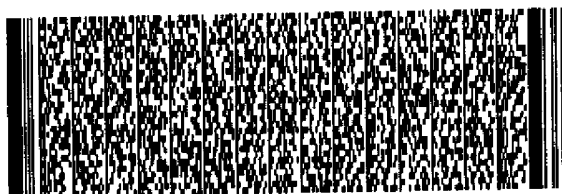
五、發明說明 (7)

所示。

最後，在底材 1、下極板 42 及電阻器 40 上先形成一介電層（圖上未示），此介電層可以是高溫氧化層（high temperature oxide, HTO）、氧化物-氮化物-氧化物（oxide-nitride-oxide, ONO）或內多晶矽氧化物（interpoly oxide, IPO）。再者，此介電層形成的溫度最好不超過 900°C，以減少熱處理（thermal cycling）對半導體材的影響，而介電層的厚度則介於 200 到 500 埃。此介電層的作用是在減少氧化作用對電容器及電阻器的趨入侵蝕（encroachment）。接著，除了電容器上的介電層外，其餘的介電層將被移除。然後沉積一第二多晶矽層於底材上，以隨後圖案移轉及蝕刻步驟形成電容器的上極板 43 及一閘極 44，再以適當的已知方法完成一電晶體如第二 D 圖所示。

在本發明中，由雷射回火的方式在第一多晶矽層表面形成氮化矽或氧化矽薄層不但可以阻止摻質向外擴散，亦不會對電容器的電容產生衝擊。

以上所述僅為本發明之較佳實施例而已，並非用以限定本發明之申請專利範圍；凡其它未脫離本發明所揭示之精神下所完成之等效改變或修飾，均應包含在下述之申請專利範圍內。



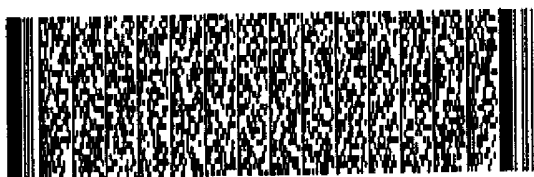
圖式簡單說明

第一 A圖至第一 D圖以傳統製程製作一混合訊號積體電路中的電阻器的簡示圖。

第二 A圖至第二 D圖為根據本發明製作一混合訊號積體電路中的電阻器的簡示圖。

主要部分之代表符號：

- 1 底材
- 2 P井
- 3 N井
- 10 隔離元件
- 11 犧牲氧化層
- 20 第一多晶矽層
- 30 遮罩
- 40 電阻器
- 42 下極板
- 43 上極板
- 44 閘極
- 81 摻質
- 82 氣體
- 101 底材
- 102 P井
- 103 N井
- 110 隔離元件



圖式簡單說明

- 111 犧牲氧化層
- 120 第一多晶矽層
- 130 遮罩
- 140 電阻器
- 141 下極板
- 142 上極板
- 143 閘極
- 180 摻質
- 181 摻質



四、中文發明摘要 (發明之名稱：以雷射回火形成混合訊號積體電路中之高電阻電阻器的方法)

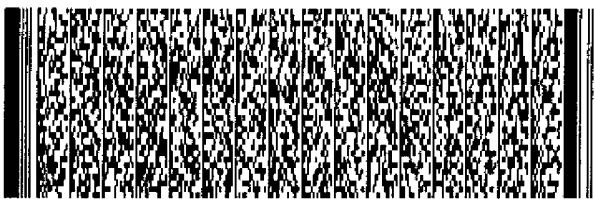
本發明係有關於一形成混合訊號積體電路中之高電阻電阻器的方法，此方法提供一半導體結構，在半導體結構上沉積一第一多晶矽層，並在第一多晶矽層中植入離子。接著，在第一多晶矽層上以雷射回火的方法長出一第一絕緣薄層。隨後，在第一多晶矽層及第一絕緣薄層上移轉一電阻器的圖案，經蝕刻後形成一電阻器。期間的第一絕緣薄層可防止摻質向外擴散，使之後形成的電阻器具有高電阻性。

英文發明摘要 (發明之名稱：)



六、申請專利範圍

1. 一種形成積體電路中之電阻器的方法，該方法至少包括：
 - 提供一半導體結構；
 - 在該半導體結構上沉積一第一多晶矽層；
 - 在該第一多晶矽層中植入一離子；
 - 在該第一多晶矽層上以雷射回火的方法長出一第一絕緣薄層；
 - 在該第一多晶矽層上進行圖案移轉，移轉一電阻器的圖案至該第一多晶矽層及該第一絕緣薄層上；及
 - 蝕刻該第一多晶矽層及該第一絕緣薄層以形成該電阻器。
2. 如申請專利範圍第1項之方法，其中上述之半導體結構至少包括：
 - 一具第一導電性的一第一井及一具第二導電性的一第二井，該第一井及該第二井位於一底材中；
 - 一隔離元件位於該底材上，並介於該第一井及該第二井之間；及
 - 一第二絕緣層位於該底材及該隔離元件的表面上。
3. 如申請專利範圍第2項之方法，其中上述之第一導電性與該第二導電性相反。
4. 如申請專利範圍第1項之方法，其中上述之離子植入步驟至少包括：
 - 在該第一多晶矽層中以覆毯式的方式植入該離子；



六、申請專利範圍

在該第一多晶矽層上圖案移轉一第一植入遮罩，該第一植入遮罩移轉一定義該電阻器的圖案；

在該第一多晶矽層中依該第一植入遮罩定義局部植入該離子；及

移除該第一植入遮罩。

5. 如申請專利範圍第1項之方法，其中上述之第一絕緣薄層選自於由氮化矽及氧化矽所組成族群之一。

6. 如申請專利範圍第1項之方法，其中上述之雷射回火的方法在一充滿氣體的環境中進行，該氣體選自於由氮氣、一氧化氮、笑氣、氧氣及臭氧所組成族群之一。

7. 一種形成混合訊號積體電路中之高電阻電阻器的方法，該方法至少包括：

提供一半導體結構；

在該半導體結構上沉積一第一多晶矽層；

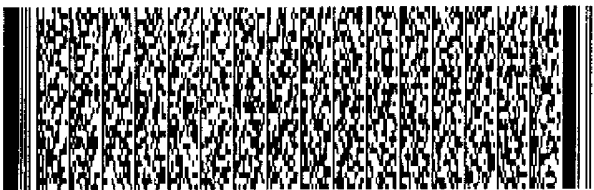
在該第一多晶矽層中以覆毯式的方式植入一離子；

在該第一多晶矽層上圖案移轉一第一植入遮罩，該第一植入遮罩移轉一定義一電阻器的圖案；

在該第一多晶矽層中依該第一植入遮罩定義局部植入該離子；

移除該第一植入遮罩；

在該第一多晶矽層上以雷射回火的方法長出一第一絕



六、申請專利範圍

緣薄層；

在該第一多晶矽層上進行圖案移轉，移轉該電阻器的圖案至該第一多晶矽層及該第一絕緣薄層上；及

蝕刻該第一多晶矽層及該第一絕緣薄層以形成該電阻器。

8. 如申請專利範圍第7項之方法，其中上述之半導體結構至少包括：

一具第一導電性的一第一井及一具第二導電性的一第二井，該第一井及該第二井位於一底材中；

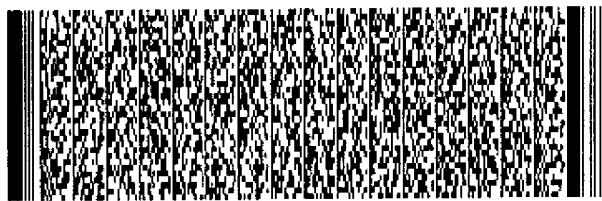
一隔離元件位於該底材上，並介於該第一井及該第二井之間；及

一第二絕緣層位於該底材及該隔離元件的表面上。

9. 如申請專利範圍第8項之方法，其中上述之第一導電性與該第二導電性相反。

10. 如申請專利範圍第7項之方法，其中上述之第一絕緣薄層選自於由氮化矽及氧化矽所組成族群之一。

11. 如申請專利範圍第7項之方法，其中上述之雷射回火的方法在一充滿氣體的環境中進行，該氣體選自於由氮氣、一氧化氮、笑氣、氧氣及臭氧所組成族群之一。



六、申請專利範圍

12. 一種形成混合訊號積體電路中之電阻器及電容器的方法，該方法至少包括：

提供一半導體結構；

在該半導體結構上沉積一第一多晶矽層；

在該第一多晶矽層中植入一離子；

在該第一多晶矽層上以雷射回火的方法長出一第一絕緣薄層；

在該第一多晶矽層上進行圖案移轉，移轉一電阻器及一電容器之一下極板的圖案至該第一多晶矽層及該第一絕緣薄層上；

在該電容器之下極板上形成一介電層；

在該半導體結構及該介電層上沉積一第二多晶矽層；

及

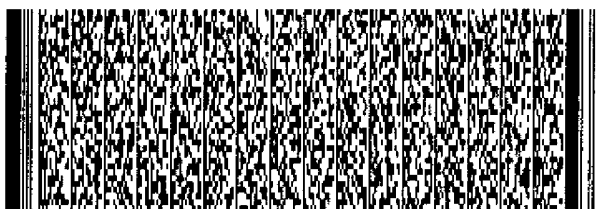
在該第二多晶矽層上進行圖案移轉，移轉該電容器之一上極板的圖案至該第二多晶矽層，該上極板大約位於該下極板的正上方。

13. 如申請專利範圍第12項之方法，其中上述之半導體結構至少包括：

一具第一導電性的一第一井及一具第二導電性的一第二井，該第一井及該第二井位於一底材中；

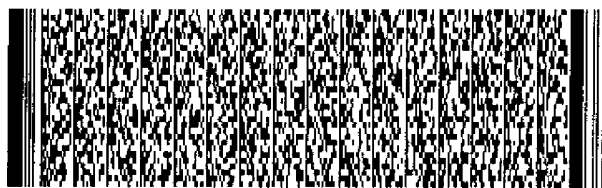
一隔離元件位於該底材上，並介於該第一井及第二井之間；及

一第二絕緣層位於該底材及該隔離元件的表面上。



六、申請專利範圍

14. 如申請專利範圍第13項之方法，其中上述之電容器大約位於該隔離元件的正上方。
15. 如申請專利範圍第13項之方法，其中上述之第一導電性與該第二導電性相反。
16. 如申請專利範圍第12項之方法，其中上述之離子植入步驟至少包括：
在該第一多晶矽層中以覆毯式的方式植入該離子；
在該第一多晶矽層上圖案移轉一第一植入遮罩，該第一植入遮罩移轉一定義該電阻器的圖案；
在該第一多晶矽層中依該第一植入遮罩定義局部植入該離子；及
移除該第一植入遮罩。
17. 如申請專利範圍第12項之方法，其中上述之第一絕緣薄層選自於由氮化矽及氧化矽所組成族群之一。
18. 如申請專利範圍第12項之方法，其中上述之雷射回火的方法在一充滿氣體的環境中進行，該氣體選自於由氮氣、一氧化氮、笑氣、氧氣及臭氧所組成族群之一。
19. 如申請專利範圍第12項之方法，其中上述之介電層選



六、申請專利範圍

自於由高溫氧化層、氧化物-氮化物-氧化物及內多晶矽氧化物所組成族群之一。

20. 如申請專利範圍第12項之方法，其中上述之形成介電層的步驟至少包括：

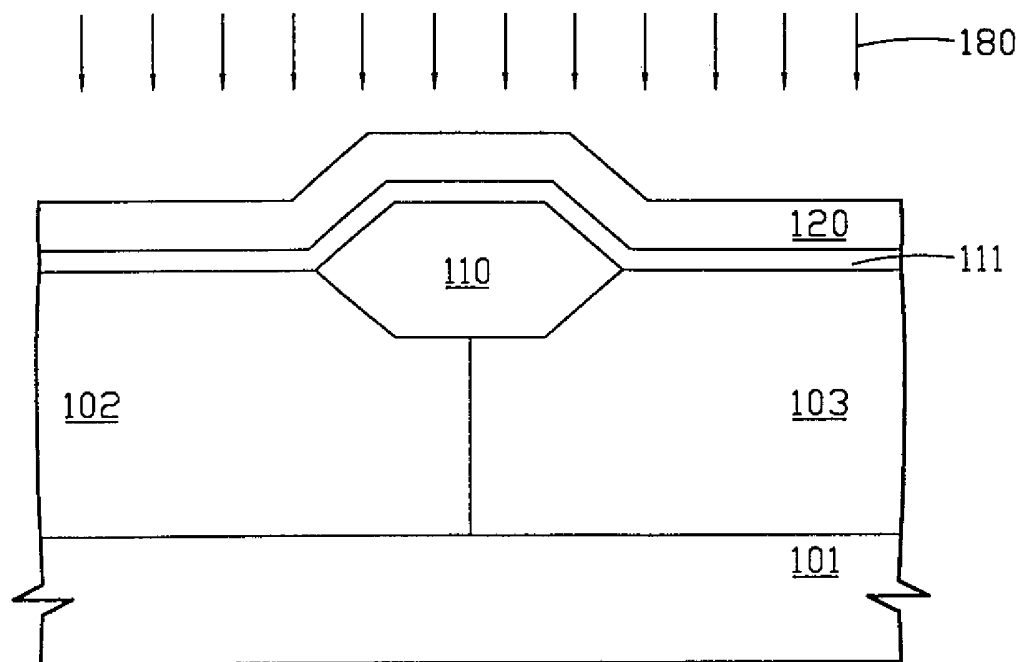
在該半導體結構、該電阻器及該電容器上沉積該介電層；

在該介電層上圖案移轉一第二遮罩，該第二遮罩遮蓋該下極板；及

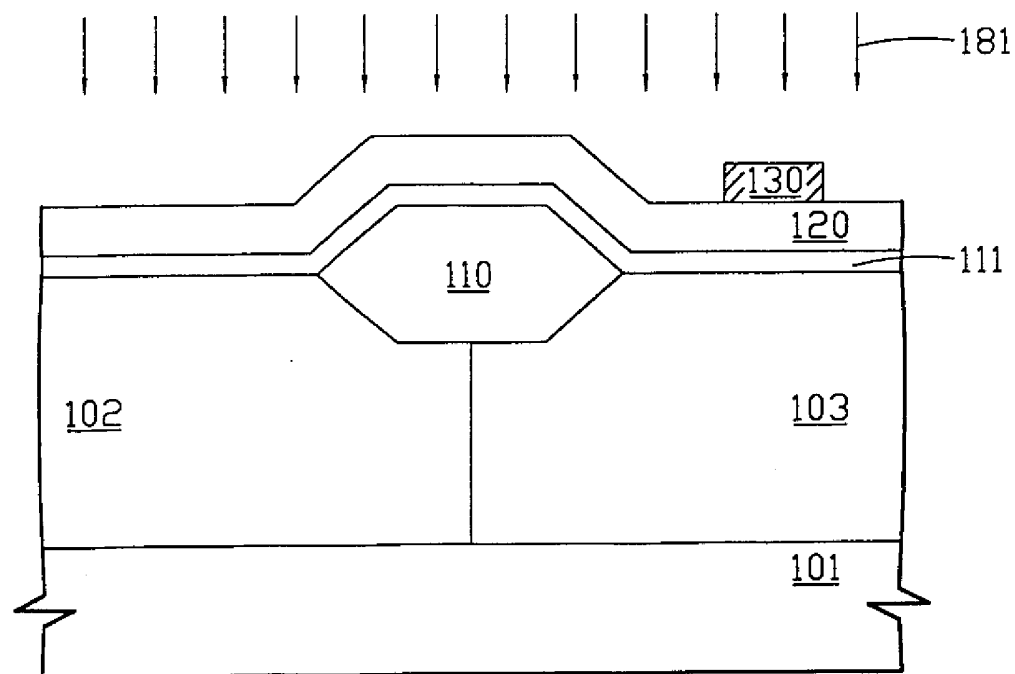
在該介電層上進行蝕刻，移除在該半導體結構及該電阻器上的該介電層。



圖式

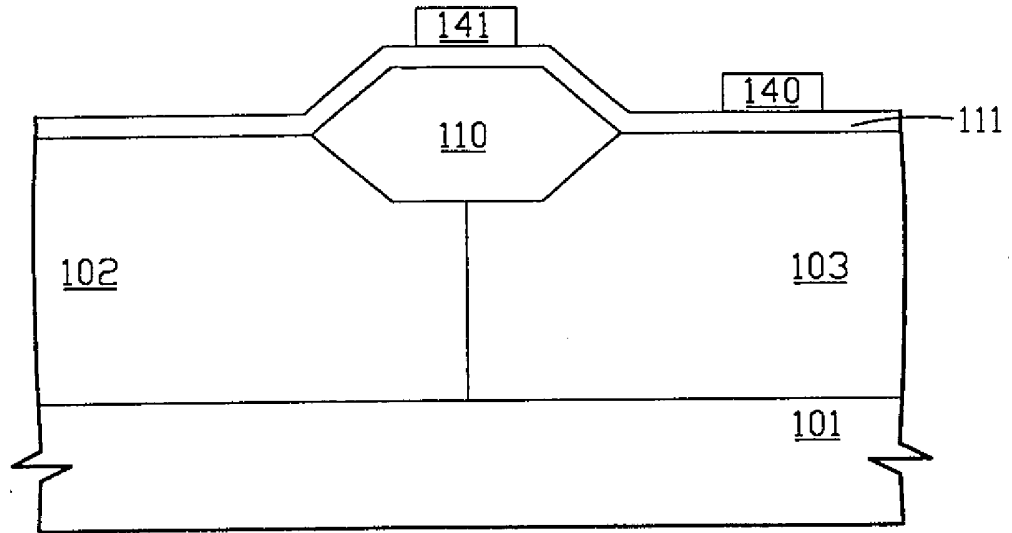


第一A圖

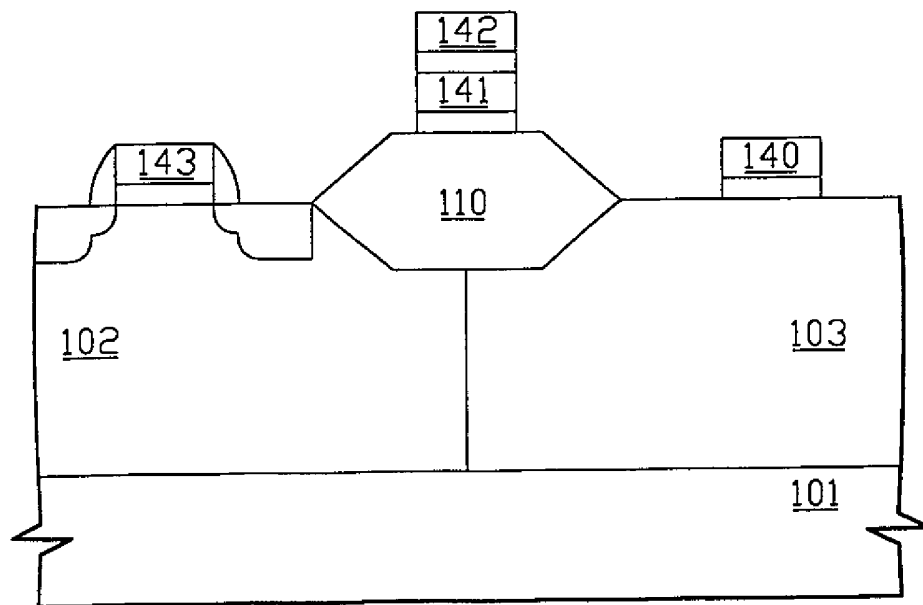


第一B圖

圖式

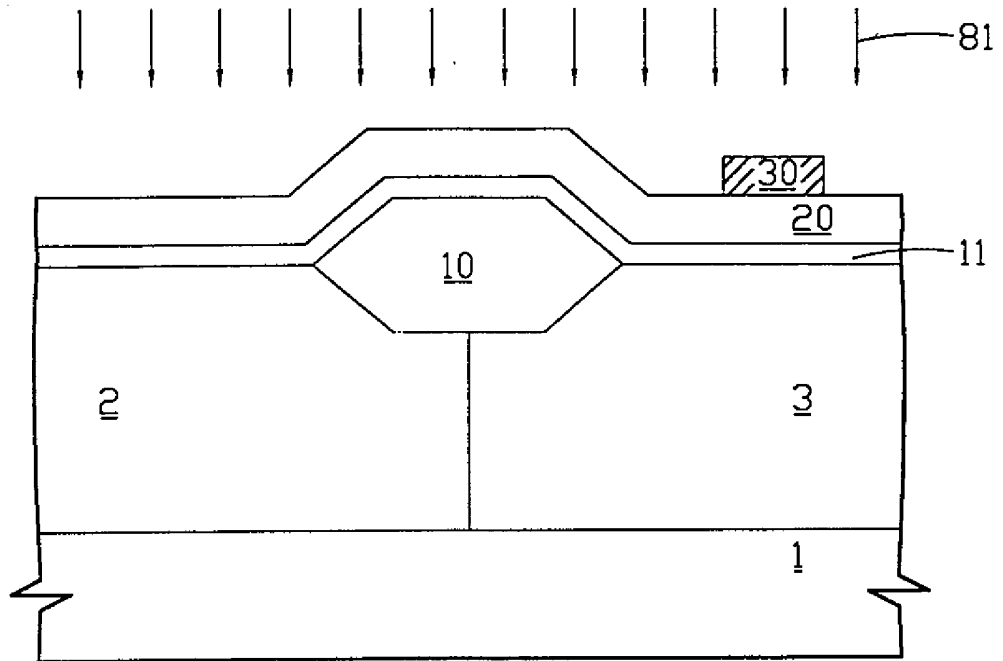


第一C圖

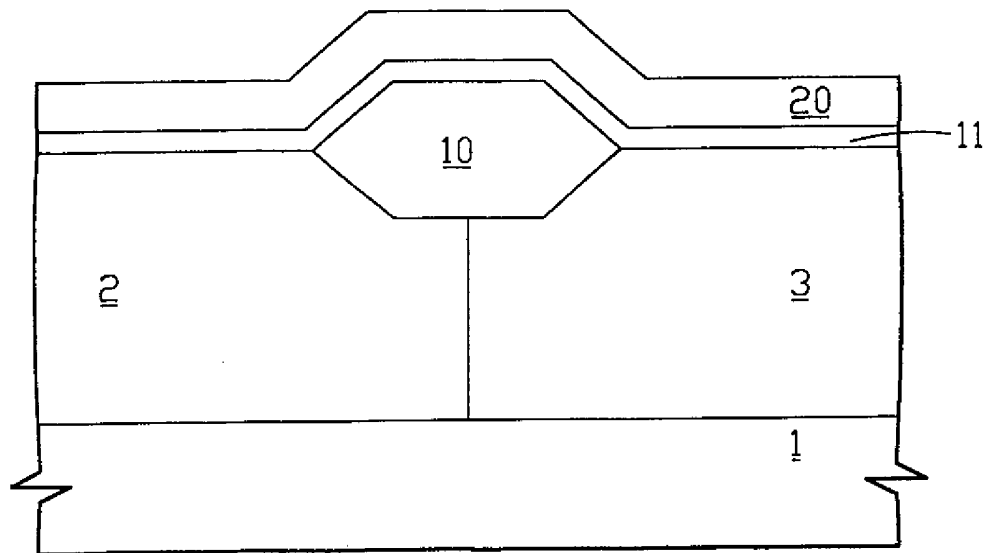


第一D圖

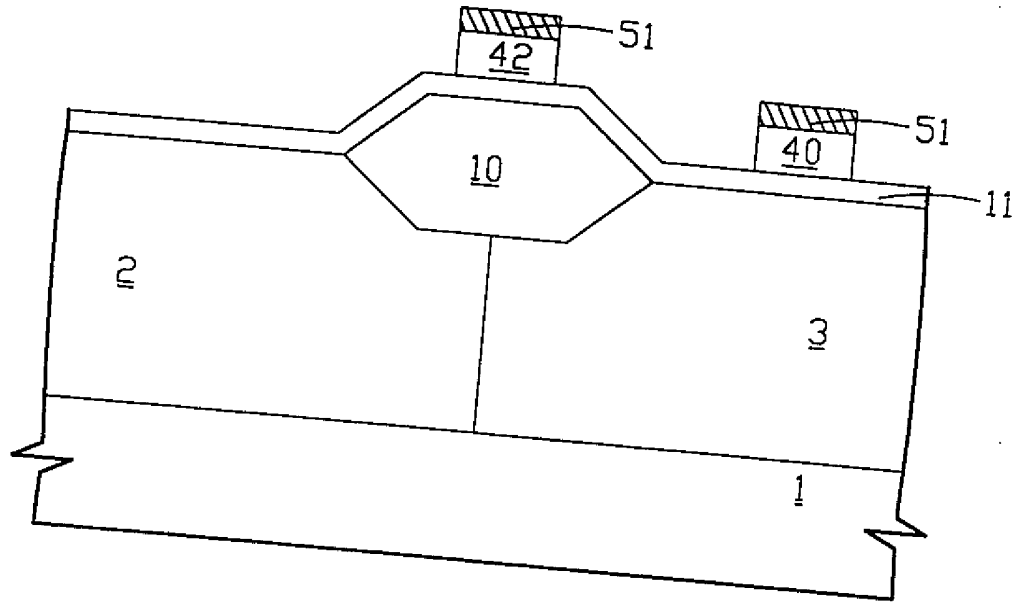
圖式



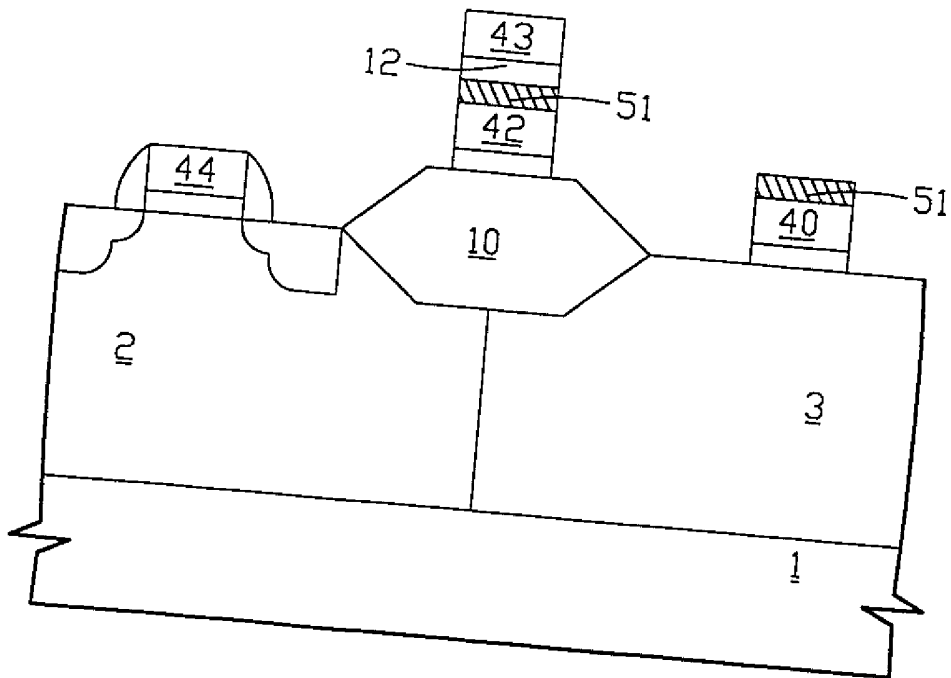
第二A圖



第二B圖



第二C圖



第二D圖