

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B1)

(11) 特許番号

特許第3960479号

(P3960479)

(45) 発行日 平成19年8月15日(2007.8.15)

(24) 登録日 平成19年5月25日(2007.5.25)

(51) Int. Cl.

F I

HO 1 L 23/12 (2006.01)
 HO 1 L 23/50 (2006.01)
 HO 1 L 25/00 (2006.01)
 HO 1 L 25/10 (2006.01)
 HO 1 L 25/18 (2006.01)

HO 1 L 23/12 5 O 1 T
 HO 1 L 23/50 R
 HO 1 L 25/00 B
 HO 1 L 25/14 Z

請求項の数 12 (全 12 頁) 最終頁に続く

(21) 出願番号 特願2006-188289 (P2006-188289)

(22) 出願日 平成18年7月7日(2006.7.7)

審査請求日 平成18年8月16日(2006.8.16)

早期審査対象出願

(73) 特許権者 504174135

国立大学法人九州工業大学

福岡県北九州市戸畑区仙水町1番1号

(73) 特許権者 000233860

ハリマ化成株式会社

兵庫県加古川市野口町水足671番地の4

(73) 特許権者 506159976

株式会社S I Jテクノロジー

茨城県つくば市東1-1-1 つくば中央
第5内

(74) 代理人 100108660

弁理士 大川 謙

(72) 発明者 石原 政道

福岡県北九州市若松区ひびきの2-4 国
立大学法人九州工業大学内

最終頁に続く

(54) 【発明の名称】 両面電極構造の半導体装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

半導体チップを含む回路素子を配置して樹脂封止すると共に、該回路素子に接続される外部接続用電極をおもて面と裏面の両面に配置した両面電極構造の半導体装置の製造方法において、

前記回路素子を有機基板上に配置して、該有機基板に設けた配線パターンと接続し、
 連結板により一体に構成した複数の柱状或いは棒状に形成した内部接続用電極のそれぞれ
 の一端を、前記配線パターン上の所定位置に接続し、

前記回路素子を樹脂封止した後、有機基板側を裏面としてその上に配置される回路素子
 側のおもて面を、前記連結板が無くなるまで研磨或いは研削して平坦化することにより個
 々の内部接続用電極に分離して構成し、

前記複数の内部接続用電極のそれぞれの他端をおもて面における前記外部接続用電極と
 して用い、

前記有機基板に設けたスルーホール内部の導体層を介して、裏面における前記外部接続
 用電極を前記配線パターンに接続した、

ことから成る両面電極構造の半導体装置の製造方法。

【請求項2】

前記樹脂封止のおもて面には、インクジェットあるいはスクリーン印刷で、若しくはシード層パターン形成後に無電解メッキで再配線をすることによって、おもて面における前記外部接続用電極を、前記内部接続用電極の配置とは異なる位置に配置した請求項1に記載

10

20

の両面電極構造の半導体装置の製造方法。

【請求項 3】

前記内部接続用電極は、超音波による接合、或いは導電性ペーストによる接合、或いは半田接続、或いは有機基板側に設けた接続電極用金属パッド部に凹部を設ける一方、内部接続用電極側に凸部を設けて挿入圧着あるいは挿入しカシメることにより固定して電氣的に接続した請求項 1 に記載の両面電極構造の半導体装置の製造方法。

【請求項 4】

前記連結板により一体に連結して構成される前記内部接続用電極は、銅材質を用いて、エッチング、或いは削り出し、或いはプレスによって形成される請求項 1 に記載の両面電極構造の半導体装置の製造方法。

10

【請求項 5】

半導体チップを含む回路素子を配置して樹脂封止すると共に、該回路素子に接続される外部接続用電極をおもて面と裏面の両面に配置した両面電極構造の半導体装置の製造方法において、

前記回路素子をリードフレーム上に配置して、該リードフレームのインナーリード部と接続し、

連結板により一体に構成した複数の柱状或いは棒状に形成した内部接続用電極のそれぞれの一端を、前記リードフレームの所定位置に接続し、

前記回路素子を樹脂封止した後、リードフレーム側を裏面としてその上に配置される回路素子側のおもて面を、前記連結板が無くなるまで研磨或いは研削して平坦化することにより個々の内部接続用電極に分離して構成し、

20

前記複数の内部接続用電極のそれぞれの他端をおもて面における前記外部接続用電極として用い、

前記リードフレームに設けたアウターリード部を、裏面における前記外部接続用電極として用いる、

ことから成る両面電極構造の半導体装置の製造方法。

【請求項 6】

前記樹脂封止のおもて面には、インクジェットあるいはスクリーン印刷で、若しくはシード層パターン形成後に無電解メッキで再配線をすることによって、おもて面における前記外部接続用電極を、前記内部接続用電極の配置とは異なる位置に配置した請求項 5 に記載の両面電極構造の半導体装置の製造方法。

30

【請求項 7】

前記内部接続用電極は、超音波による接合、或いは導電性ペーストによる接合、或いは半田接続、或いはリードフレーム側に凹部を設ける一方、内部接続用電極側に凸部を設けて挿入圧着あるいは挿入しカシメることにより固定して電氣的に接続した請求項 5 に記載の両面電極構造の半導体装置の製造方法。

【請求項 8】

前記連結板により一体に連結して構成される前記内部接続用電極は、銅材質を用いて、エッチング、或いは削り出し、或いはプレスによって形成される請求項 5 に記載の両面電極構造の半導体装置の製造方法。

40

【請求項 9】

半導体チップを含む回路素子を配置して樹脂封止すると共に、該回路素子に接続される外部接続用電極をおもて面と裏面の両面に配置した両面電極構造の半導体装置の製造方法において、

前記回路素子を、後に剥離されるテープ基板上に配置し、

連結板により一体に構成した複数の柱状或いは棒状に形成した内部接続用電極のそれぞれの一端を、前記テープ基板の所定位置に配置し、

前記回路素子を樹脂封止した後、テープ基板側を裏面としてその上に配置される回路素子側のおもて面を、前記連結板が無くなるまで研磨或いは研削して平坦化することにより個々の内部接続用電極に分離して構成して、前記複数の内部接続用電極のそれぞれの他端

50

をおもて面における前記外部接続用電極として用い、

前記テープ基板を剥離した後、この剥離により露出した面上において、前記回路素子及び前記内部接続用電極間の配線を行い、前記複数の内部接続用電極の前記それぞれの一端を裏面における前記外部接続用電極として用いる、
ことから成る両面電極構造の半導体装置の製造方法。

【請求項10】

前記樹脂封止のおもて面には、インクジェットあるいはスクリーン印刷で、若しくはシード層パターン形成後に無電解メッキで再配線をすることによって、おもて面における前記外部接続用電極を、前記内部接続用電極の配置とは異なる位置に配置した請求項9に記載の両面電極構造の半導体装置の製造方法。

10

【請求項11】

前記回路素子及び前記内部接続用電極間の配線をした上に、保護膜を塗布した後該保護膜に開口を設けることによって、またはインクジェットにより保護膜をパンプ部以外に選択的に塗布することによって、ここに、裏面における前記外部接続用電極としてのパンプ電極を形成した請求項9に記載の両面電極構造の半導体装置の製造方法。

【請求項12】

前記連結板により一体に連結して構成される前記内部接続用電極は、銅材質を用いて、エッチング、或いは削り出し、或いはプレスによって形成される請求項9に記載の両面電極構造の半導体装置の製造方法。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体チップを含む回路素子を配置して樹脂封止すると共に、該回路素子に接続される外部接続用電極をおもて面と裏面の両面に配置した両面電極構造の半導体装置の製造方法に関する。

【背景技術】

【0002】

LSIチップの高集積化に伴い、パッケージサイズの縮小化も強く要求されており、様々な実装パッケージ構造が提案されている。近年、半導体ベアチップに貫通電極を形成して積層しようとする開発が盛んに行われている。一方、リアルサイズの両面電極パッケージもこれから製品化される可能性が高い。いずれの技術においても、従来の両面電極パッケージは常に貫通電極構造を必要としているが（特許文献1，特許文献2参照）、現在の貫通孔の絶縁方法は、高温で処理されるため半導体の実装プロセスへの適用は困難であった。このように、半導体基板への貫通孔の形成とその絶縁方法にはまだ課題が残されていて、貫通電極を必要とせずに配線することが望まれる。

30

【0003】

特許文献3は、積層型半導体パッケージ用の多層基板において、その個別単層のパッケージを薄くする技術を開示する。このため、下部配線基板と上部配線基板に分けて別々に製作し、後で貼り合わせる。上部配線基板は上面への電極取出しと再配線を同時に兼ね備えているが、低コストで製造することは困難である。

40

【0004】

また、特許文献4は、積層型半導体において、その個別単層のパッケージの突起電極を形成する技術を開示する。突起電極のパターン形成をフィルムで行い、開口部に半田ペーストを充填し、過熱することによって突起電極を形成する。工程的に、圧倒的に複雑でコスト高となる。

【特許文献1】特開2003-249604号公報

【特許文献2】特開2002-158312号

【特許文献3】特開2005-286010号公報

50

【特許文献4】特開2003-218283号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

本発明は、係る問題点を解決して、貫通電極技術を必要とすること無く、簡潔にしかもコスト的にも安く両面電極パッケージを製造し、供給することを目的としている。これによって、有機基板タイプ両面電極パッケージ、リードフレームタイプ両面電極パッケージ、或いはテープ基板タイプ両面電極パッケージの製造を可能にして、従来の携帯電話への応用以外に各種センサー（音、磁気、圧力、等）用パッケージとしても有効となる。

【課題を解決するための手段】

【0006】

本発明の両面電極構造の半導体装置の製造方法は、半導体チップを含む回路素子を配置して樹脂封止すると共に、該回路素子に接続される外部接続用電極をおもて面と裏面の両面に配置する。回路素子を有機基板上に配置して、該有機基板に設けた配線パターンと接続する。連結板により一体に構成した複数の柱状或いは棒状に形成した内部接続用電極のそれぞれの一端を、配線パターン上の所定位置に接続する。回路素子を樹脂封止した後、有機基板側を裏面としてその上に配置される回路素子側のおもて面を、前記連結板が無くなるまで研磨或いは研削して平坦化することにより個々の内部接続用電極に分離して構成する。複数の内部接続用電極のそれぞれの他端をおもて面における外部接続用電極として用いる。有機基板に設けたスルーホール内部の導体層を介して、裏面における外部接続用電極を配線パターンに接続する。

【0007】

また、本発明の両面電極構造の半導体装置の製造方法は、回路素子をリードフレーム上に配置して、該リードフレームのインナーリード部と接続する。連結板により一体に構成した複数の柱状或いは棒状に形成した内部接続用電極のそれぞれの一端を、リードフレームの所定位置に接続する。回路素子を樹脂封止した後、リードフレーム側を裏面としてその上に配置される回路素子側のおもて面を、前記連結板が無くなるまで研磨或いは研削して平坦化することにより個々の内部接続用電極に分離して構成する。複数の内部接続用電極のそれぞれの他端をおもて面における外部接続用電極として用いる。リードフレームに設けたアウターリード部を、裏面における外部接続用電極として用いる。

【0008】

また、本発明の両面電極構造の半導体装置の製造方法は、回路素子を、後に剥離されるテープ基板上に配置し、連結板により一体に構成した複数の柱状或いは棒状に形成した内部接続用電極のそれぞれの一端を、このテープ基板の所定位置に配置する。回路素子を樹脂封止した後、テープ基板側を裏面としてその上に配置される回路素子側のおもて面を、前記連結板が無くなるまで研磨或いは研削して平坦化することにより個々の内部接続用電極に分離して構成して、複数の内部接続用電極のそれぞれの他端をおもて面における外部接続用電極として用いる。テープ基板を剥離した後、この剥離により露出した面上において、回路素子及び内部接続用電極間の配線を行い、複数の内部接続用電極のそれぞれの一端を裏面における外部接続用電極として用いる。

【発明の効果】

【0009】

本発明によれば、両面電極パッケージの内部接続型構造において、貫通電極技術を必要とすること無く、簡潔にしかもコスト的にも安く実現することが可能となる。これによって、電子機器の携帯電話等の小型実装分野、及び電子機器で3次元接続が有効なセンサー用パッケージとして有効となる。

【0010】

また、本発明によれば、任意の数だけ基板上部及び下部の任意の箇所に配線を取り出して、基板上面を任意に再配線可能にし、上部接続ICとの接続パターンに融通性を持たせることができる。

10

20

30

40

50

【発明を実施するための最良の形態】

【0011】

図1は、本発明の両面電極構造の半導体装置の第1の例を示す有機基板タイプの両面電極パッケージの断面図を示している。なお、図示したように、有機基板タイプの両面電極パッケージの有機基板側を裏面として、その上に配置される回路素子側をおもて面とする。LSIチップのような半導体チップは、多層有機基板上にダイボンド材により接着して、有機基板の最上層の配線パターンとはボンディングワイヤ（ワイヤボンド接続方式）により接続する。この有機基板の配線パターンには、本発明の特徴とする内部接続用電極が固定され、かつ電氣的に接続される。内部接続用電極の接続の詳細は、図3～図5を参照して後述する。有機基板の上面は、LSIチップ及びボンディングワイヤを覆うように樹脂封止され、この樹脂封止上面には、再配線を行うこともできる。内部接続用電極の配置から、例えばエリア配置に持っていくためにインクジェットあるいはスクリーン印刷で、若しくはシード層パターン形成後に無電解メッキすることによって再配線を行うことができる。

10

【0012】

次に、図1に示した両面電極構造の半導体装置（有機基板タイプの両面電極パッケージ）の製造工程を、図2～図8を参照しつつ順を追って説明する。図2は、多層有機基板上にLSIチップを接着しかつ接続した状態で示す図である。LSIチップは、多層有機基板上にダイボンド材により接着して、有機基板の最上層の配線パターンとはボンディングワイヤにより接続するものとして例示している。多層または単層有機基板の最上層の配線パターンに、ボンディングワイヤ接続電極となるボンディング用金属パッド部が形成されると共に、該パッド部への配線が形成される。この多層または単層有機基板のおもて面の金属パッド部と、LSIチップは、Auボンディングワイヤにより接続される。1個のLSIチップを例示したが、複数のチップを積層することも可能である。

20

【0013】

或いは、LSIチップは、有機基板に対してフリップチップボンド接続することもできる（図示省略）。この場合、LSIチップは、多層または単層有機基板の最上層の配線パターンに、通常の技術を用いて、フリップチップボンド接続される。

【0014】

多層または単層有機基板は、単層2層配線構造や複数層から成る基板の各層に、それぞれ配線パターンを形成した後これらの基板を貼り合わせ、必要に応じて各層の配線パターンを接続するためのスルーホールを形成したものである。このスルーホールの内部には導体層が形成され、この導体層が裏面側に形成された端面電極部であるランドと接続されている。即ち、スルーホールの導体層は、必ずしもそのままランドにはならない。さらに、このランドには、ハンダ材料を付着させて、外部接続用のパンプを形成することができる。このような多層または単層有機基板は、例えば、「ハンダボール」と呼ばれる小さいハンダ材料を丸めたもの（パンプ）を裏面に実装した（BGA: Ball Grid Array）一括封止有機基板として知られている。

30

【0015】

図3は、内部接続用電極構造を固定し、接続した状態で示す図である。有機基板の配線パターンの所定の位置には、本発明の特徴とする内部接続用電極が固定されかつ電氣的に接続される。内部接続用電極構造を固定及び接続する手法としては、（1）超音波による接合、（2）銀ペースト等の導電性ペーストによる接続、（3）半田接続、（4）有機基板側に設けた接続電極用金属パッド部に凹部を設ける一方、内部接続用電極構造側は凸部を設けて挿入圧着あるいは挿入しカシメる方法、により行うことができる。

40

【0016】

内部接続用電極が有機基板の配線パターン上の所定の位置に配置した接続電極用金属パッド部（図2参照）に固定された段階では、全ての内部接続用電極が、連結板により一体に連結されている。

【0017】

50

図4は、一体に連結されている内部接続用電極構造の詳細を示す図であり、図4(A)及び(B)は1個の両面電極パッケージのための単体パターンの側面断面図及び斜視図をそれぞれ示し、また図4(C)は4個の両面電極パッケージのための4個の単体パターンを1個に連結したパターンの斜視図を示している。これら単体パターン或いは連結パターンは、複数の内部接続用電極を連結板により一体に連結して構成される。内部接続用電極は、例示したような円柱形状に限らず、矩形、多角形状等を含む柱状(棒状)形状であれば良い。パターン中央部は、例示したように中抜きにすることに限らず、ベタ板でも可能である。一体連結の内部接続用電極パターンの製造はエッチング、或いは削り出し、或いはプレスによって行うことができ、また、その材料としては銅を用いることができる。

【0018】

図5は、樹脂封止した状態で示す図である。一体に連結されている内部接続用電極が固定された後、この状態で、有機基板の上面は、少なくとも連結板下面まで、望ましくは、製造上の表面平坦精度を考慮して連結板上面までトランスファーマールドされ、或いは液状樹脂(材質は、例えばエポキシ系)を用いて樹脂封止される。

【0019】

図6は、表面研磨又は研削後の状態で示す図である。表面研磨又は研削することにより、内部接続用電極が個々に分離されると共に、表面平坦化が行われる。この表面研磨又は研削は、少なくとも連結板が全て取り除かれるまで行われる。表面平坦化をして、内部接続用電極の上面を露出させた状態の上面図を、図7に示している。この段階の構成により、完成製品として使用可能である。

【0020】

さらに、図1を参照して前述したように、この樹脂封止上面には再配線を行うこともできる。図6に示す内部接続用電極の配置のままを外部接続電極として利用してもよいが、内部接続用電極の配置から、例えばエリア配置に持つていくためにインクジェットあるいはスクリーン印刷で再配置をすることもできる。或いは、上面の再配線のために、シード層パターン形成後に無電解メッキすることによっても行うことができる。これら手法によって、内部接続用電極の頭部露出位置と異なったところに電極を配置することが可能となる。この再配線後の状態を示す上面図を、図8に示している。さらに、この再配線の上に、保護膜(材質は、例えばソルダーレジスト)を塗布した後、再配線上のバンプ形成部上の保護膜に開口を設け、またはインクジェットにより保護膜をバンプ部以外に選択的に塗布することによって、ここに、外部接続用のバンプ電極を形成することができる。製品として完成させるときは、チップ個片化のための切断が行われる。

【0021】

次に、図9~図12を参照して、本発明の両面電極構造の半導体装置の第2の例を示すリードフレームタイプの両面電極パッケージについて説明する。図9は、リードフレーム上にLSIチップを接着しかつ接続した状態で示す図である。なお、図示したように、リードフレームタイプの両面電極パッケージのリードフレーム側を裏面として、その上に配置される回路素子側をおもて面とする。図示したように、LSIチップは、リードフレームのダイパッド上にAgペースト等によるダイボンド材により接着されている(チップダイボンド)。1個のLSIチップを例示したが、複数のチップを積層することも可能である。リードフレームのインナーリード部と、LSIチップは、Auボンディングワイヤにより接続される(ワイヤボンド)。このリードフレームを周囲の回路と電氣的に接続するための OUTER リード部は、その先端断面が、例示したようなリードフレーム裏面だけでなく、側面にも露出させることができる。リードフレームは、例えば、PdメッキしたCu合金のような金属板から、プレス加工により、多数個同時に形成され、その後の工程で、この多数個同時に形成されたリードフレームが、各個片に切断されることになる。図示のリードフレームは各個片に切断された状態で示され、それ故に、リードフレーム自体も個々に分離されて図示されているが、この製造段階にあるリードフレームは、実際には未だ一体に連結されている。

【0022】

10

20

30

40

50

図10は、内部接続用電極構造を固定し、接続した状態で示す図である。リードフレームの所定の位置には、本発明の特徴とする内部接続用電極が固定され、かつ電氣的に接続される。内部接続用電極構造を固定及び接続する手法としては、上述した第1の例と同じく、(1)超音波による接合、(2)銀ペースト等の導電性ペーストによる接続、(3)半田接続、(4)リードフレーム側に凹部を設け、電極構造側は凸部を設けて挿入圧着あるいは挿入しカシメる方法、により行うことができる。内部接続用電極がリードフレームの所定の位置に固定された段階では、全ての内部接続用電極が、連結板により一体に連結されている。内部接続用電極構造は、図4を参照して前述したような構造及び材質のものをを用いることができる。

【0023】

10

図11は、樹脂封止した状態で示す図である。一体に連結されている内部接続用電極が接着された後、この状態で、有機基板の上面は、少なくとも連結板下面まで、望ましくは連結板上面までトランスファーマールドされ、或いは液状樹脂を用いて樹脂封止される。

【0024】

図12は、表面研磨又は研削後の状態を示す図である。表面研磨又は研削することにより、内部接続用電極が個々に分離されると共に、表面平坦化が行われる。この表面研磨又は研削は、少なくとも連結板が全て取り除かれるまで行われる。

【0025】

この後、チップ個片化のための切断が行われて、製品として完成するが、さらに、上述した例と同じ手法を用いて、この樹脂封止上面に再配線を行うこともできる。

20

【0026】

次に、図13～図18を参照して、本発明の両面電極構造の半導体装置の第3の例を示すテープ基板タイプの両面電極パッケージについて説明する。まず、図13に示すように、テープ基板上の所定位置に、半導体チップ(ICチップ)、抵抗R、及びコンデンサCのような回路素子を、絶縁性があり、剥離性のよい粘着材を用いて接着配置する。この状態で、各回路素子間の電氣的な接続は行われていない。テープ基板は、ポリイミドテープなどに代表される薄膜フィルムの絶縁基材により作成することができる。なお、図示したように、テープ基板タイプの両面電極パッケージのテープ基板側を裏面として、その上に配置される回路素子側をおもて面とする。

【0027】

30

図14は、内部接続用電極構造を接着した状態で示す図である。内部接続用電極がテープ基板上の所定の位置に接着された段階では、全ての内部接続用電極が、連結板により一体に連結されている。この内部接続用電極も未だ、回路素子との電氣的接続はなされていない。一体連結の内部接続用電極は、図4を参照して前述したような材質及び構成のものをを用いることができる。

【0028】

図15は、樹脂封止した状態で示す図である。一体に連結されている内部接続用電極が接着された後、この状態で、テープ基板の上面は、各回路素子を覆うように少なくとも連結板下面まで、望ましくは連結板上面までトランスファーマールドされ、或いは液状樹脂を用いて樹脂封止される。

40

【0029】

図16は、表面研磨又は研削後の状態を示す図である。表面研磨又は研削することにより、内部接続用電極が個々に分離されると共に、表面平坦化が行われる。この表面研磨又は研削は、少なくとも連結板が全て取り除かれるまで行われる。

【0030】

図17は、テープ基板を剥離した状態で示す図である。図示したように、パッケージ全体を上下反転させた後、テープ基板を剥離する。なお、回路素子を接着した接着剤(粘着剤)は、テープ基板剥離時にはテープ基板側に付くような材質が望ましい。

【0031】

図18は、最終的に完成した両面電極パッケージを示す断面図である。テープ基板を剥

50

離した後、剥離後の面上で、既に配置済みのICチップ、抵抗R、コンデンサCのような回路素子、及び内部接続用電極の間で所望の配線（表面再配線）を行う。この配線は、インクジェットあるいはスクリーン印刷によって、或いはシード層パターン形成後に無電解メッキすることによって行うことができる。この再配線の上に、保護膜を塗布した後、再配線上のバンプ形成部上の保護膜に開口を設け、またはインクジェットにより保護膜をバンプ部以外に選択的に塗布することによって、ここに、外部接続用のバンプ電極を形成することができる。さらに、他の回路部品（図中には、抵抗R及び他の半導体パッケージを例示）を保護膜上に配置して、それらの配線を行うこともできる。最後に、チップ個片化のための切断が行われて、製品として完成する。

【図面の簡単な説明】

10

【0032】

【図1】本発明の両面電極構造の半導体装置の第1の例を示す有機基板タイプの両面電極パッケージの断面図を示す図である。

【図2】多層有機基板上にLSIチップを接続した状態で示す図である。

【図3】内部接続用電極構造を固定し、接続した状態で示す図である。

【図4】一体に連結されている内部接続用電極構造の詳細を示す図である。

【図5】樹脂封止した状態で示す図である。

【図6】表面研磨又は研削後の状態で示す図である。

【図7】内部接続用電極の上面を露出させた状態の上面図である。

【図8】再配線後の状態を示す上面図である。

20

【図9】リードフレーム上にLSIチップを接続した状態で示す図である。

【図10】内部接続用電極構造を固定し、接続した状態で示す図である。

【図11】樹脂封止した状態で示す図である。

【図12】表面研磨又は研削後の状態で示す図である。

【図13】テープ基板上に回路素子を接着配置した状態で示す図である。

【図14】内部接続用電極構造を接着した状態で示す図である。

【図15】樹脂封止した状態で示す図である。

【図16】表面研磨又は研削後の状態で示す図である。

【図17】テープ基板を剥離した状態で示す図である。

【図18】最終的に完成した両面電極パッケージを示す断面図である。

30

【要約】（修正有）

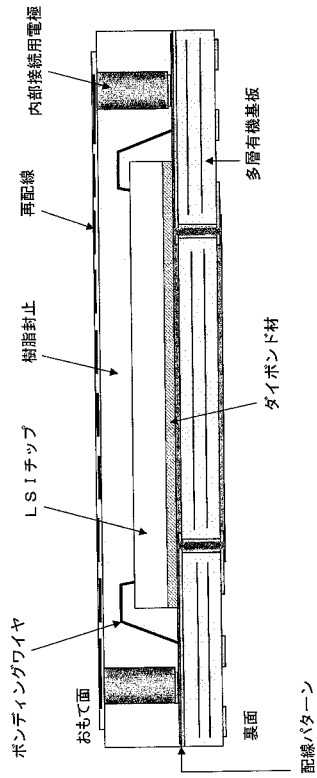
【課題】貫通電極技術を必要とすること無く、簡潔に製造でき、コスト的にも安い両面電極構造の半導体装置およびその製造方法を提供する。

【解決手段】半導体チップを含む回路素子を配置して樹脂封止すると共に、該回路素子に接続される外部接続用電極をおもて面と裏面の両面に配置する。回路素子を有機基板上に配置して、該有機基板に設けた配線パターンと接続する。連結板により一体に構成した複数の内部接続用電極のそれぞれの一端を、配線パターン上の所定位置に接続する。回路素子を樹脂封止した後、連結板が無くなるまでおもて面側を研磨或いは研削して平坦化することにより個々の内部接続用電極に分離して構成する。複数の内部接続用電極のそれぞれ他端をおもて面における外部接続用電極として用いる。有機基板に設けたスルーホール内部の導体層を介して、裏面における外部接続用電極を配線パターンに接続する。

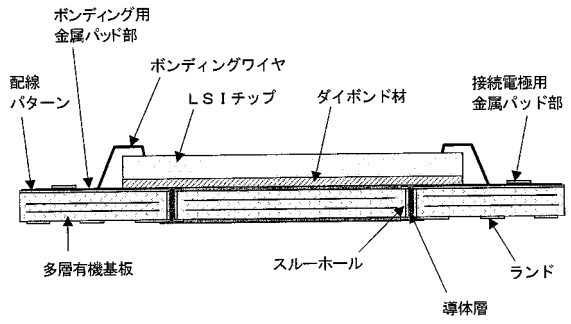
40

【選択図】 図1

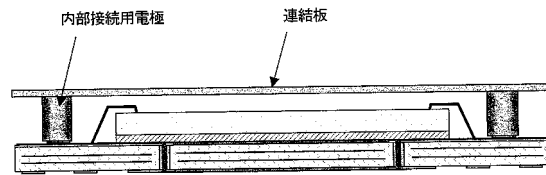
【 図 1 】



【 図 2 】

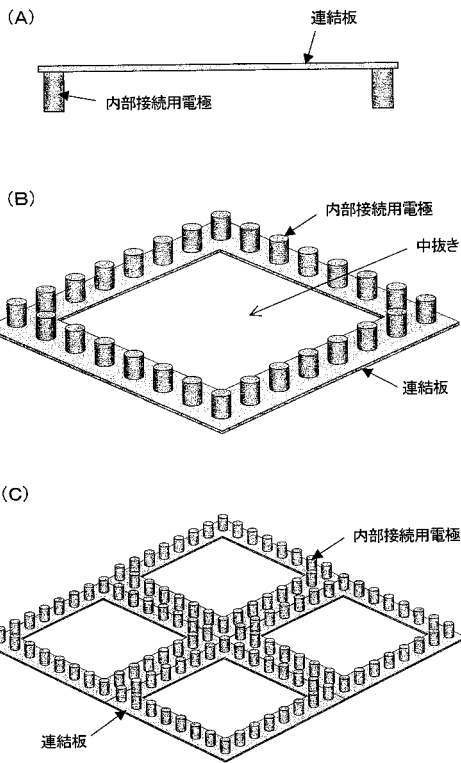


【 図 3 】

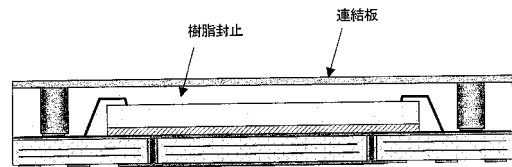


【 図 4 】

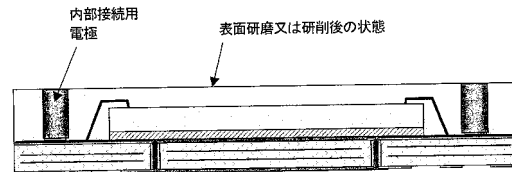
内部接続用電極構造詳細



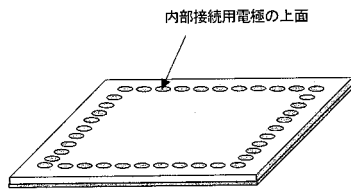
【 図 5 】



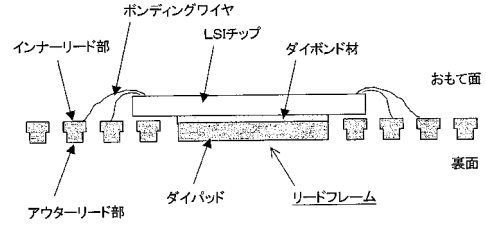
【 図 6 】



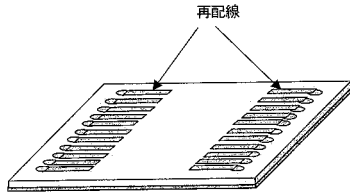
【 図 7 】



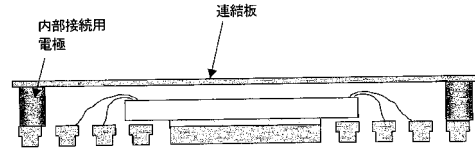
【 図 9 】



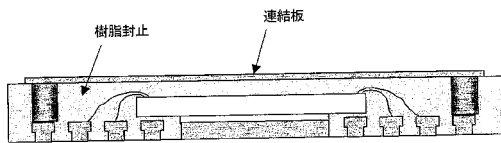
【 図 8 】



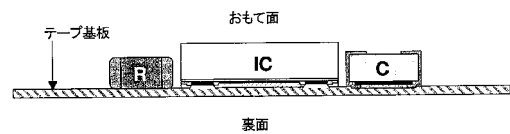
【 図 10 】



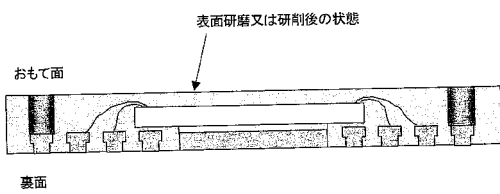
【 図 11 】



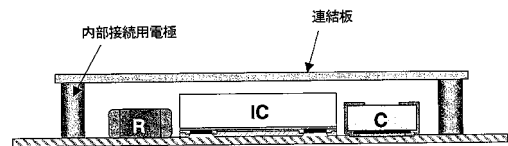
【 図 13 】



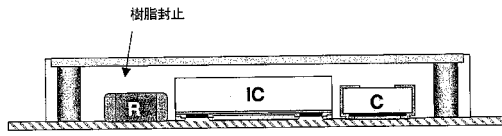
【 図 12 】



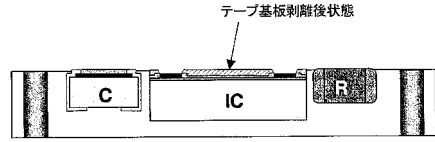
【 図 14 】



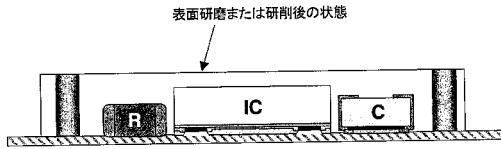
【図15】



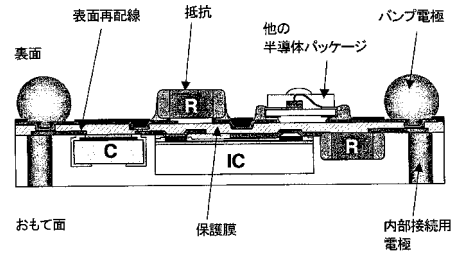
【図17】



【図16】



【図18】



フロントページの続き

(51) Int.Cl. F I

H 0 1 L 25/11 (2006.01)

(72) 発明者 小山 賢秀

茨城県つくば市東 1 - 1 - 1 独立行政法人産業技術総合研究所 つくば中央第 5 事業所内

審査官 石野 忠志

(56) 参考文献 特開 2 0 0 2 - 3 5 9 3 5 0 (J P , A)

特開 2 0 0 2 - 1 5 8 3 1 2 (J P , A)

特開 2 0 0 5 - 0 5 7 2 8 0 (J P , A)

特開 2 0 0 1 - 1 1 0 8 2 9 (J P , A)

特開 2 0 0 1 - 1 8 5 6 5 1 (J P , A)

特開 2 0 0 2 - 3 5 9 3 2 3 (J P , A)

特開 2 0 0 3 - 2 1 8 2 8 3 (J P , A)

(58) 調査した分野(Int.Cl. , DB名)

H 0 1 L 2 3 / 1 2

H 0 1 L 2 5 / 0 6 5

H 0 1 L 2 5 / 0 7

H 0 1 L 2 5 / 1 0

H 0 1 L 2 5 / 1 1

H 0 1 L 2 5 / 1 8