

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2020-14014

(P2020-14014A)

(43) 公開日 令和2年1月23日(2020.1.23)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 29/786 (2006.01)	HO 1 L 29/78 6 1 8 B	3 K 1 0 7
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 6 2 6 C	5 C 0 9 4
HO 1 L 21/8242 (2006.01)	HO 1 L 27/108 3 2 1	5 F 0 8 3
HO 1 L 27/108 (2006.01)	HO 1 L 27/1156	5 F 1 1 0
HO 1 L 27/1156 (2017.01)	GO 9 F 9/30 3 3 8	

審査請求 有 請求項の数 7 O L (全 47 頁) 最終頁に続く

(21) 出願番号	特願2019-177368 (P2019-177368)	(71) 出願人	000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地
(22) 出願日	令和1年9月27日(2019.9.27)	(72) 発明者	山崎 舜平 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
(62) 分割の表示	特願2017-226937 (P2017-226937) の分割	(72) 発明者	廣橋 拓也 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
原出願日	平成22年12月16日(2010.12.16)	(72) 発明者	高橋 正弘 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
(31) 優先権主張番号	特願2009-296825 (P2009-296825)	(72) 発明者	島津 貴志 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
(32) 優先日	平成21年12月28日(2009.12.28)		
(33) 優先権主張国・地域又は機関	日本国(JP)		

最終頁に続く

(54) 【発明の名称】 半導体装置

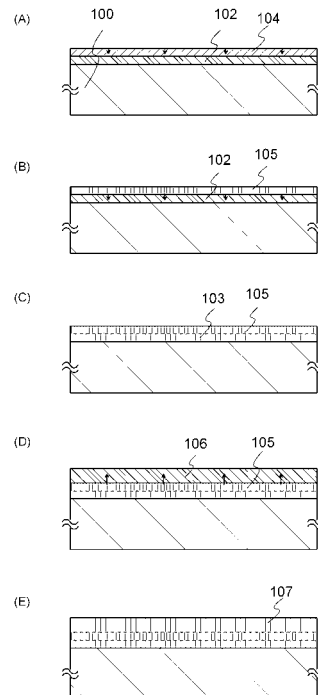
(57) 【要約】

【課題】 基板の大面积化を可能とするとともに、結晶性の優れた酸化物半導体層を形成し、所望の高い電界効果移動度を有するトランジスタを製造可能とし、大型の表示装置や高性能の半導体装置等の実用化を図る。

【解決手段】 基板上に第1の多元系酸化物半導体層を形成し、第1の多元系酸化物半導体層上に一元系酸化物半導体層を形成し、500以上1000以下、好ましくは550

以上750以下の加熱処理を行って表面から内部に向かって結晶成長させ、第1の単結晶領域を有する多元系酸化物半導体層、及び単結晶領域を有する一元系酸化物半導体層を形成し、単結晶領域を有する一元系酸化物半導体層上に第2の単結晶領域を有する多元系酸化物半導体層を積層する。

【選択図】 図2



## 【特許請求の範囲】

## 【請求項 1】

絶縁層と、  
前記絶縁層上に設けられ、島状に加工された単結晶の酸化物半導体積層体と、  
前記酸化物半導体積層体上のゲート絶縁層と、  
前記ゲート絶縁層上のゲート電極と、を有する半導体装置。

## 【請求項 2】

基板上の絶縁層と、  
前記絶縁層上に設けられ、島状に加工された単結晶の酸化物半導体積層体と、  
前記酸化物半導体積層体上のゲート絶縁層と、  
前記ゲート絶縁層上のゲート電極と、を有する半導体装置。

10

## 【請求項 3】

請求項 1 または請求項 2 において、  
前記酸化物半導体積層体は In と Ga と Zn とを有する半導体装置。

## 【請求項 4】

絶縁層と、  
前記絶縁層上に設けられ、島状に加工された単結晶の酸化物半導体膜と、  
前記酸化物半導体膜上のゲート絶縁層と、  
前記ゲート絶縁層上のゲート電極と、を有する半導体装置。

## 【請求項 5】

基板上の絶縁層と、  
前記絶縁層上に設けられ、島状に加工された単結晶の酸化物半導体膜と、  
前記酸化物半導体膜上のゲート絶縁層と、  
前記ゲート絶縁層上のゲート電極と、を有する半導体装置。

20

## 【請求項 6】

請求項 4 または請求項 5 において、  
前記酸化物半導体膜は In と Ga と Zn とを有する半導体装置。

## 【請求項 7】

請求項 1 乃至請求項 6 のいずれか一において、  
前記絶縁層は、酸化シリコン、酸化窒化シリコン、窒化シリコン、窒化酸化シリコン、  
窒化アルミニウムまたは窒化酸化アルミニウムを有する半導体装置。

30

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

トランジスタなどの半導体素子を少なくとも一つの素子として含む回路を有する半導体装置及びその作製方法に関する。例えば、電源回路に搭載されるパワーデバイスや、メモリ、サイリスタ、コンバータ、イメージセンサなどを含む半導体集積回路、液晶表示パネルに代表される電気光学装置や発光素子を有する発光表示装置のいずれかを部品として搭載した電子機器に関する。

## 【0002】

なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、電気光学装置、半導体回路及び電子機器は全て半導体装置である。

40

## 【背景技術】

## 【0003】

液晶表示装置に代表されるように、ガラス基板等に形成されるトランジスタはアモルファスシリコン、多結晶シリコンなどによって構成されている。アモルファスシリコンを用いたトランジスタは電界効果移動度が低いもののガラス基板の大面积化に対応することができる。また、多結晶シリコンを用いたトランジスタの電界効果移動度は高いがガラス基板の大面积化には適していないという欠点を有している。

## 【0004】

50

シリコンを用いたトランジスタに対して、酸化物半導体を用いてトランジスタを作製し、電子デバイスや光デバイスに応用する技術が注目されている。例えば酸化物半導体として、酸化亜鉛、In-Ga-Zn-O系酸化物を用いてトランジスタを作製し、表示装置の画素のスイッチング素子などに用いる技術が特許文献1及び特許文献2で開示されている。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2007-123861号公報

【特許文献2】特開2007-96055号公報

10

【発明の概要】

【発明が解決しようとする課題】

【0006】

また、大型の表示装置が普及しつつある。家庭用のテレビにおいても表示画面の対角が40インチから50インチクラスのテレビも普及し始めている。

【0007】

従来、酸化物半導体を用いたトランジスタの電界効果移動度は $10 \sim 20 \text{ cm}^2 / \text{Vs}$ が得られている。酸化物半導体を用いたトランジスタは、アモルファスシリコンのトランジスタの10倍以上の電界効果移動度が得られるため、大型の表示装置においても画素のスイッチング素子としては十分な性能が得られる。

20

【0008】

しかし、酸化物半導体を用いたトランジスタを半導体装置の駆動デバイス、例えば大型の表示装置等の駆動回路の一つのスイッチング素子として用いるには限界があった。

【0009】

本発明の一態様は、基板の面積化を可能とするとともに、結晶性の優れた酸化物半導体層を形成し、所望の高い電界効果移動度を有するトランジスタを製造可能とし、大型の表示装置や高性能の半導体装置等の実用化を図ることを課題の一つとする。

【課題を解決するための手段】

【0010】

本発明の一態様は、基板上に第1の多元系酸化物半導体層を形成し、第1の多元系酸化物半導体層上に一元系酸化物半導体層を形成し、500以上1000以下、好ましくは550以上750以下の加熱処理を行って表面から内部に向かって結晶成長させ、第1の単結晶領域を有する多元系酸化物半導体層及び単結晶領域を有する一元系酸化物半導体層を形成し、単結晶領域を有する一元系酸化物半導体層上に第2の単結晶領域を有する多元系酸化物半導体層を積層することを特徴とする。なお、第1の単結晶領域を有する多元系酸化物半導体層、単結晶領域を有する一元系酸化物半導体層、及び第2の単結晶領域を有する多元系酸化物半導体層の単結晶領域は、その表面に結晶方位の揃った平板状の単結晶領域である。平板状の単結晶領域は、その表面に平行にa-b面を有し、第1の単結晶領域を有する多元系酸化物半導体層、単結晶領域を有する一元系酸化物半導体層、及び第2の単結晶領域を有する多元系酸化物半導体層の表面に対して垂直方向にc軸配向をしている。また、第1の単結晶領域を有する多元系酸化物半導体層、単結晶領域を有する一元系酸化物半導体層、及び第2の単結晶領域を有する多元系酸化物半導体層のc軸方向は、深さ方向に一致する。

30

40

【0011】

第1の多元系酸化物半導体層上に一元系酸化物半導体層を形成し、500以上1000以下、好ましくは550以上750以下の加熱処理を行って表面から内部に向かって結晶成長させ、単結晶領域を有する一元系酸化物半導体層を形成する。単結晶領域を有する一元系酸化物半導体層の表面に形成される、結晶方位の揃った単結晶領域は、表面から深さ方向に結晶成長するため、一元系酸化物半導体層の下地部材の影響を受けることなく単結晶領域を形成することができる。また、当該単結晶領域を有する一元系酸化物半導

50

体層を種として、第1の多元系酸化物半導体層の表面よりエピタキシャル成長またはアキシャル成長させて、第1の多元系酸化物半導体層を結晶成長させるため、第1の多元系酸化物半導体層の下地部材の影響を受けることなく単結晶領域を形成することができる。

【0012】

第2の単結晶領域を有する多元系酸化物半導体層は、単結晶領域を有する一元系酸化物半導体層上に第2の多元系酸化物半導体層を形成した後、100以上500以下、好ましくは150以上400以下の加熱処理を行って、単結晶領域を有する一元系酸化物半導体層の表面より上方の第2の多元系酸化物半導体層の表面に向かって結晶成長をさせて、形成することができる。すなわち、単結晶領域を有する一元系酸化物半導体層は、第2の多元系酸化物半導体層にとっては種結晶に相当する。

10

【0013】

また、第2の単結晶領域を有する多元系酸化物半導体層は、単結晶領域を有する一元系酸化物半導体層上に、200以上600以下、好ましくは200以上550以下に加熱しながら堆積、代表的にはスパッタリング法を用いて堆積することで、単結晶領域を有する一元系酸化物半導体層の表面よりエピタキシャル成長またはアキシャル成長させて、第2の単結晶領域を有する多元系酸化物半導体層を形成することができる。すなわち、単結晶領域を有する一元系酸化物半導体層は、第2の単結晶領域を有する多元系酸化物半導体層にとっては種結晶に相当する。

【0014】

第1の単結晶領域を有する多元系酸化物半導体層、及び第2の単結晶領域を有する多元系酸化物半導体層は、単結晶領域を有する一元系酸化物半導体層を種結晶として結晶成長しているため、単結晶領域を有する一元系酸化物半導体層と実質的に同じ結晶方位を有する。

20

【0015】

この後、第1の単結晶領域を有する多元系酸化物半導体層、単結晶領域を有する一元系酸化物半導体層、及び第2の単結晶領域を有する多元系酸化物半導体層を島状にエッチングし、第2の単結晶領域を有する多元系酸化物半導体層上に、ソース電極及びドレイン電極を形成した後、ゲート絶縁層及びゲート電極を形成することで、トップゲート構造のトランジスタを作製することができる。

【0016】

また、基板上にゲート電極及びゲート絶縁層を形成したのち、ゲート絶縁層上に第1の単結晶領域を有する多元系酸化物半導体層、単結晶領域を有する一元系酸化物半導体層及び第2の単結晶領域を有する多元系酸化物半導体層を形成し、当該第1の単結晶領域を有する多元系酸化物半導体層、単結晶領域を有する一元系酸化物半導体層、及び第2の単結晶領域を有する多元系酸化物半導体層を島状にエッチングし、ソース電極及びドレイン電極を形成することで、ボトムゲート構造のトランジスタを作製することができる。

30

【0017】

また、本発明の一形態は、第1の単結晶領域を有する多元系酸化物半導体層、単結晶領域を有する一元系酸化物半導体層及び第2の単結晶領域を有する多元系酸化物半導体層を有する酸化物半導体積層体と、ゲート電極と、酸化物半導体積層体及びゲート電極の間に設けられるゲート絶縁層と、酸化物半導体積層に電気的に接続する配線とを有する薄膜トランジスタを備える半導体装置である。

40

【0018】

第1の単結晶領域を有する多元系酸化物半導体層、単結晶領域を有する一元系酸化物半導体層を形成するための加熱処理、及び第2の単結晶領域を有する多元系酸化物半導体層を形成するための加熱処理は、水素及び水分をほとんど含まない雰囲気（窒素雰囲気、酸素雰囲気、乾燥空気雰囲気など）で行うことが好ましい。この加熱処理により、一元系酸化物半導体層及び多元系酸化物半導体層中から水素、水、水酸基または水素化物などを脱離させる脱水化または脱水素化が行われ、第1の単結晶領域を有する多元系酸化物半導体層、単結晶領域を有する一元系酸化物半導体層、及び第2の単結晶領域を有する多元系酸化

50

物半導体層を高純度化することができる。また、当該加熱処理は、不活性雰囲気中で昇温し、途中で切り替え、酸素を含む雰囲気とする加熱処理を行うことも可能であり、酸素雰囲気で加熱処理を行う場合は、酸化物半導体層を酸化するため、酸素欠陥を修復することができる。当該加熱処理を行った単結晶領域を有する酸化物半導体層は、TDS (Thermal Desorption Spectroscopy) で450 まで測定を行っても水に由来する2つのピークのうち、少なくとも300 付近に現れる1つのピークは検出されない。

#### 【0019】

第1の単結晶領域を有する多元系酸化物半導体層、及び第2の単結晶領域を有する多元系酸化物半導体層がInを含む場合、平板状の単結晶領域においては、Inの電子雲が互いに重なり合っ

10

#### 【0020】

て接続することにより、電気伝導率が上昇する。従って、トランジスタの電界効果移動度を高めることができる。高純度化された第1の単結晶領域を有する多元系酸化物半導体層、単結晶領域を有する一元系酸化物半導体層、及び第2の単結晶領域を有する多元系酸化物半導体層に含まれる水素濃度は $1 \times 10^{18} \text{ cm}^{-3}$ 以下、 $1 \times 10^{16} \text{ cm}^{-3}$ 以下、さらには実質的には0とし、キャリア密度は $1 \times 10^{14} \text{ cm}^{-3}$ 未満、好ましくは $1 \times 10^{12} \text{ cm}^{-3}$ 未満、さらに好ましくは測定限界以下の $1.45 \times 10^{10} \text{ cm}^{-3}$ 未満とすることができ、バンドギャップは2 eV以上、好ましくは2.5 eV以上、より好ましくは3 eV以上である。

20

#### 【0021】

なお、本発明の一形態のトランジスタは、絶縁ゲート電界効果トランジスタ (Insulated-Gate Field-Effect Transistor (IGFET))、薄膜トランジスタ (TFT) を含む。

#### 【発明の効果】

#### 【0022】

下地となる基板の材料が、酸化物、窒化物、金属など、いずれの材料であっても、高い電界効果移動度を有するトランジスタを作製し、大型の表示装置や高性能の半導体装置等を実現する。

#### 【図面の簡単な説明】

30

#### 【0023】

【図1】本発明の一態様である半導体装置を説明する断面図である。

【図2】本発明の一態様を示す半導体装置の作製工程を説明する断面図である。

【図3】本発明の一態様を示す半導体装置の作製工程を説明する断面図である。

【図4】酸化物半導体層の結晶成長の過程を説明する図である。

【図5】酸化物半導体層の結晶成長の過程を説明する図である。

【図6】酸化物半導体層の結晶成長の過程を説明する図である。

【図7】酸化物半導体層の結晶構造を説明する図である。

【図8】本発明の一態様を示す半導体装置の作製工程を説明する断面図である。

【図9】本発明の一態様を示す半導体装置の作製工程を説明する断面図である。

40

【図10】本発明の一態様である半導体装置を説明する断面図である。

【図11】本発明の一態様を示す半導体装置の作製工程を説明する断面図である。

【図12】本発明の一態様を示す半導体装置の作製工程を説明する断面図である。

【図13】本発明の一態様を示す半導体装置の作製工程を説明する断面図である。

【図14】本発明の一態様を示す半導体装置の作製工程を説明する断面図である。

【図15】本発明の一態様を示す半導体装置の作製工程を説明する断面図である。

【図16】本発明の一態様を示す半導体装置の作製工程を説明する断面図である。

【図17】本発明の一態様を示す半導体装置を説明する断面図である。

【図18】本発明の一態様を示す半導体装置を説明する断面図である。

【図19】本発明の一態様を示す半導体装置を説明する等価回路図である。

50

【図 2 0】本発明の一態様を示す半導体装置を説明する上面図及び断面図である。

【図 2 1】本発明の一態様を示す半導体装置を説明する上面図及び断面図である。

【図 2 2】本発明の一態様を示す半導体装置を説明する断面図である。

【図 2 3】電子機器の一形態を説明する図である。

【図 2 4】電子機器の一形態を説明する図である。

【発明を実施するための形態】

【0024】

本発明の実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同一部分または同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。

10

【0025】

なお、本明細書で説明する各図において、各構成の大きさ、層の厚さ、または領域は、明瞭化のために誇張されている場合がある。よって、必ずしもそのスケールに限定されない。

【0026】

また、本明細書にて用いる第 1、第 2、第 3 などの用語は、構成要素の混同を避けるために付したものであり、数的に限定するものではない。そのため、例えば、「第 1 の」を「第 2 の」または「第 3 の」などと適宜置き換えて説明することができる。

20

【0027】

また、電圧とは 2 点間における電位差のことをいい、電位とはある一点における静電場の中にある単位電荷が持つ静電エネルギー（電気的な位置エネルギー）のことをいう。ただし、一般的に、ある一点における電位と基準となる電位（例えば接地電位）との電位差のことを、単に電位もしくは電圧と呼び、電位と電圧が同義語として用いられることが多い。このため、本明細書では特に指定する場合を除き、電位を電圧と読み替えてもよいし、電圧を電位と読み替えてもよいこととする。

【0028】

（実施の形態 1）

30

図 1 は、半導体装置の構成の一形態であるトランジスタ 150 を示す断面図である。なお、トランジスタ 150 は、キャリアが電子である n チャネル型 IGFET (Insulated Gate Field Effect Transistor) であるものとして説明するが、p チャネル型 IGFET を作製することも可能である。本実施の形態では、トランジスタ 150 として、トップゲート構造のトランジスタを用いて説明する。

【0029】

図 1 に示すトランジスタ 150 は、基板 100 上に、第 1 の単結晶領域を有する多元系酸化物半導体層 103 a、単結晶領域を有する一元系酸化物半導体層 105 a、及び第 2 の単結晶領域を有する多元系酸化物半導体層 107 a が積層して形成され（酸化物半導体積層体）、その上にソース電極及びドレイン電極として機能する配線 108 a、108 b が形成される。また、第 2 の単結晶領域を有する多元系酸化物半導体層 107 a 及び配線 108 a、108 b 上にゲート絶縁層 112 が形成され、ゲート絶縁層 112 上であって、且つゲート絶縁層 112 を介して、第 1 の単結晶領域を有する多元系酸化物半導体層 103 a、単結晶領域を有する一元系酸化物半導体層 105 a、及び第 2 の単結晶領域を有する多元系酸化物半導体層 107 a と対向する領域にゲート電極 114 が形成される。また、ゲート絶縁層 112 及びゲート電極 114 上に絶縁層 116 を有してもよい。

40

【0030】

次に、単結晶領域を有する酸化物半導体積層体の作製方法及び当該酸化物半導体積層体を用いて形成した薄膜トランジスタについて、図 2 乃至図 7 を用いて説明する。

【0031】

50

基板100上に第1の多元系酸化物半導体層102を形成し、第1の多元系酸化物半導体層102上に一元系酸化物半導体層104を形成する(図2(A)参照)。

【0032】

基板100は、少なくとも、後の加熱処理に耐えうる程度の耐熱性を有していることが必要となる。基板100としてガラス基板を用いる場合、歪み点が730以上のものを用いることが好ましい。ガラス基板には、例えば、アルミノシリケートガラス、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラスなどのガラス材料が用いられる。なお、 $B_2O_3$ よりBaOを多く含むガラス基板を用いることが好ましい。

【0033】

なお、上記のガラス基板に代えて、セラミック基板、石英基板、サファイア基板などの絶縁体となる基板を用いることができる。他にも、結晶化ガラスなどを用いることができる。さらには、シリコンウェハ等の半導体基板の表面や金属材料よりなる導電性の基板の表面に絶縁層を形成したものをを用いることもできる。

10

【0034】

後述するように、本実施の形態によれば、基板100の上に設けられる第1の多元系酸化物半導体層102及び一元系酸化物半導体層104の結晶化は、下地となる基板の材質に影響されないので、上記のように様々なものを基板100として用いることができる。

【0035】

第1の多元系酸化物半導体層102及び一元系酸化物半導体層104をスパッタリング法等により形成する。第1の多元系酸化物半導体層102は、加熱により、六方晶の非ウルツ鉱型結晶構造となる。六方晶の非ウルツ鉱型結晶構造はホモロガス構造とよばれることもある。なお、非ウルツ鉱型結晶構造とは、ウルツ鉱型でない結晶構造である。

20

【0036】

第1の多元系酸化物半導体層102としては、四元系金属酸化物であるIn-Sn-Ga-Zn-O系や、三元系金属酸化物であるIn-Ga-Zn-O系、In-Sn-Zn-O系、In-Al-Zn-O系、Sn-Ga-Zn-O系、Al-Ga-Zn-O系、Sn-Al-Zn-O系や、二元系金属酸化物であるIn-Zn-O系、Sn-Zn-O系、Al-Zn-O系、Zn-Mg-O系、Sn-Mg-O系、In-Mg-O系などの酸化物半導体層を用いることができる。ここでは多元系酸化物半導体とは複数の金属酸化物で構成されるものをいい、n元系金属酸化物はn種類の金属酸化物で構成される。なお、多元系酸化物半導体には、不純物として、主成分とする金属酸化物以外の元素が1%、好ましくは0.1%入ってもよい。

30

【0037】

また、第1の多元系酸化物半導体層102は、三元系金属酸化物であり、 $InM_xZn_yO_z$  ( $Y=0.5\sim 5$ )で表現される酸化物半導体材料を用いてもよい。ここで、Mは、ガリウム(Ga)やアルミニウム(Al)やボロン(B)などの13族元素から選択される一または複数種類の元素を表す。なお、In、M、Zn、及びOの含有量は任意であり、Mの含有量がゼロ(即ち、 $x=0$ )の場合を含む。一方、In及びZnの含有量はゼロではない。すなわち、上述の表記には、In-Ga-Zn-O系酸化物半導体やIn-Zn-O系酸化物半導体などが含まれる。

40

【0038】

スパッタリング法は、スパッタリング用電源に高周波電源を用いるRFスパッタリング法と、DCスパッタリング法があり、さらにパルス的にバイアスを与えるパルスDCスパッタリング法がある。RFスパッタリング法は主に絶縁層を形成する場合に用いられ、DCスパッタリング法は主に金属層を形成する場合に用いられる。

【0039】

第1の多元系酸化物半導体層102をスパッタリング法で形成するためのターゲットとしては、亜鉛を含む金属酸化物のターゲットを用いることができる。例えば、In、Ga、及びZnを含む金属酸化物ターゲットの組成比は、 $In:Ga:Zn=1:x:y$  ( $x$ は0以上、 $y$ は0.5以上5以下)とする。例えば、 $In:Ga:Zn=1:1:0.5$  [

50

a t o m比]の組成比を有するターゲット、 $I n : G a : Z n = 1 : 1 : 1$  [ a t o m比]の組成比を有するターゲット、または $I n : G a : Z n = 1 : 1 : 2$  [ a t o m比]の組成比を有するターゲット、 $I n : G a : Z n = 1 : 0 . 5 : 2$  [ a t o m比]の組成比を有するターゲットを用いることもできる。本実施の形態では、後に加熱処理を行い意図的に結晶化させるため、結晶化が生じやすい金属酸化物ターゲットを用いることが好ましい。

#### 【0040】

一元系酸化物半導体層104は、加熱により六方晶のウルツ鉱型結晶構造となりうる一元系酸化物半導体で形成することが好ましく、代表例には酸化亜鉛がある。ここでは一元系酸化物半導体とは一種類の金属酸化物で構成されるものをいう。なお、一元系酸化物半導体には、不純物として、金属酸化物以外の元素が1%、好ましくは0.1%入ってもよい。一元系酸化物半導体は、多元系酸化物半導体と比較して結晶化しやすく、また結晶性を高めることができる。一元系酸化物半導体層104は、第1の多元系酸化物半導体層102、及びのちに形成する第2の多元系酸化物半導体層106を結晶成長させるための種として用いるため、結晶成長する厚さとすればよく、代表的には一原子層以上10nm以下、好ましくは2nm以上5nm以下でよい。一元系酸化物半導体層104の厚さを薄くすることで成膜処理及び加熱処理におけるスループットを高めることができる。

10

#### 【0041】

一元系酸化物半導体層104は、希ガス(代表的にはアルゴン)雰囲気、酸素雰囲気、または希ガス(代表的にはアルゴン)及び酸素雰囲気においてスパッタリング法により形成することができる。

20

#### 【0042】

また、第1の多元系酸化物半導体層102と同様に、金属酸化物ターゲット中の酸化物半導体の相対密度は80%以上、好ましくは95%以上、さらに好ましくは99.9%以上とするのが好ましい。

#### 【0043】

また、第1の多元系酸化物半導体層102と同様に、基板を加熱しながら一元系酸化物半導体層104を形成することで、のちに行われる第1の加熱処理において、結晶成長を促すことができる。

#### 【0044】

次に、第1の加熱処理を行う。第1の加熱処理の温度は、500 以上1000 以下、好ましくは600 以上850 以下とする。また、加熱時間は1分以上24時間以下とする。

30

#### 【0045】

第1の加熱処理においては、希ガス(代表的にはアルゴン)雰囲気、酸素雰囲気、窒素雰囲気、乾燥空気雰囲気、または、希ガス(代表的にはアルゴン)及び酸素の混合雰囲気、若しくは希ガス及び窒素の混合雰囲気とするのが好適である。

#### 【0046】

本実施の形態では、第1の加熱処理として、乾燥空気雰囲気で700 、1時間の加熱処理を行う。

40

#### 【0047】

なお、一元系酸化物半導体層104の温度を徐々に上昇させながら加熱した後、第1の多元系酸化物半導体層102は一定温度で加熱してもよい。500 以上からの温度上昇速度を0.5 /h以上3 /h以下とすることで、徐々に一元系酸化物半導体層104が結晶成長し、一元系酸化物半導体層105が形成されるため、より結晶性を高めることができる。

#### 【0048】

第1の加熱処理に用いる加熱処理装置は特に限られず、抵抗発熱体などの発熱体からの熱伝導または熱輻射によって、被処理物を加熱する装置を備えていてもよい。例えば、加熱処理装置として、電気炉や、G R T A ( G a s R a p i d T h e r m a l A n n e

50



a1) 装置、LRTA (Lamp Rapid Thermal Anneal) 装置等のRTA (Rapid Thermal Anneal) 装置を用いることができる。LRTA 装置は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプなどのランプから発する光(電磁波)の輻射により、被処理物を加熱する装置である。GRTA 装置は、高温のガスを用いて加熱処理を行う装置である。

#### 【0049】

第1の加熱処理によって、図2(A)中の矢印で示すように一元系酸化物半導体層104の表面から第1の多元系酸化物半導体層102に向けて結晶成長が始まる。一元系酸化物半導体層104は結晶化されやすいため、一元系酸化物半導体層104全てが結晶化し、単結晶領域を有する一元系酸化物半導体層105となる。なお、単結晶領域を有する一元系酸化物半導体層105は、六方晶のウルツ鉱型結晶構造である(図2(B)参照)。

10

#### 【0050】

当該加熱処理により、一元系酸化物半導体層104の表面から結晶成長することで、単結晶領域が形成される。単結晶領域は、表面から内部に向かって結晶成長し、一原子層以上10nm以下、好ましくは2nm以上5nm以下の平均厚さを有する板状の結晶領域である。また、単結晶領域は、その表面に平行にa-b面を有し、表面に対して垂直方向にc軸配向をしている。本実施の形態では、第1の加熱処理によって一元系酸化物半導体層104のほぼ全てが結晶(CG (Co-growing) 結晶ともよぶ。)となる。一元系酸化物半導体層104の表面に比較的結晶方位の揃った単結晶領域は、表面から深さ方向に結晶成長するため、下地部材の影響を受けることなく形成することができる。

20

#### 【0051】

引続き第1の加熱処理を行うことで、単結晶領域を有する一元系酸化物半導体層105を種として、第1の多元系酸化物半導体層102の結晶成長が矢印のように基板100に向かって進む。単結晶領域を有する一元系酸化物半導体層105は、表面に垂直な方向にc軸が配向しているため、単結晶領域を有する一元系酸化物半導体層105を種とすることで、単結晶領域を有する一元系酸化物半導体層105の結晶軸と略同一となるように、第1の多元系酸化物半導体層102を結晶成長(エピタキシャル成長、またはアキシシャル成長ともいう。)させることができる。即ち、第1の多元系酸化物半導体層102をc軸配向させながら結晶成長させることが可能である。この結果、c軸配向した第1の単結晶領域を有する多元系酸化物半導体層103を形成することができる。第1の単結晶領域を有する多元系酸化物半導体層103は、ウルツ鉱型結晶構造ではない六方晶である(図2(C)参照)。

30

#### 【0052】

例えば、第1の単結晶領域を有する多元系酸化物半導体層としてIn-Ga-Zn-O系の酸化物半導体材料を用いる場合、 $InGaO_3(ZnO)_m$  で表される結晶( $InGaZnO_4$ 、 $InGaZn_5O_8$ 等)や、 $In_2Ga_2ZnO_7$ で表される結晶などを含み得る。このような結晶は、六方晶構造であり、第1の加熱処理によって、そのc軸が、一元系酸化物半導体層の表面と略垂直な方向をとるように配向する。

#### 【0053】

次に、図2(D)に示すように、単結晶領域を有する一元系酸化物半導体層105上に第2の多元系酸化物半導体層106を形成する。第2の多元系酸化物半導体層106は、加熱により、六方晶の非ウルツ鉱型結晶構造となる。第2の多元系酸化物半導体層106は、一元系酸化物半導体層104と同様の作製方法を用いて形成することができる。第2の多元系酸化物半導体層106の厚さは作製するデバイスによって最適な膜厚を実施者が決定すればよい。例えば、第1の多元系酸化物半導体層102、一元系酸化物半導体層104、及び第2の多元系酸化物半導体層106の合計の厚さは10nm以上200nm以下とする。

40

#### 【0054】

第2の多元系酸化物半導体層106は、第1の多元系酸化物半導体層102と同様の材料

50

及び形成方法を適宜用いることができる。

【0055】

次に、第2の加熱処理を行う。第2の加熱処理の温度は、100 以上500 以下、好ましくは150 以上400 以下とする。また、加熱時間は、1分以上100時間以下とし、好ましくは5時間以上20時間以下とし、代表的には10時間とする。

【0056】

第2の加熱処理において、雰囲気は第1の加熱処理と同様の雰囲気とすることができる。また、加熱装置は第1の加熱処理と同様のものを適宜用いることができる。

【0057】

第2の加熱処理を行うことで、図2(D)中に矢印で示すように単結晶領域を有する一元系酸化物半導体層105から第2の多元系酸化物半導体層106の表面へ向けて結晶成長が始まる。単結晶領域を有する一元系酸化物半導体層105は、表面に対して垂直方向にc軸配向しているため、単結晶領域を有する一元系酸化物半導体層105を種とすることで、第2の多元系酸化物半導体層106は、第1の多元系酸化物半導体層102と同様に、単結晶領域を有する一元系酸化物半導体層105の結晶軸と略同一となるように、第2の多元系酸化物半導体層106を結晶成長(エピタキシャル成長、またはアキシャル成長ともいう。)させることができる。即ち、第2の多元系酸化物半導体層106をc軸配向しながら結晶成長させることが可能である。以上の工程により、第2の単結晶領域を有する多元系酸化物半導体層107を形成することができる。第2の単結晶領域を有する多元系酸化物半導体層107は、ウルツ鉱型結晶構造ではない六方晶である(図2(E)参照)。

10

20

【0058】

例えば、第2の単結晶領域を有する多元系酸化物半導体層としてIn-Ga-Zn-O系の酸化物半導体材料を用いる場合、 $InGaO_3(ZnO)_m$ で表される結晶( $InGaZnO_4$ 、 $InGaZn_5O_8$ 等)や、 $In_2Ga_2ZnO_7$ で表される結晶などを含み得る。このような結晶は、六方晶構造であり、第2の加熱処理によって、そのc軸が、第2の多元系酸化物半導体層の表面と略垂直な方向をとるように配向する。

【0059】

ここで、c軸が、第1の多元系酸化物半導体層102及び第2の多元系酸化物半導体層106の表面と略垂直な方向をとるように配向する結晶は、In、Ga、Znのいずれかを含有し、a軸(a-axis)及びb軸(b-axis)に平行なレイヤーの積層構造として捉えることができる。具体的には、 $In_2Ga_2ZnO_7$ 、 $InGaZnO_4$ 、 $InGaZn_5O_8$ の結晶は、Inを含有するレイヤーと、Inを含有しないレイヤー(GaまたはZnを含有するレイヤー)が、c軸方向に積層された構造を有する。

30

【0060】

In-Ga-Zn-O系酸化物半導体では、Inを含有するレイヤーの、ab面内方向に関する導電性は良好である。これは、In-Ga-Zn-O系酸化物半導体では電気伝導が主としてInによって制御されること、及びInの5s軌道が、隣接するInの5s軌道と重なりを有することにより、キャリアパスが形成されることによる。更に、本実施の形態に示すトランジスタは、高度に結晶化している第1の単結晶領域を有する多元系酸化物半導体層、単結晶領域を有する一元系酸化物半導体層、及び第2の単結晶領域を有する多元系酸化物半導体層を有するため、アモルファスあるいは微結晶、多結晶状態のものと比較して、不純物や欠陥が少ない。以上のことから、第1の単結晶領域を有する多元系酸化物半導体層、単結晶領域を有する一元系酸化物半導体層、及び第2の単結晶領域を有する多元系酸化物半導体層のキャリア移動度が向上し、トランジスタのオン電流及び電界効果移動度を高めることができる。

40

【0061】

なお、ここでは、単結晶領域を有する第1の多元系酸化物半導体層103、単結晶領域を有する一元系酸化物半導体層105、及び第2の単結晶領域を有する多元系酸化物半導体層107の界面を点線で示した。しかしながら、単結晶領域を有する一元系酸化物半導体

50

層 105 が ZnO であり、第 1 の単結晶領域を有する多元系酸化物半導体層 103 及び第 2 の単結晶領域を有する多元系酸化物半導体層 107 を In - Ga - Zn - O 系酸化物半導体とすると、加熱処理の圧力及び温度により、ZnO または In - Ga - Zn - O 系酸化物半導体中に含まれる亜鉛が拡散する。このことは、TDS の測定時に 450 まで測定を行った際、In や Ga は検出されないが、亜鉛が真空加熱条件下、特に 300 付近でピーク検出されることから確認できている。なお、TDS の測定は真空中で行われ、亜鉛は 200 付近から検出されていることが確認できている。このため、図 3 に示すように、第 1 の単結晶領域を有する多元系酸化物半導体層、単結晶領域を有する一元系酸化物半導体層、及び第 2 の単結晶領域を有する多元系酸化物半導体層の境界が判別できなく、同一の層 109 とみなせることもある。

10

## 【0062】

以上の工程より、第 1 の単結晶領域を有する多元系酸化物半導体層 103、単結晶領域を有する一元系酸化物半導体層 105、及び第 2 の単結晶領域を有する多元系酸化物半導体層 107 を形成することができる。

## 【0063】

ここで、第 1 の加熱処理により、単結晶領域を有する一元系酸化物半導体層 104 に板状の結晶領域が形成される機構について、図 4 乃至図 6 を用いて説明する。

## 【0064】

第 1 の加熱処理における原子の運動を古典分子動力学法によって検証した。古典分子動力学法では原子に働く力は、原子間相互作用を特徴づける経験的ポテンシャルを定義することで評価することができる。ここでは、各原子に古典的力学法則を適用し、ニュートンの運動方程式を数値的に解くことにより、各原子の運動（時間発展）を検証した。本計算においては、経験的ポテンシャルとして、Born - Mayer - Huggins ポテンシャルを用いた。

20

## 【0065】

図 4 に示すように、非晶質酸化亜鉛（以下、a - ZnO と示す。）中に、幅が 1 nm の単結晶酸化亜鉛（以下、c - ZnO と示す。）を結晶核 160 として等間隔に配置したモデルを作成した。なお、a - ZnO 及び c - ZnO の密度を  $5.5 \text{ g/cm}^3$  とした。また、縦方向を c 軸方向とした。

## 【0066】

次に、図 4 のモデルにおいて、c - ZnO を固定し、3次元周期境界条件下で、700、100 psec 間（時間刻み幅 0.2 fsec × 50 万ステップ）の古典分子動力学シミュレーションを行った結果を図 5 及び図 6 に示す。

30

## 【0067】

図 5 (A)、図 5 (B)、図 5 (C) はそれぞれ 20 psec、40 psec、60 psec 経過における原子配置の変化の様子を示す。図 6 (A)、図 6 (B) はそれぞれ 80 psec、100 psec 経過における原子配置の変化の様子を示す。また、各図において、結晶成長している距離及び方向を矢印の長さ及び向きで示す。

## 【0068】

また、縦方向（c 軸 [0001]）と、それと垂直な横方向の結晶成長速度を表 1 に示す。

40

## 【0069】

## 【表 1】

方向	結晶成長速度 (nm/psec)
縦	$6.1 \times 10^{-3}$
横	$3.0 \times 10^{-2}$

50

## 【0070】

図5においては、縦方向（c軸方向）の矢印162、166、170よりも、横方向（c軸方向に垂直方向）の矢印164a、164b、168a、168b、172a、172bの長さが長いことから、横方向への結晶成長が優先的に行われており、図5（C）からは、隣り合う結晶核の間において、結晶成長が終了していることが分かる。

## 【0071】

図6においては、表面に形成された結晶領域を種として、矢印174、176に示すように、縦方向（c軸方向）に結晶成長していることが分かる。

## 【0072】

また、表1より、縦方向（c軸[0001]）より、それと垂直な横方向の方が、結晶成長速度が約4.9倍速いことがわかる。これらのことから、ZnOは、はじめに表面（ab面）と平行な方向に結晶成長が進む。このときa-b面において、横方向に結晶成長が進行し、板状の単結晶領域となる。次に、表面（ab面）にできた板状の単結晶領域を種として、表面（ab面）と垂直方向であるc軸方向に結晶成長が進む。このため、ZnOはc軸配向しやすいと考えられる。このように、表面（ab面）と平行な方向に優先的に結晶成長した後、表面に垂直なc軸方向に結晶成長する（エピタキシャル成長、またはアキシャル成長ともいう。）ことで、板状の単結晶領域が形成される。

10

## 【0073】

次に、第1の単結晶領域を有する多元系酸化物半導体層103及び第2の単結晶領域を有する多元系酸化物半導体層107の結晶軸が、単結晶領域を有する一元系酸化物半導体層105の結晶軸と略同一となるように結晶成長する機構について、図7を用いて説明する。

20

## 【0074】

図7（A）は、一元系酸化物半導体層の代表例である六方晶構造の酸化亜鉛（ZnO）をc軸方向からみたa-b面における単位格子構造を示し、図7（B）はc軸方向を縦方向とする結晶構造を示す。

## 【0075】

図7（C）は、第1の多元系酸化物半導体層及び第2の多元系酸化物半導体層の代表例であるInGaZnO<sub>4</sub>をc軸方向からみたa-b面における構造を示す。

## 【0076】

図7（A）及び図7（C）より、ZnO及びInGaZnO<sub>4</sub>の格子定数がそれぞれほぼ同様の値をしており、a-b面におけるZnO及びInGaZnO<sub>4</sub>の整合性が高いといえる。また、InGaZnO<sub>4</sub>及びZnOは六方晶であり、且つZnOはc軸方向に平行な結合を有するため、第1の多元系酸化物半導体層及び第2の多元系酸化物半導体層の代表例であるInGaZnO<sub>4</sub>はc軸方向に整合性高く結晶成長することができる。以上のことから、第1の単結晶領域を有する多元系酸化物半導体層103及び第2の単結晶領域を有する多元系酸化物半導体層107の結晶軸はそれぞれ、単結晶領域を有する一元系酸化物半導体層105の結晶軸と略同一となるように結晶成長する。

30

## 【0077】

以上の工程により、下地となる基板の材質に影響されず、第1の単結晶領域を有する多元系酸化物半導体層、単結晶領域を有する一元系酸化物半導体層、及び第2の単結晶領域を有する多元系酸化物半導体層の積層体を形成することができる。

40

## 【0078】

次に、図2（E）に示す第2の単結晶領域を有する多元系酸化物半導体層107上にフォトリソグラフィ工程によりレジストマスクを形成した後、当該レジストマスクを用いて第1の単結晶領域を有する多元系酸化物半導体層103、単結晶領域を有する一元系酸化物半導体層105、及び第2の単結晶領域を有する多元系酸化物半導体層107をエッチングして、島状の第1の単結晶領域を有する多元系酸化物半導体層103a、単結晶領域を有する一元系酸化物半導体層105a、及び第2の単結晶領域を有する多元系酸化物半導体層107aを形成する。第1の単結晶領域を有する多元系酸化物半導体層103a、単

50

結晶領域を有する一元系酸化物半導体層 105 a、及び第 2 の単結晶領域を有する多元系酸化物半導体層 107 a を酸化物半導体積層体 110 と示す（図 1 参照。）。

【0079】

次に、酸化物半導体積層体 110 に、導電層を形成した後、導電層を所定の形状にエッチングして配線 108 a、108 b を形成する。

【0080】

配線 108 a、108 b は、アルミニウム、クロム、銅、タンタル、チタン、モリブデン、タングステンから選ばれた金属元素、または上述した金属元素を成分とする合金か、上述した金属元素を組み合わせた合金などを用いて形成することができる。また、マンガ  
ン、マグネシウム、ジルコニウム、ベリリウムのいずれか一または複数から選択された金属  
元素を用いてもよい。また、配線 108 a、108 b は、単層構造でも、二層以上の積層  
構造としてもよい。例えば、シリコンを含むアルミニウム層の単層構造、アルミニウム層  
上にチタン層を積層する二層構造、窒化チタン層上にチタン層を積層する二層構造、窒化  
チタン層上にタングステン層を積層する二層構造、窒化タンタル層上にタングステン層を  
積層する二層構造、チタン層と、そのチタン層上にアルミニウム層を積層し、さらにその  
上にチタン層を形成する三層構造などがある。また、アルミニウムに、チタン、タンタル  
、タングステン、モリブデン、クロム、ネオジム、スカンジウムから選ばれた元素を単数  
、または複数組み合わせた合金層、もしくは窒化物層を用いてもよい。

10

【0081】

また、配線 108 a、108 b は、インジウム錫酸化物、酸化タングステンを含むインジ  
ウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジ  
ウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を  
添加したインジウム錫酸化物などの透光性を有する導電性材料を適用することもできる。  
また、上記透光性を有する導電性材料と、上記金属元素の積層構造とすることもできる。

20

【0082】

次に、酸化物半導体積層体 110、及び配線 108 a、108 b 上にゲート絶縁層 112  
を形成する。

【0083】

ゲート絶縁層 112 は、酸化シリコン層、窒化シリコン層、酸化窒化シリコン層、窒化酸  
化シリコン層、または酸化アルミニウム層を単層でまたは積層して形成することができ  
る。ゲート絶縁層 112 は、酸化物半導体積層体 110 と接する部分が酸素を含むことが好  
ましく、特に好ましくは酸化シリコン層により形成する。酸化シリコン層を用いること  
で、酸化物半導体積層体 110 に酸素を供給することができ、特性を良好にすることができ  
る。

30

【0084】

また、ゲート絶縁層 112 として、ハフニウムシリケート ( $\text{HfSiO}_x$ )、窒素が添加  
されたハフニウムシリケート ( $\text{HfSi}_x\text{O}_y\text{N}_z$ )、窒素が添加されたハフニウムアル  
ミネート ( $\text{HfAl}_x\text{O}_y\text{N}_z$ )、酸化ハフニウム、酸化イットリウムなどの high -  
k 材料を用いることでゲートリークを低減できる。さらには、high - k 材料と、酸化  
シリコン層、窒化シリコン層、酸化窒化シリコン層、窒化酸化シリコン層、または酸化アル  
ミニウム層のいずれか一以上との積層構造とすることができる。ゲート絶縁層 112 の  
厚さは、50 nm 以上 500 nm 以下とするとよい。ゲート絶縁層 112 の厚さを厚くす  
ることで、ゲートリーク電流を低減することができる。

40

【0085】

次に、ゲート絶縁層 112 上であって、酸化物半導体積層体 110 と重畳する領域にゲ  
ート電極 114 を形成する。

【0086】

ゲート電極 114 は、アルミニウム、クロム、銅、タンタル、チタン、モリブデン、タ  
ングステンから選ばれた金属元素、または上述した金属元素を成分とする合金か、上述した  
金属元素を組み合わせた合金などを用いて形成することができる。また、マンガ  
ン、マグ

50

ネシウム、ジルコニウム、ベリリウムのいずれか一または複数から選択された金属元素を用いてもよい。また、ゲート電極 114 は、単層構造でも、二層以上の積層構造としてもよい。例えば、シリコンを含むアルミニウム層の単層構造、アルミニウム層上にチタン層を積層する二層構造、窒化チタン層上にチタン層を積層する二層構造、窒化チタン層上にタングステン層を積層する二層構造、窒化タンタル層上にタングステン層を積層する二層構造、チタン層と、そのチタン層上にアルミニウム層を積層し、さらにその上にチタン層を形成する三層構造などがある。また、アルミニウムに、チタン、タンタル、タングステン、モリブデン、クロム、ネオジウム、スカンジウムから選ばれた元素を単数、または複数組み合わせ合わせた合金層、もしくは窒化物層を用いてもよい。

【0087】

また、ゲート電極 114 は、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性材料を適用することもできる。また、上記透光性を有する導電性材料と、上記金属元素の積層構造とすることもできる。

【0088】

この後、保護層として絶縁層 116 を形成してもよい。以上の工程により、単結晶領域を有する酸化物半導体積層体をチャネル形成領域に有するトランジスタ 150 を作製することができる。これまで報告された金属酸化物はアモルファス状態のもの、あるいは、多結晶状態のもの、あるいは、1400 程度の高温での処理により単結晶を得るもののみであったが、上記に示したように、平板状の単結晶領域を有する一元系酸化物半導体層を形成した後、当該単結晶領域を種として結晶成長させる方法により、大面積基板を用いて比較的低温で単結晶領域を有する酸化物半導体をチャネル形成領域に有するトランジスタを作製することができる。

【0089】

(実施の形態 2)

本実施の形態では、開示する発明の一態様に係る半導体装置の作製方法として、高純度化された酸化物半導体積層体を有するトランジスタの作製方法について、図 8 乃至 10 を用いて説明する。

【0090】

基板 100 上に絶縁層 101 を形成する。次に、絶縁層 101 上に、実施の形態 1 と同様に、第 1 の多元系酸化物半導体層 102 を形成し、第 1 の多元系酸化物半導体層 102 上に一元系酸化物半導体層 104 を形成する(図 8(A)参照)。

【0091】

基板 100 は実施の形態 1 に示す基板 100 を適宜用いることができる。

【0092】

絶縁層 101 は、基板 100 上に形成される層への不純物の混入を低減すると共に、基板 100 上に形成する層の密着性を高めるために設ける。絶縁層 101 は、酸化シリコン層、酸化窒化シリコン層など酸化物絶縁層、または窒化シリコン層、窒化酸化シリコン層、窒化アルミニウム層、または窒化酸化アルミニウム層などの窒化物絶縁層で形成する。また、絶縁層 101 は積層構造でもよく、例えば、基板 100 側から上記した窒化物絶縁層のいずれか一つ以上と、上記した酸化物絶縁層のいずれか一つ以上との積層構造とすることができる。絶縁層 101 の厚さは特に限定されないが、例えば、10 nm 以上 500 nm 以下とすることができる。なお、絶縁層 101 は必須の構成要素ではないから、絶縁層 101 を設けない構成とすることも可能である。

【0093】

絶縁層 101 は、スパッタリング法、CVD 法、塗布法、印刷法などで形成することができる。

【0094】

なお、スパッタリング法で絶縁層 101 を形成する場合、処理室内に残留する水素、水、

10

20

30

40

50

水酸基または水素化物などを除去しつつ絶縁層101を形成することが好ましい。これは、絶縁層101に水素、水、水酸基、水素化物などが含まれないようにするためである。処理室内に残留する水素、水、水酸基、水素化物などを除去するためには、吸着型の真空ポンプを用いることが好ましい。吸着型の真空ポンプとしては、例えば、クライオポンプ、イオンポンプ、チタンサブレーションポンプを用いることが好ましい。また、排気手段としては、ターボポンプにコールドトラップを加えたものであってもよい。クライオポンプを用いて排気した処理室では、水素、水、水酸基、水素化物などが排気されるため、当該処理室で絶縁層101を形成すると、絶縁層101に含まれる不純物の濃度を低減できる。

【0095】

また、絶縁層101を形成する際に用いるスパッタリングガスは、水素、水、水酸基、水素化物などの不純物が数ppm程度、または数ppb程度まで除去された高純度ガスを用いることが好ましい。

【0096】

本実施の形態では、基板100を処理室へ搬送し、水素、水、水酸基、水素化物などが除去された高純度酸素を含むスパッタリングガスを導入し、シリコンターゲットを用いて、基板100に絶縁層101として、酸化シリコン層を形成する。なお、絶縁層101を形成する際は、基板100は加熱されていてもよい。

【0097】

また、第1の多元系酸化物半導体層102及び一元系酸化物半導体層104をスパッタリング法で形成する場合、基板を加熱することで、第1の多元系酸化物半導体層102及び一元系酸化物半導体層104に含まれる水素、水、水酸基、水素化物などの不純物を低減することができると共に、のちに行われる第1の加熱処理において、結晶成長を促すことができる。

【0098】

また、金属酸化物ターゲット中の金属酸化物の相対密度は80%以上、好ましくは95%以上、さらに好ましくは99.9%以上とするのが好ましい。相対密度の高いターゲットを用いると、形成される第1の多元系酸化物半導体層102及び一元系酸化物半導体層104中の不純物濃度を低減することができ、電気特性または信頼性の高いトランジスタを得ることができる。

【0099】

また、第1の多元系酸化物半導体層102及び一元系酸化物半導体層104をそれぞれ形成する前に、スパッタリング装置内壁や、ターゲット表面やターゲット材料中に残存している水素、水、水酸基、水素化物等を除去するためにプリヒート処理を行うことが好ましい。プリヒート処理としてはチャンパー内を減圧下で200～600に加熱する方法や、窒素や不活性ガスの導入と排気を繰り返す方法等がある。プリヒート処理を終えたら、基板またはスパッタリング装置を冷却した後大気にふれることなく、第1の多元系酸化物半導体層102及び一元系酸化物半導体層104を形成する。この場合のターゲット冷却液は、水ではなく油脂等を用いるとよい。加熱せずに窒素や不活性ガスの導入と排気を繰り返しても一定の効果が得られるが、加熱しながら行うとなおよい。

【0100】

また、絶縁層101と同様に、第1の多元系酸化物半導体層102及び一元系酸化物半導体層104をそれぞれ形成する前、または形成中、または形成後に、スパッタリング装置内に残存している水素、水、水酸基、水素化物などを除去することが好ましい。スパッタリング装置内の残留水分を除去するためには、吸着型の真空ポンプを用いることが好ましい。この結果、水素、水、水酸基、水素化物などが排気されるため、第1の多元系酸化物半導体層102及び一元系酸化物半導体層104に含まれる不純物の濃度を低減できる。

【0101】

次に、実施の形態1と同様に、第1の加熱処理を行う。第1の加熱処理の温度は、500以上1000以下、好ましくは600以上850以下とする。また、加熱時間は

10

20

30

40

50

1分以上24時間以下とする。第1の加熱処理により、第1の単結晶領域を有する多元系酸化物半導体層103及び単結晶領域を有する一元系酸化物半導体層105を形成することができる(図8(B)参照。)

【0102】

また、第1の加熱処理において、第1の多元系酸化物半導体層102及び一元系酸化物半導体層104を結晶成長させると共に、酸化物半導体の主成分以外の不純物、代表的には水素、水、水酸基、水素化物を除去することで、高純度化することができる。

【0103】

第1の加熱処理においては、希ガス(代表的にはアルゴン)雰囲気、酸素雰囲気、窒素雰囲気、乾燥空気雰囲気、または、希ガス(代表的にはアルゴン)及び酸素の混合雰囲気、若しくは希ガス及び窒素の混合雰囲気とするのが好適である。具体的には、水素、水、水酸基、水素化物などの不純物が、数ppm程度、または数ppb程度にまで除去された高純度ガス雰囲気とすることが好適である。

10

【0104】

本実施の形態では、第1の加熱処理として、乾燥空気雰囲気で700、1時間の加熱処理を行う。

【0105】

次に、実施の形態1と同様に、単結晶領域を有する一元系酸化物半導体層105上に第2の多元系酸化物半導体層106を形成する。

【0106】

次に、実施の形態1と同様に、第2の加熱処理を行う。第2の加熱処理により、第2の単結晶領域を有する多元系酸化物半導体層107を形成することができる(図8(C)参照。)

20

【0107】

また、第2の加熱処理において第2の多元系酸化物半導体層106を結晶成長させると共に、酸化物半導体の主成分以外の不純物、代表的には水素、水、水酸基、水素化物を除去することで、高純度化することができる。

【0108】

なお、第1の加熱処理及び第2の加熱処理において、昇温時には炉の内部を窒素雰囲気とし、冷却時には炉の内部を酸素雰囲気として雰囲気を切り替えてもよく、窒素雰囲気です脱水または脱水素化が行われた後、雰囲気を切り替えて酸素雰囲気にすることで第1の多元系酸化物半導体層102、一元系酸化物半導体層104、及び第2の多元系酸化物半導体層106内部に酸素を補給してi型とすることが出来る。

30

【0109】

以上の工程より、第1の単結晶領域を有する多元系酸化物半導体層103、単結晶領域を有する一元系酸化物半導体層105、及び第2の単結晶領域を有する多元系酸化物半導体層107を形成することができる(図8(C)参照。)

【0110】

次に、第2の単結晶領域を有する多元系酸化物半導体層107上にフォトリソグラフィ工程によりレジストマスクを形成した後、当該レジストマスクを用いて第1の単結晶領域を有する多元系酸化物半導体層103、単結晶領域を有する一元系酸化物半導体層105、及び第2の単結晶領域を有する多元系酸化物半導体層107をエッチングして、島状の第1の単結晶領域を有する多元系酸化物半導体層103a、単結晶領域を有する一元系酸化物半導体層105a、及び第2の単結晶領域を有する多元系酸化物半導体層107aを形成する(図8(D)参照。)。また、レジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを低減できる。以下、第1の単結晶領域を有する多元系酸化物半導体層103a、単結晶領域を有する一元系酸化物半導体層105a、及び第2の単結晶領域を有する多元系酸化物半導体層107aを酸化物半導体積層体110とも示す。

40

【0111】

50



上記エッチングに際しては、ウェットエッチング法あるいはドライエッチング法を用いることができる。ウェットエッチングするエッチング液としては、燐酸と酢酸と硝酸を混ぜた溶液、アンモニア過水（31重量%過酸化水素水：28重量%アンモニア水：水＝5：2：2）などを用いることができる。また、ITO07N（関東化学社製）を用いてもよい。

【0112】

また、ウェットエッチング後のエッチング液はエッチングされた材料とともに洗浄によって除去される。その除去された材料を含むエッチング液の廃液を精製し、含まれる材料を再利用してもよい。当該エッチング後の廃液に含まれるインジウムなどの材料を回収して再利用することにより、資源を有効活用し低コスト化することができる。

10

【0113】

ドライエッチングに用いるエッチングガスとしては、塩素を含むガス（塩素系ガス、例えば塩素（ $Cl_2$ ）、三塩化硼素（ $BCl_3$ ）、四塩化シリコン（ $SiCl_4$ ）、四塩化炭素（ $CCl_4$ ）など）が好ましい。

【0114】

また、フッ素を含むガス（フッ素系ガス、例えば四弗化炭素（ $CF_4$ ）、六弗化硫黄（ $SF_6$ ）、三弗化窒素（ $NF_3$ ）、トリフルオロメタン（ $CHF_3$ ）など）、臭化水素（ $HBr$ ）、酸素（ $O_2$ ）、これらのガスにヘリウム（ $He$ ）やアルゴン（ $Ar$ ）などの希ガスを添加したガス、などを用いることができる。

【0115】

ドライエッチング法としては、平行平板型RIE（Reactive Ion Etching）法や、ICP（Inductively Coupled Plasma：誘導結合型プラズマ）エッチング法を用いることができる。所望の加工形状にエッチングできるように、エッチング条件（コイル型の電極に印加される電力量、基板側の電極に印加される電力量、基板側の電極温度など）を適宜調節する。

20

【0116】

次に、絶縁層101、及び島状の酸化物半導体層上に、導電層108を形成する（図8（E）参照）。導電層108は、後に配線108a、108bとなる。

【0117】

導電層108は、実施の形態1に示す配線108a、108bに示す材料を適宜用いて形成することができる。導電層108は、スパッタリング法、CVD法、または真空蒸着法で形成する。本実施の形態では、導電層108として、スパッタリング法により形成した膜厚50nmのチタン層、厚さ100nmのアルミニウム層、厚さ50nmのチタン層の3層よりなる金属層を用いる。

30

【0118】

次に、導電層108上にフォトリソグラフィ工程によりレジストマスク形成し、当該レジストマスクを用いて導電層をエッチングして、ソース電極及びドレイン電極として機能する配線108a、108bを形成する（図9（A）参照。）。または、フォトリソグラフィ工程を用いず、印刷法、インクジェット法で配線108a、108bを形成することで、工程数を削減することができる。

40

【0119】

エッチングに用いるレジストマスクを形成するためのレジストの露光には、紫外線、KrFレーザ光、またはArFレーザ光を用いるのが好適である。特に、チャンネル長（ $L$ ）が25nm未満の露光を行う場合には、数nm～数10nmと極めて波長が短い超紫外線（Extreme Ultraviolet）を用いてレジストを露光することが好適である。超紫外線による露光は、解像度が高く焦点深度も大きい。従って、後に形成されるトランジスタのチャンネル長（ $L$ ）を10nm以上1000nm（ $1\mu m$ ）以下とすることも可能である。このような方法でチャンネル長を小さくすることにより、トランジスタの動作速度を向上させることもできる。また、上記酸化物半導体を用いたトランジスタはオフ電流が極めて小さいため、微細化による消費電力の増大を抑制できる。

50

## 【0120】

導電層108のエッチングの際には、酸化物半導体積層体110が除去されないように、酸化物半導体積層体110及び導電層108の、材料及びエッチング条件を適宜調節する。なお、材料及びエッチング条件によっては、当該工程において、酸化物半導体積層体110の一部がエッチングされ、溝部(凹部)を有することもある。

## 【0121】

また、酸化物半導体積層体110の側面において、配線108a、108bと接する結晶領域が非晶質状態となることもある。

## 【0122】

なお、ここでの導電層108のエッチングは、ドライエッチングでもウェットエッチングでもよく、両方を用いてもよい。所望の形状の配線108a、108bを形成するために、材料に合わせてエッチング条件(エッチング液、エッチング時間、温度など)を適宜調節する。

10

## 【0123】

本実施の形態では、エッチャントとしてアンモニア過水(アンモニア、水、過酸化水素水の混合液)を用いて、導電層108をエッチングして、配線108a、108bを形成する。

## 【0124】

次に、図9(B)に示すように、絶縁層101、酸化物半導体積層体110、及び配線108a、108b上に、実施の形態1と同様に、ゲート絶縁層112を形成する。

20

## 【0125】

不純物を除去することによりi型化または実質的にi型化された酸化物半導体層(水素濃度が低減され高純度化された酸化物半導体層)は界面準位、界面電荷に対して極めて敏感であるため、ゲート絶縁層112との界面は重要である。そのため高純度化された酸化物半導体積層体110に接するゲート絶縁層112は、高品質化が要求される。

## 【0126】

例えば、 $\mu$ 波(例えば、周波数2.45GHz)を用いた高密度プラズマCVDにより、緻密で絶縁耐压の高い高品質な絶縁層を形成できるので好ましい。水素濃度が低減され高純度化された酸化物半導体層と高品質ゲート絶縁層とが密接することにより、界面準位を低減して界面特性を良好なものとすることができるからである。また、高密度プラズマCVDにより得られた絶縁層は、一定の厚さで形成できるため、段差被覆性に優れている。また、高密度プラズマCVDにより得られる絶縁層は、厚さを精密に制御することができる。

30

## 【0127】

もちろん、ゲート絶縁層として良質な絶縁層を形成できるものであれば、スパッタリング法やプラズマCVD法など他の形成方法を適用することができる。スパッタリング法により酸化シリコン層を形成する場合には、ターゲットとしてシリコンターゲットまたは石英ターゲットを用い、スパッタリングガスとして酸素または、酸素及びアルゴンの混合ガスを用いて行う。また、ゲート絶縁層の形成後の加熱処理によってゲート絶縁層の膜質、酸化物半導体積層体110との界面特性が改質される絶縁層であっても良い。いずれにしても、ゲート絶縁層としての膜質が良好であることは勿論のこと、酸化物半導体積層体110との界面準位密度を低減し、良好な界面を形成できるものであれば良い。

40

## 【0128】

例えば、85、 $2 \times 10^6$  V/cm、12時間のゲートバイアス・熱ストレス試験(BT試験)においては、不純物が酸化物半導体積層体110に添加されていると、不純物と酸化物半導体積層体110の主成分との結合が、強電界(B:バイアス)と高温(T:温度)により切断され、生成されたダングリングボンドがしきい値電圧( $V_{th}$ )のドリフトを誘発することとなる。

## 【0129】

これに対して、酸化物半導体積層体110の不純物、特に水素、水、水酸基、水素化物な

50

どを極力除去し、上記のようにゲート絶縁層との界面特性を良好にすることにより、B T 試験に対しても安定なトランジスタを得ることを可能としている。

【0130】

なお、酸化物半導体積層体110に接して設けられる絶縁層にハロゲン元素（例えば、フッ素または塩素）を含ませ、または酸化物半導体積層体110を露出させた状態でハロゲン元素を含むガス雰囲気中でのプラズマ処理によって酸化物半導体積層体110にハロゲン元素を含ませ、酸化物半導体積層体110または該酸化物半導体積層体110に接して設けられる絶縁層との界面に存在しうる、水素、水、水酸基、水素化物などの不純物を排除してもよい。絶縁層にハロゲン元素を含ませる場合には、該絶縁層中におけるハロゲン元素濃度は、 $5 \times 10^{17} \text{ cm}^{-3} \sim 1 \times 10^{20} \text{ cm}^{-3}$ 程度とすればよい。

10

【0131】

また、上記したように酸化物半導体積層体110中または酸化物半導体積層体110とこれに接する絶縁層との界面にハロゲン元素を含ませ、酸化物半導体積層体110と接して設けられた絶縁層が酸化物絶縁層である場合には、酸化物絶縁層の酸化物半導体積層体110と接しない側を、窒化物絶縁層で覆うことが好ましい。すなわち、酸化物半導体積層体110に接する酸化物絶縁層の上に接して窒化シリコン層などを設ければよい。このような構造とすることで、水素、水、水酸基、水素化物などの不純物が酸化物半導体積層体110に侵入することを低減することができる。

【0132】

また、ゲート絶縁層112を形成する前、スパッタリング装置内壁や、ターゲット表面やターゲット材料中に残存している水分または水素を除去するためにプリヒート処理を行うことが好ましい。プリヒート処理を終えたら、基板またはスパッタリング装置を冷却した後大気にふれることなくゲート絶縁層112を形成する。

20

【0133】

次に、ゲート絶縁層112上であって、酸化物半導体積層体110と重畳する領域にゲート電極114を形成する（図9（C）参照。）。ゲート電極114は、ゲート絶縁層112上に導電層をスパッタリング法、CVD法、または真空蒸着法で形成し、当該導電層上にフォトリソグラフィ工程によりレジストマスク形成し、当該レジストマスクを用いて導電層をエッチングして、形成することができる。

【0134】

次に、不活性ガス雰囲気、または酸素ガス雰囲気中で第3の加熱処理（好ましくは200以上450以下、例えば250以上350以下）を行ってもよい。当該加熱処理により、第1の加熱処理及び第2加熱処理で発生した酸素欠陥に酸素を供給することで、ドナーとなる酸素欠陥を更に低減し、化学量論比を満たす構成とすることが可能であり、酸化物半導体積層体110をよりi型化または実質的にi型化にすることができる。なお、当該第3の加熱処理は、ゲート電極114の形成の前に行ってもよい。または、のちに形成する絶縁層116の形成後に行ってもよい。

30

【0135】

この後、ゲート絶縁層112及びゲート電極114上に、絶縁層116を形成する（図9（D）参照。）。絶縁層116には水素を含有させてもよい。絶縁層116は、スパッタリング法、CVD法などを用いて形成することができる。本実施の形態では、CVD法により得られる窒化物絶縁層の一つである窒化シリコン層を用いる。

40

【0136】

第3の加熱処理は、窒素雰囲気下で、150以上450以下、好ましくは250以上440以下で行うことが好ましい。また、第3の加熱処理は、窒素雰囲気下に限定されず、酸素雰囲気、希ガス雰囲気、乾燥空気雰囲気で行えばよい。

【0137】

以上の工程で、水素濃度が低減され高純度化され、且つ単結晶領域を有する酸化物半導体積層体を有するトランジスタ150を形成することができる。

【0138】

50

なお、エッチング条件次第では、図8(C)の後、第2の単結晶領域を有する多元系酸化物半導体層107を島状にエッチングした後、単結晶領域を有する一元系酸化物半導体層105が島状にエッチングされず、図10(A)に示すように、絶縁層101上全面に第1の単結晶領域を有する多元系酸化物半導体層103及び単結晶領域を有する一元系酸化物半導体層105が残存する場合がある。これは、第2の加熱処理と比べて第1の加熱処理の温度が高い場合、第2の単結晶領域を有する多元系酸化物半導体層107より、第1の単結晶領域を有する多元系酸化物半導体層103及び単結晶領域を有する一元系酸化物半導体層105の結晶性が高まり、エッチング速度が遅くなるためである。

#### 【0139】

この後、図8(E)及び図9に示す工程により、図10(B)に示すような、絶縁層101上に第1の単結晶領域を有する多元系酸化物半導体層103及び単結晶領域を有する一元系酸化物半導体層105が積層して形成され、単結晶領域を有する一元系酸化物半導体層105上に島状の第2の単結晶領域を有する多元系酸化物半導体層107a、配線108a、108b、及びゲート絶縁層112が形成され、ゲート絶縁層112上にゲート電極114が形成されるトランジスタ152となる。

#### 【0140】

従来の酸化物半導体は一般にn型であり、酸化物半導体を用いたトランジスタは、ゲート電圧が0Vでもソース電極とドレイン電極の間に電流が流れる、所謂ノーマリーオンとなりやすい。電界効果移動度が高くともトランジスタがノーマリーオンであると、回路として制御することが困難である。なお、酸化物半導体において水素はドナーに成り得るためn型化する一つの要因であることが知られている。また、酸素欠陥もn型化する一つの要因であることが知られている。

#### 【0141】

そこで酸化物半導体をi型とするため、n型不純物である水素、水、水酸基、水素化物などを第1の加熱処理及び第2の加熱処理において、酸化物半導体の結晶成長とともに酸化物半導体から除去し、酸化物半導体の主成分以外の不純物が極力含まれないように高純度化し、かつ、第3の加熱処理において酸素欠陥を除去することにより真性型とする。すなわち、不純物を添加してi型化するのではなく、水素、水、水酸基、水素化物などの不純物や酸素欠陥を極力除去したことにより、高純度化されたi型(真性半導体)またはそれに近づけることを特徴としている。ことに本実施の形態で示した酸化物半導体は高度に結晶化しているため、アモルファスあるいは微結晶、多結晶状態のものと比較して、不純物や欠陥が少ないという特徴を有する。このように酸化物半導体を高純度化することにより、トランジスタのしきい値電圧値をプラスとすることができ、所謂ノーマリーオフのスイッチング素子を実現できる。

#### 【0142】

このときの酸化物半導体の水素濃度は、 $1 \times 10^{18} \text{ cm}^{-3}$ 以下、 $1 \times 10^{16} \text{ cm}^{-3}$ 以下、さらには実質的には0が好ましい。また、酸化物半導体のキャリア密度が $1 \times 10^{14} \text{ cm}^{-3}$ 未満、 $1 \times 10^{12} \text{ cm}^{-3}$ 未満、さらに好ましくは $1.45 \times 10^{10} \text{ cm}^{-3}$ 未満である。即ち、酸化物半導体のキャリア密度は、限りなくゼロに近い。また、バンドギャップは2eV以上、好ましくは2.5eV以上、より好ましくは3eV以上である。なお、酸化物半導体中の水素濃度は、二次イオン質量分析法(SIMS: Secondary Ion Mass Spectroscopy)で得られたものである。キャリア密度は、ホール効果測定により測定することができる。また、より低濃度のキャリア密度は、CV測定(Capacitance-Voltage-Measurement)の測定結果により求めることができる。

#### 【0143】

また、一般的なシリコンウェハにおけるキャリア密度の最小値( $1 \times 10^{14} / \text{cm}^3$ 程度)と比較して、酸化物半導体は、十分に小さいキャリア密度の値(例えば、 $1 \times 10^{12} / \text{cm}^3$ 未満、より好ましくは、 $1.45 \times 10^{10} / \text{cm}^3$ 未満)をとる。また、チャンネル長 $3 \mu\text{m}$ 、チャンネル幅 $1 \times 10^4 \mu\text{m}$ のトランジスタにおいて、ドレイン電圧が1

10

20

30

40

50

Vから10Vの範囲のいずれかの電圧の場合、室温においてオフ電流（ゲートソース間の電圧を0V以下としたときのソースドレイン間に流れる電流）が、測定下限以下であり、サブスレッショルドスイング値（S値）が0.1V/dec.（ゲート絶縁層膜厚100nm）が得られる。このように、酸化物半導体を高純度化することで、オフ電流を $1 \times 10^{-20}$  A（10zA（zeptoアンペア））から、 $1 \times 10^{-19}$  A（100zA）程度にまで低減することも可能である。オフ電流は、直接再結合または間接再結合による正孔と電子の生成・再結合によって流れるが、酸化物半導体はバンドギャップが広く、電子の励起のために大きな熱エネルギーが必要であるため、直接再結合及び間接再結合が生じにくい。このため、ゲート電極に負の電位が印加された状態（オフ状態）では、少数キャリアであるホールは実質的にゼロであるため、直接再結合及び間接再結合が生じにくく、電流は限りなく低くなる。

10

## 【0144】

なお、オフ電流とドレイン電圧との値が分かればオームの法則からトランジスタがオフ状態のときの抵抗値（オフ抵抗R）を算出することができ、チャンネル形成領域の断面積Aとチャンネル長Lが分かれば  $R = R A / L$  の式（Rはオフ抵抗）からオフ抵抗率を算出することもできる。オフ抵抗率は $1 \times 10^9 \cdot m$ 以上（または $1 \times 10^{10} \cdot m$ ）が好ましい。ここで、断面積Aは、チャンネル形成領域の膜厚をdとし、チャンネル幅をWとするとき、 $A = d W$ から算出することができる。

## 【0145】

アモルファスシリコンを用いたトランジスタのオフ電流が $10^{-12}$  A程度であるのに対し、酸化物半導体を用いたトランジスタのオフ電流は、遙かに低い。このように、i型化または実質的にi型化された酸化物半導体を用いることで、極めて優れたオフ電流特性のトランジスタ150を得ることができる。

20

## 【0146】

さらには、酸化物半導体のキャリアを低減し、好ましくは無くすることで、トランジスタにおいて酸化物半導体はキャリアを通過させる通路（パス）として機能させる。その結果、酸化物半導体は高純度化したi型（真性）半導体であり、キャリアがない、または極めて少なくせしめることにより、トランジスタのオフ状態ではオフ電流を極めて低くできるというのが本実施の形態の技術思想である。

## 【0147】

また、酸化物半導体は通路（パス）として機能し、酸化物半導体自体がキャリアを有さない、または極めて少ないように高純度化したi型（真性）とすると、キャリアは電極のソース、ドレインにより供給される。酸化物半導体の電子親和力及びフェルミレベル、理想的には真性フェルミレベルと一致したフェルミレベルと、ソース、ドレインの電極の仕事関数とを適宜選択することで、ソース電極及びドレイン電極からキャリアを注入させることが可能となり、n型トランジスタ及びp型トランジスタを適宜作製することができる。

30

## 【0148】

このように、酸化物半導体の主成分以外の不純物、代表的には水素、水、水酸基、水素化物などが極力含まれないように高純度化し、且つ単結晶領域を有せしめることにより、トランジスタの動作を良好なものとするすることができる。特に、オンオフ比を高めることができる。また、BT試験前後におけるトランジスタのしきい値電圧の変化量を抑制することができ、高い信頼性を実現することができる。また、電気特性の温度依存性を抑制することができる。また、これまで報告された金属酸化物はアモルファス状態のもの、あるいは、多結晶状態のもの、あるいは、1400程度の高温での処理により単結晶を得るもののみであったが、上記に示したように、平板状の単結晶領域を有する一元系酸化物半導体層を形成した後、当該単結晶領域を種として結晶成長させる方法により、大面積基板を用いて比較的低温で単結晶領域を有する酸化物半導体層を作製することができる。

40

## 【0149】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能

50

である。

【0150】

(実施の形態3)

本実施の形態では、実施の形態1及び実施の形態2と比較して、酸化物半導体積層体110の異なる作製方法について、図11を用いて説明する。

【0151】

実施の形態2と同様に、図11(A)に示すように、基板100上に絶縁層101を形成する。次に、絶縁層101上に第1の多元系酸化物半導体層102を形成し、第1の多元系酸化物半導体層102上に一元系酸化物半導体層104を形成する。

【0152】

次に、実施の形態1と同様に、第1の加熱処理を行い、図11(B)に示すように、第1の単結晶領域を有する多元系酸化物半導体層103及び単結晶領域を有する一元系酸化物半導体層105を形成する。次に、単結晶領域を有する一元系酸化物半導体層105上に第2の多元系酸化物半導体層106を形成する。

【0153】

次に、第2の多元系酸化物半導体層106上にフォトリソグラフィ工程によりレジストマスクを形成した後、当該レジストマスクを用いて第1の単結晶領域を有する多元系酸化物半導体層103、単結晶領域を有する一元系酸化物半導体層105、及び第2の多元系酸化物半導体層106をエッチングして、島状の第1の単結晶領域を有する多元系酸化物半導体層103a、単結晶領域を有する一元系酸化物半導体層105a、及び第2の多元系酸化物半導体層106aを形成する。この後、レジストマスクを除去する(図11(C)参照)。

【0154】

次に、第2の加熱処理により、単結晶領域を有する一元系酸化物半導体層105aを種として第2の多元系酸化物半導体層106aを結晶成長させて、第2の単結晶領域を有する多元系酸化物半導体層107aを形成する。以上の工程により、第1の単結晶領域を有する多元系酸化物半導体層103a、単結晶領域を有する一元系酸化物半導体層105a、及び第2の単結晶領域を有する多元系酸化物半導体層107aで構成される酸化物半導体積層体110を形成することができる。この後、図8(E)及び図9に示す工程により、図1に示すようなトランジスタ150を形成することができる。

【0155】

第2の単結晶領域を有する多元系酸化物半導体層は結晶性が高く、エッチング条件次第では、結晶化前の第2の多元系酸化物半導体層と比較してエッチング速度が遅い。このため、第2の加熱処理を行う前に第2の多元系酸化物半導体層を島状にエッチングすることで、エッチング時間を短縮することができる。

【0156】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0157】

(実施の形態4)

本実施の形態では、実施の形態1乃至実施の形態3と比較して、酸化物半導体積層体110の異なる作製方法について、図12を用いて説明する。

【0158】

実施の形態2と同様に、基板100上に絶縁層101を形成する。次に、絶縁層101上に第1の多元系酸化物半導体層を形成し、第1の多元系酸化物半導体層上に一元系酸化物半導体層を形成する。次に、実施の形態1と同様に、第1の加熱処理を行い、第1の単結晶領域を有する多元系酸化物半導体層103及び単結晶領域を有する一元系酸化物半導体層105を形成する(図12(A)参照)。

【0159】

次に、単結晶領域を有する一元系酸化物半導体層105上にフォトリソグラフィ工程によ

10

20

30

40

50

りレジストマスクを形成した後、当該レジストマスクを用いて、第1の単結晶領域を有する多元系酸化物半導体層103及び単結晶領域を有する一元系酸化物半導体層105をエッチングして、図12(B)に示すように、島状の第1の単結晶領域を有する多元系酸化物半導体層103b及び単結晶領域を有する一元系酸化物半導体層105bを形成する。この後、レジストマスクを除去する。

【0160】

次に、単結晶領域を有する一元系酸化物半導体層105b及び絶縁層101上に第2の多元系酸化物半導体層106を形成する。

【0161】

次に、第2の多元系酸化物半導体層106上にフォトリソグラフィ工程によりレジストマスクを形成した後、当該レジストマスクを用いて、第1の単結晶領域を有する多元系酸化物半導体層103b、単結晶領域を有する一元系酸化物半導体層105b、及び第2の多元系酸化物半導体層106をエッチングして、島状の第1の単結晶領域を有する多元系酸化物半導体層103a、島状の単結晶領域を有する一元系酸化物半導体層105a、及び島状の第2の多元系酸化物半導体層106aを形成する。この後、レジストマスクを除去する(図12(C)参照。)

10

【0162】

次に、第2の加熱処理により、単結晶領域を有する一元系酸化物半導体層105aを種として第2の多元系酸化物半導体層106aを結晶成長させて、第2の単結晶領域を有する多元系酸化物半導体層107aを形成する。以上の工程により、第1の単結晶領域を有する多元系酸化物半導体層103a、単結晶領域を有する一元系酸化物半導体層105a、及び第2の単結晶領域を有する多元系酸化物半導体層107aで構成される酸化物半導体積層体110を形成することができる(図12(D)参照。)。この後、図8(E)及び図9に示す工程により、図1に示すようなトランジスタ150を形成することができる。

20

【0163】

第2の単結晶領域を有する多元系酸化物半導体層は結晶性が高く、エッチング条件次第では、結晶化前の第2の多元系酸化物半導体層と比較してエッチング速度が遅い。このため、第2の加熱処理を行う前に第2の多元系酸化物半導体層を島状にエッチングすることで、エッチング時間を短縮することができる。

30

【0164】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0165】

(実施の形態5)

本実施の形態では、第2の単結晶領域を有する多元系酸化物半導体層の作製方法が実施の形態1と異なる形態について、図8及び図13を用いて説明する。

【0166】

実施の形態2と同様に、図8(A)に示すように、基板100上に絶縁層101を形成する。次に、絶縁層101上に第1の多元系酸化物半導体層102を形成し、第1の多元系酸化物半導体層102上に一元系酸化物半導体層104を形成する。

40

【0167】

次に、実施の形態1と同様に、第1の加熱処理を行い、図13(A)に示すように、第1の単結晶領域を有する多元系酸化物半導体層103及び単結晶領域を有する一元系酸化物半導体層105を形成する。

【0168】

次に、図13(B)に示すように、200以上600以下、好ましくは200以上550以下で加熱しながら、スパッタリング法により、単結晶領域を有する一元系酸化物半導体層105上に第2の単結晶領域を有する多元系酸化物半導体層107を形成する。第2の単結晶領域を有する多元系酸化物半導体層107は、六方晶の非ウルツ鉱型結晶構造となる。ここでは、加熱しながら第2の多元系酸化物半導体層を堆積するため、単結

50

晶領域を有する一元系酸化物半導体層 105 表面の単結晶領域を結晶成長の種として、単結晶領域を有する一元系酸化物半導体層 105 と同じ結晶軸となるように、特に c 軸方向が同一となるように結晶成長（エピタキシャル成長、アキシャル成長ともいう。）するため、第 2 の単結晶領域を有する多元系酸化物半導体層 107 を形成することができる。この結果、第 2 の加熱処理を行わずとも、c 軸方向が単結晶領域を有する一元系酸化物半導体層 105 と同一である結晶化した第 2 の単結晶領域を有する多元系酸化物半導体層 107 を形成することができる。

【0169】

この後、実施の形態 1 の工程を経て、トランジスタ 150 を作製することができる。

【0170】

本実施の形態では、加熱処理数を削減することが可能であるため、スループットを向上させることができる。

【0171】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0172】

（実施の形態 6）

実施の形態 1 乃至実施の形態 5 においてはトップゲート構造のトランジスタの作製工程を示したが、本実施の形態では、図 14 を用いて、ボトムゲート構造のトランジスタの作製工程について説明する。

【0173】

本実施の形態では基板 100 としてガラス基板を用い、事前に、基板 100 に対して 650、6 分の加熱処理を 2 回行う。トランジスタ形成前に基板の加熱を行うことにより、基板の収縮による膜剥がれや、マスクの位置ずれを抑える。次に、絶縁表面を有する基板 100 上に、導電層を形成した後、フォトリソグラフィ工程によりゲート電極 400 を設ける。

【0174】

また、基板 100 とゲート電極 400 の間に実施の形態 2 に示す絶縁層 101 を設けてもよい。絶縁層 101 は、基板 100 とゲート電極 400 との密着性を高めることができる。

【0175】

ゲート電極 400 としては、実施の形態 1 に示すゲート電極 114 に示す材料及び作製方法を適宜用いることができる。なお、ゲート電極 400 は端部がテーパ形状であると、のちに形成する絶縁層、半導体層、及び導電層の被覆率を高めることができるため好ましい。

【0176】

次に、ゲート電極 400 上にゲート絶縁層 401 を形成する。ゲート絶縁層 401 は、実施の形態 1 に示すゲート絶縁層 112 に示す材料及び作製方法を適宜用いることができる。

【0177】

次に、ゲート絶縁層 401 上に、実施の形態 1 と同様に、第 1 の多元系酸化物半導体層を形成し、第 1 の多元系酸化物半導体層上に一元系酸化物半導体層を形成した後、第 1 の加熱処理を行って、第 1 の単結晶領域を有する多元系酸化物半導体層 403 及び単結晶領域を有する一元系酸化物半導体層 405 を形成する（図 14（A）参照。）。

【0178】

次に、単結晶領域を有する一元系酸化物半導体層 405 上に、実施の形態 1 と同様に第 2 の多元系酸化物半導体層を形成した後、第 2 の加熱処理を行って、第 2 の単結晶領域を有する多元系酸化物半導体層 407 を形成する（図 14（B）参照。）。

【0179】

次に、第 2 の単結晶領域を有する多元系酸化物半導体層 407 上に、フォトリソグラフィ

10

20

30

40

50



工程によりレジストマスクを形成した後、エッチングして、島状の第1の単結晶領域を有する多元系酸化物半導体層403a、島状の単結晶領域を有する一元系酸化物半導体層405a、及び島状の第2の単結晶領域を有する多元系酸化物半導体層407aを形成する。

【0180】

次に、ゲート絶縁層401、島状の第1の単結晶領域を有する多元系酸化物半導体層403a、島状の単結晶領域を有する一元系酸化物半導体層405a、及び島状の第2の単結晶領域を有する多元系酸化物半導体層407a上に、ソース電極及びドレイン電極として機能する配線408a、408bを形成する。配線408a、408bは、実施の形態1に示す配線108a、108bと同様に形成することができる。

10

【0181】

次に、酸化物半導体層の一部に接する保護絶縁層となる酸化物絶縁層412を形成した後、第3の加熱処理を行ってもよい(図14(C)参照。 )。

【0182】

本実施の形態では、酸化物絶縁層412として厚さ300nmの酸化シリコン層をスパッタリング法を用いて形成する。形成時の基板温度は、室温以上300以下とすればよく、本実施の形態では100とする。酸化シリコン層のスパッタリング法は、希ガス(代表的にはアルゴン)雰囲気下、酸素雰囲気下、または希ガス(代表的にはアルゴン)と酸素の混合雰囲気下において行うことができる。また、ターゲットとして酸化シリコンターゲットまたはシリコンターゲットを用いることができる。例えば、シリコンターゲットを用いて、酸素、及び窒素雰囲気下でスパッタリング法により酸化シリコン層を形成することができる。結晶化させた島状の第1の単結晶領域を有する多元系酸化物半導体層403a、結晶化させた島状の単結晶領域を有する一元系酸化物半導体層405a、及び結晶化させた島状の第2の単結晶領域を有する多元系酸化物半導体層407aに接して形成する酸化物絶縁層412は、10nm以上500nm以下の厚さとし、代表的には酸化シリコン層、窒化酸化シリコン層、酸化アルミニウム層、または酸化窒化アルミニウム層などを用いる。

20

【0183】

また、第3の加熱処理の温度は、200以上450以下、望ましくは250以上350以下である。当該加熱処理により、第1の加熱処理及び第2加熱処理で発生した酸素欠陥に酸素を供給することで、ドナーとなる酸素欠陥を更に低減し、化学量論比を満たす構成とすることが可能であり、第1の単結晶領域を有する多元系酸化物半導体層403a、単結晶領域を有する一元系酸化物半導体層405a、及び第2の単結晶領域を有する多元系酸化物半導体層407aをよりi型化または実質的にi型化することができる。

30

【0184】

次に、酸化物絶縁層412上に、絶縁層416を形成する。その後、第4の加熱処理を行ってもよい(図14(D)参照。 )。絶縁層416は、実施の形態2に示す絶縁層116と同様に形成することができる。

【0185】

第4の加熱処理は、窒素雰囲気下、150以上450以下、好ましくは250以上440以下とする。また、第4の加熱処理は、窒素雰囲気下に限定されず、酸素雰囲気、希ガス雰囲気、乾燥空気雰囲気で行えばよい。

40

【0186】

以上により、単結晶領域を有する一元系酸化物半導体層405aの結晶領域から結晶成長させた第1の単結晶領域を有する多元系酸化物半導体層403a及び第2の単結晶領域を有する多元系酸化物半導体層407aを用いたトランジスタ450が完成する。

【0187】

次に、絶縁層416上に層間絶縁層418を形成してもよい(図14(E)参照。 )。層間絶縁層418は、スパッタリング法やCVD法などを用いて得られる酸化シリコン層、窒化酸化シリコン層、窒化シリコン層、酸化ハフニウム層、酸化アルミニウム層、酸化タ

50

ンタル層等の無機絶縁材料を含む材料を用いて形成する。また、層間絶縁層 418 の材料として、アクリル、ポリイミド、エポキシ樹脂等の有機樹脂を用いることもできる。なお、本実施の形態では、酸化物絶縁層 412、絶縁層 416 と層間絶縁層 418 の積層構造としているが、開示する発明の一態様はこれに限定されない。1 層としても良いし、2 層としても良いし、4 層以上の積層構造としても良い。

#### 【0188】

また、本実施の形態に示すトランジスタは、図 14 (E) に示すように、ゲート電極 400 は、配線 408 a、408 b と重なる領域を有することも特徴の一つである。配線 408 a の端部と、ゲート絶縁層 401 の段差、即ち断面図において、配線 408 a とゲート絶縁層の平坦面からテーパ面となる変化点との間の領域（ここでは図 14 (E) 中で示した  $L_{ov}$  領域）を有している。 $L_{ov}$  領域は、ゲート電極の端部起因の段差部で生じる酸化物半導体の結晶粒界に、キャリアが流れないようにするために重要である。

10

#### 【0189】

また、酸化物絶縁層 412 上にバックゲート電極を形成してもよい。その場合の作製工程を図 15 (A) 及び図 15 (B) に示す。図 14 (C) の状態を得た後、ゲート電極 400 に達するコンタクトホールを形成し、酸化物絶縁層 412 上にバックゲート電極 414 を形成する（図 15 (A) 参照。）。次に、バックゲート電極 414 及び酸化物絶縁層 412 上に、絶縁層 416 を形成し、第 4 の加熱処理を行ってもよい。以上の工程により、図 15 (B) に示すトランジスタ 451 を得ることができる。バックゲート電極 414 を、第 1 の単結晶領域を有する多元系酸化物半導体層、単結晶領域を有する一元系酸化物半導体層、及び第 2 の単結晶領域を有する多元系酸化物半導体層で形成されるチャンネル形成領域と重なる位置に設けることによって、バックゲートがパッシベーション層として機能し、外部からの水素がチャンネル形成領域に侵入するのを阻止することが可能となるため、BT 試験（バイアス - 熱ストレス試験）前後におけるトランジスタ 451 のしきい値電圧の変化量を低減することができる。

20

#### 【0190】

また、バックゲート電極 414 は、電位がトランジスタ 451 のゲート電極 400 と異なっても良い。また、バックゲート電極 414 の電位が GND、0 V、或いはフローティング状態であってもよい。この場合は、バックゲート電極 414 を形成する前に、ゲート電極 400 に達するコンタクトホールを形成しないことで、ゲート電極 400 とバックゲート電極 414 の電位を異ならせることができる。

30

#### 【0191】

次に、絶縁層 416 上に平坦化のための層間絶縁層 418 を形成し、図 15 (B) に示す断面構造を得ることができる。

#### 【0192】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

#### 【0193】

（実施の形態 7）

本実施の形態では、チャンネルストップ構造のトランジスタの構造を図 16 を用いて示す。

40

#### 【0194】

本実施の形態は、実施の形態 6 と一部異なるだけであるため、詳細な説明はここでは省略することとする。

#### 【0195】

以下に工程を順に説明する。実施の形態 6 と同様に、基板 100 上にゲート電極 400 及びゲート絶縁層 402 を形成する。次に、実施の形態 6 と同様に、ゲート絶縁層 402 上に第 1 の多元系酸化物半導体層を形成し、第 1 の多元系酸化物半導体層上に一元系酸化物半導体層を形成し、第 1 の加熱処理を行って第 1 の多元系酸化物半導体層及び一元系酸化物半導体層を結晶化させ、第 1 の単結晶領域を有する多元系酸化物半導体層及び単結晶領域を有する一元系酸化物半導体層を形成する。次に、実施の形態 6 と同様に、第 2 の多元

50

系酸化物半導体層を形成し、第2の加熱処理を行って第2の多元系酸化物半導体層を結晶化させて、第2の単結晶領域を有する多元系酸化物半導体層を形成する。

【0196】

次に、酸化物絶縁層を形成し、第3の加熱処理を行う。酸化物絶縁層は、実施の形態6に示した酸化物絶縁層412と同じ材料を用いる。また、第3の加熱処理も実施の形態6に示した第3の加熱処理と同じ条件とし、第1の単結晶領域を有する多元系酸化物半導体層、単結晶領域を有する一元系酸化物半導体層、及び第2の単結晶領域を有する多元系酸化物半導体層に酸素を供給し、第1の単結晶領域を有する多元系酸化物半導体層、単結晶領域を有する一元系酸化物半導体層、及び第2の単結晶領域を有する多元系酸化物半導体層中の酸素欠陥を低減する。

10

【0197】

次に、フォトリソグラフィ工程により酸化物絶縁層上にレジストマスクを形成し、選択的にエッチングを行って、島状の第1の単結晶領域を有する多元系酸化物半導体層403a、島状の単結晶領域を有する一元系酸化物半導体層405a、及び島状の第2の単結晶領域を有する多元系酸化物半導体層407aを形成する。同時に、酸化物絶縁層も島状になる。

【0198】

次に、レジストマスクを除去し、フォトリソグラフィ工程によりレジストマスクを形成し、選択的にエッチングを行って島状の酸化物絶縁層420を形成する。

【0199】

次に、島状の酸化物絶縁層420、島状の第1の単結晶領域を有する多元系酸化物半導体層403a、島状の単結晶領域を有する一元系酸化物半導体層405a、及び島状の第2の単結晶領域を有する多元系酸化物半導体層407a上に、実施の形態1と同様に配線408a、408bを形成する。

20

【0200】

次に、配線408a、408b及び島状の酸化物絶縁層420上に絶縁層416を形成する。その後、第4の加熱処理を行ってもよい。なお、第4の加熱処理も実施の形態6に示した第4の加熱処理と同じ条件とすればよい。

【0201】

以上により、第1の単結晶領域を有する多元系酸化物半導体層、単結晶領域を有する一元系酸化物半導体層、及び第2の単結晶領域を有する多元系酸化物半導体層を有するチャネルストップ型のトランジスタ452が完成する。

30

【0202】

次に、絶縁層416上に平坦化のための層間絶縁層418を形成し、図16に示す断面構造を得ることができる。

【0203】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0204】

(実施の形態8)

本実施の形態では、実施の形態6及び実施の形態7に適用可能な構造について、図17を用いて説明する。

40

【0205】

本実施の形態では、第1の単結晶領域を有する多元系酸化物半導体層403b、単結晶領域を有する一元系酸化物半導体層405b、及び第2の単結晶領域を有する多元系酸化物半導体層407bの面積が、ゲート電極400より小さく、且つ全てがゲート電極400と重畳していることを特徴とする。このため、ゲート電極400が遮光性を有する金属元素または合金で形成されることで、基板100側からの外光が、第1の単結晶領域を有する多元系酸化物半導体層403b、単結晶領域を有する一元系酸化物半導体層405b、及び第2の単結晶領域を有する多元系酸化物半導体層407bに照射するのを低減するこ

50

とができる。また、第1の単結晶領域を有する多元系酸化物半導体層403b、単結晶領域を有する一元系酸化物半導体層405b、及び第2の単結晶領域を有する多元系酸化物半導体層407bは、端部を除くゲート電極400の平坦な部分にのみ重畳するため、平坦な形状となる。この結果、表面に垂直なc軸方向が全て平行であるため、結晶粒界が形成されにくく、結晶性の優れた実質的に単結晶構造となる。

#### 【0206】

以上により、実質的に単結晶構造である第1の多元系酸化物半導体層、一元系酸化物半導体層、及び第2の多元系酸化物半導体層を有するトランジスタとなる。

#### 【0207】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

10

#### 【0208】

(実施の形態9)

本実施の形態では、先の実施の形態において説明した半導体装置を半導体集積回路に用いる場合の一形態として、別の半導体材料を用いた半導体装置との積層構造による半導体装置について、図18を参照して説明する。

#### 【0209】

図18は、本実施の形態にかかる半導体装置の構成の一形態を示す断面図である。図18に示される半導体装置は、下部に、酸化物半導体以外の材料(例えば、シリコン)を用いたトランジスタ250を有し、上部に酸化物半導体を用いたトランジスタ150を有するものである。酸化物半導体を用いたトランジスタ150は、図1に示したトランジスタ150である。なお、トランジスタ250及びトランジスタ150は、いずれもn型トランジスタとして説明するが、p型トランジスタを採用しても良い。特に、トランジスタ250は、p型とすることが容易である。

20

#### 【0210】

トランジスタ250は、半導体材料を含む基板200に設けられたチャネル形成領域216と、チャネル形成領域216を挟むように設けられた不純物領域214及び高濃度不純物領域220(これらをあわせて単に不純物領域とも示す。)と、チャネル形成領域216上に設けられたゲート絶縁層208aと、ゲート絶縁層208a上に設けられたゲート電極210aと、不純物領域214と電氣的に接続するソース電極及びドレイン電極として機能する配線230a、230bを有する(図18参照)。

30

#### 【0211】

ここで、ゲート電極210aの側面にはサイドウォール絶縁層218が設けられている。また、基板200の主平面に垂直な方向から見てサイドウォール絶縁層218と重ならない領域には、高濃度不純物領域220を有し、高濃度不純物領域220と接する金属化合物領域224を有する。また、基板200上にはトランジスタ250を囲むように素子分離絶縁層206が設けられており、トランジスタ250を覆うように、層間絶縁層226及び層間絶縁層228が設けられている。配線230a、230bは、層間絶縁層226、層間絶縁層228、及び絶縁層234に形成された開口を通じて、金属化合物領域224と電氣的に接続されている。つまり、配線230a、230bは、金属化合物領域224を介して高濃度不純物領域220及び不純物領域214と電氣的に接続されている。

40

#### 【0212】

トランジスタ150は、絶縁層101上に設けられた、第1の単結晶領域を有する多元系酸化物半導体層103a、単結晶領域を有する一元系酸化物半導体層105a、及び第2の単結晶領域を有する多元系酸化物半導体層107aと、第1の単結晶領域を有する多元系酸化物半導体層103a、単結晶領域を有する一元系酸化物半導体層105a及び第2の単結晶領域を有する多元系酸化物半導体層107a上に設けられ、第1の単結晶領域を有する多元系酸化物半導体層103a、単結晶領域を有する一元系酸化物半導体層105a及び第2の単結晶領域を有する多元系酸化物半導体層107aと電氣的に接続されているソース電極及びドレイン電極として機能する配線108a、108bと、第1の単結晶

50

領域を有する多元系酸化物半導体層 103a、単結晶領域を有する一元系酸化物半導体層 105a、第2の単結晶領域を有する多元系酸化物半導体層 107a、配線 108a、108bを覆うように設けられたゲート絶縁層 112と、ゲート絶縁層 112上の、第2の単結晶領域を有する多元系酸化物半導体層 107aと重畳する領域に設けられたゲート電極 114と、を有する。

【0213】

また、トランジスタ 150上には、絶縁層 116及び層間絶縁層 118が設けられている。ここで、ゲート絶縁層 112、絶縁層 116、及び層間絶縁層 118には、配線 108a、108bにまで達する開口が設けられており、当該開口を通じて、配線 254d、配線 254eが、それぞれ、配線 108a、108bに接して形成されている。また、配線 254d、配線 254eと同様に、ゲート絶縁層 112、絶縁層 116、及び層間絶縁層 118に設けられた開口を通じて、配線 236a、配線 236b、配線 236cに接する配線 254a、配線 254b、配線 254cが形成されている。

10

【0214】

また、層間絶縁層 118上には絶縁層 256が設けられており、当該絶縁層 256に埋め込まれるように、配線 258a、配線 258b、配線 258c、配線 258dが設けられている。ここで、配線 258aは配線 254aと接しており、配線 258bは配線 254bと接しており、配線 258cは配線 254c及び配線 254dと接しており、配線 258dは配線 254eと接している。

20

【0215】

つまり、トランジスタ 150の配線 108aは、配線 230c、配線 236c、配線 254c、配線 258c、配線 254dを介して、他の要素（酸化物半導体以外の材料を用いたトランジスタなど）と電気的に接続されている。さらに、トランジスタ 150の配線 108bは、配線 254e、配線 258dを介して、他の要素に電気的に接続されている。なお、接続に係る配線（配線 230c、配線 236c、配線 254c、配線 258c、配線 254d等）の構成は、上記に限定されず、適宜追加、省略等が可能である。

【0216】

なお、各種配線（例えば、配線 258a、配線 258b、配線 258c、配線 258dなど）の一部には銅を含む材料を用いることが好ましい。これらの一部に銅を含む材料を用いることで、導電性を向上させることができる。銅を含む電極や配線は、いわゆるダマシンプロセスなどによって形成することが可能である。

30

【0217】

以上、本実施の形態では、積層構造にかかる半導体装置の代表的な一形態について説明したが、開示する発明の一態様はこれに限定されない。例えば、トランジスタの構成、絶縁層の数や配置、電極や配線の数や接続関係、などは適宜変更することが可能である。例えば、電極の接続関係の一例として、トランジスタ 250のゲート電極 210aと、トランジスタ 150の配線 108aまたは配線 108bとが電気的に接続される構成を採用することもできる。

【0218】

このように、酸化物半導体以外の材料を用いたトランジスタと、酸化物半導体を用いたトランジスタとを一体に備える構成とすることで、酸化物半導体を用いたトランジスタとは異なる電気特性が要求される半導体装置を実現することができる。

40

【0219】

以上、本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせ用いることができる。

【0220】

（実施の形態 10）

本実施の形態では、開示する発明の一態様に係る半導体装置の具体的な形態として、記憶装置として機能する半導体装置の構成を説明する。なお、ここでは、第1の単結晶領域を有する多元系酸化物半導体層、単結晶領域を有する一元系酸化物半導体層、及び第2の単

50

結晶領域を有する多元系酸化物半導体層（以下、酸化物半導体積層体と示す。）を用いたトランジスタと、酸化物半導体積層体以外の材料（例えば、シリコン）を用いたトランジスタと、を含む半導体装置について説明する。

【0221】

図19に示す半導体装置では、トランジスタ300のゲート電極と、トランジスタ302のソース電極またはドレイン電極の一方とは、電氣的に接続されている。また、第1の配線（1st Line：ソース線とも示す。）とトランジスタ300のソース電極とは、電氣的に接続され、第2の配線（2nd Line：ビット線とも示す。）とトランジスタ300のドレイン電極とは、電氣的に接続されている。そして、第3の配線（3rd Line：第1信号線とも示す。）とトランジスタ302のソース電極またはドレイン電極の他方とは、電氣的に接続され、第4の配線（4th Line：第2信号線とも示す。）と、トランジスタ302のゲート電極とは、電氣的に接続されている。ここで、トランジスタ300には酸化物半導体積層体以外の材料（例えば、シリコン）が用いられており、トランジスタ302には酸化物半導体積層体が用いられている。なお、図19においては、トランジスタ302をOS trと示す。

10

【0222】

酸化物半導体以外の材料を用いたトランジスタ300は十分な高速動作が可能のため、これを用いることにより、記憶内容の読み出しなどを高速に行うことが可能である。また、酸化物半導体積層体を用いたトランジスタ302は、オフ電流が極めて小さいという特徴を有している。このため、トランジスタ302をオフ状態とすることで、トランジスタ300のゲート電極の電位を極めて長時間にわたって保持することが可能である。

20

【0223】

トランジスタ302のソース電極またはドレイン電極は、トランジスタ300のゲート電極と電氣的に接続されることにより、不揮発性メモリ素子として用いられるフローティングゲート型トランジスタのフローティングゲートと同等の作用を奏する。このため、本実施の形態においては、トランジスタ302のソース電極またはドレイン電極とトランジスタ300のゲート電極が電氣的に接続される部位をフローティングゲート部FGと示す。当該フローティングゲート部FGは絶縁物中に埋設された（所謂、浮遊状態）とみることができ、フローティングゲート部FGには、電荷が保持される。トランジスタ302はシリコン半導体で形成されるトランジスタ300と比較して、オフ電流が10万分の1以下であるため、フローティングゲート部FGに蓄積される電荷の、トランジスタ302のリークによる消失を無視することができる。

30

【0224】

このような構成を採用することで、従来のフローティングゲート型トランジスタにおいて指摘されている、電子をフローティングゲートに注入する際のトンネル電流によってゲート絶縁層（トンネル絶縁層）が劣化するという問題を回避することができる。このため、図19に示す半導体装置では、原理的に書き込み回数の制限を無視することができる。

【0225】

なお、フローティングゲート部FGには容量素子を付加してもよい。フローティングゲート部FGに容量素子を付加することで、電荷の保持が容易になり、また、各配線の電位変動に起因するフローティングゲート部FGの電位変動を抑制することが容易になる。

40

【0226】

図19に示す半導体装置では、トランジスタ300のゲート電極の電位が保持可能という特徴を生かすことで、次のように、情報の書き込み、保持、読み出しが可能である。

【0227】

はじめに、情報の書き込み及び保持について説明する。まず、第4の配線の電位を、トランジスタ302がオン状態となる電位として、トランジスタ302をオン状態とする。これにより、第3の配線の電位が、トランジスタ300のゲート電極に与えられる（書き込み）。その後、第4の配線の電位を、トランジスタ302がオフ状態となる電位として、トランジスタ302をオフ状態とすることにより、トランジスタ300のゲート電極の電

50

位が保持される（保持）。

【0228】

トランジスタ302のオフ電流は極めて小さいから、トランジスタ300のゲート電極の電位は長時間にわたって保持される。例えば、トランジスタ300のゲート電極の電位がトランジスタ300をオン状態とする電位であれば、トランジスタ300のオン状態が長時間にわたって保持されることになる。また、トランジスタ300のゲート電極の電位がトランジスタ300をオフ状態とする電位であれば、トランジスタ300のオフ状態が長時間にわたって保持される。

【0229】

次に、情報の読み出しについて説明する。上述のように、トランジスタ300のオン状態またはオフ状態が保持された状態において、第1の配線に所定の電位（定電位）が与えられると、トランジスタ300のオン状態またはオフ状態に応じて、第2の配線の電位は異なる値をとる。

10

【0230】

このように、情報が保持された状態において、第1の配線の電位と第2の配線の電位とを比較することで、情報を読み出すことができる。

【0231】

次に、情報の書き換えについて説明する。情報の書き換えは、上記情報の書き込み及び保持と同様に行われる。つまり、第4の配線の電位を、トランジスタ302がオン状態となる電位として、トランジスタ302をオン状態とする。これにより、第3の配線の電位（新たな情報に係る電位）が、トランジスタ300のゲート電極に与えられる。その後、第4の配線の電位を、トランジスタ302がオフ状態となる電位として、トランジスタ302をオフ状態とすることにより、新たな情報が保持された状態となる。

20

【0232】

このように、開示する発明に係る半導体装置は、再度の情報の書き込みによって直接的に情報を書き換えることが可能である。このためフラッシュメモリなどにおいて必要とされる消去動作が不要であり、消去動作に起因する動作速度の低下を抑制することができる。つまり、半導体装置の高速動作が実現される。

【0233】

また、本実施の形態に係る半導体装置は、トランジスタ302の低オフ電流特性により、極めて長時間にわたり情報を保持することが可能である。つまり、DRAMなどで必要とされるリフレッシュ動作が不要であり、消費電力を抑制することができる。また、実質的な不揮発性の半導体装置として用いることが可能である。

30

【0234】

また、トランジスタ302のスイッチング動作によって情報の書き込みなどを行うため、高い電圧を必要とせず、素子の劣化の問題もない。さらに、トランジスタのオン、オフによって、情報の書き込みや消去が行われるため、高速な動作も容易に実現しうる。

【0235】

また、酸化物半導体以外の材料を用いたトランジスタは十分な高速動作が可能のため、これを用いることにより、記憶内容の読み出しを高速に行うことが可能である。

40

【0236】

なお、上記説明は、電子をキャリアとするn型トランジスタ（nチャネル型トランジスタ）を用いる場合についてのものであるが、n型トランジスタに代えて、正孔をキャリアとするp型トランジスタを用いることができるのはいうまでもない。

【0237】

本実施の形態にかかる半導体装置は、例えば先の実施の形態において説明したようなトランジスタの積層構造によって形成することができる。もちろん、トランジスタの積層構造を上記実施の形態に示すトランジスタの構造に限定する必要はない。例えば、トランジスタ300とトランジスタ302を同一面上に形成しても良い。また、本実施の形態にかかる半導体装置は、トランジスタ302のオフ電流が小さいことを利用するものであるから

50

、トランジスタ300については特に限定する必要はない。例えば、本実施の形態では酸化物半導体以外の材料を用いてトランジスタ300を形成しているが、酸化物半導体を用いても構わない。

#### 【0238】

また、本実施の形態では、最小単位の半導体装置について説明したが、半導体装置の構成はこれに限られるものではない。複数の半導体装置を適当に接続して、より高度な半導体装置を構成することもできる。例えば、上記半導体装置を複数用いて、NAND型やNOR型の記憶装置として機能する半導体装置を構成することが可能である。配線の構成も図19に限定されず、適宜変更することができる。

#### 【0239】

本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせる用いることができる。

#### 【0240】

##### (実施の形態11)

本実施の形態では、表面に垂直な方向にc軸配向した酸化物半導体積層体を含むトランジスタを作製し、該トランジスタを画素部、さらには駆動回路に用いて表示機能を有する半導体装置(表示装置ともいう)を作製する場合について説明する。また、駆動回路の一部または全部を、画素部と同じ基板上に一体形成し、システムオンパネルを形成することができる。

#### 【0241】

本実施の形態では、本発明の一形態である半導体装置として液晶表示装置を示す。まず、半導体装置の一形態に相当する液晶表示パネルの外観及び断面について、図20を用いて説明する。図20(A)は、第1の基板4001上に形成された表面に垂直な方向にc軸配向した酸化物半導体積層体を含むトランジスタ4010、4011、及び液晶素子4013を、第2の基板4006との間にシール材4005によって封止した、パネルの上面図であり、図20(B)は、図20(A)のM-Nにおける断面図に相当する。

#### 【0242】

第1の基板4001上に設けられた画素部4002と、信号線駆動回路4003と、走査線駆動回路4004とを囲むようにして、シール材4005が設けられている。また画素部4002と、信号線駆動回路4003と、走査線駆動回路4004の上に第2の基板4006が設けられている。よって画素部4002、信号線駆動回路4003、及び走査線駆動回路4004は、第1の基板4001とシール材4005と第2の基板4006とによって、液晶層4008と共に封止されている。

#### 【0243】

また、第1の基板4001上に設けられた画素部4002と、信号線駆動回路4003と、走査線駆動回路4004は、トランジスタを複数有しており、図20(B)では、画素部4002に含まれるトランジスタ4010と、走査線駆動回路4004に含まれるトランジスタ4011とを例示している。トランジスタ4010、4011上には絶縁層4014、4020、4021が設けられている。

#### 【0244】

トランジスタ4010、4011は、実施の形態6で示した表面に垂直な方向にc軸配向した酸化物半導体積層体を含むトランジスタを適用することができる。本実施の形態において、トランジスタ4010、4011はnチャネル型トランジスタである。

#### 【0245】

絶縁層4021上において、駆動回路用のトランジスタ4011の表面に垂直な方向にc軸配向した酸化物半導体積層体のチャネル形成領域と重なる位置に導電層4040が設けられている。導電層4040を表面に垂直な方向にc軸配向した酸化物半導体積層体のチャネル形成領域と重なる位置に設けることによって、効果の一つとして導電層4040がパッシベーション層として機能し、外部からの水素がチャネル形成領域に侵入するのを阻止することが可能となるため、BT試験前後におけるトランジスタ4011のしきい値電

10

20

30

40

50



圧の変化量を低減することができる。また、導電層4040は、電位がトランジスタ4011のゲート電極と同じでもよいし、異なっても良く、第2のゲート電極として機能させることもできる。また、導電層4040の電位は、GND、0V、またはフローティング状態であってもよい。

【0246】

また、液晶素子4013が有する画素電極4030は、トランジスタ4010と電氣的に接続されている。そして液晶素子4013の対向電極4031は第2の基板4006上に形成されている。画素電極4030と対向電極4031と液晶層4008とが重なっている部分が、液晶素子4013に相当する。なお、画素電極4030、対向電極4031にはそれぞれ配向膜として機能する絶縁層4032、4033が設けられ、絶縁層4032、4033を介して液晶層4008を挟持している。

10

【0247】

液晶層4008は、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等の液晶材料を用いる。これらの液晶材料は、条件により、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相を示す。

【0248】

なお、第2の基板4006としては、ガラス、プラスチックを用いることができる。

【0249】

また、絶縁層を選択的にエッチングすることで得られる柱状のスペーサ4035は、画素電極4030と対向電極4031との間の距離（セルギャップ）を制御するために設けられている。なお球状のスペーサを用いても良い。また、対向電極4031は、トランジスタ4010と同一絶縁基板上に設けられる共通電位線と電氣的に接続される。また、共通接続部を用いて、一对の基板間に配置される導電性粒子を介して対向電極4031と共通電位線とを電氣的に接続することができる。なお、導電性粒子はシール材4005に含有させる。

20

【0250】

また、配向膜を用いないブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するために5重量%以上のカイラル剤を混合させた液晶組成物を用いて液晶層4008に用いると良い。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が1msec以下と短く、光学的等方性であるため配向処理が不要であり、視野角依存性が小さい。

30

【0251】

また、ブルー相を示す液晶を用いると、配向膜へのラビング処理も不要となるため、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。よって液晶表示装置の生産性を向上させることが可能となる。特に、酸化物半導体積層体を用いるトランジスタでは、静電気の影響によりトランジスタの電氣的な特性が著しく変動して設計範囲を逸脱する恐れがある。よって酸化物半導体積層体を用いるトランジスタを有する液晶表示装置にブルー相の液晶材料を用いることはより効果的である。

40

【0252】

なお、本実施の形態で示す液晶表示装置は透過型液晶表示装置であるが、反射型液晶表示装置としても良いし、半透過型液晶表示装置としても良い。

【0253】

また、本実施の形態で示す液晶表示装置では、基板の外側（視認側）に偏光板を設け、内側に着色層、表示素子に用いる電極という順に設ける構造を示すが、偏光板は基板の内側に設けてもよい。また、偏光板と着色層の積層構造も本実施の形態に限定されず、偏光板及び着色層の材料や作製工程条件によって適宜設定すればよい。また、必要に応じてブラ

50

ックマトリクスとして機能する遮光層を設けてもよい。

【0254】

また、本実施の形態では、トランジスタの表面凹凸を低減するため、及びトランジスタの信頼性を向上させるため、トランジスタを保護層や平坦化絶縁層として機能する絶縁層（絶縁層4020、絶縁層4014、絶縁層4021）で覆う構成となっている。なお、保護層は、大気中に浮遊する有機物や金属物、水蒸気などの汚染不純物の侵入を防ぐためのものであり、緻密な膜が好ましい。保護層は、スパッタリング法を用いて、酸化シリコン層、窒化シリコン層、酸化窒化シリコン層、窒化酸化シリコン層、酸化アルミニウム層、窒化アルミニウム層、酸化窒化アルミニウム層、又は窒化酸化アルミニウム層の単層、又は積層で形成すればよい。

10

【0255】

ここでは、保護層として絶縁層の積層を形成する。ここでは、一層目の絶縁層4020として、スパッタリング法を用いて酸化シリコン層を形成する。保護層として酸化シリコン層を用いると、保護層と接する酸化物半導体層に酸素を添加し、酸素欠陥を低減することができる。

【0256】

また、保護層の二層目として絶縁層4014を形成する。ここでは、二層目の絶縁層4014として、プラズマCVD法を用いて窒化物絶縁層の一つである窒化シリコン層を形成し、その後熱処理を行う。また、保護層として窒化シリコン層を用いると、ナトリウム等のイオンが半導体領域中に侵入して、トランジスタの電気特性を変化させることを抑制することができる。

20

【0257】

また、平坦化絶縁層として絶縁層4021を形成する。絶縁層4021としては、アクリル等の有機材料を用いることができる。また上記有機材料の他に、低誘電率材料（low-k材料）、シロキサン系樹脂、PSG（リンガラス）、BPSG（リンボロンガラス）等を用いることができる。なお、これらの材料で形成される絶縁層を複数積層させることで、絶縁層4021を形成してもよい。

【0258】

画素電極4030、対向電極4031は、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。

30

【0259】

また同一基板上に形成された信号線駆動回路4003と、走査線駆動回路4004または画素部4002に与えられる各種信号及び電位は、FPC4018から供給されている。

【0260】

本実施の形態では、接続端子電極4015が、液晶素子4013が有する画素電極4030と同じ導電層から形成され、端子電極4016は、トランジスタ4010、4011のソース電極及びドレイン電極と同じ導電層で形成されている。

40

【0261】

接続端子電極4015は、FPC4018が有する端子と、異方性導電層4019を介して電氣的に接続されている。

【0262】

また、必要であれば、カラーフィルタを各画素に対応して設ける。また、第1の基板4001と第2の基板4006の外側には偏光板や拡散板を設ける。また、バックライトの光源は冷陰極管やLEDにより構成されて液晶表示モジュールとなる。

【0263】

液晶表示モジュールには、TN（Twisted Nematic）モード、IPS（In-Plane-Switching）モード、FFS（Fringe Field S

50

witching)モード、MVA(Multi-domain Vertical Alignment)モード、PVA(Patterned Vertical Alignment)モード、ASM(Axially Symmetric aligned Micro-cell)モード、OCB(Optical Compensated Birefringence)モード、FLC(Ferroelectric Liquid Crystal)モード、AFLC(AntiFerroelectric Liquid Crystal)モードなどを用いることができる。

【0264】

以上の工程により、液晶表示装置を作製することができる。図20は透過型の液晶表示装置であるが、本発明は半透過型や反射型の液晶表示装置にも適用できる。

10

【0265】

実施の形態6に示す表面に垂直な方向にc軸配向した酸化物半導体積層体を含むトランジスタは、高い電界効果移動度を有するため、本実施の形態のように、これを用いて液晶表示装置を製造することで、優れた表示特性の液晶表示装置が実現される。さらに、本実施の形態においては、静止画表示を行う際に、信号線や走査線に供給される信号の出力を停止するように駆動回路部を動作させることにより、画素部だけでなく駆動回路部の消費電力も抑制することができる。

【0266】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

20

【0267】

(実施の形態12)

半導体装置の一形態に相当する発光表示パネル(発光パネルともいう)の外観及び断面について、図21を用いて説明する。図21(A)は、第1の基板の上に形成された表面に垂直な方向にc軸配向した酸化物半導体積層体を含むトランジスタ及びエレクトロルミネッセンス素子(EL素子ともいう)などの発光素子を、第2の基板との間にシール材によって封止した、パネルの平面図であり、図21(B)は、図21(A)のH-Iにおける断面図に相当する。

【0268】

第1の基板4501上に設けられた画素部4502、信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bを囲むようにして、シール材4505が設けられている。また画素部4502、信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bの上に第2の基板4506が設けられている。よって画素部4502、信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bは、第1の基板4501とシール材4505と第2の基板4506とによって、充填材4507と共に密封されている。このように外気に曝されないように気密性が高く、脱ガスの少ない保護フィルムやカバー材でパッケージング(封入)することが好ましい。

30

【0269】

また第1の基板4501上に設けられた画素部4502、信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bは、トランジスタを複数有しており、図21(B)では、画素部4502に含まれるトランジスタ4510と、信号線駆動回路4503aに含まれるトランジスタ4509とを例示している。

40

【0270】

トランジスタ4509、4510は、実施の形態6で示した表面に垂直な方向にc軸配向した酸化物半導体積層体を含む移動度の高いトランジスタを適用することができる。本実施の形態において、トランジスタ4509、4510はnチャネル型トランジスタである。

【0271】

駆動回路用のトランジスタ4509の酸化物半導体積層体のチャネル形成領域と重なる位

50

置に導電層 4540 が絶縁層 4544 上に設けられている。また、導電層 4540 は、電位がトランジスタ 4509 のゲート電極と同じでもよいし、異なっても良く、第 2 のゲート電極として機能させることもできる。また、導電層 4540 の電位は、GND、0V、またはフローティング状態であってもよい。

【0272】

トランジスタ 4509 は、保護絶縁層としてチャネル形成領域を含む酸化物半導体積層体に接して絶縁層 4541 が形成されている。絶縁層 4541 は実施の形態 6 で示した酸化物絶縁層 412 と同様な材料及び方法で形成すればよい。また、絶縁層 4541 上に保護絶縁層 4514 が形成されている。保護絶縁層 4514 は実施の形態 6 で示した絶縁層 416 と同様な材料及び方法で形成すればよい。ここでは、保護絶縁層 4514 として、P

10

【0273】

また、保護絶縁層 4514 上に、トランジスタの表面凹凸を低減する平坦化絶縁層として機能する絶縁層 4544 を形成する。絶縁層 4544 としては、実施の形態 11 で示した絶縁層 4021 と同様な材料及び方法で形成すればよい。ここでは、絶縁層 4544 としてアクリルを用いる。

【0274】

また、発光素子 4511 が有する画素電極である第 1 の電極 4517 は、トランジスタ 4510 のソース電極またはドレイン電極と電氣的に接続されている。なお発光素子 4511 の構成は、第 1 の電極 4517、EL 層 4512、第 2 の電極 4513 の積層構造であるが、示した構成に限定されない。発光素子 4511 から取り出す光の方向などに合わせて、発光素子 4511 の構成は適宜変えることができる。

20

【0275】

隔壁 4520 は、有機樹脂層、または無機絶縁層を用いて形成する。特に感光性の材料を用い、第 1 の電極 4517 上に開口部を形成し、その開口部の側壁が連続した曲率を有する傾斜面となるようにすることが好ましい。

【0276】

EL 層 4512 は、単数の層で構成されていても、複数の層が積層されるように構成されていても良い。

【0277】

発光素子 4511 に酸素、水素、水分、二酸化炭素等が侵入しないように、第 2 の電極 4513 及び隔壁 4520 上に保護層を形成してもよい。保護層としては、窒化シリコン層、窒化酸化シリコン層、DLC 層等を形成することができる。

30

【0278】

また、信号線駆動回路 4503 a、4503 b、走査線駆動回路 4504 a、4504 b、または画素部 4502 に与えられる各種信号及び電位は、FPC 4518 a、4518 b から供給されている。

【0279】

接続端子電極 4515 が、発光素子 4511 が有する第 1 の電極 4517 と同じ導電層から形成され、端子電極 4516 は、トランジスタ 4509、4510 が有するソース電極及びドレイン電極と同じ導電層から形成されている。

40

【0280】

接続端子電極 4515 は、FPC 4518 a が有する端子と、異方性導電層 4519 を介して電氣的に接続されている。

【0281】

発光素子 4511 からの光の取り出し方向に位置する第 2 の基板 4506 は透光性でなければならない。その場合には、ガラス板、プラスチック板、ポリエステルフィルムまたはアクリルフィルムのような透光性を有する材料を用いる。

【0282】

また、充填材 4507 としては窒素やアルゴンなどの不活性な気体の他に、紫外線硬化樹

50

脂または熱硬化樹脂を用いることができ、アクリル、エポキシ樹脂などを用いることができる。例えば充填材として窒素を用いればよい。

【0283】

また、必要であれば、発光素子の射出面に偏光板、又は円偏光板（楕円偏光板を含む）、位相差板（ $\lambda/4$ 板、 $\lambda/2$ 板）、カラーフィルタなどの光学フィルムを適宜設けてもよい。

【0284】

以上の工程により、発光表示装置（表示パネル）を作製することができる。

【0285】

実施の形態6に示す表面に垂直な方向にc軸配向した酸化物半導体積層体を用いたトランジスタは、高い電界効果移動度を有するため、本実施の形態のように、これを用いて発光表示装置を製造することで、優れた表示特性の発光表示装置が実現される。さらに、本実施の形態においては、静止画表示を行う際に、信号線や走査線に供給される信号の出力を停止するように駆動回路部を動作させることにより、画素部だけでなく駆動回路部の消費電力も抑制することができる。

10

【0286】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0287】

（実施の形態13）

本実施の形態では、半導体装置の一形態として電子ペーパーを示す。

20

【0288】

実施の形態6に示す方法により得られる表面に垂直な方向にc軸配向した酸化物半導体積層体を含むトランジスタは、スイッチング素子と電氣的に接続する素子を利用して電子インクを駆動させる電子ペーパーに用いてもよい。電子ペーパーは、電気泳動表示装置（電気泳動ディスプレイ）もよばれており、紙と同じように読みやすく、他の表示装置に比べ低消費電力化、薄型化、軽量化が可能という利点を有している。

【0289】

電気泳動ディスプレイは、様々な形態が考えられ得るが、例えば、プラスの電荷を有する第1の粒子と、マイナスの電荷を有する第2の粒子とを含むマイクロカプセルが溶媒または溶質に複数分散されたものであり、マイクロカプセルに電界を印加することによって、マイクロカプセル中の粒子を互いに反対方向に移動させて一方側に集合した粒子の色のみを表示する構成とすることができる。なお、第1の粒子または第2の粒子は染料を含み、電界がない場合において移動しないものである。また、第1の粒子の色と第2の粒子の色は異なるもの（無色を含む）とする。

30

【0290】

このように、電気泳動ディスプレイは、誘電定数の高い物質が高い電界領域に移動する、いわゆる誘電泳動的効果を利用したディスプレイである。

【0291】

上記マイクロカプセルを溶媒中に分散させたものが電子インクとよばれるものであり、この電子インクはガラス、プラスチック、布、紙などの表面に印刷することができる。また、カラーフィルタや色素を有する粒子を用いることによってカラー表示も可能である。

40

【0292】

また、アクティブマトリクス基板上に適宜、二つの電極の間に挟まれるように上記マイクロカプセルを複数配置すればアクティブマトリクス型の表示装置が完成し、マイクロカプセルに電界を印加すれば表示を行うことができる。例えば、実施の形態6の表面に垂直な方向にc軸配向した酸化物半導体積層体を含むトランジスタによって得られるアクティブマトリクス基板を用いることができる。

【0293】

なお、マイクロカプセル中の第1の粒子及び第2の粒子は、導電体材料、絶縁体材料、半

50

導体材料、磁性材料、液晶材料、強誘電性材料、エレクトロルミネセント材料、エレクトロクロミック材料、磁気泳動材料から選ばれた一種の材料、またはこれらの複合材料を用いて形成することができる。

【0294】

図22には、半導体装置の一形態として、アクティブマトリクス型の電子ペーパーを示す。半導体装置に用いられるトランジスタ581は、実施の形態6で示すトランジスタと同様に作製でき、表面に垂直な方向にc軸配向した酸化物半導体積層体を含む移動度の高いトランジスタである。また、絶縁層584は、窒化物絶縁層である。

【0295】

図22の電子ペーパーは、ツイストボール表示方式を用いた表示装置の一形態である。ツイストボール表示方式とは、白と黒に塗り分けられた球形粒子を表示素子に用いる電極である第1の電極及び第2の電極の間に配置し、第1の電極及び第2の電極に電位差を生じさせての球形粒子の向きを制御することにより、表示を行う方法である。

10

【0296】

第1の基板580上に形成されたトランジスタ581はボトムゲート構造のトランジスタであり、半導体層と接する絶縁層583に覆われている。トランジスタ581のソース電極又はドレイン電極は、第1の電極587と、絶縁層583、584、585に形成された開口において電氣的に接続している。第1の電極587と第2の電極588との間には、キャピティ594が存在する。キャピティ594内は、黒色領域590a及び白色領域590bを有する球形粒子と、液体とで満たされている。また、キャピティ594の周囲は樹脂等の充填材595で充填されている(図22参照)。

20

【0297】

また、第1の電極587が画素電極に相当し、第2の基板596に形成された第2の電極588が共通電極に相当する。第2の電極588は、トランジスタ581と同一絶縁基板上に設けられる共通電位線と電氣的に接続される。共通接続部を用いて、一对の基板間に配置される導電性粒子を介して第2の電極588と共通電位線とを電氣的に接続することができる。

【0298】

また、ツイストボールの代わりに、電気泳動素子を用いることも可能である。透明な液体と、正に帯電した白い微粒子と負に帯電した黒い微粒子とを封入した直径10 $\mu$ m~200 $\mu$ m程度のマイクロカプセルを用いる。第1の電極と第2の電極との間に設けられるマイクロカプセルは、第1の電極と第2の電極によって、電場を与えられると、白い微粒子と、黒い微粒子が逆の方向に移動し、白または黒を表示することができる。この原理を応用した表示素子が電気泳動表示素子であり、一般的に電子ペーパーとよばれている。なお、黒い微粒子の代わりにRGB(Rは赤、Gは緑、Bは青を表す)のいずれかを示す微粒子を用いることでカラー表示することができる。

30

【0299】

以上の工程により、電子ペーパーを作製することができる。

【0300】

本実施の形態では、実施の形態6に示す表面に垂直な方向にc軸配向した酸化物半導体積層体を含むトランジスタを用いて、いわゆる電子ペーパーを作製している。当該トランジスタは、高い電界効果移動度を有するため、これを用いて電子ペーパーを製造することで、優れた表示特性の電子ペーパーが実現される。

40

【0301】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0302】

(実施の形態14)

本明細書に開示する半導体装置は、さまざまな電子機器(遊技機も含む)に適用することができる。電子機器としては、例えば、テレビジョン装置(テレビ、またはテレビジョン

50

受信機ともいう)、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメラなどのカメラ、デジタルフォトフレーム、携帯電話機(携帯電話、携帯電話装置ともいう)、携帯型ゲーム機、携帯情報端末、音響再生装置、パチンコ機などの大型ゲーム機などが挙げられる。

【0303】

本実施の形態では、実施の形態1乃至実施の形態13のいずれか一で得られる表示装置を搭載した電子機器の形態について図23及び図24を用いて説明する。

【0304】

図23(A)は、少なくとも表示装置を一部品として実装して作製したノート型のパーソナルコンピュータであり、本体3001、筐体3002、表示部3003、キーボード3004などによって構成されている。なお、実施の形態11に示す液晶表示装置をノート型のパーソナルコンピュータは有している。

10

【0305】

図23(B)は、少なくとも表示装置を一部品として実装して作製した携帯情報端末(PDA)であり、本体3021には表示部3023と、外部インターフェイス3025と、操作ボタン3024等が設けられている。また操作用の付属品としてスタイラス3022がある。なお、実施の形態12に示す発光表示装置を携帯情報端末は有している。

【0306】

図23(C)は実施の形態13に示す電子ペーパーを一部品として実装して作製した電子書籍である。図23(C)は、電子書籍の一形態を示している。例えば、電子書籍2700は、筐体2701及び筐体2703の2つの筐体で構成されている。筐体2701及び筐体2703は、軸部2711により一体とされており、該軸部2711を軸として開閉動作を行うことができる。このような構成により、紙の書籍のような動作を行うことが可能となる。

20

【0307】

筐体2701には表示部2705が組み込まれ、筐体2703には表示部2707が組み込まれている。表示部2705及び表示部2707は、続き画面を表示する構成としてもよいし、異なる画面を表示する構成としてもよい。異なる画面を表示する構成とすることで、例えば右側の表示部(図23(C)では表示部2705)に文章を表示し、左側の表示部(図23(C)では表示部2707)に画像を表示することができる。

30

【0308】

また、図23(C)では、筐体2701に操作部などを備えた一形態を示している。例えば、筐体2701において、電源2721、操作キー2723、スピーカ2725などを備えている。操作キー2723により、頁を送ることができる。なお、筐体の表示部と同一面にキーボードやポインティングデバイスなどを備える構成としてもよい。また、筐体の裏面や側面に、外部接続用端子(イヤホン端子、USB端子など)、記録媒体挿入部などを備える構成としてもよい。さらに、電子書籍2700は、電子辞書としての機能を持たせた構成としてもよい。

【0309】

また、電子書籍2700は、無線で情報を送受信できる構成としてもよい。無線により、電子書籍サーバから、所望の書籍データなどを購入し、ダウンロードする構成とすることも可能である。

40

【0310】

図23(D)は、少なくとも表示装置を一部品として実装して作製した携帯電話であり、筐体2800及び筐体2801の2つの筐体で構成されている。筐体2801には、表示パネル2802、スピーカ2803、マイクロフォン2804、ポインティングデバイス2806、カメラ用レンズ2807、外部接続端子2808などを備えている。また、筐体2800には、携帯電話の充電を行う太陽電池セル2810、外部メモリスロット2811などを備えている。また、アンテナは筐体2801内部に内蔵されている。

【0311】

50

また、表示パネル 2802 はタッチパネルを備えており、図 23 (D) には映像表示されている複数の操作キー 2805 を点線で示している。なお、太陽電池セル 2810 で出力される電圧を各回路に必要な電圧に昇圧するための昇圧回路も実装している。

#### 【0312】

表示パネル 2802 は、使用形態に応じて表示の方向が適宜変化する。また、表示パネル 2802 と同一面上にカメラ用レンズ 2807 を備えているため、テレビ電話が可能である。スピーカ 2803 及びマイクロフォン 2804 は音声通話に限らず、テレビ電話、録音、再生などが可能である。さらに、筐体 2800 と筐体 2801 は、スライドし、図 23 (D) のように展開している状態から重なり合った状態とすることができ、携帯に適した小型化が可能である。

10

#### 【0313】

外部接続端子 2808 は AC アダプタ及び USB ケーブルなどの各種ケーブルと接続可能であり、充電及びパーソナルコンピュータなどとのデータ通信が可能である。また、外部メモリスロット 2811 に記録媒体を挿入し、より大量のデータ保存及び移動に対応できる。

#### 【0314】

また、上記機能に加えて、赤外線通信機能、テレビ受信機能などを備えたものであってもよい。

#### 【0315】

図 23 (E) は少なくとも表示装置を一部品として実装して作製したデジタルカメラであり、本体 3051、表示部 (A) 3057、接眼部 3053、操作スイッチ 3054、表示部 (B) 3055、バッテリー 3056 などによって構成されている。

20

#### 【0316】

図 24 は、テレビジョン装置の一形態を示している。テレビジョン装置 9600 は、筐体 9601 に表示部 9603 が組み込まれている。表示部 9603 により、映像を表示することが可能である。また、ここでは、スタンド 9605 により筐体 9601 を支持した構成を示している。

#### 【0317】

テレビジョン装置 9600 の操作は、筐体 9601 が備える操作スイッチや、別体のリモコン操作機 9610 により行うことができる。リモコン操作機 9610 が備える操作キー 9609 により、チャンネルや音量の操作を行うことができ、表示部 9603 に表示される映像を操作することができる。また、リモコン操作機 9610 に、当該リモコン操作機 9610 から出力する情報を表示する表示部 9607 を設ける構成としてもよい。

30

#### 【0318】

なお、テレビジョン装置 9600 は、受信機やモデムなどを備えた構成とする。受信機により一般のテレビ放送の受信を行うことができ、さらにモデムを介して有線または無線による通信ネットワークに接続することにより、一方向 (送信者から受信者) または双方向 (送信者と受信者間、あるいは受信者間同士など) の情報通信を行うことも可能である。

#### 【0319】

表示部 9603 には、画素のスイッチング素子として、実施の形態 6 に示すトランジスタを複数配置し、その表示部 9603 と同一絶縁基板上に形成する駆動回路として実施の形態 6 に示す移動度の高いトランジスタを配置する。

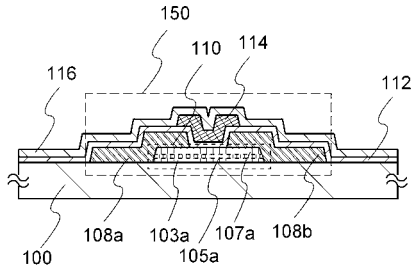
40

#### 【0320】

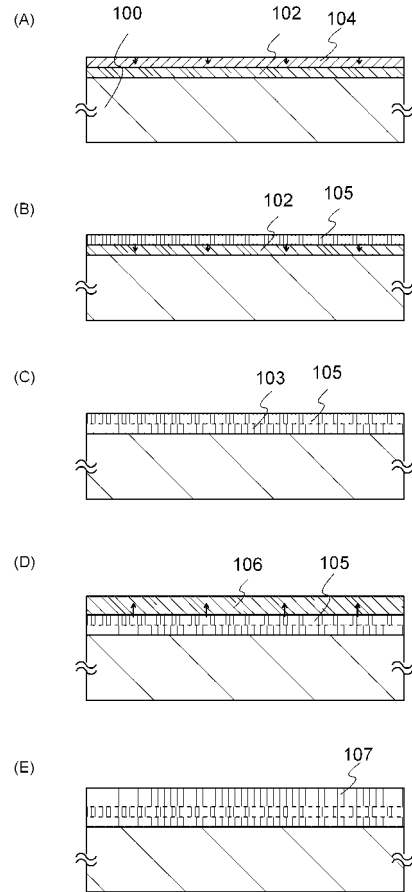
本実施の形態は、実施の形態 1 乃至実施の形態 13 のいずれか一と自由に組み合わせることができる。



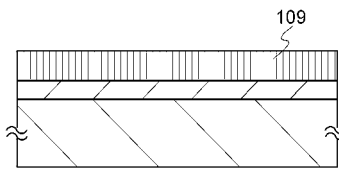
【 図 1 】



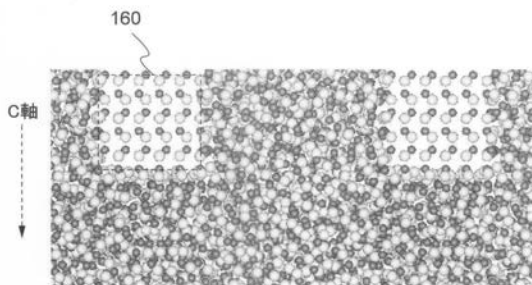
【 図 2 】



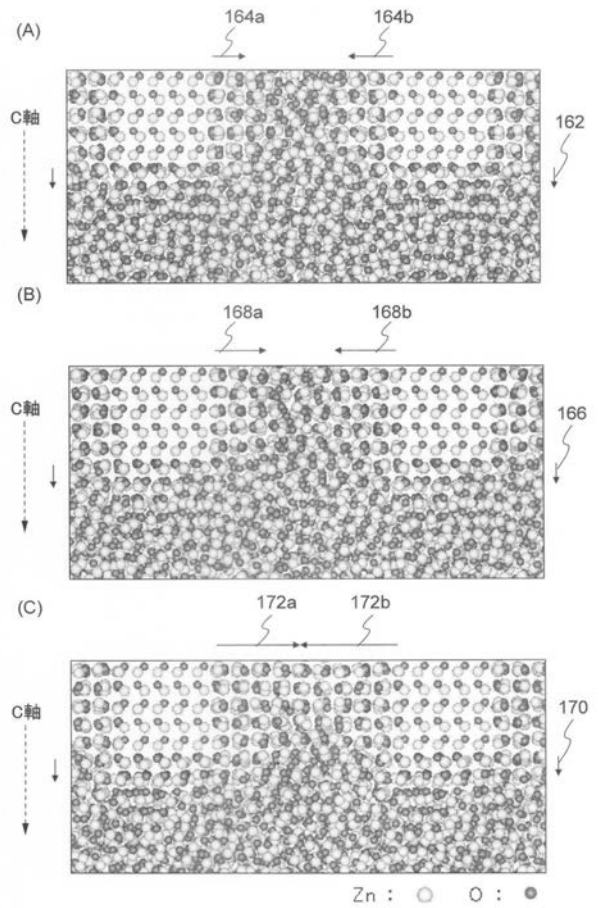
【 図 3 】



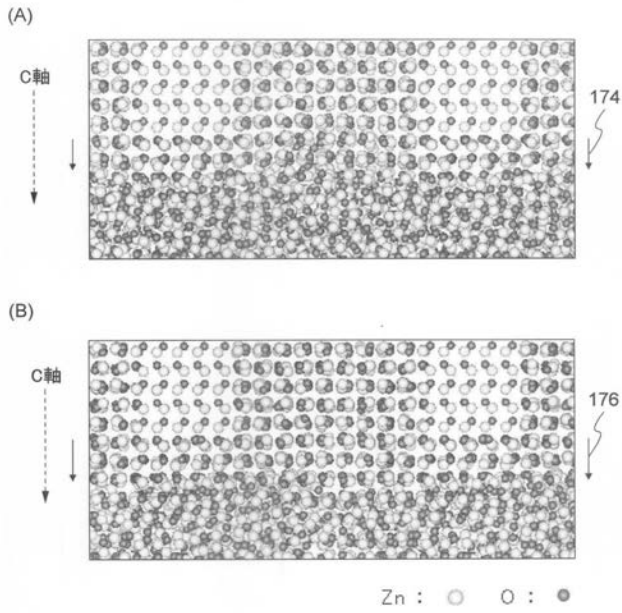
【 図 4 】



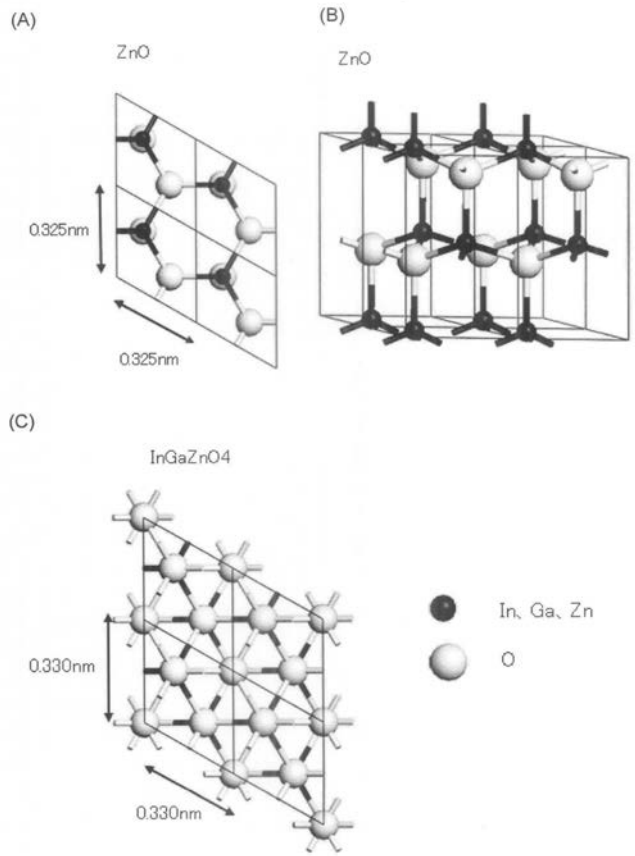
【 図 5 】



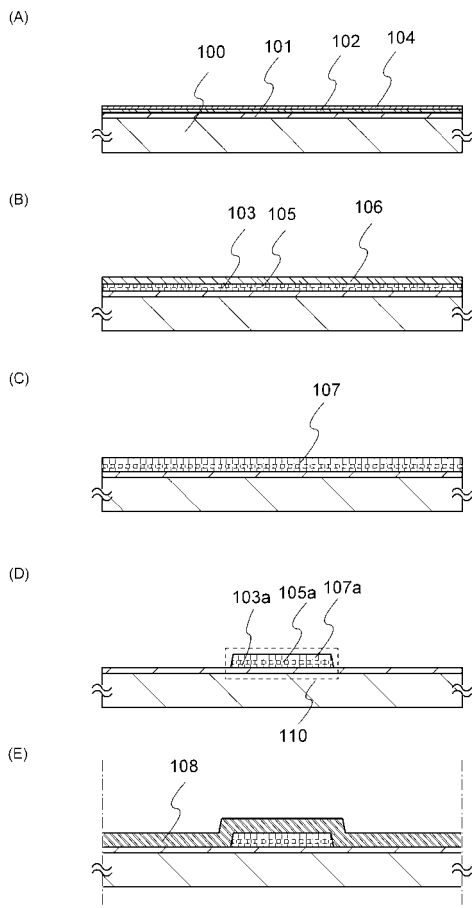
【 図 6 】



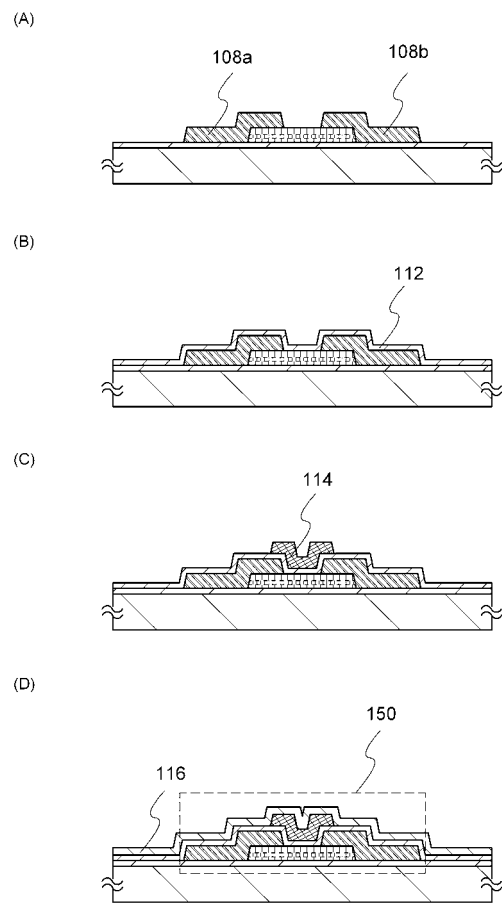
【 図 7 】



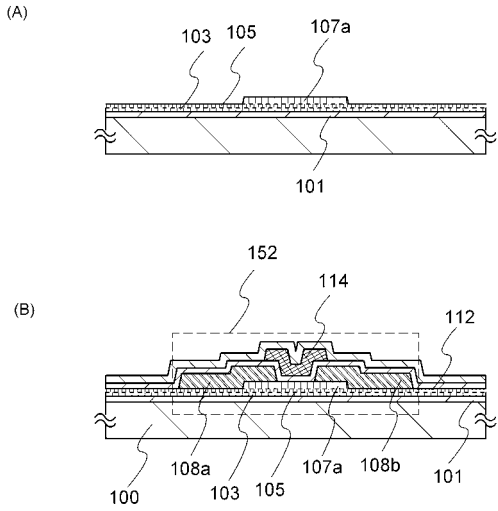
【 図 8 】



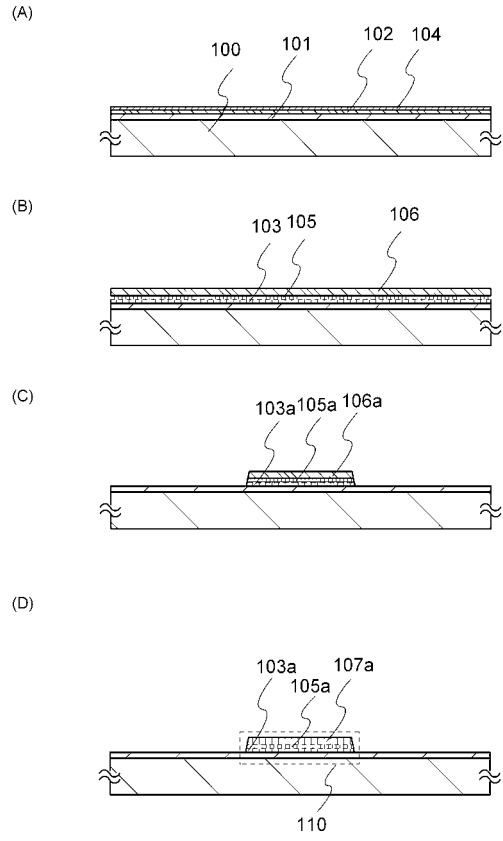
【 図 9 】



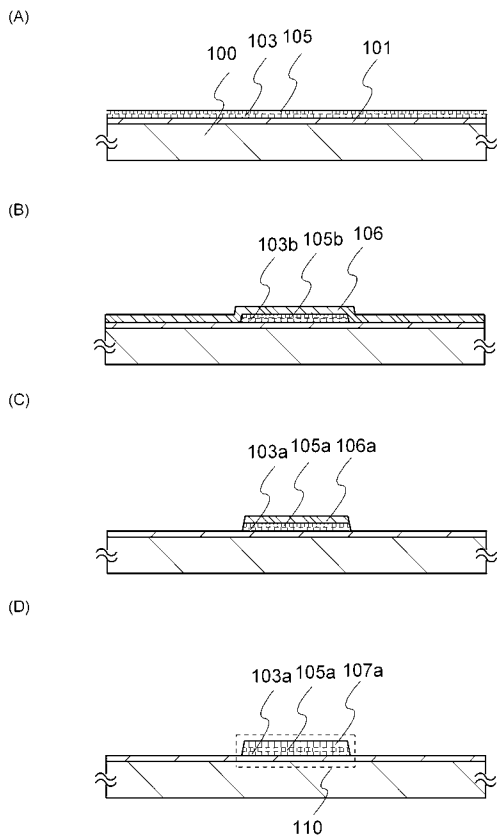
【 図 1 0 】



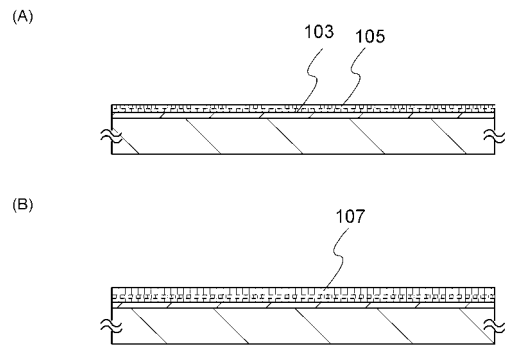
【 図 1 1 】



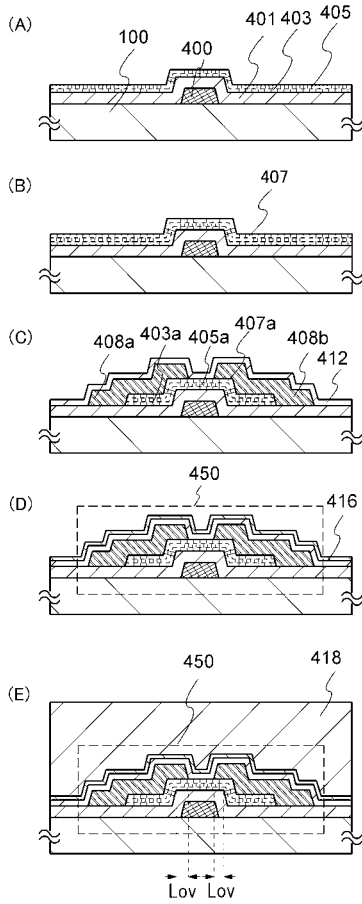
【 図 1 2 】



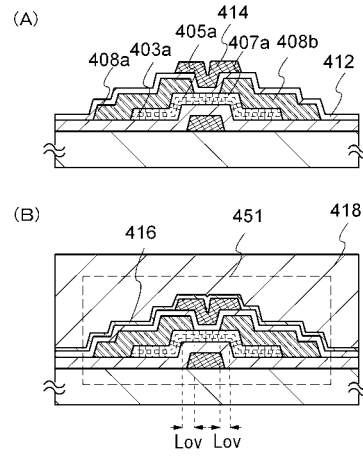
【 図 1 3 】



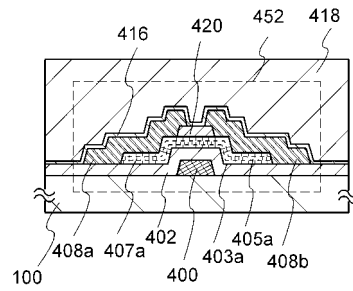
【 図 1 4 】



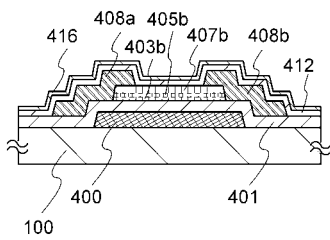
【 図 1 5 】



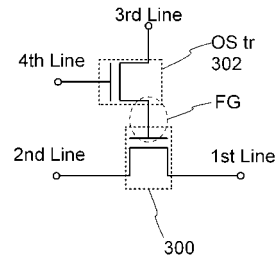
【 図 1 6 】



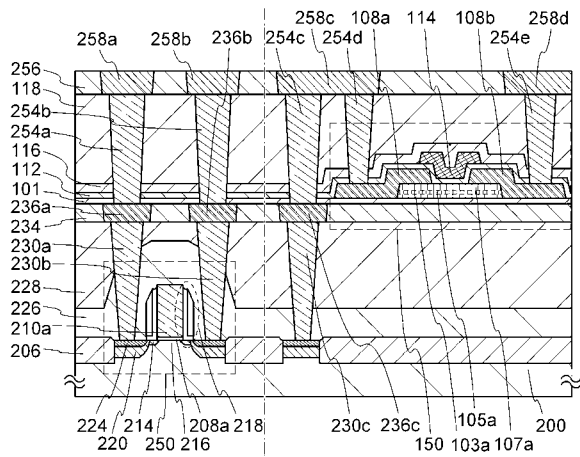
【 図 1 7 】



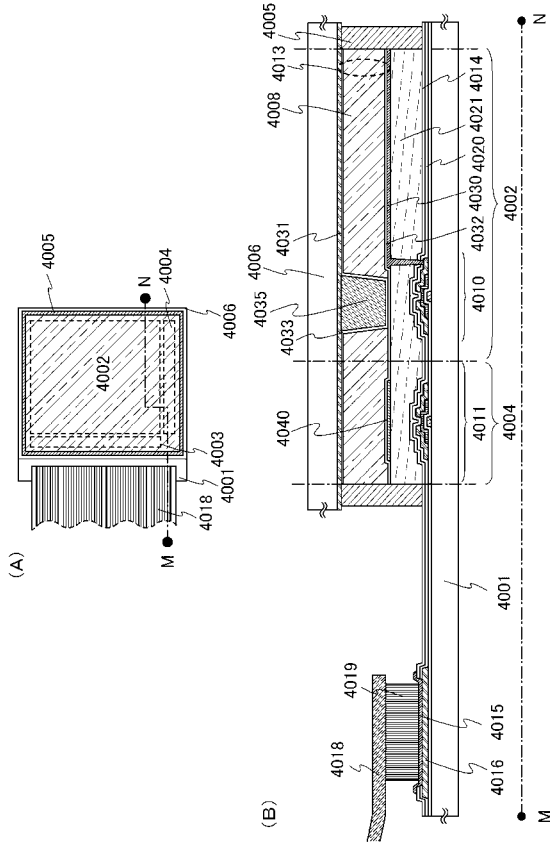
【 図 1 9 】



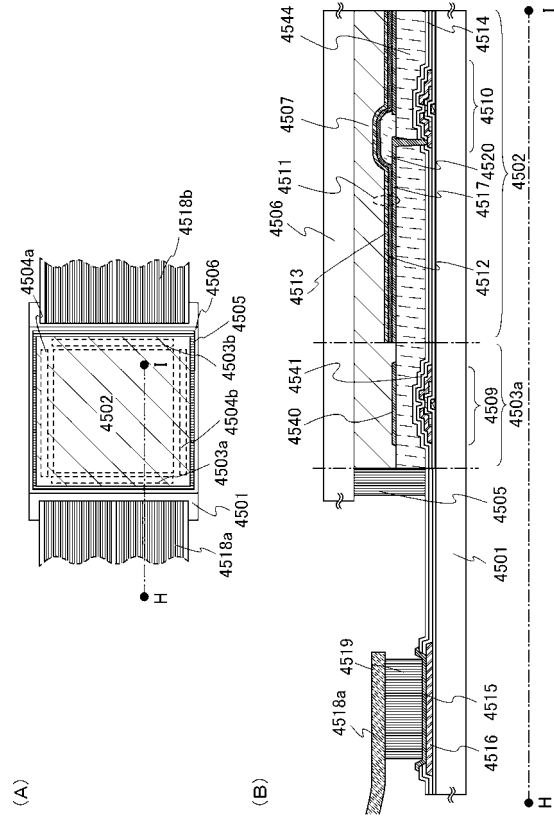
【 図 1 8 】



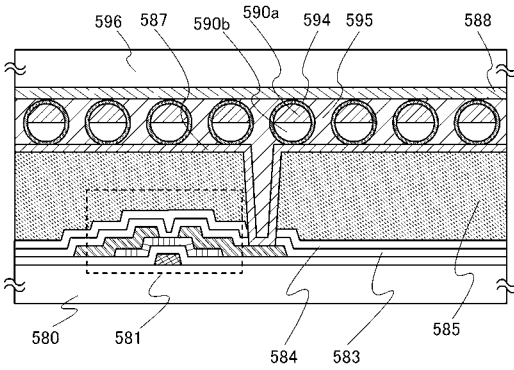
【 図 2 0 】



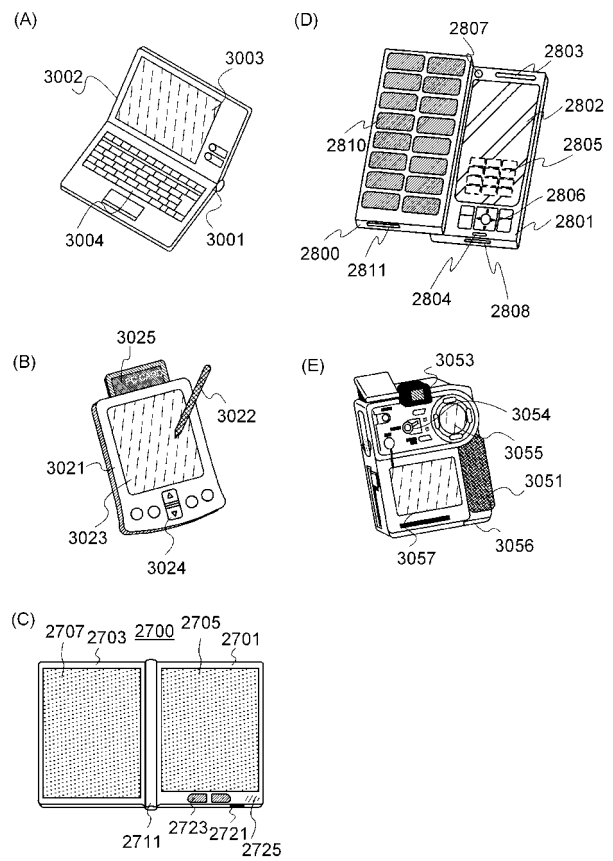
【 図 2 1 】



【 図 2 2 】



【 図 2 3 】



【 図 2 4 】

