



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I399795B1

(45) 公告日：中華民國 102 (2013) 年 06 月 21 日

(21) 申請案號：098118587

(22) 申請日：中華民國 98 (2009) 年 06 月 04 日

(51) Int. Cl. : **H01L21/205 (2006.01)**

(30) 優先權：2008/06/04 美國 61/058,660

(71) 申請人：道康寧公司 (美國) DOW CORNING CORPORATION (US)
美國

(72) 發明人：羅巴達 馬克 LOBODA, MARK (US)

(74) 代理人：陳長文

(56) 參考文獻：

US 5248385 US 7064073B1

審查人員：楊勝涵

申請專利範圍項數：11 項 圖式數：3 共 0 頁

(54) 名稱

減少半導體磊晶中記憶體效應之方法

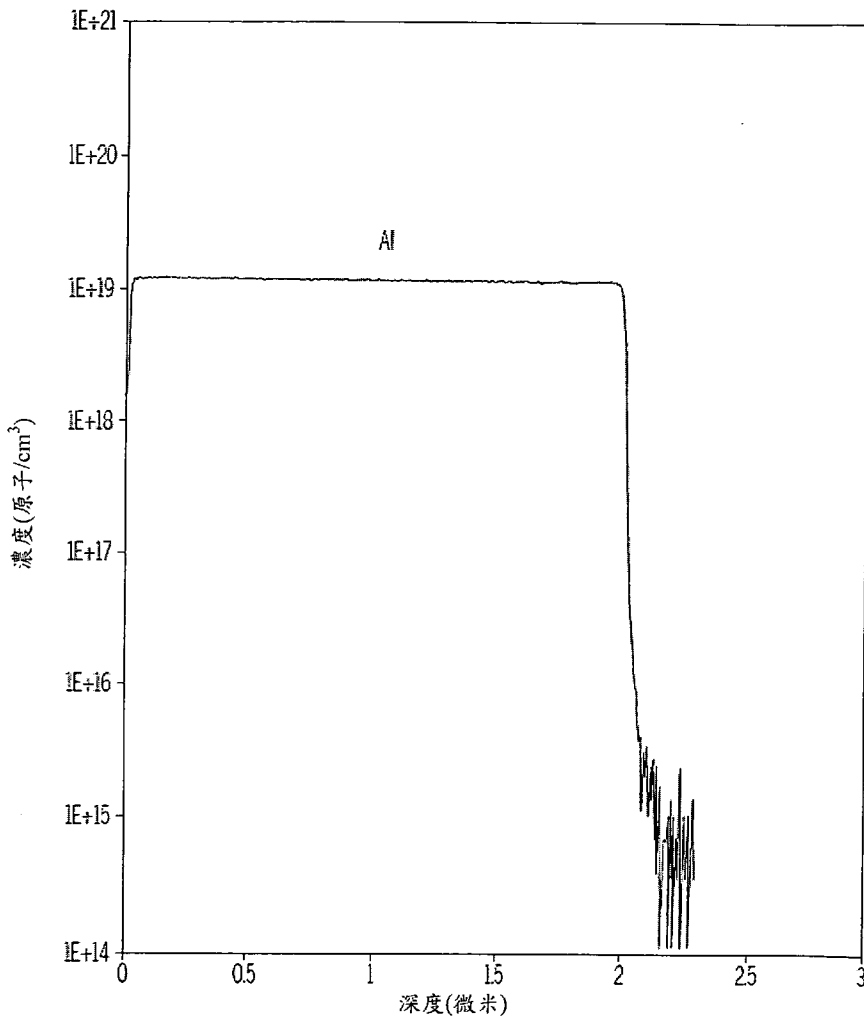
METHOD OF REDUCING MEMORY EFFECTS IN SEMICONDUCTOR EPITAXY

(57) 摘要

本發明提供一種在一磊晶生長過程期間減少記憶體效應之方法，其中包括氫氣及一含鹵素之氣體的一氣體混合物被用於在生長步驟之間沖洗該 CVD 反應室。

A method of reducing memory effects during an epitaxial growth process is provided in which a gas mixture comprising hydrogen gas and a halogen-containing gas is used to flush the CVD reaction chamber between growth steps.

(無元件符號說明)



藉由SIMS測定的一2微米厚p+ SiC磊晶層(運轉137)中的鋁濃度

圖 1

發明專利說明書

公告本

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號： 98118587

※申請日： 98.6.4

※IPC 分類：H01L 21/205 (2006.01)

一、發明名稱：(中文/英文)

減少半導體磊晶中記憶體效應之方法

METHOD OF REDUCING MEMORY EFFECTS IN SEMICONDUCTOR
EPITAXY

二、中文發明摘要：

本發明提供一種在一磊晶生長過程期間減少記憶體效應之方法，其中包括氫氣及一含鹵素之氣體的一氣體混合物被用於在生長步驟之間沖洗該CVD反應室。

三、英文發明摘要：

A method of reducing memory effects during an epitaxial growth process is provided in which a gas mixture comprising hydrogen gas and a halogen-containing gas is used to flush the CVD reaction chamber between growth steps.

四、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

(無元件符號說明)

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種在半導體材料的磊晶生長期間，減少記憶體效應之方法，及更特定言之，係關於一種化學氣相沈積方法，該方法利用一氣體混合物以淨化在磊晶生長反應之間的反應室並提供該半導體的電性質之改良的再現性。

【先前技術】

磊晶一般用於半導體工業中，及特定言之用於矽基半導體材料的製造中。在CVD磊晶中，通常使用一化學氣相沈積(CVD)程序，其包含傳送前驅體氣體至包含一基板(該基板已被選擇以界定所得CVD薄膜的晶體結構)的一生長或反應室，沈積/吸附基板表面上的反應物及解吸附被傳送至一排放口的副產品。另外，該磊晶層可在該生長過程期間被摻雜雜質，以便控制該層的電性質。碳化矽(SiC)半導體裝置可自磊晶生長於一SiC基板上的n及p摻雜SiC之連續層組態。摻雜物類型及濃度經常由字母「n」或「p」表示，其分別係指產生電子或電洞的雜質，且經常跟隨一「+」或一「-」，其分別係指高及低摻雜物濃度。高濃度通常在 $5 \times 10^{17} \text{ cm}^{-3}$ 至 $1 \times 10^{20} \text{ cm}^{-3}$ 範圍內，而低濃度在 $5 \times 10^{13} \text{ cm}^{-3}$ 至 $5 \times 10^{17} \text{ cm}^{-3}$ 範圍內。用於SiC、Si或SiGe CVD程序的典型摻雜物包含硼(前驅體氣體 B_2H_6 或 BCl_3)、磷(前驅體氣體 PH_3 或 $(\text{CH}_3)_3\text{P}$)及鋁(前驅體氣體 $(\text{CH}_3)_3\text{Al}$ 及砷(AsH_3))。

用於 SiC CVD 程序的典型氣體前驅體包含矽烷 ($R_x\text{SiH}_{(4-x)}$ 或 $R_x\text{SiCl}_{(4-x)}$ ，其中 R 可為 H 或烴基) 及烴 (CH_4 、 C_3H_8)。用於矽 CVD 程序的典型氣體前驅體為矽烷 ($\text{H}_x\text{SiH}_{(4-x)}$ 或 $\text{H}_x\text{SiCl}_{(4-x)}$)。

用於 GaAs CVD 程序的典型摻雜物氣體為矽烷 ($\text{H}_x\text{SiH}_{(4-x)}$ 或 $\text{H}_x\text{SiCl}_{(4-x)}$)、有機鋅化合物或含碳氣體 (CH_4 、 CCl_4) 及典型氣體前驅體為三甲基鎵及三甲基砷。

用於 GaN CVD 程序的典型摻雜物氣體為矽烷 ($\text{H}_x\text{SiH}_{(4-x)}$ 或 $\text{H}_x\text{SiCl}_{(4-x)}$)、有機鎂化合物或含碳氣體 (CH_4 、 CCl_4) 及典型氣體前驅體為三甲基鎵、三甲基氮及/或三甲基銦。

然而，在該生長反應期間，部分反應的前驅體及/或摻雜物氣體可變得暫時在該反應室中低流動性區域內或多孔材料中被捕獲。另外，副沈積可形成在包含該摻雜物的反應單元壁上。該部分反應的前驅體及副沈積的潛在釋放及/或蒸發可導致該磊晶層的該等電性質的不可再現性。此現象通常稱為「記憶體效應」。舉例言之，當三甲基鋁 (TMAI) 摻雜物用於生長 p 型碳化矽時，該三甲基鋁可擴散入包括該 CVD 真空室的反應區域的石墨材料中。含鋁的 SiC 亦被形成於該反應單元壁上。在該反應室中該過程隨著時間之循環蒸發該等沈積物且將該「捕獲的」鋁摻雜物引回至該反應區域中，接著該摻雜物於此處被併入最新形成的磊晶層中。不希望該最新摻雜薄膜為一 n 型薄膜，因為自該副 SiC 沈積物之殘留的 p 型雜質亦將摻雜該 SiC，有效消除該 n 型摻雜物的電效應，亦即該室已「記憶」該先

前p型生長過程。

由於難以預知該記憶體效應現象及回至該過程中的TMAI摻雜物的量，該效應導致該磊晶層中該摻雜濃度的不可再現性。

雖然機械清潔或替換污染的CVD承座部分是一可能的解決方案，但是其對於一連續多層生長諸如一p+/p-結構為昂貴且不實際。

已做出其他嘗試以最小化SiC磊晶中的記憶體效應。舉例言之，在一p型SiC磊晶生長步驟之後，該室可以低濃度n型SiC塗佈。參看Bernd Thomas等人之「用於電力裝置的生產與發展的4H-SiC同質磊晶之進展(Advances in 4H-SiC Homoepitaxy for Production and Development of Power Devices)」Mater. Res. Soc. Symp. Proc. 2006年第911卷。此過程形成一塗佈在以副p型SiC覆蓋/滲入之該反應區域的面積上之薄膜，並阻止在一隨後磊晶過程中傳送該等p型雜質。然而，雖然此方法減少記憶體效應，但是其是效率低且昂貴，因為其可導致該反應區域組件的太早降級及過多微粒污染的早期形成。

因此，本技術中存在對一種用於減少在半導體材料的磊晶生長期間發生的該記憶體效應之方法的一需要，其容許半導體裝置結構的成功磊晶CVD生長，該生長具有電屬性的良好再現性。

【發明內容】

本發明的實施例藉由提供一種藉由使用包括氫氣及一含

鹵素之氣體的一氣體混合物在磊晶生長反應之間沖洗該CVD反應室而減少或消除可發生在磊晶生長期間的該記憶體效應之方法來滿足該需要。此方法有效地自該反應室消除殘留的摻雜物源。該方法已成功地被用於生長矽基結構，諸如具有良好再現性的n+SiC/n-SiC/p+SiC磊晶結構。該方法亦可用於改良包含SiC、GaN、GaAs及SiGe的半導體材料的磊晶生長再現性。

根據本發明的一態樣，提供一種在半導體材料的磊晶生長期間減少記憶體效應之方法，該方法包含提供一反應室；提供一半導體基板；提供一或多個前驅體氣體；在該反應室中執行一摻雜半導體材料的一磊晶CVD生長以形成一第一層；以包括氫氣及一含鹵素之氣體的一氣體混合物沖洗該反應室；及在該反應室中執行一第二摻雜半導體材料的一磊晶CVD生長以形成一第二層。

在該沖洗過程期間，該半導體基板可保留在該室中或可先於該沖洗過程被移除。或者，該半導體基板(於其上具有該第一層)可先於該沖洗過程被移除，且在沖洗過程之後可提供一新半導體基板用於該第二層的磊晶生長。

該反應室係在約450°C至1800°C之間之一溫度下被沖洗，更佳地，在約1000°C至1600°C之間或更高溫度下被沖洗，及最佳在約1300°C至1600°C之間之一溫度下被沖洗。

該含鹵素之氣體可選自HCl、Cl₂、F₂、CF₄、ClF₃及HBr。

在本發明的另一實施例中，該方法包括：提供一反應

室；提供一半導體基板；提供一或多個前驅體氣體；執行一n摻雜SiC層的一磊晶CVD生長；執行一p摻雜SiC層的一磊晶CVD生長；移除於其上具有該等層的該基板；以包括氫氣及一含鹵素之氣體的一氣體混合物沖洗該室；將於其上具有該等層的基板放回該室內；提供一或多個前驅體氣體；在該反應室中執行一n摻雜SiC層摻雜的半導體材料的一磊晶CVD生長；及在該反應室內執行一p摻雜SiC層摻雜的半導體材料的一磊晶CVD生長。

在本發明的另一實施例中，該方法包括：提供一反應室；提供一半導體基板；提供一或多個前驅體氣體；執行在該反應室中一第一p摻雜SiC層的一磊晶CVD生長；以包括氫氣及一含鹵素之氣體的一氣體混合物沖洗該反應室；及執行一第二p摻雜SiC層的磊晶CVD生長，該第二p摻雜SiC層具有比該第一p摻雜SiC層低之摻雜物濃度。

上面描述的該等方法可被應用於包括兩個或更多個磊晶層的SiC、GaAs、GaN或SiGe的結構。該方法亦可被應用於該基板及該等磊晶層包括基本上相同材料(同質磊晶)或不同材料(異質磊晶)之結構。

在一SiC基板結構是藉由該方法形成的實施例中，一SiC半導體裝置可形成於包含該等CVD生長磊晶層的該基板上。

因此，本發明的一特徵是提供一種在半導體材料的磊晶生長期間減少記憶體效應之方法。本發明的此等及其他特徵及優點將自下列詳細描述、附圖及附加請求項變得顯而

易見。

【實施方式】

本發明方法的實施例提供優於磊晶生長的先前方法的數個優點。我們已意外發現自SiC中殘留的p型雜質之不需要的摻雜可藉由併入磊晶生長過程之間之一高溫氣體沖洗而予以抑制以容許p-n結構的可重複連續生長。亦意外發現該記憶體效應被消除，而不明顯移除自該反應區域的副沈積物。

在用於CVD SiC磊晶之本發明的一較佳實施例中，在該化學氣相沈積反應室中之該溫度維持在約1550至1650°C之間之一溫度及約100毫巴至150毫巴之一壓力。用於該方法的適當矽源氣體包含二氯矽烷及三氯矽烷。一碳源氣體可包括丙烷。該載體氣體可包括氫氣。該n摻雜物氣體可包括氮氣，及該p摻雜物氣體可包括三甲基鋁。

在本發明方法之一實施例中，在形成一p摻雜磊晶層之後，以氫氣及一含鹵素之氣體的一混合物沖洗該反應室。該含鹵素之氣體可包括HCl、Cl₂、F₂、CF₄、ClF₃或HBr，且較佳使用在約0.001%與50%之間之一濃度，更佳地使用在約0.05%至20%之間之一濃度，及最佳使用在0.1%與10%之間之一濃度。然而，應瞭解含鹵素之氣體的量可根據該反應室的大小及表面積而改變。在一較佳實施例中，該混合物包括約60 slm H₂及100 sccm HCl。

就「沖洗」而言，其意謂在不存在一主要前驅體物質，亦即不包含一沈積物質之情況下，該氣體混物流動在該

室中。在沖洗之後，接著可生長另一n摻雜磊晶層或p摻雜磊晶層。該等n型或p型層之任何一者的目標摻雜物濃度係較佳地在約 $5 \times 10^{13} \text{ cm}^{-3}$ 與 $1 \times 10^{19} \text{ cm}^{-3}$ 之間。

在該方法的另一實施例中，在一第一p摻雜磊晶層生長後，接著以該氫氣/含鹵素之氣體混合物沖洗，及接著生長一第二p摻雜磊晶層，其中該第二p摻雜層的該摻雜物濃度低於該第一層的摻雜物濃度。在此實施例中，該第一p摻雜層的該摻雜物濃度在約 $1 \times 10^{16} \text{ cm}^{-3}$ 與 $1 \times 10^{19} \text{ cm}^{-3}$ 之間，且該第二p摻雜層的摻雜物濃度在約 5×10^{13} 與 $1 \times 10^{17} \text{ cm}^{-3}$ 之間。使用該氫氣/含鹵素的沖洗氣體混合物有效地移除該反應室中來自該先前磊晶生長過程的殘留雜質及顯著減少記憶體效應。只要該CVD反應室在每個連續磊晶過程之間被沖洗，該等連續n及p層或連續p+/p-層的摻雜濃度便為可重複。該方法可用於生長多種多層SiC裝置結構，諸如PiN二極體、MESFET、雙極接面電晶體等等。

應瞭解在SiC磊晶結構需要改變該摻雜物載體類型(亦即p-n)或需要一第三層例如n-p-n之生長順序之諸情形下，該沖洗可在每個生長過程之後被執行。注意該沖洗步驟在該基板在該沖洗過程期間保留在該室中之諸情況下可導致蝕刻該先前生長層的一部分。因此，為了獲得所需p層厚度，該層應最先生長為包含一額外厚度餘裕的一厚度，該額外厚度餘裕可在該沖洗期間被蝕刻掉致使達成所需最終厚度。可使用此相同技術以生長複數個p型層，其中每個連續層具有一較低摻雜物濃度。

為使本發明可更易於理解，參考下列實例，其旨在闡釋本發明但不限制其範疇。

實例 1

一 SiC 磊晶生長過程係在下列過程條件下，在一多晶圓行星運動電感加熱的 CVD 反應室中執行。

溫度	1550至1650°C
壓力	100至150毫巴
矽源氣體	二氯矽烷或三氯矽烷
碳源氣體	丙烷
載體氣體	氫氣
n 摻雜物氣體	N ₂
p 摻雜物氣體	三甲基鋁

緊隨包括 n+(層 1)n-(層 2)/p+(層 3) 的一薄膜結構的一 SiC CVD 磊晶生長，該等基板自該反應室被移除，以一 100 sccm HCl 氣體與 60 slm H₂ 的混合物沖洗該室。該 HCl/H₂ 混合物在 500 毫巴之一壓力及 1600°C 之一溫度下被引入該 SiC 磊晶反應器中持續 4 小時。在該沖洗程序後，新的基板被裝載入該室中且執行用於低摻雜 n 型 SiC 的 SiC CVD 磊晶過程。該等結果係顯示在下文表 1 中。

表 1

運轉ID	生長類型	C/Si比率	N ₂ 流動 (sccm)	TMAI 流動 (sccm)	摻雜 (cm ³)
134	n-	1.65	0.05	0	1.85×10 ¹⁵
135	n-	1.65	0.05	0	1.72×10 ¹⁵
136	n-	1.65	0.05	0	1.65×10 ¹⁵
137	p+	1.75	0	100	1.20×10 ¹⁹
HCl/H ₂ 沖洗					
138	n-	1.65	0.05	0	2.10×10 ¹⁵
139	p+	1.75	0	10	8.9×10 ¹⁷
HCl/H ₂ 沖洗					
140	n-	1.65	0.05	0	1.86×10 ¹⁵
141	p+	1	0	10	6.22×10 ¹⁶
HCl/H ₂ 沖洗					
142	n-	1.65	0.05	0	8.28×10 ¹⁴

該等結果顯示藉由三個連續n摻雜層生長運轉(134-136)及如藉由水銀探針C-V量測測定的約 $2 \times 10^{15} \text{ cm}^{-3}$ 之連續產生的低淨摻雜建立一基線n型摻雜濃度。接著執行一p+層生長(運轉137)，繼而進行4小時HCl/H₂沖洗。其次，一n摻雜層在相似條件下生長，並獲得 $2.1 \times 10^{15} \text{ cm}^{-3}$ 的n型的一淨摻雜濃度。此指示殘留的鋁自該反應室被移除及一清潔背景係以該HCl/H₂沖洗達成。在運轉138之後，該循環接連重複兩次以上。在該層中的該n摻雜物濃度的可重複性係指示在表1中。如可見的，在該n型層中該淨摻雜的控制維

持在一因數2內。

樣本 137 係藉由 SIMS(二次離子質譜法)分析及超過 $1 \times 10^{19} \text{ cm}^{-3}$ 的一鋁濃度如圖 1 中顯示被檢測。樣本 138 亦係藉由 SIMS 分析且發現氮與鋁均低於如圖 2 及圖 3 中顯示的其等檢測限制(分別為 $2 \times 10^{15} \text{ cm}^{-3}$ 及 $5 \times 10^{13} \text{ cm}^{-3}$)。

可推斷在 p+ SiC 磊晶生長之後該 H₂/HCl 沖洗步驟有效移除自該反應室殘留的鋁源並極大減少摻雜記憶體效應。

已詳細地描述本發明且藉由參考其較佳實施例，將顯而易見的係在不脫離本發明的該範疇下修飾與變動是可能的。

【圖式簡單說明】

圖 1 是繪示根據本發明的一實施例形成的一 p+ SiC 磊晶 CVD 層中鋁濃度的一圖表；

圖 2 是繪示在一 n- SiC 磊晶 CVD 形成層中鋁濃度的一圖表；及

圖 3 是繪示在一 n- SiC 磊晶 CVD 形成層中氮濃度的一圖表。

七、申請專利範圍：

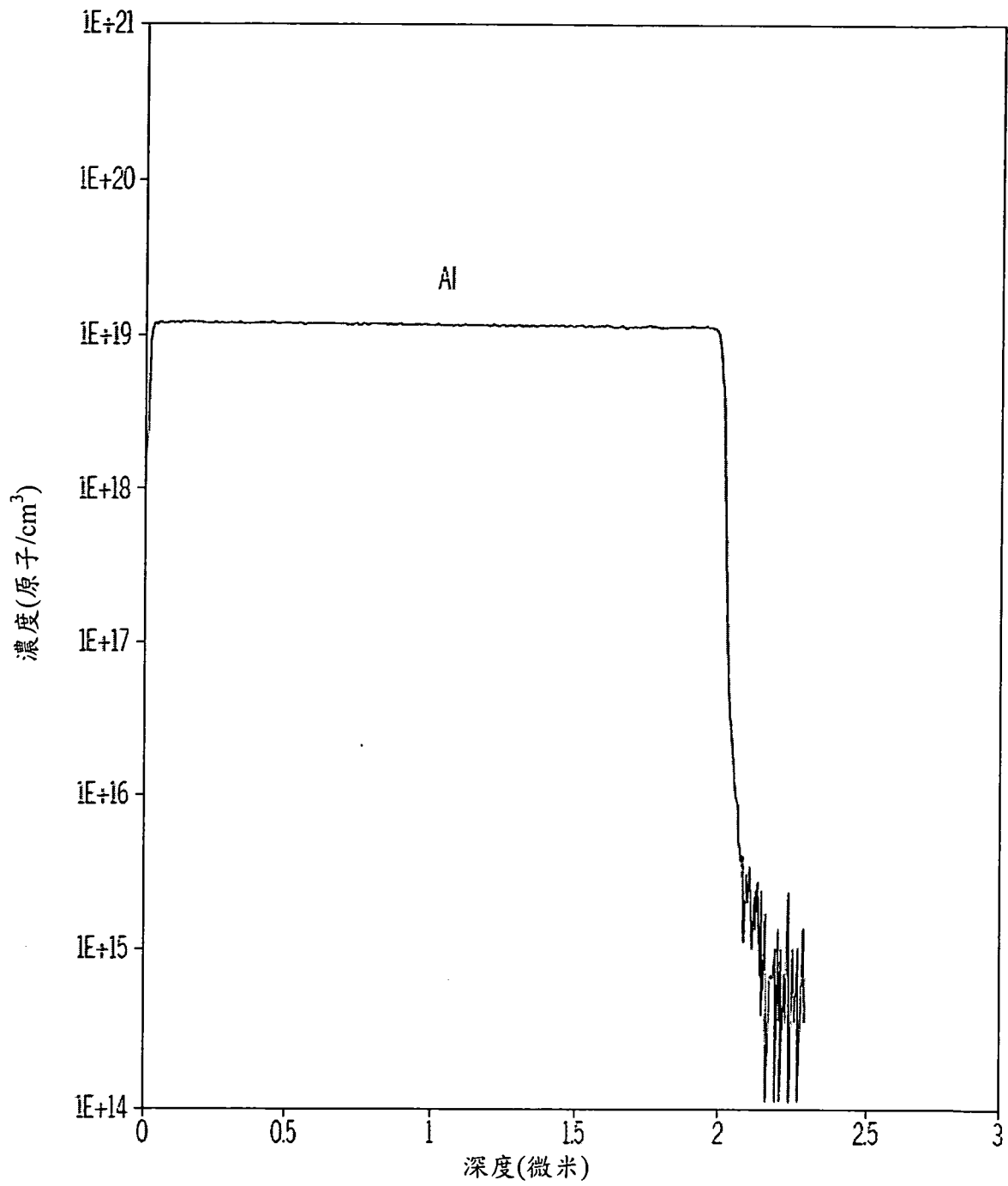
102年1月18日修正
對號頁(本)

1. 一種在半導體材料的磊晶生長期間減少記憶體效應之方法，其包括：
 - 提供一反應室；
 - 提供一半導體基板；
 - 提供一或多個前驅體氣體；
 - 在該反應室中執行一摻雜半導體材料的一磊晶 CVD 生長以形成一第一層於該半導體基板上，其中部份經反應之氣體被補獲於該反應室中成為副沈積物；
 - 以包括氫氣及一含鹵素之氣體的一氣體混合物沖洗該反應室，但該副沈積物並無顯著地自反應區域移除；及
 - 在該沖洗後，在該反應室中執行一摻雜半導體材料的一磊晶 CVD 生長以形成一第二層於該半導體基板上，其中該半導體材料係 SiC。
2. 如請求項 1 之方法，其中該反應室在約 450°C 至 1800°C 之間的一溫度下被沖洗。
3. 如請求項 1 之方法，其中該反應室在約 1300°C 至 1600°C 之間的一溫度下被沖洗。
4. 如請求項 1 之方法，其中該鹵化氣體係選自 HCl、Cl₂、F₂、CF₄、ClF₃ 及 HBr。
5. 如請求項 1 之方法，其中在該沖洗過程期間該半導體基板保留在該室中。
6. 如請求項 1 之方法，其中該半導體基板係在該沖洗過程之前自該室被移除，且在該沖洗過程之後再放回去。

102年1月18日 修正 對線 頁(本)

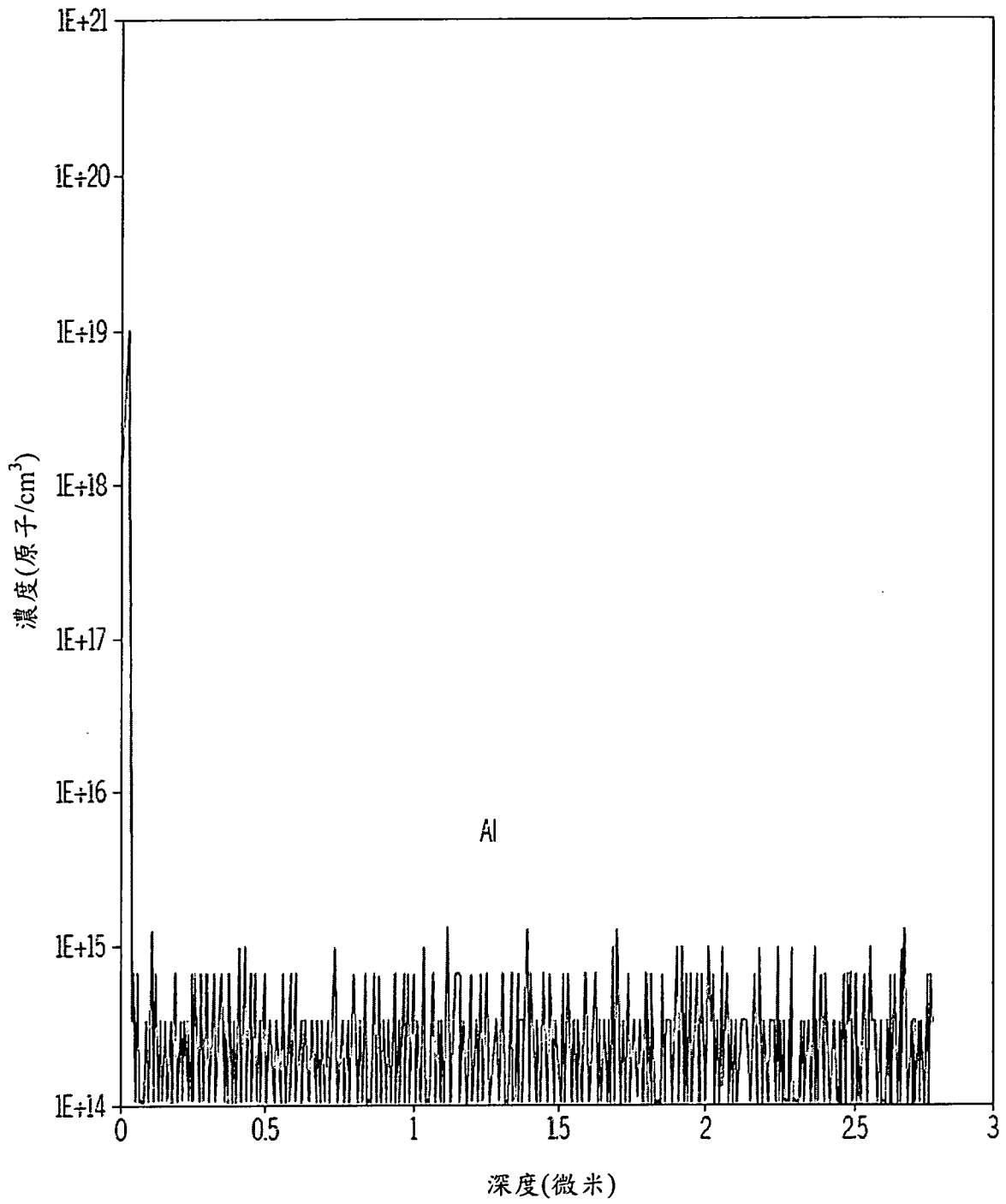
7. 如請求項1之方法，其中該半導體基板係在該沖洗過程之前自該室被移除，且在該沖洗過程之後以一新半導體基板替換。
8. 如請求項1之方法，其中摻雜半導體材料的該第一層包括n摻雜SiC，且摻雜半導體材料的該第二層包括p摻雜SiC。
9. 如請求項1之方法，其中摻雜半導體材料的該第一層包括p摻雜SiC，且摻雜半導體材料的該第二層包括具有一比該第一層低之摻雜物濃度之p摻雜SiC。
10. 如請求項1之方法，其中該含鹵素之氣體的該濃度在約0.1%與10%之間。
11. 如請求項1之方法，其係用於形成碳化矽半導體裝置。

八、圖式：



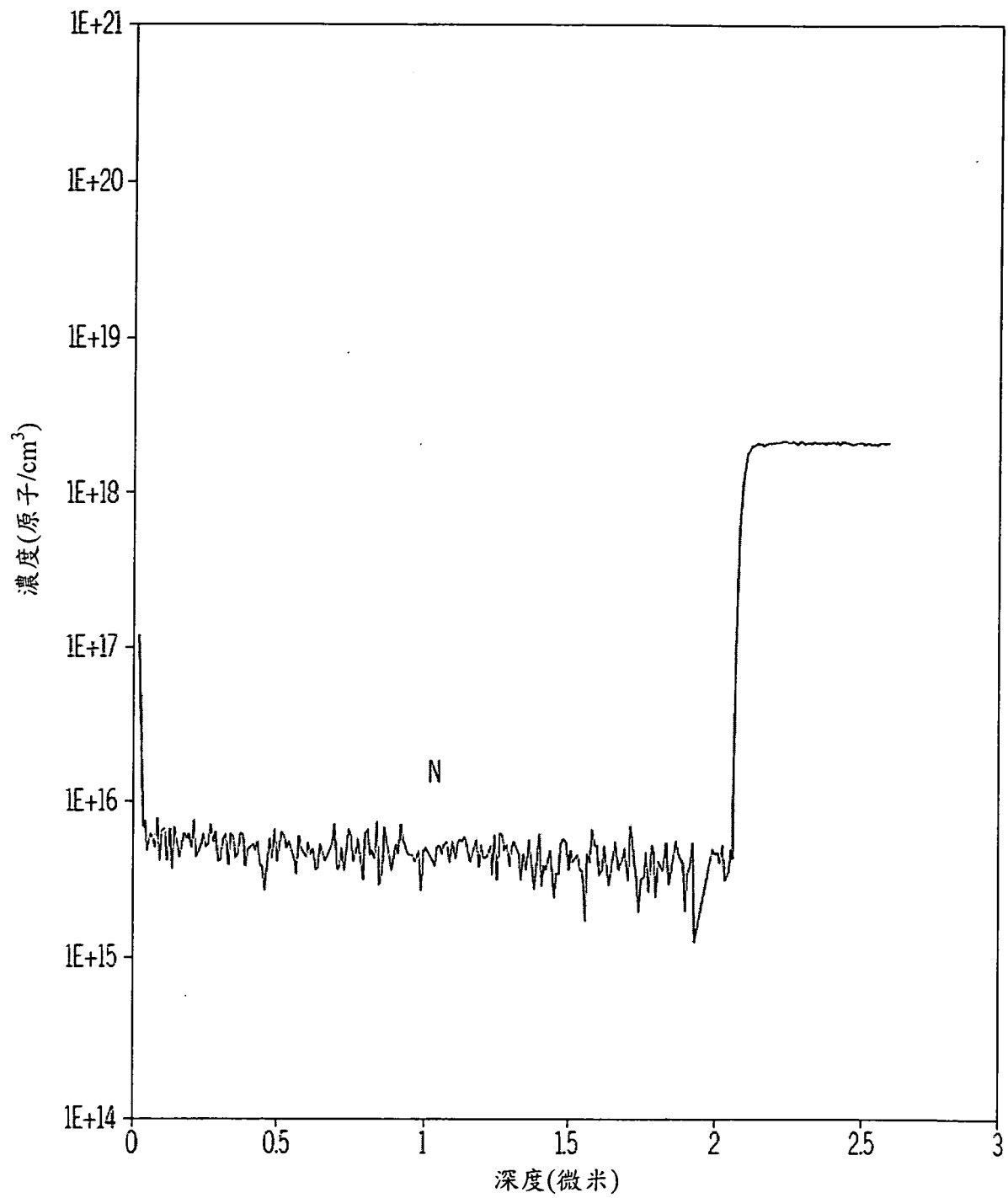
藉由SIMS測定的一2微米厚p+ SiC磊晶層(運轉137)中的鋁濃度

圖 1



藉由SIMS測定的一n-漂移層(運轉138)中的鋁濃度

圖 2



藉由SIMS測定的一n-漂移層(運轉138)中的氮濃度

圖 3