



# (12) 发明专利申请

(10) 申请公布号 CN 101859532 A

(43) 申请公布日 2010.10.13

(21) 申请号 201010156594.7

(22) 申请日 2010.04.06

(30) 优先权数据

097083/09 2009.04.13 JP

(71) 申请人 索尼公司

地址 日本东京都

(72) 发明人 尾本启介 富田昌嗣

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 彭久云

(51) Int. Cl.

G09G 3/30 (2006.01)

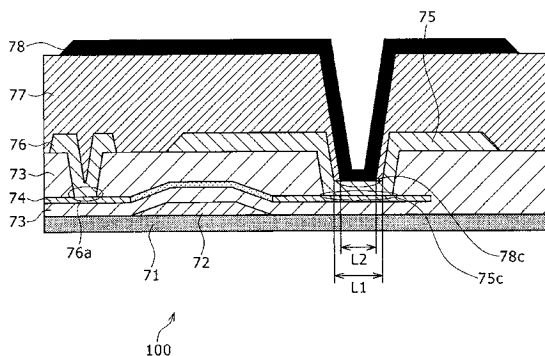
权利要求书 1 页 说明书 10 页 附图 11 页

## (54) 发明名称

显示装置

## (57) 摘要

本发明涉及一种显示装置。该显示装置包括具有设置成矩阵的多个像素的面板,且每个像素包括用于发光的自发光元件,该面板包括依次层叠在支撑基板上的第一到第三导电层,第一导电层与第二导电层之间的第一接触部分以及第二导电层与第三导电层之间的第二接触部分在平面方向上设置在相同的位置处。



1. 一种显示装置,包括:  
面板,具有设置成矩阵的多个像素,每个像素包括用于发光的自发光元件,  
所述面板包括依次层叠在支撑基板上的第一到第三导电层,  
所述第一导电层与所述第二导电层之间的第一接触部分以及所述第二导电层与所述第三导电层之间的第二接触部分在平面方向上设置在相同的位置处。
2. 根据权利要求 1 所述的显示装置,其中所述第一接触部分具有平坦面,所述第二接触部分设置在所述平坦面上。
3. 根据权利要求 1 所述的显示装置,其中所述第一接触部分的开口宽度大于所述第二接触部分的开口宽度。
4. 根据权利要求 1 所述的显示装置,其中所述像素的每个包括:  
发光元件,具有二极管特性且用于响应于驱动电流而发光;  
采样晶体管,用于对图像信号进行采样;  
驱动晶体管,用于提供所述驱动电流到所述发光元件;以及  
存储电容器,连接到所述发光元件的阳极侧及所述驱动晶体管的栅极且用于保持预定的电势。
5. 根据权利要求 1 所述的显示装置,其中所述第一导电层是半导体层,所述第二导电层是形成所述驱动晶体管的源极电极和漏极电极的金属层,而所述第三导电层是形成所述发光元件的阳极电极的金属层。
6. 根据权利要求 1 所述的显示装置,其中所述第三导电层由含银的材料制成。

## 显示装置

### 技术领域

[0001] 本发明涉及一种显示装置,更具体地,涉及一种包括具有两个接触部分的导电层的显示装置。

### 背景技术

[0002] 近几年来,已经且正在对采用有机电致发光(EL)器件作为发光元件的平面自发光型面板进行积极的研究。有机EL器件具有二极管特性且利用这样的现象:如果电场施加到有机薄膜,有机薄膜便发光。因为有机EL器件由小于或等于10V的施加电压驱动且其自身发光,所以其是功耗低的自发光器件。因此,有机EL器件具有不需要照明构件且重量和厚度易于降低的特性。此外,因为有机EL器件达到约几 $\mu$ s的高响应速率,所以EL面板具有优点:显示动态图像时不出现余象(after-image)。

[0003] 在各种EL面板中,正积极进行对有源矩阵型面板(其中薄膜晶体管(TFT)作为驱动元件在每个像素中以集成态形成)的研究。例如,日本专利特开第2003-255856、2003-271095、2004-133240、2004-029791和2004-093682中公开了有源矩阵EL面板。

[0004] 近几年来,需要增强有源矩阵EL面板的清晰度。

### 发明内容

[0005] 然而,在已知的有源矩阵EL面板中,在必须采用一个导电层以建立两个其他的导电层之间的接触的情况下,两个接触部分在平面方向上设置在彼此分离的位置处,从而防止接触故障。因此,具有两个接触部分的导电层必须具有大的面积,且一个像素的区域不能有效地被利用。

[0006] 因此,期望提供一种其中具有两个接触部分的一个导电层的面积可以减小的显示装置。

[0007] 根据本发明的实施例,提供了一种显示电路,该显示电路包括具有多个像素的面板,该多个像素设置成矩阵且每个像素包括用于发光的自发光元件,该面板包括依次层叠在支撑基板上的第一到第三导电层,第一导电层与第二导电层之间的第一接触部分以及第二导电层与第三导电层之间的第二接触部分在平面方向上设置在相同的位置处。

[0008] 在显示装置中,包括在面板中的第一到第三导电层依次层叠在支撑基板上,其中在面板上以矩阵方式设置有像素并且每个像素都具有用于发光的自发光元件。此外,第一导电层与第二导电层之间的第一接触部分以及第二导电层与第三导电层之间的第二接触部分在平面方向上设置在相同的位置处。

[0009] 对于该显示装置,可以减小导电层中具有两个接触部分的导电层的面积。

### 附图说明

[0010] 图1是示出应用本发明实施例的显示装置的构造的示例的框图;

[0011] 图2是示出图1中示出的EL面板的像素的颜色阵列的框图;

- [0012] 图 3 是示出图 1 的显示装置的像素的等效电路的构造的框图；
- [0013] 图 4 是示出图 1 的显示装置的面板的操作的时序图；
- [0014] 图 5 是迄今已知的 EL 面板的驱动晶体管的示意性截面图；
- [0015] 图 6 是示出出现在膜中的台阶的示意性截面图；
- [0016] 图 7 是形成迄今已知的 EL 面板的像素的平面图；
- [0017] 图 8 和 9 是图 1 的 EL 面板的第一和第二实施例中的像素的驱动晶体管的截面图；
- [0018] 图 10 是图 9 所示的接触部分的顶部平面图；以及
- [0019] 图 11 是图 1 所示的 EL 面板的平面图。

## 具体实施方式

[0020] [显示装置的构造]

[0021] 图 1 示出应用本发明实施例的显示装置的构造的示例。

[0022] 参考图 1, 所示出的显示装置 1 是例如电视机且相应于所输入的图像信号在 EL 面板 100 上显示图像。EL 面板 100 采用作为自发光元件的有机 EL (电致发光) 器件。在显示装置 1 中, EL 面板 100 合并为面板模块, 该面板模块包括驱动器 IC (集成电路), 而该驱动器 IC 包括源极驱动器和栅极驱动器。显示装置 1 还包括电源电路、图像 LSI (大规模集成电路) 和未示出的部件等。应该注意的是, 显示装置 1 的 EL 面板 100 也可以用作便携式电话机、数字照相机、数字摄影机、打印机等的显示部分。

[0023] EL 面板 100 包括: 像素阵列部分 102, 具有多个像素 101; 水平选择器 (HSEL) 103; 写扫描器 (WSCN) 104 和电源扫描器 (DSCN) 105。

[0024] 在像素阵列部分 102 中,  $N \times M$  ( $N$  和  $M$  是大于 1 的整数且彼此独立) 个像素 101-(1, 1) 到 101-( $N, M$ ) 设置成阵列。应该注意的是, 因为图示的限制, 图 1 中仅示出像素 101-(1, 1) 到 101-( $N, M$ ) 中的一些。

[0025] EL 面板 100 还包括  $M$  条扫描线 WSL10-1 到 WSL10- $M$ 、 $M$  条电源线 DSL10-1 到 DSL10- $M$  以及  $N$  条图像信号线 DTL10-1 到 DTL10- $N$ 。

[0026] 应该注意的是, 在以下说明中, 在没有必要明确地区分扫描线 WSL10-1 到 WSL10- $M$  的情况下, 扫描线 WSL10-1 到 WSL10- $M$  中的每个被简单地称为扫描线 WSL10。此外, 在没有必要明确地区分图像信号线 DTL10-1 到 DTL10- $N$  的情况下, 图像信号线 DTL10-1 到 DTL10- $N$  中的每个被简单地称为图像信号线 DTL10。此外, 在没有必要明确地区分像素 101-(1, 1) 到 101-( $N, M$ ) 和电源线 DSL10-1 到 DSL10- $M$  的情况下, 它们中的每个被分别简单地称为像素 101 和电源线 DSL10。

[0027] 水平选择器 103、写扫描器 104 和电源扫描器 105 用作用于驱动像素阵列部分 102 的驱动部分。

[0028] 像素 101-(1, 1) 到 101-( $N, M$ ) 中的第一行像素 101-(1, 1) 到 101-( $N, 1$ ) 分别通过扫描线 WSL10-1 和电源线 DSL10-1 连接到写扫描器 104 和电源扫描器 105。此外, 像素 101-(1, 1) 到 101-( $N, M$ ) 中的第  $M$  行像素 101-(1,  $M$ ) 到 101-( $N, M$ ) 分别通过扫描线 WSL10- $M$  和电源线 DSL10- $M$  连接到写扫描器 104 和电源扫描器 105。而且, 像素 101-(1, 1) 到 101-( $N, M$ ) 中在行方向上并置的其他像素 101 以相似的连接方式连接。

[0029] 此外, 像素 101-(1, 1) 到 101-( $N, M$ ) 的第一列中的像素 101-(1, 1) 到 101-(1,  $M$ )

通过图像信号线 DTL10-1 连接到水平选择器 103。像素 101-(1,1) 到 101-(N,M) 的第 N 列中的像素 101-(N,1) 到 101-(N,M) 通过图像信号线 DTL10-N 连接到水平选择器 103。而且,像素 101-(1,1) 到 101-(N,M) 中在列方向上并置的其他像素 101 以相似的连接方式连接。

[0030] 写扫描器 104 在水平周期 (1H) 内向扫描线 WSL10-1 到 WSL10-M 提供顺次选择控制信号从而以行为单位逐行扫描像素 101。电源扫描器 105 与逐行扫描同步地向电源线 DSL10-1 到 DSL10-M 提供图 4 中示出的第一电势  $V_{cc}$  或者第二电势  $V_{ss}$  的电源电压。在每个水平周期 (1H) 内,水平选择器 103 与逐行扫描同步且可切换地向成列的图像信号线 DTL10-1 到 DTL10-N 提供图 4 中示出的相应于图像信号的信号电势  $V_{sig}$  和参考电势  $V_{ofs}$ 。

[0031] [ 像素 101 的阵列构造 ]

[0032] 图 2 示出从 EL 面板 100 的像素 101 发射的光的颜色阵列。

[0033] 应该注意的是,图 2 与图 1 的不同之处在于:扫描线 WSL10 和电源线 DSL10 示出为从下侧连接到像素 101。像素 101 的连接有扫描线 WSL10、电源线 DSL10 和图像信号线 DTL10 的侧可以根据布线线路布局而适当地改变。而且,水平选择器 103、写扫描器 104 和电源扫描器 105 关于驱动像素阵列部分 102 的布置可以类似地适当改变。

[0034] 像素阵列部分 102 的每个像素 101 发射红 (R)、绿 (G) 和蓝 (B) 原色之一的光。颜色可以这样排列:例如,红、绿和蓝沿行方向而不是按列方向依次排列,相同的颜色出现在同列中。从而,像素 101 相应于所谓的子像素,且作为显示单位的一个像素由沿行方向(也就是,图 2 中的左右方向)并置的红、绿和蓝三个像素 101 形成。应该注意的是,EL 面板 100 的颜色阵列不限于图 2 所示的特定阵列。

[0035] [ 像素 101 的详细电路构造 ]

[0036] 图 3 示出包括在 EL 面板 100 中的  $N \times M$  个像素 101 之一的像素电路的等效电路构造。

[0037] 应该注意的是,如果图 3 中示出的像素 101 是像素 101-(n, m) ( $n = 1, 2, \dots, N, m = 1, 2, \dots, M$ ),则扫描线 WSL10、图像信号线 DTL10 和电源线 DSL10 如以下所述。具体地,扫描线 WSL10、图像信号线 DTL10 和电源线 DSL10 分别是相应于像素 101-(n, m) 的扫描线 WSL10-m、图像信号线 DTL10-n 和电源线 DSL10-m。

[0038] 图 3 所示的像素 101 包括采样晶体管 31、驱动晶体管 32、存储电容器 33、发光元件 34 和辅助电容器 35。此外,图 3 中,发光元件 34 具有的电容成分示出为发光元件电容器 34B。这里,存储电容器 33、发光元件电容器 34B 和辅助电容器 35 分别具有电容值  $C_s$ 、 $C_{oled}$  和  $C_{sub}$ 。

[0039] 采样晶体管 31 在其栅极处连接到扫描线 WSL10、在其漏极处连接到图像信号线 DTL10。此外,采样晶体管 31 在其源极处连接到驱动晶体管 32 的栅极。

[0040] 驱动晶体管 32 在其源极和漏极之一处连接到发光元件 34 的阳极且在其源极和漏极中另一个处连接到电源线 DSL10。存储电容器 33 连接在驱动晶体管 32 的栅极与发光元件 34 的阳极之间。此外,发光元件 34 在其阴极处连接到布线线路 36,该布线线路 36 被设定为预定电势  $V_{cat}$ 。电势  $V_{cat}$  是接地 (GND) 电平,从而,布线线路 36 是接地线。

[0041] 提供辅助电容器 35 以补充发光元件 34 的电容成分(也就是,发光元件电容器 34B)且与发光元件 34 并联。具体地,辅助电容器 35 在其电极之一处连接到发光元件 34 的阳极侧、在其另一个电极处连接到发光元件 34 的阴极侧。在辅助电容器 35 以这样的方式

被提供且保持预定电势的情况下,驱动晶体管 32 的输入增益 (input gain) 可以提高。这里,驱动晶体管 32 的输入增益是在下面参考图 4 描述的写 + 迁移率修正周期  $T_s$  内驱动晶体管 32 的源极电势  $V_s$  的增加量与驱动晶体管 32 的栅极电势  $V_g$  的增加量的比。

[0042] 采样晶体管 31 和驱动晶体管 32 是 N 沟道晶体管。因此,采样晶体管 31 和驱动晶体管 32 可以由非晶硅形成,该非晶硅可以以低于低温多晶硅的成本被制造。因此,像素电路可以以降低的成本被制造。自然地,采样晶体管 31 和驱动晶体管 32 也可以由低温多晶硅或者单晶硅形成。

[0043] 发光元件 34 由有机 EL 元件形成。有机 EL 元件是具有二极管特性的电流驱动发光元件。因此,发光元件 34 发光的等级 (gradation) 取决于施加的电流值  $I_{ds}$  的光。

[0044] 以如上所述的方式构造的像素 101 中,采样晶体管 31 响应于来自扫描线 WSL 10 的选择控制信号导通或者实施导电且对与通过图像信号线 DTL10 的等级相对应的信号电势  $V_{sig}$  的图像信号进行采样。存储电容器 33 存储且保持从水平选择器 103 通过图像信号线 DTL 10 提供给其的电荷。驱动晶体管 32 被提供来自具有第一电势  $V_{cc}$  的电源线 DSL10 的电流且响应于保持在存储电容器 33 中的信号电势  $V_{sig}$  向发光元件 34 提供驱动电流  $I_{ds}$ 。预定的驱动电流  $I_{ds}$  流到发光元件 34,且像素 101 发光。

[0045] 像素 101 具有阈值修正功能。阈值修正功能是使存储电容器 33 保持与驱动晶体管 32 的阈值电压  $V_{th}$  相对应的电压的功能。在阈值修正功能发挥作用的情况下,驱动晶体管 32 的阈值电压  $V_{th}$  的影响 (其是 EL 面板 100 的每个像素离散 (dispersion) 的原因) 可以消除。

[0046] 除了上述阈值修正功能之外,像素 101 还具有迁移率修正功能。迁移率修正功能是这样的功能:当在存储电容器 33 中保持信号电势  $V_{sig}$  时,施加对驱动晶体管 32 的迁移率  $\mu$  的修正。

[0047] 此外,像素 101 具有自举功能 (bootstrap function)。自举功能是这样的功能:使驱动晶体管 32 的栅极电势  $V_g$  与驱动晶体管 32 的源极电势  $V_s$  互锁 (interlock)。在自举功能发挥作用的情况下,驱动晶体管 32 的栅极与源极之间的电压  $V_{gs}$  可以保持固定。

[0048] [ 像素 101 的操作 ]

[0049] 图 4 示出像素 101 的操作。

[0050] 具体地,图 4 示出了扫描线 WSL10、电源线 DSL10 和图像信号线 DTL 10 关于相同的时间轴的电压改变以及驱动晶体管 32 的栅极电势  $V_g$  和源极电势  $V_s$  的相应改变,其中图 4 中时间轴沿水平方向延伸。

[0051] 参考图 4,到时间  $t_1$  的周期是发光周期  $T_1$ ,前述水平周期 (1H) 中的光发射在发光周期  $T_1$  内连续。

[0052] 从发光周期  $T_1$  结束的时间  $t_1$  到时间  $t_2$  的周期是阈值修正准备周期  $T_2$ ,在阈值修正准备周期  $T_2$  内驱动晶体管 32 的栅极电势  $V_g$  和源极电势  $V_s$  被初始化以为阈值修正操作做准备。

[0053] 在阈值修正准备周期  $T_2$  中,在时间  $t_1$  处,电源扫描器 105 将电源线 DSL 的电势从为高电势的第一电势  $V_{cc}$  改变成是低电势的第二电势  $V_{ss}$ 。这里,发光元件 34 的阈值电压由  $V_{thel}$  表示。此时,如果第二电势  $V_{ss}$  被设定为满足  $V_{ss} < V_{thel} + V_{cat}$ ,则因为驱动晶体管 32 的源极电势  $V_s$  变得基本上等于第二电势  $V_{ss}$ ,所以发光元件 34 被置于反向偏置状态

而停止发光。

[0054] 然后,在时间  $t_2$  处,写扫描器 104 将扫描线 WSL 的电势改变为高电势以导通采样晶体管 31。因此,驱动晶体管 32 的栅极电势  $V_g$  复位为参考电势  $V_{ofs}$ ,此外,源极电势  $V_s$  复位为图像信号线 DTL 的第二电势  $V_{ss}$ 。

[0055] 此时,驱动晶体管 32 的栅-源电压  $V_{gs}$  变成  $V_{ofs}-V_{ss}$ 。这里,如果  $V_{ofs}-V_{ss}$  不大于驱动晶体管 32 的阈值电压  $V_{th}$ ,则接下来的阈值修正过程不能实施。因此,参考电势  $V_{ofs}$  和第二电势  $V_{ss}$  被设定为满足关系:  $V_{ofs}-V_{ss} > V_{th}$ 。

[0056] 从时间  $t_3$  到时间  $t_4$  的周期是阈值修正周期  $T_3$ ,在阈值修正周期  $T_3$  内实施阈值修正操作。在阈值修正周期  $T_3$  内,在时间  $t_3$  处,电源线 DSL 的电势由电源扫描器 105 改变到第一电势  $V_{cc}$ ,且与阈值电压  $V_{th}$  相对应的电压被写入连接在驱动晶体管 32 的栅极与源极之间的存储电容器 33 中。具体地,在阈值修正周期  $T_3$  内,因为电源线 DSL 的电势改变到第一电势  $V_{cc}$ ,驱动晶体管 32 的源极电势  $V_s$  上升而驱动晶体管 32 的栅-源电压  $V_{gs}$  在时间  $t_4$  之前变成等于阈值电压  $V_{th}$ 。

[0057] 应该注意的是,因为电势  $V_{cat}$  被设定为使得发光元件 34 在阈值修正周期  $T_3$  内被置于关断状态,所以驱动晶体管 32 的漏-源电流  $I_{ds}$  流到存储电容器 33 侧,但是不流到发光元件 34 侧。

[0058] 在从时间  $t_4$  到时间  $t_6$  的写+迁移率修正准备周期  $T_4$  内,扫描线 WSL 的电势从高电势改变成低电势。此时,因为采样晶体管 31 截止,所以驱动晶体管 32 的栅极处于浮置状态。然而,因为驱动晶体管 32 的栅-源电压  $V_{gs}$  等于阈值电压  $V_{th}$ ,所以驱动晶体管 32 处于截止状态。从而,漏-源电流  $I_{ds}$  不流到驱动晶体管 32。

[0059] 然后,在时间  $t_4$  之后、时间  $t_6$  之前的时间  $t_5$  处,水平选择器 103 将图像信号线 DTL 的电势从参考电势  $V_{ofs}$  改变为与等级相对应的信号电势  $V_{sig}$ 。

[0060] 之后,在从时间  $t_6$  到时间  $t_7$  的写+迁移率修正周期  $T_5$  内,图像信号的写入和迁移率修正操作同时进行。具体地,在从时间  $t_6$  到时间  $t_7$  的周期内,扫描线 WSL 的电势被设定为高电势。因此,与等级相对应的信号电势  $V_{sig}$  以增加到阈值电压  $V_{th}$  的形式写入存储电容器 33。此外,从保持在存储电容器 33 中的电压减去用于迁移率修正的电压  $\Delta V$ 。

[0061] 这里,在写+迁移率修正周期  $T_5$  结束之后的时间  $t_7$  处驱动晶体管 32 的栅-源电压  $V_{gs}$  为  $V_{sig}+V_{th}-\Delta V$ 。

[0062] 在写+迁移率修正周期  $T_5$  结束之后的时间  $t_7$  处,扫描线 WSL 的电势变回到低电势。从而,驱动晶体管 32 的栅极从图像信号线 DTL 断开,因此被置于浮置状态。当驱动晶体管 32 的栅极处于浮置状态时,因为存储电容器 33 连接在驱动晶体管 32 的栅极与源极之间,所以驱动晶体管 32 的栅极电势  $V_g$  与驱动晶体管 32 的源极电势  $V_s$  的改变互锁的关系改变。驱动晶体管 32 的栅极电势  $V_g$  与驱动晶体管 32 的源极电势  $V_s$  的改变互锁的关系改变的操作是利用存储电容器 33 的自举操作。

[0063] 在时间  $t_7$  后,因为驱动晶体管 32 的栅极置于浮置状态且驱动晶体管 32 的漏-源电流  $I_{ds}$  开始作为驱动电流流到发光元件 34,所以发光元件 34 的阳极电势响应于驱动电流  $I_{ds}$  上升。而且,驱动晶体管 32 的栅-源电压  $V_{gs}$  通过自举操作类似地增加。具体地,在驱动晶体管 32 的栅-源电压  $V_{gs}$  (其等于  $V_{sig}+V_{th}-\Delta V$ ) 响应于图像信号线 DTL 的信号电势  $V_{sig}$  保持固定时,驱动晶体管 32 的栅极电势  $V_g$  和源极电势  $V_s$  增加。然后,当发光元

件 34 的阳极电势超过  $V_{thel}+V_{cat}$  时,发光元件 34 开始发光。

[0064] 在写 + 迁移率修正周期  $T_5$  结束之后的时间点  $t_7$  处,阈值电压  $V_{th}$  和迁移率  $\mu$  的修正已经完成,因此,将从发光元件 34 发射的光的亮度不受驱动晶体管 32 的阈值电压  $V_{th}$  或迁移率  $\mu$  的离散的影响。具体地,发光元件 34 在所有像素中以相等的光亮度响应于信号电势  $V_{sig}$  发光,而不受驱动晶体管 32 的阈值电压  $V_{th}$  或迁移率  $\mu$  的离散的影响。

[0065] 然后,在时间  $t_7$  之后消逝预定的时间周期后的时间  $t_8$  处,图像信号线 DTL 的电势从信号电势  $V_{sig}$  降到参考电势  $V_{ofs}$ 。

[0066] 在 EL 面板 100 的每个像素 101 中,发光元件 34 可以以如上所述的方式被驱动为发光而不受驱动晶体管 32 的阈值电压  $V_{th}$  或迁移率  $\mu$  的影响。从而,对于利用 EL 面板 100 的显示装置 1,可以获得高质量的显示图像。

[0067] 现在,在描述 EL 面板 100 的像素 101 的薄膜晶体管部分处的图案结构之前,描述迄今已知的薄膜晶体管部分的图案结构。

[0068] 应该注意的是,如果 EL 面板 100 的像素 101 的薄膜晶体管部分处的图案结构与迄今已知的薄膜晶体管部分的图案结构相比较,则若干膜的位置不同。换言之,因为形成在基板上的膜的构造本身彼此不同,所以利用与 EL 面板 100 的像素 101 的图案结构相似的附图标记给出对图 5 和 6 中示出的迄今已知的薄膜晶体管部分的图案结构的描述。

[0069] [迄今已知的像素 101 的驱动晶体管 32 部分处的截面]

[0070] 图 5 示出迄今已知的 EL 面板 100X 的像素 101 的驱动晶体管 32 部分处的截面。

[0071] 参考图 5,在 EL 面板 100X 中,驱动晶体管 32 的栅极电极 72 形成在由诸如玻璃的材料制成的支撑基板 71 上。作为形成沟道区域的半导体层的多晶硅膜 74 形成在栅极电极 72 的上侧,且绝缘膜 73 插设在二者之间。

[0072] 源极电极 75 和漏极电极 76 形成在多晶硅膜 74 的上侧。源极电极 75 在其接触部分 75a 处连接到多晶硅膜 74。漏极电极 76 在其接触部分 76a 处连接到多晶硅膜 74。绝缘膜 73 插设在除了接触部分 75a 和 76a 之外的源极电极 75 与多晶硅膜 74 之间以及漏极电极 76 与多晶硅膜 74 之间。

[0073] 平坦膜 77 层叠在源极电极 75 和漏极电极 76 上,为反射电极的阳极电极 78 形成在平坦膜 77 上。阳极电极 78 在其接触部分 78a 处连接到源极电极 75。

[0074] 未示出的有机 EL 膜形成在阳极电极 78 的上侧上,未示出的阴极电极形成在有机 EL 层上,其中有机 EL 膜是用于发射红色、绿色和蓝色之中的预定颜色的光的发光层。

[0075] [迄今已知的像素的问题]

[0076] 在迄今已知的像素 101 中,作为阳极电极 78 与源极电极 75 之间的连接层的接触部分 78a 和作为源极电极 75 与多晶硅膜 74 之间的连接层的接触部分 75a 设置在在平面方向上彼此分离的位置处。这是因为,如果用于导电层彼此连接的倾斜部分(下文中被称为偏移部分)的距离是长的,则诸如台阶的接触故障出现的可能性会变大。台阶意味着这样的现象:形成在偏移部分处的膜变得薄使得引起图 6 中所示的断开。

[0077] 层叠结构的膜作为用于阳极电极 78 的材料,其中例如,诸如 ITO 膜的透明导电膜层叠在铝 (Al) 或银 (Ag) 的薄膜的相对面上已将该薄膜夹在之间。尽管采用银的层叠结构膜具有这样的优点:在材料特性方面,其获得比铝更高的反射系数,但是很可能产生银薄膜的台阶或者透明导电膜的台阶。如果出现银薄膜或者透明导电膜的台阶或膜形成缺陷,则



连接阻抗变高或者银被腐蚀,而导致不能实现良好的接触。

[0078] 通常,为了防止这样的接触故障,接触部分 78a 和接触部分 75a 如图 5 所示设置在在平面方向上彼此分离的位置处。

[0079] 然而,将接触部分 78a 和接触部分 75a 设置在在平面方向上彼此分离的位置处涉及大的布局面积且在旨在减小一个像素的面积的情况下其会成为阻碍。换言之,因为接触部分 78a 和接触部分 75a 在平面方向上彼此分离,所以存在这样的问题:难以实现 EL 面板的高清晰度。此外,在没有必要改变一个像素的面积的情况下,因为包括接触部分 78a 和接触部分 75a 的布局面积变大,所以不可避免地减小了其他组件的布局面积。在改善亮度或者节省驱动能量方面,其劣化了显示性能。

[0080] [迄今已知的像素 101 的顶平面图]

[0081] 在下面的描述中,为了便于描述,在图 5 的截面图中定位在最下面上且形成栅极电极 72 的金属层被称为下面金属层。此外,形成多晶硅膜 74 的半导体层下文中被称为硅层,形成源极电极 75 和漏极电极 76 的金属层被称为中间金属层,形成阳极电极 78 的金属层被称为上面金属层。

[0082] 参考图 7,横过像素 101 的扫描线 WSL10 和电源线 DSL10 由中间金属层形成。此外,横过像素 101 的图像信号线 DTL10,在其不与扫描线 WSL10 和电源线 DSL10 交叉的部分处由中间金属层形成,但是在其与扫描线 WSL10 和电源线 DSL10 交叉的部分处由下面金属层形成。

[0083] 如果关注采样晶体管 31,则采样晶体管 31 的漏极电极和源极电极由中间金属层形成,而采样晶体管 31 的栅极电极由下面金属层形成。此外,硅层形成在采样晶体管 31 的漏极电极和源极电极与栅极电极之间。硅层连接到作为采样晶体管 31 的漏极电极和源极电极的中间金属层。

[0084] 如果关注驱动晶体管 32,则驱动晶体管 32 的漏极电极和源极电极由中间金属层形成,而驱动晶体管 32 的栅极电极由下面金属层形成。此外,硅层形成在驱动晶体管 32 的漏极电极和源极电极与栅极电极之间。硅层连接到作为驱动晶体管 32 的漏极电极和源极电极的中间金属层。

[0085] 形成驱动晶体管 32 的漏极电极的中间金属层通过接触部分 76a 连接到作为多晶硅膜 74 的硅层。形成驱动晶体管 32 的源极电极的中间金属层通过接触部分 75a 连接到作为多晶硅膜 74 的硅层。此外,形成驱动晶体管 32 的源极电极的中间金属层通过接触部分 78a 连接到阳极电极 78。

[0086] 存储晶体管 33 由以彼此相对的关系设置的下面金属层和硅层形成。存储晶体管 33 的电极中由下面金属层形成的一个电极通过中间金属层连接到采样晶体管 31 的源极电极。存储晶体管 33 的由硅层形成的另一电极连接到形成驱动晶体管 32 的源极电极的中间金属层。因为形成驱动晶体管 32 的源极电极的中间金属层如上所述连接到阳极电极 78,结果,由硅层形成的存储电容器 33 的另一电极连接到阳极电极 78。

[0087] 而且,辅助电容器 35 由以彼此相对的关系设置的下面金属层和硅层形成。因为辅助电容器 35 的电极之一由与存储电容器 33 的另一电极共同的硅层形成,所以其连接到阳极电极 78。辅助电容器 35 的另一电极通过接触部分 79a 连接到中间金属层,而中间金属层通过接触部分 80a 连接到阳极电极 78。这里,通过接触部分 80a 电连接的接触部分 78a 的

电势是电势  $V_{cat}$ 。

[0088] 迄今已知的 EL 面板 100X 的像素 101 以如上所述的方式被构造,且接触部分 75a 和接触部分 78a 以彼此间隔的关系定位。因此,形成驱动晶体管 32 的源极电极且具有两个接触部分 75a 和 78a 的中间金属层具有大的面积。

[0089] 此外,因为接触部分 79a 和 80a 以彼此间隔的关系定位,所以具有接触部分 79a 和 80a 的中间金属层也具有大的面积。

[0090] 从而,迄今已知的布置构造具有这样的问题:难以实现 EL 面板的高清晰度,或者招致诸如因改善亮度或者能量节省的驱动的功能上的劣化。

[0091] 因此,描述在应用本发明的 EL 面板 100 中采用的像素 101 的第一实施例。

[0092] < 第一实施例 >

[0093] [EL 面板 100 的像素 101 的驱动晶体管 32 部分处的截面]

[0094] 图 8 示出第一实施例的像素 101 的驱动晶体管 32 部分处的截面。

[0095] 参考图 8,在示出的像素 101 中,作为阳极电极 78 与驱动晶体管 32 的源极电极 75 之间的连接部分的接触部分 78b 和作为源极电极 75 与多晶硅膜 74 之间的连接部分的接触部分 75b 在平面方向上设置在相同的位置处。换言之,接触部分 78b 和 75b 设置为使得从上面观察其中心位置彼此相同,也就是共轴。

[0096] 因此,具有接触部分 75b 和 78b 的中间金属层的面积可以减小,且一个像素中的面积可以有效地被利用或者一个像素的面积可以减小。

[0097] 然而,在图 8 的布置中,另一个偏移部分设置在一偏移部分上。更具体地,阳极电极 78 连接到一倾斜部分,在该倾斜部分处源极电极 75 连接到多晶硅膜 74。因此,可以确认台阶容易出现。

[0098] < 第二实施例 >

[0099] 因此,描述更好地抑制接触故障出现的 EL 面板 100 的像素 101 的第二实施例。

[0100] [EL 面板 100 的像素 101 的驱动晶体管 32 部分处的截面]

[0101] 图 9 示出第二实施例的像素 101 的驱动晶体管 32 部分处的截面。

[0102] 在图 9 的像素 101 中,作为阳极电极 78 与驱动晶体管 32 的源极电极 75 之间的连接部分的接触部分 78c 和作为源极电极 75 与多晶硅膜 74 之间的连接部分的接触部分 75c 在平面方向上设置在相同的位置处。

[0103] 此外,在图 9 的像素 101 中,形成接触部分 75c 的源极电极 75 的上侧上的膜面具有平坦面,且源极电极 75 和阳极电极 78 在平坦面上连接为接触部分 78c。换言之,源极电极 75 和阳极电极 78 的面彼此接触。

[0104] 此外,在形成接触部分 78c 的相同的平面上,源极电极 75 侧的平坦面的开口宽度  $L1$  大于阳极电极 78 的平坦面的开口宽度  $L2$ 。

[0105] [接触部分 78c 的顶部平面图]

[0106] 图 10 示出接触部分 78c 的顶部平面图。

[0107] 如图 10 所示,接触部分 78c 可以形成为四边形形状或者圆形形状。在这种情况下,源极电极 75 侧的平坦面也具有与接触部分 78c 相同的形状,也就是,相同的四边形形状或者圆形形状。

[0108] 同时,源极电极 75 侧的平坦面的开口宽度  $L1$  可以形成为比阳极电极 78 的平坦面

的开口宽度 L2 大,例如大  $1\mu\text{m}$ 。

[0109] 在源极电极 75 的上侧膜面提供有平坦面,且阳极电极 78 和源极电极 75 如上所述在平坦面上彼此连接,确保了与图 5 中所示的在已知的接触部分 78a 处相似的连接面。从而,可以防止接触故障。

[0110] [EL 面板 100 的顶部平面图]

[0111] 图 11 示出第二实施例的 EL 面板 100 的顶部平面图。应该注意的是,在图 11 的示例中,接触部分 75c 和 78c 形成为四边形形状。

[0112] 参考图 11,接触部分 75c 和 78c 设置在驱动晶体管 32 的图面 (the plan of the figure) 的下侧位置处的一个地点处。从而,在图 11 中的示例与图 7 的示例相比较的情况下,具有接触部分 75c 和 78c 的中间金属层具有减小的面积。

[0113] 分别与图 7 中所示的接触部分 79a 和 80a 相对应的接触部分 79c 和 80c 相似地在平面方向上设置在相同的位置处。因此,它们的中间金属层具有减小的面积。

[0114] 因为具有接触部分 75c 和 78c 的中间金属层和具有接触部分 79c 和 80c 的中间金属层分别具有减小的面积,所以与图 7 相比,图 11 中的辅助电容器 35 的面积可以减小。

[0115] 如上所述,对于 EL 面板 100,硅层或者第一导电层与中间金属层或第二导电层之间的接触部分 75c 以及中间金属层与上面金属层或者第三导电层之间的接触部分 78c 在平面方向上设置在相同的位置处。从而,具有两个接触部分 (也就是,接触部分 75c 和 78c) 的中间层的面积可以减小,且一个像素的面积也可以减小。另一方面,在没有必要改变一个像素的面积的情况下,可以改善显示性能。

[0116] 此外,对于 EL 面板 100,硅层或者第一导电层与中间金属层或第二导电层之间的接触部分 75c 具有平坦面,且中间层与上面金属层或者第三导电层之间的接触部分 78c 设置在平坦面上。从而,不仅在阳极电极 78 的材料是铝 (Al) 的情况下而且在采用利用银的层叠结构的膜的情况下,都可以防止诸如台阶的接触故障。

[0117] 本发明的实施例不限于以上所述的特定实施例,而是可以以各种方式被修改而不脱离本发明的主题。

[0118] 尽管像素 101 由诸如采样晶体管 31 和驱动晶体管 32 的两个晶体管以及诸如存储电容器 33 和辅助电容器 35 的两个电容器来构造,但也可以采用不同的电路构造。

[0119] 例如,因为提供辅助电容器 35 是为了补充发光元件 34 的电容成分,所以其可以被省略。从而,像素 101 可以由两个晶体管以及诸如存储电容器 33 的单个电容器来构造,也就是,构造为 2Tr/1C 像素电路。

[0120] 此外,作为像素 101 的不同的电路构造,例如,可以采用以下的电路构造。具体地,可以采用这样的构造:除了 2Tr/1C 像素电路之外还包括第一到第三晶体管,也就是,五个晶体管和一个电容器。刚刚描述的构造下文被称为 5Tr/1C 像素电路。在像素 101 采用 5Tr/1C 像素电路的情况下,将从水平选择器 103 通过图像信号线 DTL10 提供到采样晶体管 31 的信号电势固定为信号电势  $V_{\text{sig}}$ 。结果,采样晶体管 31 仅起对信号电势  $V_{\text{sig}}$  到驱动晶体管 32 的提供的开关作用。此外,将通过电源线 DSL10 提供到驱动晶体管 32 的电势固定为第一电势  $V_{\text{cc}}$ 。此外,新增加的第一晶体管开关第一电势  $V_{\text{cc}}$  到驱动晶体管 32 的提供。第二晶体管开关第二电势  $V_{\text{ss}}$  到驱动晶体管 32 的提供。此外,第三晶体管开关参考电势  $V_{\text{ofs}}$  到驱动晶体管 32 的提供。

[0121] 此外,作为像素 101 的另一个不同的电路构造,可以采用 2Tr/1C 像素电路和 5Tr/1C 像素电路之间的中间构造。具体地,可以采用这样的构造,其包括四个晶体管和一个电容器,也就是,4Tr/1C 像素电路,或者采用这样的构造,其包括三个晶体管和一个电容器,也就是,3Tr/1C 像素电路。4Tr/1C 像素电路可以构造为例如,5Tr/1C 像素电路的第三晶体管被省略且将从水平选择器 103 提供到采样晶体管 31 的信号电势利用信号电势  $V_{sig}$  和参考电势  $V_{ofs}$  形成为脉冲信号。

[0122] 与 2Tr/1C 像素电路相似,3Tr/1C 像素电路、4Tr/1C 像素电路和 5Tr/1C 像素电路可以附加地包括辅助电容器 35。

[0123] 本发明包括与于 2009 年 4 月 13 日提交到日本专利局的日本优先权专利申请 JP2009-097083 中公开的相关的主题,将其全部内容引用参考于此。

[0124] 本领域的技术人员应该理解的是,各种修改、结合、部分结合和改变可以根据设计需要和其他因素而发生,只要它们落在所附权利要求或其等同特征的范围之内。

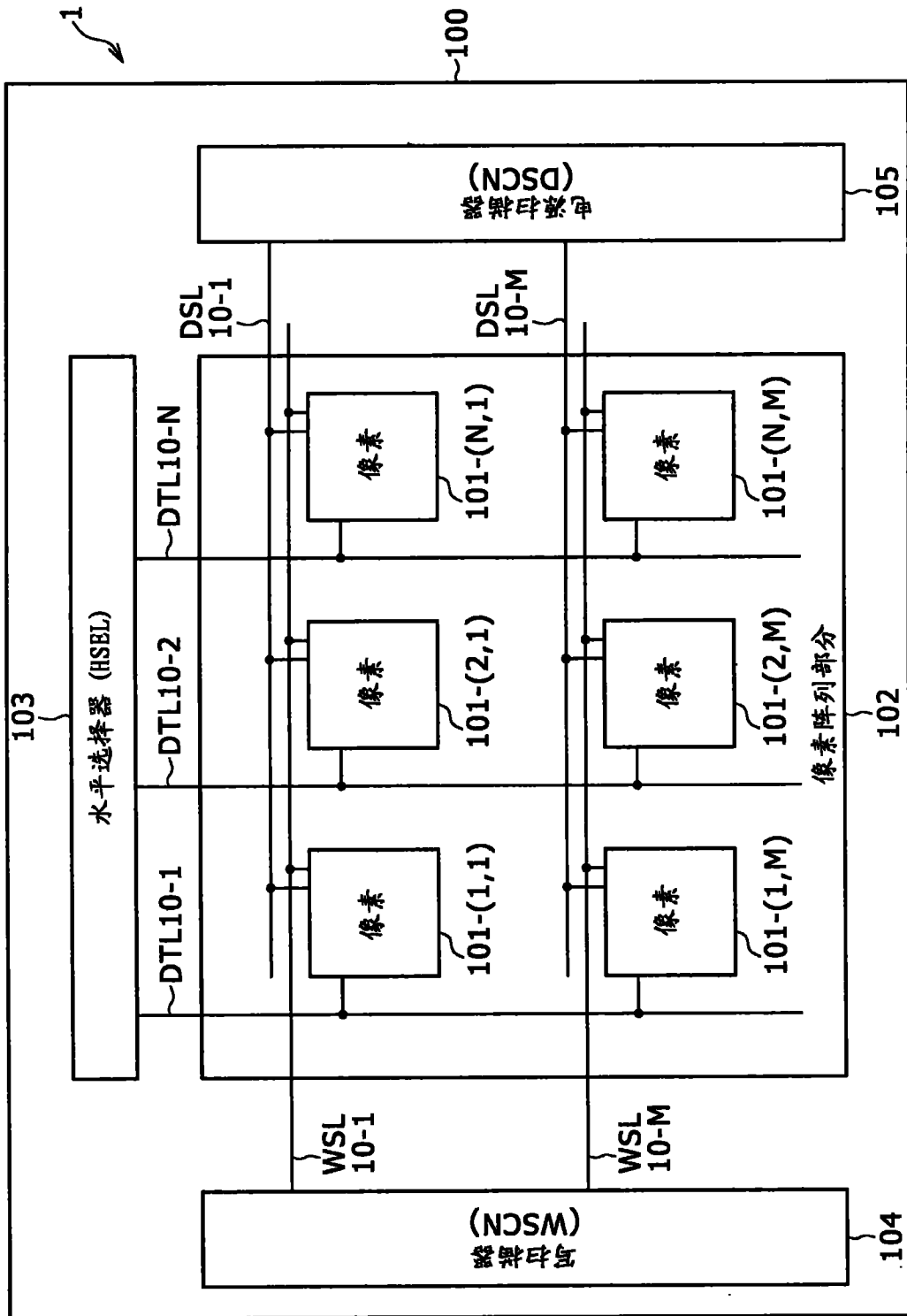


图 1

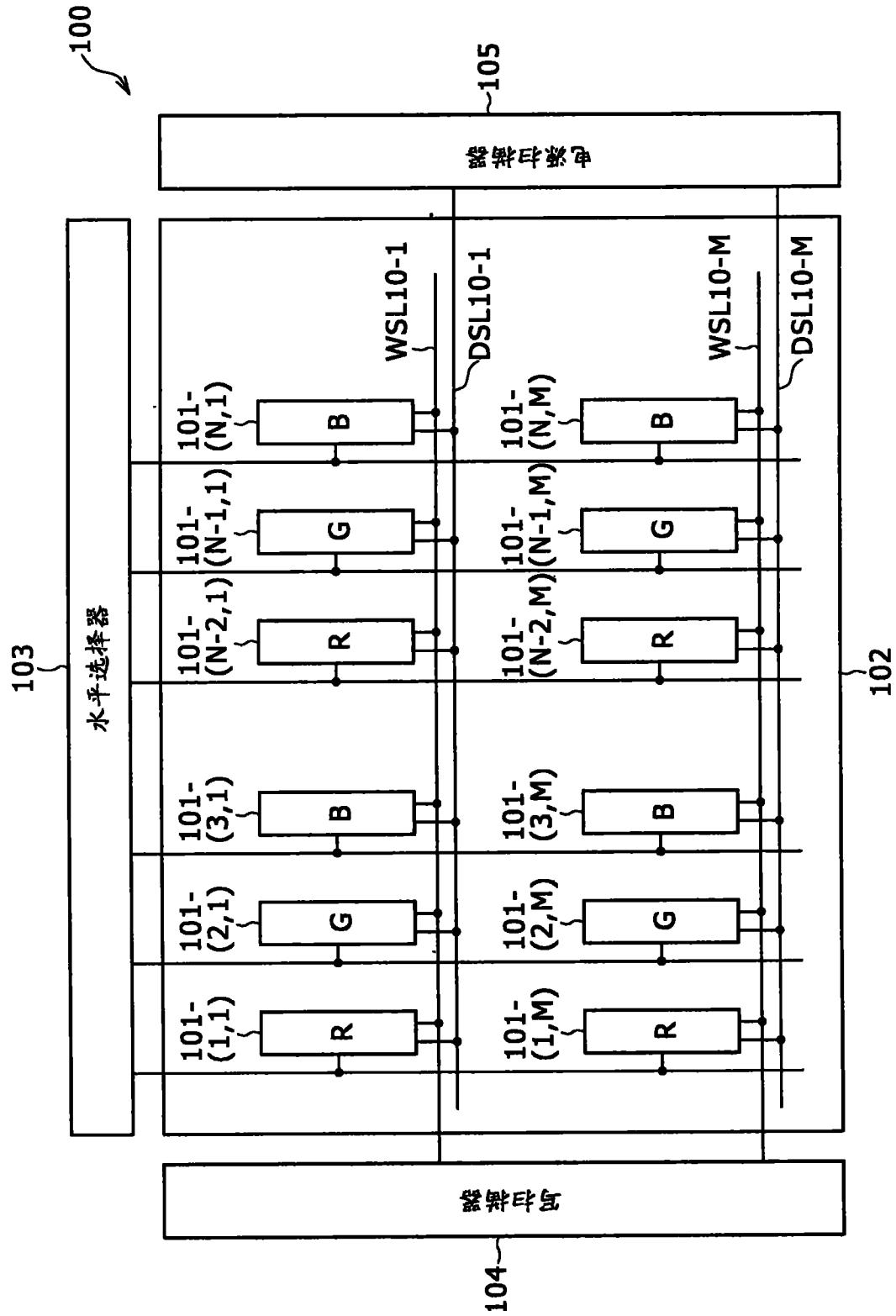


图 2

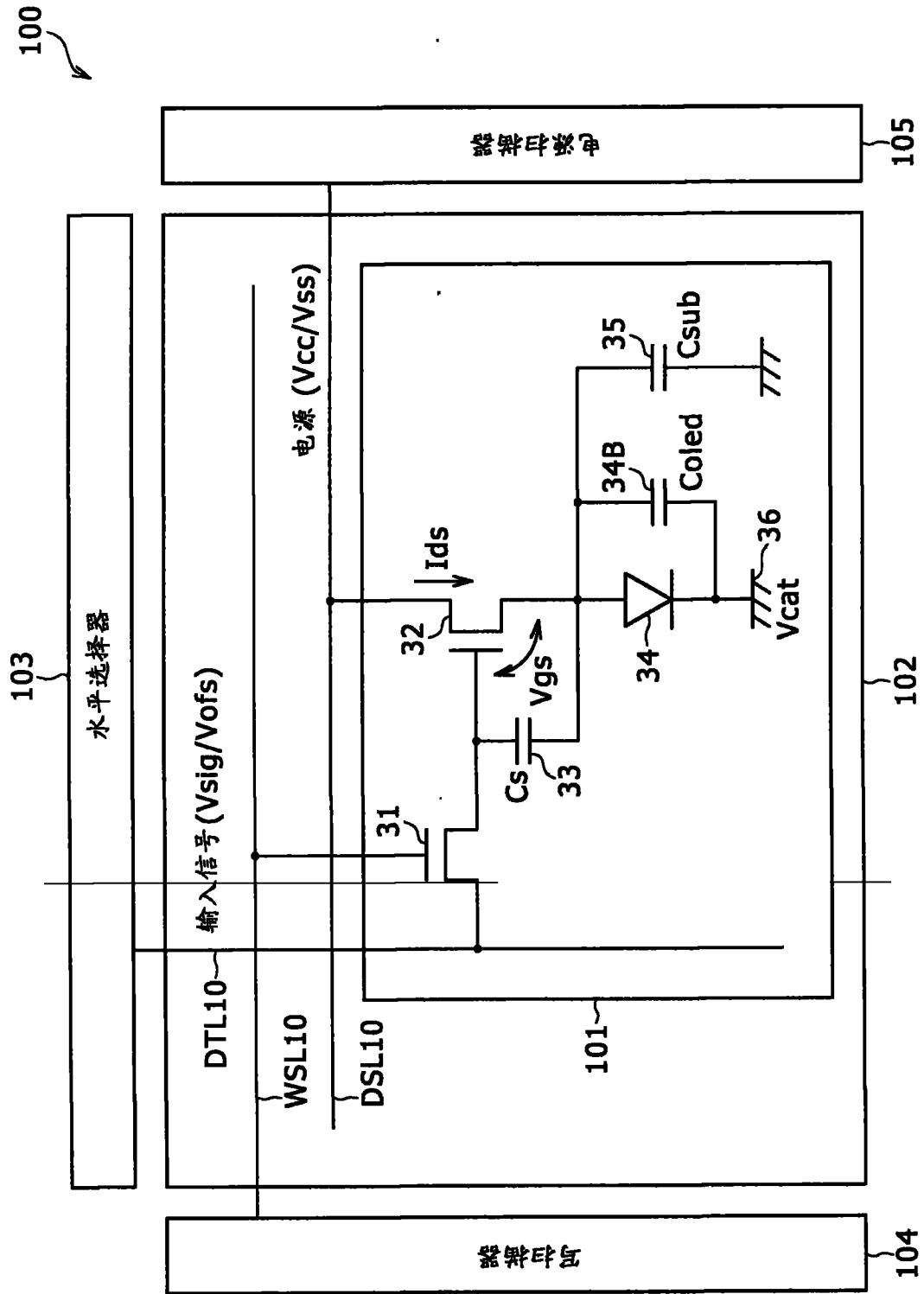


图 3

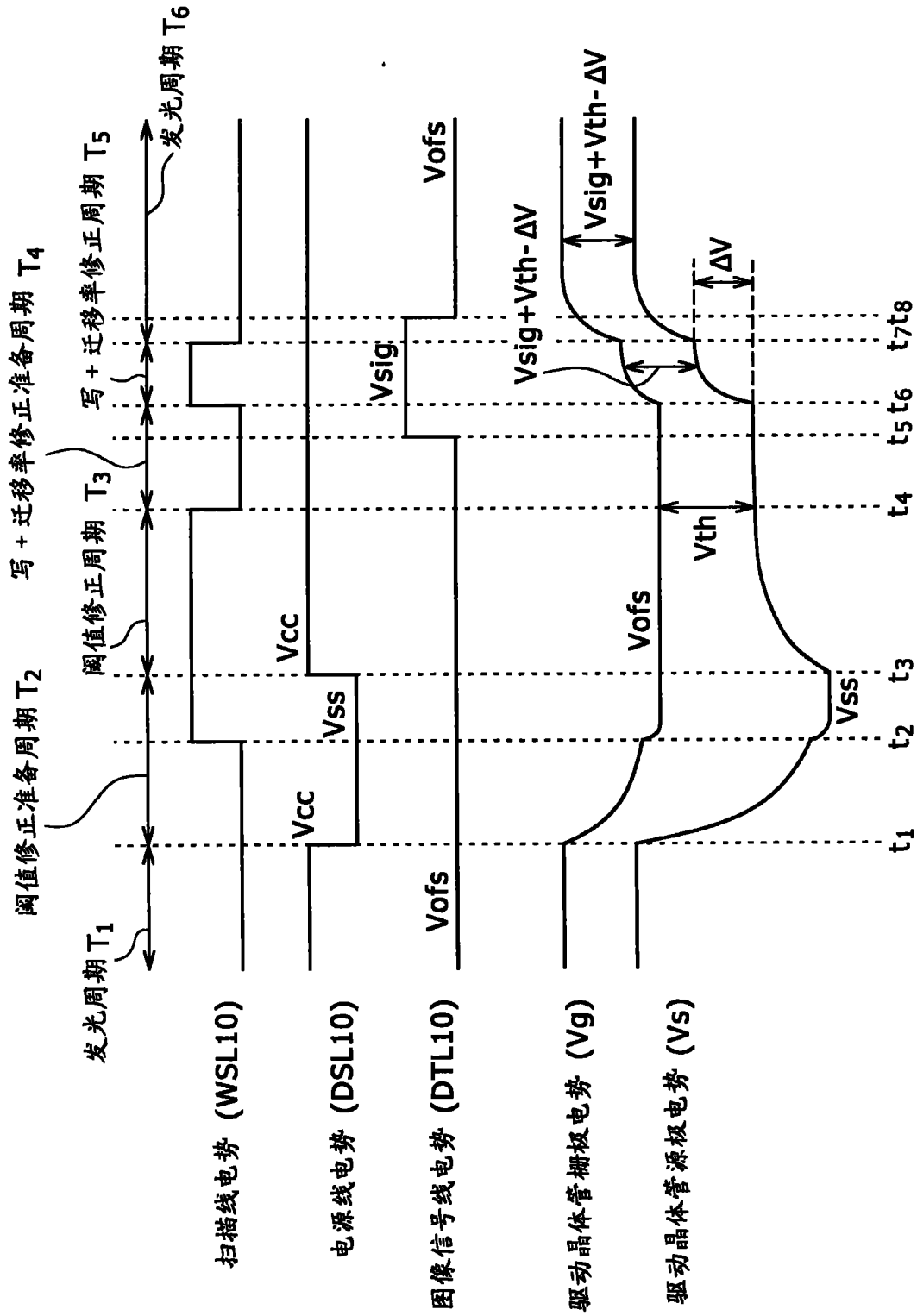


图 4



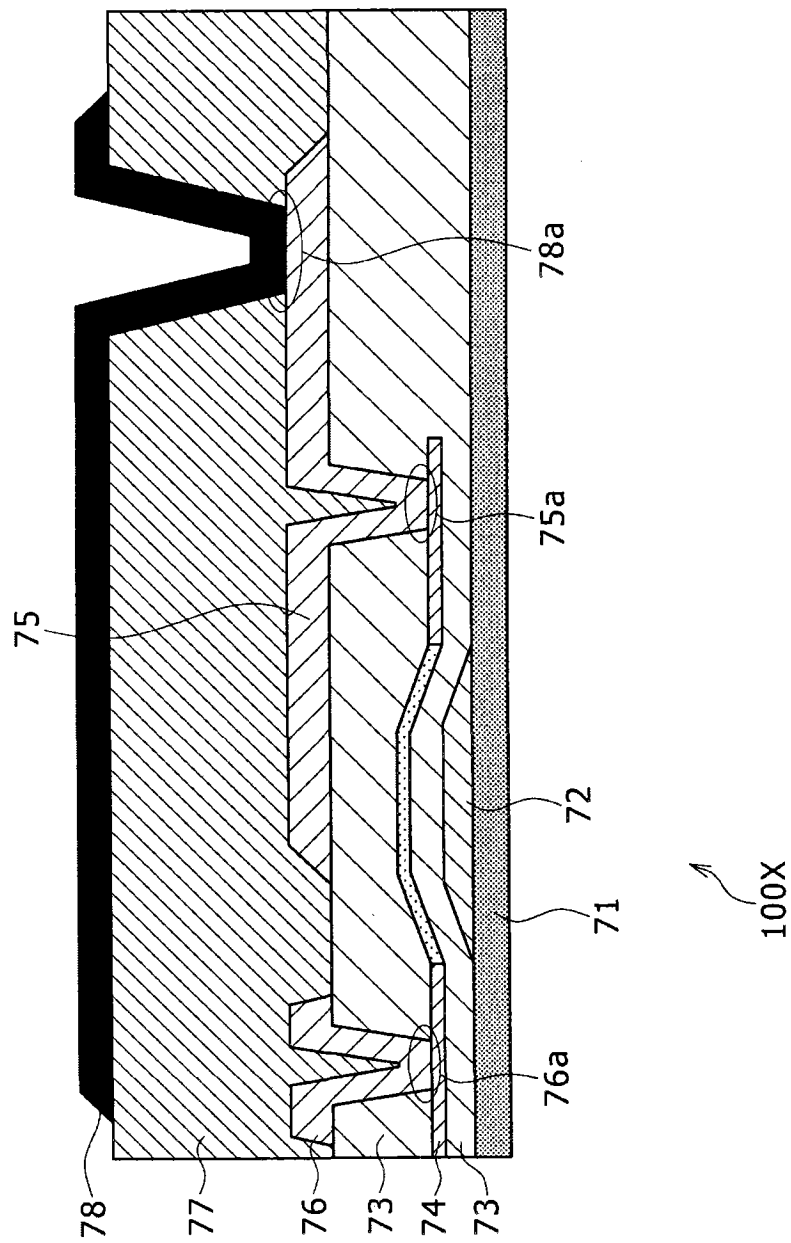


图 5

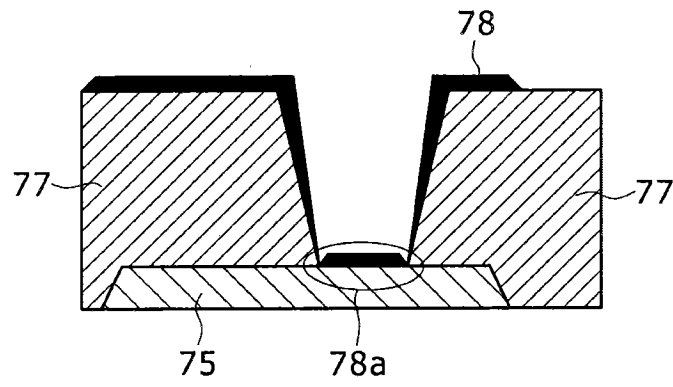


图6

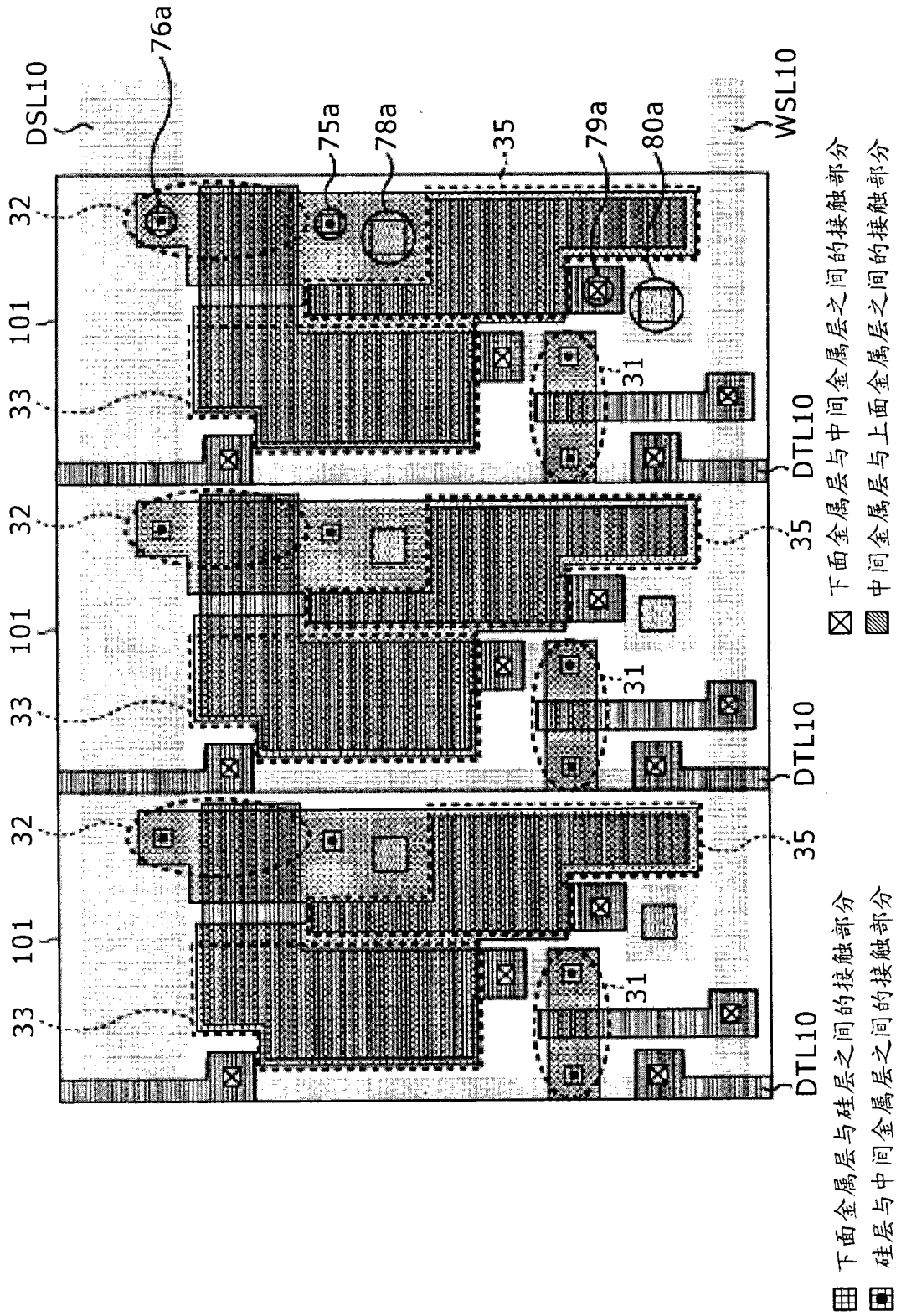


图 7

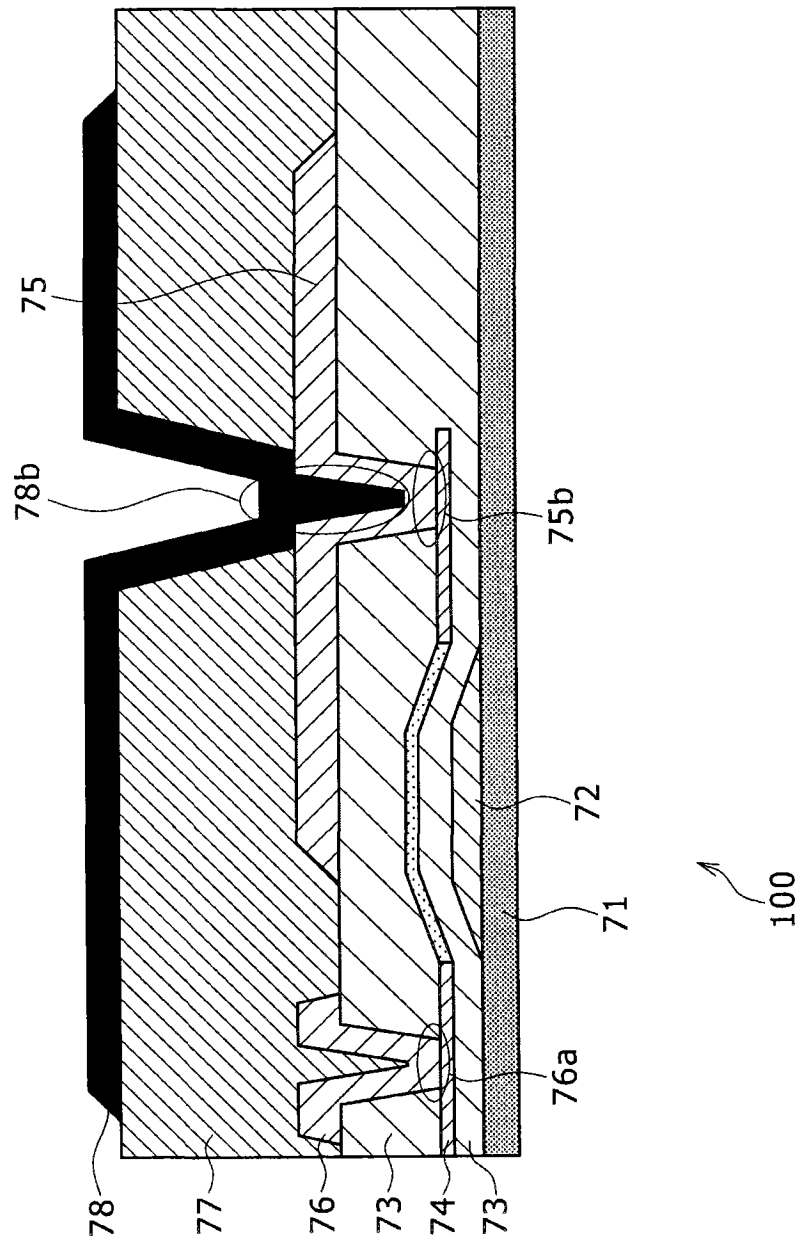


图 8

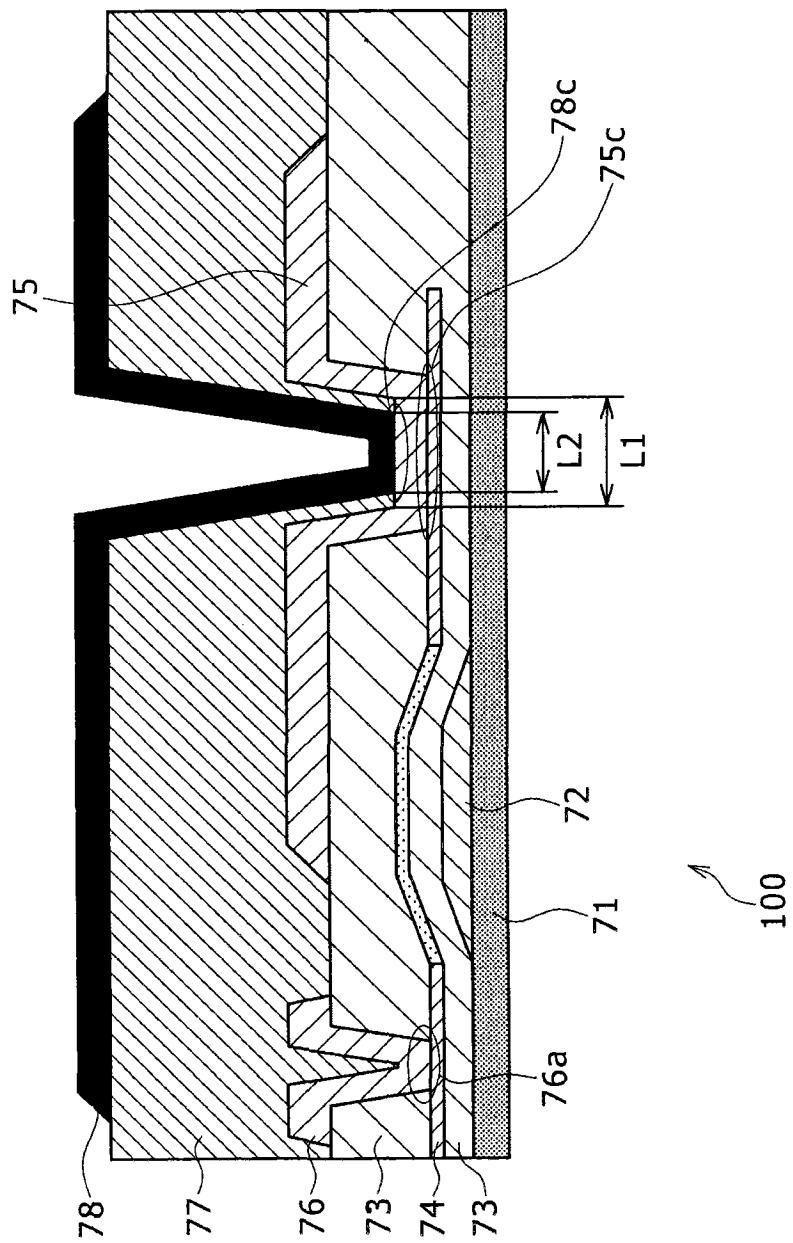


图 9

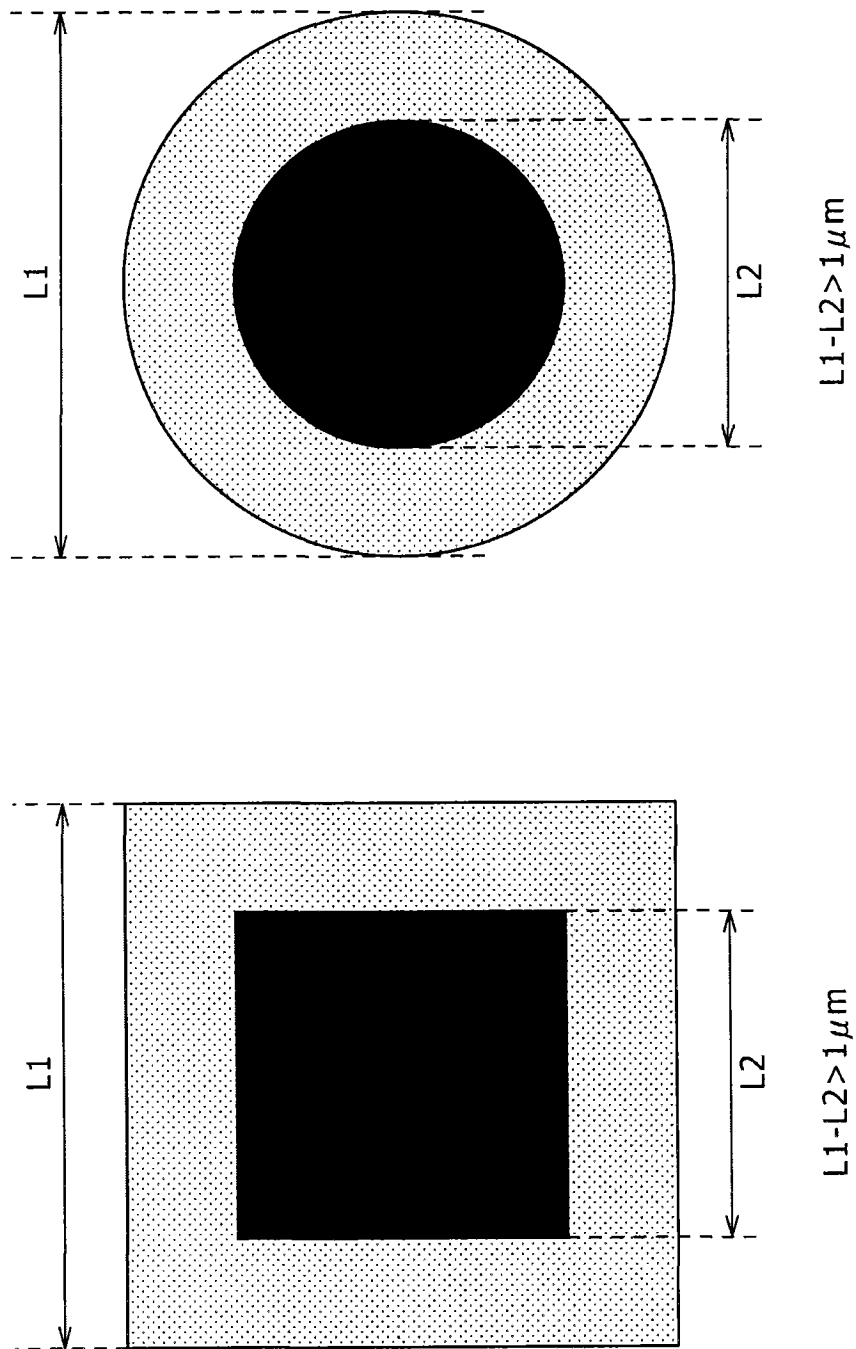


图 10

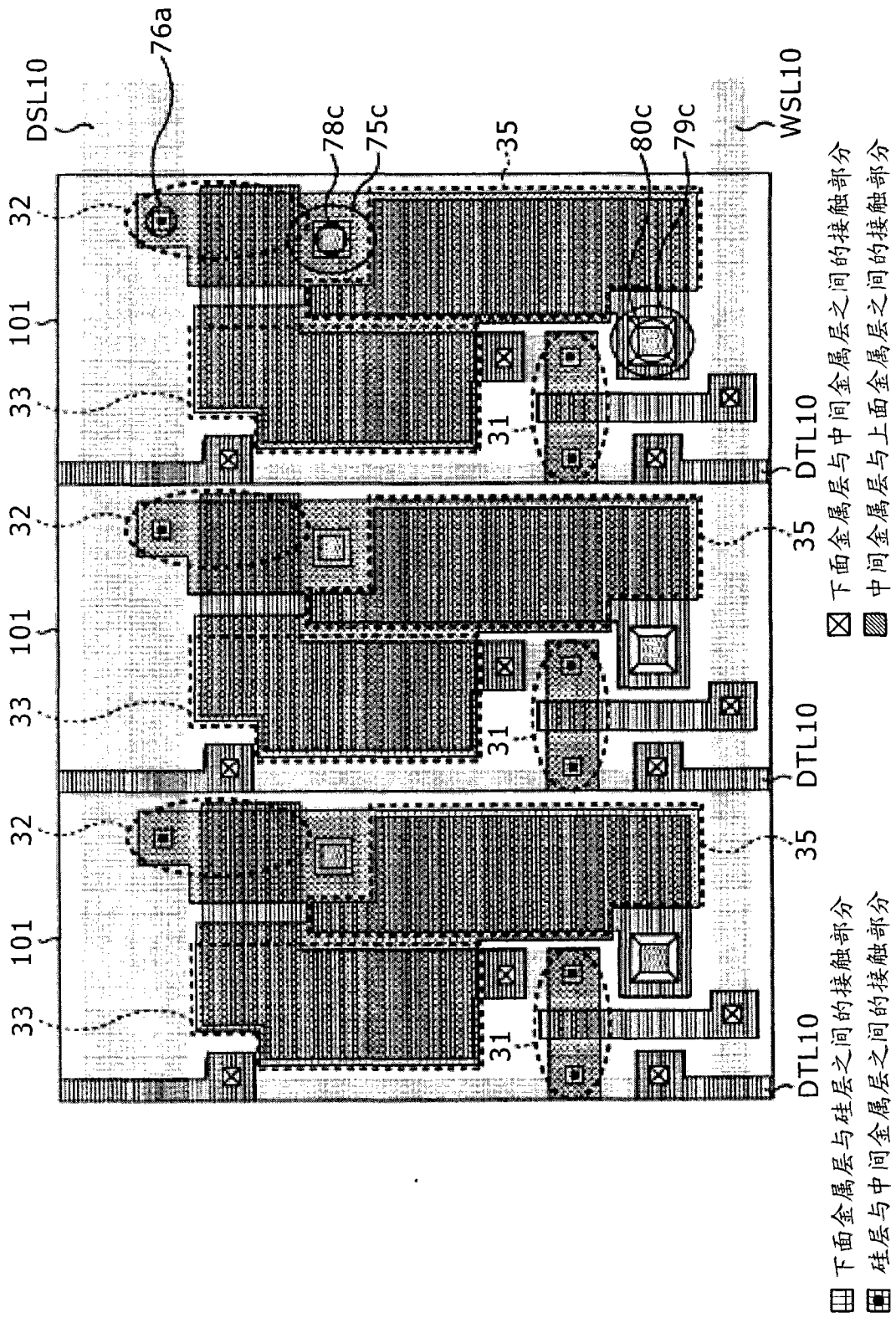


图 11