



제1도는 본 발명에 의한 디지털신호 자기 기록 재생장치의 일 실시예에 따른 블록도이다.

제2도는 제1도에 도시된 변조기의 개념을 설명하기 위한 도면이다.

제3a도 내지 제3d도는 제2도에 도시된 변조기에 대한 동작 타이밍도이다.

제4도는 제2도에 도시된 변조기의 상세블록도이다.

제5도는 제4도에 도시된 변조기의 상세회로도이다.

제6a도 내지 제6c도는 제5도에 도시된 제1룸에 저장되는 사인성분의 캐리어신호를 설명하기 위한 도면이다.

제7a도 내지 제7c도는 제5도에 도시된 제2룸에 저장되는 코사인성분의 캐리어신호를 설명하기 위한 도면이다.

제8도는 제1도에 도시된 복조기의 개념을 설명하기 위한 도면이다.

제9도는 제8도에 도시된 복조기의 상세블록도이다.

제10도는 본 발명에 의한 디지털신호 자기 기록 재생장치의 다른 실시예에 따른 블록도이다.

제11a도 내지 제11f도는 제1도에 도시된 디지털 신호 자기 기록 재생장치에 대한 동작 타이밍도이다.

제12도는 제10도에 도시된 장치에 의해 자기 기록매체에 기록되는 신호들의 주파수특성을 설명하기 위한 도면이다.

제13도는 제10도에 도시된 동기신호 제어부의 상세회로도이다.

제14a도 내지 제14e도는 제13도에 도시된 동기신호 제어부에 대한 동작 타이밍도이다.

제15도는 제10도에 도시된 콘벌루션 엔코더의 상세회로도이다.

제16도는 제10도에 도시된 매퍼의 의한 신호배열도이다.

제17도는 제10도에 도시된 매퍼의 상태도이다.

제18도는 제10도에 도시된 비선형 매퍼의 ROM구현시의 형태도이다.

제19도는 제10도에 도시된 동기플래그검출부의 상세회로도이다.

#### [발명의 상세한 설명]

본 발명은 디지털 비디오 테이프 레코더(DVCR)등에 있어서 대역제한된 채널상에 디지털신호를 고밀도로 기록하고 재생할 수 있는 디지털신호 자기 기록 재생장치에 관한 것이다.

근간과 앞으로의 기술변화가 아날로그에서 디지털로 바뀌면서 디지털 기록 재생에 대한 여러가지 방법이 제공되고 있다.

디지털 영상신호를 기록하거나 재생하는 디지털 자기 기록 재생장치는 아날로그 영상신호를 기록하거나 재생하는 아날로그 자기 기록 재생장치에 비하여 화질이나 더빙(Dubbing)성능이 우수하지만 동일한 영상신호를 기록함에 있어서 테이프에 기록되는 데이터의 양이 아날로그 자기 기록 재생장치에 비하여 10배이상으로 방대해지는 문제점이 있었다. 즉, 디지털 자기 기록 재생장치는 아날로그신호를 디지털신호로 변환함에 의해 신호데이터의 양이 상당히 증가하게 되고 이에 따라 디지털신호를 기록할 때 테이프의 소모량이 증가하게 되고 장시간기록이 힘들게 되었다. 그래서 아날로그신호를 기록할 때와 같은 기록효율을 위해서는 데이터를 압축하고 또 바이너리 데이터(binary data)를 다중치 레벨의 데이터로 변조기록함으로써 기록효율을 증가시키고 신호대 잡음비를 향상시켜 비트 에러 레이트(bit error rate:BER)를 개선시킬 필요성이 대두되었다.

종래의 디지털 자기 기록 재생장치에 적용되는 기록변조방식으로서 직류성분을 기록하고 재생하는 어려움 때문에 NRZI(Non Return to Zero Inverse), PR변조, 8-14(Eight to Fourteen Modulation:EFM)와 같은 베이스 밴드 변조방식이 사용되어 왔다.

이러한 베이스 밴드 변조 기록방식들은 2진부호로 표현되는 데이터열의 제로-런의 길이(zero-run length)를 변환하여 신호의 주파수를 집중시켜 기록함으로써 결과적으로 고밀도 기록을 얻게 된다.

그러나 기록되는 신호의 레벨이 2가지의 전위만을 가지는 베이스 밴드 변조방식은 기록주파수대의 이용률이 낮아 고밀도 기록이 어려웠다.

또한, 테이프 소비를 증가시켜 장시간 기록을 곤란하게 되었다.

따라서, 고밀도 기록에 적합한 채널 코딩 기술이 요구됨에 따라 통신분야에서 사용되어 오던 변조방법을 기록재생에 적합한 형태로 변형하여 적용하여 주파수 이용효율이 증대되고 기록 채널수를 증가시키지 않아도 기록 비트율의 향상을 기할 수 있게 되었다.

이에 따라, 다중치변조를 결합해서 이루어지고, 디지털 데이터전송에 적용되는 에러제어코딩으로 높은 주파수대의 이용률을 보이는 코우드 변조방식이 제안되어 왔다. 이런 변조방식은 대역폭을 증가시키지 않고 BER(비트 에러 레이트)를 감소시키는 방식으로 통신분야에서 많이 사용되었다.

고밀도기록을 실현하기 위하여 통신분야에서 사용되는 직교진폭 변조방식(QAM), 직교위상 변조방식(PSK) 등의 다차 디지털 변조방식이 도입되었고, 이를 적용한 결과 주파수대역의 이용효율이 증대됨으로써 고밀도기록에 유리하였다.

이러한 다차 QAM변조와 최우호디코딩을 이용하는 디지털신호 자기 기록 재생장치는 미합중국 특허번호

5,095,392호에 개시되어 있다.

상기 디지털신호 자기 기록 재생장치는 처음부터 디지털/아날로그(D/A) 변환을 하여 아날로그로 처리하여 엔코딩시 다중치신호로 변환해서 기록하고 아날로그로 기록된 신호를 복조하여 최우호디코딩하여 아날로그/디지털(A/D) 변환하는 방식을 취하고 있다.

본 발명의 목적은 통신분야에서 사용되는 다치 디지털 변조방식을 디지털신호 자기 기록재생장치에 적용하여 기록효율을 높일 수 있는 디지털신호 자기 기록 재생장치를 제공하는데 있다.

본 발명의 목적은 디지털신호 자기 기록재생시 직교진폭 및 위상변조를 이용하여 고밀도 기록을 위한 디지털신호 자기 기록 재생장치를 제공하는 데 있다.

본 발명의 또 다른 목적은 디지털신호 자기 기록 재생장치에 적용하여 낮은 에러율과 높은 기록 효율을 보이는 다중비 변조방식에 있어서 신호처리 전체를 디지털로 처리하는 디지털신호 자기 기록 재생장치를 제공하는 데 있다.

본 발명의 또 다른 목적은 입력된 디지털신호에 동기신호를 삽입하고 이 동기신호를 원활히 복원하여 에러율을 낮추기 위한 디지털신호 자기 기록 재생장치를 제공하는데 있다.

본 발명의 또 다른 목적은 시스템 클럭을 이용하여 변조시의 반송파를 발생시키고 복조시 동기화된 반송파를 검출하기 위한 파일럿신호를 발생시켜 데이터와 동기화된 반송파에 의해 데이터를 변조시키는 디지털신호 기록 재생장치를 제공하는 데 있다.

상술한 목적들을 달성하기 위하여, 본 발명에 의한 디지털신호 자기 기록재생장치는 입력되는 디지털신호를 다치 디지털 신호로 변환하는 부호화수단;

상기 다치 디지털 신호를 캐리어신호에 따라 직교 진폭 및 위상 변조하는 변조수단;

파일럿신호를 발생하여 상기 변조된 신호와 가산하는 파일럿신호 혼합수단;

상기 파일럿신호가 혼합된 변조된 신호를 자기 기록매체에 적합한 자화신호로 형성하는 기록제어수단;

상기 자기 기록매체로부터 재생된 자화신호를 전송계에서 발생된 왜곡 및 신호의 열화를 보정한 디지털신호형태로 출력하는 재생제어수단;

상기 재생된 자화신호로부터 파일럿신호를 검출하여 캐리어신호의 주파수를 갖는 클럭신호를 발생하는 반송파복원수단;

상기 재생제어수단으로부터 출력되는 변조된 신호를 상기 반송파복원수단의 복원된 캐리어신호에 따라 복조하는 복조수; 및

상기 복조수단의 출력으로부터 콘볼루션 부호화된 데이터를 비터비(VITERBI) 복호화하여 원래의 디지털 데이터를 출력하는 복호화수단을 포함함을 특징으로 하고 있다.

본 발명의 다른 실시예는 입력되는 디지털 데이터에 동기신호를 삽입하며, 동기 플래그신호를 출력하는 동기신호삽입수단;

상기 동기신호삽입수단을 통해 출력되는 디지털신호를 다치 디지털 신호로 변환하는 부호화수단;

상기 동기플래그신호를 입력하여 상기 부호화수단의 부호화를 제어하는 동기신호제어수단;

상기 다치 디지털 신호를 캐리어신호에 따라 직교 진폭 및 위상 변조하는 변조수단;

파일럿신호를 발생하여 상기 변조된 신호와 가산하는 파일럿신호 혼합수단;

상기 파일럿신호가 혼합된 변조된 신호를 자기 기록매체에 적합한 자화신호로 형성하는 기록제어수단;

상기 재생된 자화신호를 전송계에서 발생된 왜곡 및 신호의 열화를 보정한 디지털신호형태로 출력하는 재생제어수단;

상기 재생된 자화신호로부터 파일럿신호를 검출하여 캐리어신호의 주파수를 갖는 클럭신호를 발생하는 반송파복원수단;

상기 재생제어수단으로부터 출력되는 변조된 신호를 상기 반송파복원수단의 복원된 캐리어신호에 따라 복조하는 복조수단;

상기 복조된 신호로부터 동기 플래그신호를 복구하는 동기플래그 검출수단; 및

상기 동기 플래그신호에 따라 상기 복조수단의 출력으로부터 콘볼루션 부호화된 데이터를 비터비(VITERBI) 복호화하여 원래의 디지털 데이터를 출력하는 복호화수단을 포함함을 특징으로 하고 있다.

본 발명의 실시예들과 같은 구조를 함으로서 아래와 같은 효과를 기대할 수 있다.

다치레벨 변조방식을 사용함으로써 자기 기록/재생채널의 좋은 CNR(캐리어 대 노이즈 율)을 갖는 주파수 대역을 사용할 수 있다. 또한, 시스템클럭에 동기화된 반송파신호(일명 캐리어신호라고 함)를 발생시켜 변조를 수행하고 변조방법을 디지털로 신호처리를 함으로써 시스템 구현을 용이하게 한다. 그리고 재생신호의 CNR 및 BER이 허용하는 범위내로 주파수대역을 넓힘으로써 기록효율을 증가시킬 수 있다.

더우기 본 발명의 다른 실시예에서는 동기신호를 삽입하고 동기신호의 값을 신호배열도상의 원점에 맵핑 함으로서 복조후 동기데이터의 검출을 용이하게 하고 디코더시 이를 이용하여 복호를 수행함으로써 에러율을 개선할 수 있다.

이하, 첨부된 도면을 참조하여 본 발명에 의한 디지털신호 자기 기록 재생장치에 대하여 바람직한 실시예

를 설명하기로 한다.

제1도는 본 발명에 의한 디지털신호 자기 기록 재생장치의 일 실시예에 따른 블럭도이다.

본 발명의 일 실시예에 따른 디지털신호 자기 기록재생장치의 구성은 디지털로 입력되는 데이터 비트를 콘벌루션 부호화하는 콘벌루션 엔코더(11), 콘벌루션 엔코더(11)의 출력들이 필요한 비트수만큼 병렬로 동시처리되는 신호 매퍼(12)로 되어 있는 부호화부(10)와,

신호 매퍼(12)의 출력을 대역제한하기 위한 제1 및 제2펄스 정형필터(21,22), 제1 및 제2펄스 정형필터(21,22)의 출력을 변조하는 변조기(23)로 되어 있는 변조부(20)와,

파일럿신호를 발생하는 파일럿신호발생기(31), 변조기(23)에서 변조된 데이터와 파일럿신호를 가산하는 제2가산기(32)로 되어 있는 파일럿신호 혼합부(30)와,

제2가산기(32)의 출력을 아날로그신호로 변환하는 디지털/아날로그(D/A) 변환기(41), D/A 변환기(41)의 출력을 증폭하는 기록증폭기(42), 바이어스신호를 발생하는 바이어스 발생기(43), 기록증폭기(42)의 출력과 바이어스신호를 가산하는 제3가산기(44)로 되어있는 기록제어부(40)와,

제3가산기(44)의 출력을 자기 기록매체(52)에 자화신호로 기록하는 기록헤드(51), 자기 기록매체(52)에 기록된 자화신호를 재생하는 재생헤드(53)로 되어 있는 자기 기록/재생부(50)와,

재생헤드(53)에 의해 재생되는 신호를 증폭하는 재생증폭기(61), 재생증폭기(61)의 출력의 위상을 변이(shift)하는 위상변이기(62), 위상변이기(62)의 출력으로부터 직교 진폭 변조된 재생신호를 검출하는 저역통과필터(63), 저역통과필터(63)의 출력을 디지털신호형태로 변환하는 아날로그/디지털(A/D)변환기(64), A/D변환기(64)의 출력을 등화하는 통과대역 등화기(65)로 되어 있는 재생제어부(60)와,

위상변이기(62)의 출력으로부터 파일럿신호를 검출하는 대역통과 필터(71), 대역통과필터(71)의 출력으로부터 캐리어신호와 동일한 주파수를 갖는 클럭신호를 검출하는 위상동기루프(PLL)기(72)로 되어 있는 반송파복원부(70)와,

통과대역 등화기(65)의 출력을 복조하는 복조기(81), 복조기(81)의 출력 대역을 제한하는 제1 및 제2정합필터(82,83)로 되어 있는 복조부(80)와,

제1 및 제2정합필터(82,83)의 출력을 신호대 잡음(S/N)비를 개선하기 위하여 데시메이션(decimation)하는 제1 및 제2데시메이션기(91,92), 제1 및 제2데시메이션기(91,92)의 출력을 등화하는 제1 및 제2베이스대역 등화기(93,94), 제1 및 제2베이스대역 등화기(93,94)의 출력을 다시 데시메이션하는 제3 및 제4데시메이션기(95,96)로 되어 있는 잡음제거부(90)와,

제3 및 제4데시메이션기(95,96)의 출력으로부터 동기신호를 검출하는 동기신호검출기(101), 제3 및 제4데시메이션기(95,96)의 출력을 검출된 동기신호에 맞추어 복호화하는 디코더(102)로 되어 있는 복호화부(100)로 구성 된다.

이어서, 제1도에 도시된 디지털신호 자기 기록 재생장치의 동작을 설명하기로 한다.

제1도에 의하면, 입력되는 데이터비트는 콘벌루션 엔코더(11)를 거치면서 m비트는 부호화되지 않고, n비트는 n/k비율로 코딩되어 k비트로 출력된다.

콘벌루션부호는 비블럭부호이다. 이것은 이전의 데이터를 다음 데이터에 영향을 주며, 버스트 에러 정정 능력이 우수하다.

그러나, 콘벌루션 엔코더(11)를 신호 매퍼(12)와 함께 사용함으로써 마치 블럭 부호화 같이 사용되어진다.

여기서, 기존에는 코딩부와 변조부를 분리하여 취급하였으나 본 발명은 웅거보크(ungerboeck)의 TCM(Trellis Coded Modulation)처럼 콘벌루션 엔코더와 변조를 순차적으로 연결하여 사용한다.

웅거보크의 채널코딩방법은 부호화시 신호간의 유클리디안 거리(euclidean distance)를 최대로 함으로써 부호화시 비터비 디코더의 검출에러를 줄여서 부호화 이득을 높이는 방법이다.

즉, 종래의 부호화와 변조를 각각 수행하던 방법을 지양하여 상호 유기적인 관계를 두어 변조신호의 위상 도상에서 최대의 유클리디안 거리를 갖도록 콘벌루션 부호화를 행하는 방법이다. 따라서, 콘벌루션 엔코더(11)로부터 출력되는 k비트는 부호사이에 가장 큰 유클리디안 거리로 부호화되어져 복호화시 검출에러를 최소화하게 된다.

이 코딩된 k비트와 부호화되지 않은 m비트와 함께 신호 매퍼(12)에 입력되면 변조에 맞는(m + k)비트로 바뀐 후(m + k)/2로 분리되어 제1 및 제2펄스 정형필터(21,22)의 I(in-phase), Q(quadrature-phase)채널로 각각 입력된다. 여기서, 부가 비트가 더 주어져(m + k)비트보다 더 많은 비트수가 될 수도 있다.

여기서, 제1 및 제2펄스 정형필터(21,22)는 저역통과필터로 구성되며, ISI(Inter-Symbol Interference:부호간 간섭)를 제거하기 위하여 대역제한 및 파형정형을 행한다.

즉, 내부변조를 방지하기 위해 베이스밴드로 대역제한된 제1 및 제2펄스 정형필터(21,22)를 거친후 변조기(23)에서 직교 진폭 및 위상변조된 신호가 r비트로 출력된다.

파일럿신호발생기(31)에서는 반송파 복원을 위하여 반송파(fc)의 2배의 주파수 2fc를 갖는 파일럿신호(pilot signal)를 발생하여 제2가산기(32)의 제1입력단자에 출력한다.

제2가산기(32)에서는 r비트의 변조된 신호와 파일럿신호를 가산하여 S비트의 신호를 출력한다.

D/A 변환기(41)에서는 제2가산기(32)의 출력을 아날로그신호로 변환하고, 기록증폭기(42)에서 증폭한다.

바이어스신호 발생기(43)에서 발생하는 바이어스신호  $f_b$ 는 기록신호대역에서 최대 주파수  $f_H$ 와 아래(1)식

과 같은 관계를 갖도록 기록한다.

$$f_B \geq 3f_H \text{ ---(1)}$$

제3가산기(44)에서는 바이어스신호와 기록증폭기(42)의 출력신호를 가산하여 기록헤드(51)에 의해 자기 기록매체(52)에 자화신호로 기록된다. 이 바이어스신호는 자화신호의 히스테리시스 특성을 보정하기 위함이다.

복조과정은 상술한 변조과정의 역순과정으로 이루어진다.

자기 기록매체(52)에 기록된 변조된 신호를 재생헤드(53)에 의해 재생한 후 이 재생신호를 재생증폭기(61)에서 증폭한다. 위상변이기(62)에서는 기록시 자기 채널의 미분특성에 의해 위상이 90° 시프트되는데 이를 보정하기 위하여 재생증폭기(61)로부터 재생된 신호를 90° 위상을 시프트시킨다.

저역통과필터(63)에서는 위상변이기(62)의 출력으로부터 변조된 신호가 실린 베이스대역을 검출한다.

A/D변환부(64)에서는 저역통과필터(63)의 출력을 c비트의 디지털신호형태로 변환한 후 통과대역 등화기(65)를 거쳐 복조기(81)에 입력한다. 본 실시예에 있어서, A/D변환부(64)는 변조기(23)에서 출력되는 변조신호에 비해 4배의 데이터율(Data Rate)로 오버샘플링을 행한다.

통과대역 등화기(65)는 전송계에서 발생된 왜곡 및 신호의 열화를 보정한다.

한편, 대역통과필터(71)에서는 재생증폭기(61)에서 증폭된 신호 중 파일럿신호가 실린 대역을 검출한다.

PLL기(72)에서는 대역통과필터(71)의 출력으로부터 변조클럭신호(반송파)의 4 배의 주파수인 4r MHz의 복조클럭을 검출하여 복조기(81) 및 A/D 변환기(64)에 출력한다.

복조기(81)에서는 통과대역 등화기(65)의 출력과 PLL기(72)의 출력 클럭을 입력하여 제1 및 제2캐리어신호를 발생하여 이 캐리어신호들과 평형변조하여 I, Q채널 데이터를 출력한다.

따라서, 복조기(81)의 출력은 콘벌루션 부호화된 데이터를 형성하여 d비트를 갖는 2채널의 복조신호를 출력한다.

제1 및 제2정합필터(82,83)에서는 복조기(81)의 출력 대역을 제한한다. 이 정합필터는 변조시에 제1 및 제2펄스 정형필터(21,22)의 특성에 맞추어 부호간 간섭으로 부터 무관하게 하기 위함이다. 이 부호간 간섭은 자기 기록/재생부(50)의 주파수특성에 의해 재생신호에서 발생된다.

따라서, 복조기(81)의 콘벌루션 부호화된 데이터를 제1 및 제2정합필터(82,83)를 거치면서 대역제한되어 잡음을 제거하고 S/N비가 향상된다.

제1 및 제2데시메션기(91,92)에서는 제1 및 제2정합필터(82,83)의 출력을 데시메션한다. 제1 및 제2정합필터(82,83)와 제1 및 제2데시메션기(91,92)를 통해 대역제한과 클럭주파수 감소가 생긴다.

제1 및 제2베이스대역 등화기(93,94)에서는 제1 및 제2데시메션기(91,92)의 I, Q채널의 두신호를 등화시킨다. 제3 및 제4데시메션기(95,96)에서는 제1 및 제2베이스대역 등화기(93,94)의 출력을 다시 데시메션하여 동기신호검출기(101) 및 디코더(102)에 출력한다.

제1 및 제2베이스대역 등화기(93,94)와 제3 및 제4데시메션기(95,96)를 통해 신호보완과 클럭주파수 감소가 생긴다.

여기서, 2번의 데시메션을 거치는 것은 클럭주파수를 낮추어 시스템 안정성을 도모하기 위함이다.

동기신호검출기(101)에서는 제3 및 제4 데시메션기(95,96)의 출력으로부터 동기신호를 검출하여 디코더(102)에 출력한다.

디코더(102)에서는 I, Q채널의 복조된 신호를 동기신호에 맞추어 디코딩하며 비터비(VITERBI) 디코더가 사용된다.

즉, 디코더(102)에서는 최우호복호법(MLD:Maximum Likelihood Decoding)에 의해 수신 데이터 계열과 해밍(hamming)거리가 가장 짧은 경로를 선택하여 복호화한다.

제2도는 제1도에 도시된 변조기의 개념을 설명하기 위한 도면이다.

제2도에 의하면, 직교진폭 및 위상변조는 I, Q채널로 분리되어 데이터가 입력되면 그 데이터에 제1 및 제2캐리어신호(각각 90° 위상차가 남)를 승산한 후 두신호를 합하면 직교진폭 및 위상변조된 신호가 출력된다.

기존에는 위의 신호처리가 아날로그로 되었으나 본 발명에서는 디지털로 처리함으로써 잡음 및 주변환경에 의한 신호의 왜곡을 개선할 수 있다.

즉, 제1도에 도시된 변조기(23)는 직교 진폭 변조기(quadrature amplitude modulator: QAM)이다.

변조기(23)에서는 제2도에 도시된 바와 같이 시스템 클럭주파수에 맞추어 제1캐리어주파수 발생기(24)에서 제1캐리어신호를 발생한다.

제1캐리어신호  $C1(t)$ 는

$$C1(t) = A \cdot \text{SIN} \omega c \cdot t \cdots \cdots (2)$$

로 표현할 수 있는 i비트를 발생하여 제1평형변조기(25)에 출력한다.

제1평형변조기(25)에서는 제1펄스 정형필터(21)로부터 I 채널로 출력되는  $(m+k)/2$  비트신호와 제1캐리어신호를 평형변조하여 p비트의 신호를 제1가산기(27)의 제1입력단자에 출력한다.

한편, 제1캐리어 주파수발생기(24)로부터 발생되는  $C1(t) = A \cdot \text{SIN} \omega c t$ 신호와와는  $\pm 90^\circ$  위상차를 갖는 제2캐리어신호  $C2(t)$ 는

$$C2(t) = A \cdot \text{COS} \omega c \cdot t \cdots \cdots (3)$$

로 표시할 수 있고, 제2평형변조기(26)에서는 제2캐리어신호와 제2펄스 정형 필터(22)로부터 Q채널로 출력되는  $(m+k)/2$  비트신호를 평형변조하여 q비트의 신호로 제1가산기(27)의 제2입력단자에 출력한다.

제1가산기(27)의 출력을  $S(t)$ 라고 하면,

$$S(t) = (m+k)/2 \cdot A \cdot \text{COS} \omega c \cdot t + (m+k)/2 \cdot A \cdot \text{SIN} \omega c \cdot t \cdots \cdots (5)$$

로 표현할 수 있으며, r비트의 신호로 제2가산기(32)의 제2입력단자에 출력한다.

제3a도는 변조시 사용되는 변조코를 나타내고 있고, 제3b도는 I채널의  $(m+k)/2$  비트의 병렬 입력을 도시하고 있고, 제3c도는 i비트로 병렬 입력되는 제1캐리어신호를 나타내고 있으며, 제3d도는 제1가산기(27)의 출력인 직교 진폭변조된 데이터를 나타내고 있다.

제3a도 내지 제3d도는 I채널의 변조신호를 예를 들었지만 이러한 변조가 I, Q채널 동시에 이루어진다.

제4도는 제2도에 도시된 변조기의 개념을 이용하여 본 발명에서 구현된 변조기의 블록도이다. 본 발명에 의한 변조기의 특징은 입력에서 출력까지의 변조신호처리과정이 디지털로 신호처리 된다는 점이다.

제4도에 도시된 변조기의 구성은, 제(2)식과 같이 사인성분으로 표현할 수 있는 제1캐리어신호가 저장된 제1롬(241), 제(3)식과 같이 코사인성분으로 표현할 수 있는 제2캐리어신호가 저장된 제2롬(242)로 되어 있는 캐리어신호발생기(24)와,

제1펄스 정형필터(22)로부터 출력되는 I 채널의 데이터와 제1롬(241)으로부터 출력되는 제1캐리어신호를 조합하는 제1앤드게이트 조합회로(251), 제1앤드게이트 조합회로(251)의 출력을 가산하는 제1가산기 조합회로(252), 제1가산기 조합회로(252)의 출력을 일시 저장하는 제1래치(253)로 되어 있는 제1평형변조기(25)와,

제2펄스 정형필터(23)로부터 출력되는 Q채널 데이터와 제2롬(242)으로부터 출력되는 제2캐리어신호를 조합하는 제2앤드게이트 조합회로(261), 제2앤드게이트 조합회로(261)의 출력을 가산하는 제2가산기 조합회로(262), 제2가산기 조합회로(262)의 출력을 일시 저장하는 제2래치(263)로 되어 있는 제2평형변조기(26)와,

제1래치(253)의 출력과 제2래치(263)의 출력을 즉, p비트의 I채널의 변조신호와 q비트의 Q채널의 변조신호를 가산하는 제3가산기 조합회로(271), 제3가산기 조합회로(271)의 출력 즉, r비트의 직교 진폭변조된 신호를 출력을 일시 저장하는 제2래치(272)로 되어 있는 제1가산기(27)로 되어 있다.

제5도는 제4도에 도시된 변조기의 상세회로도이다.

제5도는 제1승산기(250)는 제4도에 도시된 제1앤드게이트 조합회로(251)와 제1가산기 조합회로(252)를 대치한 것이고, 제2승산기(260)는 제4도에 도시된 제2앤드게이트 조합회로(261)와 제2가산기 조합회로(262)를 대치한 것이고, 제1래치 내지 제3래치(253, 263, 272)는 디 플립플롭으로 구성되며, 제3가산기 조합회로(271)는 가산기이다.

이어서, 제4도의 동작을 제5도 내지 제7c도를 결부시켜 설명하기로 한다.

제4도에 의하면, 입력되는 디지털 데이터들이 각각 I, Q채널로 분리되어 제1 및 제2앤드게이트 조합회로(251, 261)에 입력되면 제1롬(241)으로부터 사인(SINE) 성분의 디지털 데이터(제1캐리어신호)와 I채널 데이터는 제1앤드게이트 조합회로(251)와 제1가산기 조합회로(252)에서 연산을 행한 후 제1래치(253)에 래치된다.

제2롬(242)으로부터 코사인(COSINE) 성분의 디지털 데이터(제2캐리어신호)와 Q채널의 데이터는 제2앤드게이트 조합회로(261)와 제2가산기 조합회로(262)에서 연산을 행한 후 제2래치(263)에 래치된다.

상기 연산은 승산을 나타낸다.

제3가산기 조합회로(271)에서는 I, Q신호가 합성되고 제3래치(272)를 통해 직교변조된 신호가 출력된다. 입력데이터  $D_i$ 와 캐리어  $C_i$ 가 승산되어 출력은  $M_i$ 가 된다. 여기서,  $i$ 는 1부터  $n$ 까지의 정수이다.

여기서, 디지털적인 구성방법을 나타내는 캐리어주파수의 구성에는 제6a도 내지 제7c도에 도시된 바와 같다.

예를 들어, 캐리어 주파수가 5.332(MHz)의 파형을 디지털로 나타낸다면 제6a도와 같이 나타낼 수 있다. 제6a도는  $k$ [MHz] 주파수를 갖는 제1캐리어신호  $C_2(t)$ 의 한 파장을 도시하고 있고, 수평축은 어드레스 0에서  $2^{n-1}$ 번지를 나타내고 있으며, 수직축은 진폭에 대한 양자화 레벨을 나타내고 있다.

어드레스를 10비트, 진폭을 4비트로 양자화하여 테이블로 나타내면 제6b도에 도시된 바와 같이 나타낼 수 있다. 제6b도는 어드레스와 진폭의 관계를 나타내고 있으며,  $\Delta y$ 는 진폭의 등간격을 나타내고 있다.

$y = \sin(2^{n-2}/90) \cdot m$  으로 표현한다.

여기서, 만약 26MHz의 클럭으로 이 테이블을 읽는다면 약 4.876개의 데이터값 만 읽게 된다.

그 관계는  $26\text{MHz}/5.332\text{MHz} = 4.876\text{MHz}$ 이다.

이것은 다음과 같은 결과를 볼 수 있다.

$1024/4.876=210$  즉, 이것은 1024의 어드레스를 210개의 간격으로 계속 읽는다는 것을 나타낸다. 이와 같은 수행을 반복하면 513번째에 다시 처음에 읽었던 값과 같은 값을 반복하여 읽게 된다. 그러면 나머지 512개의 값은 버리고 반복적인 512개의 값만을 취하여 ROM등을 이용하여 테이블을 구성한 것이 제1롬(241)이다.

제6c도는 이러한 관계에 의해 구성된 테이블을 나타낸다. 이 테이블은 클럭신호가 들어올 때마다 실제적인 어드레스 0내지 511까지를 순차적인 반복신호를 읽게 된다.

제7a도는  $k$ [MHz] 주파수를 갖는 제2캐리어신호  $C_1(t)$ 의 한 파장을 도시하고 있고, 수평축은 어드레스 0에서  $2^{n-1}$ 번지를 나타내고 있고, 수직축은 진폭에 대한 양자화 레벨을 나타내고 있다.

제7b도는 어드레스와 진폭의 관계를 도시한 것이고,  $\Delta y$ 는 어드레스 1씩 증가할 때마다 일정한 진폭의 증감분을 나타내고 있다.

이러한 관계에 의해 제7c도에 도시된 테이블은 클럭신호가 들어올때마다 실제적인 어드레스 0-511까지를 순차적인 반복하여 읽게 되며, 이 어드레스에 저장된 값이 코사인성분의 제2캐리어신호가 되며 제2롬(242)에 저장된다.

제8도는 제1도에 도시된 복조기의 개념을 설명하기 위한 도면으로서 변조의 역순으로 행하면 된다.

제8도에 있어서 입력되는 변조된 신호는 제3 및 제4평형변조기(85,86)의 제1입력으로 입력된다.

입력되는  $f_c$ 의 주파수를 갖는 클럭주파수에 의해 제2캐리어주파수발생기(84)에서 발생하는 제1 및 제2캐리어신호가 제3 및 제4평형변조기(85,86)의 제2입력으로 각각 입력된다.

제4평형변조기(86)에 입력되는 코사인성분으로 나타낼 수 있는 제2캐리어신호는 사인성분으로 나타낼 수 있는 제1캐리어신호에 비해  $90^\circ$  위상시프트한 신호이다. 이 변조된 입력신호는 2개의 캐리어신호에 의해 각각 제3 및 제4평형 변조기(85,86)에서 평형변조한다.

제9도는 제1도에 도시된 본 발명의 실시예에서 사용되는 복조기의 상세블럭도이다.

제9도에 의하면, 제2캐리어주파수발생기(84)는 사인성분으로 나타낼 수 있는 제1캐리어신호가 저장된 제3롬(841), 코사인성분으로 나타낼 수 있는 제2캐리어신호가 저장된 제4롬(842)에 해당하며 이 롬에 저장되는 신호는 제6a도 내지 제7c도를 결부시켜 상술한 바와 같이 제1롬(241) 및 제2롬(242)에 저장된 신호와 동일하다.

제3평형변조기(85)는 통과대역 등화기(65)로부터 출력되는 변조된 신호와 제3롬(841)으로부터 출력되는 제1캐리어신호를 조합하는 제4앤드게이트 조합회로(851), 제4앤드게이트 조합회로(851)의 출력을 가산하는 제4가산기 조합회로(852), 제4가산기 조합회로(852)의 출력을 일시 저장하는 제4래치(853)에 해당하며, 제4앤드게이트 조합회로(851), 제4가산기 조합회로(852)는 승산기로 구성될 수 있다.

제4평형변조기(86)는 통과대역 등화기(65)로부터 출력되는 변조된 신호와 제4롬(842)으로부터 출력되는 제2캐리어신호를 조합하는 제5앤드게이트 조합회로(861), 제5앤드게이트 조합회로(861)의 출력을 가산하는 제5가산기 조합회로(862), 제5가산기 조합회로(862)의 출력을 일시 저장하는 제5래치(863)에 해당하며, 제5앤드게이트 조합회로(861), 제5가산기 조합회로(862)는 승산기로 구성될 수 있다.

제10도는 본 발명에 의한 디지털신호 자기 기록 재생장치의 다른 실시예에 따른 블럭도이다.

본 발명의 다른 실시예의 구성은 입력되는 디지털 데이터에 동기신호를 삽입하는 동기신호삽입부(110)와, 시스템 전체를 동기시키기 위한 동기신호제어부(120)와,

동기신호제어부(120)로부터 출력되는 동기플래그신호에 따라 동기신호삽입부(110)의 출력을 선택출력하는 멀티플렉서(130)와,

멀티플렉서(130)로부터 출력되는 데이터 중 일부비트는 병렬 천이되고, 이를 일시 저장하는 버퍼(141), 멀티플렉서(130)로부터 출력되는 데이터중 나머지 비트의 데이터에 대해서 코딩게인 및 비트에러율을 고려하여 부호화하는 콘벌루션 엔코더(142), 콘벌루션 엔코더(142)를 통한 신호점들간의 관계를 복호시 코딩게인이 크게 되도록 설정한 매퍼(143)로 구성된 부호화부(140)와,

매퍼(143)로부터 출력되는 I, Q채널 데이터의 베이스 밴드 대역폭을 제한하고 상호 심볼 간섭이 없도록 하는 제1 및 제2펄스 정형필터(151,152), ROM테이블을 이용하여 반송파를 발생시켜 이 반송파를 이용하여 매퍼(143)의 2채널 출력과 직교 진폭 및 위상변조를 하는 변조기(153)로 되어 있는 변조부(150)와,

캐리어주파수와 동기화시켜 복조를 용이하게 하는 파일럿 신호 발생기(161), 변조기(153)의 변조된 데이

타와 파일럿신호를 가산하는 제1가산기(162)로 되어 있는 파일럿신호 혼합부(160)와,

제1가산기(162)의 출력을 아날로그신호로 변환하는 디지털/아날로그(D/A)변환기(171), 자기채널의 비선형 특성을 고려하여 자화특성 곡선의 선형부분을 이용하기 위한 바이어스신호발생기(172), D/A변환기(171)의 출력과 바이어스신호발생기(172)의 바이어스신호를 가산하는 제2가산기(173)로 되어 있는 기록제어부(170)와,

제2가산기(173)의 출력을 자기 기록매체(182)에 자화신호로 기록하는 기록헤드(181), 자기 기록매체(182)에 기록된 자화신호를 재생하는 재생헤드(183)로 되어 있는 자기기록/재생부(180)와,

재생헤드(183)에 의해 재생되는 신호를 아날로그/디지털(A/D) 변환하는 A/D변환기(191), 재생신호에 대한 자기채널의 미분특성에 의한 위상보정 및 신호의 진폭감쇠를 보정하는 재생등화기(192)로 되어있는 재생제어부(190)와,

재생헤드(183)로부터 재생된 신호로부터 파일럿신호가 실린 주파수 대역을 검출하는 대역통과필터(201), 대역통과필터(201)의 출력으로부터 캐리어신호와 동일한 주파수를 갖는 클럭신호를 검출하는 PLL로 구성되는 반송파재생기(202)로 되어 있는 반송파복원부(200)와,

재생된 반송파를 이용하여 변조된 신호를 I, Q채널 데이터로 복조하는 복조기(211)와, 복조기(211)의 출력의 진폭 및 위상보정하는 제1 및 제2저역등화기(212,213)로 되어 있는 복조부(210)와,

제1 및 제2저역등화기(212,213)로부터 복조된 신호로부터 동기 플래그신호를 복구하는 동기 플래그 검출부(220)와,

제1 및 제2저역등화기(212,213)로부터 복조된 I, Q채널 데이터는 각 브랜치에 대한 평가량을 계산하는 브랜치 평가량 계산회로(231),

시간상으로 나타낸 트렐리스도(Trellis Diagram)상의 각 상태에 따른 브랜치 평가량값을 비교하고 평가량이 가장 작은값을 선정하는 더하기/비교기/선정기회로(232), 더하기/비교기/선정기회로(232)의 출력을 저장하는 상태메모리(233), 더하기/비교기/선정기회로(232)로부터 각 상태에 따른 생존 패스에 대한 정보를 입력하여 복호하는 낸 트레이스 패스메모리(234)로 구성되는 비터비 디코너(230)로 되어 있다.

이어서, 제10도에 도시된 디지털신호 자기 기록 재생장치의 동작을 제11a도 내지 제11f도를 결부시켜 설명하기로 한다.

제11a도에 도시된 바와 같은 m비트의 디지털 데이터가 동기신호 삽입부(110)에 입력되면 제11b도에 도시된 시스템 클럭에 맞춰 디지털 데이터에 동기신호가 삽입되어 제11c도에 도시된 바와 같은 신호형태로 출력되어 멀티플렉서(130)에 입력된다.

동기신호삽입부(110)에 의해 동기신호가 첨가된 신호(11c도)는 멀티플렉서(130)를 통해 n비트로 출력되고, 이 출력비트중(n-2)비트는 병렬 천이되어 버퍼(141)로 입력되고 남은 2비트는 콘벌루션 엔코더(142)로 입력된다.

동기신호삽입부(110)로부터 출력되는 제11d도에 도시된 바와 같은 동기플래그신호는 제11b도에 도시된 시스템 클럭에 동기되어 시스템 동기화회로인 동기신호제어부(120)로 입력되어진다.

동기신호제어부(120)에서는 제11e도에 도시된 바와 같이 동기신호가 실리는 기간동안은 로우이고, 유효데이터 기간동안은 정상적인 클럭신호를 콘벌루션 엔코더(142)에 출력한다.

멀티플렉서(130)를 통해 출력되는 데이터는 동기신호제어부(120)로부터 출력되는 제11f도에 도시된 바와 같은 동기플래그신호가 로우(0)인동안 엔코더(142)를 통해 맵퍼(143)로 입력되어지고, 동기플래그신호가 하이(1)인동안은 콘벌루션 엔코더(142)는 동작하지 않으며 이 하이(1)인 상태의 동기플래그신호가 맵퍼(143)의 S단자로 입력되면 동기신호가 신호배열도상의 원점에 맵핑이 된다.

맵퍼(143)를 통해 I, Q채널로 분리된 신호는 심볼상호간섭(ISI)이 없고 자기 채널의 대역폭에 적당하도록 밴드대역을 제한하는 제1 및 제2펄스정형필터(151, 152)를 통해 변조기(153)로 입력된다.

여기서, 변조기(153)는 제2도 내지 제7도에서 이미 설명된 바와 같은 변조기의 구성과 동작이 동일하다.

변조기(153)에 입력된 신호는 시스템 클럭(제11b도)에 동기화된 반송파신호와 평행변조된 후 변조기(153)의 출력은 파일럿신호 발생기(161)에서 발생하는 반송파주파수의 2배되는 파일럿신호와 제1가산기(162)에서 가산된다.

이 파일럿 신호발생기(161)는 신호복조시 파일럿신호를 재생하여 동기화된 반송파재생기(202)를 통해 재생된 신호를 동기화시켜 복조하기 위해 필요한 회로이다. 반송파 재생기(202)는 PLL로 구성된다.

파일럿신호를 더한 변조된 신호는 D/A변환기(171)를 통하여 아날로그신호로 변환된 후, 자기 채널의 자화특성곡선상의 선형부분을 이용하여 기록하기 위하여 변조신호주파수의 3배이상의 주파수를 갖는 바이어스신호를 바이어스신호발생기(172)에서 생성시켜 아날로그신호로 변환된 변조된 신호에 더하여 자기기록 채널상으로 출력되어 기록된다.

자기기록 채널상으로 기록되는 신호의 주파수스펙트럼은 제12도에 도시된 바와 같다.

자기 기록매체(182)를 통해 재생되는 신호 중 대역통과필터(201)에 의해 파일럿신호를 검출하고, 반송파재생기(202)에서는 재생신호에 동기화된 반송파를 재생하여 복조기(211)에 입력한다.

또 자기채널(자기 기록매체)을 통해 재생된 신호는 A/D변환기(191)를 통해 디지털 데이터로 변환 한 후 등화기(192)를 통해 채널에 의해 왜곡된 신호를 보상한 후 복조기(211)에 입력한다. 이 재생등화기(192)는 자기채널의 미분특성에 의한 90° 위상보정회로 및 신호의 진폭감쇠를 보정하는 진폭보정회로로 구성된다.

재생등화기(192)의 출력은 복조기(211)에서는 반송파재생기(202)에 의해 재생된 반송파와 승산되어 복조된 후 제1 및 제2저역등화기(212,213)를 통해 신호의 주파수 및 위상을 보정한 후 비터비 디코더(230)를 통해 복호된다.

동기플래그검출부(220)에서는 제1 및 제2저역등화기(212,213)로부터 출력되는 복조신호에서 동기 플래그 신호를 검출하여 비터비 디코더(230)를 제어하며, 이 동기플래그신호가 하이(1)인 상태동안은 넌 트레이스 패스메모리(234)의 값이 출력되지 않도록 하여 원래의 데이터를 복호해낸다.

비터비 디코더(230)로 입력되어진 I, Q데이터는 브랜치 평가량 계산회로(231)에 의해 각 브랜치에 대한 평가량을 더하기/비교기/선정기회로(232)와 상태메모리(233)로 보내진다.

브랜치 평가량 계산회로(231)에서는 입력된 데이터와 부호화된 데이터를 갖고 평가량을 계산하는데 신호 배열도상의 I, Q각각의 값에 대해 모두 계산을 한 후 이들 각각을 자승한 후 신호배열도상의 신호점을 갖는 I, Q값을 더한 후 이를 제공급하여 32개의 신호점에 대해 전부 다 계산을 하게 된다.

더하기/비교기/선정기회로(232)에서는 브랜치 평가량 계산회로(231)의 평가량과 상태메모리(233)의 평가량을 더하고 제16도에 도시된 상태도를 시간상으로 나타낸 트레리스도(Trellis Diagram)상의 각 상태에 따른 브랜치 평가량값을 비교하고 평가량이 가장 작은값을 선정하여 상태메모리(233)에 다시 저장하고 또 각상태에 따른 생존 패스에 대한 정보를 넌 트레이스 패스메모리(234)에 전달하여 복호화된 최종데이터를 출력한다.

즉, 더하기/비교기/선정기회로(232)에서는 현재 평가량과 기존의 패스 평가량을 더하고 그 중에서 평가량이 최소인 값들을 선정하여 패스 선정신호와 새로운 평가량을 추출한다.

제13도는 제10도에 도시된 동기신호제어부의 상세회로도이다.

제13도에 있어서, 121은 분주기, 122, 125, 126은 디 플립플롭, 123, 124는 인버터, 127은 앤드게이트를 나타내고 있다.

제13도에 도시된 동기신호 제어부의 동작을 제14a도 내지 제14e도를 결부시켜 설명한다.

시스템 클럭이 QMHz라면 이 시스템 클럭은 분주기(121)를 통해 Q/n비로 분주되고, 분주된 클럭신호(제14b도)는 제10도에 도시된 맵퍼(143)의 클럭신호로 입력되는 동시에 디 플립플롭(122)의 클럭단자(CLK)에 입력되어 2분주되어 제10도에 도시된 멀티플렉서(130)의 클럭신호로 입력된다.

또한, 인버터(123)의 출력은 래치기능을 갖는 디 플립플롭(125)의 입력단자(D)와 디 플립플롭(126)의 클럭단자(CLK)에 입력된다.

제14a도에 도시된 동기플래그신호는 래치(125)의 인에이블단자(/G)로 입력되고, 또한 인버터(124)를 통해 디 플립플롭(126)의 입력단자(D)로 입력된다.

디 플립플롭(125)의 출력(제14c도)은 제10도에 도시된 콘벌루션 엔코더(142)의 클럭신호로 입력되고, 제14d도에 도시된 바와 같은 디 플립플롭(126)의 반전출력(/Q)은 제14a도에 도시된 동기플래그신호와 앤드게이트(127)를 통해 논리곱되어 출력되는 제14e도에 도시된 신호가 제10도에 도시된 맵퍼(143)의 인에이블단자(S)로 입력된다.

또한, 시스템 클럭은 제10도에 도시된 변조기(153) 및 파일럿신호 발생기(161)의 어드레스클럭으로 입력된다.

한편, 제14a도에 도시된 동기플래그신호가 1인동안은 콘벌루션 엔코더(142)는 동작하지 않고, 동기플래그신호가 0인 동안은 콘벌루션 엔코더(142)로 입력된 2비트 데이터는 부호화되어 3비트로 출력되며, 이 콘벌루션 엔코더(142)에 대한 상세회로도는 제15도에 도시된 바와 같다.

제15도에 있어서, 241 내지 245는 디 플립플롭이고, 246 내지 248은 배타논리합게이트(XOR)이다.

제15도의 동작을 제16도 내지 제18도를 결부시켜 설명한다.

디 플립플롭(125)로부터 출력되는 클럭신호(제14c도)는 디 플립플롭들(241-245)의 클럭단자(CLK)에 입력된다.

멀티플렉서(130)로부터 출력되는 2비트의 데이터는 디 플립플롭(241-245)의 입력단자에 입력된다.

디 플립플롭(241)의 출력은 디 플립플롭(242)의 입력단자(D) 및 XOR(247)의 제1입력단자에 입력되고, 디 플립플롭(242)의 출력은 XOR(246)의 제1입력단자 및 XOR(248)의 제1입력단자에 입력된다.

디 플립플롭(243)의 출력은 디 플립플롭(244)의 입력단자(D) 및 XOR(246)의 제2입력단자 및 XOR(248)의 제4입력단자에 입력되고, 디 플립플롭(244)의 출력은 디 플립플롭(245)의 입력단자(D) 및 XOR(247)의 제3입력단자에 입력된다. 디 플립플롭(245)의 출력은 XOR(247)의 제2입력단자, XOR(248)의 제3입력단자에 입력된다. XOR(246)의 출력은 인코더된 최하위비트가 되고, XOR(247)의 출력은 상위비트가 되며, XOR(248)의 출력은 최상위비트가 된다.

제15도에 도시된 콘벌루션 엔코더의 현재상태(PS:present state)와 다음 상태(NS:next state)에 따른 입력과 출력에 대한 논리상태는 아래와 같다.

(논 리 표)

I N P U T	PRESENT STATE	NEXT STATE	O U T P U T
0 0 0 1 1 0 1 1	0 0 0 0 0 1 0 1 0 0 1 1	0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 1 1 1
0 0 0 1 1 0 1 1	1 0 0 1 0 1 1 1 0 1 1 1	0 1 0 0 1 0 0 1 0 0 1 0	0 0 1 0 0 1 1 1 0 0 0 0
0 0 0 1 1 0 1 1	0 0 0 0 0 1 0 1 0 0 1 1	0 0 1 0 0 1 0 0 1 0 0 1	1 1 1 1 0 1 0 1 0 1 0 0
0 0 0 1 1 0 1 1	1 0 0 1 0 1 1 1 0 1 1 1	0 1 1 0 1 1 0 1 1 0 1 1	0 1 1 1 1 0 0 1 1 0 1 0
0 0 0 1 1 0 1 1	0 0 0 0 0 1 0 1 0 0 1 1	1 0 0 1 0 0 1 0 0 1 0 0	1 0 1 1 1 0 0 0 1 0 1 0
0 0 0 1 1 0 1 1	1 0 0 1 0 1 1 1 0 1 1 1	1 1 0 1 1 0 1 1 0 1 1 0	0 1 1 1 1 1 0 1 0 1 1 0
0 0 0 1 1 0 1 1	0 0 0 0 0 1 0 1 0 0 1 1	1 0 1 1 0 1 1 0 1 1 0 1	0 1 1 1 0 0 0 1 1 1 0 0
0 0 0 1 1 0 1 1	1 0 0 1 0 1 1 1 0 1 1 1	1 1 1 1 1 1 1 1 1 1 1 1	1 0 0 1 0 1 1 0 0 0 0 1

이 콘벌루션 엔코더(142)는 카타스트로피현상(에러가 무한히 전파되는 현상)이 없고 디코딩시 에러율이 감소하도록 구성되어 있다.

콘벌루션 엔코더(142)를 통한 n+1비트는 제16도에 도시된 신호 배열(constellation)과 같이 맵핑이 되어 I 및 Q채널로 출력된다.

제16도에 있어서 원점은 동기데이터를 맵핑한 것이며 이는 콘벌루션 엔코더(142)를 통하지 않고 동기신호 제어부(120)에 의해 입력되는 동기플래그신호가 1상태인 동안에 원점에 맵핑이 되며 이는 동기신호가 에러의 영향이 적으며 동기 플래그신호검출부(220)에서 동기플래그신호의 검출이 용이하도록 하였다.

제16도에 도시된 신호배열은 제17도의 상태도를 따라 엔코더된 신호중 병렬천이되는 부분은 가장 멀리 셋 분할(set partition)을 하고 또 같은 상태에서 천이되는 신호를 멀리 셋분할을 함으로써 코딩게인을 증가시키도록 맵핑을 하였다.

8개의 셋으로 분할된 각 셋은 다음과 같다.

$$C_0=[00000(0), 01101(13), 10111(23), 11011(27)],$$

$$C_1=[00001(1), 01010(10), 10110(14), 11000(24)],$$

$$C_2=[00101(5), 01001(9), 10011(19), 11100(28)],$$

$$C_3=[00100(4), 01000(8), 10010(18), 11111(31)]$$

$$C_4=[00011(3), 01100(12), 10110(22), 11010(26)]$$

$$C_5=[00110(6), 10000(16), 10100(20), 11101(29)]$$

$$C_6=[00010(2), 01011(11), 10000(15), 11001(25)]$$

$$C_7=[00111(7), 10001(17), 10101(21), 11110(30)]$$

제18도는 맵퍼를 ROM으로 구성할 때의 ROM 테이블의 형태를 도시하였다.

제19도는 제10도에 도시된 동기플래그검출부의 상세회로도이다.

제19도에 있어서, 221, 222는 제1 및 제2비교기이며, 223은 시프트레지스터, 224는 카운터, 225는 디 플립플롭, A1 내지 A5는 앤드게이트, N1은 노아게이트, OR1, OR2는 오아게이트를 나타내고 있다.

이어서, 제19도에 도시된 동기플래그검출부의 동작을 설명하기로 한다.

제19도에 의하면, 제10도에 도시된 제1 및 제2지역등화기(212,213)를 통해 출력되는 I, Q채널 데이터는 고유의 동기패턴 데이터와 비교기(221,222)에 의해 비교되고, 비교된 값이 제1앤드게이트(A1)에서 논리곱되어 시프트레지스터(223)로 입력된다. 동기패턴 데이터는 미리 설정된 동기 플래그 기준값으로 여기서는 원점에 맵핑되어 있으므로 0이다.

시프트레지스터(223)의 값이 1111 또는 1101 또는 1011의 값을 제2, 제3앤드게이트(A2, A3)에서 검출하여 오아게이트(OR1)와 노아게이트(NOR1)를 통해 카운터(224)의 로드단자(/LOAD)로 입력된다.

카운터(224)의 로드단자(/LOAD)로 신호가 입력되면 카운터(224)는 동기플래그 신호가 반복되는 클럭만큼 카운트를 하고 이때 카운트한 값이 동기플래그신호의 하이가 시작되는 점과 끝나는 점에 해당하는 데이터이면 제4 및 제5앤드게이트(A4, A5)와 제2오아게이트(OR2)를 통해 디 플립플롭(225)의 클럭으로 입력되어 지고 디 플립플롭(225)으로부터 동기플래그신호가 출력된다. 동기플래그신호의 주기만큼 카운트된 신호는 다시 비교기(221,222)에 의해서 비교된 신호와 노아게이트(NOR)를 통해 부정논리합하여 로드단자(/LOAD)로 로드된다. 이 동기플래그신호는 비터비 디코더(400)로 입력되어진다.

상술한 바와 같이 본 발명에 의한 디지털신호 자기 기록 재생장치는 통신분야에서 사용되며, 재생데이터의 낮은 에러율로 높은 기록효율을 갖는 다차 디지털 변조방식을 적용하여 주파수 이용 효율이 증대되고 기록 채널수를 증가시키지 않아도 기록 비트율의 향상을 기할 수 있으므로 고밀도로 기록할 수 있는 효과가 있다.

## (57) 청구의 범위

### 청구항 1

입력되는 디지털신호를 다차 디지털 신호로 변환하는 콘벌루션 부호화 수단; 상기 다차 디지털 신호를 캐리어신호에 따라 직교 진폭 및 위상변조하는 변조수단; 파일럿신호를 발생하여 상기 변조된 신호와 가산하는 파일럿 신호 혼합수단; 상기 파일럿 신호가 혼합된 변조된 신호를 자기 기록매체에 적합한 자화신호로 형성하는 기록제어수단; 상기 자기 기록매체로부터 재생된 자화신호를 전송계에서 발생된 왜곡 및 신호의 열화를 보정한 후, 오버샘플링된 디지털신호로 변환하는 재생제어수단; 상기 재생된 자화신호로부터 파일럿신호를 검출하여 캐리어신호의 소정수배의 주파수를 갖는 클럭신호를 발생하는 반송파복원수단; 상기 재생제어수단으로부터 출력되는 변조된 신호를 상기 반송파복원수단의 복원된 신호에 따라 복조하는 복조수단; 및 상기 복조수단의 출력의 신호 대 잡음비를 개선하기 위해서, 상기 복조수단의 출력신호를 대역제한하고 상기 소정수의 역수배로 데이터율을 감소시키는 잡음제거수단; 상기 잡음제거수단의 출력 데이터를 비터비(VITERBI) 복호화하여 원래의 디지털 데이터를 출력하는 복호화수단을 포함함을 특징으로 하는 디지털신호 자기 기록 재생장치.

### 청구항 2

제2항에 있어서, 상기 변조수단은 사인성분으로 표현되는 제1캐리어신호가 저장된 제1롬; 코사인성분으로 표현되는 제2캐리어신호가 저장된 제2롬; 상기 부호화수단으로부터 출력되는 I채널의 데이터와 상기 제1롬으로부터 출력되는 제1캐리어신호를 승산하는 제1승산기; 상기 부호화수단으로부터 출력되는 Q채널의 데이터와 상기 제2롬으로부터 출력되는 제2캐리어신호를 승산하는 제2승산기; 및 상기 제1승산기의 출력과 제2승산기의 출력을 합성하는 제1가산기를 포함함을 특징으로 하는 디지털신호 자기 기록 재생장치.

### 청구항 3

제2항에 있어서, 상기 변조수단은 상기 부호화수단으로부터 출력되는 I, Q채널의 데이터의 파형정형 및 대역을 제한하는 제1 및 제2펄스 정형필터, 사인성분으로 표현되는 제1캐리어신호가 저장된 제1롬, 코사인성분으로 표현되는 제2캐리어신호가 저장된 제2롬으로 되어 있는 제1캐리어신호발생기; 상기 부호화수단으로부터 출력되는 I(in-phase) 채널의 데이터와 상기 제1롬으로부터 출력되는 제1캐리어신호를 조합하는 제1앤드게이트 조합회로, 제1앤드게이트 조합회로의 출력을 가산하는 제1가산기 조합회로, 제1가산기 조합회로의 출력을 일시 저장하는 제1래치로 되어 있는 제1평형변조기; 상기 부호화수단으로부터 출력되는 Q(quadrature-phase)채널 데이터와 상기 제2롬으로부터 출력되는 제2캐리어신호를 조합하는 제2앤드게이트 조합회로, 제2앤드게이트 조합회로의 출력을 가산하는 제2가산기 조합회로, 제2가산기 조합회로의 출력을 일시 저장하는 제2래치로 되어 있는 제2평형변조기; 및 상기 제1래치의 출력과 제2래치의 출력 즉, I채널의 변조신호와 Q채널의 변조신호를 가산하는 제3가산기 조합회로, 상기 제3가산기 조합회로의 출력인 직교 진폭변조된 신호를 일시 저장하는 제2래치로 되어 있는 제1가산기로 되어 있는 것을 특징으로 하는 디지털신호 자기 기록 재생장치.

### 청구항 4

제2항에 있어서, 상기 파일럿신호 혼합수단은 캐리어신호의 소정배의 주파수를 갖는 파일럿신호를 발생하는 파일럿신호발생기; 및 상기 변조수단의 변조된 데이터와 파일럿신호를 가산하는 제2가산기로 되어 있는 것을 특징으로 하는 디지털신호 자기 기록 재생장치.

### 청구항 5

제2항에 있어서, 상기 기록제어수단은 상기 파일럿신호 혼합수단의 출력을 아날로그신호로 변환하는 디지털/아날로그 변환기; 상기 디지털/아날로그변환기의 출력을 증폭하는 기록증폭기; 바이어스신호를 발생하는 바이어스발생기; 및 상기 기록증폭기의 출력과 바이어스신호를 가산하는 제3가산기로 되어 있는 것을 특징으로 하는 디지털신호 자기 기록 재생장치.

### 청구항 6

제2항에 있어서, 상기 재생제어수단은 상기 자기 기록매체로부터 재생되는 자화신호를 증폭하는 재생증폭기; 기록시 자기 채널의 미분특성에 의해 위상이 시프트되는 것을 보상하기 위하여 상기 재생증폭기의 출

력의 위상을 변이하는 위상변이기; 상기 위상변이기의 출력으로부터 재생신호를 필터링하는 지역통과필터; 상기 지역통과필터의 출력을 상기 캐리어 신호의 4배의 주파수를 가지는 클럭에 의해 오버샘플링하여 디지털신호형태로 변환하는 아날로그/디지털 변환기; 및 상기 아날로그/디지털 변환기의 출력을 입력하여 전송계에서 발생된 왜곡 및 신호의 열화를 보정하는 대역통과 등화기로 되어 있는 것을 특징으로 하는 디지털신호 자기 기록 재생장치.

#### 청구항 7

제7항에 있어서, 상기 반송파복원수단은 상기 재생제어수단의 출력으로부터 파일럿신호를 검출하는 대역통과필터; 및 상기 대역통과필터의 출력으로부터 캐리어신호의 4배의 주파수에 해당하는 클럭신호를 발생시키는 위상동기루프기; 로 되어 있는 것을 특징으로 하는 디지털신호 자기 기록 재생장치.

#### 청구항 8

제2항에 있어서, 상기 복조수단은 상기 복원된 캐리어신호에 해당하는 클럭에 맞추어 사인성분으로 표현되는 제1캐리어신호가 독출되는 제3롬; 상기 복원된 캐리어신호에 해당하는 클럭에 맞추어 코사인성분으로 표현되는 제2캐리어신호가 독출되는 제4롬; 상기 재생제어수단으로부터 출력되는 변조된 신호와 상기 제3롬으로부터 출력되는 제1캐리어신호를 승산하는 제3승산기; 상기 재생제어수단으로부터 출력되는 변조된 신호와 상기 제4롬으로부터 출력되는 제2캐리어신호를 승산하는 제4승산기; 및 상기 제3승산기의 출력과 제4승산기의 출력을 합성하는 제4가산기를 포함함을 특징으로 하는 디지털신호 자기 기록 재생장치.

#### 청구항 9

제2항에 있어서, 상기 복조수단은 상기 복원된 캐리어신호에 해당하는 클럭에 맞추어 사인성분으로 표현되는 제1캐리어신호가 독출되는 제3롬, 상기 복원된 캐리어신호에 해당하는 클럭에 맞추어 코사인성분으로 나타낼 수 있는 제2캐리어 신호가 독출되는 제4롬으로 되어 있는 제2캐리어 신호발생기; 상기 재생제어수단으로부터 출력되는 변조된 신호와 상기 제3롬으로부터 출력되는 제1캐리어신호를 조합하는 제4앤드게이트 조합회로, 제4앤드게이트 조합회로의 출력을 가산하는 제4가산기 조합회로, 제4가산기 조합회로의 출력을 일시 저장하는 제4래치로 되어 있는 제3평형변조기; 상기 재생제어수단으로부터 출력되는 변조된 신호와 상기 제4롬으로부터 출력되는 제2캐리어신호를 조합하는 제5앤드게이트 조합회로, 제5앤드게이트 조합회로의 출력을 가산하는 제5가산기 조합회로, 제5가산기 조합회로의 출력을 일시 저장하는 제5래치로 되어 있는 제4평형변조기; 및 상기 제3 및 제4평형변조기의 출력대역을 제한하는 제1 및 제2정합필터를 포함함을 특징으로 하는 디지털신호 자기 기록 재생장치.

#### 청구항 10

제7항에 있어서, 상기 잡음제거수단은 신호대 잡음(S/N)비를 개선하기 위하여 상기 제1 및 제2정합필터의 출력의 데이터율을 절반으로 각각 감소시키는 제1 및 제2데시메이션기; 상기 제1 및 제2데시메이션기의 출력신호를 보완하는 제1 및 제2베이스 대역등화기; 및 상기 제1 및 제2베이스대역등화기의 출력을 다시 데시메이션하여 데이터율을 절반으로 각각 감소시키는 제3 및 제4데시메이션기를 포함하는 것을 특징으로 하는 디지털신호 자기 기록 재생장치의 변복조장치.

#### 청구항 11

입력되는 디지털 데이터에 동기신호를 삽입하며, 동기플래그신호를 출력하는 동기신호삽입수단; 상기 동기신호삽입수단을 통해 출력되는 디지털신호를 다치 디지털 신호로 변환하는 부호화수단; 상기 동기플래그신호를 입력하여 상기 부호화수단의 부호화를 제어하는 동기신호제어수단; 상기 다치 디지털 신호를 캐리어신호에 따라 직교 진폭 및 위상변조하는 변조수단; 파일럿신호를 발생하여 상기 변조된 신호와 가산하는 파일럿신호 혼합수단; 상기 파일럿신호가 혼합된 변조된 신호를 자기 기록매체에 적합한 자화신호로 형성하는 기록제어수단; 상기 재생된 자화신호를 전송계에서 발생된 왜곡 및 신호의 열화를 보정한 디지털신호형태로 출력하는 재생제어수단; 상기 재생된 자화신호로부터 파일럿신호를 검출하여 캐리어신호의 주파수를 갖는 클럭신호를 발생하는 반송파복원수단; 상기 재생제어수단으로부터 출력되는 변조된 신호를 상기 반송파복원수단에서 복원된 캐리어신호에 따라 복조하는 복조수단; 상기 복조된 신호로부터 동기플래그신호를 복구하는 동기플래그 검출수단; 및 상기 동기플래그신호에 따라 상기 복조수단의 출력으로부터 콘벌루션 부호화된 데이터를 비터비(VITERBI) 복호화하여 원래의 디지털 데이터를 출력하는 복호화수단을 포함함을 특징으로 하는 디지털신호 자기 기록 재생장치.

#### 청구항 12

제13항에 있어서, 상기 부호화수단은 상기 동기신호삽입수단으로부터 출력되는 신호중 일부비트의 데이터를 일시 저장하는 버퍼; 상기 동기신호삽입수단으로부터 출력되는 데이터로부터 코딩계인 및 비트에러율을 고려한 콘벌루션 엔코더 및 상기 콘벌루션 엔코더를 통한 신호점들간의 관계를 복호시 코딩계인이 크게 되도록 설정한 맵퍼를 포함함을 특징으로 하는 디지털신호 자기 기록 재생장치.

#### 청구항 13

상기 제14항에 있어서, 상기 동기신호삽입수단으로부터 출력되는 신호의 일부비트는 병렬 천이하도록 상기 맵퍼에, 나머지 비트는 상기 콘벌루션 엔코더에 선택출력하는 선택수단을 더 포함함을 특징으로 하는 디지털신호 자기 기록 재생장치.

#### 청구항 14

제14항에 있어서, 상기 맵퍼는 상기 동기플래그신호가 여기레벨기간동안 상기 동기신호삽입수단을 통해 출력되는 동기신호를 신호배열도상의 원점에 맵핑함을 특징으로 하는 디지털신호 자기 기록 재생장치.

#### 청구항 15

제14항에 있어서, 상기 매퍼는 룬으로 구성되며, 신호배열은 상기 콘벌루션 엔코더 신호중 병렬 천이되는 부분은 가장 멀리 셋분할(set partition)을 하고, 같은 상태에서 천이되는 신호를 멀리 셋분할함을 특징으로 하는 디지털 신호 자기 기록 재생장치.

#### 청구항 16

제12항에 있어서, 상기 변조수단은 사인성분으로 표현되는 제1캐리어신호가 저장된 제1룬; 코사인성분으로 표현되는 제2캐리어신호가 저장된 제2룬; 상기 부호화수단으로부터 출력되는 I(in-phase)채널의 데이터와 상기 제1룬으로부터 출력되는 제1캐리어신호를 승산하는 제1승산기; 상기 부호화수단으로부터 출력되는 Q(quadrature phase)채널의 데이터와 상기 제2룬으로부터 출력되는 제2캐리어신호를 승산하는 제2승산기; 및 상기 제1승산기의 출력과 제2승산기의 출력을 합성하는 제1가산기를 포함함을 특징으로 하는 디지털신호 자기 기록 재생장치.

#### 청구항 17

제14항에 있어서, 상기 변조수단은 상기 매퍼로부터 출력되는 I, Q채널데이터의 펄스정형 및 대역제한을 행하는 제1 및 제2펄스정형필터; 사인성분으로 표현되는 제1캐리어신호가 저장된 제1룬, 코사인성분으로 표현되는 제2캐리어신호가 저장된 제2룬으로 되어 있는 제1캐리어신호발생기; 상기 부호화수단으로부터 출력되는 I채널의 데이터와 상기 제1룬으로부터 출력되는 제1캐리어신호를 조합하는 제1앤드게이트 조합회로, 제1앤드게이트 조합회로의 출력을 가산하는 제1가산기 조합회로, 제1가산기 조합회로의 출력을 일시 저장하는 제1래치로 되어 있는 제1평형 변조기; 상기 부호화수단으로부터 출력되는 Q채널 데이터와 상기 제2룬으로부터 출력되는 제2캐리어신호를 조합하는 제2앤드게이트 조합회로, 제2앤드게이트 조합회로의 출력을 가산하는 제2가산기 조합회로, 제2가산기 조합회로의 출력을 일시 저장하는 제2래치로 되어 있는 제2평형변조기; 및 상기 제1래치의 출력과 제2래치의 출력을 즉, I채널의 변조신호와 Q채널의 변조신호를 가산하는 제3가산기 조합회로, 상기 제3가산기 조합회로의 출력 즉, 직교 진폭변조된 신호를 일시 저장하는 제3래치로 되어 있는 제1가산기로 되어 있는 것을 특징으로 하는 디지털신호 자기 기록 재생장치.

#### 청구항 18

제15항에 있어서, 동기신호 제어수단은 시스템클럭을 소정수로 분주하여 매퍼의 클럭신호로 입력하는 분주기; 상기 분주기의 출력을 다시 분주하여 상기 멀티플렉서의 클럭신호로 출력하는 제1지연소자; 상기 분주기의 출력을 입력으로 하고, 상기 동기플래그신호를 인에이블신호로 입력하여 상기 콘벌루션 엔코더의 클럭신호로 출력하는 제2지연소자; 상기 동기플래그신호를 한 클럭분 지연하는 제3지연소자; 및 상기 동기플래그신호와 상기 제3지연소자의 출력을 논리곱하여 상기 매퍼의 인에이블단자에 출력하는 논리소자를 포함함을 특징으로 하는 디지털신호 자기 기록 재생장치.

#### 청구항 19

제13항에 있어서, 상기 파일럿신호 혼합수단은 캐리어주파수와 동기화시켜 복조를 용이하게 하는 파일럿신호를 발생하는 파일럿신호 발생기; 및 상기 변조기의 변조된 데이터와 상기 파일럿신호를 가산하는 제2가산기를 포함함을 특징으로 하는 디지털신호 자기 기록 재생장치.

#### 청구항 20

제13항에 있어서, 상기 기록제어수단은 상기 파일럿신호 혼합수단의 출력을 아날로그신호로 변환하는 디지털/아날로그(D/A)변환기; 자기채널의 비선형특성을 고려하여 자화특성곡선의 선형부분을 이용하기 위한 바이어스신호를 발생하는 바이어스신호발생기; 및 상기 D/A변환기의 출력과 바이어스신호발생기의 바이어스신호를 가산하는 제3가산기를 포함함을 특징으로 하는 디지털신호 자기 기록 재생장치.

#### 청구항 21

제13항에 있어서, 상기 재생제어수단은 상기 자기 기록매체로부터 재생되는 신호를 아날로그/디지털(A/D)변환하는 A/D변환기; 및 재생신호에 대한 자기채널의 미분특성에 의한 위상보정 및 신호의 진폭감쇠를 보정하는 재생등화기를 포함함을 특징으로 하는 자기 기록 재생장치.

#### 청구항 22

제13항에 있어서, 상기 반송파복원수단은 상기 재생된 자화신호로부터 파일럿신호가 실린 주파수대역을 검출하는 대역통과필터; 및 상기 대역통과필터의 출력으로부터 캐리어신호와 동일한 주파수를 갖는 클럭신호를 검출하는 위상동기루프루 구성되는 반송파재생기를 포함함을 특징으로 하는 디지털신호 자기 기록 재생장치.

#### 청구항 23

제13항에 있어서, 상기 복조수단은 상기 복원된 캐리어신호에 해당하는 클럭에 맞추어 사인성분으로 표현되는 제1캐리어신호가 독출되는 제3룬; 상기 복원된 캐리어신호에 해당하는 클럭에 맞추어 사인성분으로 표현되는 제1캐리어신호가 독출되는 제4룬; 상기 재생제어수단으로부터 출력되는 변조된 신호와 상기 제3룬으로부터 출력되는 제1캐리어신호를 승산하는 제3승산기; 상기 재생제어수단으로부터 출력되는 변조된 신호와 상기 제4룬으로부터 출력되는 제2캐리어신호를 승산하는 제4승산기; 및 상기 제3승산기의 출력과 제4승산기의 출력을 합성하는 제4가산기를 포함함을 특징으로 하는 디지털신호 기록 재생장치.

#### 청구항 24

제13항에 있어서, 상기 복조수단은 상기 복원된 캐리어신호에 해당하는 클럭에 맞추어 사인성분으로 표현되는 제1캐리어신호가 독출되는 제3룬, 상기 복원된 캐리어신호에 해당하는 클럭에 맞추어 코사인성분으로 표현되는 제2캐리어신호가 독출되는 제4룬으로 되어 있는 제2캐리어신호발생기; 상기 재생제어수단

로부터 출력되는 변조된 신호와 상기 제3로부터 출력되는 제1캐리어신호를 조합하는 제4앤드게이트 조합회로, 제4앤드게이트 조합회로의 출력을 가산하는 제4가산기 조합회로, 제4가산기 조합회로의 출력을 일시 저장하는 제4래치로 되어 있는 제3평형변조기; 상기 재생제어수단으로부터 출력되는 변조된 신호와 상기 제4로부터 출력되는 제2캐리어신호를 조합하는 제5앤드게이트 조합회로, 제5앤드게이트 조합회로의 출력을 가산하는 제5가산기 조합회로, 제5가산기 조합회로의 출력을 일시 저장하는 제5래치로 되어 있는 제4평형변조기; 및 상기 제3 및 제4평형변조기의 출력의 진폭 및 위상보정하는 제1및 제2저역등화기를 포함함을 특징으로 하는 디지털신호 자기 기록 재생장치.

#### 청구항 25

제24항에 있어서, 상기 동기플래그검출수단은 상기 제1 및 제2저역등화기를 통해 출력되는 I, Q채널 데이터는 고유의 동기패턴 데이터 즉, 미리 설정된 동기 플래그 기준값과 비교하는 비교수단; 상기 비교된 값이 동기신호가 실린 특정데이터와 이와 인접한 소정수의 데이터를 검출하는 검출수단; 동기플래그 신호의 주기만큼 카운트하여 동기플래그신호의 여기상태가 시작되는 점과 끝나는 점을 검출하여 동기플래그신호를 출력하는 카운트수단을 포함함을 특징으로 하는 디지털신호 자기 기록 재생장치.

#### 청구항 26

제24항에 있어서, 상기 복호화수단은 상기 제1 및 제2저역등화기로부터 복조된 I, Q채널 데이터는 각 브랜치에 대한 평가량을 계산하는 브랜치 평가량 계산회로; 시간상으로 나타난 트레리스도(Trellis Diagram)상의 각 상태에 따른 브랜치 평가량값을 비교하고 평가량이 가장 작은값을 선정하는 더하기/비교기/선정기회로; 상기 더하기/비교기/선정기회로의 출력을 저장하는 상태메모리; 및 상기 더하기/비교기/선정기회로로부터 각 상태에 따른 생존 패스에 대한 정보를 입력하여 복호하는 년 트레이스 패스메모리를 포함함을 특징으로 하는 디지털신호 자기 기록 재생장치.

#### 청구항 27

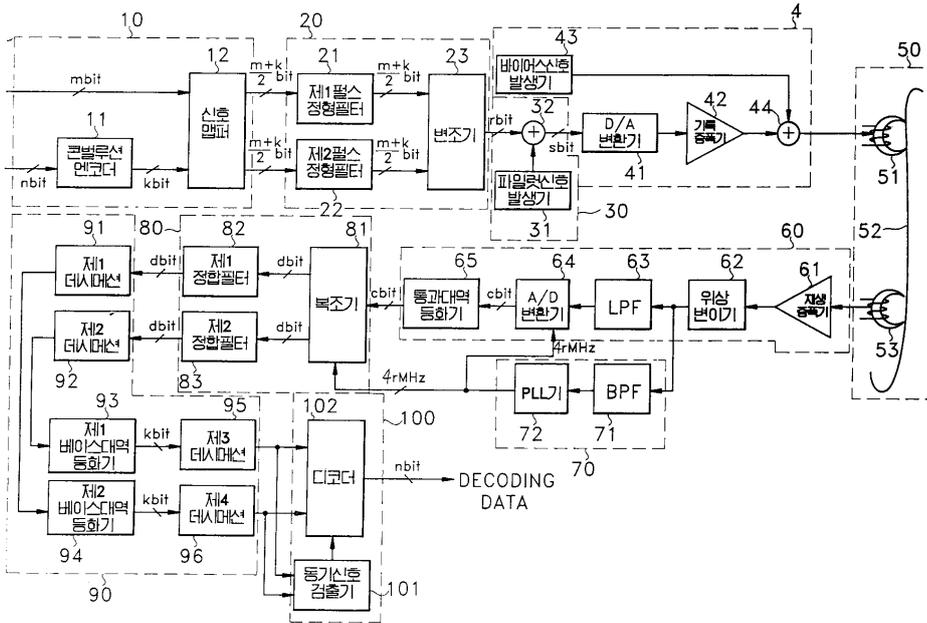
제24항에 있어서, 상기 복호화수단은 상기 동기플래그 검출수단에서 검출된 동기 플래그신호에 따라 제어되며, 이 동기플래그신호가 여기레벨인 상태동안은 상기 년 트레이스 패스메모리의 값이 출력되지 않도록 하여 원래의 동기데이터를 복호해냄을 특징으로 하는 디지털신호 자기 기록 재생장치.

#### 청구항 28

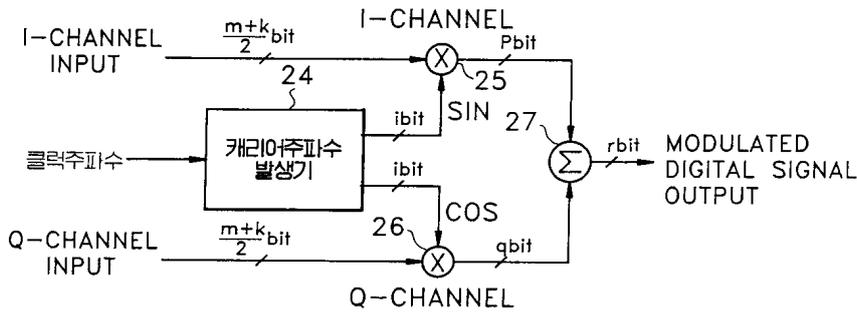
입력되는 신호를 변조하여 자기 기록매체에 기록하고 자기 기록매체에 기록된 신호를 독취하여 이로부터 원래의 신호로 복조하는 디지털신호 기록 재생장치에 있어서; 입력되는 디지털 데이터에 동기신호를 삽입하며, 동기 플래그신호를 출력하는 동기신호삽입수단; 상기 동기신호삽입수단을 통해 출력되는 디지털신호를 다차 디지털신호로 변환하는 부호화수단; 상기 동기플래그신호를 입력하여 상기 부호화수단의 부호화를 제어하는 동기신호제어수단; 상기 부호화수단으로부터 출력되는 다차 디지털 신호를 캐리어신호에 따라 직교 진폭 및 위상 변조하는 변조수단; 파일럿신호를 발생하여 상기 변조된 신호와 가산하는 파일럿신호 혼합수단; 상기 파일럿신호가 혼합된 변조된 신호를 아날로그신호로 변환하는 디지털/아날로그(D/A) 변환수단; 자기 채널의 자화특성 곡선상의 선형부분을 이용하여 기록하기 위하여 캐리어신호 주파수의 소정배이상의 주파수를 갖는 바이어스신호를 발생하여 상기 D/A변환수단의 출력과 합성하여 상기 기록매체에 전송하는 바이어스발생수단; 상기 기록매체로부터 재생되는 아날로그 자화신호를 전송계에서 발생된 왜곡 및 신호의 열화를 보정한 디지털신호형태로 출력하는 아날로그/디지털(A/D) 변환수단; 상기 재생된 자화신호로부터 파일럿신호를 검출하여 캐리어신호의 주파수를 갖는 클럭신호를 발생하는 반송파복원수단; 상기 A/D 변환수단으로부터 출력되는 변조된 신호를 상기 반송파복원수단의 복원된 캐리어신호에 따라 복조하는 복조수단; 상기 복조된 신호로부터 동기 플래그신호를 복구하는 동기플래그 검출수단; 및 상기 동기 플래그신호에 따라 상기 복조수단의 출력으로부터 콘볼루션 부호화된 데이터를 비터비(VITERBI) 복호화하여 원래의 디지털 데이터를 출력하는 복호화수단을 포함함을 특징으로 하는 디지털신호 자기 기록 재생장치.

#### 도면

도면1



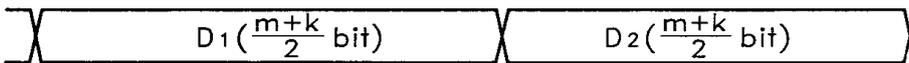
도면2



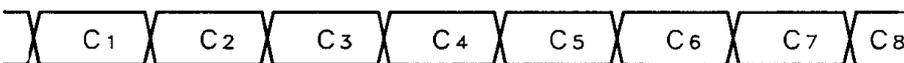
도면3a



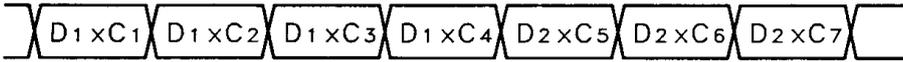
도면3b



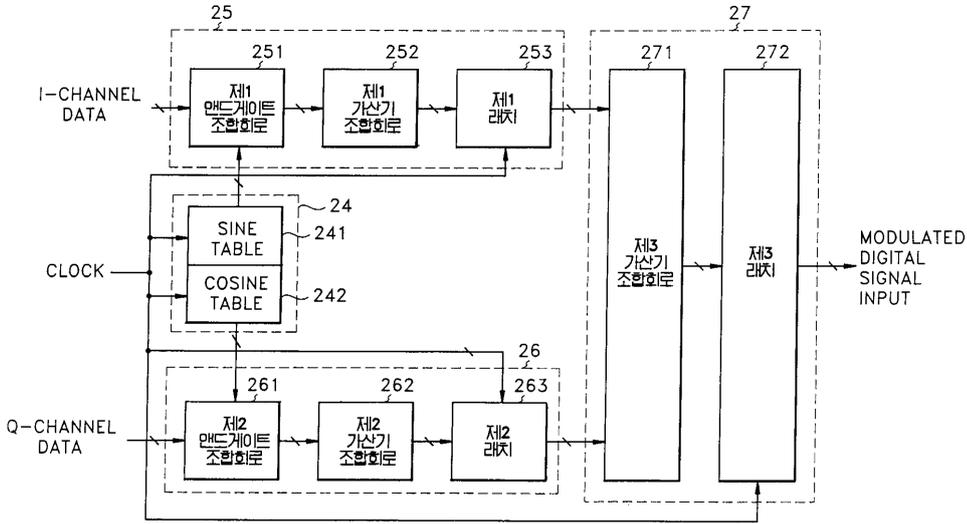
도면3c



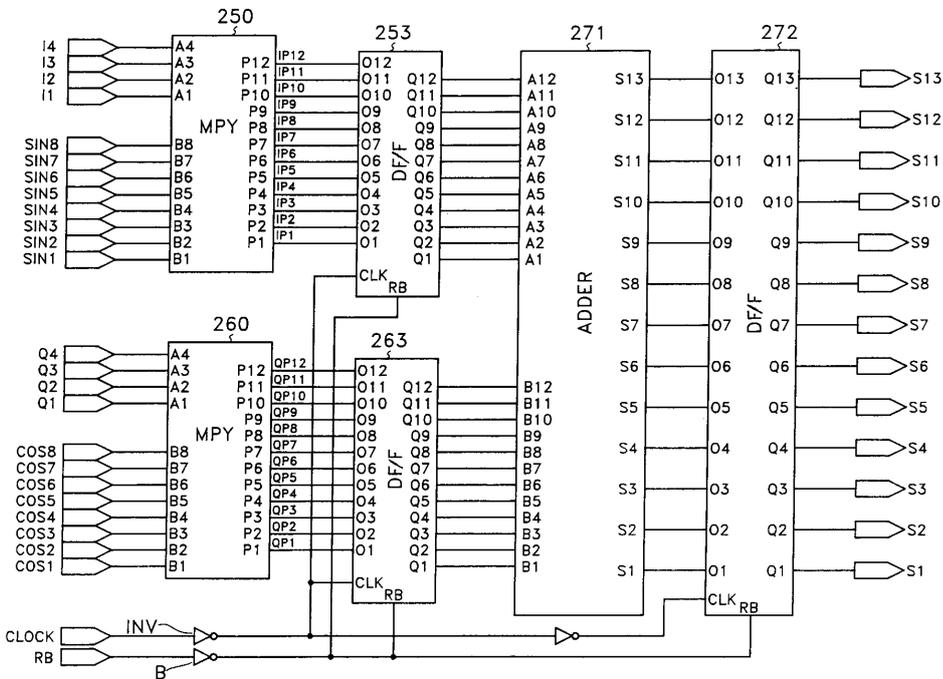
도면3d



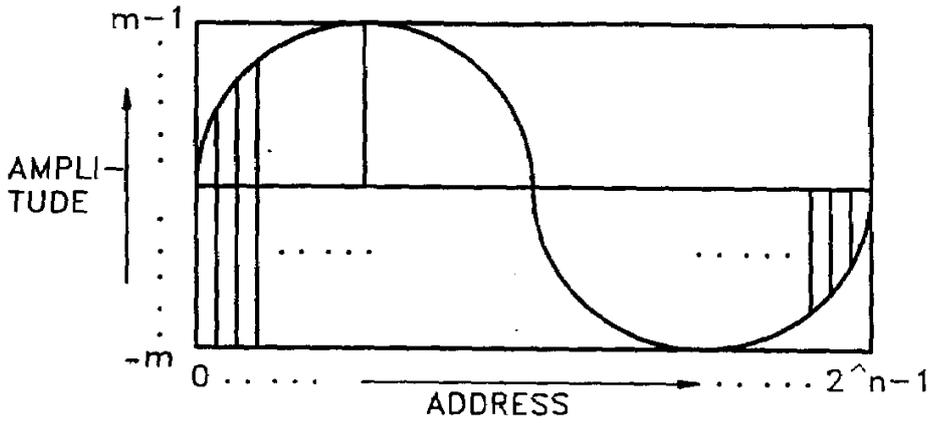
도면4



도면5



도면6a



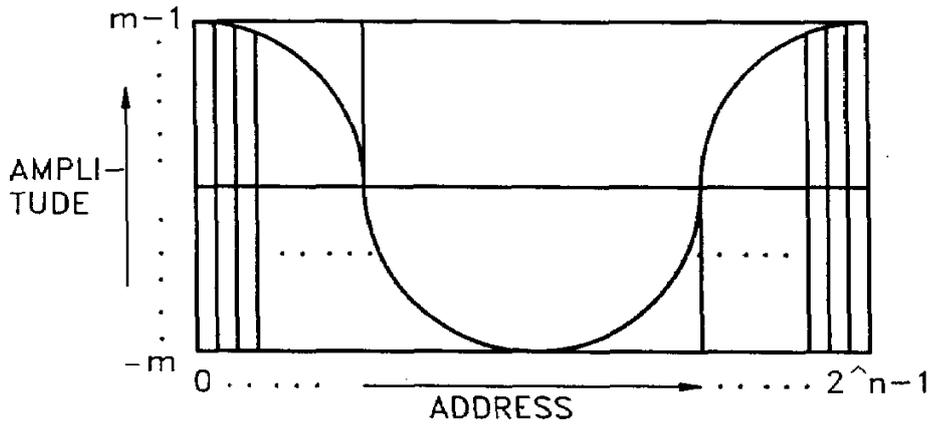
도면6b

ADDRESS	AMPLITUDE $y = \sin(2^{n-2}/90) \cdot m$
0	0
1	y
2	2y
.	.
.	.
.	.
.	.
$2^{n-1}$	0-y

도면6c

$2^{n-1}$ 개 중 선택된 ADDRESS	AMPLITUDE	실제 ADDRESS
209	$m-46y$	0
420	$0+92y$	1
631	$-m+136y$	2
842	.	.
29	.	.
240	.	.
.	.	.
.	.	.
.	.	.
.	.	.

도면7a



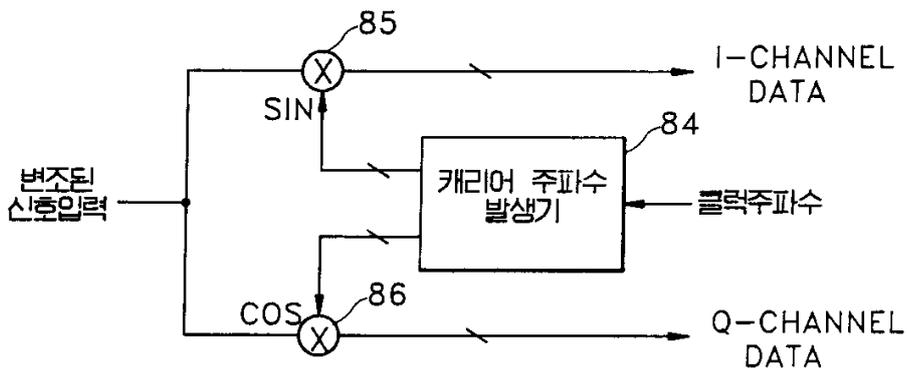
도면7b

ADDRESS	AMPLITUDE
0	$m-1$
1	$m-1-y$
2	$m-1-2y$
⋮	⋮
⋮	⋮
⋮	⋮
$2^n-1$	$m-1-y$

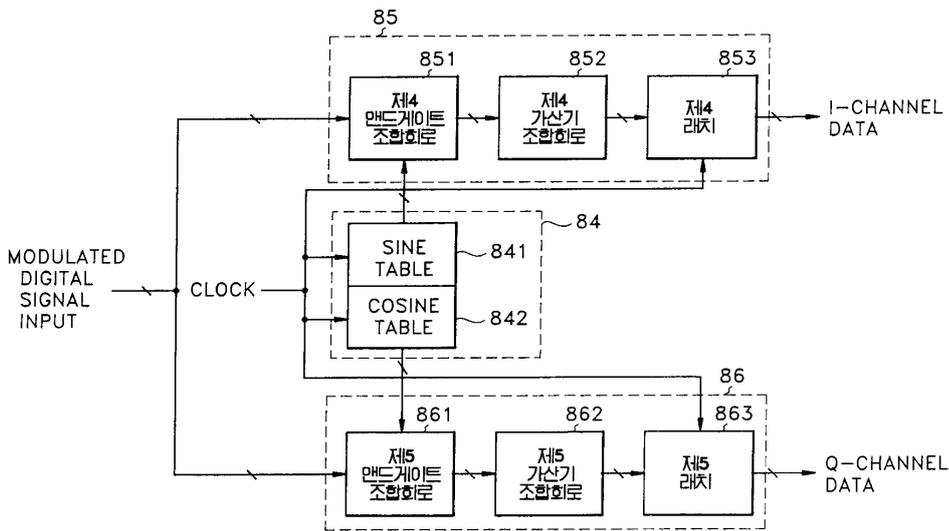
도면7c

$2^n-1$ 개중 선택된 ADDRESS	AMPLITUDE	실제 ADDRESS
209	$m+46y$	0
420	$-m+92y$	1
631	$0-136y$	2
842	⋮	⋮
29	⋮	⋮
240	⋮	⋮
⋮	⋮	⋮
⋮	⋮	⋮
⋮	⋮	⋮
⋮	⋮	⋮

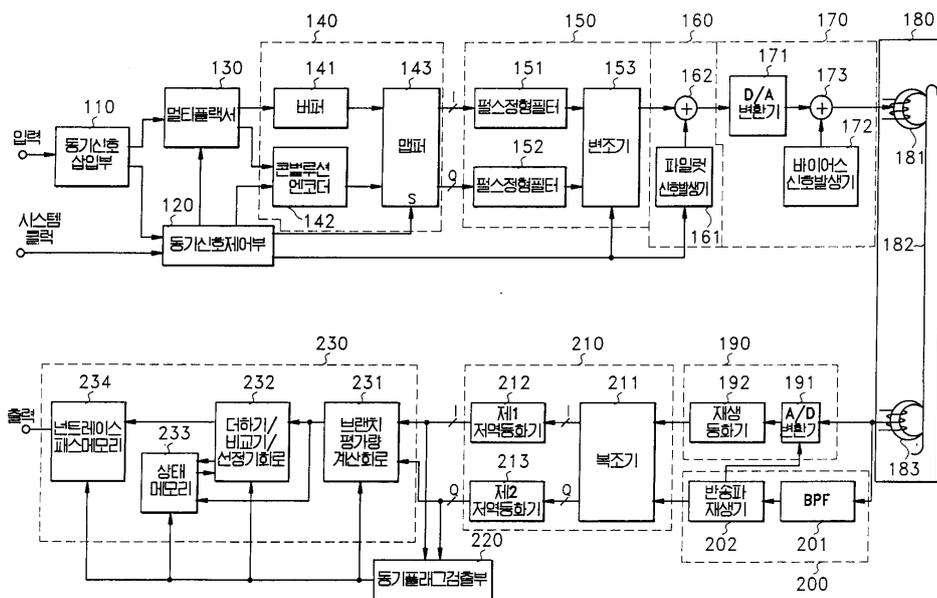
도면8



도면9



도면 10



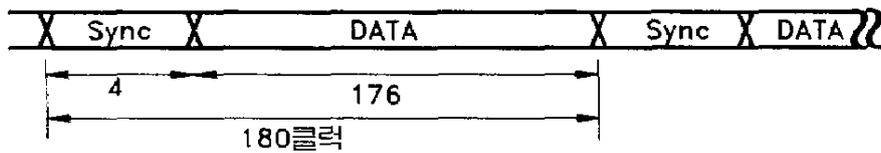
도면 11a



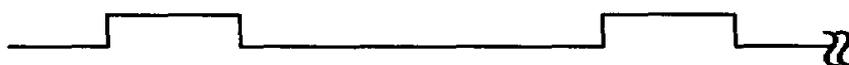
도면 11b



도면 11c



도면 11d



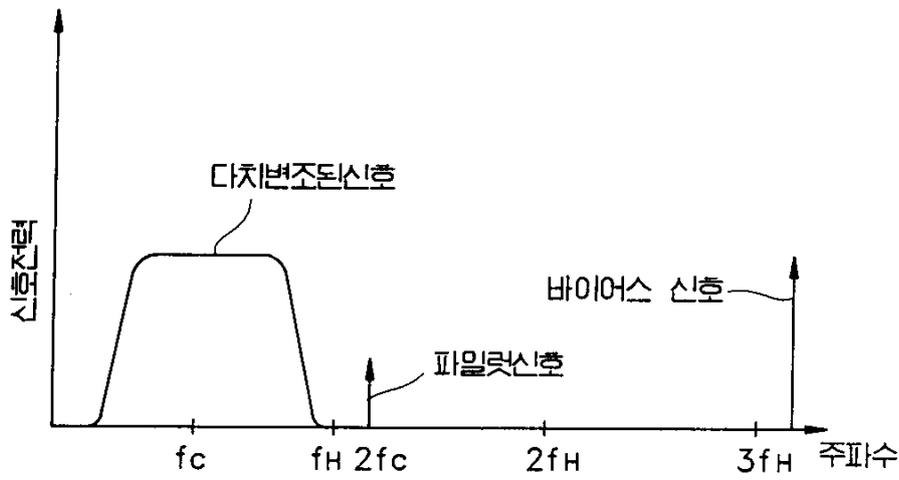
도면11e



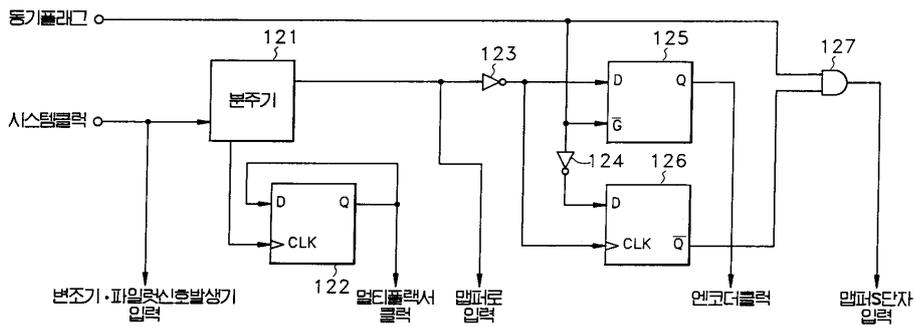
도면11f



도면12



도면13



도면14a



도면 14b



도면 14c



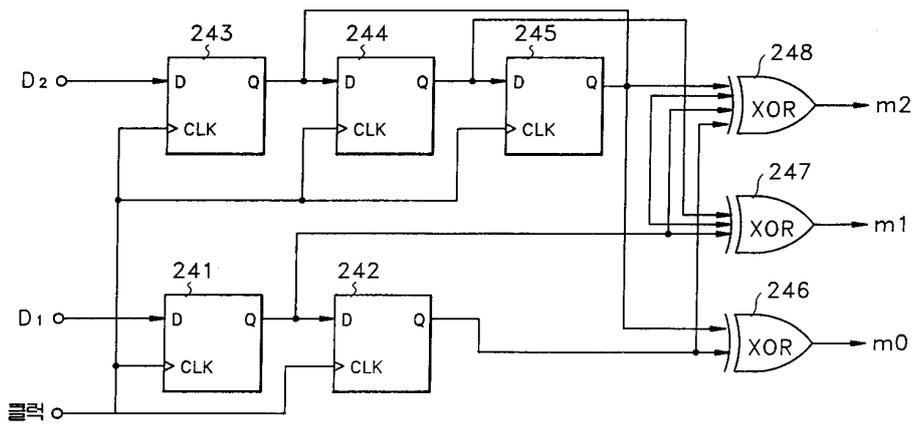
도면 14d



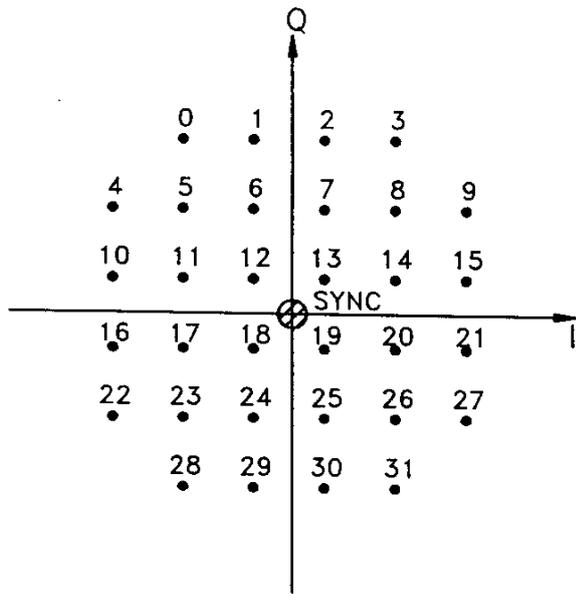
도면 14e



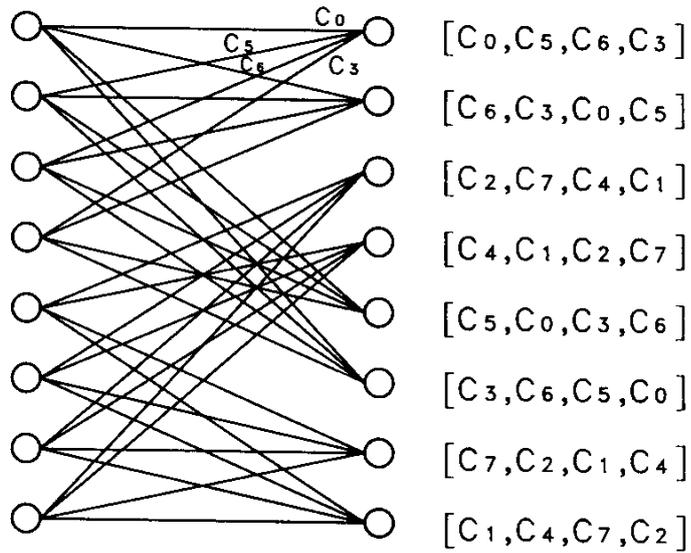
도면 15



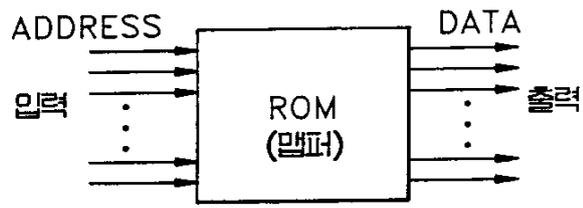
도면16



도면17



도면 18



도면 19

