



ФЕДЕРАЛЬНАЯ СЛУЖБА  
ПО ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ

## (12) ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ

(52) СПК

*G06F 7/08* (2022.08); *G06F 7/00* (2022.08); *H03K 19/23* (2022.08); *G06F 7/38* (2022.08)

(21)(22) Заявка: 2022107094, 18.03.2022

(24) Дата начала отсчета срока действия патента:  
18.03.2022Дата регистрации:  
09.01.2023

Приоритет(ы):

(22) Дата подачи заявки: 18.03.2022

(45) Опубликовано: 09.01.2023 Бюл. № 1

Адрес для переписки:

432027, г. Ульяновск, ул. Северный Венец, 32,  
Ярушкина Надежда Глебовна

(72) Автор(ы):

Андреев Дмитрий Васильевич (RU)

(73) Патентообладатель(и):

федеральное государственное бюджетное  
образовательное учреждение высшего  
образования "УЛЬЯНОВСКИЙ  
ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ  
УНИВЕРСИТЕТ" (RU)

(56) Список документов, цитированных в отчете

о поиске: RU 2704735 C1, 30.10.2019. RU  
2709664 C1, 19.12.2019. RU 2757821 C1,  
21.10.2021. US 5596763 A, 21.01.1997. US 7822799  
B1, 26.10.2010.

## (54) ПОРОГОВЫЙ МОДУЛЬ

(57) Реферат:

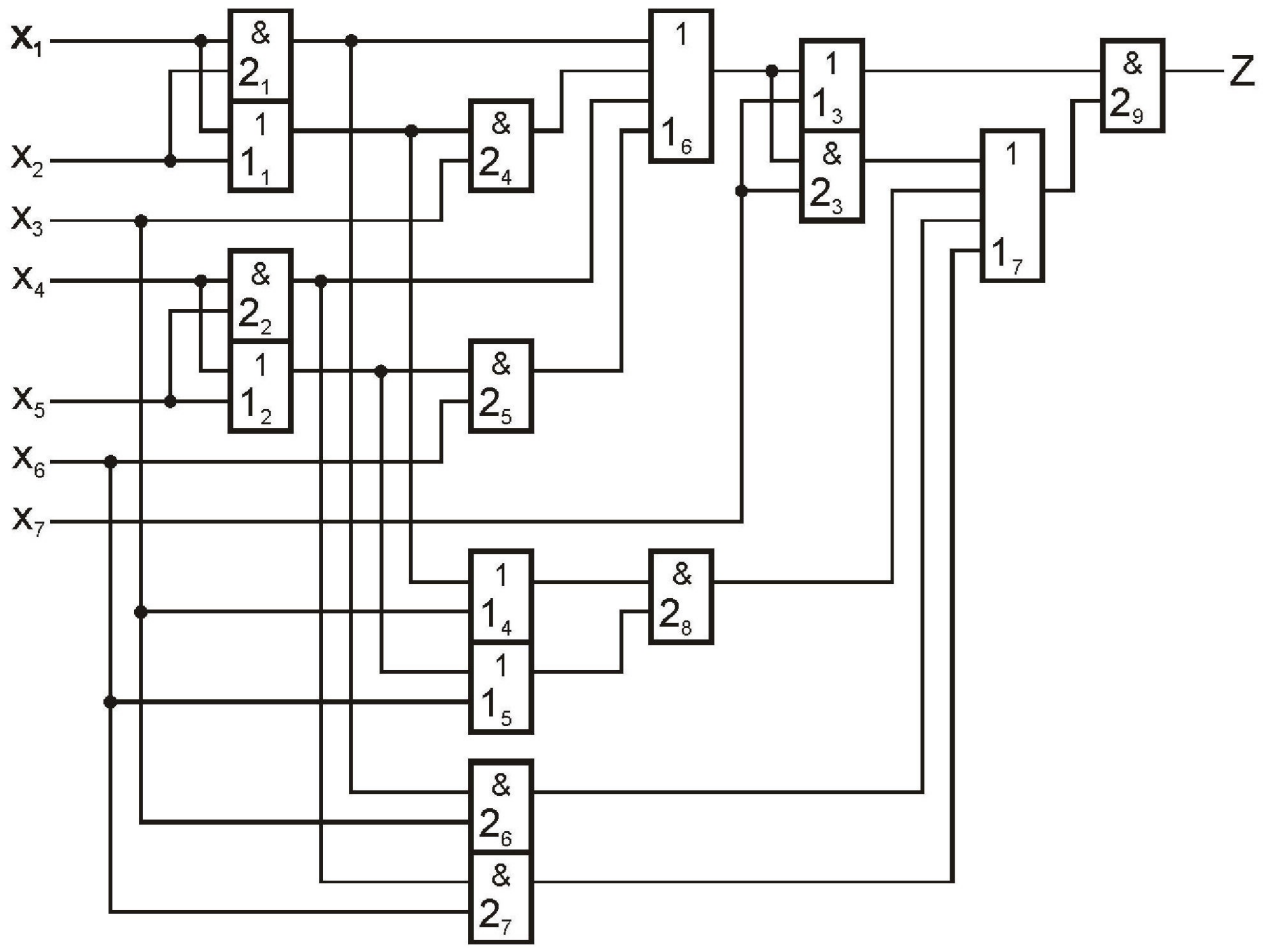
Изобретение относится к области вычислительной техники. Технический результат заключается в упрощении схемы порогового модуля за счет уменьшения ее цены по Квайну при сохранении функциональных возможностей. Пороговый модуль предназначен для реализации пороговой функции с единичными весами

аргументов и порогом три, зависящей от семи аргументов – входных двоичных сигналов, и может быть использован в системах цифровой вычислительной техники как восстанавливающий орган. Пороговый модуль содержит семь элементов ИЛИ ( $1_1, \dots, 1_7$ ) и девять элементов И ( $2_1, \dots, 2_9$ ). 1 ил.

RU 2 787 336 C1

RU 2 787 336 C1

R U 2 7 8 7 3 3 6 C 1



R U 2 7 8 7 3 3 6 C 1



FEDERAL SERVICE  
FOR INTELLECTUAL PROPERTY

(12) **ABSTRACT OF INVENTION**

(52) CPC

*G06F 7/08 (2022.08); G06F 7/00 (2022.08); H03K 19/23 (2022.08); G06F 7/38 (2022.08)*

(21)(22) Application: **2022107094, 18.03.2022**

(24) Effective date for property rights:  
**18.03.2022**

Registration date:  
**09.01.2023**

Priority:

(22) Date of filing: **18.03.2022**

(45) Date of publication: **09.01.2023** Bull. № 1

Mail address:

**432027, g. Ulyanovsk, ul. Severnyj Venets, 32,  
Yarushkina Nadezhda Glebovna**

(72) Inventor(s):

**Andreev Dmitrii Vasilevich (RU)**

(73) Proprietor(s):

**federalnoe gosudarstvennoe biudzhetnoe  
obrazovatelnoe uchrezhdenie vysshego  
obrazovaniia "ULIaNOVSKII  
GOSUDARSTVENNYI TEKhNICHESKII  
UNIVERSITET" (RU)**

(54) **THRESHOLD MODULE**

(57) Abstract:

FIELD: computer technology.

SUBSTANCE: invention relates to the field of computer technology. The threshold module is designed to implement a threshold function with unit weights of arguments and a threshold of three, depending on seven arguments: input binary signals, and can be used in digital computer systems as a restoring organ. The

threshold module contains seven elements OR  $(1_1, \dots, 1_7)$  and nine elements AND  $(2_1, \dots, 2_9)$ .

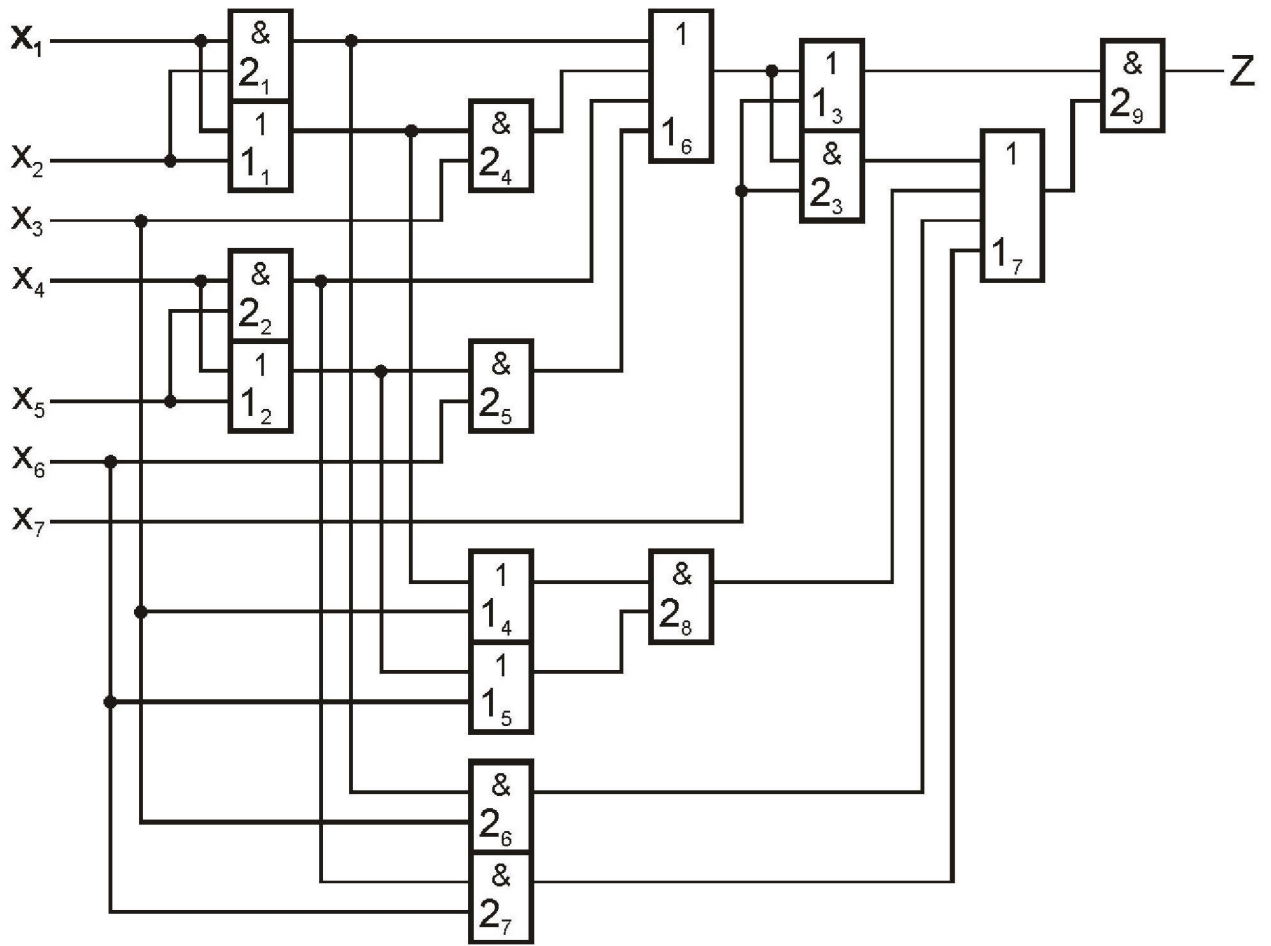
EFFECT: simplifying the scheme of the threshold module by reducing its Quine price while maintaining functionality.

1 cl, 1 dwg

**RU 2 787 336 C1**

**RU 2 787 336 C1**

R U 2 7 8 7 3 3 6 C 1



R U 2 7 8 7 3 3 6 C 1

Изобретение относится к вычислительной технике и может быть использовано для построения средств автоматики, функциональных узлов систем управления и др.

Известны пороговые модули (см., например, патент РФ 2704735, кл. G06F7/00, 2019г.), которые содержат элементы И, элементы ИЛИ и реализуют пороговую функцию с  
5 единичными весами аргументов и порогом три, зависящую от шести аргументов – входных двоичных сигналов.

К причине, препятствующей достижению указанного ниже технического результата при использовании известных пороговых модулей, относятся ограниченные функциональные возможности, обусловленные тем, что не допускается обработка семи  
10 входных сигналов.

Наиболее близким устройством того же назначения к заявленному изобретению по совокупности признаков является принятый за прототип пороговый модуль (патент РФ 2757821, кл. G06F7/38, 2021г.), который содержит элементы И, элементы ИЛИ и реализует пороговую функцию с единичными весами аргументов и порогом три,  
15 зависящую от семи аргументов – входных двоичных сигналов.

К причине, препятствующей достижению указанного ниже технического результата при использовании прототипа, относится схемная сложность, обусловленная тем, что цена по Квайну схемы прототипа равна 38.

Техническим результатом изобретения является упрощение схемы порогового модуля за счет уменьшения ее цены по Квайну при сохранении функциональных возможностей прототипа.  
20

Указанный технический результат при осуществлении изобретения достигается тем, что в пороговом модуле, содержащем семь элементов ИЛИ и девять элементов И, первый, второй входы  $k$ -го ( $k = \overline{1,5}$ ) и выходы первого, четвертого элементов ИЛИ  
25 соединены соответственно с первым, вторым входами  $k$ -го и первыми входами четвертого, восьмого элементов И, а выход и первый, второй входы первого элемента И подключены соответственно к первому входу шестого элемента ИЛИ и первому, второму входам порогового модуля, *особенность* заключается в том, что выход  $j$ -го ( $j = \overline{1,2}$ ) и второй вход ( $j + 3$ )-го элементов И соединены соответственно с первым и  
30 вторым входами ( $j + 5$ )-го элемента И, второй, третий, четвертый входы шестого и первый, второй, третий, четвертый входы седьмого элементов ИЛИ подключены соответственно к выходам четвертого, второго, пятого и третьего, восьмого, шестого, седьмого элементов И, первые входы третьего, пятого, девятого и вторые входы  
35 восьмого, девятого элементов И соединены соответственно с выходами шестого, второго, третьего и пятого, седьмого элементов ИЛИ, а вторые входы третьего, четвертого, пятого и выход девятого элементов И подключены соответственно к седьмому, третьему, шестому входам и выходу порогового модуля, четвертый и пятый  
40 входы которого соединены соответственно с первым и вторым входами второго элемента ИЛИ.

На чертеже представлена схема предлагаемого порогового модуля.

Пороговый модуль содержит элементы ИЛИ  $1_1, \dots, 1_7$  и элементы И  $2_1, \dots, 2_9$ , причем первый, второй входы элемента  $1_k$  ( $k = \overline{1,5}$ ) и выходы элементов  $1_1, 1_4$  соединены  
45 соответственно с первым, вторым входами элемента  $2_k$  и первыми входами элементов  $2_4, 2_8$ , выход элемента  $2_j$  ( $j = \overline{1,2}$ ) и второй вход элемента  $2_{j+3}$  подключены соответственно к первому и второму входам элемента  $2_{j+5}$ , первый, второй, третий,

четвертый входы элемента 1<sub>6</sub> и первый, второй, третий, четвертый входы элемента 1<sub>7</sub> соединены соответственно с выходами элементов 2<sub>1</sub>, 2<sub>4</sub>, 2<sub>2</sub>, 2<sub>5</sub> и 2<sub>3</sub>, 2<sub>8</sub>, 2<sub>6</sub>, 2<sub>7</sub>, первые входы элементов 2<sub>3</sub>, 2<sub>5</sub>, 2<sub>9</sub> и вторые входы элементов 2<sub>8</sub>, 2<sub>9</sub> подключены соответственно к выходам элементов 1<sub>6</sub>, 1<sub>2</sub>, 1<sub>3</sub> и 1<sub>5</sub>, 1<sub>7</sub>, а вторые входы элементов 2<sub>3</sub>, 2<sub>4</sub>, 2<sub>5</sub> и выход элемента 2<sub>9</sub> соединены соответственно с седьмым, третьим, шестым входами и выходом порогового модуля, первый, второй и четвертый, пятый входы которого подключены соответственно к первому, второму входам элемента 2<sub>1</sub> и первому, второму входам элемента 2<sub>2</sub>.

Работа предлагаемого порогового модуля осуществляется следующим образом. На его первый, ..., седьмой входы подаются соответственно двоичные сигналы

$x_1, \dots, x_7 \in \{0, 1\}$ . Сигнал на выходе элемента 2<sub>9</sub> определяется выражением

$$Z = [x_1 x_2 \vee (x_1 \vee x_2) x_3 \vee x_4 x_5 \vee (x_4 \vee x_5) x_6 \vee x_7] \cdot [(x_1 x_2 \vee (x_1 \vee x_2) x_3 \vee x_4 x_5 \vee (x_4 \vee x_5) x_6) x_7 \vee (x_1 \vee x_2 \vee x_3)(x_4 \vee x_5 \vee x_6) \vee x_1 x_2 x_3 \vee x_4 x_5 x_6],$$

в котором  $\vee$ ,  $\cdot$  есть символы операций ИЛИ, И. Следовательно, на выходе предлагаемого порогового модуля получим

$$Z = x_1 x_2 x_3 \vee x_1 x_2 x_4 \vee x_1 x_2 x_5 \vee x_1 x_2 x_6 \vee x_1 x_2 x_7 \vee x_1 x_3 x_4 \vee x_1 x_3 x_5 \vee x_1 x_3 x_6 \vee x_1 x_3 x_7 \vee x_1 x_4 x_5 \vee x_1 x_4 x_6 \vee x_1 x_4 x_7 \vee x_1 x_5 x_6 \vee x_1 x_5 x_7 \vee x_1 x_6 x_7 \vee x_2 x_3 x_4 \vee x_2 x_3 x_5 \vee x_2 x_3 x_6 \vee x_2 x_3 x_7 \vee x_2 x_4 x_5 \vee x_2 x_4 x_6 \vee x_2 x_4 x_7 \vee x_2 x_5 x_6 \vee x_2 x_5 x_7 \vee x_2 x_6 x_7 \vee x_3 x_4 x_5 \vee x_3 x_4 x_6 \vee x_3 x_4 x_7 \vee x_3 x_5 x_6 \vee x_3 x_5 x_7 \vee x_3 x_6 x_7 \vee x_4 x_5 x_6 \vee x_4 x_5 x_7 \vee x_4 x_6 x_7 \vee x_5 x_6 x_7 =$$

$$= \begin{cases} 1 & \text{при } \sum_{q=1}^7 x_q \geq 3 \\ 0 & \text{при } \sum_{q=1}^7 x_q < 3 \end{cases} = M_7^3,$$

где  $M_7^3$  есть пороговая функция с единичными весами аргументов  $x_1, \dots, x_7$  и порогом три.

Вышеизложенные сведения позволяют сделать вывод, что предлагаемый пороговый модуль реализует пороговую функцию с единичными весами аргументов и порогом три, зависящую от семи аргументов – входных двоичных сигналов. При этом схема предлагаемого порогового модуля проще, чем у прототипа, поскольку ее цена по Квайну равна 36.

#### (57) Формула изобретения

Пороговый модуль, содержащий семь элементов ИЛИ и девять элементов И, причем первый, второй входы  $k$ -го ( $k = \overline{1, 5}$ ) и выходы первого, четвертого элементов ИЛИ соединены соответственно с первым, вторым входами  $k$ -го и первыми входами четвертого, восьмого элементов И, а выход и первый, второй входы первого элемента

И подключены соответственно к первому входу шестого элемента ИЛИ и первому, второму входам порогового модуля, отличающийся тем, что выход  $j$ -го ( $j = \overline{1,2}$ ) и второй вход ( $j + 3$ )-го элементов И соединены соответственно с первым и вторым

5 входами ( $j + 5$ )-го элемента И, второй, третий, четвертый входы шестого и первый, второй, третий, четвертый входы седьмого элементов ИЛИ подключены соответственно к выходам четвертого, второго, пятого и третьего, восьмого, шестого, седьмого элементов И, первые входы третьего, пятого, девятого и вторые входы восьмого, девятого элементов И соединены соответственно с выходами шестого, второго, третьего

10 и пятого, седьмого элементов ИЛИ, а вторые входы третьего, четвертого, пятого и выход девятого элементов И подключены соответственно к седьмому, третьему, шестому входам и выходу порогового модуля, четвертый и пятый входы которого соединены соответственно с первым и вторым входами второго элемента ИЛИ.

15

20

25

30

35

40

45

