



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I745515 B

(45)公告日：中華民國 110 (2021) 年 11 月 11 日

(21)申請案號：106145374

(22)申請日：中華民國 106 (2017) 年 12 月 22 日

(51)Int. Cl. : **H01L27/32 (2006.01)**

(71)申請人：啟耀光電股份有限公司 (中華民國) GIO OPTOELECTRONICS CORP. (TW)

臺南市新市區堤塘港路 5 號

(72)發明人：李晉棠 LI, CHIN TANG (TW)

(74)代理人：邱珍元

(56)參考文獻：

US 7683981B2

US 9478583B2

審查人員：陳憶緣

申請專利範圍項數：20 項 圖式數：7 共 31 頁

(54)名稱

電子裝置與其製造方法

(57)摘要

本發明揭露一種電子裝置與其製造方法。該製造方法包括：提供一絕緣基板，其中絕緣基板具有相對之一第一表面與一第二表面；形成複數次矩陣電路於絕緣基板上，各次矩陣電路包含至少一薄膜電晶體；設置至少一功能晶片於第一表面上，其中功能晶片與次矩陣電路電性連接；形成多個通孔於絕緣基板並將至少一導電材料設置於該些通孔，使功能晶片經由該些次矩陣電路及導電材料電性連接至第二表面；設置一保護層於第一表面並覆蓋該些功能晶片；以及切割絕緣基板及保護層，以形成複數個電子封裝單元。

An electronic device and manufacturing method thereof are disclosed. The manufacturing method includes: providing an insulating substrate, wherein the insulating substrate has a first surface and a second surface opposite to the first surface; forming a plurality of sub-matrix circuits on the insulating substrate, each sub-matrix circuit comprises at least one thin film transistor; Disposing at least one functional chip on the first surface, wherein the functional chip is electrically connected with the sub-matrix circuit; forming a plurality of through-holes on the insulating substrate and disposing a conductive material in the through-holes, let the functional chip be electrically connected to the second surfaces through the sub-matrix circuits and the conductive material; forming a protection layer at the first surface and covering the functional chips; and cutting the insulation substrate and the protection layer to form a plurality of electronic package units.

指定代表圖：

符號簡單說明：

S01 至 S06:步驟

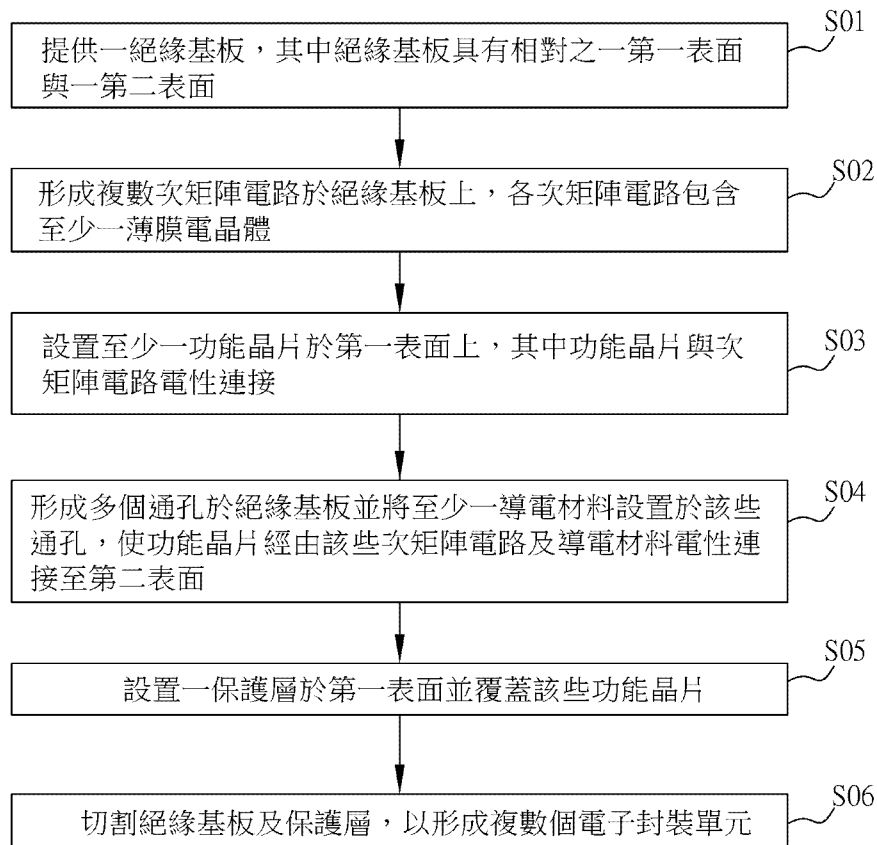


圖 1



I745515

發明摘要

【發明名稱】 電子裝置與其製造方法ELECTRONIC DEVICE AND MANUFACTURING METHOD
THEREOF**【中文】**

本發明揭露一種電子裝置與其製造方法。該製造方法包括：提供一絕緣基板，其中絕緣基板具有相對之一第一表面與一第二表面；形成複數次矩陣電路於絕緣基板上，各次矩陣電路包含至少一薄膜電晶體；設置至少一功能晶片於第一表面上，其中功能晶片與次矩陣電路電性連接；形成多個通孔於絕緣基板並將至少一導電材料設置於該些通孔，使功能晶片經由該些次矩陣電路及導電材料電性連接至第二表面；設置一保護層於第一表面並覆蓋該些功能晶片；以及切割絕緣基板及保護層，以形成複數個電子封裝單元。

【英文】

An electronic device and manufacturing method thereof are disclosed. The manufacturing method includes: providing an insulating substrate, wherein the insulating substrate has a first surface and a second surface opposite to the first surface; forming a plurality of sub-matrix circuits on the insulating substrate, each sub-matrix circuit comprises at least one thin film transistor; Disposing at least one functional chip on the first surface, wherein the functional chip is electrically connected with the sub-matrix circuit; forming a plurality of through-holes on the insulating substrate and disposing a conductive material in the through-holes, let the functional chip be electrically connected to the second surfaces through the sub-matrix circuits and the conductive material; forming a protection layer at the first surface and covering the functional chips; and cutting the insulation substrate and the protection layer to form a plurality of electronic package units.

【代表圖】

【本案指定代表圖】：圖1。

【本代表圖之符號簡單說明】：

S01 至 S06：步驟

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

【發明名稱】 電子裝置與其製造方法

ELECTRONIC DEVICE AND MANUFACTURING METHOD
THEREOF

【技術領域】

【0001】 本發明係關於一種電子裝置與其製造方法。

【先前技術】

【0002】 傳統的光電裝置的製造中，都是在基材上製作多個薄膜電晶體而形成薄膜電晶體基板後，利用薄膜電晶體驅動對應的光電元件。以有機發光二極體顯示裝置為例，這種以薄膜電晶體驅動有機發光二極體發光的作法，若有多種不同產品尺寸或功能時，必須針對每一種有機發光二極體裝置的產品尺寸或功能設計對應的薄膜製程，而且需使用昂貴的薄膜電晶體製程/光罩/基板/材料，十分不利於變化多樣的產品需求，應用上也相當沒有彈性。

【發明內容】

【0003】 本發明的目的為提供一種電子裝置與其製造方法。本發明不需針對每一種產品尺寸與功能設計其製程，除了可以節省昂貴的薄膜電晶體製程/光罩/基板/材料的費用而使成本較低外，更具有應用上的彈性而可適用於變化多樣的產品需求。

【0004】 為達上述目的，依據本發明之一種電子裝置的製造方法，該製造方法包括：提供一絕緣基板，其中絕緣基板具有相對之一第一表面與一第二表面；形成複數次矩陣電路於絕緣基板上，各次矩陣電路包含至少一薄膜電晶體；設置至少一功能晶片於第一表面上，其中功能晶片與次矩陣電路電性連接；形成多個通孔於絕緣基板並將至少一導電材料設置於該些通孔，使功能晶片經由該些次矩陣電路及導電材料電性連接至第二表面；設置一保護層於第一表面並覆蓋該些功能晶片；切割絕緣基板及保護層，以形成複數個電子封裝單元；以及電性連接電子封裝單元之導電材料

至一驅動電路板，其中驅動電路板面向絕緣基板的第二表面，且該些功能晶片經由該些次矩陣電路及該些通孔內的導電材料電性連接至驅動電路板。

【0005】 在一實施例中，於形成該些通孔的步驟中，係透過一激光照射絕緣基板，以於絕緣基板上形成該些通孔。

【0006】 在一實施例中，該製造方法更包括：設置導電材料係由第二表面對該些通孔進行表面處理，以於該些通孔內形成一導電層。

【0007】 在一實施例中，各次矩陣電路更包括至少一掃描線與至少一資料線，薄膜電晶體與掃描線及資料線電性連接。

【0008】 在一實施例中，功能晶片包含光電晶片、熱電晶片、壓電晶片、或感測晶片。

【0009】 在一實施例中，驅動電路板包含至少一驅動晶片。

【0010】 在一實施例中，導電材料係利用表面貼裝技術或利用異方性導電膏貼附以電性連接至驅動電路板。

【0011】 在一實施例中，絕緣基板之材質包含玻璃、樹脂、或陶瓷。

【0012】 為達上述目的，依據本發明之一種電子裝置，包括一驅動電路板；以及複數個電子封裝單元設置於驅動電路板，每一個電子封裝單元包括一絕緣基板、一次矩陣電路、至少一功能晶片以及一保護層。絕緣基板具有複數通孔及相對之一第一表面和一第二表面。次矩陣電路設置於絕緣基板上，次矩陣電路包括至少一薄膜電晶體。功能晶片設置於第一表面，功能晶片經由次矩陣電路及該些通孔與驅動電路板電性連接。保護層設置於絕緣基板之第一表面並覆蓋功能晶片；其中，驅動電路板面向絕緣基板的第二表面，且該些功能晶片分別經由該些次矩陣電路及該些通孔內的導電材料電性連接至驅動電路板。

【0013】 在一實施例中，絕緣基板的厚度小於 50 微米，薄膜電晶體的厚度小於 20 微米。

【0014】 在一實施例中，絕緣基板之材質包含玻璃、樹脂、或陶瓷。

【0015】 在一實施例中，次矩陣電路更包括至少一掃描線與至少一資料線，薄膜電晶體與掃描線及資料線電性連接。

【0016】 在一實施例中，電子封裝單元包括複數功能晶片，其中，與該些功能晶片電性連接的該些次矩陣電路形成一矩陣電路。

【0017】 在一實施例中，該些電子封裝單元的該些次矩陣電路組合形成一矩陣電路。

【0018】 在一實施例中，驅動電路板包含至少一連接電路，連接電路包含複數連接墊及複數導線，該些連接墊與該些導線串接次矩陣電路。

【0019】 在一實施例中，驅動電路板更包含至少一驅動晶片，驅動晶片經由該些連接電路電性連接該些電子封裝單元的次矩陣電路。

【0020】 在一實施例中，功能晶片包含光電晶片、熱電晶片、或壓電晶片。

【0021】 在一實施例中，該些電子封裝單元的其中一個的邊長大於50微米。

【0022】 在一實施例中，該些電子封裝單元為個別封裝。

【0023】 在一實施例中，個別封裝的電子封裝單元的該些次矩陣電路組合形成一矩陣電路。

【0024】 為達上述目的，依據本發明之一種電子裝置，包括複數個電子封裝單元以及一驅動電路板。各電子封裝單元包含一絕緣基板、至少一次矩陣電路、至少一功能晶片及一保護層。絕緣基板具有複數通孔及相對之一第一表面和一第二表面。次矩陣電路設置於絕緣基板上，次矩陣電路包括至少一薄膜電晶體。功能晶片設置於絕緣基板之第一表面。保護層設置於絕緣基板之第一表面並覆蓋功能晶片。驅動電路板面對於絕緣基板之第二表面，該些功能晶片分別經由該些次矩陣電路及該些通孔與驅動電路板電性連接。

【0025】 在一實施例中，該些電子封裝單元為個別封裝。

【0026】 承上所述，在本發明之電子裝置與其製造方法中，通過將絕緣基板上的多個次矩陣電路和功能晶片封裝在一起，並利用導電材料使功能晶片經由該些次矩陣電路及導電材料電性連接至絕緣基板的第二表面，藉此可以達成利用同一種薄膜電晶體基板（電子封裝單元）共用於許多不同電子裝置的目的。因此，本發明不需針對每一種電子裝置的產品尺寸或

功能設計薄膜製程，除了可以節省昂貴的薄膜電晶體製程/光罩/基板/材料的費用而使成本較低外，更具有應用上的彈性而可適用於變化多樣的產品需求。

【圖式簡單說明】

【0027】

圖 1 為本發明較佳實施例之一種電子封裝單元之製造方法的流程示意圖。

圖 2A 至圖 2F 分別為本發明一實施例之電子封裝單元的製造過程示意圖。

圖 3A 至圖 3C 分別為本發明另一實施例之電子封裝單元的製造過程示意圖。

圖 4A 為本發明一實施例之電子封裝單元與一驅動電路板配合應用的示意圖。

圖 4B 為本發明一實施例之多個電子封裝單元與驅動電路板的俯視示意圖。

圖 5A 與圖 5B 分別為本發明另一實施例的電子封裝單元的電路示意圖與佈局示意圖。

圖 6A 與圖 6B 分別為圖 5B 的電子封裝單元中，沿直線 A-A 與直線 B-B 的剖視示意圖。

圖 6C 與圖 6D 分別為圖 5B 之電子封裝單元沿直線 B-B 之剖視的不同實施態樣示意圖。

圖 7 為為本發明一實施例的電子裝置的佈局示意圖。

【實施方式】

【0028】 以下將參照相關圖式，說明依本發明較佳實施例之電子裝置與其製造方法，其中相同的元件將以相同的參照符號加以說明。

【0029】 圖 1 為本發明較佳實施例之一種電子封裝單元之製造方法的流程示意圖。如圖 1 所示，電子封裝單元的製造方法可包括：提供一絕緣基板，其中絕緣基板具有相對之一第一表面與一第二表面（步驟 S01）；

形成複數次矩陣電路於絕緣基板上，各次矩陣電路包含至少一薄膜電晶體（步驟 S02）；設置至少一功能晶片於第一表面上，其中功能晶片與次矩陣電路電性連接（步驟 S03）；形成多個通孔於絕緣基板並將至少一導電材料設置於該些通孔，使功能晶片經由該些次矩陣電路及導電材料電性連接至第二表面（步驟 S04）；設置一保護層於第一表面並覆蓋該些功能晶片（步驟 S05）；以及切割絕緣基板及保護層，以形成複數個電子封裝單元（步驟 S06）。其中，絕緣基板可包含硬性基材或軟性基材。在一些實施例中，若絕緣基板為軟性基材時，為了使後續的元件可通過後續製程順利地形成在軟性基材上，且方便對於此軟性基板操作，則需先將軟性基材形成於一剛性載板上（可例如通過黏著層黏著），且在之後的步驟，再移除上述剛性載板。不過，若絕緣基板為硬性基材時，則不需要。另外，上述的步驟順序並不一定依照 S01 至 S06 的順序，在不同的實施例中，其順序可能不同，以下會以實施例來說明。

【0030】 請參照圖 1 並配合圖 2A 至圖 2F，以說明上述的每個步驟。其中，圖 2A 至圖 2F 分別為本發明一實施例之電子封裝單元 1 的製造過程示意圖。

【0031】 首先，如圖 2A 所示，步驟 S01 為：提供一絕緣基板 11，其中絕緣基板 11 具有相對之一第一表面 S1 與一第二表面 S2。絕緣基板 11 的材質可為玻璃、樹脂、金屬或陶瓷、或是複合材質。其中，樹脂材質可具有可撓性，並可包含有機高分子材料，有機高分子材料的玻璃轉換溫度（Glass Transition Temperature, Tg）例如可介於攝氏 250 度至攝氏 600 度之間，較佳的溫度範圍例如可介於攝氏 300 度至攝氏 500 度之間。藉由如此高的玻璃轉換溫度，可於後續的製程中可直接進行薄膜製程而形成薄膜電晶體與其他元件或線路。於此，有機高分子材料可為熱塑性材料，例如為聚醯亞胺（PI）、聚乙烯（Polyethylene, PE）、聚氯乙烯（Polyvinylchloride, PVC）、聚苯乙烯（PS）、壓克力（丙烯酸, acrylic）、氟化聚合物（Fluoropolymer）、聚酯纖維（polyester）或尼龍（nylon）。在一些實施例中，若絕緣基板 11 想為一軟性基板時，可利用聚醯亞胺（PI）的材料，先將 PI 基材以例如膠合或塗佈方式設置，並經固化（熱固化或光固化）後形成於剛性載板上，

即形成一軟性基板。

【0032】 接著，如圖 2A 所示，步驟 S02：形成複數次矩陣電路 121 於絕緣基板 11 上，其中各次矩陣電路 121 可包含至少一薄膜電晶體。於此，絕緣基板 11 上的各次矩陣電路 121 可彼此連接或不連接，不連接時即為各次矩陣電路 121 間隔設置。另外，各次矩陣電路 121 更可包含交錯的第一導線和第二導線。再者，多個次矩陣電路 121 可定義成一矩陣電路 12，於此，次矩陣電路 121 可為矩陣電路 12 的最小單位或其組合，任意複數個次矩陣電路 121 可組成矩陣電路 12，而組合成的矩陣電路 12 可為矩形、菱形、三角形、或其他凹多邊形或凸多邊形，各次矩陣電路 121 可包含至少一薄膜電晶體 T。本實施例的薄膜電晶體 T 是以薄膜製程形成在絕緣基板 11 的上表面（第一表面 S1）上為例，在不同的實施例中，薄膜電晶體 T 也可形成在絕緣基板 11 的下表面（第二表面 S2）上，並不限制。次矩陣電路 121 除了薄膜電晶體 T 之外，還可包含其他的薄膜元件或線路，例如薄膜電阻、電容、導電層、金屬層、第一導線或第二導線等。在一些實施例中，絕緣基板 11 的厚度可小於 50 微米，薄膜電晶體 T 的厚度可小於 20 微米，絕緣基板 11 加上矩陣電路 12 的全部厚度例如可小於 100 微米，因此可使得整個電子封裝單元 1 易於彎折而具有可撓性。上述的薄膜製程可為半導體製程，並可包含低溫多晶矽（LTPS）製程、非晶矽（ α -Si）製程或金屬氧化物（如 IGZO）半導體製程，並不限制。

【0033】 之後，可利用例如印刷製程製作電性連接墊 122。在一些實施例中，為了方便進行後續的晶片封裝製程，可在步驟 S02 完成之後，先將圖 2A 的基板切割為適當尺寸以適用於封裝製程設備。接著，如圖 2B 所示，步驟 S03：設置至少一功能晶片 13 於絕緣基板 11 的第一表面 S1 上，其中功能晶片 13 與次矩陣電路 121 電性連接。本實施例的次矩陣電路 121 與功能晶片 13 直接設置在絕緣基板 11 上。於此，功能晶片 13 可以打線接合（wire bonding）或覆晶接合（flip chip）設置於絕緣基板 11 的第一表面 S1 上，並與次矩陣電路 121 電性連接。在一些實施例中，功能晶片 13 可包含光電晶片、熱電晶片、壓電晶片或感測晶片。於此，光電晶片可包含但不限於為發光二極體晶片（LED chip）、微發光二極體晶片（microLED

chip)，或是其他的光電晶片，而感測晶片可包含紅外線感測晶片、超音波感測晶片、溫度感測晶片、或影像感測器（image sensor）。當功能晶片 13 為光電晶片、壓電晶片或是熱電晶片時，於矩陣電路 12 外的控制器可藉由第一導線、第二導線以及薄膜電晶體 T 來控制功能晶片 13 的開關；當功能晶片 13 為感測晶片時，則由功能晶片感測到的資料，可由第一導線、第二導線以及薄膜電晶體傳送外部。

【0034】 另外，本實施例的各次矩陣電路 121 更可包括至少一金屬層 123，金屬層 123 設置於絕緣基板 11 的第一表面 S1 上，而至少一電性連接墊 122 則形成於金屬層 123 上並與金屬層 123 連接，使功能晶片 13 可經由電性連接墊 122 與次矩陣電路 121 的金屬層 123 電性連接。於此，功能晶片 13 與電性連接墊 122 的接合方式可為打線接合（wire bonding）或覆晶接合（flip chip）、共晶接合（eutectic bonding，例如 Au-Sn）、異方性導電薄膜（Anisotropic Conductive Film, ACF）接合、異方性導電塗膠（anisotropic conductive paste, ACP）接合、錫球接合或超音波接合，本發明不特別限定。在本實施例中，功能晶片 13 可為光電晶片（例如為 LED），且其電極可使用覆晶接合（flip chip）設置在電性連接墊 122 上，以通過電性連接墊 122、金屬層 123 與薄膜電晶體 T 電性連接為例。在一些實施例中，例如可通過加熱方式熔化材料為錫球或金凸塊（Au bump）等導電材料，或者利用銅膠、銀膠、或異方性導電膠（ACP）等材料，使功能晶片 13 的兩電極分別與電性連接墊 122 及金屬層 123 電性連接。在一些實施例中，與功能晶片 13 的兩電極 E1、E2（圖中未標示）電連接的電性連接墊 122 可例如但不限於為加厚的銅膠銲墊。

【0035】 如圖 2C 所示，步驟 S04 為形成多個通孔 H 於絕緣基板 11 並將至少一導電材料（未繪示）設置於該些通孔 H，使功能晶片 13 經由該些次矩陣電路 121 及導電材料電性連接至第二表面 S2。於此，係可透過一激光（例如雷射）照射絕緣基板 11，以形成貫通第一表面 S1 與第二表面 S2 的多個通孔 H。其中，激光可由第一表面 S1 往下照射絕緣基板 11 而形成通孔 H；或由第二表面 S2 往上照射絕緣基板 11 而形成通孔 H，以曝露出部分的金屬層 123。圖 2C 的實施例是以激光由第二表面 S2 往上照射絕

緣基板 11 而形成通孔 H 為例。於此實施例中，功能晶片 13 的其中一電極以及薄膜電晶體 T 的其中兩電極（閘極與源極，或閘極與汲極）可經由通孔 H 填入導電材料後而電性導通至第二表面 S2。另外，為了使導電材料與金屬層 123 的接著力較好，在一些實施例中，如圖 2D 所示，更可由第二表面 S2 對通孔 H 內的金屬層 123 進行一表面處理製程，以於通孔 H 內形成一導電層 15，藉此提高金屬層 123 與導電材料的接合強度，使功能晶片 13 與次矩陣電路 121 可經由通孔 H 與導電材料電性連接至第二表面 S2，例如電性連接至設置於第二表面 S2 的连接墊。其中，表面處理可為化學鍍錫、化學鍍金、及/或塗佈銅膠，並不限。特別一提的是，在步驟 S04 中，若是由第二表面 S2 形成通孔 H 而且絕緣基板 11 的材料是軟性基材(例如 PI)的話，則需在形成通孔 H 之前先將剛性基材移除，才能進行鑽孔製程。

【0036】 接著，如圖 2E 所示，步驟 S05 為設置一保護層 14 於絕緣基板 11 之第一表面 S1 並覆蓋該些功能晶片 13。於此，保護層 14 可利用樹脂轉注成型（Resin Transfer Molding）或是密封膠點膠覆蓋在該些功能晶片 13 上。本實施例的保護層 14 除了覆蓋該些功能晶片 13 外，更可覆蓋至少部分該些次矩陣電路 121，以保護次矩陣電路 121 與功能晶片 13，避免被異物或水氣侵入而破壞其特性。

【0037】 再說明的是，在上述的步驟 S03～步驟 S05 中，若是由第二表面 S2 形成通孔 H 的話，則可於進行功能晶片 13 的設置（步驟 S03）後，先進行保護層 14 的設置（步驟 S05），再進行形成通孔 H 與設置導電材料的步驟 S04。此外，若是由第一表面 S1 形成通孔 H 的話，則可先進行形成通孔 H 並填入導電材料（例如銅膠）的步驟 S04 之後，再進行功能晶片 13 的設置（步驟 S03），之後，再進行保護層 14 的設置（步驟 S05）。

【0038】 最後，如圖 2F 所示，步驟 S06 為：切割絕緣基板 11 及保護層 14，以形成複數個個別封裝的電子封裝單元 1。在一些實施例中，製造方法更可包括：電性連接導電材料至一驅動電路板（未繪示）。於此，導電材料可例如利用表面貼裝技術或利用異方性導電膏貼附以電性連接至驅動電路板。其中，驅動電路板可包含至少一驅動晶片及連接電路，且驅動晶片可藉由連接電路並經由連接墊、導電材料與次矩陣電路 121 驅動功能

晶片 13。

【0039】 請參照圖 3A 至圖 3C 所示，其分別為本發明另一實施例之電子封裝單元的製造過程示意圖。

【0040】 在本實施例中，在完成上述的步驟 S01 與步驟 S02 之後，如圖 3A 所示，激光可由第一表面 S1 往下照射絕緣基板 11 而形成通孔 H，之後，如圖 3B 所示，可由第一表面 S1 填入一導電材料 16 至通孔 H 內，使功能晶片 13 可經由次矩陣電路 121 及導電材料 16 電性連接至第二表面 S2。於此，導電材料 16 例如但不限於銅膠、銀膠、錫膏或異方性導電膠(ACP)等材料經固化而成。另外，若導電材料 16 以銅膠為例的話，則填充在通孔 H 內的銅膠可部分外露於絕緣基板 11 的第一表面 S1，以直接在絕緣基板 11 的第一表面 S1 側形成電性連接墊 122 的態樣，使功能晶片 13 與次矩陣電路 121 可經由電性連接墊 122、通孔 H 內的導電材料 16 電性連接至第二表面 S2，如圖 3C 所示。當然，也可在導電材料 16 上例如以印刷製程形成電性連接墊 122，並不限制。另外，若由第一表面 S1 填入導電材料 16（例如銅膠）至通孔 H 時可部份位於第二表面 S2，且外露於第二表面 S2 的導電材料 16 也可再進行表面處理，防止外露的導電材料 16 氧化。此外，若絕緣基板 11 是軟性基材，且是由第一表面 S1 形成通孔 H 並填入導電材料 16 的話，則可在對導電材料 16 進行表面處理前再將剛性基材移除，或是在設置保護層 14 的步驟 S05 之後，再移除剛性基材即可。

【0041】 請參照圖 4A 所示，其為本發明一實施例之電子封裝單元 1a 與一驅動電路板 2 配合應用的示意圖。電子裝置 3a 可包括電子封裝單元 1a 及驅動電路板 2。本實施例的電子封裝單元 1a 可搭配一驅動電路板 2。電子封裝單元 1a 可包括一絕緣基板 11、至少一次矩陣電路 121、至少一功能晶片 13 以及一保護層 14。絕緣基板 11 具有複數通孔 H 及相對之第一表面 S1 和第二表面 S2，次矩陣電路 121 設置於絕緣基板 11 的第一表面 S1 上，且次矩陣電路 121 可包括至少一薄膜電晶體 T。功能晶片 13 設置於第一表面 S1，且功能晶片 13 經由次矩陣電路 121 及該些通孔 H 與驅動電路板 2 電性連接。保護層 14 設置於絕緣基板 11 之第一表面 S1 並覆蓋功能晶片 13 與次矩陣電路 121。另外，電子封裝單元 1a 的其他技術特徵可參照上述的

電子封裝單元 1，在此不再贅述。

【0042】 在一些實施例中，電子封裝單元 1a 的邊長可大於 50 微米。在一些實施例中，電子封裝單元 1a 的邊長可介於 400 微米~600 微米之間。在一些實施例中，電子封裝單元 1a 可包括複數個薄膜電晶體 T。在一些實施例中，電子封裝單元 1a 可包括複數個功能晶片 13，亦即一個封裝單元內可包括有多個功能晶片 13 或多個薄膜電晶體 T。另外，與該些功能晶片 13 電性連接的該些次矩陣電路 121 可形成一矩陣電路。在一些實施例中，也可多個電子封裝單元 1a 的多個次矩陣電路 121 組合而形成一個矩陣電路。其中，矩陣電路與驅動電路板 2 電性連接，以藉由驅動電路板 2 驅動該些電子封裝單元 1a 的矩陣電路中的該些功能晶片 13。此外，驅動電路板 2 可為軟性電路板或硬性電路板，並不限制。

【0043】 在本實施例中，驅動電路板 2 是面對絕緣基板 11 之第二表面 S2，且功能晶片 13 可分別經由次矩陣電路 121、該些通孔 H、該些連接墊 P 而與驅動電路板 2 電性連接，使驅動電路板 2 可驅動電子封裝單元 1a。其中，通孔 H 內可填滿導電材料 16（例如銅膠、銀膠、錫膏或 ACP 等材料），使驅動電路板 2 可通過該些連接墊 P、該些通孔 H 內的導電材料 16 與功能晶片 13 及次矩陣電路 121 電性連接。在一些實施例中，導電材料 16 可例如利用表面貼裝技術（Surface Mount Technology, SMT），或利用異方性導電膏（anisotropic conductive paste, ACP）等方式，貼附以電性連接至驅動電路板 2。在一些實施例中，該些連接墊 P 可為導電材料 16（例如銅膠）填入通孔 H 且外露於絕緣基板 11 之第二表面 S2 經固化而形成。換言之，該些連接墊 P 與導電材料 16 的材料可為相同。

【0044】 請參照圖 4B 所示，其為本發明一實施例之多個電子封裝單元 1a 與驅動電路板 2a 電性連接的俯視示意圖。電子裝置 3b 可包括多個電子封裝單元 1a 及驅動電路板 2a。本實施例的驅動電路板 2a 可包含至少一驅動晶片（於此顯示兩個驅動晶片 21a、21b）、至少一連接電路 22（於此顯示多個連接電路 22）及一基材 23，基材 23 可為軟性基材或硬性基材，且驅動晶片 21a、21b 與多個連接電路 22 可設置於基材 23 上，並面對絕緣基板 11 之第二表面。

【0045】 多個電子封裝單元 1a 間隔設置於驅動電路板 2a 上(可依客戶端的需求，而排列成一直行、或一橫列、或行與列的矩陣狀，或是排列成多邊形或不規則狀)，且分別與驅動電路板 2a 電性連接。本實施例的多個電子封裝單元 1a 是組成行與列排列的矩陣狀，以成為一個主動矩陣式 (AM) 電子裝置，例如但不限於為主動矩陣式 LED 顯示器、主動矩陣式 microLED 顯示器、主動矩陣式感測器陣列、主動矩陣式天線陣列、主動矩陣式雷射陣列、主動矩陣式投影陣列、或主動矩陣式毫米波雷達陣列。

【0046】 在一些實施例中，連接電路 22 可包含複數連接墊 P 與複數導線 L，且連接電路 22 的該些連接墊 P 與該些導線 L 可串接電子封裝單元 1a 的次矩陣電路 121。各電子封裝單元 1a 的功能晶片 13 可分別經由次矩陣電路 121、通孔、連接墊 P 及對應的導線 L (連接電路 22) 而分別與驅動電路板 2a 之對應的驅動晶片 21a、21b 電性連接，使驅動電路板 2a 可分別驅動該些電子封裝單元 1a，或是接受該些電子封裝單元 1a 的感測資料。在一些實施例中，驅動晶片 21a 可例如但不限於包含掃描驅動晶片，而驅動晶片 21b 可例如但不限於包含資料驅動晶片，且驅動晶片 21a、21b 可分別通過對應連接的連接電路 22 驅動對應的電子封裝單元 1a。其中，驅動電路板 2a 的連接電路 22 於此係以二維的虛線為例，連接電路 22 的複數導線 L 則為一段段的二維虛線，也就是說有縱向也有橫向的，但彼此未電性連接。經由具有次矩陣電路 121 的電子封裝單元 1a 跨接後，即可組合成一個面積及形狀都更有設計自由度的矩陣式電子裝置。也就是說，廠商可自行設計所需的驅動電路板 2a 尺寸，再將電子封裝單元 1a 電性連接上去，即可完成電子裝置。電子封裝單元 1a 與驅動電路板 2a 的技術特徵可參照上述的相同元件，於此不再贅述。

【0047】 圖 5A 與圖 5B 分別為本發明另一實施例的電子封裝單元 1b 的電路示意圖與佈局示意圖，而圖 6A 與圖 6B 分別為圖 5B 的電子封裝單元 1b 中，沿直線 A-A 與直線 B-B 的剖視示意圖。於此，圖 5A 之電子封裝單元 1b 的電路是以 2T1C 為例。

【0048】 如圖 5A 與圖 5B 所示，在本實施例中，電子封裝單元 1b 的次矩陣電路 121b (圖 6A) 包括兩個薄膜電晶體 T1、T2、至少一掃描線 SL、

至少一資料線 DL 與一電容 C。薄膜電晶體 T1、T2 分別與掃描線 SL 及資料線 DL 電性連接，本實施例的功能晶片 13 例如為一發光二極體 (LED，以虛線方框作表示)。電子封裝單元 1b 的元件連接關係可參照圖 5A 的電路，在此不再多作說明。此外，可通過一驅動電路板 (未繪示) 面對電子封裝單元 1b 的絕緣基板 11 之第二表面 S2，且該些功能晶片 13 可分別經由次矩陣電路 121b 及該些通孔 H 與驅動電路板電性連接，使驅動電路板可通過該些連接墊 P 驅動電子封裝單元 1b。

【0049】 在圖 5B 中，包括有電連接至資料訊號 (資料線 DL) 的連接墊 P1、電連接至掃描訊號 (掃描線 SL) 的連接墊 P2 及電連接至一電壓 (Vdd) 的連接墊 P3。特別說明的是，在上述形成通孔 H 的步驟中，因為在絕緣基板 11 上鑽孔需一定的面積，並僅針對絕緣基板 11 鑽孔，若不傷害到第一表面 S1 側的連接墊的話，鑽孔後即可通過導電材料而導通；另外，若鑽孔後填入通孔 H 的導電材料是以銅膠為例的話，則填充在通孔 H 內的銅膠可外露於絕緣基板 11 的第一表面 S1 與第二表面 S2，以直接在絕緣基板 11 的第一表面 S1 側與第二表面 S2 側皆形成有連接墊的情況 (例如圖 5B 的態樣)。在此情況下，鑽孔面積可以小於或等於第一表面 S1 側的連接墊的面積；而位於第二表面 S2 側且由銅膠形成的連接墊的尺寸可以小於、等於或大於第一表面 S1 側的連接墊 P 的尺寸，並不限制。

【0050】 如圖 5B、圖 6A 與圖 6B 所示，掃描訊號可通過位於第二表面 S2 側的連接墊 (未繪示)、通孔 H2 (及連接墊 P2) 與薄膜電晶體 T1 的閘極 (金屬層 123) 電連接，資料訊號可通過位於第二表面 S2 側的連接墊 (未繪示)、通孔 H1 (及連接墊 P1)、金屬層 123 與薄膜電晶體 T1 的汲極 (或源極) 電連接，而電壓 Vdd 可通過位於第二表面 S2 側的連接墊 (未繪示)、通孔 H3 (及連接墊 P3) 電連接至金屬層 123 與薄膜電晶體 T2 的汲極 (或源極)，且另一電壓 Vss (例如接地) 可通過位於第二表面 S2 側的連接墊 (未繪示)、通孔 H4 電連接至金屬層 123 與功能晶片 13 的電極 E1。此外，電子封裝單元 1b 的其他技術特徵可參照上述的電子封裝單元 1 或 1a，在此不再說明。

【0051】 另外，請參照圖 6C 與圖 6D 所示，其分別為圖 5B 之電子

封裝單元沿直線 B-B 之剖視的不同實施態樣示意圖。

【0052】 在圖 6B 中，與功能晶片 13 的電極 E2 電連接的次矩陣電路 121b 由絕緣基板 11 的第一表面 S1 往上依序為絕緣層 124、金屬層 125（薄膜電晶體 T2 的源極或汲極）與電性連接墊 122，但在圖 6C 中，與功能晶片 13 電連接的電極 E2 的次矩陣電路由絕緣基板 11 的第一表面 S1 往上依序為金屬層 123、金屬層 125（薄膜電晶體 T2 的源極或汲極）與電性連接墊 122（絕緣層 124 具有通孔，金屬層 125 位於通孔內）。另外，在圖 6D 中，與功能晶片 13 的電極 E2 電連接的次矩陣電路由絕緣基板 11 的第一表面 S1 往上依序為金屬層 123 與電性連接墊 122（絕緣層 124 具有通孔，電性連接墊 122 位於通孔內），且薄膜電晶體 T2 的源極或汲極（金屬層 125）透過金屬層 123 與電性連接墊 122 及功能晶片 13 的電極 E2 電性連接。

【0053】 圖 7 為本發明一實施例的電子裝置 3 的佈局示意圖。如圖 7 所示，在本實施例中，電子裝置 3 係以包括有三個並排配置且電連接的電子封裝單元 1b（以矩形虛線表示）以及一驅動電路板（未顯示，但可例如圖 4B 的驅動電路板 2a）為例，其中，驅動電路板可面對絕緣基板 11a 之第二表面，且該些功能晶片 13 可分別經由該些次矩陣電路及該些通孔內的導電材料與驅動電路板電性連接，使驅動電路板可驅動該些電子封裝單元 1b。其中，驅動電路板可包括上述驅動電路板 2、2a 的所有技術特徵，而驅動電路板 2、2a 與電子封裝單元 1b 的技術內容已於上述中詳述，在此不再多作說明。

【0054】 在一些實施例中，電子裝置 3 的三個電子封裝單元 1b 可為三個次像素，三個次像素中的三個功能晶片 13 可分別為紅色、藍色與綠色的 LED，以形成全彩的一像素單元，藉此可構成全彩的 LED 顯示器，且可通過驅動電路板驅動該些電子封裝單元 1b 顯示影像。當然，在不同的實施例中，也可更小於或大於 3 個電子封裝單元 1b 組合成一個電子裝置，本發明並不限制。由於各電子封裝單元 1b 具有次矩陣電路，而複數次矩陣電路的組合，可以驅動電路板上形成任何尺寸的主動矩陣電路以及相對應的功能晶片矩陣，藉此能控制功能晶片或是接受由功能晶片來的訊號。

【0055】 承上，本案的電子封裝單元可依據電子裝置的產品應用需求

而拼接出想要的尺寸，應用彈性相當大。另外，在習知的電子裝置中，利用導線架（lead frame）進行驅動的方式皆為被動矩陣式（PM），使得驅動 IC 的用量較多，但是本案由多個電子封裝單元組成的電子裝置可為主動矩陣式電子裝置，在相同解析度的情況下，驅動 IC 的用量可以較少，成本可較低。在一些實施例中，若電子裝置為 LED 或 microLED 背光源時，還可達成局部調光（local dimming）的功能。

【0056】 此外，在傳統薄膜電晶體驅動光電元件的作法，例如以薄膜電晶體基板上的薄膜電晶體驅動有機發光二極體（OLED）發光時，需針對每一種產品的尺寸或功能進行設計而使用昂貴的薄膜電晶體製程、光罩、基板與材料，十分不利於變化多樣的產品需求。但本案將矩陣電路拆分為多個次矩陣電路，並和功能晶片封裝在一起，可以達成同一種薄膜電晶體基板（電子封裝單元）共用於許多產品的目的，藉此可解決上述問題。同時，在實施相同像素面積但不同解析度之顯示器時，本案的電子封裝單元可任意組合，較直接以大基板形成之顯示器而言，本案可省下光罩套數、降低成本。此外，所需薄膜電晶體基板的總面積（即次矩陣電路基板的面積總和），遠小於傳統 TFT 矩陣基板面積的作法，更可進一步降低電子裝置的成本。因此，本案應用在製作大尺寸的電子裝置時，可使大尺寸的基板具有較佳的面積利用率，並且藉由不同的應用組合可形成多樣的尺寸，可善用薄膜電晶體基板的切割而節省製造成本。

【0057】 綜上所述，在本發明之電子裝置與其製造方法中，通過將絕緣基板上的多個次矩陣電路和功能晶片封裝在一起，並利用導電材料使功能晶片經由該些次矩陣電路及導電材料電性連接至絕緣基板的第二表面，藉此可以達成利用同一種薄膜電晶體基板（電子封裝單元）共用於許多不同電子裝置的目的。因此，本發明不需針對每一種電子裝置的產品尺寸或功能設計薄膜製程，除了可以節省昂貴的薄膜電晶體製程/光罩/基板/材料的費用而使成本較低外，更具有應用上的彈性而可適用於變化多樣的產品需求。

【0058】 以上所述僅為舉例性，而非為限制性者。任何未脫離本發明之精神與範疇，而對其進行之等效修改或變更，均應包含於後附之申請專

利範圍中。

【符號說明】

【0059】

- 1、1a、1b：電子封裝單元
- 11、11a：絕緣基板
- 12：矩陣電路
- 121、121b：次矩陣電路
- 122：電性連接墊
- 123、125：金屬層
- 124：絕緣層
- 13：功能晶片
- 14：保護層
- 15：導電層
- 16：導電材料
- 2、2a：驅動電路板
- 21、21a、21b：驅動晶片
- 22：連接電路
- 23：基材
- 3、3a、3b：電子裝置
- A-A、B-B：直線
- C：電容
- DL：資料線
- E1、E2：電極
- H、H1 至 H4：通孔
- L：導線
- P、P1、P2、P3：連接墊
- S01 至 S06：步驟
- S1：第一表面

S2：第二表面

SL：掃描線

T、T1、T2：薄膜電晶體

Vdd、Vss：電壓

申請專利範圍

- 1、一種電子裝置的製造方法，包括：
提供一絕緣基板，其中該絕緣基板具有相對之一第一表面與一第二表面；
形成複數次矩陣電路於該絕緣基板上，各該次矩陣電路包含至少一薄膜電晶體；
設置至少一功能晶片於該絕緣基板的該第一表面上，其中該功能晶片與該次矩陣電路電性連接，且該功能晶片及該次矩陣電路是直接形成於該絕緣基板上；
形成多個通孔於該絕緣基板並將至少一導電材料設置於該些通孔，使該功能晶片經由該些次矩陣電路及該導電材料電性連接至該第二表面；
設置一保護層於該絕緣基板之該第一表面並覆蓋該些功能晶片；
切割該絕緣基板及該保護層，以形成複數個個別封裝的電子封裝單元；
以及
電性連接該電子封裝單元之該導電材料至一驅動電路板，其中該驅動電路板面向該絕緣基板的該第二表面，且該些功能晶片經由該些次矩陣電路及該些通孔內的導電材料電性連接至該驅動電路板。
- 2、如申請專利範圍第 1 項所述的製造方法，其中於形成該些通孔的步驟中，係透過一激光照射該絕緣基板，以於該絕緣基板上形成該些通孔。
- 3、如申請專利範圍第 1 項所述的製造方法，其中設置該導電材料係由該第二表面對該些通孔進行表面處理，以於該些通孔內形成一導電層。
- 4、如申請專利範圍第 1 項所述的製造方法，其中各該次矩陣電路更包括至少一掃描線與至少一資料線，該薄膜電晶體與該掃描線及該資料線電性連接。
- 5、如申請專利範圍第 1 項所述的製造方法，其中該功能晶片包含光電晶片、熱電晶片、壓電晶片、或感測晶片。
- 6、如申請專利範圍第 1 項所述的製造方法，其中該驅動電路板包含至少一驅動晶片。
- 7、如申請專利範圍第 6 項所述的製造方法，其中該導電材料係利用表面貼

- 裝技術或利用異方性導電膏貼附以電性連接至該驅動電路板。
- 8、如申請專利範圍第 1 項所述的製造方法，其中該絕緣基板之材質包含玻璃、樹脂、或陶瓷。
 - 9、一種電子裝置，包括：
 - 一驅動電路板；以及
 - 複數個個別封裝的電子封裝單元，設置於該驅動電路板，每一個該電子封裝單元包括：
 - 一絕緣基板，具有複數通孔及相對之一第一表面和一第二表面；
 - 一次矩陣電路，設置於該絕緣基板上，該次矩陣電路包括至少一薄膜電晶體；
 - 至少一功能晶片，設置於該第一表面，該功能晶片經由該次矩陣電路及該些通孔與該驅動電路板電性連接，且該功能晶片及該次矩陣電路是直接形成於該絕緣基板上；以及
 - 一保護層，設置於該絕緣基板之該第一表面並覆蓋該功能晶片；其中，該驅動電路板面向該絕緣基板的該第二表面，且該些功能晶片分別經由該些次矩陣電路及該些通孔內的導電材料電性連接至該驅動電路板。
 - 10、如申請專利範圍第 9 項所述的電子裝置，其中該絕緣基板的厚度小於 50 微米，該薄膜電晶體的厚度小於 20 微米。
 - 11、如申請專利範圍第 9 項所述的電子裝置，其中該絕緣基板之材質包含玻璃、樹脂、或陶瓷。
 - 12、如申請專利範圍第 9 項所述的電子裝置，其中該次矩陣電路更包括至少一掃描線與至少一資料線，該薄膜電晶體與該掃描線及該資料線電性連接。
 - 13、如申請專利範圍第 9 項所述的電子裝置，其包括複數功能晶片，其中，與該些功能晶片電性連接的該些次矩陣電路形成一矩陣電路。
 - 14、如申請專利範圍第 9 項所述的電子裝置，其中該些個別封裝的電子封裝單元的該些次矩陣電路組合形成一矩陣電路。
 - 15、如申請專利範圍第 13 項或第 14 項所述的電子裝置，其中該驅動電路

板包含至少一連接電路，該連接電路包含複數連接墊及複數導線，該些連接墊與該些導線串接該次矩陣電路。

- 16、如申請專利範圍第 15 項所述的電子裝置，其中該驅動電路板更包含至少一驅動晶片，該驅動晶片經由該些連接電路電性連接該些個別封裝的電子封裝單元的該次矩陣電路。
- 17、如申請專利範圍第 9 項所述的電子裝置，其中該功能晶片包含光電晶片、熱電晶片、壓電晶片、或感測晶片。
- 18、如申請專利範圍第 9 項所述的電子裝置，其中該些個別封裝的電子封裝單元的其中一個的邊長大於 50 微米。
- 19、如申請專利範圍第 9 項所述的電子裝置，其中該些個別封裝的電子封裝單元的該些次矩陣電路組合形成一矩陣電路。
- 20、一種電子裝置，包括：

複數個個別封裝的電子封裝單元，各該電子封裝單元包含：

一絕緣基板，具有複數通孔及相對之一第一表面和一第二表面，至少一次矩陣電路，設置於該絕緣基板上，該次矩陣電路包括至少一薄膜電晶體；

至少一功能晶片，設置於該絕緣基板之該第一表面，且該功能晶片及該次矩陣電路是直接形成於該絕緣基板上；及

一保護層，設置於該絕緣基板之該第一表面並覆蓋該功能晶片；以及

一驅動電路板，面對於該絕緣基板之該第二表面，該些功能晶片分別經由該些次矩陣電路及該些通孔與該驅動電路板電性連接。

圖式

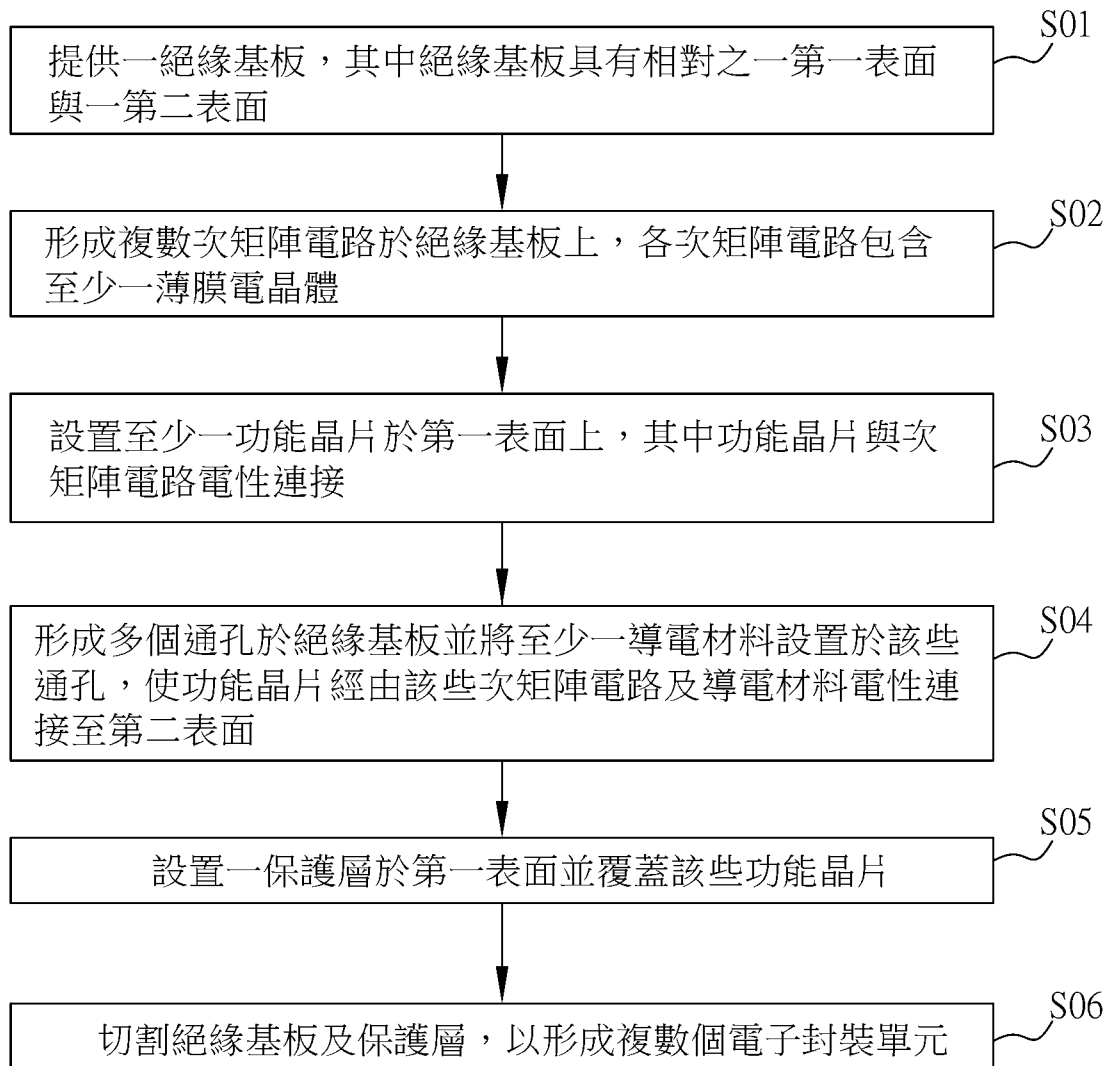


圖 1

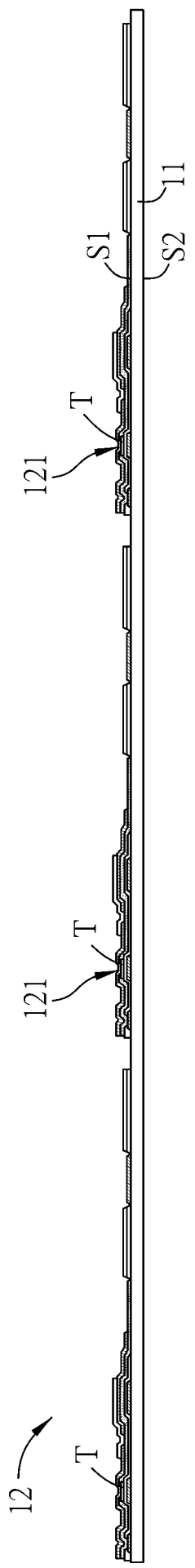


圖 2A

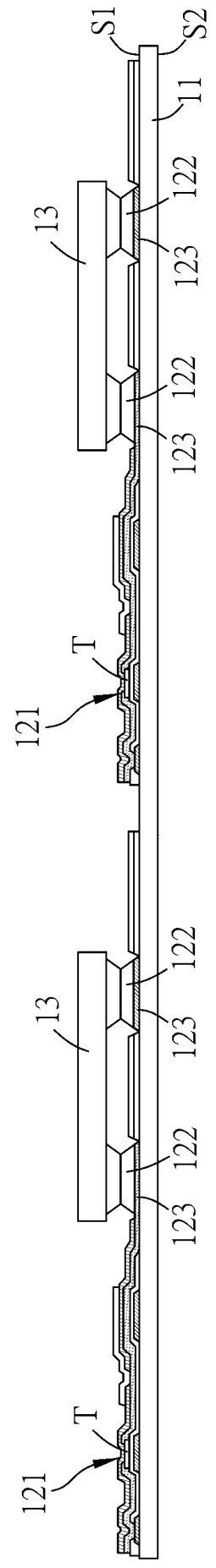


圖 2B

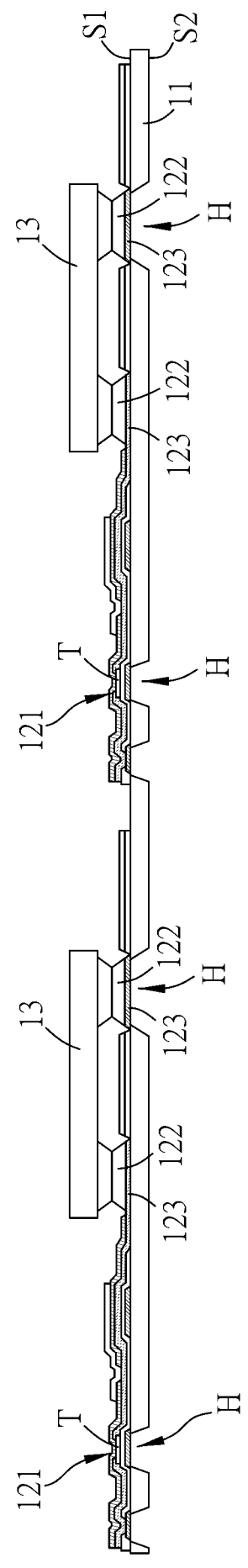


圖 2C

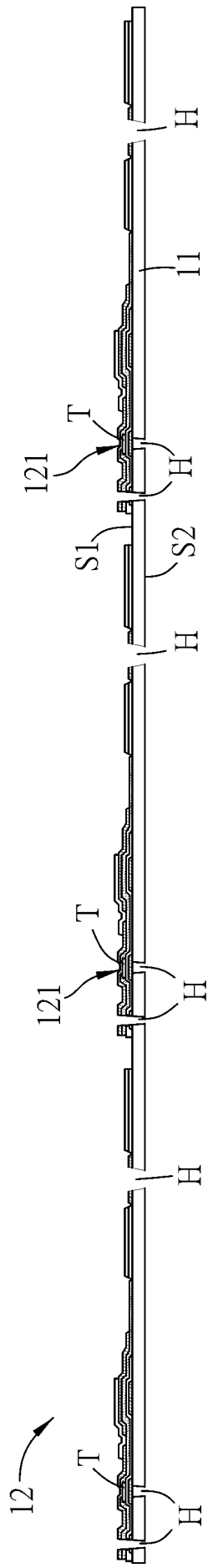


圖 3A

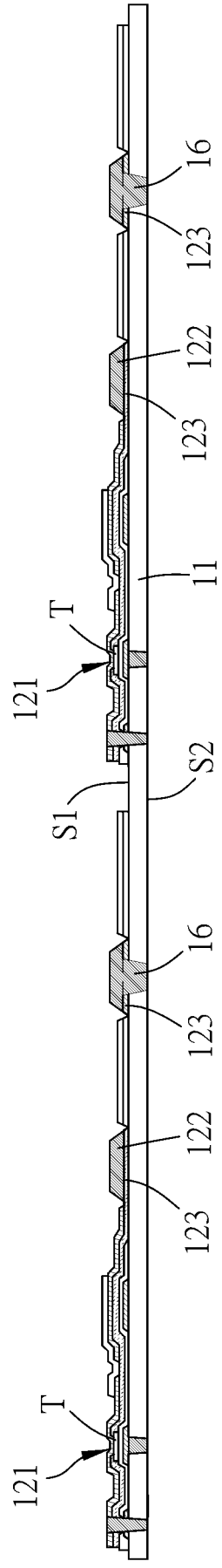


圖 3B

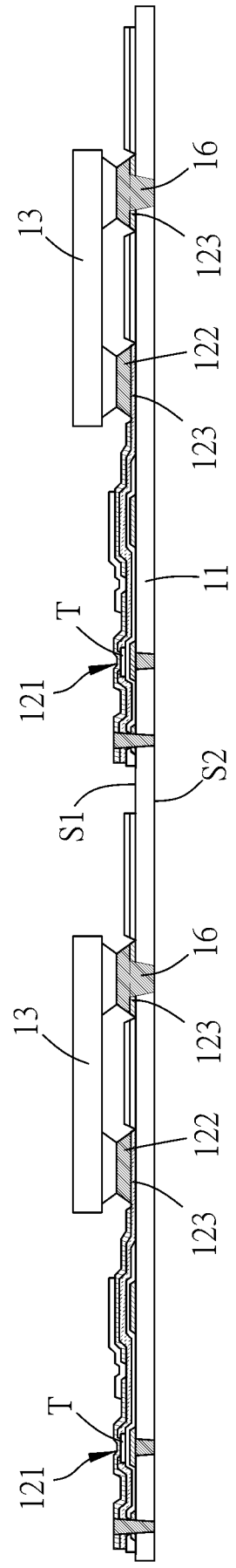


圖 3C

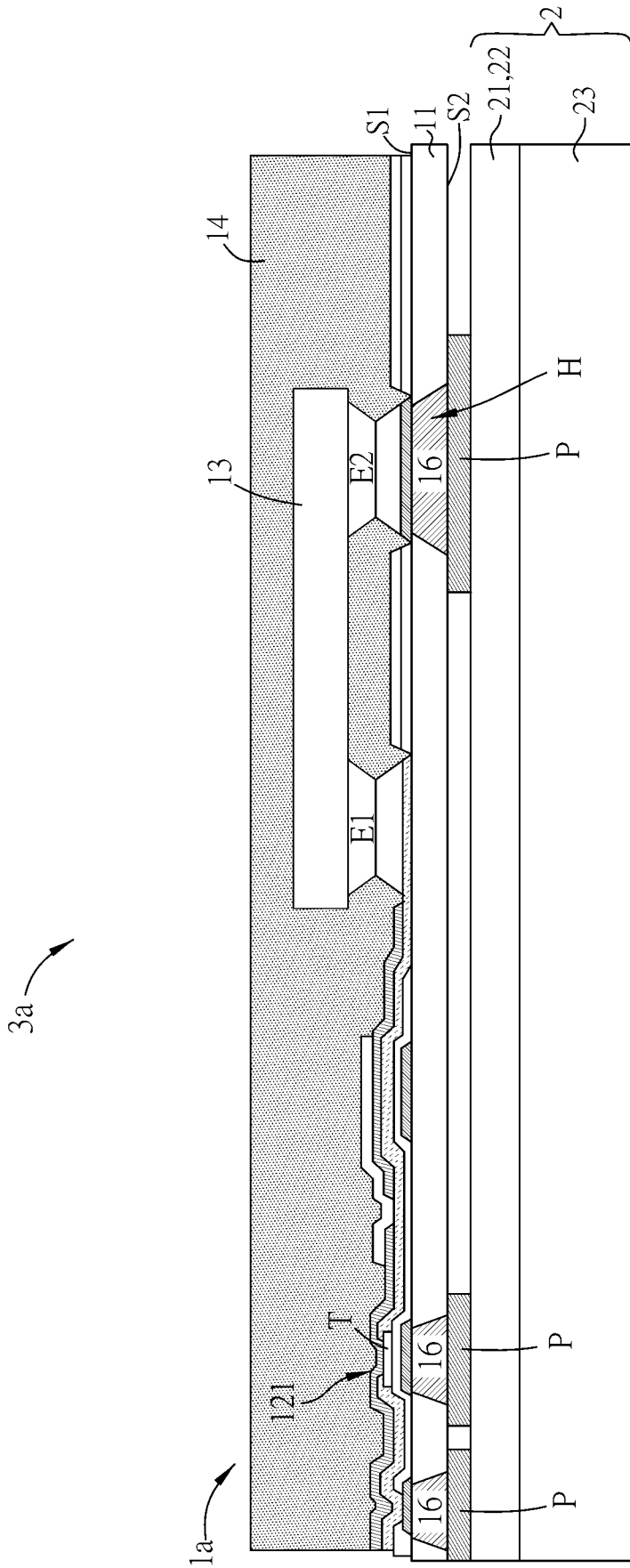


圖 4A

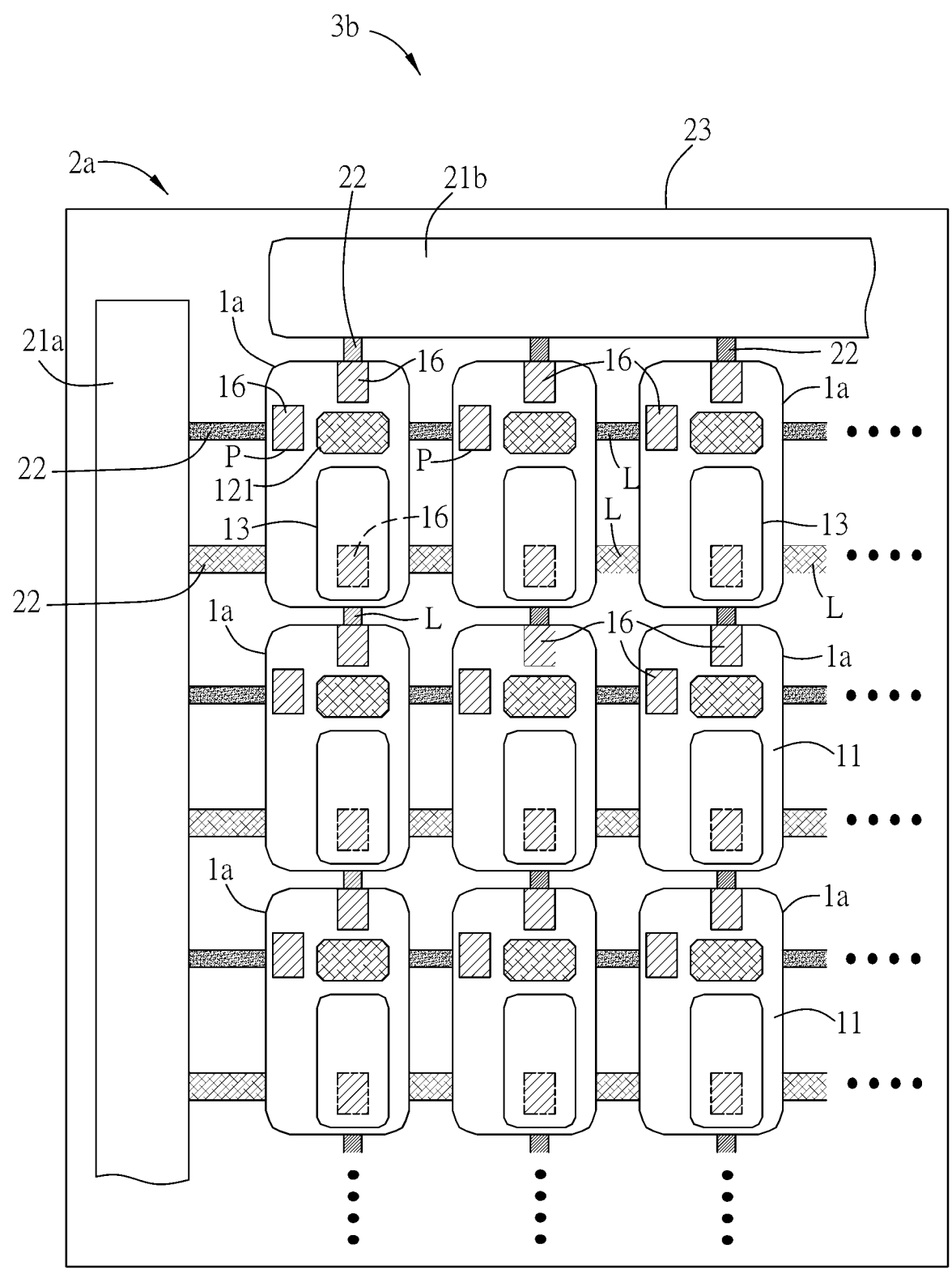


圖 4B

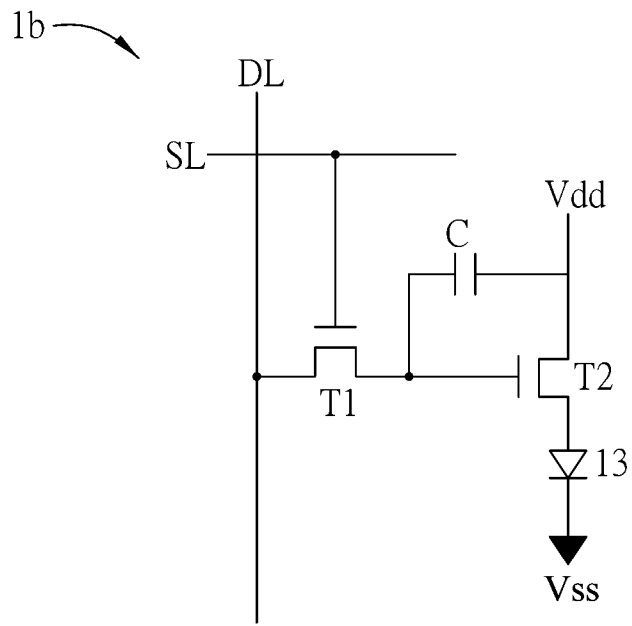


圖 5A

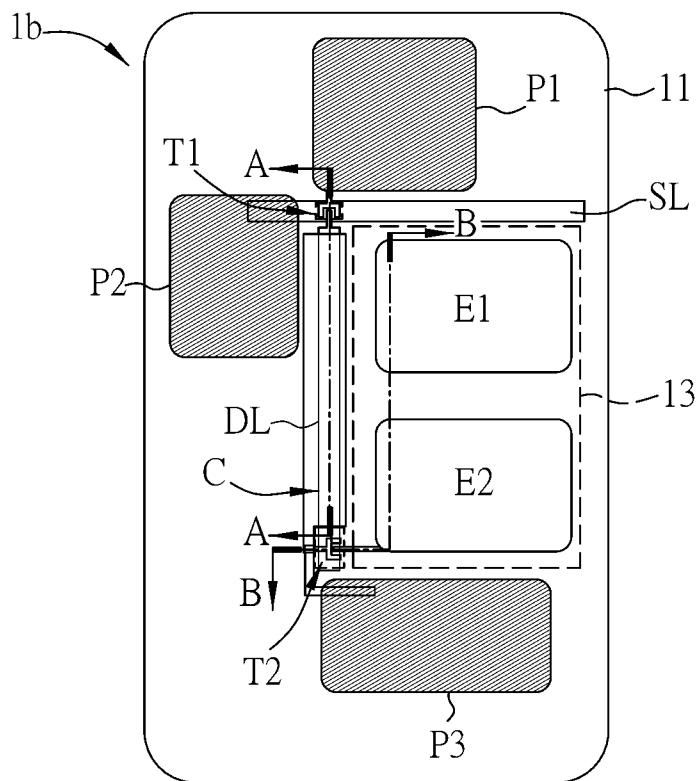


圖 5B

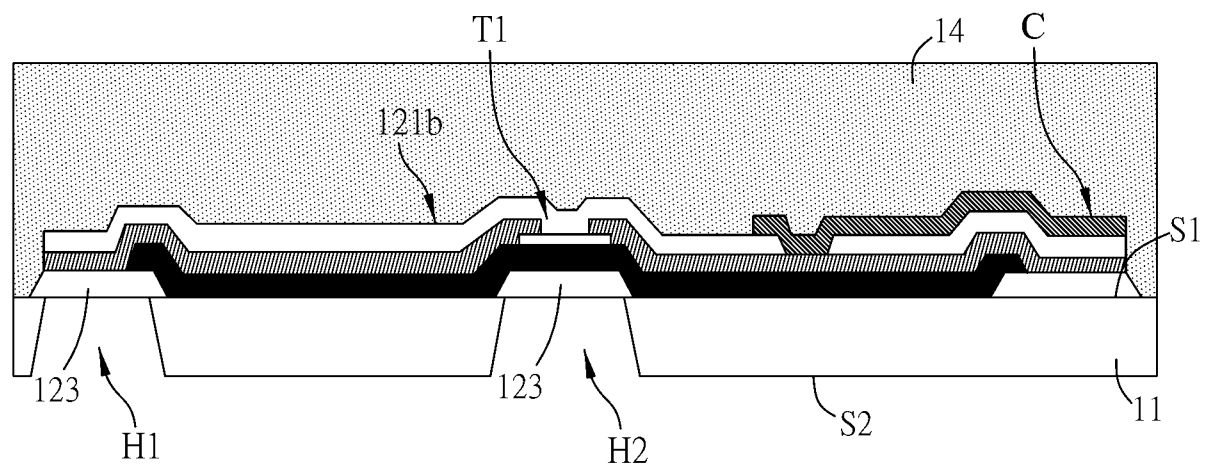


圖 6A

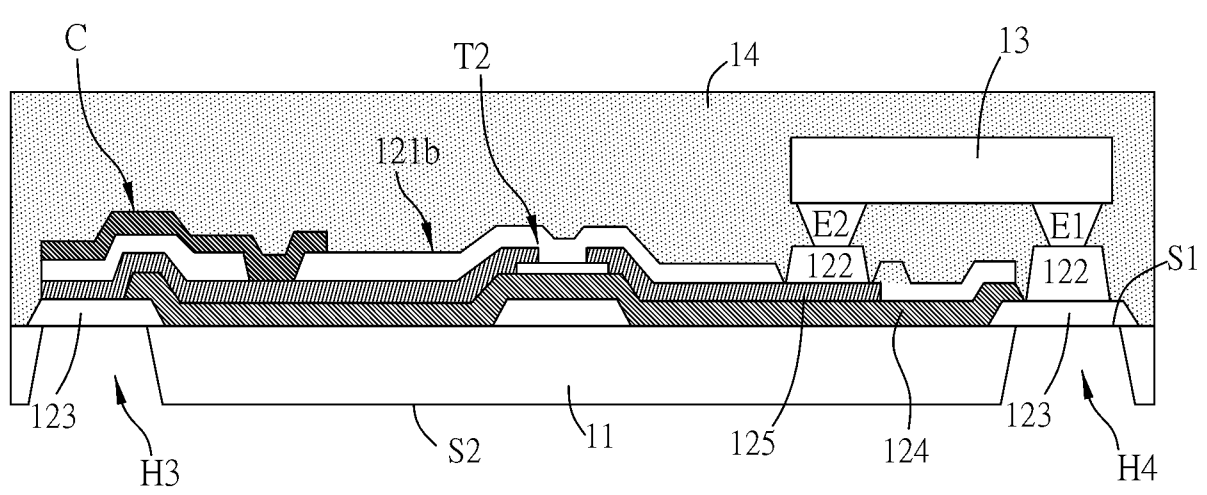


圖 6B

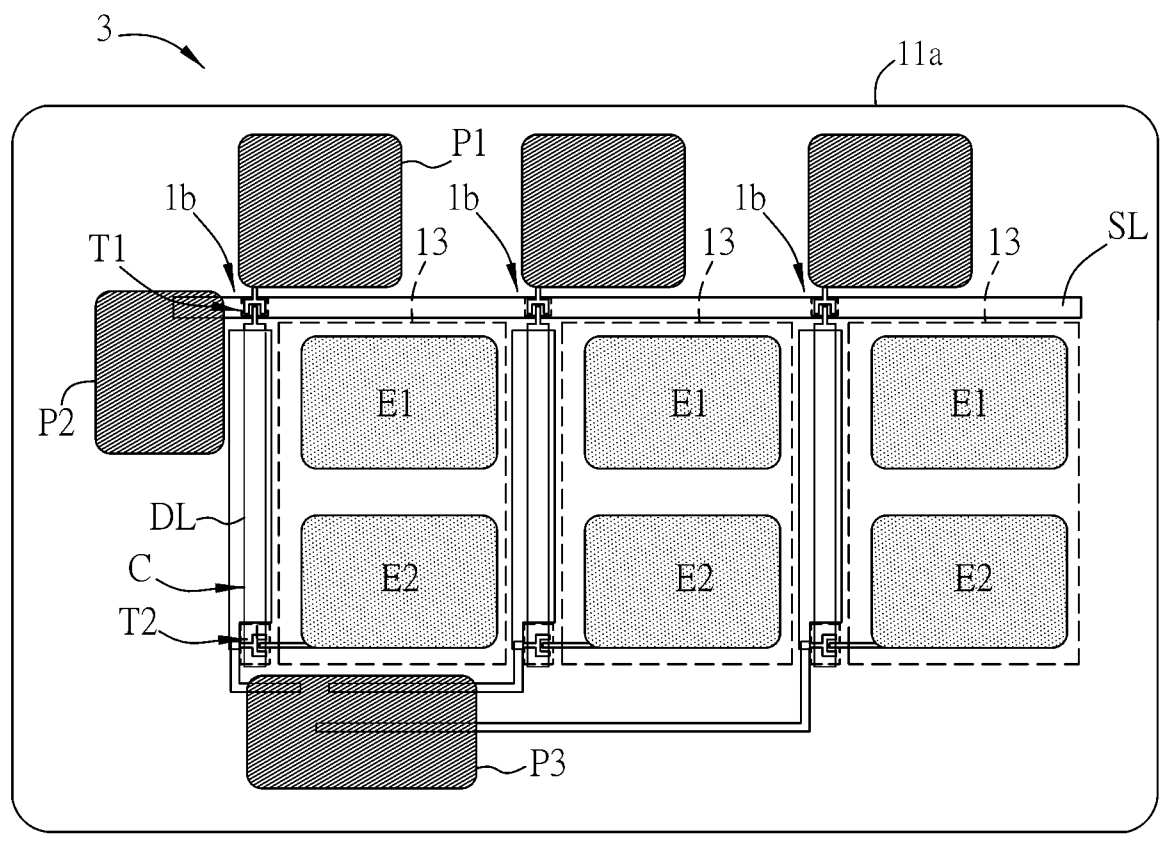


圖 7