

(12) 发明专利

(10) 授权公告号 CN 1589459 B

(45) 授权公告日 2012.07.04

(21) 申请号 02823189.9

(22) 申请日 2002.11.21

(30) 优先权数据

356007/2001 2001.11.21 JP

371403/2001 2001.12.05 JP

371410/2001 2001.12.05 JP

(85) PCT申请进入国家阶段日

2004.05.21

(86) PCT申请的申请数据

PCT/JP2002/012194 2002.11.21

(87) PCT申请的公布数据

W003/044762 JA 2003.05.30

(73) 专利权人 精工爱普生株式会社

地址 日本东京

(72) 发明人 松枝洋二郎

(74) 专利代理机构 中科专利商标代理有限责任

公司 11021

代理人 李香兰

(51) Int. Cl.

G09F 9/30 (2006.01)

H05B 33/14 (2006.01)

H05B 33/26 (2006.01)

G02F 1/1368 (2006.01)

H01L 29/786 (2006.01)

G09G 3/20 (2006.01)

G09G 3/30 (2006.01)

(56) 对比文件

CN 1173948 A, 1998.02.18, 全文.

JP 2000 - 214800 A, 2000.08.04, 说明书

4 - 9 栏, 附图 1 - 5.

审查员 高静微

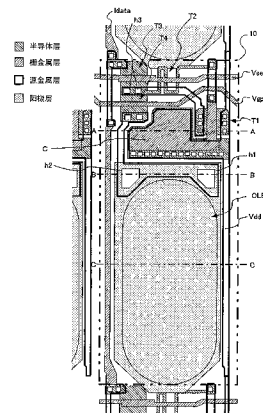
权利要求书 2 页 说明书 18 页 附图 14 页

(54) 发明名称

有源矩阵基板、电光学装置以及电子机器

(57) 摘要

提供一种不会产生电致发光元件的亮度降低而且含有占用面积少的优化周围电路的有源矩阵基板。该有源矩阵基板,与设置在每个像素中的EL元件相对应,含有为向EL元件供给电流的周围电路;包括:为保持电压的保持元件(C)、与保持元件(C)相连接且为向发光部(OLED)供给基于控制电压的控制电流的第1有源元件(T1)、与保持元件(C)相连接且控制保持元件的充放电的第2有源元件(T2);特别是第2有源元件(T2)被构成为多重控制端子型的有源元件。由此编程电流不会发生变动。



1. 一种有源矩阵基板,包括与多条数据线和多条扫描线的交叉部对应配置的多个单位电路,其特征在于,

所述多个单位电路的每一个包括:

第 1 晶体管,其含有第 1 控制用端子、第 1 端子以及第 2 端子;

保持元件,其含有第 1 电极以及第 2 电极,其中的 1 个电极与所述第 1 控制用端子连接;

和

第 2 晶体管,其含有第 3 端子、第 4 端子以及第 2 控制用端子,所述第 3 端子以及所述第 4 端子分别与所述第 1 端子以及所述第 1 电极相连接;

所述第 2 晶体管包括截止时的漏电流防止结构。

2. 根据权利要求 1 所述的有源矩阵基板,其特征在于,所述第 2 晶体管具有多栅极结构。

3. 根据权利要求 1 所述的有源矩阵基板,其特征在于,所述第 2 晶体管具有从由 LDD 结构、GDD 结构、以及 DDD 结构组成的群中选择的一种结构。

4. 根据权利要求 1 所述的有源矩阵基板,其特征在于,

还包括第 3 晶体管,所述第 3 晶体管含有第 5 端子、第 6 端子以及第 3 控制用端子;

所述第 3 控制用端子与所述多条扫描线中的一条扫描线相连接;

所述第 5 端子与所述多条数据线中的一条数据线相连接。

5. 根据权利要求 4 所述的有源矩阵基板,其特征在于,

所述第 6 端子与所述第 3 端子以及所述第 1 端子相连接。

6. 根据权利要求 1 所述的有源矩阵基板,其特征在于,

所述有源矩阵基板具有包括多个层的层叠结构;

所述多个层包含:

半导体层,其形成构成所述第 1 晶体管以及所述第 2 晶体管的半导体膜;以及

栅金属层,其形成所述第 2 控制用端子;

在所述栅金属层上,形成所述多条扫描线中的至少 1 条扫描线的至少一部分。

7. 根据权利要求 1 所述的有源矩阵基板,其特征在于,

所述有源矩阵基板具有包括多个层的层叠结构;

所述多个层包含:

半导体层,其形成构成所述第 1 晶体管以及所述第 2 晶体管的半导体膜;以及

栅金属层,其形成所述第 2 控制用端子;

在所述栅金属层上,形成所述多条数据线中的至少 1 条数据线的至少一部分。

8. 根据权利要求 1 所述的有源矩阵基板,其特征在于,

所述有源矩阵基板具有包括多个层的层叠结构;

所述多个层包含:

半导体层,其形成构成所述第 1 晶体管以及所述第 2 晶体管的半导体膜;

栅金属层,其形成所述第 2 控制用端子;以及

源金属层,其形成与所述第 2 晶体管的源极或漏极相连接的源电极或漏电极;

所述多条数据线中的至少 1 条数据线的至少一部分,形成在所述源金属层以及所述栅金属层中的比较靠近所述半导体层的层上。

9. 一种电光学装置,其特征在于,包括权利要求 1 ~ 8 中任一项所述的有源矩阵基板、以及电光学元件。

## 有源矩阵基板、电光学装置以及电子机器

### 技术领域

[0001] 本发明涉及一种适用于电光学装置的有源矩阵基板、电光学装置以及电子机器。

### 背景技术

[0002] 含有液晶元件、有机 EL 元件、电泳元件、电子发射元件等的电光学装置的驱动方式之一是有源矩阵驱动方式。有源矩阵驱动方式的电光学装置中,在其显示面板上将多个像素配置成矩阵状。

[0003] 多个像素的每一个,都含有由电光学元件和向该电光学元件供给驱动电力的驱动晶体管构成的像素电路。另外,这些多个像素电路的每一个,分别与数据线和扫描线的交叉部对应配置(例如:参照国际公开第 W098/36407 号手册)。

[0004] 为了精密地控制电光学装置的亮度,就必须精密地控制向电光学元件供给的电力量。尤其由于有机 EL 装置是电流驱动型的电光学元件,电流量会直接反映到亮度上。因此,需要以良好的精度向有机 EL 元件供给所希望的电流量,为此驱动电路或驱动方法自不必说,还需要对像素的布局进行最优化。实际上,在像素布局上的问题在于:例如像素电极与周围电路的接触、保持电容的稳定性或者晶体管的截断电流等。

### 发明内容

[0005] 于是,本发明正是鉴于有关情况的发明,其目的之一在于提供一种含有用于稳定驱动电光学元件的最优像素布局的有源矩阵基板、电光学装置、以及电子机器。

[0006] 为解决以上课题,本发明的第 1 有源矩阵基板,含有与设置在每个像素中的电光学元件相对应、向电光学元件供给电流的周围电路,各周围电路包括:保持元件,其用以保持控制电压;第 1 有源元件,其与保持元件相连接,用以向电光学元件供给根据控制电压的电流;以及第 2 有源元件,其与保持元件相连接,用以控制保持元件的充放电;上述第 2 有源元件具有截止时的漏泄电流防止结构。

[0007] 这里,“电光学元件”一般是指通过电的作用而发光或者改变来自外部的光的状态的元件,包含自身发光的元件和对控制来自外部的光的通过的两者。例如,电光学元件中包括液晶元件、电泳元件、EL 元件、将通过施加电场而产生的电子发射到发光板上使其发光的电子发射元件。

[0008] “周围电路”是指在有源矩阵型等电光学装置上各像素的驱动电路元件的集合体,例如由 TFT 等构成的集合体。

[0009] “有源矩阵基板”一般是指搭载周围电路的基板,而无论其是否有电光学元件形成。

[0010] “有源元件”并无限定,可以列举为例如 TFT 等的晶体管或者二极管。

[0011] 这里,所谓“保持元件”是指例如电容器或存储器等的保持电信号的元件。

[0012] 有源元件所具有的“截止时的漏泄电流防止结构”是指,通常在该有源元件处于非导通状态时,会有非常少量的理想上不应该有的电流流动,而有源元件具有以防止产生这

样的电流（漏泄电流）为目的而形成的结构。

[0013] 作为这样的元件，可以列举例如多栅极型的有源元件。所谓多栅极型的有源元件，其虽然作为一个元件发挥功能，但是严密意义上是指与将多个有源元件串联连接而将它们控制端子之间相互连接的元件相同的功能的有源元件。

[0014] 在构成多栅极型有源元件时，可以如后述本实施方式那样令半导体层采用弯曲的形状，也可以将栅极的形状进行弯曲。

[0015] 另外，作为第 2 有源元件，也可以是具有从 LDD 结构、GDD 结构以及 DDD 结构组成的组中选择的一种结构的晶体管。这里，“LDD”是 Lightly Doped Drain 的简称，“GDD”是 Graded Diffused Drain 的简称，“DDD”是 Double Diffused Drain 的简称。具有这些结构的晶体管，是为了限制由在微细化 MOSFET 时的热电子等引起的不良影响，而对漏极附近的最大电场进行削弱的元件。例如，是指以下这种晶体管，为了缓和进行了杂质扩散的区域与硅基板之间的电场，向晶体管的漏极区域进行轻微掺杂后，形成例如自我匹配的 n 区域。

[0016] 这种晶体管由于在截止时的源极 - 漏极之间的电阻值非常高、能够减少漏泄电流，所以可以使蓄积在保持元件中的电荷不会散失，并使施加在控制用端子上的电位保持稳定。

[0017] 本发明的第 2 有源矩阵基板，包括与多条数据线和多条扫描线的交叉部对应配置的多个单位电路，上述多个单位电路的每一个包括：第 1 晶体管，其含有第 1 控制用端子、第 1 端子以及第 2 端子；保持元件，其含有第 1 电极以及第 2 电极，1 个电极与所述第 1 控制用端子连接；和第 2 晶体管，其含有第 3 端子、第 4 端子以及第 2 控制用端子，上述第 3 端子以及上述第 4 端子分别与上述第 1 端子以及上述第 1 电极相连接。上述第 2 晶体管包括截止时的漏电流防止结构。

[0018] 在上述有源矩阵基板中，优选上述第 2 晶体管具有多栅极结构。

[0019] 在上述有源矩阵基板上，上述第 2 晶体管也可以是具有从 LDD 结构、GDD 结构以及 DDD 结构组成的群中选择的一种结构的晶体管，以代替多栅极结构。

[0020] 进而，由于通过采用多栅极结构、LDD 结构、GDD 结构以及 DDD 结构，可以减少第 2 晶体管处于截止状态时的漏泄电流，所以能够长时间地维持保持元件中所蓄积的电荷。

[0021] 在上述有源矩阵基板上，优选上述第 1 晶体管以及上述第 2 晶体管互相具有不同的导电型。这种情况下，优选构成上述第 1 晶体管的半导体膜与构成上述第 2 晶体管的半导体膜相分离。

[0022] 例如，优选上述第 1 晶体管为 P 型，上述第 2 晶体管为 N 型。

[0023] 在上述有源矩阵基板上，也可以如下构成：即，含有第 3 晶体管，上述第 3 晶体管含有第 5 端子、第 6 端子以及第 3 控制用端子；上述第 3 控制用端子与上述多条扫描线中的一条扫描线相连接，上述第 5 端子与上述多条数据线中的一条数据线相连接。

[0024] 另外，也可以将上述第 6 端子与上述第 3 端子以及上述第 1 端子相连接。

[0025] 在上述有源矩阵基板上，也可以如下构成：即，上述有源矩阵基板具有含有多个层的层叠结构；上述多个层包含：半导体层，其形成构成上述第 1 晶体管以及上述第 2 晶体管的半导体膜；以及栅金属层，其形成上述第 2 控制用端子；在上述栅金属层上形成上述多条数据线中的至少 1 条数据线的至少一部分。

[0026] 这样，由于可以在同一工序中形成上述第 2 控制用元件以及数据线的至少一部

分,所以能够缩短制造工序。

[0027] 在上述有源矩阵基板上,也可以如下构成:即,上述有源矩阵基板具有含有多个层的层叠结构;上述多个层包含:半导体层,其形成构成上述第1晶体管以及上述第2晶体管的半导体膜;栅金属层,其形成上述第2控制用端子;以及源金属层,其形成与上述第2晶体管的源极或漏极相连接的源电极或漏电极;上述多条数据线中的至少1条数据线的至少一部分,形成在上述源金属层以及上述栅金属层中的比较靠近上述半导体层的层上。

[0028] 这样,在有源矩阵基板的上方配置电光学元件作为电光学装置时,由于可以使数据线的至少一部分离开电光学元件的电极,所以能够减少由于电极与数据线之间产生的寄生电容而导致的动作迟延。

[0029] 本发明的第3有源矩阵基板,是含有具有晶体管的单位电路、扫描线和数据线,并具有由多个层构成的层叠结构的有源矩阵基板;上述多个层含有:半导体层,其形成构成晶体管的半导体膜;以及栅金属层,其形成上述晶体管的栅极端子;在上述栅金属层上形成上述扫描线以及上述数据线中的至少一方的至少一部分。

[0030] 这样,由于可以在同一工序中在上述栅极金属层上形成晶体管的栅极端子以及扫描线或者数据线中的至少一方的至少一部分,所以能够缩短制造工序。

[0031] 本发明的第4有源矩阵基板,是含有具有晶体管的单位电路、扫描线和数据线,并具有由多个层构成的层叠结构的有源矩阵基板;上述多个层含有:半导体层,其形成构成晶体管的半导体膜;栅金属层,其形成上述晶体管的栅极端子;以及源金属层,其形成与上述晶体管的源极或漏极相连接的源电极或漏电极;上述扫描线以及上述数据线中的至少一方的至少一部分,形成在上述栅金属层以及上述源金属层中的比较靠近上述半导体层的层上。

[0032] 在上述有源矩阵基板上,在有源矩阵基板的上方配置电光学元件作为电光学装置时,由于可以使数据线或者扫描线的至少一部分与电光学元件的电极保持距离,所以能够抑制由于电极与数据线或者扫描线之间产生的寄生电容而导致的信号供给的迟延。

[0033] 在上述有源矩阵基板上,单位电路包含:含有第1控制用端子、第1端子以及第2端子的第1晶体管;与上述第1控制用端子相连接、并含有第1电极以及第2电极的保持元件;以及其含有第3端子、第4端子以及第2控制用端子第2晶体管;上述第3端子以及上述第4端子分别与上述第1端子以及上述第1电极相连接;上述第2晶体管,具有从由LDD结构、GDD结构、DDD结构以及多栅极结构所组成的群中选择的至少一种结构。

[0034] 由于LDD结构、GDD结构、DDD结构以及多栅极结构适合作为抑制电流泄漏的结构,所以通过采用这样的结构能够长时间地维持蓄积在保持元件中的电荷。

[0035] 本发明的第1电光学装置,含有上述有源矩阵基板以及电光学元件。

[0036] 本发明的第2电光学装置,是含有与设置在每个像素中的电光学元件相对应、向上述电光学元件供给电流的周围电路的电光学装置,各上述周围电路包括:发光控制有源元件,其在发光期间向上述电光学元件供给电流;保持元件,其保持控制电压;第1有源元件,其栅极端子与上述保持元件相连接,并经由上述发光控制有源元件向上述电光学元件供给基于施加在该栅极端子上的上述控制电压的电流;电流控制有源元件,其在选择期间经由上述第1有源元件流出数据电流;以及第2有源元件,其连接在上述电流控制有源元件和上述保持元件之间,在上述选择期间向上述保持元件充电而记忆上述控制电压;上述第

2 有源元件具有截止时的漏泄电流防止结构。

[0037] 与上述有源矩阵基板的情况相同,能够采用例如 LDD 结构、GDD 结构、DDD 结构或者多栅极结构等作为上述漏泄电流防止结构。

[0038] 在上述电光学装置中,优选采用例如晶体管作为上述第 1 有源元件以及上述第 2 有源元件。此时,优选其具有相互不同的导电型。例如,优选上述第 1 有源元件为 P 型,上述第 2 有源元件为 N 型。

[0039] 与此相对应,也可以构成为含有向第 1 有源元件供给负逻辑数据信号的第 1 驱动器电路、以及向第 2 有源元件供给正逻辑扫描信号的第 2 驱动器电路。

[0040] 在上述电光学装置中,也可以构成为含有向第 1 有源元件供给数据信号的数据线、以及与数据线交叉、向第 2 有源元件供给扫描信号的扫描线。

[0041] 另外,在上述电光学装置中,优选数据线或者扫描线的任一方,利用构成第 1 有源元件以及第 2 有源元件的源金属层以及栅金属层中与电光学元件的共同电极相间隔的一方的金属层,进行布线。这是因为利用与共同电极相分离的金属层,可以减少在信号线与共同电极之间产生的寄生电容。

[0042] 具体地,可以考虑例如在形成第 2 有源元件的栅极端子的栅金属层上进行扫描线的布线。

[0043] 另外在上述电光学装置上,优选在多个有源元件中,在同一半导体层上平面地连接形成具有同一极性的多个有源元件。因为这样使半导体层相连接,就可以压缩布线所使用的面积并提高开口率。

[0044] 此时,在有同一极性的多个有源元件之间的连接点上具有共通的接触孔,从该接触孔向具有与这些有源元件相反的极性的有源元件进行布线。另外,这样通过共有接触孔,可以减少在驱动电路的整体面积上连接部分的占有面积。

[0045] 同时,虽然是后述的实施方式之一,具有同一极性的多个有源元件是用作第 2 有源元件、发光控制有源元件、以及电流控制有源元件,但当然并不限于此。

[0046] 这里也可以利用共通的扫描线作为上述第 2 有源元件以及上述电流控制有源元件的栅极端子,这时,关于共通的栅极端子连接,可以通过直接利用扫描线来削减布线面积,提高开口率。

[0047] 但是,不在同一时间驱动上述第 2 有源元件以及上述电流控制有源元件时,当然能够利用不同的信号线作为其分别的栅极端子。

[0048] 本发明的第 3 电光学装置,含有电光学元件以及驱动上述电光学元件的周围电路;上述电光学元件,被形成为该电光学元件的边界至少具有规定以上的曲率;在具有该规定曲率的边界和外接于该电光学元件的多角形的边界所包围的区域,至少形成周围电路的一部分。

[0049] 具有“规定曲率”的形状,尤其在采用液体材料形成电光学元件时有效,此时,希望对应该液体材料的粘度或表面张力、以及电光学元件的下方的层的材料来适当地设定。但是,在利用蒸镀法等没有采用液体材料的方法来形成电光学元件时,也可以起到防止短路的效果。

[0050] 优选多个形成具有上述规定曲率的边界部分。而且,优选多个形成的边界部分,被配置成相对于穿过电光学元件的几何学中心点的一中心线而实质上对称。

[0051] 例如,在此区域形成的周围电路的一部分是构成该周围电路布线的接触孔。这样的接触孔,优选为与区域的形状相适应的多角形。构成如此周围电路的布线的接触孔,例如是向电光学元件的电极的至少一方供给电流的接触孔。该接触孔有多个,且优选被配置成相对于穿过电光学元件的几何学中心点的一中心线而实质上对称。

[0052] 在采用液体材料形成电光学元件时,通过在电光学元件的边界附近设有对该液体材料进行亲和性调整的亲和性控制层,还可以控制构成电光学元件的功能层的膜厚,并提高其平坦性。进而,通过使围堰层的至少其壁面对该液体材料的亲和性不同于上述亲和性控制层对其的亲和性,由此会更增强效果。例如,由于围堰层的壁面对该液体材料的亲和性低于亲和性控制层对其的亲和性,围堰层的壁面上就不会附着由该液体材料形成的膜,就会进一步提高由该液体材料形成的膜的平坦性。

[0053] 也可以将该亲和性控制层,相对于围堰层形成的壁面,在该电光学元件内侧,形成具有阶梯形状。

[0054] 这里所谓“围堰”,是指为了隔开像素区域的分隔部材。围堰对于确保阴极或共同电极与数据线或扫描线等供给信号的布线之间的距离也有效。因为通过充分确保该距离,可以减少寄生电容,并抑制供给信号时的延迟。

[0055] 一般由于数据信号受到扫描信号的寄生电容的影响较大,而成为动作迟延的原因,所以需要充分确保数据信号与共同电极或阴极之间的距离。

[0056] 这里优选在具有规定曲率的边界部分上,构成该电光学元件的至少一方的电极与该边界部分的形状相对应来进行图案形成。因为与曲率相吻合进行电极的图案形成,周围电路的至少一部分就会变得容易配置。例如,所谓周围电路的至少一部分,是指为进行周围电路与上述电极的连接接触区域。

[0057] 本发明的第 4 电光学装置,含有发光部、以及通过像素电极进行电流控制的周围电路,其中上述电流是供给上述发光部的;上述发光部的面积比上述像素电极的面积小;上述发光部的形状与上述像素电极的形状不同。

[0058] 本发明的第 5 电光学装置,含有发光部、以及通过像素电极进行电流控制的周围电路,其中上述电流是供给上述发光部的;上述发光部的面积比上述像素电极的面积小;上述发光部的形状是具有曲率的形状;上述像素电极的形状是多角形的形状。

[0059] 本发明的第 6 电光学装置,含有发光部、以及通过像素电极进行电流控制的周围电路,其中上述电流是供给上述发光部的;上述发光部的面积比上述像素电极的面积小;上述发光部是有  $n$  个 ( $n$  为 4 或 4 以上的整数) 角的多角形形状;上述像素电极是有  $m$  个 ( $m$  为 3 或 3 以上的整数) 角的多角形形状;且具有  $n > m$  的关系。

[0060] 在上述的电光学装置中,由于发光部是有曲率的形状或者四角形以上的多角形形状,所以可以防止发光部端部的短路。而且,采用液体材料形成发光部时,即便是发光部的端部,液体材料也可以充分到达,能够形成均匀的膜。

[0061] 在上述电光学装置中,优选上述发光部的全部区域形成在上述像素电极上;在没有形成上述发光部的上述像素电极的部分上,为了上述周围电路与上述像素电极的连接而设有接触区域。

[0062] 本发明的第 7 电光学装置,含有电光学元件、规定向上述电光学元件供给的电流的保持电容、以及供给与保持电容中保持的电荷量相对应的电流的有源元件;构成保持电



容的第 1 电极,是将形成电源线的金属层的一部分进行图案化而形成的,其中上述电源线是向电光学元件供给电流的。

[0063] 本发明的第 8 电光学装置,其被构成为能够通过有源元件对电光学元件供给根据记录在保持电容中的电压而产生的电流;包含:与电源相连接的第 1 金属层,和将有源元件的控制端子包含在一部分内进行图案化而成的第 2 金属层;构成保持电容的第 1 电极是将第 1 金属层的一部分进行图案化而形成的。

[0064] 这里“层”中,除了金属层,还包含对保持电容的形成有影响的层,例如半导体层等。

[0065] 另外,构成保持电容的第 2 电极,是将形成上述有源元件的控制端子的金属层的一部分进行图案化而形成的。

[0066] 在上述电光学装置中,上述第 1 电极是电源线的一部分,可以在该电源线的一部分上,将形成上述有源元件的控制端子的金属层的一部分重合进行图案化,形成上述第 2 电极。因为如采用这种结构,就没有必要特别设置为连接保持电容与有源元件的布线,因而能够提高开口率。

[0067] 进一步优选包括半导体层,其重合在构成保持电容的电极上、被形成为该电极形状。该半导体层例如被导入杂质。也可以掺杂而使半导体层金属化或者低电阻化。

[0068] 另外优选在电光学元件以及有源元件形成的区域之外的区域内形成保持电容,可以提高开口率。例如,构成保持电容的电极的各层,被形成为与形成电光学元件以及有源元件的区域以外的区域形状相对应的多角形,例如五角形以上。

[0069] 在上述电光学装置中,优选在构成保持电容的电极的各层中,配置在比较下层一侧的层所占有的区域,与配置在比较上层一侧的层所占有的区域相比,形成得要大。

[0070] 在上述电光学装置中,配置在较为下层一侧的层所占有的区域被图案形成为以下的形状,即,即便当配置在较为上层一侧的层在形成时产生了其可能产生的最大的位置偏移,该配置在较为上层一侧的层的区域也收纳在该配置在较为下层一侧的层的区域内。

[0071] 在上述电光学装置中,优选还含有为隔离邻接的电光学元件之间的围堰层,且保持电容形成在围堰层下。

[0072] 这里,进而也可以在围堰层中或者围堰层下含有亲和性控制层,该亲和性控制层在电光学元件形成时控制材料液的亲和性。

[0073] 在保持电容被形成的重合区域,可以将第 1 金属层或者第 2 金属层的至少一方设在成为电源布线图案的区域上。

[0074] 进一步优选由第 2 金属层形成的布线图案,从与电光学元件相连接的 2 个电极的至少一方间隔规定以上的距离而进行配置。因为通过这样构成可以减少不必要的电容。

[0075] 本发明的第 5 有源矩阵基板,是含有与数据线和扫描线的交叉部对应配置的像素电极和周围电路的有源矩阵基板,上述像素电极通过至少一个晶体管与电源线相连接;设有保持元件,其与上述至少 1 个晶体管的栅极相连接;构成上述保持元件的第 1 电极,与上述电源线相连接。

[0076] 本发明的第 6 有源矩阵基板,是含有与数据线和扫描线的交叉部对应配置的像素电极和周围电路的有源矩阵基板,上述像素电极通过至少一个晶体管与电源线相连接;设有保持元件,其与上述至少 1 个晶体管的栅极相连接;构成上述保持元件的第 1 电极,是上

述电源线的一部分。

[0077] 在上述有源矩阵基板中,构成上述保持元件的第 2 电极,是上述至少 1 个晶体管的栅极。

[0078] 本发明的第 7 有源矩阵基板,是含有与扫描线和数据线的交叉部对应含有晶体管的单位电路的有源矩阵基板,构成上述晶体管的半导体膜在半导体层上形成;在上述扫描线和上述数据线的交叉部,上述扫描线以及上述数据线的任一方在第 1 导电层上形成;上述交叉部以外的部分的上述扫描线和上述数据线在第 2 导电层上形成。在该有源矩阵基板中,优选上述第 2 导电层配置在上述第 1 导电层和上述半导体层之间。

[0079] 上述有源矩阵基板可以通过与电光学元件相组合而构成电光学装置。

[0080] 本发明的第 9 电光学装置,是与扫描线和数据线的交叉部相对应、含有电光学元件的电光学装置,包含向上述电光学元件供给电力的一对电极;在上述扫描线和上述数据线的交叉部,上述扫描线以及上述数据线的任一方在第 1 导电层上形成;上述交叉部以外的部分的上述扫描线和上述数据线在第 2 导电层上形成;上述第 2 导电层,利用上述第 1 导电层,与上述一对电极的任一方相间隔而配置。

[0081] 这里,上述电光学元件也可以是电致发光(EL)元件。所谓“电致发光元件”,不管其发光性物质是有机还是无机(Zn:S 等),而是指利用电致发光现象的元件类,其中上述电致发光现象是指通过施加电场,在从阳极注入的空穴与从阴极注入的电子再结合时依靠再结合能量而使发光性物质发光。而且电致发光元件,作为被其电极所夹持的层结构,除了由发光性物质形成的发光层,也可以具有空穴输送层及电子输送层的任一方或者双方。具体地,作为层结构,能够适用除了阴极/发光层/阳极,还可以适用阴极/发光层/空穴输送层/阳极、阴极/电子输送层/发光层/阳极、或者阴极/电子输送层/发光层/空穴输送层/阳极等的层构造。

[0082] 另外,也适用于含有上述有源矩阵基板的电子机器。这里对“电子机器”并没有限定,是指包括由有源矩阵基板构成的显示装置的电子机器,例如:移动电话机、摄像机、个人计算机、头置式显示器、背部型或前投型投影器,另外还有带有显示功能的传真装置、数码相机的取景器、便携式电视机、DSP 装置、PDA、电子记事本等。

## 附图说明

[0083] 图 1 是本实施方式中显示面板的整体图。

[0084] 图 2 是实施方式 1 中像素区域的平面图。

[0085] 图 3 是实施方式 1 中像素区域的截面图,图 3A 是图 2 的 A-A 截断面,图 3B 是图 2 的 B-B 截断面,图 3C 是图 2 的 C-C 截断面。

[0086] 图 4 是发光部的边界形状的变形例,图 4A 是圆形发光部的情况,图 4B 是具有关于中心线对称的弯曲部的发光部的情况,图 4C 是具有关于中心线非对称的弯曲部的发光部的情况。

[0087] 图 5 是实施方式 1 中像素区域的电路图。

[0088] 图 6 是实施方式 1 中金属层的对齐校准的说明图。

[0089] 图 7 是实施方式 1 中栅金属的间隔处理的说明图。

[0090] 图 8 是实施方式 2 中像素区域的平面图。

[0091] 图 9 是实施方式 2 中像素区域的截面图,图 9A 是图 8 的 A-A 截断面,图 9B 是图 8 的 B-B 截断面,图 9C 是图 8 的 C-C 截断面。

[0092] 图 10 是实施方式 3 中像素区域的平面图。

[0093] 图 11 是实施方式 3 中像素区域的截面图,图 11A 是图 10 的 A-A 截断面,图 11B 是图 10 的 B-B 截断面。

[0094] 图 12 是实施方式 4 中像素区域的平面图。

[0095] 图 13 是实施方式 4 中像素区域的截面图,图 13A 是图 12 的 A-A 截断面,图 13B 是图 12 的 B-B 截断面。

[0096] 图 14 是实施方式 5 中显示面板的连接图。

[0097] 图 15 是实施方式 5 中电子机器的例子,图 15A 是在移动电话机中,图 15B 是在摄像机中,图 15C 是在便携式个人计算机中,图 15D 是在头置式显示器中,图 15E 是在背部型投影器中,图 15F 是在前投型投影器中适用本发明显示面板的适用例。

[0098] 具体实施方式

[0099] 下面,参照作为例示的附图说明本发明的优选实施方式。以下的方式,只不过是本发明的实施方式的例示,并不限定其适用范围。

[0100] 实施方式 1

[0101] 本发明的实施方式,是有关一种利用 EL 元件作为电光学元件的电光学装置的显示面板。图 1 表示由包含该 EL 元件的有源矩阵基板构成的显示面板的全图。

[0102] 如图 1 所示,显示面板 1,是在玻璃基板 16 上配置显示区域 11 及驱动器区域 14 和 15 而构成的。在显示区域 11 上整体形成阴极 12 并与阴极取出电极 13 连接。在显示区域 11 上将像素区域 10 配置成矩阵状。在彩色显示时,像素区域 10 构成为分别可以按彩色显示所必要的原色(例如,红、蓝、绿三原色)进行发光,以各原色发光的像素区域 10 的组构成一个像素要素。例如,在显示区域 11 的列方向上被配置的驱动器区域 15,向写入控制线 Vsel 和发光控制线 Vgp 输出信号,在显示区域 11 的列方向上被配置的驱动器区域 14,除向电源线 Vdd 之外,还向数据线 Idata 输出信号。通过由驱动区域 14 和 15 形成的图中未示的驱动电路对各像素区域 10 中的发光状态进行控制,可以在显示区域 11 上显示任意图像。

[0103] 图 2 表示说明一个像素区域及其周围的布线图案的平面图。在图 2 中,明白地表示了图 3 中表示的特别是主要的半导体层 102、栅金属层 104、源金属层 106、阳极层 110 的各自图案。

[0104] 如图 2 所示,在电源线 Vdd 与数据线 Idata 所夹的区域,配置有发光部 OLED 以及对其驱动力的周围电路。电源线 Vdd,间隔发光部 OLED 与数据线 Idata 分离配置。周围电路由作为第 1 有源元件的晶体管 T1、作为第 2 有源元件的晶体管 T2、作为电流控制有源元件的晶体管 T3、作为发光控制有源元件的晶体管 T4 以及作为保持元件的保持电容 C 构成。另外,虽然晶体管 T1 ~ T4 的导电类型没有特别的限定,但在本实施方式中,晶体管 T1 的导电类型为 P 型,其余的晶体管全部为 N 型。

[0105] 晶体管 T1,其源极与电源线 Vdd 相连接,其漏极与晶体管 T4 的漏极侧相连接。晶体管 T4,其源极与发光部 OLED 的阳极连接。保持电容 C,形成在电源线 Vdd 与晶体管 T1 的栅极之间。晶体管 T2,其源极与保持电容 C 和晶体管 T1 的栅极相连接,其漏极与晶体管 T3 的漏极连接,处在晶体管 T1 以及 T4 之间。晶体管 T3,其源极与数据线 Idata 相连接,其栅

极与晶体管 T2 的栅极共同连接在写入控制线 Vsel 上。

[0106] 图 3 表示为说明图 2 所示截面的层结构的各截面图。图 3A 表示 A-A 截面的层结构,图 3B 表示 B-B 截面的层结构,图 3C 表示 C-C 截面的层结构。

[0107] 如图 3A 所示,该像素区域 10,是在玻璃基板 100(图 1 中的玻璃基板 16)上,由基底保护膜 101、半导体层 102、栅绝缘膜 103、栅金属层 104、第 1 层间绝缘膜 105、源金属层 106、第 2 层间绝缘膜 107、围堰层 108、阴极层 109(图 1 中的阴极 12)各层层叠而构成的。进而,在场致发光部 OLED,如图 3B 所示,是由阳极层 110、空穴输送层 111、发光层 112 各层层叠而构成的。

[0108] 作为玻璃基板 100,由于本实施方式的 EL 元件是向基板一侧射出光的方式,需要有透光性,所以适合采用钠钙玻璃、低膨胀玻璃、石英等无碱玻璃。但是,在阴极层 109 中构成采用透光性物质、从阴极一侧射出光的方式的 EL 元件时,也可以利用金属等导电性物质、碳化硅(SiC)、氧化铝( $Al_2O_3$ )或氮化铝(AlN)等非透明绝缘性的物质。

[0109] 作为基底保护膜 101,可以利用氧化硅膜( $SiO_x:0 < x \leq 2$ )或氮化硅膜( $Si_3N_x:0 < x \leq 4$ )等绝缘性物质。基底保护层是为了防止在玻璃基板中含有的钠(Na)等活动离子混入半导体层中、对半导体层的杂质控制产生不良影响而形成的。

[0110] 基底保护层 101,是在首先以纯水或酒精等有机溶剂清洗基板 100 后,利用常压化学气相沉积法(APCVD 法)、低压化学气相沉积法(LPCVD 法)或等离子体化学气相沉积法(PECVD 法)等 CVD 法或者溅射法等在本基板上形成的。

[0111] 作为半导体层 102,除了硅(Si)或锗(Ge)等四族元素单质的半导体层以外,还可以适合采用锗化硅( $Si_xGe_{1-x}:0 < x < 1$ )、碳化硅( $Si_xC_{1-x}:0 < x < 1$ )或碳化锗( $Ge_xC_{1-x}:0 < x < 1$ )等四族元素复合体,砷化镓(GaAs)或铟化铟(InSb)等三族元素与五族元素的复合体化合物,或者硒化镉(CdSe)等二族元素与六族元素的复合体化合物,或者硅锗镓砷( $Si_xGe_yGa_zAs_z:x+y+z = 1$ )等复合化合物等等。

[0112] 半导体层 102,是在用例如 APCVD 法、LPCVD 法或 PECVD 法等 CVD 法、或者溅射法等或蒸镀法等 PVD 法层叠硅等后,通过激光的照射产生多晶化而形成的。作为激光,适合采用准分子激光器、氩离子激光器、YAG 激光器的基波及高次谐波等。例如,将硅多晶化后就形成多晶硅。对该多晶化后的半导体层 102,符合保持电容 C 及各晶体管 T1 ~ T4 的各 TFT 的各元件形状,进行图案形成。例如通过采用  $CF_4$  和氧气的混合气体的反应性离子蚀刻,与元件的形状相对应,将非晶形状态的半导体层形成岛状的图案。图案形成后,例如在形成栅金属层后,以该栅金属层为掩模,向半导体层中导入杂质。具体地,向各元件中添加磷(P)、砷(As)、铟(Sb)等施主元素后形成 N 型半导体层,添加硼(B)、铝(Al)、镓(Ga)、铟(In)等受主元素后形成 P 型半导体层。在本实施方式中,为使构成保持电容 C 的半导体层成为 N 型半导体层而导入杂质。这里,在 TFT 为 LDD 结构时或调整 TFT 的阈值电压时,实行以低浓度导入杂质的沟道掺杂。

[0113] 作为栅绝缘膜 103,由例如以四乙基正硅酸盐(TEOS)为原料的二氧化硅膜而形成。栅绝缘膜 103,通过例如微波放电等离子体、ECR 等离子体等氧气或氮气气氛下的等离子体 CVD 法而被形成。

[0114] 作为栅金属层 104,采用例如钽(Ta)、钨(W)、铬(Cr)、铝(Al)等导电性材料。栅金属层 104,在以溅射法等成膜后,进行图案形成使之形成栅电极的形状。

[0115] 作为第 1 层间绝缘膜 105, 可以适用氧化硅或者氮化硅等的绝缘膜。第 1 层间绝缘膜, 在以溅射法等形成后, 形成接触孔以便形成例如 TFT 用源、漏电极。

[0116] 作为源金属层 106, 可以使用例如铝 (Al) 之外的钼、钽、钛、钨等导电性材料。源金属层, 在以溅射法等均匀层叠导电性材料后, 与电极形状相吻合来进行图案形成。

[0117] 作为第 2 层间绝缘膜 107, 可以适用氧化硅或氮化硅等的绝缘膜。第 2 层间绝缘膜, 在以溅射法等形成后, 形成例如阳极层 110 用的接触孔 h1 以及 h2。

[0118] 作为阳极层 110, 可以适用例如氧化铟锡合金 (ITO) 等有透光性的导电材料。在不需要透光性时, 作为阳极层, 可以适用氧化锡 (NESA)、金、银、白金、铜等。阳极层, 在以溅射法等被形成后, 再对应发光部 OLED 的形状进行图案形成。虽然对阳极层 (或者像素电极) 的形状没有特别限定, 但是优选比发光部 OLED 的面积大。如果这样构成的话, 就可以在像素电极的发光部以外的区域设置接触区域, 以便周围电路或者像素电路与像素电极进行电连接。通过这种构成, 至少会提高发光部的平坦性。

[0119] 作为围堰层 108, 可以适用氧化硅、氮化硅、聚酰亚胺等绝缘材料。围堰层, 在以溅射法等被形成后, 在与发光部 OLED 对应的位置设置开口部而形成。

[0120] 作为空穴输送层 111, 采用例如 N, N' - 二苯基 -N, N' - 双 (3- 甲基苯基) - (1, 1' - 联苯) - 4, 4' - 二胺 (TPDA)。空穴输送层, 是在设于围堰层 109 中的开口部上采用金属掩模而成膜的。

[0121] 作为发光层 112, 可以采用例如三 (8- 羟基喹啉) 铝 (Al) 等任意发光性物质。发光层, 虽然可以由采用金属掩模或硅掩模的蒸镀来形成, 但也可以用喷墨法将含有发光性物质的溶剂配置在开口部, 并使溶剂成分蒸发后形成。

[0122] 作为阴极层 109, 可以根据能级可以作为 EL 元件阴极使用的材料, 如铝、铝与其他元素 (锂等) 的合金、或钙等形成。阴极层由金属掩模等形成, 以光刻法或阴罩掩模法等来进行图案形成。

[0123] 在本实施方式中, 以像素电极为阳极、共同电极为阴极, 但也可以以像素电极为阴极、以共同电极为阳极来构成。由于典型的阴极材料多为金属, 所以在以像素电极为阴极时, 发光部 OLED 发出的光会向与基板 100 相反的一侧射出。当然, 在以像素电极为阳极、共同电极为阴极时, 作为阴极材料通过使用透明材料或者光能透过程度的膜厚, 也能够使光向与基板 100 相反的一侧射出。

[0124] 下面, 按顺序说明本实施方式中布线图案上的种种特征。

[0125] (发光部的平面形状)

[0126] EL 元件的制造方法之一, 以喷墨方式将含有发光性物质、载体输送性物质或者载体阻塞性物质的液体材料喷出在开口部并使之干燥, 而形成发光层。在该制造方法中, 喷出的材料液能够均匀到达开口部的每个角落是十分重要的。如果材料液不能均匀到达, 成膜后的发光层的厚度就会不均匀, 发光区域内射出的光的强度就变的不均匀, 而就会降低显示面板的画质。例如, 假定是在平面上的方形的开口部, 那么由于材料液的表面张力或粘度等的影响, 在开口部的角部喷出的材料液的液面的高度就会与其他部分的不同。因此, 在这样形状的开口部, 恐怕就会产生成膜后的发光层的厚度不均匀。

[0127] 另一方面, 因为需要提高显示面板处的亮度, 所以就会要求尽量采用大的光出射区域, 即发光部, 尽量使周围电路占据的区域变小; 亦即, 要求提高开口率。不可以只考虑制

造上的容易性来配置图案。

[0128] 所以,为同时满足该要求,在本实施方式中,发光部的边界至少应该形成为具有给定曲率以上,在该有给定曲率的边界和外接该发光部的边界的多角形边界所围成的区域上,至少形成周围电路的一部分。

[0129] 根据图 4,说明具体概念。图 4A、B、C 分别表示了适用本发明的概念的发光部的全部或一部分的平面形状。图 4A 是发光部的边界为圆形、即全部的边界都有一定曲率 R 的情形。该圆周与外接该圆周的多角形、即虚线所示的正方形所包围的区域、即斜线部分上,设置周围电路的一部分。从该圆形发光部对于穿过中心点的任何中心线都是对称的这一点而言,作为能够使发光部的膜的厚度均匀的形状可以认为是很理想的形状。但是,如图 4A 所示,为提高发光部的开口率,有必要有效活用斜线部分。

[0130] 图 4B,是在长方形的角部运用本发明,使发光部的边界具有一定曲率 R 的例子。在此例中,外接的多角形是虚线所示的长方形,在发光部的边界与长方形的边界所包围的斜线领域,设置一部分或者全部周围电路。本实施方式属于此例,只要增大该曲率 R 就成为本实施方式那样长圆的发光部的平面形状。在该例中,由于对于穿过发光部中心的中心线左右或者上下对称,并且角部的曲率为一定值以上,所以也能够形成膜的厚度均匀的发光部。

[0131] 图 4C,是对于中心线设定不均等的角部曲率的例子。面向该图,左侧的角部的曲率 R1 比右侧的角部的曲率 R2 小。

[0132] 在该例中,外接的多角形是以虚线所示的长方形,发光部的边界与长方形的边界所包围的斜线区域成为设置一部分或者全部周围电路的区域。这样虽然曲率不均等,但通过将最小的曲率设定在一定值以上,就能够形成膜的厚度均匀的发光部。最小的曲率,由于被喷出的溶液的粘度、表面张力或喷出面的疏水性或者疏液性、(亲水性或者亲液性)所左右,所以对每个事例都要根据实验来确定。

[0133] 在本实施方式中,如图 2 所示发光部采用长圆形的平面形状。并且,在该发光层的边界和与该发光部的边界外接的长方形(图中未示)的边界所包围的区域内,形成周围电路的一部分,即接触孔 h1 以及 h2(也参照图 3B)。在本实施方式中,通过将本来会成为无用空间的、图 4B 中斜线所示的区域,用于这些接触孔的形成,从而满足了有效利用空间的要求。

[0134] 另外,在该发光部的边界与外接该发光部的多角形的边界所包围的区域上,不仅限于接触孔,也可以形成周围电路的任何元件,例如晶体管或电容等。另外,并不是要把独立发挥作用的元件全体全部都放入该区域内,将元件或接触件的一部分,即周围电路的一部分放入该区域中即可。总之,进行有效利用空间的配置是最关键的。

[0135] 在发光部的形成中没有利用液体材料时,例如用蒸镀法形成发光部时,通过使发光部的端部具有曲率,可以降低在发光部 OLED 端部的像素电极和共同电极的短路的危险性,显示出一定的效果。

[0136] 另外,由于严密地讲,曲率也可以表示为细小的直线的集合,所以发光部的形状也可以解释为比像素电极的形状有更多个角的多角形。

[0137] (发光部的接触孔)

[0138] 在 EL 元件中,在发光部的边界与外接该发光部的多角形的边界所包围的区域上,如图 2 所示设置接触孔具有一定意义。即,因为通过在该区域上设置比较大的接触孔,能够

有效利用该区域,同时也能够向发光部供给足够的电流。

[0139] 进而,优选设置多个接触孔。即,EL 元件中,在发光层中需要有一定程度的电流量的电流在发光部全体均等地流动。如果用于连接直接供给电流的阳极的接触孔被设置在较偏的位置上,那么由于电流的供给口位于对于发光层较偏的位置上,所以会出现电流供给量不均等的情况。不均等的电流供给会表现为发光强度的不均。

[0140] 这一点,如本实施方式所示,如果在对于穿过发光部的中心部的中心线相对称的位置上设置多个接触孔,就可以解决这样的问题。即,如图 2 所示,在本实施方式中,在对于穿过发光部中心部的中心线相对称设置的区域上分别设有多个较大的接触孔。通过在该对称区域上分别设置接触孔,在满足发光部的均等成膜的要求的同时,也满足了实现对发光部的电流供给的均匀的要求。

[0141] (金属层间的对齐校准)

[0142] 由于 EL 元件的驱动电路方式,保持电容的变动有时会对向发光部供给的电流量的稳定性带来影响。在该实施方式中,保持电容 C 的电容值对各像素或者各显示面板不希望有变动。但是,在显示面板的制造工艺中在层叠金属层时有时会出现偏离预定位置的情况。保持电容,由于是由金属层的重合区域的面积规定电容值,如果出现位置偏移,电容值将产生变动或者分散偏差,引起保持电容的电容值会按各个像素区域或者各个显示面板变动的事态发生。

[0143] 为此,在本实施方式中,在形成保持电容 C 的重合区域附近,在与保持电容 C 的形成相关的多个层,即源金属层 106、栅金属层 104 以及半导体层 102 中,配置在靠近下层侧的层(相对于源金属层的栅金属层以及半导体层)所占的区域和宽度,与配置在靠近上层侧的层(相对于半导体层的栅金属层以及源金属层、相对于栅金属层的源金属层)所占的区域和宽度相比,形成的要大一些。

[0144] 该特征也可以从图 2 的平面图中看出,参照图 6 所示的 A-A 截面图具体进行说明。如图 6 所示,假定源金属层 106 的宽度为  $d_1$ ,栅金属层 104 的宽度为  $d_2$ ,半导体层 102 的宽度为  $d_3$  时,具有  $d_3 > d_2 > d_1$  的关系。越往下层,图案形状越大。

[0145] 应该大多少,由制造工艺的精度和图案密度确定。作为考虑方法,按照即使在形成配置在靠近上层侧的层时出现可能产生的最大位置偏离,也会将配置在靠近上层侧的层的区域收容在配置在靠近上层侧的层的区域内的形状,图案形成各层。在本实施方式中,按照让差的部分  $d_3-d_2$ 、 $d_2-d_1$  与预测位置偏离的量相同或者之上进行设计。

[0146] (栅金属层的间隔形成)

[0147] EL 元件包括共同电极,在显示区域的整个面上形成该共同电极。在本实施方式中,作为发光部 OLED 用的共同电极的阴极(阴极层 109),如图 1 所示在显示区域 11 的整体上形成。然而,如果在整个面上形成共同电极,其问题是在与晶体管的栅极连接的栅金属层之间会产生电容。如果产生这样的寄生电容,会延迟晶体管的动作,不能保证按照设计的时序动作。

[0148] 为此,在本实施方式中,由栅金属层形成的布线图案与发光层的电极的至少一方离开给定距离以上进行配置。阻抗低的问题,是由于作为共同电极的阴极层 109 和栅金属层 104 之间的距离。再有,阴极层 109,由于在发光部 OLED 中与下层侧之间的距离变小,与发光部周围的栅金属层之间的距离成为问题。为此,在本实施方式中,如图 7) 相当于图 2

中的 c-C 截面) 所示, 在发光部附近, 按照阴极层 109 和栅金属层 104 之间在深度方向的距离  $d_1$ 、和在平面上的距离  $d_2$  均在给定距离之上, 进行图案形成。

[0149] 在此, 给定距离由于根据栅金属层的面积和介入层的介电常数等的不同而变化, 虽然不能一概而论, 但在像素区域的面积等所容许的范围内, 优选尽量隔开进行图案形成。

[0150] 用于供给数据信号或者扫描信号等电信号的布线, 必须在考虑由寄生电容形成的动作延迟的情况下进行布局。在本实施方式中, 对于数据线 Idata 以及扫描线 Vsel, 利用与共同电极的阴极 109 隔开的栅金属层 104, 在数据线 Idata 与扫描线 Vsel 之间的交叉部, 数据线 Idata 在源金属层 106 中形成, 而数据线 Idata 的交叉部以外的部分以及扫描线 Vsel 在栅金属层 104 中形成。

[0151] 需要更加降低数据线 Idata 形成的寄生电容时, 也可以将数据线 Idata 的全部在距共同电极最远的导电层中形成。与本实施方式对应进行说明, 则在数据线 Idata 与扫描线 Vsel 之间的交叉部, 也可以在源金属层 106 中形成扫描线 Vsel, 在栅金属层 104 中形成数据线 Idata 的全部以及扫描线 Vsel 的交叉部以外的部分。

[0152] 进而为了使扫描线或数据线等信号线从共同电极或像素电极离开, 也可以在与半导体层 102 同一层上形成导电层; 如果晶体管的构成是所谓的底部栅极, 也可以在半导体层的下面的层上设置导电层, 利用该导电层进行信号线的布线。

[0153] (周围电路的动作)

[0154] 接着, 说明本实施方式的 EL 元件的周围电路的动作。图 5 表示构成像素区域 10 的相当于一个像素电路的的电路图。

[0155] 1) 本实施方式的电路, 具有通过供给作为数据信号的电流数据而动作的电路构成。像素显示, 作为数据写入动作, 由选择写入控制线 Vsel, 将晶体管 T2 和 T3 处于导通的状态而开始。

[0156] 2) 晶体管 T2 和 T3 变为导通状态后, 晶体管 T1 在一定时间后达到稳定状态, 在保持电容 C 中蓄积与数据电流 Cdata 相应的电荷。

[0157] 3) 然后作为发光动作, 使写入控制线 Vsel 处于非选择状态, 使晶体管 T2 和 T3 处于断开状态, 在数据电流 Cdata 的供给一旦停止后, 选择发光控制线 Vgp。其结果, 晶体管 T4 变为导通状态, 与在保持电容 C 中记录的电压与电源电压 Vdd 之间的电位差  $V_{gs}$  所对应的电流, 经由晶体管 T1 和 T4 向发光部 OLED 供给, 由发光层射出光。

[0158] (周围电路的电流维持性能的提高)

[0159] 下面, 说明在周围电路上本实施方式的特征。

[0160] 以往对于控制保持电容的充放电的有源元件并没有特别予以考虑。在微细化的 FET 中, 当栅极电压在阈值以下时, 漏极电流也与漏极电压有关。亦即, 源极-沟道-漏极之间的注入电流, 会相对于栅极电压而按指数函数增加, 产生漏泄电流。例如, 如果在图 5 所示的晶体管 T2 中产生漏泄电流, 那么保持电容 C 的两端电压  $V_{gs}$  就会偏离与被供给的数据信号相对应的值, 而以该电压作为控制电压输入到栅极的晶体管 T1 的漏泄电流就会变动。由于这种变动会表现为发光部 OLED 上的亮度的变化, 所以无法保证稳定亮度的发光。

[0161] 所以, 在本实施方式中, 如图 1 及图 5 所示, 与保持电容 C 直接连接的有源元件的晶体管 T2 采用多重控制端子型的有源元件, 即多栅极型晶体管。这种晶体管, 如图 5 中箭



头所示,事实上成为一个等价于多个晶体管串联联结的元件,大幅度地限制了漏泄电流。与被供给的数据信号相对应的电流就被正确地供给到发光部 OLED。

[0162] 这里,对于晶体管 T2,也可以采用 LDD、GDD、DDD 结构的晶体管代替多栅极型晶体管或者与之并用。通过采用这样的结构,可以减少漏泄电流,同时也可以限制由 FET 微细化时的热电子等所引起的不良影响,提高元件的可信赖性。

[0163] 在本实施方式中,考虑控制信号的极性等,晶体管 T1 和晶体管 T2 互为逆极性,即,晶体管 T1 由 P 型 FET 构成,晶体管 T2 ~ T4 由 N 型 NET 构成。但是,采用 P 型还是采用 N 型,并没有限定,可以根据要适用的信号的极性来任意变动。

[0164] 另外,各元件的配置也不限于图 5。例如,可以让保持电容或晶体管 T1 和发光部 OLED 的电位关系反相。这时,优选把发光部的共同电极作为阳极,并反相各晶体管的极性(N 型或者 P 型的类别)。

[0165] (周围电路的空间削减)

[0166] 如上所述,在显示装置中,为了提高亮度或者开口率,要求周围电路占有的区域尽可能小。为此,在本实施方式中形成如下的布线图案,即,多个晶体管等有源元件中至少有一个有源元件与其他的有源元件连接在同一接触孔上。具体而言,如图 2 所示,晶体管 T2、T3 以及 T4 在同一接触孔 h3 相互连接。这样,通过最优化布局使电路上的共通接点或者接触增多,并且配置各元件使成为共通接点的部分在同一接触点连接,就可以减少接触孔的数目,从而减少为接触孔而使用的周围电路的占有面积。

[0167] 实施方式 2

[0168] 图 8 表示对于本发明实施方式 2 中的 EL 元件,用于说明一个像素区域以及其周围的布线图案的平面图。图 9 表示对图 8 所示的截面上的层结构进行说明的各截面图。图 9A 表示 A-A 截面的层结构,图 9B 表示 B-B 截面的层结构,图 9C 表示 C-C 截面的层结构。在这些图中,与实施方式 1 相同,也明白地表示了主要半导体层 102、栅金属层 104、源金属层 106、阳极层 110 的各自的图案。

[0169] 实施方式 2 的 EL 元件的结构,除了存在构成阶梯形状 Step 的亲水性控制膜 113 外,其他都与实施方式 1 相同。因此,对于与实施方式 1 相同的要素,在图上标注同样的符号并省略其说明。

[0170] 下面说明本实施方式的特征。

[0171] (亲水性控制层)

[0172] 如图 9 所示,实施方式 2 中的发光部 OLED,在第 2 层绝缘膜 107 和围堰层 108 之间,具有亲水性控制层 113。该亲水性控制层 113 并没有必要在像素区域全体上形成,在采用液体材料形成发光部 OLED 时,优选至少在发光部的边界附近含有该层。亲水性控制层 113,需要与形成发光部所采用的液体材料具有亲水性。围堰层 108,在本实施方式中形成发光部边界附近的壁面,选用的材料应对发光层 110 形成时使用的液体材料显示非亲水性,并层叠在亲水性控制层 113 上。因此亲水性控制层 113,如图 8 及图 9C 所示,相对于围堰层形成的壁面在发光部内侧形成阶梯形状 Step。

[0173] 亲水性控制层 113 的材料,根据以喷墨法来填充发光区域的液体材料具备怎样的性质来决定。例如,如果液体材料包含水等极性高的液体,作为亲水性控制层,就希望至少其与液体材料相接触的部分或者表面有极性基。相反,如果液体材料包含非极性的液体,作

为亲和性控制层,就希望至少其与液体材料相接触的部分或者表面有非极性基。另外,也依据填充的液体材料的表面张力,决定亲和性控制层的亲和性的程度。

[0174] 例如,虽然在亲和性控制层中使用对水在化学上亲和性小的材料,但如果液体材料大量包含比水的表面张力小的溶剂,则该液体材料就比水的表面张力小,该亲和性控制层就会对该液体表现亲和性。因此,关于用什么作为亲和性控制层的材料,应根据使用的液体材料的不同而变动、使用。

[0175] 优选亲和性控制层 113,采用无机化合物或者有机化合物来构成,所述无机化合物或者有机化合物是由 Al、Ta 等金属、氧化硅、氮化硅、非晶形硅、多晶硅、聚酰亚胺、具有氟结合的有机化合物、感光胶的其中任一而构成的。如需要有绝缘性,则可由金属以外的化合物构成亲和性控制层。这些材料,根据对于液体材料的接触角的不同,而决定亲和性的程度。即,亲和性还是非亲和性是相对决定的而不是绝对的。也可以根据表面处理的方法调整亲和性的程度。

[0176] 围堰层 108,优选由比亲和性控制层 113 的亲和性程度小的材料来构成。这是因为通过让围堰层的亲和性程度比亲和性控制层小,由于围堰层的非亲和性,就可以抵挡液体材料,防止液体材料流入到邻接的像素区域,并可以避免短路。另外,也是因为由于围堰层的非亲和性可以防止液体材料被过多地吸引到围堰层一侧而形成凹状膜。

[0177] 这样,依据本实施方式,因为在发光部的边界附近具有与液体材料有亲和性的亲和性控制层,所以能够形成均匀膜厚的发光层。

[0178] 这样,依据本实施方式,因为在发光部的边界附近具有与液体材料有亲和性的亲和性控制层,所以能够提高构成发光部的空穴注入层或发光层等层的厚度的均匀性。

[0179] 另外,在本实施方式中,亲和性控制层 113 虽然形成为阶梯形状,但在层截面的厚度足够厚时,也可以形成不呈现阶梯形状的壁面,即与围堰层之间没有落差的单一壁面。

[0180] 由于本实施方式 2 中的其他优点与实施方式 1 相同,所以省略其说明。

[0181] 实施方式 3

[0182] 图 10 表示对于实施方式 3 中的 EL 元件,用于说明一个像素区域以及其周围的布线图案的平面图。图 11 表示说明如图 10 所示各截面的层结构的各截面图。图 11A 表示图 10 的 A-A 截面的层结构,图 11B 表示图 10 的 B-B 截面的层结构。在这些图中,与实施方式 1 相同,也明白地表示了主要半导体层 202、栅金属层 204、源金属层 206、阳极层 210 的各自图案。

[0183] 实施方式 3 的 EL 元件,在图案形状上,像素区域 20 的宽度比实施方式 1 中的像素区域 10 的宽度小。但是,由于电路构成与实施方式 1 相同(参照图 5),构成各层的材料也和实施方式 1 相同,所以对于与实施方式 1 相同的要素,在图上标注同样的符号并省略其说明。但是,对于实施方式 1 中的玻璃基板 100、基底保护膜 101、半导体层 102、栅绝缘膜 103、栅金属层 104、第 1 层间绝缘膜 105、源金属层 106、第 2 层间绝缘膜 107、围堰层 108、阴极层 109、阳极层 110、空穴输送层 111 以及发光层 112 各层,分别对应实施方式 3 中玻璃基板 200、基底保护膜 201、半导体层 202、栅绝缘膜 203、栅金属层 204、第 1 层间绝缘膜 205、源金属层 206、第 2 层间绝缘膜 207、围堰层 208、阴极层 209、阳极层 210、空穴输送层 211 以及发光层 212 各层。另外,实施方式 1 中的晶体管 T1 ~ T4 分别对应实施方式 3 中的 T11 ~ T14,实施方式 1 中的接触孔 h1 ~ h3 分别对应实施方式 3 中的接触孔 h11 ~ h13。

[0184] 下面说明本实施方式中的布线图案上的特征。

[0185] (电源线下方的保持电容)

[0186] 在实施方式 1 中,在电源线 Vdd 和数据线 Idata 之间的发光部的外侧(图 2 中发光部的上部)配置保持电容。但是如本实施方式这样像素区域的面积较小时,即像素密度高时,就会产生保持电容所占有的元件面积不足的情况。

[0187] 所以在本实施方式中,在第 1 金属层(例如源金属层 206)或者第 2 层的至少一方成为电源布线图案的区域上形成保持电容 C。具体地,如图 10 所示,在被布线在发光部 OLED 一旁的电源线 Vdd(源金属层 206)的下方,通过平行层叠栅金属层 204,而形成保持电容 C。

[0188] 该保持电容 C,与在实施方式 1 中说明的保持电容相同,通过在与保持电容 C 的形成相关的多个层间(例如:源金属层 206、栅金属层 204、半导体层 202)产生重合区域,而形成保持电容 C;并且在形成保持电容 C 的重合区域附近,在多个层中,形成配置在较为下层一侧的层所占有的区域比配置在较为上层一侧的层所占有的区域大。具体地,如图 11B 所示,假定源金属层 206 的宽度为  $d_{11}$ 、栅金属层 204 的宽度为  $d_{12}$ 、半导体层 202 的宽度为  $d_{13}$  时,则使  $d_{13} > d_{12} > d_{11}$  的关系成立。越到下层,图案形状就越大。

[0189] 应该形成多大,应根据制造过程的精度和图案密度而变动。作为考虑方法,应该以下面的形状来图案形成各层,即,当配置在较为上层一侧的层形成时,即便产生了其可能产生的最大的位置偏移,配置在较为上层一侧的层的区域也被收纳在配置在较为下层一侧的层的区域内。在本实施方式中,差的部分  $d_{13}-d_{12}$ 、 $d_{12}-d_{11}$  也被设计得等于或者大于在制造过程中被预测的位置偏移量。

[0190] (围堰层下的保持电容)

[0191] 优选上述保持电容,形成在为隔离邻接的所述发光部的围堰层 208 的下方。即,由于围堰层对于像素分离是必要的,所以在该区域下,通过将电源线的布线区域和为形成保持电容的重合区域相重合,可以大幅度缩小周围电路的占有面积,确保足够的开口率。

[0192] (周围电路的空间缩减)

[0193] 与实施方式 1 相同,在本实施方式中形成如下的布线图案,即,多个晶体管等有源元件中至少有一个有源元件与其他的有源元件连接在同一接触孔上。具体而言,如图 10 所示,晶体管 T12、T13 以及 T14 在同一接触孔 h13 相互连接。这样,通过设计电路使电路上的共通接点增多,并且配置各元件使成为共通接点的部分在同一接触点连接,就可以减少接触孔的数目,从而减少为接触孔而使用的周围电路的占有面积。

[0194] 关于其他的特征,例如发光部的平面形状、与栅金属层电极的间隔处理、周围电路的动作、周围电路的电流维持性能的提高等,与实施方式 1 相同,省略其说明。

[0195] 实施方式 4

[0196] 图 12 表示对于本发明的实施方式 4 中的 EL 元件,用于说明一个像素区域以及其周围的布线图案的平面图。图 13 是说明如图 12 所示的截面上的层结构的各截面图。图 13A 表示图 12 的 A-A 截面的层结构,图 13B 表示图 12 的 B-B 截面的层结构。在这些图中,与实施方式 3 相同,也明白地表示了主要半导体层 202、栅金属层 204、源金属层 206、阳极层 210 的各自图案。

[0197] 实施方式 4 的 EL 元件的结构,除了存在构成阶梯形状 Step 的亲水性控制膜 213 外,其他都与实施方式 3 的 EL 元件相同。因此,对于与实施方式 3 相同的要素,在图上标注

同样的符号并省略其说明。

[0198] 下面说明本实施方式的特征。

[0199] (亲和性控制层)

[0200] 如图 13B 所示,实施方式 4 中的发光部 OLED,在第 2 层绝缘膜 207 和围堰层 208 之间,具有亲和性控制层 213。该亲和性控制层 213 并没有必要在像素区域全体上形成,但至少需要在发光部的边界附近含有该层。亲和性控制层 213,需要与发光部的形成所采用的液体材料具有亲和性。围堰层 208,在本实施方式中形成发光部边界附近的壁面,其选用的材料应对发光层 212 或者空穴注入层 211 形成时所使用的液体材料显示非亲和性,并被层叠在亲和性控制层 213 上。因此亲和性控制层 213,如图 12 及图 13B 所示,相对于围堰层形成的壁面在发光部内侧形成阶梯形状 Step。

[0201] 亲和性控制层 113 的材料,根据以喷墨法填充发光区域的液体材料具备怎样的性质来决定。例如,如果液体材料包含水等极性高的液体,作为亲和性控制层,就希望至少其与液体材料相接触的部分或者表面有极性基。相反,如果液体材料包含非极性的液体,作为亲和性控制层,就希望至少其与液体材料相接触的部分或者表面有非极性基。另外,也依据填充的液体材料的表面张力,决定亲和性控制层的亲和性的程度。

[0202] 例如,虽然在亲和性控制层中使用对水在化学上亲和性小的材料,但是如果液体材料大量包含比水的表面张力小的溶剂,则该液体材料就比水的表面张力小,该亲和性控制层就会对该液体表现亲和性。因此,关于用什么作为亲和性控制层的材料,应根据使用的液体材料的不同而变动、使用。

[0203] 优选亲和性控制层 213,采用无机化合物或者有机化合物来构成,所述无机化合物或者有机化合物是由 Al、Ta 等金属、氧化硅、氮化硅、非晶硅、多晶硅、聚酰亚胺、具有氟结合的有机化合物、感光胶的其中任一而构成的。如需要有绝缘性,则可由金属以外的化合物构成亲和性控制层。这些材料,根据对于液体材料的接触角的不同,而决定亲和性的程度。即,亲和性还是非亲和性是相对决定的而不是绝对的。也可以根据表面处理的方法调整亲和性的程度。

[0204] 围堰层 108,优选由比亲和性控制层 113 的亲和性程度小的材料来构成。这是因为围堰层的亲和性程度比亲和性控制层小,由于围堰层的非亲和性,就可以抵挡液体材料,防止液体材料流入到邻接的像素区域,并可以避免短路。另外,也是因为由于围堰层的非亲和性可以防止液体材料被过多地吸引到围堰层一侧而形成凹状膜。

[0205] 这样,依据本实施方式,因为在发光部的边界附近具有与液体材料有亲和性的亲和性控制层,所以能够提高构成发光部的空穴注入层或发光层等层的厚度的均匀性。

[0206] 另外,依据本实施方式,因为形成发光部的边界附近壁面的围堰层对液体材料显示非亲和性,所以可以防止与邻接像素区域之间的短路。

[0207] 另外,在本实施方式中,亲和性控制层 213 虽然形成为阶梯形状,但在层截面的厚度足够厚时,也可以形成不呈现阶梯形状的壁面,即与围堰层之间没有落差的单一壁面。

[0208] 由于本实施方式 4 中的其他优点与实施方式 1 相同,所以省略其说明。

[0209] 实施方式 5

[0210] 本实施方式是关于显示面板以及含有该显示面板的电子机器的,所述显示面板是具有上述实施方式中所说明的电光学元件的 EL 元件的电光学装置。

[0211] 图 14 是表示本实施方式的显示面板 1 的连接图。显示面板 1, 如图 1 所示, 是在显示区域 11 内配置像素区域而构成的。作为像素区域, 可以适用实施方式 1 或 2 的像素区域 10 或者实施方式 3 或 4 的像素区域 20。从驱动器区域 14, 通过发光控制线  $V_{gp}$  以及写入控制线  $V_{se1}$  向各像素区域供给控制信号。从驱动器区域 15, 通过数据线  $I_{data}$  以及电源线  $V_{dd}$  向各像素区域供给数据信号以及电源电压。

[0212] 本实施方式的显示面板 1, 可以适用于各种电子机器。图 15 中列举了能够适用本显示面板 1 的电子机器的例子。

[0213] 图 15A 是对移动电话机的适用例子, 该移动电话机 30 具有天线部 31、声音输出部 32、声音输入部 33、操作部 34 以及本发明的显示面板 1。如此可以把本发明的显示面板作为显示部利用。

[0214] 图 15B 是对摄像机的适用例子, 该摄像机 40 具有受像部 41、操作部 42、声音输入部 43 以及本发明的显示面板 1。如此可以把本发明的显示面板作为取景器或显示部利用。

[0215] 图 15C 是对便携式个人计算机的适用例子, 该计算机 50 具有照相机部 51、操作部 52、声音输入部 43 以及本发明的显示面板 1。如此可以把本发明的显示面板作为显示部利用。

[0216] 图 15D 是对头置式显示器的适用例子, 该头置式显示器 60 具有束带 61、光学系统收纳部 62 以及本发明的显示面板 1。如此可以把本发明的显示面板作为图像显示源利用。

[0217] 图 15E 是对背部型投影器的适用例子, 该投影器 70 具有外壳 71、光源 72、合成光学系统 73、镜子 74、75 镜子、屏幕 76 以及本发明的显示面板 1。如此可以把本发明的显示面板作为图像显示源利用。

[0218] 图 15F 是对前投型投影器的适用例子, 该投影器 80 在外壳 82 中具有光学系统 81 以及本发明的显示面板 1, 可以在屏幕 83 上显示图像。如此可以把本发明的显示面板作为图像显示源利用。

[0219] 不限于以上适用例, 本发明的电光学装置, 可以适用于能够适用有源矩阵型显示装置的所有电子机器。例如, 此外, 也还可以活用于带有显示功能的传真装置、数码相机的取景器、便携式电视机、DSP 装置、PDA、电子记事本、电光指示板、宣传广告用显示器等。

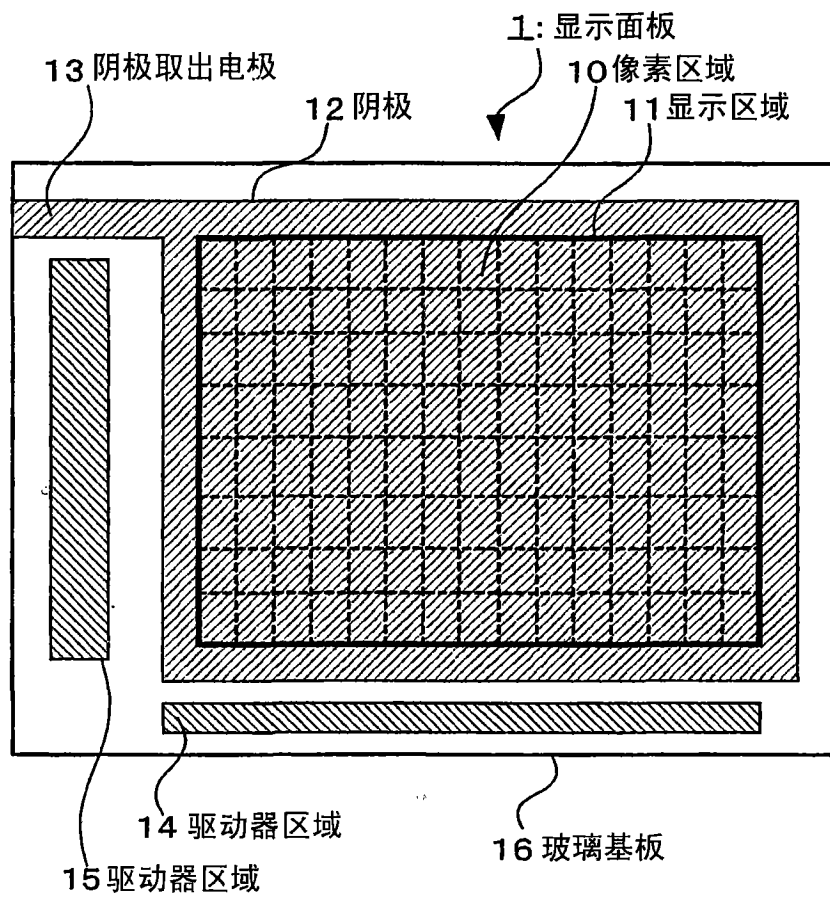


图 1

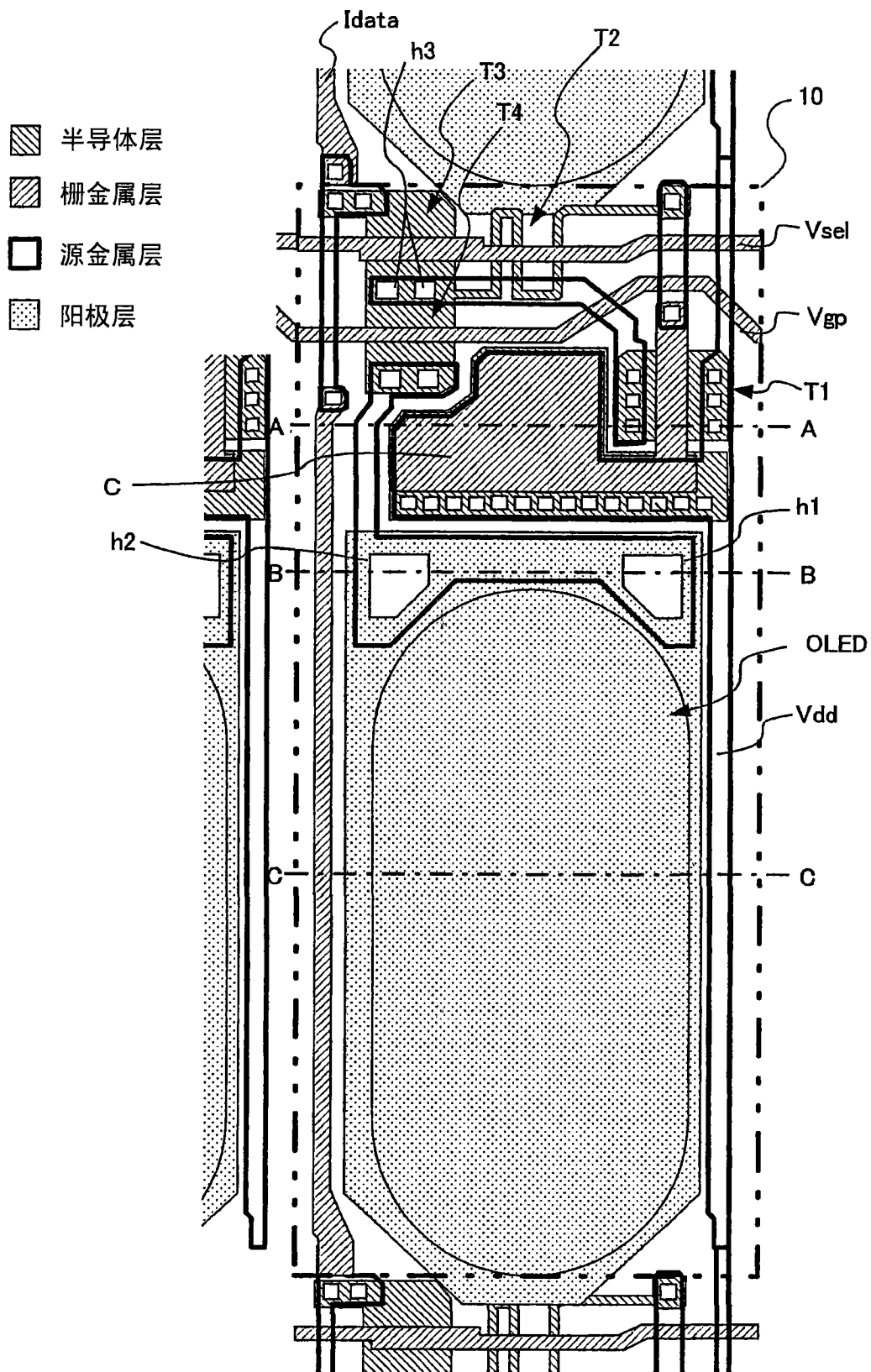


图 2

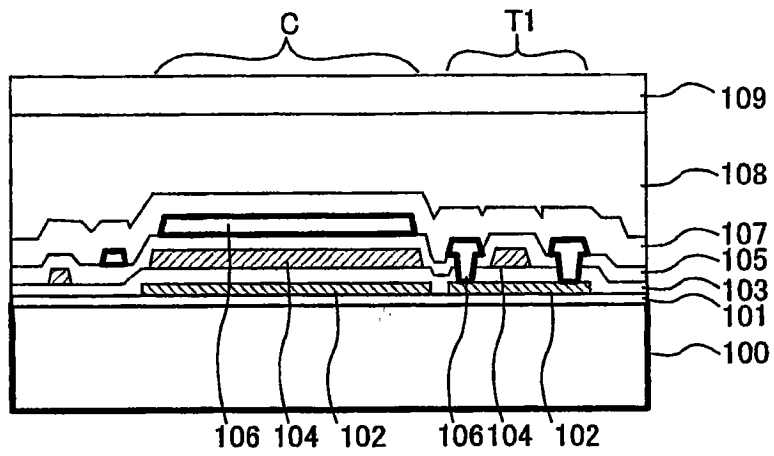


图 3A

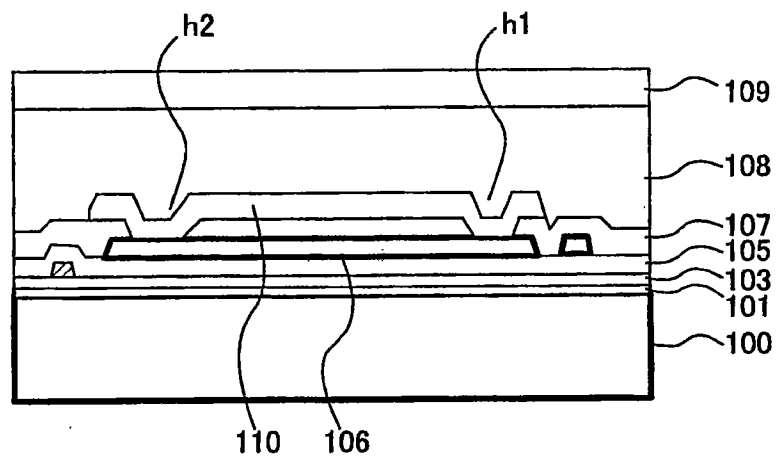


图 3B

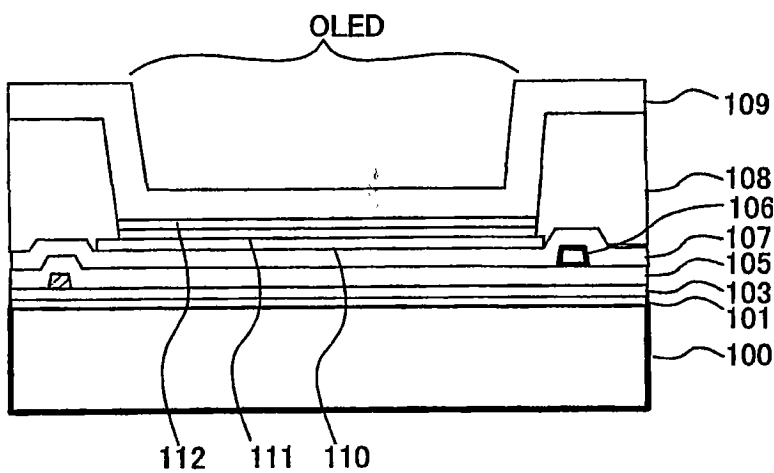


图 3C

图 4A



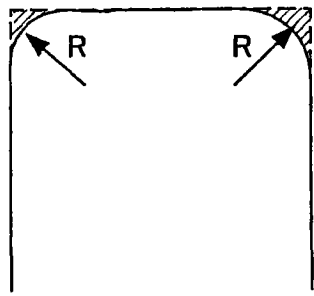


图 4B

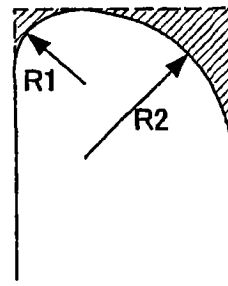


图 4C

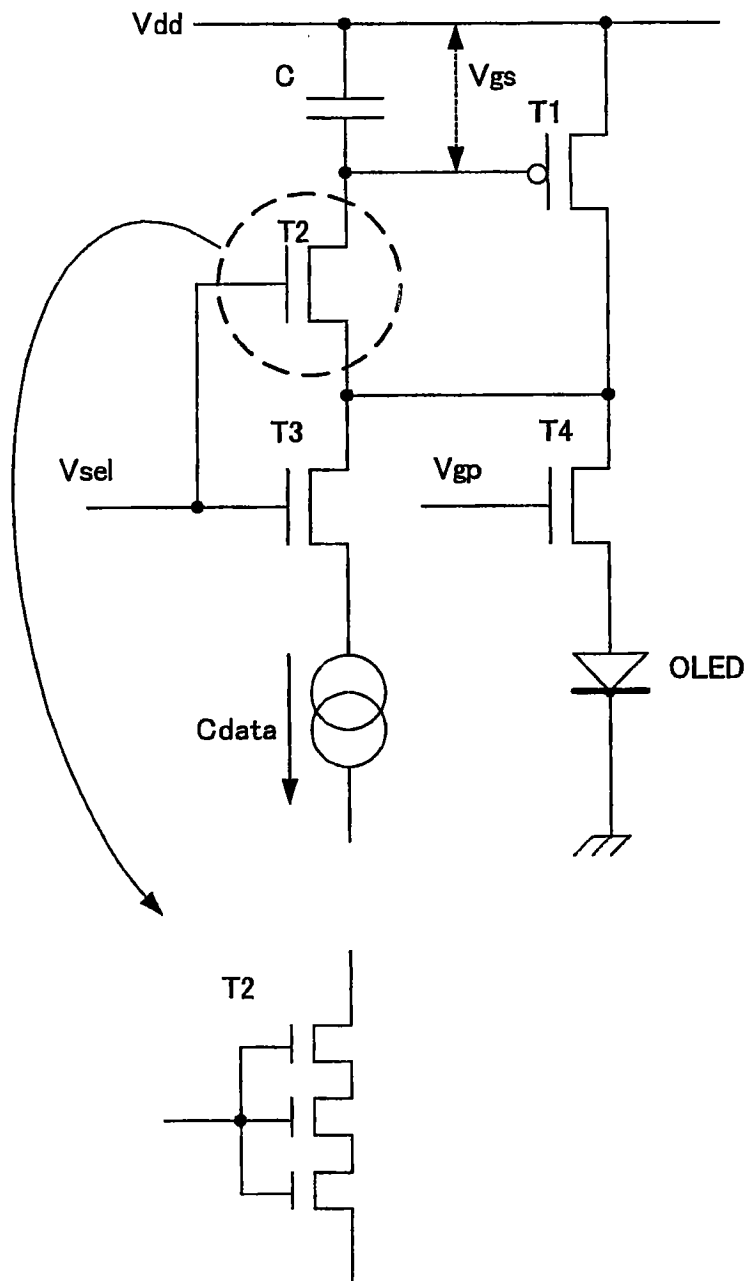


图 5

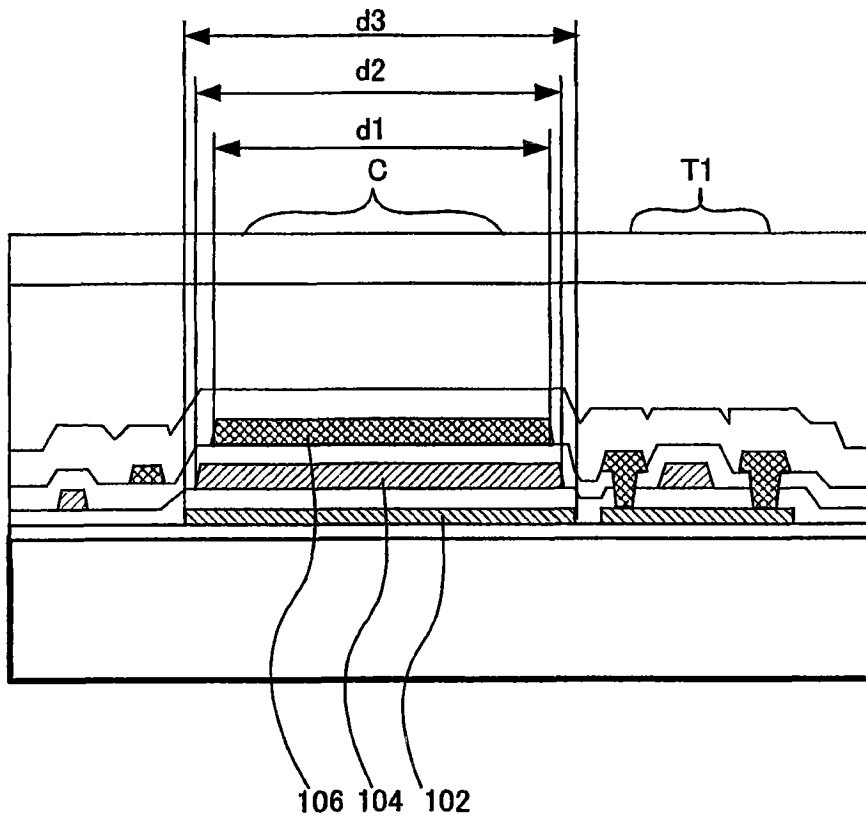


图 6

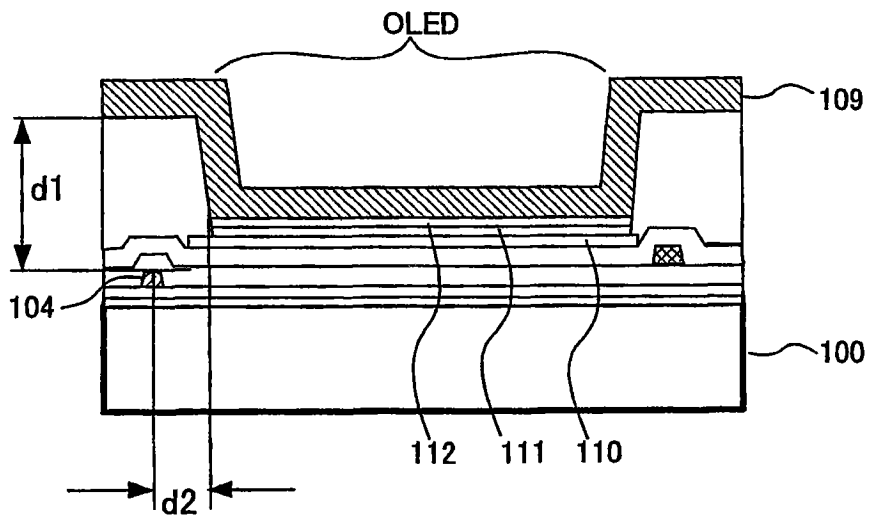


图 7

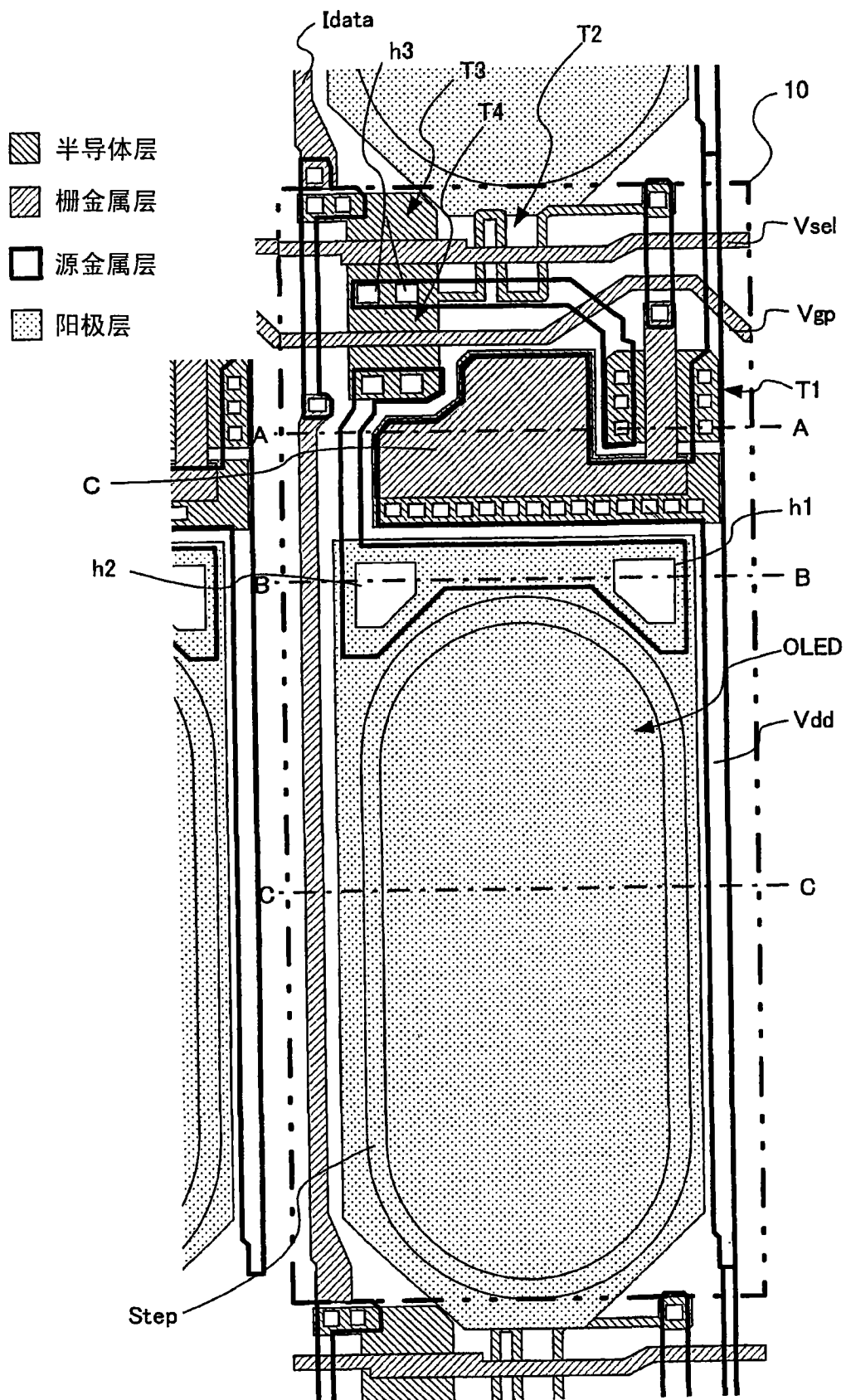


图 8

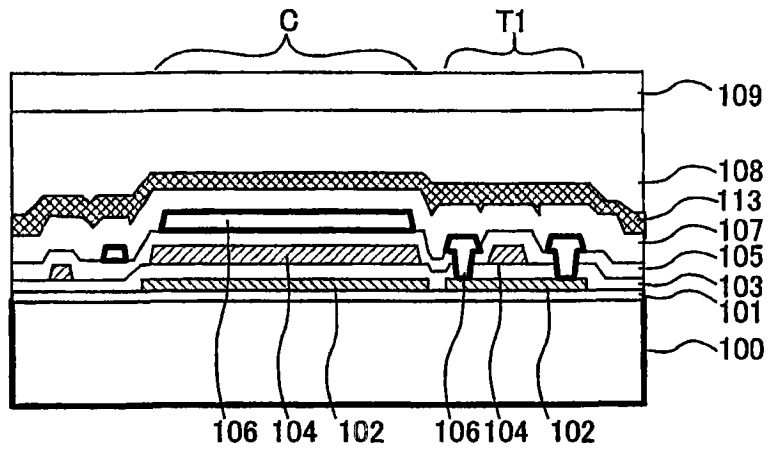


图 9A

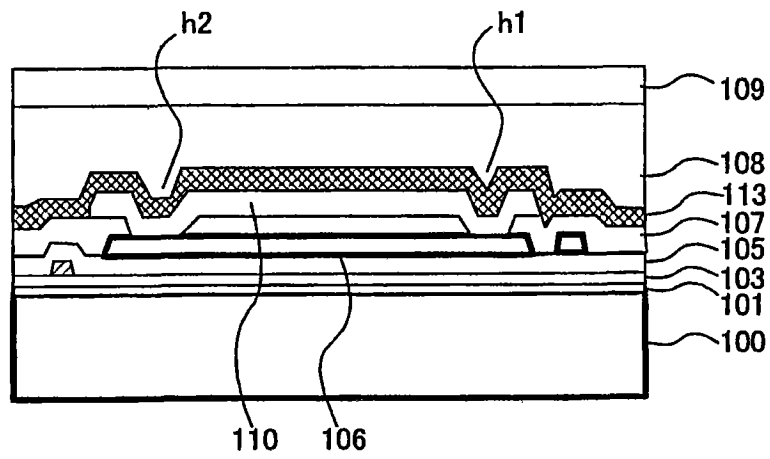


图 9B

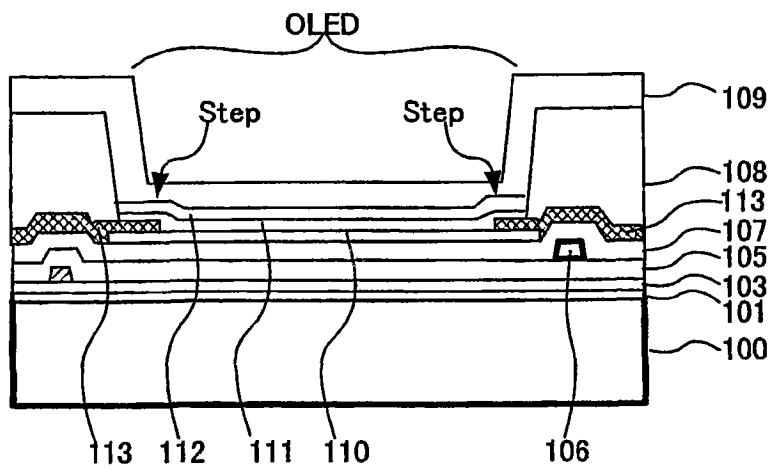


图 9C

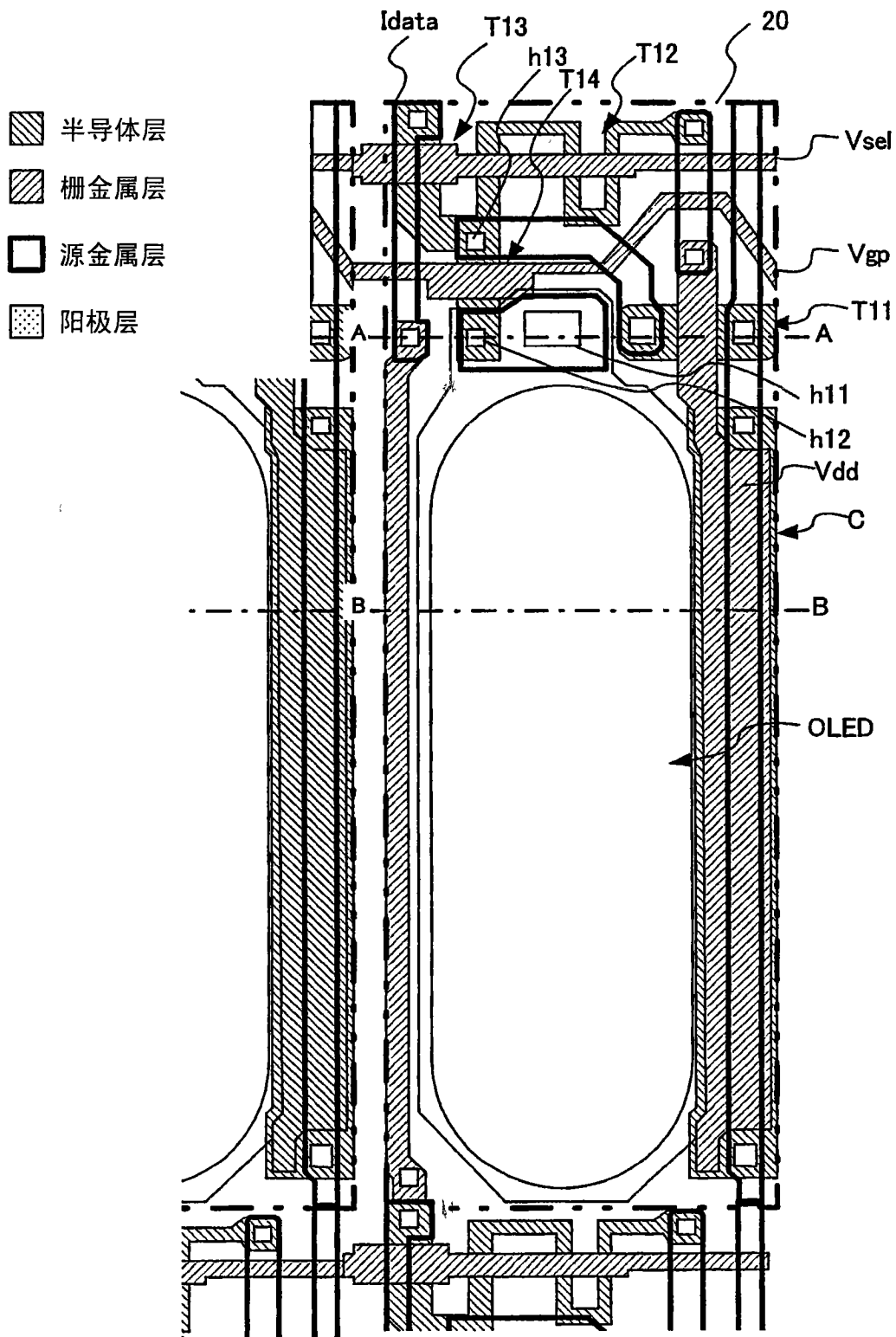


图 10

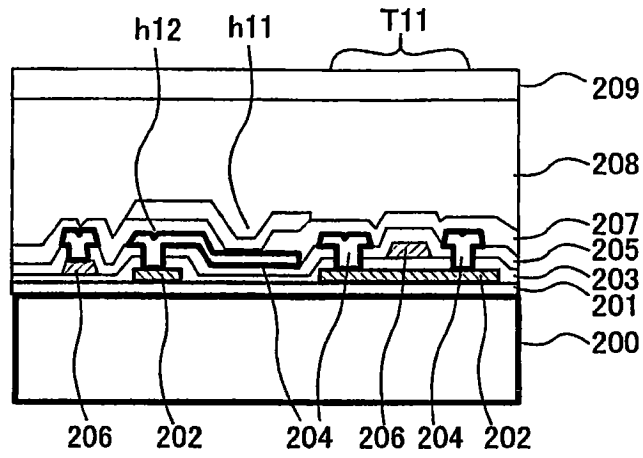


图 11A

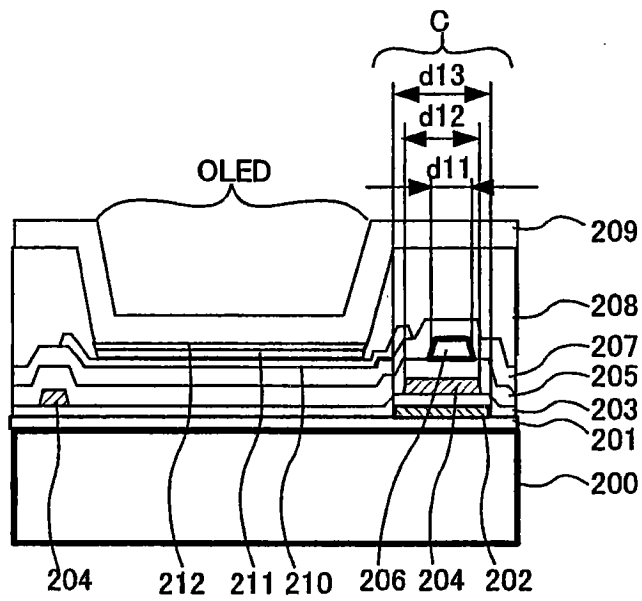


图 11B

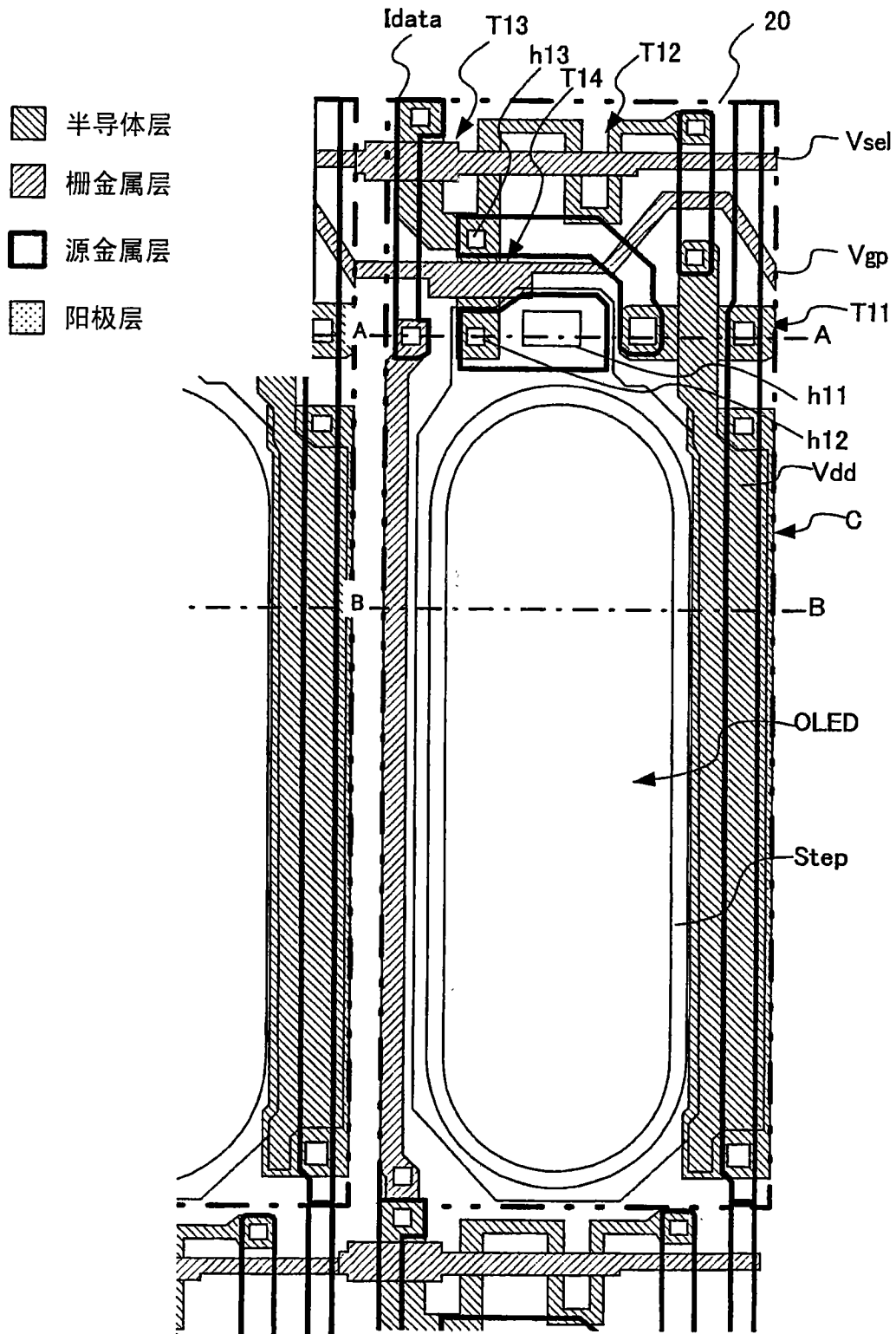


图 12

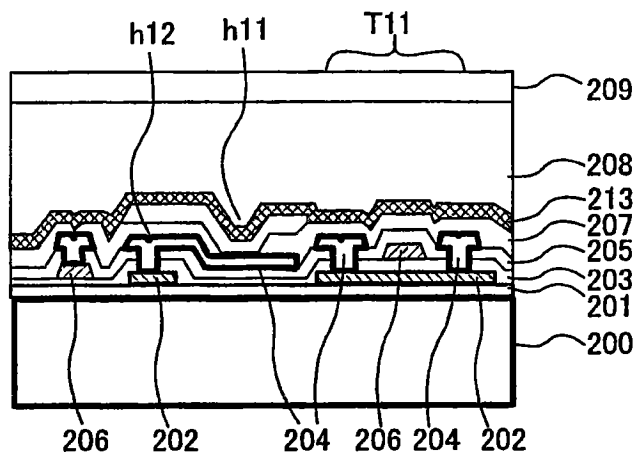


图 13A

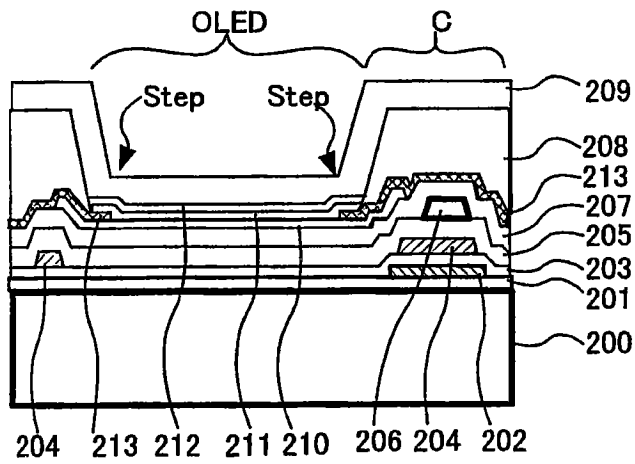


图 13B



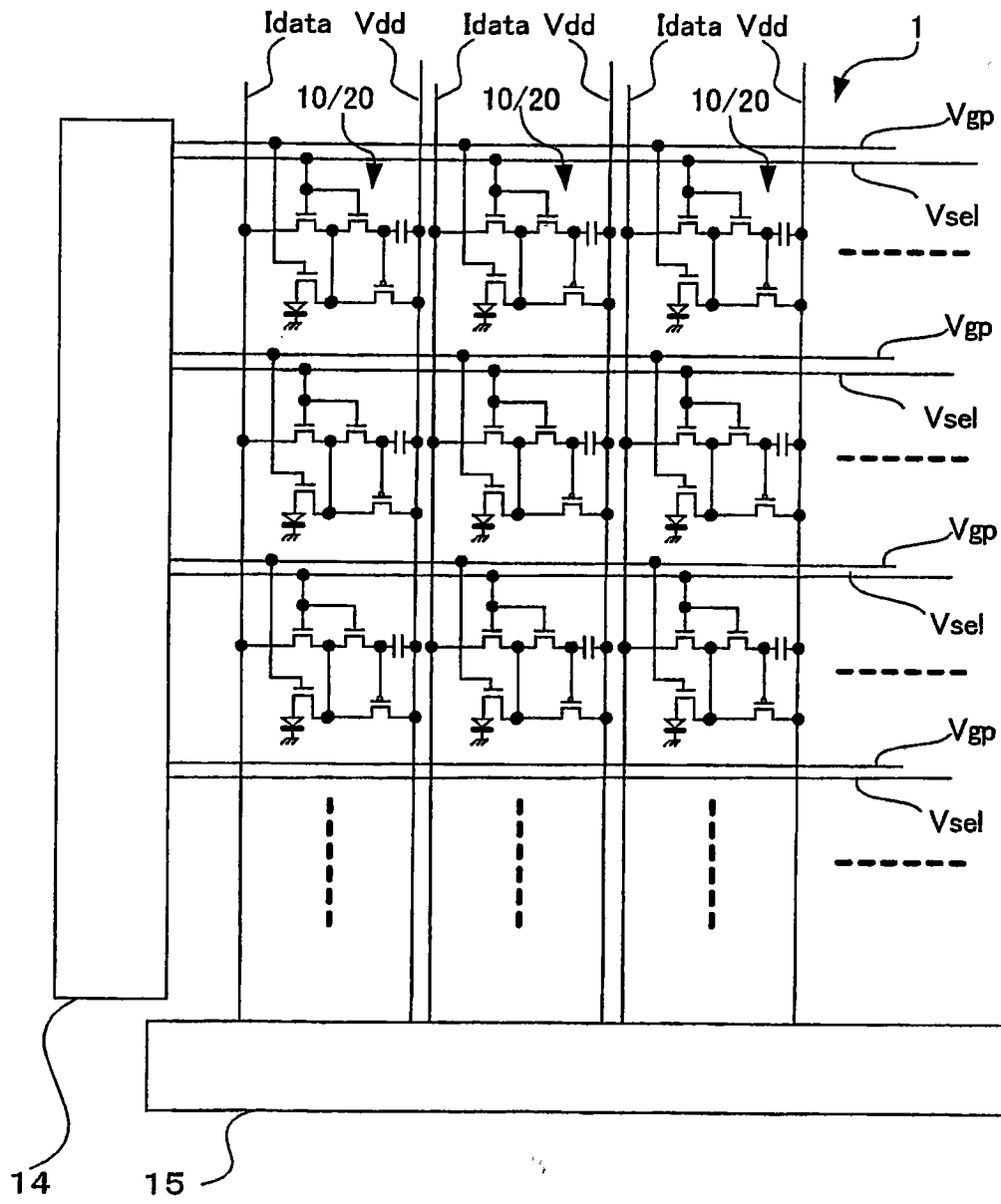


图 14

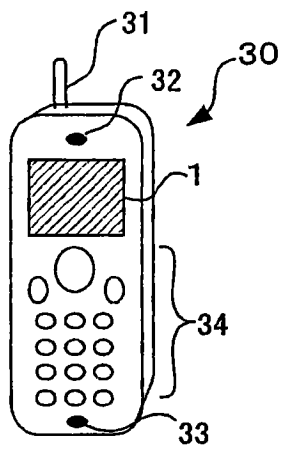


图 15A

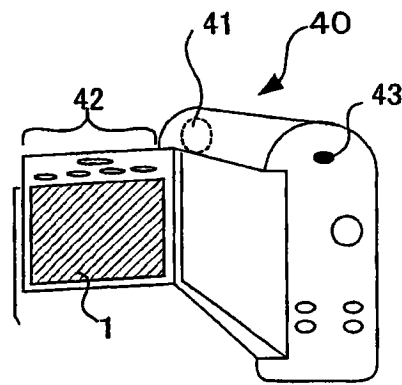


图 15B

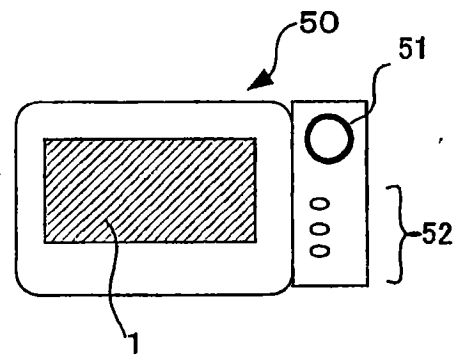


图 15C

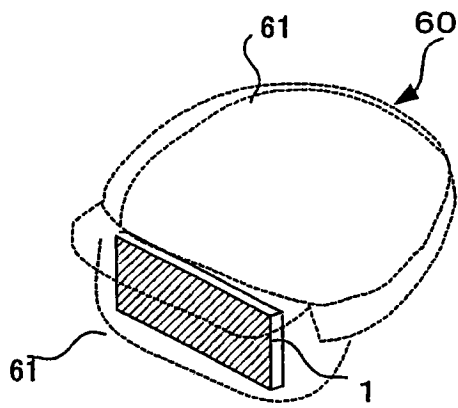


图 15D

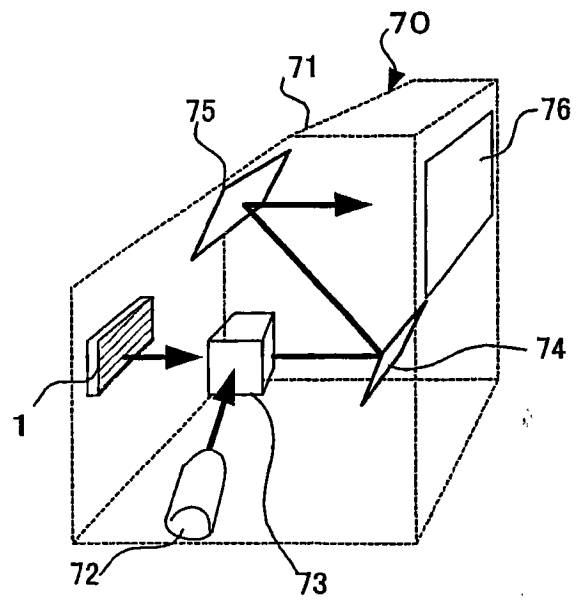


图 15E

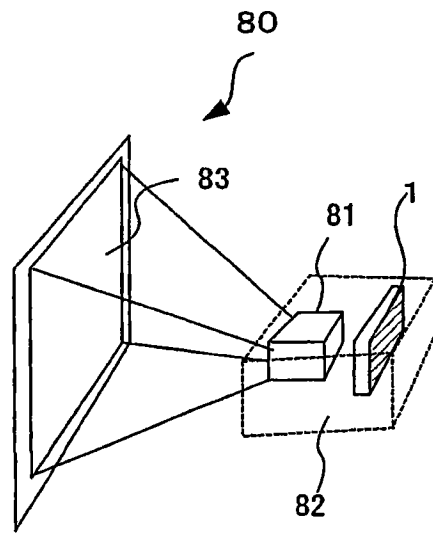


图 15F