

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2018-533039

(P2018-533039A)

(43) 公表日 **平成30年11月8日(2018.11.8)**

(51) Int.Cl.		F I				テーマコード (参考)
GO3F 7/20 (2006.01)		GO3F 7/20	521			2H197
GO3F 9/00 (2006.01)		GO3F 9/00		H		

審査請求 有 予備審査請求 未請求 (全 13 頁)

(21) 出願番号 特願2018-509897 (P2018-509897)
 (86) (22) 出願日 平成27年8月22日 (2015. 8. 22)
 (85) 翻訳文提出日 平成30年4月3日 (2018. 4. 3)
 (86) 国際出願番号 PCT/US2015/046438
 (87) 国際公開番号 W02017/034533
 (87) 国際公開日 平成29年3月2日 (2017. 3. 2)
 (31) 優先権主張番号 14/833, 044
 (32) 優先日 平成27年8月22日 (2015. 8. 22)
 (33) 優先権主張国 米国 (US)

(71) 出願人 000219967
 東京エレクトロン株式会社
 東京都港区赤坂五丁目3番1号
 (71) 出願人 514028776
 トーヨー エレクトロン ユーエス ホールディングス, インコーポレーテッド
 アメリカ合衆国 テキサス州 78741
 オースティン グローブ・ブルバード
 2400
 (74) 代理人 100107766
 弁理士 伊東 忠重
 (74) 代理人 100070150
 弁理士 伊東 忠彦
 (74) 代理人 100091214
 弁理士 大貫 進介

最終頁に続く

(54) 【発明の名称】 基板背面テクスチャリング

(57) 【要約】

記載される態様は、リソグラフィーの歪みを減少させるための方法および装置に関する。半導体基板の背面をテクスチャリングしてもよい。次いで、テクスチャリングされた背面を有する半導体基板上でリソグラフィープロセスを行ってもよい。

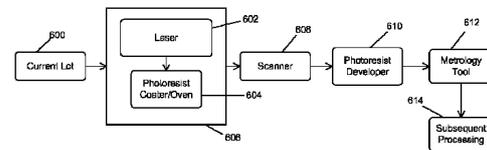


FIG. 6

【特許請求の範囲】

【請求項 1】

フォトリソグラフィーツール上でプロセスされる半導体基板の背面テクスチャリングを決定するための方法であって、前記方法は、以下：

半導体基板のためのフォトリソグラフィーツール上で1つまたは2つ以上の接触エリアを決定するステップ；

少なくとも部分的に、以下：

半導体基板の1つまたは2つ以上の部分での半導体基板の背面フィーチャの出現率、

半導体基板の1つまたは2つ以上の部分での背面フィーチャの幅、または

1つまたは2つ以上の接触エリアのサイズ、

に基づく半導体基板のための背面表面テクスチャリングを決定するステップ；および

半導体基板をプロセッシングして、基板および1つまたは2つ以上の接触エリア間の摩擦係数を減少させる標的背面表面テクスチャリングを得るステップ、を含む、方法。

【請求項 2】

プロセスされた背面がミリメートル毎に70コンタクト以下の出現率で1つまたは2つ以上の接触エリアの各々に接触する、請求項1に記載の方法。

【請求項 3】

背面フィーチャの幅が、互いに10nm以下の差である、請求項2に記載の方法。

【請求項 4】

プロセッシングが、レーザービームで背面フィーチャを除去することを含む、請求項1に記載の方法。

【請求項 5】

レーザービームが、300nm～1400nmの波長を含む、請求項4に記載の方法。

【請求項 6】

レーザービームが、約150J/cm²の照射量を含む、請求項5に記載の方法。

【請求項 7】

プロセッシングが、10μm以下のレーザービームオーバーラップを含む、請求項6に記載の方法。

【請求項 8】

プロセッシングが、研磨またはレーザー処理と併せて、少なくとも1種の化学薬品で背面の1つまたは2つ以上のフィルムおよび/または材料を除去することを含む、請求項6に記載の方法。

【請求項 9】

リソグラフィの歪みを減少させる方法であって、前記方法は、以下：

半導体基板の背面をテクスチャリングするステップ；および

1つまたは2つ以上の接触エリアで基板を支持するリソグラフィーツールでテクスチャリングされた背面を有する半導体基板上でリソグラフィープロセスを行い、前記テクスチャリングは、背面および1つまたは2つ以上の接触エリア間の摩擦係数を減少させるステップ、

を含む、方法。

【請求項 10】

背面のテクスチャリングが、少なくとも部分的に1つまたは2つ以上の接触エリアのサイズに基づくものである、請求項9に記載の方法。

【請求項 11】

テクスチャリングが、パルスレーザーを半導体基板の背面から1つまたは2つ以上のフィルムに適用することを含む、請求項9に記載の方法。

【請求項 12】

10

20

30

40

50

パルスレーザが、300 nm ~ 1400 nmの波長を含む、請求項11に記載の方法。

【請求項13】

テクスチャリングされた背面が、ミクロン毎に5 ~ 10コンタクトの出現率で1つまたは2つ以上の接触エリアの各々に接触する、請求項9に記載の方法。

【請求項14】

テクスチャリングされた背面が、半導体基板の表面に対して垂直方向の距離で10 nm以下の差のフィーチャを有する、請求項9に記載の方法。

【請求項15】

さらに、以下：

基板の前面にイメージを生成するステップ；

基準値からのイメージの変位を測定するステップ；および

変位に従ってイメージとの差を有する後続の基板の前面上で改修されたイメージを生成するステップ、
を含む、請求項9に記載の方法。

10

【発明の詳細な説明】

【発明の概要】

【0001】

本願は、その全体の内容が参照により本願に組み込まれる、2015年8月22日に出願された米国特許仮出願第14/833,044号についての優先権を主張する。

20

【0002】

集積回路(IC)の製造中に半導体基板を露光するために、基板を、イメージングスキヤナまたはカメラ上にチャックしてもよい。チャックの間、ウエハは、しわが寄り得る「パンケーキ」であると考えられ得、ウエハ上に投影されたイメージの顕著な歪みをもたらす。集積回路製造において複数のリソグラフィ層を配列させる場合には、これは、性能全体に有害な影響をもたらす。

【0003】

本願において記載される態様は、リソグラフィの歪みを減少させるための方法および装置に関する。半導体基板の背面を、テクスチャリングしてもよい。次いで、テクスチャリングされた背面を有する半導体基板上でリソグラフィプロセスを行ってもよい。

30

【0004】

いくつかの態様の詳細な説明を、添付の図面を併用して以下で提供する：

【図面の簡単な説明】

【0005】

【図1】図1は、チャックピンおよび半導体基板の簡素化された図であり；

【図2】図2は、態様によるプロセスの図示であり；

【図3】図3は、態様による装置の図示であり；

【図4】図4は、半導体基板材料および対応するエッチャントを例示するチャートであり；

【図5】図5は、態様による装置の図示であり；

40

【図6】図6は、態様によるプロセスの図示であり；

【図7】図7は、半導体基板の背面と関連する粗度の図示である。

【0006】

IC製造に典型的なのは、半導体基板の背面がプロセッシングの間に汚染され得るということである。汚染物質には、残留フィルムおよび有機および無機粒子が含まれ得る。かかる汚染物質は、例えば、SiNまたはSiO₂フィルムの成長などの熱的材料成長(thermal material growth)、フォトレジストプロセッシング、高速熱アニーリングおよび/または化学気相成長(CVD)などの製造プロセスにおける多くのステップ由来であり得る。さらに、例えば、ロボットアームによりウエハがツールからツールへ移送される間などのウエハの取り扱いにより、背面基板表面はまた引っ搔かれた状態となり得る。

50

【 0 0 0 7 】

ウエハ背面の状態は、イメージングスキャナまたはカメラ上でのチャックの間にもたらされる、最終ウエハ歪みシグネチャ (final wafer distortion signature) において有意な役割を担い得る。図 1 は、例えばチャックピン 1 0 0 および半導体基板 1 0 4 を受容するウエハステージ 1 0 2 などの接触エリアを示す。粒子 1 0 6 が、半導体基板 1 0 4 の裏面にくっついている。基板 1 0 4 の背面表面およびチャックピン 1 0 0 間の相互作用により、どのように基板 1 0 4 がピン 1 0 0 にわたってずれるであろうかが決定される。例えば、粒子 1 0 6 が存在するか、または表面の不均一性が存在する場合などの、基板 1 0 4 の背面が均一でない場合には、基板 1 0 4 は、各ピン 1 0 0 において異なるずれを生じ、非均一な基板の歪みをもたらす。かかる歪みは乏しいオーバーレイ (overlay) 性能をもたらし得るので、非均一な基板の歪みは所望されない。

10

【 0 0 0 8 】

歪みの均一性を改善するために、およびおそらくはオーバーレイ性能を改善するために、チャックピン 1 0 0 に接触する半導体基板 1 0 4 の背面表面をテクスチャリングして、チャック上でのウエハのずれによる、より均一なウエハの歪みを製造し得る。半導体基板 1 0 4 の背面をテクスチャリングして、スキャナチャックの間に半導体基板 1 0 4 の背面にわたるずれの均一性を改善するより小さな摩擦係数を生成させる。

【 0 0 0 9 】

図 2 は、態様による歪み均一性を改善するためのプロセスを例示する。基板 2 0 0 のロットを 2 0 2 でテクスチャリングして、次いで 2 0 4 でフォトレジストプロセッシングを行う。フォトレジストプロセッシング 2 0 4 には、各基板 2 0 0 の最上面のフォトレジストコーティングおよびベーキングが含まれてもよい。テクスチャリング 2 0 2 およびフォトレジストプロセッシング 2 0 4 を、ウエハトラックシステム 2 0 6 で行ってもよい。

20

【 0 0 1 0 】

フォトレジストプロセッシング 2 0 4 に続き、各半導体基板 2 0 0 をスキャナ中で露光 2 0 8 してもよく、そのために各基板 2 0 0 がチャックピン 1 0 0 上でチャックされてもよい。次いで、各半導体基板 2 0 0 にさらなるフォトレジストプロセッシング 2 1 0 を行って、フォトレジストを現像する。次に、2 1 2 で、例えば、Archer ツールを使用するなどしてオーバーレイ計測を行う。後続のプロセッシングを、次いで 2 1 4 で、例えばエッチングなどを行ってもよい。

30

【 0 0 1 1 】

テクスチャリング 2 0 2 の前に、露光 2 0 8 で用いられるフォトリソグラフィーツールの、例えばチャックピン 1 0 0 などの接触エリアを決定してもよい。ロット 2 0 0 における 1 つまたは 2 つ以上の基板の背面のテクスチャを決定してもよい。以下でより詳細に説明するとおり、決定は、半導体基板の 1 つまたは 2 つ以上の部分での背面フィーチャの出現率、半導体基板の 1 つまたは 2 つ以上の部分での背面フィーチャの幅 (amplitude)、および / または 1 つまたは 2 つ以上の接触エリアのサイズに、少なくとも部分的に基づくものであってもよい。決定には、プロセッサを有するコンピュータおよび例えばメモリなどのコンピュータ読み出し可能な非一時的媒体を含む顕微鏡ツールが用いられてもよい。メモリは、プロセッサに顕微鏡ツールを制御させて背面表面テクスチャリングを決定するためのプログラムの指示を保存してもよい。

40

【 0 0 1 2 】

基板の背面のテクスチャリング 2 0 2 を、化学的に、機械的に、またはプラズマプロセスまたはレーザにより達成してもよい。任意に、予備プロセスとして、基板の背面をクリーニングして、例えば粒子または残留フィルムなどの汚染物質を除去してもよい。テクスチャリング 2 0 2 は基板の表面を改修して、背面がテクスチャリングされていない基板と比較して、より小さく均一な摩擦係数を達成する。より小さくより均一な摩擦係数により、チャックの間のより均一なウエハ歪みシグネチャが得られ得、これにより、後続のリソグラフィレベルスタッキングの間のオーバーレイ性能を改善する。

【 0 0 1 3 】

50

図3は、態様による歪み均一性を改善するための装置を例示する。ロット300における半導体基板を、基板の背面をテクスチャリングするエッチャー302に提供する。上で述べたとおり、基板をまずクリーニングステーションに提供して基板の背面をクリーニングしてもよく、またはクリーニングがエッチャー302中で生じてもよく、またはクリーニングがエッチャー302中で生じてもよい。エッチャー302に続き、基板300をフォトレジストコーター/オープン304に提供してもよい。コーター/オープン304中で、フォトレジスト材料を基板の最上部側に塗布して、その上でベーキングする。エッチャー302およびコーター/オープン304は、ウエハトラックシステム306の一部であってもよい。

【0014】

フォトレジスト層を有する基板を、次いで、スキャナ308中で露光してもよく、そのために各基板300がチャックピン100上にチャックされてもよい。次いで、基板を、フォトレジスト現像部310へ移送する。フォトレジストを現像した後、基板を例えばArcherツールなどのオーバーレイ計測ツール312へ、計測を行うために移送してもよい。続いて、各基板を後続のプロセッシング314のために移送する。

【0015】

上で述べたとおり、テクスチャリング202を化学的に達成してもよい。よって、エッチャー302は化学エッチャーであってもよい。用いられる化学エッチャントは、除去される材料に依存する。テクスチャリング202には、例えばシリコン窒化物、酸化物などの所望されない残留フィルムを除去するエッチャント；基板の背面をテクスチャリングするやり方でシリコンを除去するエッチャント；または両方の組み合わせ、での処理が含まれてもよい。シリコン基板および/または基板の背面上の材料をエッチングするのに使用され得るエッチャントを、図4にリスト化する。図4は、エッチングされる材料および対応するエッチャントの例を提供するが、可能性のある基板材料および対応するエッチャントのリストは図4において特定されたものに限定されない。用いられてもよい他の基板材料およびエッチャントは、当業者に知られている。例えば、他の基板材料には、GaAs、サファイア、ガドリニウムガリウムガーネット(GGG)およびニオブ酸リチウムが含まれてもよい。2種または3種以上の化学物質の組み合わせを使用して、基板のエッチング速度を制御してもよく、これにより、例えば表面が凹みを有するかまたはスムーズであるかどうかなどの、表面についての結果的なジオメトリが決定される。

【0016】

エッチングに加えて、基板の背面の摩擦係数を変化させる別の方法は、原子レベルで材料の特徴または特性を化学的に変化させることである。例えば、当業者には周知である、基板の背面表面と反応するHMDS(ヘキサメチルジシラザン)または他の蒸気処理などの蒸気処理の使用を用いてもよい。例えば、より希釈された形態で、図4にリスト化されたエッチャントはまた、基板の背面を化学的に改変させ得る。表面を化学的に変化させることにより、異なる表面エネルギーおよび摩擦特性が達成され、スキャナステージ102上のチャックピン100との基板の相互作用を変化させてもよい。

【0017】

テクスチャリング202は、代替的にプラズマまたはドライエッチャー302を含んでもよい。化学エッチングと同様に、目的は、所望されない残留フィルムを除去すること；ウエハ表面をテクスチャリングするやり方でシリコンをエッチングすること；または両方の組み合わせ、である。

【0018】

代替的に、テクスチャリング202は、研磨することにより達成されてもよい。図5は、研磨機を用いて歪み均一性を改善するための装置を例示する。ロット500における半導体基板を、基板の背面をテクスチャリングする研磨機502に提供する。上で述べたとおり、基板をまずクリーニングステーションに提供して基板の背面をクリーニングしてもよい。研磨機502に続き、基板をフォトレジストコーター/オープン504に提供してもよい。コーター/オープン504中で、フォトレジスト材料を基板の最上部側に塗布し

10

20

30

40

50

て、その上でベーキングする。研磨機 502 およびコーター/オープン 504 は、ウエハトラックシステム 506 の一部であってもよい。

【0019】

フォトレジスト層を有する基板を、次いで、スキャナ 508 中で露光してもよく、そのために各基板 500 がチャックピン 100 上にチャックされてもよい。次いで、基板を、フォトレジスト現像部 510 へ移送する。フォトレジストを現像した後、基板を例えば Archer ツールなどのオーバーレイ計測ツール 512 へ、計測を行うために移送してもよい。続いて、各基板を後続のプロセッシング 514 のために移送する。

【0020】

研磨機 502 は、基板の背面をこする/引っ掻く回転研磨ブラシを含み、汚染物質を除去して所望のテクスチャを創出してもよい。回転研磨ブラシのヘッドには、中に埋め込まれたダイヤモンド粒子と基板を接触させる表面が含まれてもよい。当業者は、基板の背面に接触させるためのあらゆる適切な硬質材料を用いてもよいことを理解するであろう。ダイヤモンド粒子の代替物として、シリコンカーバイドをまた用いてもよい。

10

【0021】

研磨ブラシは、乾燥状態のウエハと接触してもよい。代替的に、スラリー材料を研磨プロセス中に添加してもよい。スラリーには、研磨剤が含まれてもよい。代替的に、例えば HDMS、TMAH または図 4 にリスト化されたエッチャントのいずれかなどの化学薬品を、研磨プロセスの間に用いてもよい。

【0022】

代替的に、テクスチャリング 202 を、レーザ処理により達成してもよい。図 6 は、研磨機を用いて歪み均一性を改善するための装置を例示する。ロット 600 における半導体基板を、基板の背面をテクスチャリングするレーザ部品 602 に提供する。上で述べたとおり、基板をまずクリーニングステーションに提供して基板の背面をクリーニングしてもよい。レーザ部品 602 に続き、基板をフォトレジストコーター/オープン 604 に提供してもよい。コーター/オープン 604 中で、フォトレジスト材料を基板の最上部側に塗布して、その上でベーキングする。レーザ部品 602 およびコーター/オープン 604 は、ウエハトラックシステム 606 の一部であってもよい。

20

【0023】

フォトレジスト層を有する基板を、次いで、スキャナ 608 中で露光してもよく、そのために各基板 600 がチャックピン 100 上にチャックされてもよい。次いで、基板を、フォトレジスト現像部 610 へ移送する。フォトレジストを現像した後、基板を例えば Archer ツールなどのオーバーレイ計測ツール 612 へ、計測を行うために移送してもよい。続いて、各基板を後続のプロセッシング 614 のために移送する。

30

【0024】

レーザ部品 602 は、本願に記載の範囲内で表面粗度を改変するための基板の背面に適用され得るパルスまたは連続レーザビームを発生させてもよい。レーザビームを使用して、背面の一部を気化させるかまたは融解させて、フォトリソグラフィプロセスの間のチャックプロセスの間に、「しわ寄せ」または「パンケーキ化」を防止し得る、より均一な表面を達成してもよい。レーザビームは、特定の配向または楕円率に限定されなくてもよい。

40

【0025】

一態様において、レーザビーム波長、フルエンス、照射量、オーバーラップ、またはこれらのあらゆる組み合わせを最適化して、背面基板表面を調整してもよい。当業者は、これらの変数を調節して、本願明細書に記載された表面粗度条件を達成してもよい。これらの変数をまた調節して、背面調整の間に基板の前面加熱を最小化してもよい。波長は、放射された放射線の反復性電磁波シグネチャの類似のフィーチャ間の距離を示すレーザビーム部品 602 から放射される放射線に特徴的であってもよい。フルエンスは、レーザビームのパルス毎のエネルギーであってもよい。レーザビームの照射量を、フルエンスおよびレーザビームが基板上の特定の位置にわたってまたは位置内に留まる時間の量により決定

50

してもよい。異なるレーザービームパルス間の距離は、マイクロメートル (μm) (例えば、 $< 10 \mu\text{m}$ など) で測定されてもよい距離を含んでもよいオーバーラップと称されてもよい。

【0026】

一態様において、図8の説明に記載するとおり、背面表面および各チャックピン100間に5~20個のタッチポイントが存在する場合には、上記の変数を最適化して、最小化され得る表面粗度を達成してもよい (the aforementioned variables may be optimized to achieve a surface roughness may be minimized)。1つの特定の態様において、レーザービーム波長は、 $300 \text{ nm} \sim 1400 \text{ nm}$ であってもよく、レーザービーム波長を最適化して、表面で高い吸光度および基板の背面上の標的深さを超えて伝導される屈折光を得てもよい。別の態様において、レーザービームはまた、約 $150 \text{ J} / \text{cm}^2$ の照射量を基板上の1つまたは2つ以上の位置へ送達し得るパルスレーザービームであってもよい。

10

【0027】

図7は、歪み均一性を改善するための、図2の代替のプロセスを例示する。要素700~714は、図2における要素200~214と同様であり得、したがって説明を繰り返さない。いったんオーバーレイ計測測定値を712で取得したところで、測定値を用いてオーバーレイシグネチャを較正するオーバーレイモデル716を創出してもよい。オーバーレイモデル716を用いて、708で露光を修正してオーバーレイシグネチャを補正する。このフィードバックプロセスを、例えば10~12ロット毎の基板などで繰り返してもよい。

20

【0028】

図8は、基板の背面上でのテクスチャリングの例示を表す。テクスチャリングは、制御された粗度を提供する。粗度を、基板における一連の谷および山として説明してもよい。粗度は、谷からピークまでの垂直距離を表す幅A、およびピーク間の距離を示す周期により特徴づけられてもよい。粗度はまた、基板の背面のエリアにわたる周期および/または幅の均一性により特徴づけられてもよい。原子間力顕微鏡 (AFM) を用いて、これらのマトリクスを測定するか、または定量化してもよい。顕微鏡ツールを、プロセッサおよび例えばメモリなどのコンピュータ読み出し可能な非一時的媒体を含むコンピュータにより制御してもよい。メモリは、上で検討された1つまたは2つ以上のパラメータおよび/またはフォトリソグラフィーツールの接触エリアのサイズに基づいて、プロセッサに顕微鏡ツールを制御させて背面表面テクスチャを決定させるためのプログラムの指示を保存してもよい。

30

【0029】

最適なテクスチャリングの特徴は、半導体基板104およびスキャナ102上のチャックピン100間の相互作用により規定される。真空として半導体基板104背面およびチャックピン100間の相互作用がチャックの間に適用され、2つの表面間に存在する摩擦係数により主に決定される (The interaction between the substrate 104 backside and chuck pins 100 as a vacuum is applied during chucking is primarily determined by the coefficient of friction that exists between the two surfaces)。一般に、基板104の背面が最適範囲から、よりスムーズが増し、およびよりスムーズさがなくなるという両方になるにつれて、摩擦係数はより高くなる。より高い摩擦係数により、より大きな歪みレベルがもたらされる。さらに、ウエハにわたる摩擦係数の均一性は、歪みにも影響を与える基板のずれの均一性に有害な影響をもたらし得る。より大きな非均一性により、基板にわたるより大きなばらつき (variability) を有する基板の歪みがもたらされ得、これはより劣ったオーバーレイ性能をもたらす。

40

【0030】

一般に、半導体の背面をテクスチャリングして、チャックピン100および基板104間の有効な接触エリアに有害な影響を与える。一般に、最適範囲が、テクスチャリングの周期について存在し得る。テクスチャリングの周期が小さすぎる場合には、基板10

50

4 背面は、多すぎる位置でチャックピン100にタッチして、摩擦係数を最小化し得る。周期が大きくなりすぎる場合には、基板104およびチャックピン100間のタッチポイントの数は、少なすぎて基板104がチャックピン100上でひっかかり、摩擦係数を増加させ得る。ウエハ背面上のテクスチャリングの幅Aはまた、特にチャックピン100自体の表面粗度を考慮する場合には、摩擦係数を決定する役割を担ってもよい。したがって、態様はまた、テクスチャリング幅Aの特徴化を有し、摩擦係数を最小化する。

【0031】

一態様において、背面テクスチャリングは、基板の背面の少なくとも一部にわたって50nm以内の幅Aを有してもよい。

【0032】

典型的には、チャックピン100は、150ミクロンのオーダーの直径を有してもよい。テクスチャリングの周期が各接触ピン100の幅より小さい場合には、摩擦係数を最小化してもよい。背面表面および各チャックピン100間に5~20個のタッチポイントが存在する場合には、摩擦係数を最小化してもよい。テクスチャリングの周期は、各チャックピン100の幅の1/5~1/10であってもよい。背面フィーチャは、ミリメートル毎に70コンタクト以下の出現率で各チャックピンに接触してもよい。代替的に、背面フィーチャは、ミクロン毎に5~10コンタクト以下の出現率で各チャックピンに接触してもよい。

【0033】

一態様において、背面フィーチャの幅Aは、互いに10nm以内の分布であってもよい。

【0034】

一態様において、上でリスト化された幅、周期および/または均一性要件と一緒に組み合わせて、個別に使用して、または集合的に使用してもよい一方で、1つまたは2つ以上の要件を省略してもよい。

【0035】

いくつかの態様を上で詳細に説明してきたが、当業者は、本発明の新規な教示から実質的に逸脱することなく、記載された態様における多くの修正が可能であることを容易に十分に理解するであろう。したがって、かかる全ての修正は、以下の特許請求の範囲により定義される本発明の範囲内に含まれることが意図される。

10

20

30

【 図 1 】

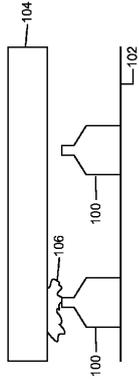
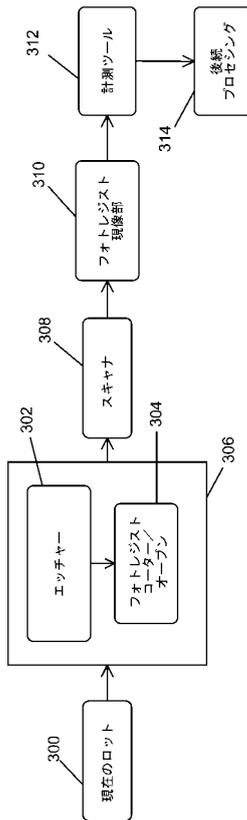
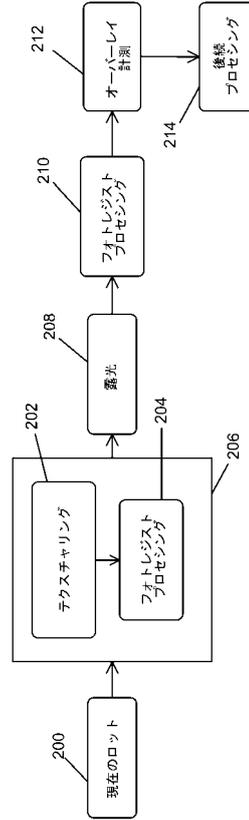


FIG. 1

【 図 3 】



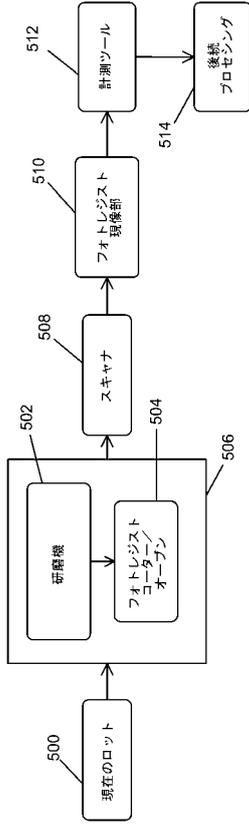
【 図 2 】



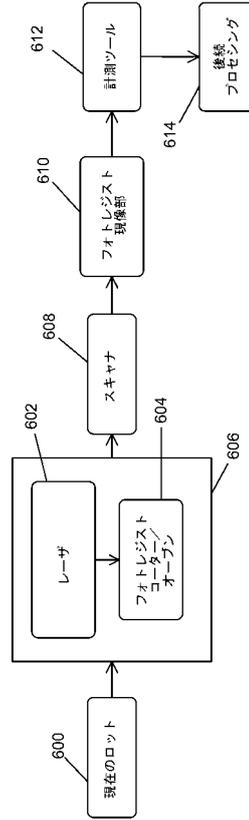
【 図 4 】

化学物質	目的物 (エッチング)
TMAH (水酸化テトラメチルアンモニウム)	Si
HF (フッ化水素酸)	SiO ₂
HF Nitric (フッ化水素酸 + 硝酸)	Si
H ₃ PO ₄ (リン酸)	Si ₃ N ₄
NH ₄ F (フッ化アンモニウム)	Si
KOH (水酸化カリウム)	Si
HF + H ₂ O ₂ (フッ化水素酸 + 過酸化水素)	Si
NH ₄ OH (水酸化アンモニウム)	Si
NH ₄ OH + H ₂ O ₂ (SC-1)	Si
IPA + NH ₄ F (イソプロピルアルコール + フッ化アンモニウム)	Si

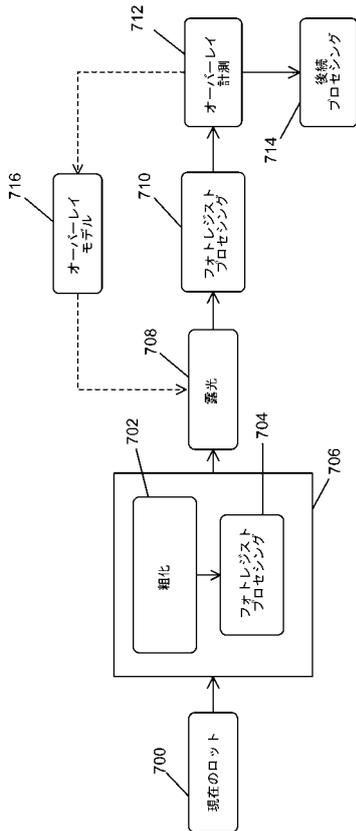
【 図 5 】



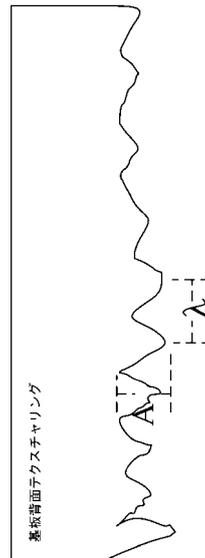
【 図 6 】



【 図 7 】



【 図 8 】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US2015/046438
A. CLASSIFICATION OF SUBJECT MATTER H01L 21/027(2006.01)i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01L 21/027; G21G 5/00; G06K 9/48; H01L 23/544; H01L 29/74; C09J 7/02; H01L 21/78; H01L 21/301; G06K 9/00; H01L 21/683; H01L 21/76; H01L 21/461		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean utility models and applications for utility models Japanese utility models and applications for utility models		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eCOMPASS(KIPO internal) & Keywords: wafer backside, texturing, distort, roughness, lithography, laser		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 2004-0119088 A1 (YUTAKA FUKUDA et al.) 24 June 2004 See abstract; paragraphs [0008], [0034]-[0037]; claim 1; and figure 2.	1-15
Y	US 2007-0047170 A1 (JENNIFER Y. SUN et al.) 01 March 2007 See abstract; paragraphs [0021]-[0023]; and claim 2.	1-8, 13
Y	US 2006-0138681 A1 (KEITH FRANK BEST et al.) 29 June 2006 See abstract; paragraphs [0006]-[0008], [0020]-[0023]; claims 1, 23; and figure 2.	3, 9-15
Y	US 2011-0177674 A1 (ALEKSEJ RODIN et al.) 21 July 2011 See abstract; paragraph [0006]; claim 1; and figures 2A.	4-8, 11, 12
Y	US 7831083 B1 (JAN LAUBER) 09 November 2010 See abstract; column 1, lines 12-24; and claim 1.	15
A	JP 2000-008010 A (MITSUI CHEMICALS INC.) 11 January 2000 See paragraphs [0020]-[0024]; claim 1.	1-15
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
Date of the actual completion of the international search 20 May 2016 (20.05.2016)		Date of mailing of the international search report 20 May 2016 (20.05.2016)
Name and mailing address of the ISA/KR  International Application Division Korean Intellectual Property Office 189 Cheongsu-ro, Seo-gu, Daejeon, 35208, Republic of Korea Facsimile No. +82-42-481-8578		Authorized officer CHOI, Sang Won  Telephone No. +82-42-481-8291

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/US2015/046438

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2004-0119088 A1	24/06/2004	JP 2004-193369 A JP 3870896 B2 US 6927167 B2	08/07/2004 24/01/2007 09/08/2005
US 2007-0047170 A1	01/03/2007	US 7672110 B2	02/03/2010
US 2006-0138681 A1	29/06/2006	JP 2006-186369 A	13/07/2006
US 2011-0177674 A1	21/07/2011	CN 102017126 A CN 102017126 B EP 2266134 A1 EP 2266134 B1 GB 2458475 A GB 2458475 B JP 2011-517427 A JP 5453386 B2 KR 10-1462132 B1 KR 10-2010-0136500 A TW 200948523 A TW I458583 B WO 2009-115484 A1	13/04/2011 25/03/2015 29/12/2010 08/05/2013 23/09/2009 26/10/2011 09/06/2011 26/03/2014 17/11/2014 28/12/2010 01/12/2009 01/11/2014 24/09/2009
US 7831083 B1	09/11/2010	None	
JP 2000-008010 A	11/01/2000	JP 4054113 B2	27/02/2008

フロントページの続き

(81) 指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(72) 発明者 フォンセカ, カルロス エー.

アメリカ合衆国 テキサス州 78739 オースティン チェリス ドライヴ 11801

(72) 発明者 ラスサック, ベンジャミン

アメリカ合衆国 テキサス州 78739 オースティン バストン ループ 11205

(72) 発明者 スミス, ジェフリー

アメリカ合衆国 ニューヨーク州 12065 クリフトン パーク ワイルド フラワー ウェイ 12

(72) 発明者 デヴィリアーズ, アントン ジェイ.

アメリカ合衆国 ニューヨーク州 12065 クリフトン パーク タナー ロード 734

(72) 発明者 フーリ, リオル

アメリカ合衆国 ニューヨーク州 12054 デルマー ドワーズ ウェイ 22

(72) 発明者 小玉 輝彦

山口県山陽小野田市中川4-6-27

(72) 発明者 フーゲ, ジョシュア, エス.

アメリカ合衆国 テキサス州 78701 オースティン ウェスト 7ス ストリート 505
ナンバー220

Fターム(参考) 2H197 AA09 AA22 AA50 CA02 CA03 CA07 CA12 CD02 CD44 DA01
DB03 DB06 FA02 JA12 JA23