



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I735534 B

(45)公告日：中華民國 110 (2021) 年 08 月 11 日

(21)申請案號：106105228

(22)申請日：中華民國 106 (2017) 年 02 月 17 日

(51)Int. Cl. : **G06F3/044 (2006.01)**

(30)優先權：2016/02/17 美國 15/045,834

(71)申請人：美商愛特梅爾公司(美國) ATMEL CORPORATION (US)
美國(72)發明人：彼得森 特朗德 賈樂 PEDERSEN, TROND JARLE (NO)；范海姆 托格爾
FENHEIM, TORGEIR (NO)；赫海姆 珍 盧恩 HERHEIM, JAN RUNE (NO)；沙
貝爾 史蒂芬 馬克斯 SCHABEL, STEFAN MARKUS (GE)

(74)代理人：陳長文

(56)參考文獻：

TW 201018928A

US 2015/0248177A1

審查人員：林建宏

申請專利範圍項數：17 項 圖式數：5 共 36 頁

(54)名稱

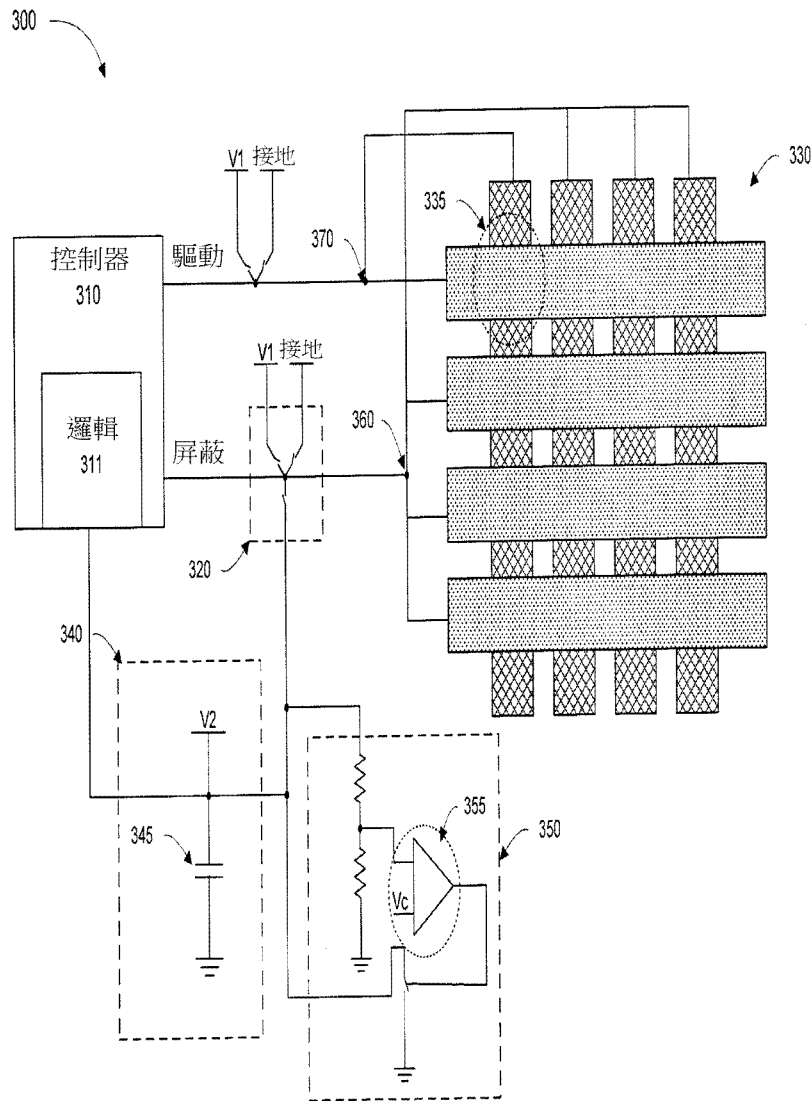
用於連接電極至電壓之設備、方法及電腦可讀媒體

(57)摘要

在一項實施例中，一種設備包括一第一電極、一或多個處理器，及耦接至該一或多個處理器之一或多個記憶體單元。該一或多個記憶體單元共同地儲存邏輯，該邏輯經組態以致使該一或多個處理器藉由以下步驟控制該第一電極之連接：將該第一電極連接至一第一參考電壓；接著將該第一電極連接至比該第一參考電壓低之一第二參考電壓；及接著將該第一電極連接至比該第一參考電壓及該第二參考電壓低之一第三參考電壓。該第二參考電壓耦接至一電容器。

In one embodiment, an apparatus includes a first electrode, one or more processors, and one or more memory units coupled to the one or more processors. The one or more memory units collectively store logic that is configured to cause the one or more processors to control connections of the first electrode by connecting the first electrode to a first reference voltage, then connecting the first electrode to a second reference voltage lower than the first reference voltage, and then connecting the first electrode to a third reference voltage lower than the first reference voltage and the second reference voltage. The second reference voltage is coupled to a capacitor.

指定代表圖：



符號簡單說明：

- 300:系統
- 310:觸控感測器控制器
- 311:數位邏輯電路/邏輯
- 320:開關
- 330:觸控感測器陣列
- 335:電容性節點
- 340:電荷捕獲及重新使用系統
- 345:電容器
- 350:分洩器電路
- 355:比較電路
- 360:點
- 370:點
- V_1 :高參考電壓/高參考驅動電壓
- V_2 :低參考電壓/參考電壓
- V_c :參考電壓

【圖3】



公告本

I735534

【發明摘要】

【中文發明名稱】

用於連接電極至電壓之設備、方法及電腦可讀媒體

【英文發明名稱】

APPARATUS, METHOD AND COMPUTER-READABLE
MEDIUM FOR CONNECTING ELECTRODES TO VOLTAGES

【中文】

在一項實施例中，一種設備包括一第一電極、一或多個處理器，及耦接至該一或多個處理器之一或多個記憶體單元。該一或多個記憶體單元共同地儲存邏輯，該邏輯經組態以致使該一或多個處理器藉由以下步驟控制該第一電極之連接：將該第一電極連接至一第一參考電壓；接著將該第一電極連接至比該第一參考電壓低之一第二參考電壓；及接著將該第一電極連接至比該第一參考電壓及該第二參考電壓低之一第三參考電壓。該第二參考電壓耦接至一電容器。

【英文】

In one embodiment, an apparatus includes a first electrode, one or more processors, and one or more memory units coupled to the one or more processors. The one or more memory units collectively store logic that is configured to cause the one or more processors to control connections of the first electrode by connecting the first electrode to a first reference voltage, then connecting the first electrode to a second reference voltage lower than the first reference voltage, and then connecting the first electrode to a third reference voltage lower than the first reference voltage and the second reference voltage. The second

第 1 頁(發明摘要)

C203764PBX20200806C.docx

reference voltage is coupled to a capacitor.

【指定代表圖】

圖3

【代表圖之符號簡單說明】

300	系統
310	觸控感測器控制器
311	數位邏輯電路/邏輯
320	開關
330	觸控感測器陣列
335	電容性節點
340	電荷捕獲及重新使用系統
345	電容器
350	分洩器電路
355	比較電路
360	點
370	點
V1	高參考電壓/高參考驅動電壓
V2	低參考電壓/參考電壓
Vc	參考電壓

【發明說明書】

【中文發明名稱】

用於連接電極至電壓之設備、方法及電腦可讀媒體

【英文發明名稱】

APPARATUS, METHOD AND COMPUTER-READABLE
MEDIUM FOR CONNECTING ELECTRODES TO VOLTAGES

【技術領域】

本發明大體而言係關於連接電極至電壓。

【先前技術】

電路之電極(諸如，觸控感測器或觸控感測器尖筆中之彼等電極)可連接至脈衝式電壓，該脈衝式電壓以特定頻率在高參考電壓與低參考電壓之間交替。此等電路可損失大量電荷，此係因為電極在自高參考電壓過渡至低參考電壓期間放電。

【發明內容】

根據本發明之一實施例，提供一種用於連接電極至電壓之設備，其包括：一第一電極；一第二電極；一或多個處理器；及一或多個記憶體單元，其耦接至該一或多個處理器，該一或多個記憶體單元共同地儲存邏輯，該邏輯經組態以在由該一或多個處理器執行時致使該一或多個處理器藉由以下步驟來控制該第一電極之連接：將該第一電極連接至一第一參考電壓；在將該第一電極連接至該第一參考電壓之後，將該第一電極連接至一第二參考電壓，其中將一電容器耦接至該第二參考電壓且該第二參考電壓比該第一參考電壓低；及在將該第一電極連接至該第二參考電壓之後，將該第一電極連接至一第三參考電壓，其中該第三參考電壓比該第一參考

電壓及該第二參考電壓低，其中該邏輯經進一步組態以在由該一或多個處理器執行時致使該一或多個處理器藉由以下步驟來控制該第二電極之連接：在將該第一電極連接至該第一參考電壓之同時，將該第二電極連接至該第一參考電壓；及在將該第一電極連接至該第二參考電壓且接著連接至該第三參考電壓之同時，將該第二電極連接至該第三參考電壓。

根據本案發明之另一實施例，提供一種用於連接電極至電壓之設備，其包括：一第一電極；一或多個處理器；及一或多個記憶體單元，其耦接至該一或多個處理器，該一或多個記憶體單元共同地儲存邏輯，該邏輯經組態以在由該一或多個處理器執行時致使該一或多個處理器藉由以下步驟來控制該第一電極之連接：將該第一電極連接至一第一參考電壓；在將該第一電極連接至該第一參考電壓之後，將該第一電極連接至一第二參考電壓，其中將一電容器耦接至該第二參考電壓且該第二參考電壓比該第一參考電壓低；及在將該第一電極連接至該第二參考電壓之後，將該第一電極連接至一第三參考電壓，其中該第三參考電壓比該第一參考電壓及該第二參考電壓低，其中該電容器進一步耦接至一泄流(bleed)電路，該泄流電路經組態以放電(discharge)儲存在該電容器中之過量(excess)電荷。

根據本發明之又一實施例，提供一種連接電極至電壓之方法，其包含：將一第一電極連接至一第一參考電壓；在將該第一電極連接至該第一參考電壓之後，將該第一電極連接至一第二參考電壓，其中將一電容器耦接至該第二參考電壓且該第二參考電壓比該第一參考電壓低；在將該第一電極連接至該第二參考電壓之後，將該第一電極連接至一第三參考電壓，其中該第三參考電壓比該第一參考電壓及該第二參考電壓低；在將該第一電極連接至該第一參考電壓之同時，將一第二電極連接至該第一參考電

壓；及在將該第一電極連接至該第二參考電壓且接著連接至該第三參考電壓之同時，將該第二電極連接至該第三參考電壓。

根據本發明之再一實施例，提供一種用於連接電極至電壓之電腦可讀媒體，其包含經組態以在被執行時進行以下操作之邏輯：將一第一電極連接至一第一參考電壓；在將該第一電極連接至該第一參考電壓之後，將該第一電極連接至一第二參考電壓，其中將一電容器耦接至該第二參考電壓且該第二參考電壓比該第一參考電壓低；及在將該第一電極連接至該第二參考電壓之後，將該第一電極連接至一第三參考電壓，其中該第三參考電壓比該第一參考電壓及該第二參考電壓低；其中該邏輯經進一步組態以在被執行時以進行以下操作：在將該第一電極連接至該第一參考電壓之同時，將一第二電極連接至該第一參考電壓；在將該第一電極連接至該第二參考電壓且接著連接至該第三參考電壓之同時，將該第二電極連接至該第三參考電壓。

【圖式簡單說明】

圖1說明根據本發明之某些實施例之具有實例控制器的實例觸控感測器。

圖2A至圖2B說明根據本發明之某些實施例之以自電容性操作模式操作的實例觸控感測器陣列。

圖3說明根據本發明之某些實施例說明具有電荷捕獲及重新使用系統之實例自電容性觸控感測器陣列。

圖4A至圖4B說明根據本發明之某些實施例之實例電極電壓波形。

圖5說明根據本發明之某些實施例之自電容性觸控感測器中之電荷捕獲及重新使用的實例方法。

【實施方式】

某些電路之電極(諸如觸控感測器或觸控感測器尖筆中之彼等電極)可以相對高頻率在高參考電壓與低參考電壓之間被施加脈衝。隨著電極自低參考電壓過渡至高參考電壓，電極中之電荷增加。同樣地，隨著電極自高參考電壓過渡至低參考電壓，電極中之電荷降低。電荷在自高參考電壓過渡至低參考電壓期間通常在當前電路中被浪費掉。若高參考電壓與低參考電壓之間的差異為大，或若電極具有大電容或電容負載，則被浪費的電荷量亦可能相當大。因此，本發明描述用於電荷捕獲且重新用於電路在高參考電壓與低參考電壓之間施加脈衝的系統及方法。根據本發明之系統及方法可允許藉由節省耦接至脈衝電路之電容器中之電荷來減少自高參考電壓過渡至低參考電壓期間的電荷損失之減少。另外，根據本發明之系統及方法可允許將在電容器中節省之電荷用於耦接至脈衝電路之其他電路，從而減少電路中之總電流及功率消耗。

如本文中所使用，電極可指電路之任何適合電導體。在一或多項實施例中，例如，電極可指觸控感測器之感測器線路。儘管在本文中參考觸控感測器之驅動電極來描述實例，但應理解，本發明之教示可適用於其他電路，諸如，觸控感測器尖筆或包括在高參考電壓與低參考電壓之間施加脈衝之其他邏輯驅動電路(例如，用於場效應電晶體(FET)之彼等)。

在觸控感測器之某些操作模式期間，觸控感測器之諸多或全部感測器線路可以高頻率(例如，大約75 kHz)在高參考電壓(例如，9 V)與接地之間被施加脈衝。在自電容性操作模式期間，可將脈衝式電壓施加至觸控感測器之x軸電極與y軸電極兩者，且可藉由量測觸控感測器之電容性節點中之電容的改變來判定觸控感測器上之觸控輸入之位置。

然而，在一些情況中，針對觸控輸入可僅驅動及量測x軸電極及y軸電極之一部分(例如，歸因於有限控制器資源或歸因於守恆控制器資源)。在此等情況中，可執行對電極之掃描。上述情形可以三個循環發生(亦即，每次量測僅感測器線路的三分之一)，例如，其中首先量測y軸電極，其次量測奇數x軸電極，且第三量測偶數x軸電極。若使未經量測之電極在此等情況中浮動(亦即，無任何所施加之驅動信號或電壓)，則可由於各別電極之間存在之互電容而在經量測電極與未經量測電極之間發生互動。可因此將驅動屏蔽信號施加至未經量測電極，該等未經量測電極可取消由經量測電極與未經量測電極之間存在的互電容造成之一或多個效應。驅動屏蔽信號可為與施加至觸控感測器之經量測x軸及y軸電極之驅動信號實質上類似或完全相同之波形。

因為驅動屏蔽信號可與施加至經量測電極之脈衝電壓信號(例如，以高頻率在9V與接地之間電壓加脈衝)實質上相似，所以大量電流且因此大量功率被浪費掉。上述情形在具有高電容負載(例如，介於15 nF與25 nF之間)的當前觸控感測器設計中尤其真實。因此，本發明之實施例可在將未經量測電極連接至接地之前將該等電極連接至經耦接至電容器之低參考電壓(例如，1.33 V)達短時間週期，而非在此加脈衝期間將未經量測電極連接至接地。藉由如此做，電容器可儲存原本被放電至接地之電荷之大部分。在電容器已收集電荷之大部分之後，可接著將未經量測電極連接至接地以便模擬經量測電極之脈衝信號(此是因為經量測電極連接至接地)。

在一項實施例中，舉例而言，觸敏裝置包括觸控感測器及耦接至其之控制器。觸控感測器包括複數個電極，該複數個電極經配置以形成電容性感測節點陣列。控制器包括邏輯，該邏輯經組態以在被執行時將複數個

電極中之每一者連接至第一參考電壓且接著將複數個電極之第一部分連接至第二參考電壓，該第二參考電壓比第一參考電壓低。邏輯經進一步組態以在複數個電極之第一部分連接至第二參考電壓時將複數個電極之第二部分連接至耦接至第三參考電壓之電容器，該第三參考電壓比第一參考電壓低且比第二參考電壓高，且接著將複數個電極之第二部分連接至第二參考電壓。

為促進對本發明之更佳理解，給出某些實施例之以下實例。以下實例絕不應解讀為限制或界定本發明之範疇。藉由參考圖1至圖5可最佳地理解本發明之實施例及其優點，其中相同編號用於指示相同及對應部分。

圖1說明根據本發明之某些實施例之具有實例觸控感測器控制器的實例觸控感測器陣列。觸控感測器陣列100及觸控感測器控制器102偵測觸控感測器陣列100之觸敏區域內之物件之觸控或接近的存在及位置。對觸控感測器陣列的提及可囊括觸控感測器陣列100及其觸控感測器控制器兩者。類似地，對觸控感測器控制器的提及可囊括觸控感測器控制器102及其觸控感測器陣列兩者。觸控感測器陣列100包括一或多個觸敏區域。在某些實施例中，觸控感測器陣列100包括經安置在一或多個基板上之電極陣列，該一或多個基板可由介電材料製成。對觸控感測器陣列的提及可囊括觸控感測器陣列100之電極及該等電極經安置在其上之基板兩者。替代地，對觸控感測器陣列的提及可囊括觸控感測器陣列100之電極，但不囊括該等電極經安置在其上之基板。

在某些實施例中，電極為形成形狀(諸如例如，碟形、正方形、矩形、細線、其他形狀或此等形狀之組合)之導電材料之區域。一或多個導電材料層中之一或多個切口可(至少部分地)形成電極之形狀，且形狀之區

域可(至少部分地)由彼等切口約束。在某些實施例中，電極之導電材料佔據其形狀之大約100%。舉例而言，電極可由氧化銦錫(ITO)製成，且電極之ITO可佔據其形狀之區域的大約100% (有時稱作100%填充)。在某些實施例中，電極之導電材料佔據不足其形狀區域的100%。舉例而言，電極可由金屬或其他導電材料(FLM) (諸如例如，銅、銀或銅基或銀基材料)之細線製成，且導電材料之細線可以陰影線、網線或其他圖案佔據其形狀之區域的大約5%。對FLM的提及囊括此材料。儘管本發明描述或說明特定電極由特定導電材料製成，該特定導電材料以具有特定圖案之特定填充百分比形成特定形狀，但本發明預期電極由任何適當導電材料製成，該適當導電材料以具有任何適合圖案之任何適當填充百分比形成任何適當形狀。

觸控感測器陣列100之電極(或其他元件)的形狀整體或部分地構成觸控感測器陣列100之一或多個大特徵。彼等形狀之實施之一或多個特性(諸如例如，導電材料、填充或形狀內的圖案)整體或部分地構成觸控感測器陣列100之一或多個微特徵。觸控感測器陣列100之一或多個大特徵可判定其功能性之一或多個特性，且觸控感測器陣列100之一或多個微特徵可判定觸控感測器陣列100之一或多個光學特徵，諸如，透射比、折射率，或反射率。

儘管本發明描述多個實例電極，但本發明並不限於此等實例電極且可實施其他電極。另外，儘管本發明描述包括形成特定節點之特定電極之特定組態之多個實例實施例，但本發明並不限於此等實例實施例且可實施其他組態。在某些實施例中，多個電極經安置在相同基板之相同或不同表面上。另外或替代地，不同電極可安置在不同基板上。儘管本發明描述包括經配置成特定實例圖案之特定電極之多個實例實施例，但本發明並不限

於此等實例圖案且可實施其他電極圖案。

機械堆疊含有基板(或多個基板)及形成觸控感測器陣列100之電極之導電材料。舉例而言，機械堆疊可在蓋板下方包括第一光學透明黏合劑(OCA)層。蓋板可為透明的且由適合於重複觸控之彈性材料(諸如例如，玻璃、聚碳酸酯，或聚甲基丙烯酸甲酯(PMMA))製成。本發明預期由任何適合材料製成之任何適合蓋板。第一OCA層可安置在蓋板與具有形成電極之導電材料的基板之間。機械堆疊亦可包括第二OCA層及介電層(其可由PET或另一適合材料製成，類似於具有形成電極之導電材料的基板)。作為替代方案，可替代第二OCA層及介電層而施加介電材料之薄塗層。第二OCA層可安置在具有製成電極之導電材料的基板與介電層之間，且介電層可安置在第二OCA層與包括觸控感測器陣列100及觸控感測器控制器102的裝置之顯示器的氣隙之間。舉例而言，蓋板可具有大約1毫米(mm)之厚度；第一OCA層可具有大約0.05 mm之厚度；具有形成電極之導電材料的基板可具有大約0.05 mm之厚度；第二OCA層可具有大約0.05 mm之厚度；且介電層可具有大約0.05 mm之厚度。

儘管本發明描述特定機械堆疊，該特定機械堆疊具有特定數目個特定層，該等層由特定材料製成且具有特定厚度，但本發明預期任何適合機械堆疊，該任何適合機械堆疊具有任何適合數目個任何適合層，該等層由任何適合材料製成且具有任何適合厚度。舉例而言，在某些實施例中，黏合劑層或介電層可替換上文所描述之介電層、第二OCA層及氣隙，其中顯示器中不存在任何氣隙。

觸控感測器陣列100之基板之一或多個部分可由聚對酞酸乙二酯(PET)或另一適合材料製成。本發明預期具有由任何適合材料之任何適合

部分之任何適合基板。在某些實施例中，觸控感測器陣列100中之一或多個電極整體或部分地由ITO製成。另外或替代地，觸控感測器陣列100中之一或多個電極是由金屬或其他導電材料之細線製成。舉例而言，導電材料之一或多個部分可為銅或銅基且具有大約5微米(μm)或更小之厚度及大約10 μm 或更小之寬度。作為另一實例，導電材料之一或多個部分可為銀或銀基且類似地具有大約5 μm 或更小之厚度及大約10 μm 或更小之寬度。本發明預期由任何適合材料製成之任何適合電極。

在某些實施例中，觸控感測器陣列100實施觸控感測之電容形式。此可包括互電容及自電容實施兩者。在互電容實施中，觸控感測器陣列100可包括形成電容性節點陣列的驅動及感測電極陣列。驅動電極及感測電極可形成電容性節點。形成電容性節點之驅動電極及感測電極經定位彼此靠近但不與彼此進行電接觸。替代地，回應於(例如)施加至驅動電極之信號，驅動電極及感測電極跨越其之間的時間彼此電容耦接。施加至驅動電極之脈衝或交流電壓(藉由觸控感測器控制器102)感應感測電極上之電荷，且所感應之電荷量易受外部影響(諸如，物件之觸控或接近)。當物件觸控或接近電容性節點時，可在電容性節點處發生電容改變，且觸控感測器控制器102量測該電容改變。藉由量測整個陣列中之電容改變，觸控感測器控制器102在觸控感測器陣列100之觸敏區域內判定該觸控或接近之位置。

在自電容實施中，觸控感測器100可包括可各自形成電容性節點之單個類型之電極陣列。當物件觸控或接近電容性節點時，可在該電容性節點處發生自電容改變，且觸控感測器控制器102將該電容改變量測為(舉例而言)實施將該電容性節點處之電壓提昇預定量之電荷量改變。與互電容實

施一樣，藉由量測整個陣列中之電容之改變，觸控感測器控制器102判定觸控感測器陣列100之觸敏區域內之觸控或接近之位置。本發明預期任何適合形式之電容性觸控感測。

在某些實施例中，一或多個驅動電極一起形成水平或垂直地或以任何適合定向延續之驅動線路。類似地，在某些實施例中，一或多個感測電極一起形成水平或垂直地或以任何適合定向延續之感測線路。作為一個特定實例，驅動線路實質上垂直於感測線路而延續。對驅動線路的提及可囊括構成該驅動線路之一或多個驅動電極，且反之亦然。對感測線路的提及可囊括構成該感測線路之一或多個感測電極，且反之亦然。

在某些實施例中，觸控感測器陣列100包括以圖案安置在單個基板之一側上之驅動及感測電極。在此組態中，跨越其間の間隔彼此電容性耦接之一對驅動及感測電極形成電容性節點。作為實例性自電容性實施，單個類型之電極以圖案安置在單個基板上。除使驅動及感測電極以圖案安置在單個基板之一側上以外或作為使驅動及感測電極以圖案安置在單個基板之一側上之替代方案，觸控感測器陣列100亦可使驅動電極以圖案安置在基板之一側上且使感測電極以圖案安置在該基板之另一側上。此外，觸控感測器陣列100可使驅動電極以圖案安置在一個基板之一側上且使感測電極以圖案安置在另一基板之一側上。在此等組態中，驅動電極及感測電極之交叉點形成電容性節點。此交叉點可為其中驅動電極與感測電極在其各別平面中「交叉」或彼此最靠近之位置。驅動及感測電極並不彼此進行電接觸—而是其跨越介電質在交叉點處彼此電容性耦接。儘管本發明描述形成特定節點之特定電極之特定組態，但本發明預期形成任何適合節點之任何適合電極之任何適合組態。此外，本發明預期以任何適合圖案安置在任何

適合數目個任何適合基板上之任何適合電極。

如上文所描述述，觸控感測器100之電容性節點處之電容改變可指示該電容性節點之位置處之觸控或接近輸入。觸控感測器控制器102偵測並處理電容改變以判定觸控或接近輸入之存在及位置。在某些實施例中，觸控感測器控制器102接著將關於觸控或接近輸入之資訊傳遞至包括觸控感測器陣列100及觸控感測器控制器102之觸敏裝置之一或多個其他組件(諸如，一或多個中央處理單元(CPU))，該觸敏裝置可藉由起始裝置之功能(或在裝置上運行之應用程式)而對觸控或接近輸入作出回應。儘管本發明描述關於特定裝置及特定觸控感測器具有特定功能之特定觸控感測器控制器，本發明預期關於任何適合裝置及任何適合觸控感測器具有任何適合功能性之任何適合觸控感測器控制器。

在某些實施例中，觸控感測器控制器102經實施為一或多個積體電路(IC)，諸如通用微處理器、微控制器、可程式化邏輯裝置或陣列、特殊應用IC (ASIC)。觸控感測器控制器102包含類比電路、數位邏輯及數位非揮發性記憶體之任何適合組合。在特定實施例中，觸控感測器控制器102可包含儲存在電腦可讀媒體(例如，一或多個記憶體單元)中之指令，其中該等指令經組態以在由觸控感測器控制器102之一或多個處理器執行時執行方法之一或多個功能或步驟。在某些實施例中，觸控感測器控制器102安置在接合至觸控感測器陣列100之基板之柔性印刷電路(FPC)上，如下文所描述。FPC可為主動或被動的。在某些實施例中，多個觸控感測器控制器102經安置在FPC上。

在實例實施中，觸控感測器控制器102包括處理器單元、驅動單元、感測單元及儲存單元。在此實施中，驅動單元將驅動信號供應至觸控感測

器陣列100之驅動電極，且感測單元感測觸控感測器陣列100之電容性節點處之電荷且將表示電容性節點處之電容之量測信號提供至處理器單元。該處理器單元控制藉由驅動單元至驅動電極之驅動信號之供應且處理來自感測單元之量測信號以偵測及處理觸控感測器100之觸敏區域內之觸控或接近輸入之存在及位置。該處理器單元亦可追蹤觸控感測器100之觸敏區域內之觸控或接近輸入之位置改變。該儲存單元儲存用於由處理器單元執行之程式化，包括用於控制驅動單元以將驅動信號供應至驅動電極之程式化、用於處理來自感測單元之量測信號之程式化及其他適合程式化。儘管本發明描述具有帶有特定組件之特定實施之特定觸控感測器控制器，但本發明預期具有帶有任何適合組件之任何適合實施之任何適合觸控感測器控制器。

安置在觸控感測器陣列100之基板上之導電材料之軌道104將觸控感測器陣列100之驅動或感測電極耦接至連接墊106，該等連接墊亦安置在觸控感測器陣列100之基板上。如下文所描述，連接墊106促進將軌道104耦接至觸控感測器控制器102。軌道104可延伸至觸控感測器陣列100之觸敏區域中或周圍(例如，在其邊緣處)。在某些實施例中，特定軌道104將用於將觸控感測器控制器102耦接至觸控感測器陣列100之驅動電極之驅動連接，藉以觸控感測器控制器102之驅動單元將驅動信號供應至驅動電極，且其他軌道104將用於將觸控感測器控制器102耦接至觸控感測器陣列100之感測電極之感測連接，藉以觸控感測器控制器102之感測單元感測觸控感測器陣列100之電容節點處之電荷。

軌道104由金屬或其他導電材料之細線製成。舉例而言，軌道104之導電材料可為銅或銅基且具有大約100 μm 或更小之寬度。作為另一實

例，軌道104之導電材料可為銀或銀基且具有大約100 μm 或更小之寬度。在某些實施例中，除金屬或其他導電材料細線以外或作為金屬或其他導電材料細線之替代方案，軌道104亦可全部地或部分地由ITO製成。儘管本發明描述由具有特定寬度之特定材料製成之特定軌道，但本發明預期由具有任何適合寬度之任何適合材料製成之任何適合軌道。除軌道104以外，觸控感測器陣列100亦可包括端接於觸控感測器100之基板之邊緣處之接地連接器(其可為連接墊106)處的一或多個接地線路(類似於軌道104)。

連接墊106可沿著基板之一或多個邊緣定位在觸控感測器陣列100之觸敏區域的外部。如上文所描述此，觸控感測器控制器102可在FPC上。連接墊106可由與軌道104相同之材料製成且可使用各向異性導電膜(ACF)接合至FPC。在某些實施例中，連接108包括在FPC上將觸控感測器控制器102耦接至連接墊106，繼而將觸控感測器控制器102耦接至軌道104及觸控感測器陣列100之驅動或感測電極的導線。在另一實施例上，連接墊106連接至機電連接器(諸如，零插力線至板連接器)；在此實施例中，連接108可視情況不包括FPC。本發明預期觸控感測器控制器102與觸控感測器陣列100之間的任何適合連接108。

圖2A到圖2B說明根據本發明之某些實施例以自電容性操作模式操作的實例觸控感測器陣列200。圖2A之陣列200a包含呈柵格圖案之電極，而圖2B之陣列200b包含呈稜形圖案之電極。陣列200中之每一者包含x軸電極201及y軸電極202，其中x軸電極201及y軸電極202重疊以形成複數個電容性節點(例如，電容性節點203)。

在自電容性操作模式中，兩個電極組(例如，x軸電極201及y軸電極202兩者)經驅動以在由其形成之電容性節點(例如，電容性節點203)中形

成自電容。當物件觸控或接近電容性節點時，可在該電容性節點處發生自電容改變，且耦接至陣列之觸控感測器控制器將該電容改變量測為(舉例而言)實施將該電容性節點處之電壓提昇預定量之電荷量改變。藉由量測整個陣列中之電容之改變，觸控感測器控制器判定觸控感測器之觸敏區域內之觸控或接近之位置。

在一些實施例中，僅x軸電極及y軸電極之一部分可經驅動且經量測觸控輸入。舉例而言，如圖2A至圖2B中所說明，僅形成電容性節點203之電極可經驅動且經量測觸控輸入。若使未經量測之電極在此等實施例中浮動(亦即，無任何所施加之驅動信號或電壓)，則可由於各別電極之間存在之互電容而在經量測電極與未經量測電極之間發生互動。因此，可將驅動屏蔽信號施加至未經量測電極(如所說明)，該等未經量測電極可取消由經量測電極與未經量測電極之間存在之互電容造成的一或多個效應。在某些實施例中，驅動屏蔽信號可為與施加至觸控感測器之經量測x軸電極及y軸電極之驅動信號(其可為脈衝或交替信號)實質上類似波形。在其他實施例中，驅動屏蔽信號可不同於施加至經量測電極之驅動信號，但兩個信號可仍在相同高參考電源與低參考電壓之間交替。實例驅動屏蔽信號波形及相關聯驅動信號波形在圖4A中進行說明且在下文進一步論述。

儘管以特定圖案描述，但根據本發明之觸控感測器之電極可成任何適當圖案。在某些實施例中，舉例而言，x軸電極201可並非完全水平且y軸電極202可並非完全垂直。確切地說，x軸電極201可與水平線成任何適當角且y軸電極202可與垂直線成任何適當角。本發明並不限於圖2A至圖2B中所說明之x軸電極及y軸電極之組態。替代地，本發明預期電極之任何適當圖案、組態、設計或配置且並不限於上文所論述之實例圖案。

圖3說明根據本發明之某些實施例之用於捕獲及重新使用電荷之實例系統300。特定而言，圖3說明耦接至開關320及觸控感測器陣列330之實例觸控感測器控制器310。開關320進一步耦接至包括電容器345之電荷捕獲及重新使用系統340。電荷捕獲及重新使用系統340耦接至分洩器電路350。儘管在圖3中經說明為在觸控感測器控制器310外部，但在某些實施例中，開關320及分洩器電路350可在控制器310內部。

在以自電容性操作模式操作時，觸控感測器陣列330可類似於圖2A至圖2B之陣列200驅動。亦即，陣列330之特定電極連接至驅動信號(偵測陣列330之電容性節點335處之觸控輸入)而其他電極連接至驅動屏蔽信號(以便避免上文關於使此等電極浮動所描述之問題)。驅動屏蔽信號可在特定實施例中緊密地重複驅動信號，使得驅動屏蔽信號與驅動信號實質上類似。根據本發明之特定實施例之實例驅動信號波形470a及實例驅動屏蔽信號波形460a在圖4A中進行說明且在下文進一步描述。

在特定實施例中，施加至經量測電極之驅動信號可為脈衝式。亦即，經量測電極可連接至一或多個電壓，該一或多個電壓致使電極以特定頻率(例如，75 kHz)在高參考電壓(在圖3中由V1表示)(諸如，9 V)與接地之間變化。因為施加至未經量測電極之驅動屏蔽信號可實質上類似於施加至經量測電極之脈衝式驅動信號，所以大量電流及功率因在高參考電壓與接地之間對未經量測電極加脈衝而被浪費掉。上述情形在具有高電容負載(例如，介於15 nF與25 nF之間)的當前觸控感測器設計中尤其真實。

因此，本發明之特定實施例在將未經量測電極連接至接地之前將該等電極連接至電容器345(該電容器耦接至參考電壓，該參考電壓介於脈衝信號之高參考電壓與接地之間，諸如1.33 V(在圖3中由V2表示))達短

時間週期，而非在此加脈衝期間緊在高參考電壓之後將未經量測電極連接至接地。在某些實施例中，電容器可具有大約 $1\ \mu\text{F}$ 至 $10\ \mu\text{F}$ 之電容。藉由以此方式將陣列330之未經量測電極連接至電容器345，電容器345可儲存原本被放電至接地之電荷之大部分。在電容器345已從陣列330之未經量測電極收集電荷之後，可接著將未經量測電極連接至接地以便模仿未經量測電極之脈衝式信號。圖4A至圖4B之實例波形460及470分別說明圖3之點360及370處之實例電壓波形。

可重新使用儲存在電容器345中之電荷。舉例而言，在一些實施例中，電容器345中之電荷可用於為觸控感測器控制器310中之數位邏輯電路311供電(例如，可被發送至電源或電源電壓軌)。在一些實施例中，儲存在電容器345中之電荷亦可用於為觸敏裝置之其他電子組件供電。在某些情況中，由電容器345捕獲之電荷量可大於可繼而由邏輯311或其他組件使用之電荷量。為避免由電容器345中之過量電荷引起之邏輯311之參考驅動電壓的上升，可將分洩器電路350耦接至電容器345使得可適當地放電過量電荷而不會造成邏輯311之參考驅動電壓的上升。

分洩器電路350可包含比較電路355，該比較電路監測耦接至電容器345之參考電壓V2的電壓。若電壓V2上升超過特定臨限值，則分洩器電路350之比較電路355可將電容器345連接至接地(例如，經由所說明之開關)以便放電儲存在電容器345中之過量電荷且避免參考電壓V2之增加。由比較電路355使用之臨限值可基於供應至比較電路之另一參考電壓，例如圖3中所說明之 V_c 。

圖4A至圖4B說明根據本發明之某些實施例之實例電極電壓波形460及470。圖4A至圖4B之波形460可表示施加至耦接至電容器之電極的電壓

以便捕獲在從高參考電壓V1至接地之過渡期間損失的電荷，而圖4A至圖4B之波形470可表示通常施加至未併入本發明之教示之電極的電壓。隨著施加至電極的電壓在波形470中從V1過渡至接地，例如，電極中之電荷可實際上被浪費掉。然而，根據本發明之態樣，可在將電極連接至接地之前將該電極連接至電容器耦接至的中間電壓(例如，圖4A電壓V2，如在波形460a中所展示)。藉由如此做，原本將丟失之電荷之大部分可被電容器捕獲，且經儲存供稍後使用(例如，藉由耦接至電容器之其他電路)。波形460可因此允許電荷捕獲及重新使用同時看上去與波形470實質上類似。

在某些實施例中，在某些實施例中，波形460及470可分別表示圖3之系統300之點360及370處之電壓。參考圖4A，波形460a可根據本發明之某些實施例包含兩個相位，其可包括正相位及負相位。正相位可通常指使自電容性觸控感測器330之電極自接地至高參考驅動電壓V1 (例如，9 V)的相位，而負相位可通常指使電極自高參考驅動電壓V1 (例如，9 V)至接地的相位。儘管說明為高參考電壓V1與接地之間交替，但某些實施例可使觸控感測器之經量測及未經量測電極在高參考電壓V1與低於V1之任何特定參考電壓之間交替。

在正相位期間，經量測電極與未經量測電極兩者可連接至高驅動參考電壓V1。在負相位期間，未經量測電極可首先連接至耦接至低參考電壓V2之電容器(而所量測電極連接至接地)。通常，在負相位期間，未經量測電極亦將在連接至V2之後連接至接地以快速地降低其上之電壓且模仿經量測電極上之信號。然而，如上文所描述，將未經量測電極連接至電壓V2可允許其所耦接之電容器捕獲並重新使用未經量測電極中之電荷。

儘管經說明為特定波形，但經量測及未經量測電極上之波形可不同

於圖4A中所描繪之彼等。作為一項實例，經量測及未經量測電極可在正相位與負相位中經驅動至高參考電壓V1與接地之間的中間電壓。舉例而言，如在圖4B中所說明，正相位與負相位中之每一者可包括積分相位及重設相位。在正積分相位期間，未經量測電極及經量測電極可連接至介於接地與高驅動參考電壓V1之間的中間參考電壓V3，且在正重設相位期間，未經量測電極及經量測電極兩者可連接至高驅動參考電壓V1。在負積分相位期間，未經量測電極可在連接至中間參考電壓V4之前首先連接至耦接至參考電壓V2之電容器(如波形460b中所展示)而經量測電極連接至V4 (如波形470b中所展示)。在負重設相位期間，經量測電極及未經量測電極可連接至接地。

圖5根據本發明之某些實施例說明用於電荷捕獲及重新用於自電容性觸控感測器的實例方法500。方法500可由觸控感測器控制器之邏輯(例如，硬體或軟體)執行。舉例而言，方法500可藉由執行(用觸控感測器控制器之一或多個處理器)儲存在觸控感測器控制器之電腦可讀媒體之指令來執行。

方法在步驟510處開始，其中經配置以形成電容性感測節點陣列之複數個電極中之每一者連接至第一參考電壓(例如，9 V)。複數個電極可包括以自電容性操作模式操作之電容性觸控感測器陣列之第一部分(例如，經量測電極)及第二部分(例如，未經量測電極)。描繪步驟510期間之第一部分(例如，經量測電極)及第二部分(例如，未經量測電極)之電壓的實例波形在圖4A之正相位中分別經說明為波形470a及460a。第一參考電壓可為脈衝式驅動信號之高參考驅動電壓。在一些實施例中，此步驟可包括在將複數個電極之第一部分(例如，經量測電極)及第二部分(例如，未經量

測電極)連接至第一參考電壓(例如，參見圖4B中所說明之正積分相位及正重設相位)之前將多個電極之第一部分及第二部分兩者連接至比第一參考電壓低的參考電壓。

在步驟520處，多個電極之第一部分(例如，經量測電極)連接至比步驟510之第一參考電壓低之第二參考電壓。在一些實施例中，第二參考電壓可為接地。在複數個電極之第一部分連接至第二參考電壓時，複數個電極之第二部分(例如，未經量測電極)在步驟530處連接至耦接至第三參考電壓(其比第一參考電壓低且超過第二參考電壓(例如，1.33 V))之電容器，且接著在步驟540處連接至第二參考電壓。

在步驟550處，重新使用來自電容器之電荷並將其提供至耦接至電容性感測節點陣列之觸控感測器控制器。可將電荷提供至觸控感測器控制器之任何適合組件，例如，觸控感測器控制器之數位邏輯電路。舉例而言，在某些實施例中，提供至觸控感測器控制器之電荷可將功率提供至控制器之數位邏輯電路。儲存在電容器中之過量電荷可經放電，諸如，藉由使用包括比較電路之分洩器電路，如上文所描述。

可對方法500作出修改、添加或省略而不背離本發明之範疇。舉例而言，儘管在步驟520及540中經描述為將感測器線路連接至接地，但在某些實施例中，可將感測器線路連接至介於步驟530之低參考電壓與接地之間的參考電壓。作為另一實例，儘管經說明為單獨步驟，但步驟550可在與執行步驟510到540相同的時間執行(例如，在根據步驟510至540驅動感測器線路之同時將所捕獲電荷連續供應至觸控感測器控制器)。此外，步驟之次序可以不同於所描述方式的方式執行且可同時執行一些步驟。另外，每一個別步驟可包括額外步驟而不背離本發明之範疇。

本文中，電腦可讀非暫時儲存媒體可包括一或多個基於半導體或其他積體電路(IC) (例如，場可程式化閘陣列(FPGA)或特殊應用IC(ASIC))、硬式磁碟機(HDD)、混合硬式磁碟機(HHD)、光碟、光學磁碟機(ODD)、磁光碟、磁光磁碟機、軟碟、軟磁碟機(FDD)、磁帶、固態硬碟(SSD)、RAM磁碟機、SECURE DIGITAL卡或磁碟機、任何其他適合之電腦可讀非暫時性儲存媒體，或此等中之兩者或多於兩者之任何適合組合。電腦可讀非暫時性儲存媒體可為揮發性、非揮發性或揮發性及非揮發性的組合。

本文中，「或」為包括性而非互斥性，除非內容脈絡另有明確指示或另有指示。因此，本文中，「A或B」意指「A、B或兩者」，除非內容脈絡另有明確指示或另有指示。此外，「及」既為聯合的又為各自的，除非內容脈絡另有明確指示或另有指示。因此，本文中，「A及B」意指「A及B，聯合地或各自地」，除非內容脈絡另有明確指示或另有指示。

本發明囊括熟習此項技術者將理解的對本文中之實例性實施例之大量改變、替代、變化、更改及修改。類似地，隨附申請專利範圍囊括熟習此項技術者將理解的對本文中之實例性實施例之所有改變、替代、變化、更改及修改。此外，在隨附申請專利範圍中對經調適以、經配置以、能夠、經組態以、經實現以、可操作以或操作以執行特定功能之設備或系統或者設備或系統之組件的提及囊括該設備、系統、組件，不論其或該特定功能是否被啟動、接通或解除鎖定，只要彼設備、系統或組件經如此調適、經如此配置、能夠如此、經如此組態、經如此實現、可如此操作或如此操作即可。

【符號說明】

100	觸控感測器陣列
102	觸控感測器控制器
104	軌道
106	連接墊
108	連接
200a	觸控感測器陣列/陣列
200b	觸控感測器陣列/陣列
201a	x軸電極
201b	x軸電極
202a	y軸電極
202b	y軸電極
203a	電容性節點
203b	電容性節點
210	控制器
300	系統
310	觸控感測器控制器
311	數位邏輯電路/邏輯
320	開關
330	觸控感測器陣列
335	電容性節點
340	電荷捕獲及重新使用系統
345	電容器
350	分洩器電路

355	比較電路
360	點
370	點
460a	電壓波形
460b	電壓波形
470a	電壓波形
470b	電壓波形
500	方法
510	步驟
520	步驟
530	步驟
540	步驟
550	步驟
V1	高參考電壓/高參考驅動電壓
V2	低參考電壓/參考電壓
V3	中間參考電壓
V4	中間參考電壓
Vc	參考電壓

【發明申請專利範圍】

【第1項】

一種用於連接電極至電壓之設備，其包括：

一第一電極；

一第二電極；

一或多個處理器；及

一或多個記憶體單元，其耦接至該一或多個處理器，該一或多個記憶體單元共同地儲存邏輯，該邏輯經組態以在由該一或多個處理器執行時致使該一或多個處理器藉由以下步驟來控制該第一電極之連接：

將該第一電極連接至一第一參考電壓；

在將該第一電極連接至該第一參考電壓之後，將該第一電極連接至一第二參考電壓，其中將一電容器耦接至該第二參考電壓且該第二參考電壓比該第一參考電壓低；及

在將該第一電極連接至該第二參考電壓之後，將該第一電極連接至一第三參考電壓，其中該第三參考電壓比該第一參考電壓及該第二參考電壓低，

其中該邏輯經進一步組態以在由該一或多個處理器執行時致使該一或多個處理器藉由以下步驟來控制該第二電極之連接：

在將該第一電極連接至該第一參考電壓之同時，將該第二電極連接至該第一參考電壓；及

在將該第一電極連接至該第二參考電壓且接著連接至該第三參考電壓之同時，將該第二電極連接至該第三參考電壓。

【第2項】

如請求項1之設備，其中該電容器耦接至一電路之一電壓電源。

【第3項】

如請求項1之設備，其中該第一電極為一電容性觸控感測器之一電極。

【第4項】

如請求項1之設備，其中該第一電極及該第二電極為一電容性觸控感測器之電極。

【第5項】

如請求項1之設備，其中該邏輯經進一步組態以在由該一或多個處理器執行時致使該一或多個處理器藉由以下步驟來進一步控制該第一電極之連接：

在將該第一電極連接至該第一參考電壓之前將該第一電極連接至一第四參考電壓，其中該第四參考電壓比該第一參考電壓低且比該第三參考電壓高；及

在將該第一電極連接至該第二參考電壓之後且在將該第一電極連接至該第三參考電壓之前，將該第一電極連接至一第五參考電壓，其中該第五參考電壓比該第二參考電壓低且比該第三參考電壓高。

【第6項】

如請求項5之設備，其進一步包含一第二電極，其中該邏輯經進一步組態以在由該一或多個處理器執行時致使該一或多個處理器藉由以下步驟來控制該第二電極之連接：

在將該第一電極連接至該第四參考電壓之同時，將該第二電極連

接至該第四參考電壓；及

在將該第一電極連接至該第二參考電壓且接著連接至該第五參考電壓之同時，將該第二電極連接至該第五參考電壓。

【第7項】

如請求項6之設備，其中該第一電極及該第二電極為一電容性觸控感測器之電極。

【第8項】

一種用於連接電極至電壓之設備，其包括：

一第一電極；

一或多個處理器；及

一或多個記憶體單元，其耦接至該一或多個處理器，該一或多個記憶體單元共同地儲存邏輯，該邏輯經組態以在由該一或多個處理器執行時致使該一或多個處理器藉由以下步驟來控制該第一電極之連接：

將該第一電極連接至一第一參考電壓；

在將該第一電極連接至該第一參考電壓之後，將該第一電極連接至一第二參考電壓，其中將一電容器耦接至該第二參考電壓且該第二參考電壓比該第一參考電壓低；及

在將該第一電極連接至該第二參考電壓之後，將該第一電極連接至一第三參考電壓，其中該第三參考電壓比該第一參考電壓及該第二參考電壓低，

其中該電容器進一步耦接至一泄流(bleed)電路，該泄流電路經組態以放電(discharge)儲存在該電容器中之過量(excess)電荷。

【第9項】

如請求項8之設備，其中該泄流電路包含一比較電路。

【第10項】

一種連接電極至電壓之方法，其包含：

將一第一電極連接至一第一參考電壓；

在將該第一電極連接至該第一參考電壓之後，將該第一電極連接至一第二參考電壓，其中將一電容器耦接至該第二參考電壓且該第二參考電壓比該第一參考電壓低；

在將該第一電極連接至該第二參考電壓之後，將該第一電極連接至一第三參考電壓，其中該第三參考電壓比該第一參考電壓及該第二參考電壓低；

在將該第一電極連接至該第一參考電壓之同時，將一第二電極連接至該第一參考電壓；及

在將該第一電極連接至該第二參考電壓且接著連接至該第三參考電壓之同時，將該第二電極連接至該第三參考電壓。

【第11項】

如請求項10之方法，其進一步包含：將來自該電容器之電荷提供至一電路之一電壓電源。

【第12項】

如請求項10之方法，其進一步包含：將儲存在該電容器中之過量電荷放電至一泄流電路。

【第13項】

如請求項10之方法，其進一步包含：

在將該第一電極連接至該第一參考電壓之前將該第一電極連接至一第四參考電壓，其中該第四參考電壓比該第一參考電壓低且比該第三參考電壓高；及

在將該第一電極連接至該第二參考電壓之後且在將該第一電極連接至該第三參考電壓之前，將該第一電極連接至一第五參考電壓，其中該第五參考電壓比該第二參考電壓低且比該第三參考電壓高。

【第14項】

如請求項13之方法，其進一步包含：

在將該第一電極連接至該第四參考電壓之同時，將一第二電極連接至該第四參考電壓；及

在將該第一電極連接至該第二參考電壓且接著連接至該第五參考電壓之同時，將該第二電極連接至該第五參考電壓。

【第15項】

一種用於連接電極至電壓之電腦可讀媒體，其包含經組態以在被執行時進行以下操作之邏輯：

將一第一電極連接至一第一參考電壓；

在將該第一電極連接至該第一參考電壓之後，將該第一電極連接至一第二參考電壓，其中將一電容器耦接至該第二參考電壓且該第二參考電壓比該第一參考電壓低；及

在將該第一電極連接至該第二參考電壓之後，將該第一電極連接至一第三參考電壓，其中該第三參考電壓比該第一參考電壓及該第二參考電壓低；

其中該邏輯經進一步組態以在被執行時以進行以下操作：

在將該第一電極連接至該第一參考電壓之同時，將一第二電極連接至該第一參考電壓；

在將該第一電極連接至該第二參考電壓且接著連接至該第三參考電壓之同時，將該第二電極連接至該第三參考電壓。

【第16項】

如請求項15之電腦可讀媒體，其中該邏輯經進一步組態以在被執行時以進行以下操作：

在將該第一電極連接至該第一參考電壓之前將該第一電極連接至一第四參考電壓，其中該第四參考電壓比該第一參考電壓低且比該第三參考電壓高；及

在將該第一電極連接至該第二參考電壓之後且在將該第一電極連接至該第三參考電壓之前，將該第一電極連接至一第五參考電壓，其中該第五參考電壓比該第二參考電壓低且比該第三參考電壓高。

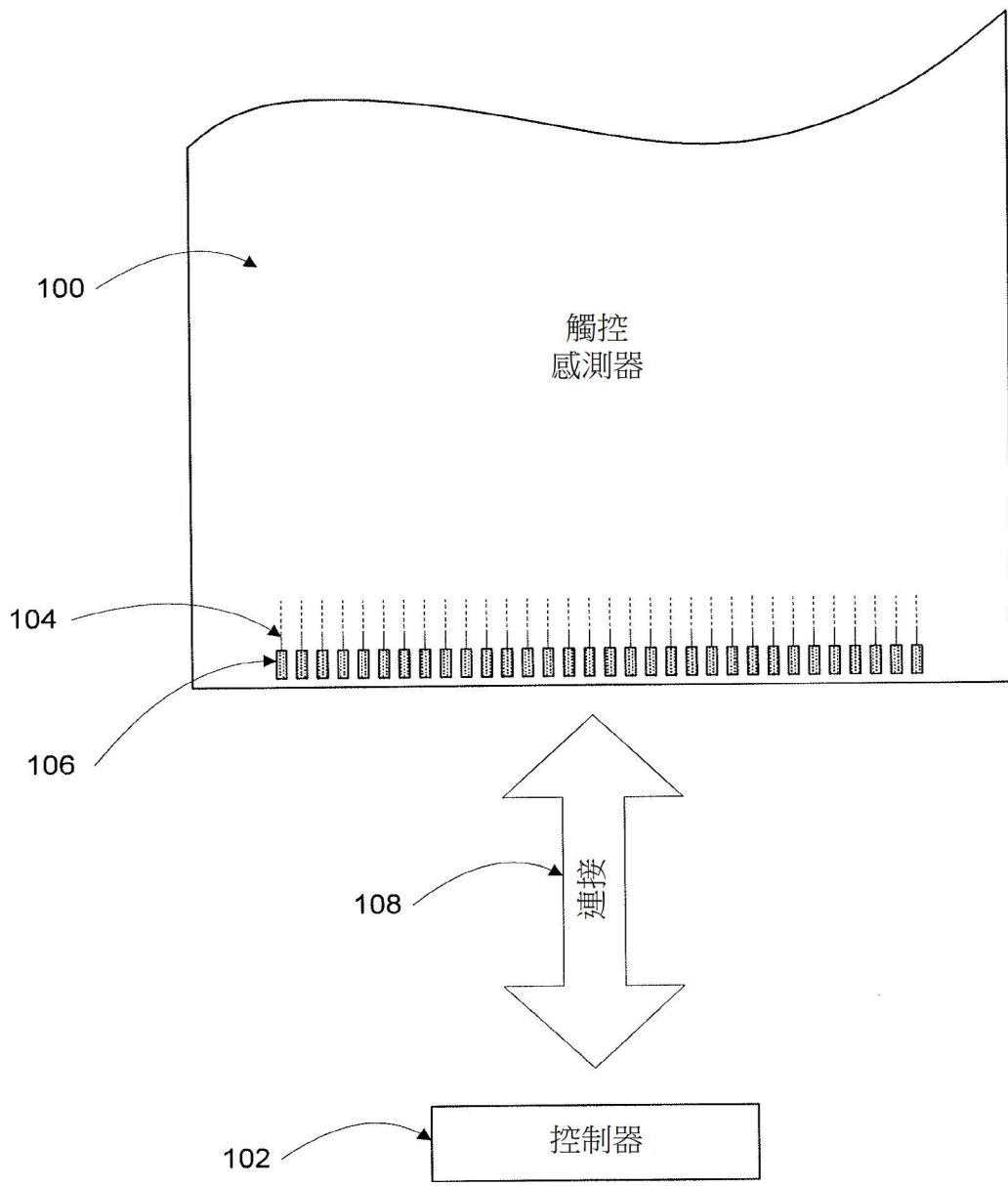
【第17項】

如請求項16之電腦可讀媒體，其中該邏輯經進一步組態以在被執行時以進行以下操作：

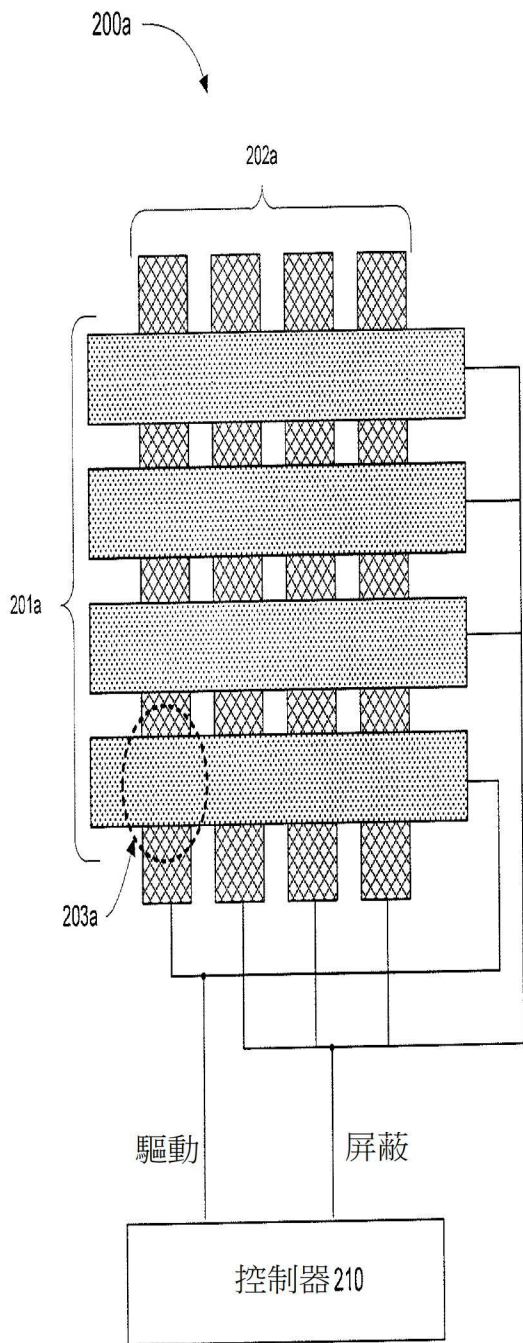
在將該第一電極連接至該第四參考電壓之同時，將一第二電極連接至該第四參考電壓；及

在將該第一電極連接至該第二參考電壓且接著連接至該第五參考電壓之同時，將該第二電極連接至該第五參考電壓。

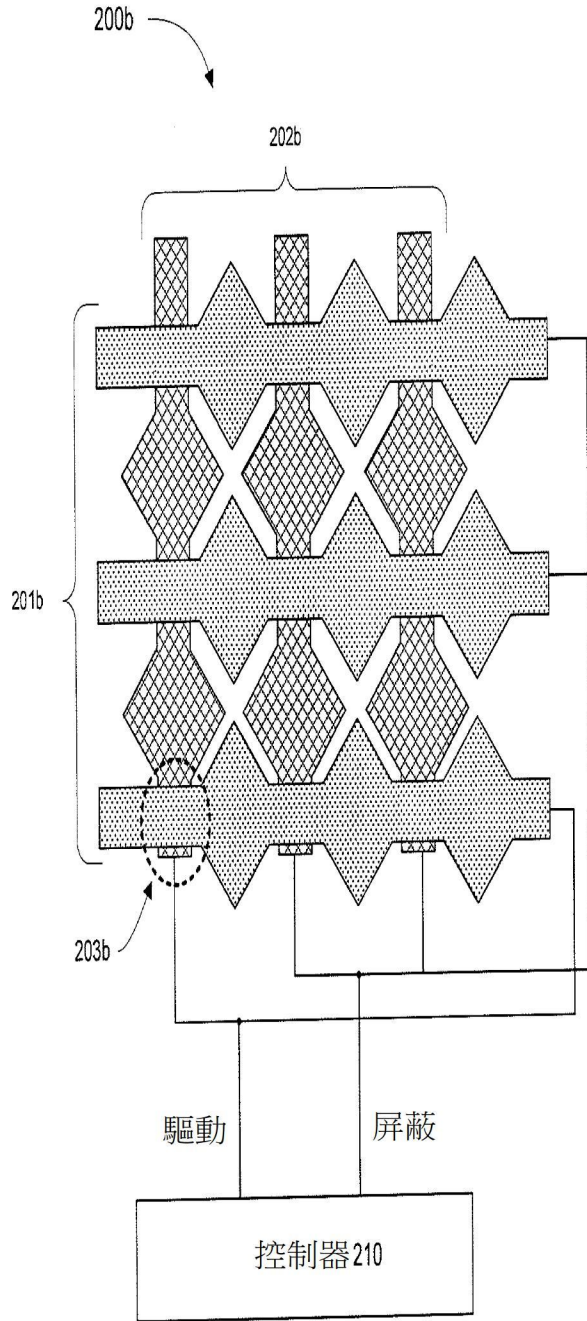
【發明圖式】



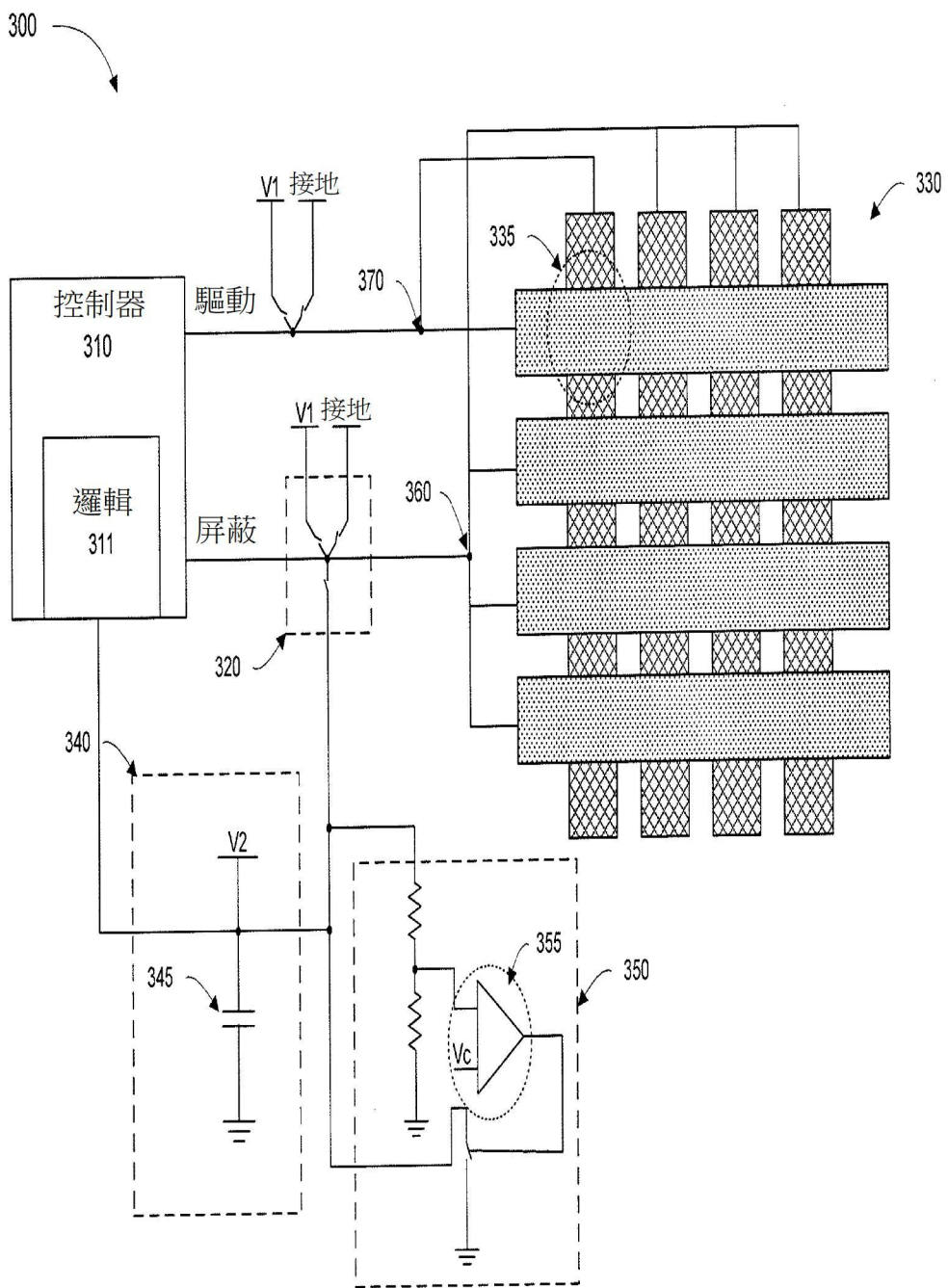
【圖1】



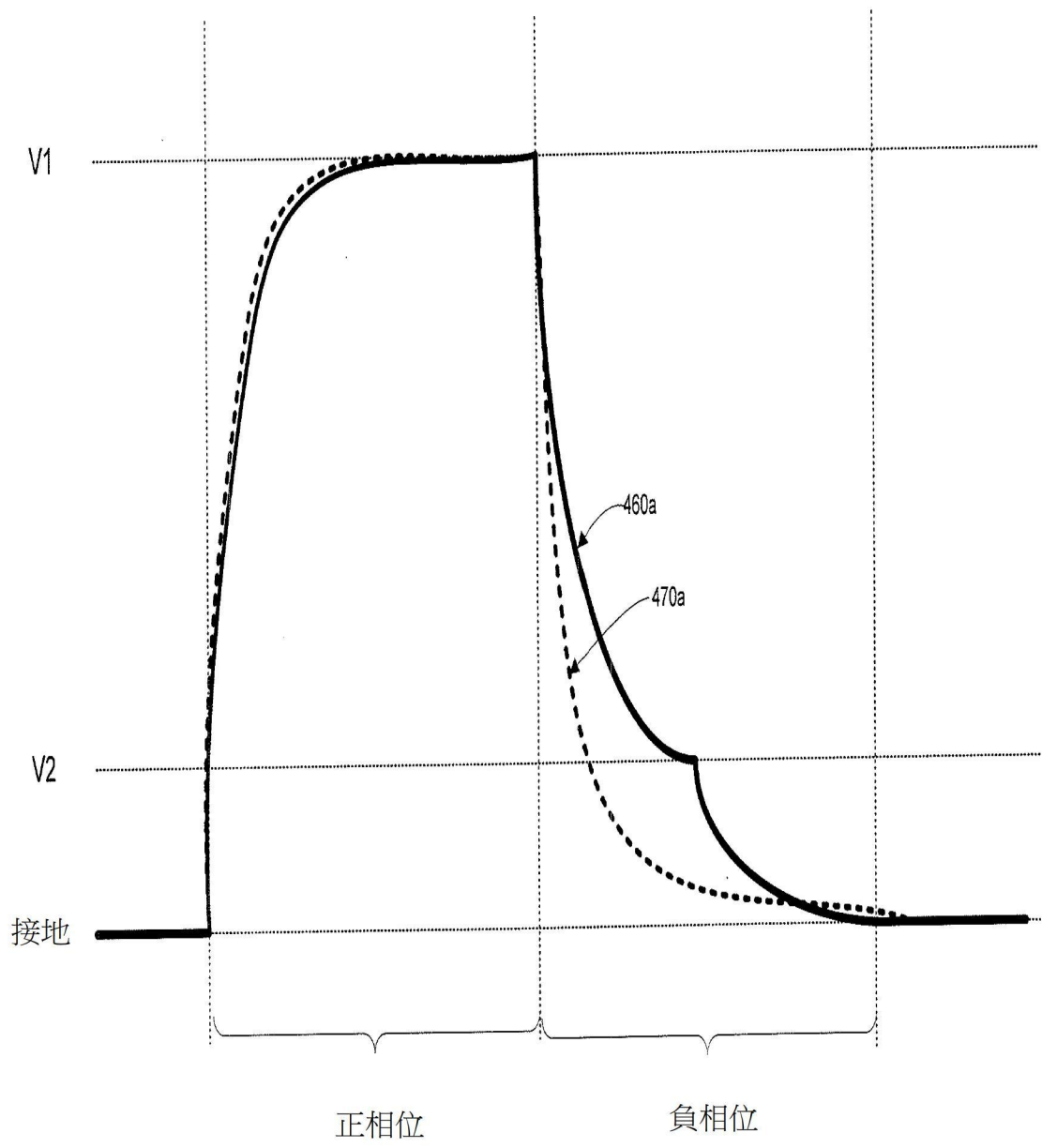
【圖2A】



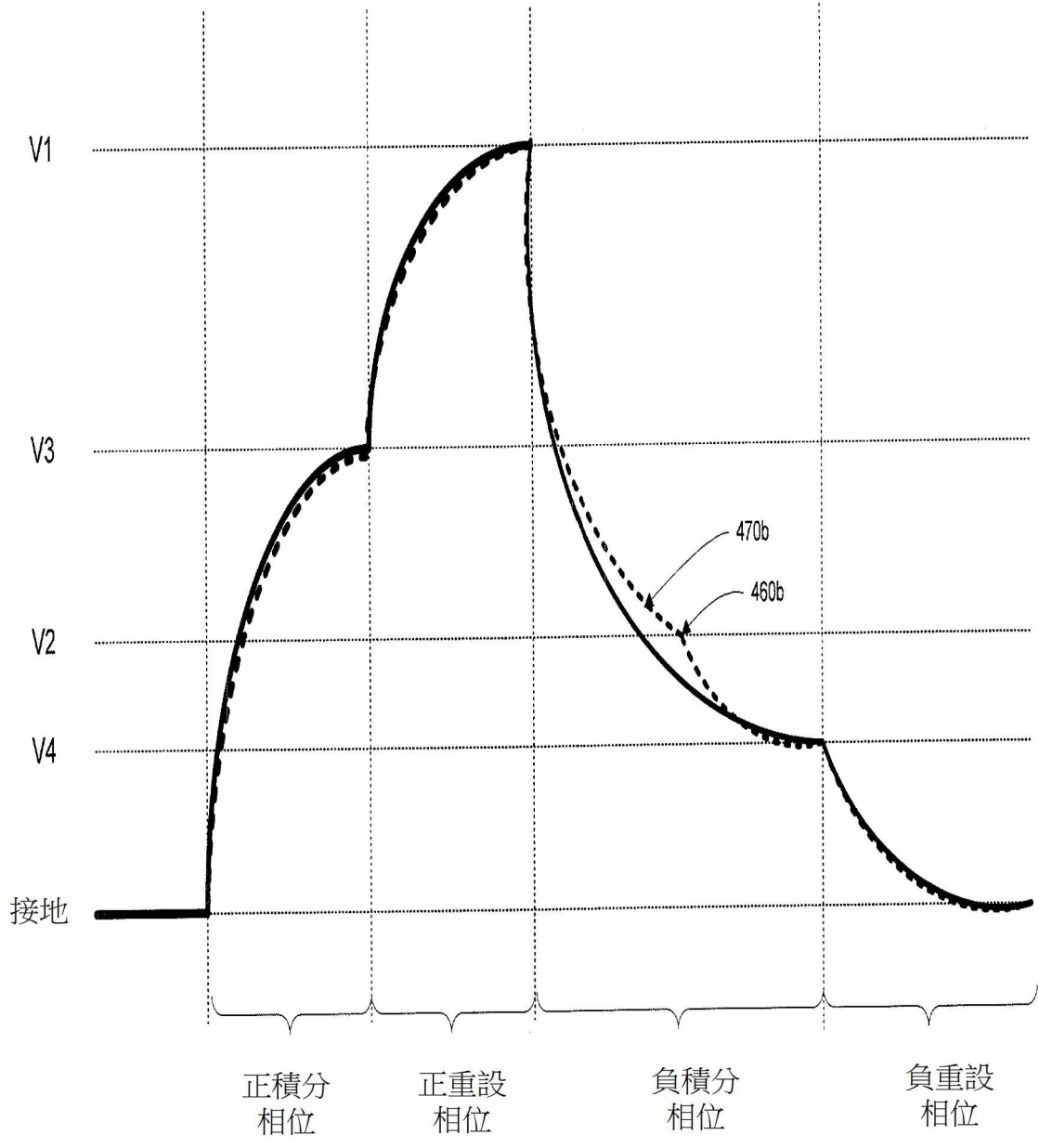
【圖2B】



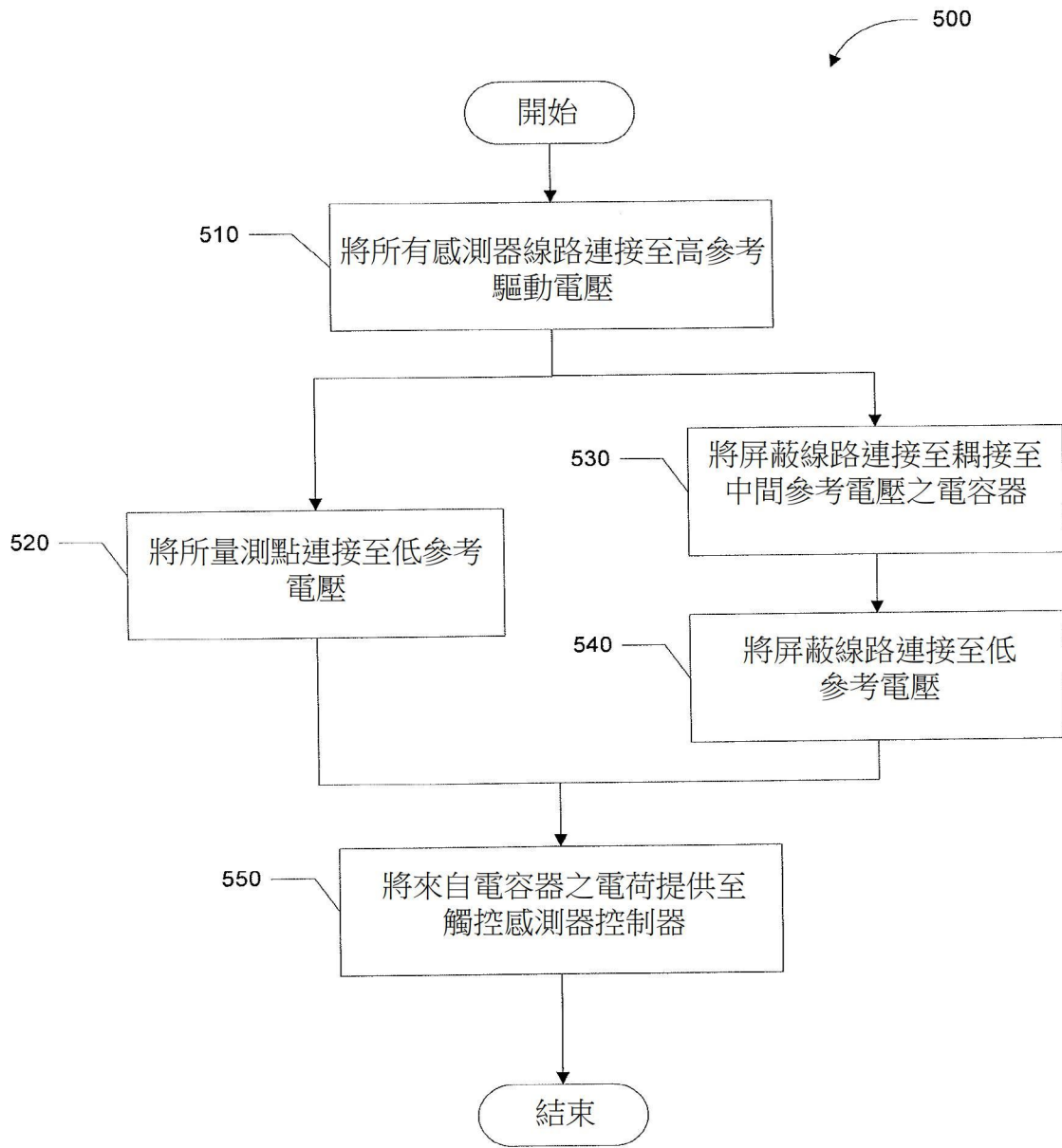
【圖3】



【圖4A】



【圖4B】



【圖5】