

[19] 中华人民共和国国家知识产权局

[51] Int. Cl<sup>7</sup>

H01G 4/30

H01G 4/12



# [12] 发明专利说明书

[21] ZL 专利号 01103335.5

[45] 授权公告日 2004 年 12 月 1 日

[11] 授权公告号 CN 1178240C

[22] 申请日 2001.1.31 [21] 申请号 01103335.5

[30] 优先权

[32] 2000. 2. 3 [33] JP [31] 26461/2000

[71] 专利权人 太阳诱电株式会社

地址 日本东京都

[72] 发明人 茶园広一

审查员 刘红梅

[74] 专利代理机构 上海专利商标事务所

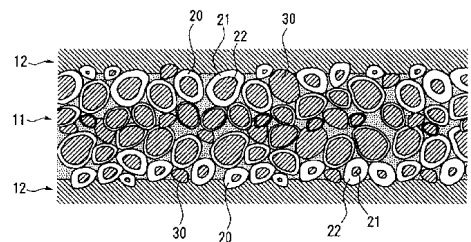
代理人 沙永生

权利要求书 1 页 说明书 5 页 附图 2 页

[54] 发明名称 叠层陶瓷电容器及其制造方法

[57] 摘要

本发明涉及耐电压性良好、而且可能大容量化和小型化的叠层陶瓷电容器及其制造方法。由于在形成导体层 12 的导电性糊中混入含于陶瓷介电层 11 中的添加物，因此，在导体层近旁的陶瓷粒子 20 形成很厚的外壳部 22。结果，耐电压特性提高，从而由陶瓷介电层 11 的薄层化所致大容量化和小型化成为可能。



ISSN 1008-4274

## 权 利 要 求 书

1. 叠层陶瓷电容器，它是由陶瓷介电质层和导体层交替叠层构成的叠层陶瓷电容器，其特征在于：所述陶瓷介电质层含具有芯壳结构的陶瓷粒子；同时，该陶瓷粒子离导体层越近者，则其外壳部越厚。

2. 按权利要求 1 所述的叠层陶瓷电容器，其特征在于，所述陶瓷介电质含具有芯壳结构的陶瓷粒子和不具有芯壳结构的陶瓷粒子，用 TEM 观察到的具有芯壳结构的陶瓷粒子和不具有芯壳结构的陶瓷粒子的个数比为  $9/1 \sim 7/3$ 。

3. 按权利要求 2 所述的叠层陶瓷电容器，其特征在于，上述不具有芯壳结构的陶瓷粒子存在于与导体层的界面或导体层的附近。

4. 叠层陶瓷电容器的制造方法，其特征在于具有如下工序：在第一陶瓷介电质粉体中混入第一添加物和粘合剂制成泥浆的工序；将此泥浆加工成片状，制成坯片的工序；将含有上述第一添加物中至少一成分的第二添加物和第二陶瓷介电质粉体混合成导电性糊，将该导电性糊涂布于坯片上的工序；将多个坯片叠层，制成叠层物的工序以及将此叠层物烧成的工序。

5. 按权利要求 4 所述的叠层陶瓷电容器的制造方法，其特征在于，上述第一陶瓷介电质粉体和上述第二陶瓷介电质粉体是同一组成。

6. 根据权利要求 4 或 5 所述叠层陶瓷电容器的制造方法，其特征在于：所述第二陶瓷介电质粉体的粒径是所述第一介电质粉体粒径的一半以下。

7. 按权利要求 4 所述的叠层陶瓷电容器的制造方法，其特征在于，上述第二添加物含有促进陶瓷介电质层的烧结的成分。

## 说 明 书

## 叠层陶瓷电容器及其制造方法

## 技术领域

- 5 本发明涉及将介电质层和导体层交替叠层的叠层陶瓷电容器，特别涉及该介电质层的结构。

## 背景技术

叠层陶瓷电容器由以下工序制造。首先，制成泥浆。具体地说：在  $\text{BaTiO}_3$  等的陶瓷介电质粉体中加入添加物和粘合剂，通过将其用球磨机等搅拌、混合数小时，制成粘度适当的泥浆。

其次，用例如刮浆刀法，由泥浆制成陶瓷坯片。用此刮浆刀法使泥浆在基膜上流动，借助与刮浆刀的间隙调整其厚度，此后，将其干燥即获得预定厚度的陶瓷坯片。

其次，在陶瓷坯片上，以预定花纹涂布导电性糊。然后，将这些陶瓷坯片需用的片数叠层、压接，制成片叠层物。此后，将片叠层物切断成每个单元部件大小，将其烧成，制得烧结体。经此烧成工序，陶瓷坯片烧成为陶瓷介电质层；导电性糊烧成为导体层。最后，在此烧结体上涂布层电性糊并烧成之，形成外部电极。用以上工序，制造叠层陶瓷电容器。

20 这样的叠层陶瓷电容器存在这样的课题：即防止层离和裂纹的发生。作为层离等发生要因之一有：在烧成时导电性糊和陶瓷坯片收缩行为的差异。为解决此课题，一般采用在形成导体层的导电性糊中混入用于制成泥浆的陶瓷介电质的技术（正在普及化）。再者，在这样的目的下，该混入导电性糊的材料被称为“共材”。

25 然而，由于伴随着近年的叠层陶瓷电容器的大容量和小型化，陶瓷介电质层在向薄层化发展，由上述共材的扩散反应所致陶瓷介电质层的物性变化已不能忽视。此外，还有这样的问题：当将陶瓷介电质层薄层化时，耐电流特性恶化。

## 发明内容

30 本发明就是鉴于以上目的而完成的，本发明目的在于提供耐电压特性良好并且可能大容量和小型化的叠层陶瓷电容器及其制法。

为了达成上述目的，在第 1 项发明中提出了由陶瓷介电质层和导

体层交替叠层所构成的叠层陶瓷电容器，其特征在于所述陶瓷介电质层含有具芯壳结构的陶瓷粒子；同时，该陶瓷粒子离导体层越近者，则其外壳部越厚。

5 按照本发明，由于陶瓷介电质层具有如下芯壳结构，即处于导体层近旁的陶瓷粒子比离开导体层的陶瓷粒子其壳部的厚度大，故耐压特性提高。因此，通过陶瓷介电质层的薄层化容易实现大容量化和小型化。

这里所谓陶瓷粒子的芯壳结构是指作为陶瓷粒子的中心部的芯部与作为外壳部的壳部形成物理上、化学上不同的相结构。

10 另外，陶瓷介电质层中的全部的陶瓷粒子不只是具有芯壳结构的。在本发明的第2项发明中提出的方案的特征在于，用TEM（透过型电子显微镜）观察时，具有芯壳结构的陶瓷粒子与不具有芯壳结构的陶瓷粒子的个数之比为9/1~7/3。

按照本发明，在提高耐压特性的同时，还可以提高介电常数。  
15 另外，在不具有芯壳结构的陶瓷粒子中，存在只是芯部分的粒子和只是壳部分的粒子。只是芯部分的陶瓷粒子发挥提高介电常数的作用，只是壳部分的陶瓷粒子发挥提高耐压特性的作用。

在本发明的第3项发明中提出的方案的特征在于，不具有芯壳结构的陶瓷粒子，存在于与导体层的界面或导体层附近。

20 按照本发明，由于促进烧结并且只成为壳部分的陶瓷粒子具有优良的耐压特性，所以，由于它存在于导体层的近旁，从而提高陶瓷介电质层全体的耐压特性。

此外，在本发明涉及的第四项发明中提出了叠层陶瓷电容器的制造方法，其特征在于它由在第一陶瓷介电质粉体中混入第一添加物和  
25 粘合剂制成泥浆的工序；将此泥浆加工成片状，制成坯片的工序；将含有上述第一添加物中至少一成分的第二添加物和第二陶瓷介电质粉体混合成导电性糊，将该导电性糊涂布于坯片上的工序；将多个坯片叠层，制成叠层物的工序以及将此叠层物烧成的工序所组成。

按照本发明，在烧成过程中，上述第二添加物从导电性糊向坯片  
30 扩散。此第二添加物含有在形成陶瓷介电质层的元素中的、上述第一添加物中的至少一成分，促进在导体层近旁的陶瓷粒子壳部的成长。因此，具有如下的芯壳结构，即，在导体层近旁的陶瓷粒子比离开导

体层的陶瓷粒子其壳部的厚度大。因为按本发明所制造的叠层电容器其耐电压特性提高，因此，由于陶瓷介电质层的薄层化则容易实现大容量化和小型化。

5 作为本发明优选方案的一例，在发明 5 中提出的方案的特征在于，在发明 4 中所述的叠层陶瓷电容器的制造方法中，上述第 1 介电质粉体和第 2 陶瓷介电质粉体是同一组成，另外，在发明 6 中，上述第 2 陶瓷介电质粉体的粒径是上述第 1 介电质粉体粒径的一半以下。

作为本发明的另一优选方案，在发明 7 中，在上述第 2 添加物中，含有促进陶瓷电介质层的烧结的成分。

10 作为本发明适当形态的一例，在发明 3 中提出：按发明 2 所述记载的叠层陶瓷电容器的制造方法，其特征在于：所述第二陶瓷介电质粉体的粒径是所述第一陶瓷介电质粉体粒径的一半以下。

#### 附图说明

附图 1 是叠层陶瓷电容器的部分切口斜视图。

15 附图 2 是叠层陶瓷电容器的扩大剖视图。

附图 3 是叠层陶瓷电容器的工序图。

符号的说明如下：

10... 叠层陶瓷电容器、

11... 陶瓷电介质层、

20 12... 导体层、

13... 叠层体、

14... 外部电极 20、

30... 陶瓷粒子、

21... 芯部、

25 22... 外壳部

#### 具体实施方式

参照附图对本发明所涉及的一个实施形态的叠层陶瓷电容器进行说明。附图 1 是叠层陶瓷电容器的部分切口斜视图；附图 2 是叠层陶瓷电容器的放大剖视图。

30 如附图 1 所示，此叠层陶瓷电容器 10 具有由陶瓷介电质层 11 和导体层 12 交替叠层成略呈长方体形状的叠层体 13 以及在叠层体 13 两端所形成连接于所述导体层 12 的外部电极 14。这里，导体层 12 对两

端的外部电极 14 交替连接。即，一端外部电极 14 隔一层与导体层 12 连接，而另一端外部电极 14 则与不同上述一端外部电极 14 连接的导体层 12 连接。

陶瓷介电质层 11 由例如具有  $\text{BaTiO}_3$  系强介电性的陶瓷烧结体构成。导体层 12 由例如 Pd、Ag 等贵金属材料和 Ni 等贱金属材料构成。叠层体 13 是将印刷过导电性糊的陶瓷坯片多个叠层，再将其烧结而成。由此，烧结陶瓷坯片形成陶瓷介电质层 11；烧结导电性糊形成导体层 12。外部电极 14 由例如 Ni、Ag 等金属材料构成。

如附图 2 所示那样，陶瓷介电质层 11 含有具芯壳结构的陶瓷粒子 20 和无芯壳结构的陶瓷粒子 30。两者的构成比例是具有芯壳结构的陶瓷粒子 20:无芯壳结构的陶瓷粒子 30 约为 9:1~7:3，在本实施形态中约 8:2。所谓陶瓷粒子的芯壳结构是这样的结构：作为陶瓷粒子的中心部的芯部 21 与作为外壳部的壳部 22 形成在化学上、物理上不不同的相。又，具有芯壳结构的陶瓷粒子 20 越靠近导体层 12 则其壳部 22 就越厚。

参照附图 3 对该叠层陶瓷电容器的制造方法加以说明。附图 3 是叠层陶瓷电容器的工序图。

首先，在第一陶瓷介电质体粉末中混入第一添加物和粘合剂，制成泥浆（步骤 S1）。这里，作为第一陶瓷介电质粉体使用平均粒径  $0.35\ \mu\text{m}$  的  $\text{BaTiO}_3$  粉体。作为第一添加物主要使用稀土元素的氧化物，具体地说用  $\text{MgO}$ 、 $\text{Ho}_2\text{O}_3$ 、 $\text{Sm}_2\text{O}_3$  以及作为烧结辅助剂的  $\text{BaSiO}_3$  的混合粉体。其次，将此泥浆用刮浆刀法等制成片状，得到陶瓷坯片（步骤 S2）。

另一方面，制成为形成导体层的导电性糊（步骤 S3）。此导电性糊是由 Pd、Ag 等贵金属和 Ni 等贱金属所构成的金属材料粉末、第二陶瓷介电质粉体和第二添加物以及粘合剂混合而成。这里，金属材料粉体是形成导体层的主材料，本实施形态使用 Ni。

上述第二陶瓷介电质是为了在烧成过程中使其与陶瓷坯片的收缩行为一致而混入者，因此，以与上述第一陶瓷介电质的收缩行为近似者为宜。在本实施形态中，使用了与第一陶瓷介电质粉体有相同的组成、并且其平均粒径是一半以下者。

上述第二添加物是用于促进壳部在陶瓷坯片的陶瓷粒子中生长。此第二添加物含有上述第一添加物中的至少一成分。在本实施形态

中，作为第二添加物使用了  $MgO$ 、 $Sm_2O_3$  和  $BaSiO_3$  的混合粉体。

其次，在上述陶瓷坯片上按预定花纹印刷导电性糊（步骤 S4），随后，将此陶瓷坯片叠层、压接，得到片叠层体（步骤 S5）。其次，将此片叠层体按单元尺寸切断，得到叠层小片（步骤 S6）。再次，用外部电极用的导电性糊涂布于此叠层小片上（步骤 S7）。

随后，在预定条件下将该叠层小片烧成（步骤 S8）。这里，烧成条件依陶瓷介电质和导体层等的组成而定。在本实施形态下，在还原气氛中  $1320^{\circ}C$  烧成后，再改为  $1000^{\circ}C$  的  $N_2 - O_2$  弱氧化性气氛气进行烧成。

最后，将外部电极进行电镀，得到叠层陶瓷电容器 10（步骤 S9）。

按照以上步骤，在上述步骤 S8 中的烧成过程中，烧成陶瓷坯片并形成介电质层 11；将印刷于陶瓷坯片上的导电性糊烧成而形成导体层 12。在此烧成过程中，含于导电性糊中的第二添加物向陶瓷坯片扩散，而由此第二添加物促进陶瓷坯片上的陶瓷粒子外壳部的成长。因此，陶瓷介电质层 11 越靠近导体层 12 的近旁越存在外壳部 22 厚的陶瓷粒子。

这样，按照本发明，叠层陶瓷电容器 10 的陶瓷介电质层 11 具有这样的结构：在导体层 12 近旁的陶瓷粒子 20 比离开导体层 12 的陶瓷粒子其壳部 22 的厚度大，因此耐电压特性提高。故既能维持良好的耐电压特性，又能使陶瓷介电质层 12 薄层化，因此，通过陶瓷介电质层 12 薄层化容易实现大容量化及小型化。

再者，在本实施形态中，陶瓷介电质层 11 和导体层 12 是和外部电极 14 同时烧结而成，但本发明并不受此限制。也即，也可将上述步骤 S6 中所得叠层小片烧成。得到烧结体后，将导电性糊涂布于此烧结体上，再将其烧成，从而形成外部电极。

如以上所述那样，按照本发明，由于叠层陶瓷电容器的陶瓷介电质层具有这样的芯壳结构，即，在导体层近旁的陶瓷粒子比离开导体层的陶瓷粒子其外壳部厚度大，因此，耐电压特性提高。既能维持良好的耐电压特性，又能使介电质层薄层化。因此，容易通过陶瓷介电质层的薄层化实现大容量化和小型化。

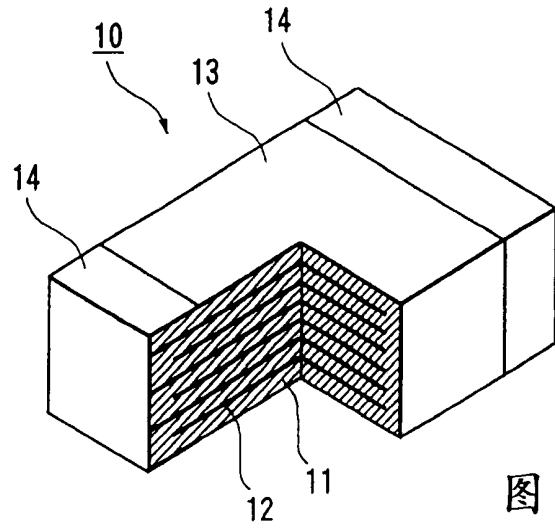


图 1

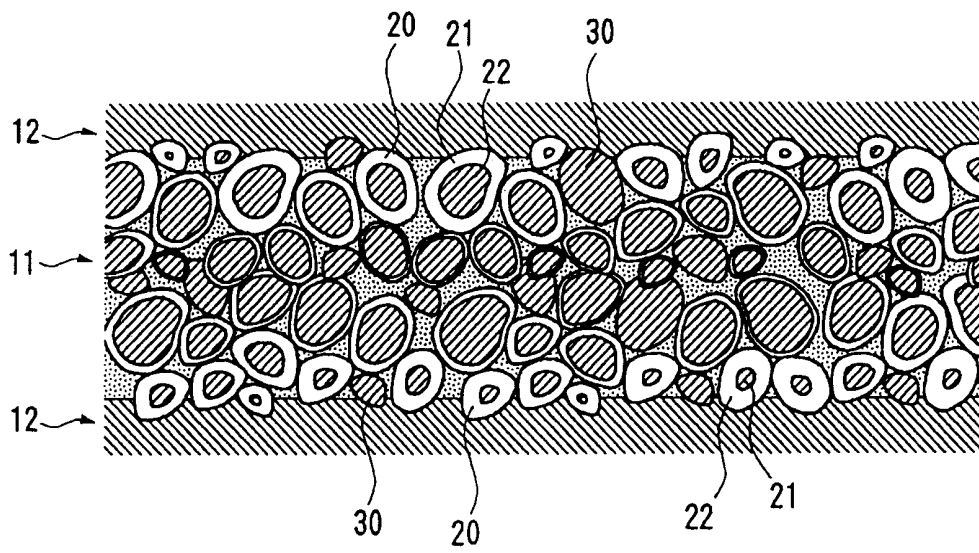


图 2



13

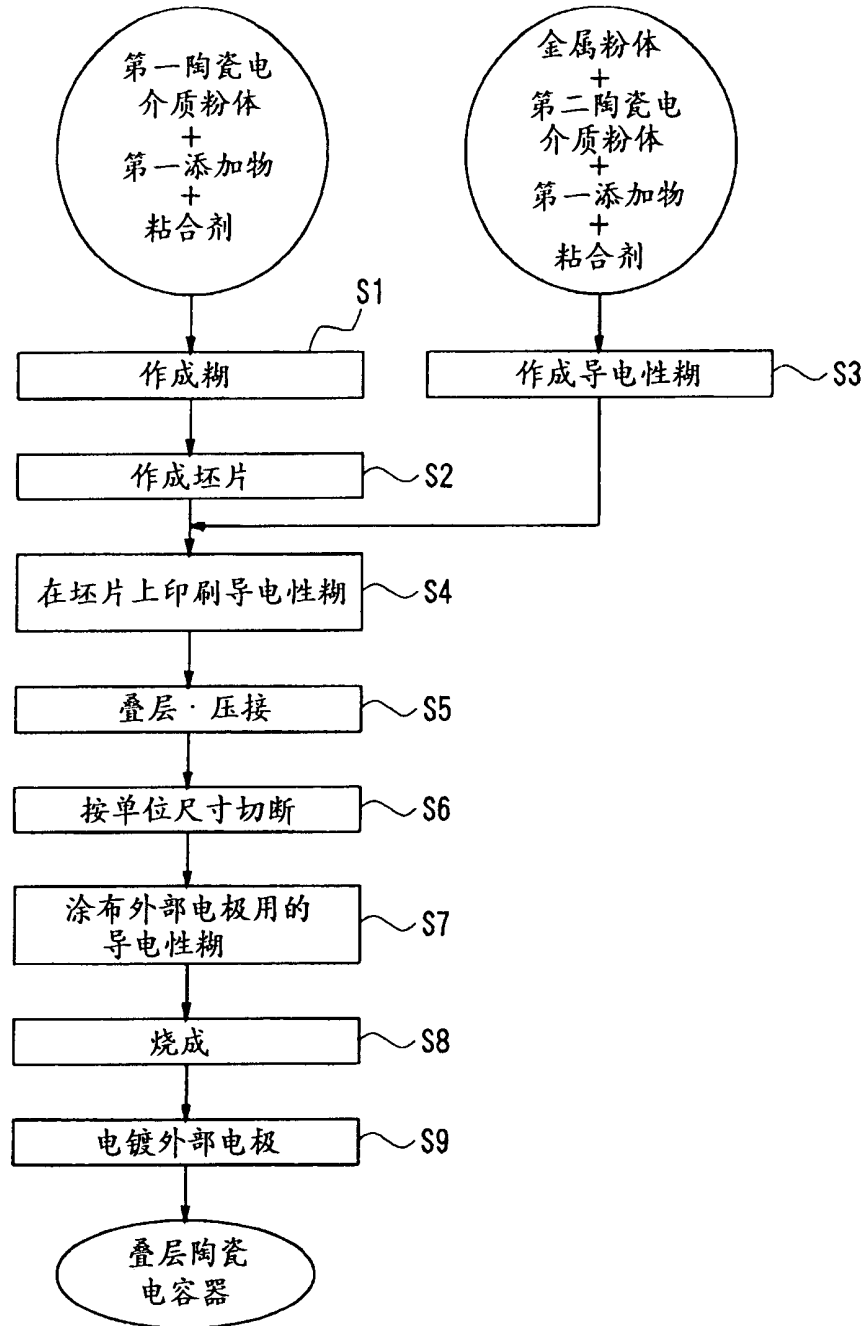


图 3