(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.
H01L 23/48 (2006.01)

(45) 공고일자 2007년03월14일
(11) 등록번호 10-0695116
(24) 등록일자 2007년03월08일

(21) 출원번호 10-2004-0112920
(22) 출원일자 2004년12월27일
심사청구일자 2004년12월27일

(65) 공개번호 10-2006-0073984
(43) 공개일자 2006년06월30일

(73) 특허권자 삼성전기주식회사
경기 수원시 영통구 매탄3동 314번지

(72) 발명자 장태훈
경기 용인시 상현동 866번지 성원상떼빌 225동 1604호

최원경
경기 수원시 영통구 영통동 벽적골8단지 한신아파트 806동 1905호

(74) 대리인 리앤목특허법인
이해영

(56) 선행기술조사문헌
JP59217335 A *
US20020149114 A1
US6365973 B1
KR1020020001421 A *
US5317191 A
* 심사관에 의하여 인용된 문헌

심사관 : 홍근조

전체 청구항 수 : 총 5 항

(54) 디바이스 패키지용 솔더

(57) 요약

디바이스 패키지용 솔더가 개시된다. 개시된 솔더는 코어; 및 코어의 표면에 코팅되는 코팅 솔더;를 포함한다. 여기서, 코어는 코팅 솔더보다 높은 열전도도를 가지는 물질로 이루어진다.

대표도

도 1

특허청구의 범위

청구항 1.

다수의 코어(core); 및

상기 코어들과 혼합되는 코팅 솔더(coating solder);를 포함하고,

상기 코어는 상기 코팅 솔더보다 높은 열전도도를 가지는 물질로 이루어지며,

상기 코팅 솔더는 금(Au)-주석(Sn)합금, 주석(Sn)-은(Ag)합금, 납(Pb)-주석(Sn)합금 및 은(Ag)로 이루어진 그룹에서 선택된 적어도 하나의 물질로 이루어지는 것을 특징으로 하는 디바이스 패키지용 솔더.

청구항 2.

제 1 항에 있어서,

상기 코팅 솔더는 상기 코어를 둘러싸도록 상기 코어의 표면에 소정 두께로 코팅되는 것을 특징으로 하는 디바이스 패키지용 솔더.

청구항 3.

제 1 항에 있어서,

상기 코어는 50W/mK ~ 1000W/mK의 열전도도를 가지는 물질로 이루어지는 것을 특징으로 하는 디바이스 패키지용 솔더.

청구항 4.

제 3 항에 있어서,

상기 코어는 팔라듐(Pd), 크롬(Cr), 질화알루미늄(AlN), 알루미늄(Al), 구리(Cu), 질화붕소(BN) 및 다이아모드(Diamond)로 이루어진 그룹에서 선택된 적어도 하나의 물질로 이루어지는 것을 특징으로 하는 디바이스 패키지용 솔더.

청구항 5.

삭제

청구항 6.

제 1 항에 있어서,

상기 디바이스 패키지용 솔더는 열방출이 필요한 디바이스와 서브마운트를 접합시키는데 사용되는 것을 특징으로 하는 디바이스 패키지용 솔더.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 디바이스 패키지용 솔더에 관한 것으로, 상세하게는 열방출을 향상시킬 수 있는 고온-고출력 디바이스 패키지용 솔더에 관한 것이다.

일반적으로, 발광 다이오드(LED; Light Emitting Device), 레이저 다이오드(LD; Laser Diode) 등과 같은 디바이스를 패키징하기 위해서 솔더(solder)는 디바이스가 최대한 낮은 온도에서 서브마운트(submount)에 접합되도록 설계된다. 이에 따라, 종래에는 디바이스 패키지용 솔더로서 용융 온도(melting temperature)를 낮출 수 있는 공정 합금(eutectic alloy)이 일반적으로 사용되었다. 이러한 공정 합금으로는 주로 낮은 공정 온도(eutectic temperature)를 가지는 금(Au)-주석(Sn) 합금, 주석(Sn)-은(Ag) 합금 등이 있다.

그러나, 상기와 같은 공정 합금은 열전도도(thermal conductivity)가 낮기 때문에 디바이스로부터 발생된 열을 방출시키는데 나쁜 영향을 미치게 된다. 이에 따라, 최근에 개발되고 있는 고온-고출력 디바이스(high temperature-high power) 패키지에는 용융성(melting characteristic) 및 열전도도를 동시에 만족시킬 수 있는 새로운 재질의 솔더가 필요하게 된다.

발명이 이루고자 하는 기술적 과제

본 발명은 높은 열전도도를 가짐으로써 디바이스로부터 발생되는 열을 효과적으로 방출시킬 수 있는 디바이스 패키지용 솔더를 제공하는데 그 목적이 있다.

발명의 구성

상기한 목적을 달성하기 위하여,

본 발명에 따른 디바이스 패키지용 솔더는,

다수의 코어(core); 및

상기 코어들과 혼합되는 코팅 솔더(coating solder);를 포함하고,

상기 코어는 상기 코팅 솔더보다 높은 열전도도를 가지는 물질로 이루어진다.

상기 코팅 솔더는 상기 코어를 둘러싸도록 상기 코어의 표면에 소정 두께로 코팅되는 것이 바람직하다.

상기 코어는 50W/mK ~ 1000W/mK의 열전도도를 가지는 물질로 이루어지는 것이 바람직하다. 여기서, 상기 코어는 팔라듐(Pd), 크롬(Cr), 질화알루미늄(AlN), 알루미늄(Al), 구리(Cu), 질화붕소(BN) 및 다이아모드(Diamond)로 이루어진 그룹에서 선택된 적어도 하나의 물질로 이루어질 수 있다.

그리고, 상기 코팅 솔더는 금(Au)-주석(Sn)합금, 주석(Sn)-은(Ag)합금, 납(Pb)-주석(Sn)합금 및 은(Ag)로 이루어진 그룹에서 선택된 적어도 하나의 물질로 이루어질 수 있다.

이하, 첨부된 도면을 참조하여 본 발명에 따른 디바이스 패키지용 솔더를 상세히 설명한다.

LED, LD 등과 같은 디바이스(device)를 서브마운트(submount)에 접합시키는데 사용되는 디바이스 패키지용 솔더로서, 본 발명에서는 상기 디바이스로부터 발생되는 열을 상기 서브마운트로 효과적으로 방출시킬 수 있는 솔더가 사용된다. 이를 위하여, 본 발명에서는 열전도도를 향상시키기 위하여 기존의 솔더 물질과 열전도도가 우수한 물질을 혼합한(hybrid) 형태의 디바이스 패키지용 솔더를 사용한다.

구체적으로는, 본 발명에 따른 디바이스 패키지용 솔더는 높은 열전도도를 가지는 물질로 이루어진 다수의 코어(core)와 상기 코어들과 혼합되는 코팅 솔더(coating)로 이루어진다. 상기 코팅 솔더는 상기 코어를 둘러싸도록 상기 코어의 표면에 소정 두께로 코팅되는 것으로, 상기 코어보다 낮은 열전도도를 가지는 물질로 이루어져 있다. 여기서, 상기 코어와 코팅 솔

더를 이루는 물질 및 상기 코어와 코팅 솔더의 함량을 조절함으로써 원하는 용융점(melting point), 접합성(bonding characteristic), 열전도도(thermal conductivity)를 가지는 디바이스 패키지용 솔더를 설계할 수 있다. 한편, 본 발명에 따른 디바이스 패키지용 솔더는 기존 솔더의 사용 조건과 동일한 조건에서 사용될 수 있다.

이와 같이, 디바이스 패키지용 솔더를 열전도도가 높은 물질로 이루어진 코어와 상기 코어를 둘러싸는 코팅 솔더로 구성하게 되면, 디바이스로부터 발생되는 대부분의 열이 대부분 코어를 통하여 빠져 나가게 되므로 종래 솔더보다 열방출이 향상된다. 그리고, 상기 코팅 솔더는 기존의 솔더와 같은 접촉성 및 용융성을 향상시키는 역할을 하게 된다.

상기 코팅 솔더는 기존의 솔더 물질과 동일한 물질로 이루어질 수 있다. 따라서, 상기 코팅 솔더는 금(Au)-주석(Sn)합금, 주석(Sn)-은(Ag)합금, 납(Pb)-주석(Sn)합금 및 은(Ag)로 이루어진 그룹에서 선택된 적어도 하나의 물질로 이루어질 수 있다.

그리고, 상기 코어는 상기 코팅 솔더를 이루는 물질보다 높은 열전도도를 가지는 물질로 이루어져 있다. 여기서, 상기 코어는 대략 50W/mK ~ 1000W/mK의 열전도도를 가지는 물질로 이루어지는 것이 바람직하다.

표 1은 각 물질들의 열전도도를 나타내는 도표이다.

[표 1]

물질	열전도도(W/mK)	물질	열전도도(W/mK)
Air	0.026	AlN	170~230
Teflon	0.25	Al	237.5
Glass	1.4	Au	315
Graphite	24	Cu	400
GaAs	46	BN	500
Pd	73	Diamond(powder)	500~600
Cr	94	Diamond	1000

표 1을 참조하면, 상기 코어는 열전도도가 50W/mK 이상인 팔라듐(Pd), 크롬(Cr), 질화알루미늄(AlN), 알루미늄(Al), 구리(Cu), 질화붕소(BN), 다이아몬드(Diamond)로 이루어질 수 있다. 한편, 상기 코어는 상기한 물질들이 혼합된 물질로 이루어질 수도 있다.

도 1은 열원(heat source)이 부착된 본 발명의 실시예에 따른 디바이스 패키지용 솔더를 도시한 것이다. 그리고, 도 2는 도 1에 도시된 디바이스 패키지용 솔더의 단면을 도시한 것이며, 도 3은 도 1에 도시된 디바이스 패키지용 솔더의 단위 구조를 도시한 단면도이다.

도 1 내지 도 3을 참조하면, 본 발명의 실시예에 따른 디바이스 패키지용 솔더는 높은 열전도도를 가지는 다수의 코어(120)와, 상기 코어들(120) 사이에 마련되어 상기 코어(120) 각각을 둘러싸는 코팅 솔더(130)로 구성된다. 본 실시예에서는 시뮬레이션 실험을 위하여 편의상 상기 코어(120)가 정육면체의 형상을 가지고 있으나, 본 발명에서는 이에 한정되지 않고 상기 코어(120)는 다양한 형상을 가질 수 있다. 도 3에서 참조부호 C는 코팅 솔더(130)의 사이즈를 10㎛로 했을 경우, 코어의 사이즈를 나타낸다.

그리고, 상기 디바이스 패키지용 솔더의 상면에는 열원(heat source,100)이 부착되어 있다. 이러한 열원(100)은 LED, LD 등과 같이 열방출을 필요로 하는 디바이스에 해당될 수 있다.

상기와 같이 열원(100)을 상기 디바이스 패키지용 솔더에 부착한 다음, 솔더 내부의 온도 분포를 시뮬레이션 실험에 의하여 측정하였다. 이때, 상기 열원(100)에는 0.5W의 에너지가 입력되었으며, 상기 디바이스 패키지용 솔더 하면의 온도는 25 ℃로 일정하게 유지하였다. 그리고, 상기 코팅 솔더로(130)는 열전도도가 50W/mK인 물질이 사용되었다.

4a 내지 도 4f는 코어의 열전도도가 각각 50W/mk, 100W/mk, 200W/mk, 315W/mk, 400W/mk, 500W/mk 일 때, 본 발명의 실시예에 따른 디바이스 패키지용 솔더 내부의 온도 프로파일(temperature profile)를 도시한 시뮬레이션 결과이다. 도 4a 내지 도 4f은 도 3에 도시된 바와 같이 코팅 솔더의 사이즈가 10㎛인 경우 코어의 사이즈(C)를 8㎛로 하였을 때 계산된 결과를 보여준다. 그리고, 도 5는 도 4a 내지 도 4f에 도시된 결과를 이용하여 코어의 열전도도에 따라 계산된 코어, 코팅 솔더 및 열원의 온도를 도시한 그래프이다. 도 5에서 코어 A는 도 2에 도시된 A 부분의 코어를 나타낸다. 도 4a 내지 도 4f, 도 5를 참조하면, 코어의 열전도도가 커짐에 따라 열원의 온도는 급격하게 떨어짐을 알 수 있다. 이에 따라, 본 발명에 따른 디바이스 패키지용 솔더에서는 코어의 열전도도가 높을수록 디바이스로부터 발생된 열이 효과적으로 방출됨을 알 수 있다.

도 6은 코어의 사이즈에 따라 열원의 온도를 도시한 그래프이다. 도 6은 코팅 솔더의 사이즈가 10㎛인 경우 코어의 사이즈를 각각 3㎛, 4㎛, 5㎛, 7㎛, 8㎛, 9㎛로 했을 때 코어의 열전도도에 따라 계산된 열원의 온도를 나타낸다. 도 6을 참조하면, 코팅 솔더에 대한 코어의 사이즈가 클수록 열원의 온도가 급격하게 떨어짐을 알 수 있다. 예를 들어, 코어의 열전도도를 400W/mK로 했을 때, 코어의 사이즈)가 3㎛인 경우에는 열원의 온도가 476.45℃가 되지만, 코어의 사이즈가 8㎛인 경우에는 열원의 온도가 253.56℃가 된다. 이에 따라, 본 발명에 따른 디바이스 패키지용 솔더에서는 코팅 솔더에 대한 코어의 함량 비율이 높을수록 디바이스로부터 발생된 열이 효과적으로 방출됨을 알 수 있다.

도 7은 코어의 사이즈에 따라 본 발명의 실시예에 따른 디바이스 패키지용 솔더의 열전도도를 도시한 그래프이다. 도 7은 코팅 솔더의 사이즈가 10㎛인 경우 코어의 사이즈를 각각 3㎛, 4㎛, 5㎛, 7㎛, 8㎛, 9㎛로 했을 때 코어의 열전도도에 따라 계산된 본 발명의 실시예에 따른 디바이스 패키지용 솔더의 열전도도를 나타낸다. 도 7을 참조하면, 코팅 솔더에 대한 코어의 사이즈가 클수록 그리고, 코어(120)의 열전도도가 클수록 본 발명의 실시예에 따른 디바이스 패키지용 솔더의 열전도도는 높아짐을 알 수 있다. 예를 들어, 10㎛의 코팅 솔더에 대하여 9㎛의 구리(Cu)를 코어로 사용하였을 때 본 발명의 실시예에 따른 디바이스 패키지용 솔더의 열전도도는 161W/mK가 된다. 이에 따라, 열전도도가 50W/mK인 납(Pb)-주석(Sn)합금으로 이루어진 기존 솔더가 사용되는 경우에는 열원의 온도가 151.71℃가 되지만, 열전도도가 161W/mK인 본 발명의 실시예에 따른 디바이스 패키지용 솔더가 사용되는 경우에는 열원의 온도가 138.56℃가 되어 종래 보다 열원의 온도를 대략 9% 정도 감소시킬 수 있게 된다.

이상에서 본 발명에 따른 바람직한 실시예가 설명되었으나, 이는 예시적인 것에 불과하며, 당해 분야에서 통상적 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위에 의해서 정해져야 할 것이다.

발명의 효과

이상에서 살펴본 바와 같이, 본 발명에 의하면 디바이스 패키지용 솔더를 열전도도가 높은 물질로 이루어진 코어와 상기 코어를 둘러싸는 코팅 솔더로 구성함으로써 디바이스로부터 발생되는 열을 효과적으로 방출시킬 수 있다.

도면의 간단한 설명

도 1은 본 발명의 실시예에 따른 디바이스 패키지용 솔더를 도시한 사시도이다.

도 2는 도 1에 도시된 디바이스 패키지용 솔더의 단면도이다.

도 3은 도 1에 도시된 디바이스 패키지용 솔더의 단위 구조를 도시한 단면도이다.

도 4a 내지 도 4f는 코어의 열전도도가 각각 50W/mk, 100W/mk, 200W/mk, 315W/mk, 400W/mk, 500W/mk 일 때, 본 발명의 실시예에 따른 디바이스 패키지용 솔더 내부의 온도 프로파일를 도시한 시뮬레이션 결과이다.

도 5는 도 4a 내지 도 4f에 도시된 결과를 이용하여 코어의 열전도도에 따라 코어, 코팅 솔더 및 열원의 온도를 도시한 도면이다.

도 6은 코어의 사이즈에 따라 열원의 온도를 도시한 도면이다.

도 7은 코어의 사이즈에 따라 본 발명의 실시예에 따른 디바이스 패키지용 솔더의 열전도도를 도시한 도면이다.

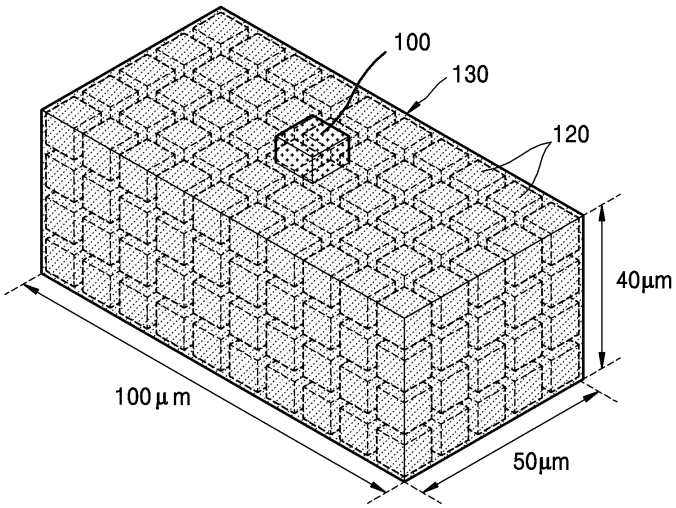
<도면의 주요 부분에 대한 부호의 설명>

100... 열원(heat source) 120... 코어(core)

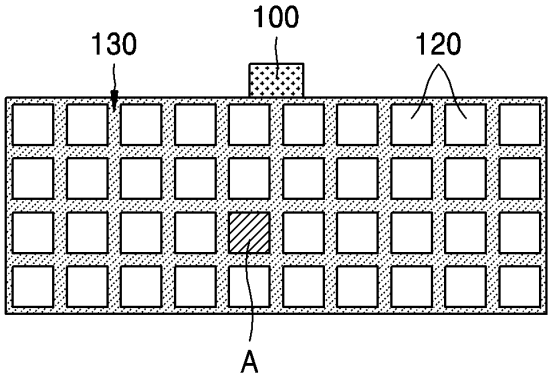
130... 코팅 솔더(coating solder)

도면

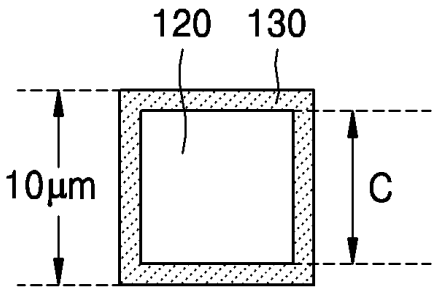
도면1



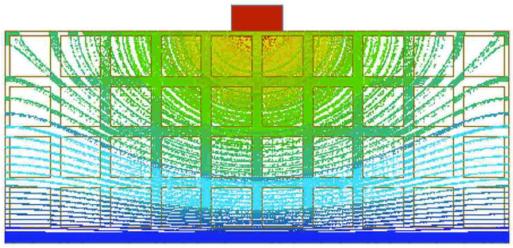
도면2



도면3

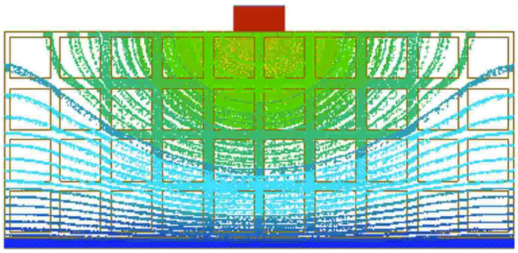


도면4a



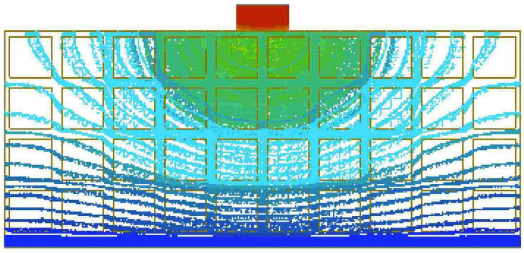
Thermal Conductivity of Core = 50W/mK

도면4b



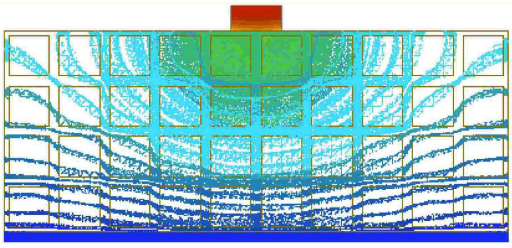
Thermal Conductivity of Core = 100W/mK

도면4c



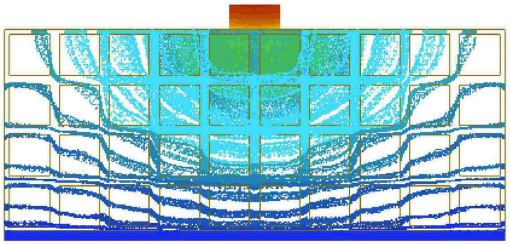
Thermal Conductivity of Core = 200W/mK

도면4d



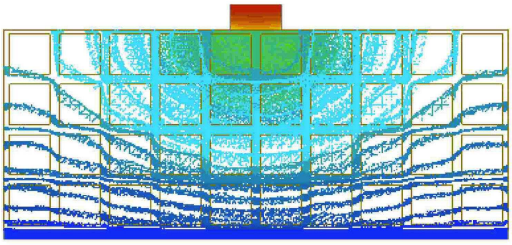
Thermal Conductivity of Core = 315W/mK

도면4e



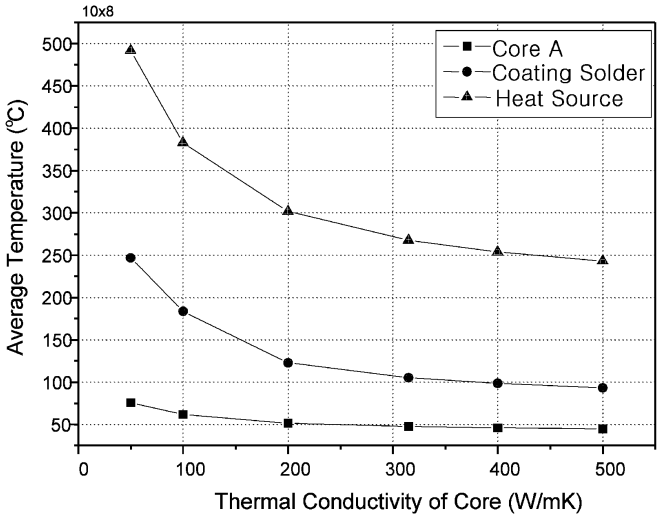
Thermal Conductivity of Core = 400W/mK

도면4f

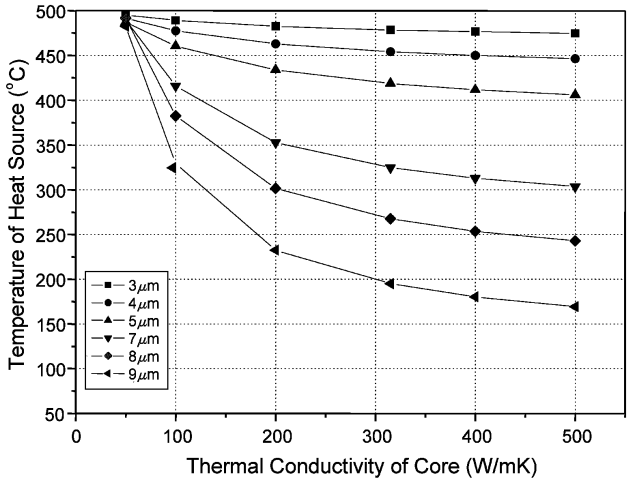


Thermal Conductivity of Core = 500W/mK

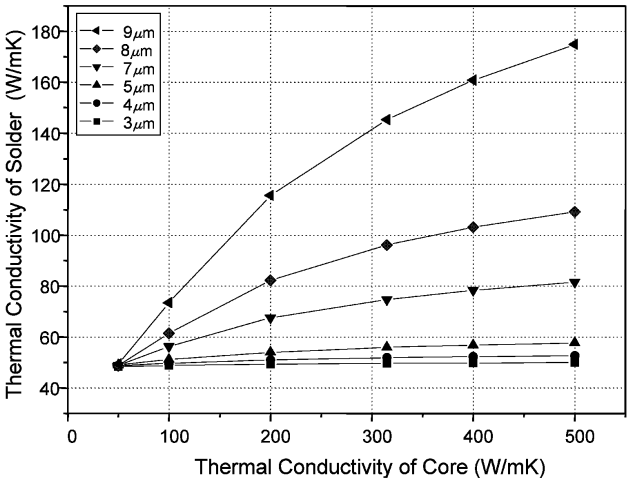
도면5



도면6


Temperature of Heat Source (°C)
Thermal Conductivity of Core (W/mK)
3㎛
4㎛
5㎛
7㎛
8㎛
9㎛

도면7


Thermal Conductivity of Solder (W/mK)
Thermal Conductivity of Core (W/mK)
9㎛
8㎛
7㎛
5㎛
4㎛
3㎛