

公告本

101年1月5日修正替換頁(全份)

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 95123813

※ 申請日期： 95.6.30

※IPC 分類：G09G 5/02, 3/30

一、發明名稱：(中文/英文)

電激發光顯示面板之畫素結構及其製作方法 /

PIXEL STRUCTURE OF ELECTROLUMINESCENT PANEL
AND METHOD OF MAKING THE SAME

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

友達光電股份有限公司 / AU OPTRONICS CORP.

代表人：(中文/英文)

李焜耀 / LEE, KUEN-YAO

住居所或營業所地址：(中文/英文)

新竹科學工業園區新竹市力行二路一號 / No.1, Li-Hsin Road 2,

Science-Based Industrial Park, Hsin-Chu, Taiwan, R.O.C.

國 籍：(中文/英文)

中華民國 / TWN

三、發明人：(共 4 人)

姓 名：(中文/英文)

1. 蔡子健 / TSAI, TZE-CHIEN

2. 吳鼎文 / WU, TING-WEN

3. 施立偉 / SHIH, LI-WEI

4. 趙清煙 / CHAO, CHING-IAN

國籍：(中文/英文)

1. 中華民國 /TWN
2. 中華民國 /TWN
3. 中華民國 /TWN
4. 中華民國 /TWN

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係關於一種電激發光顯示面板之畫素結構及其製作方法，尤指一種具有高精細度之畫素結構與及製作方法。

【先前技術】

電激發光顯示器(electroluminescent display)，例如有機發光二極體(OLED)顯示器，由於具有尺寸輕薄、高解析度、高對比度、省電與主動發光等特性，已有凌駕液晶顯示器而成為下一代平面薄型顯示器主流產品的趨勢。

電激發光顯示器之彩色畫面主要係由紅色、綠色與藍色次畫素所組成之顯示畫素單元提供，於顯示畫面時藉由各顯示畫素單元之紅色、綠色與藍色次畫素提供之不同灰階值組合成彩色畫面。

電激發光顯示面板之畫素結構係指紅色、綠色與藍色次畫素的排列方式，且電激發光顯示面板的解析度與畫素結構的設計息息相關。目前最常見的電激發光顯示面板之畫素結構為直條狀(stripe)設計。請參考第 1 圖，第 1 圖為習知直條狀畫素結構的示意圖。如第 1 圖所示，直條狀畫素結構 10 包含有複數個紅色次畫素 R、複數個綠色次畫素 G 與複數個藍色次畫素 B，其中紅色次畫素 R、綠色次畫素 G 與藍色次畫素 B 係分別呈直條狀排列，換言之，直條狀畫素結構 10 之每一行係由同一顏色之次畫素所構成，且相鄰

之各行係分別以紅、綠、藍之規則排列。直條狀畫素結構 10 包含有複數個顯示畫素單元 12，且各顯示畫素單元 12 係由位於同一列且相鄰之一紅色次畫素 R、一綠色次畫素 G 與一藍色次畫素 B 所構成。

直線狀畫素結構 10 之圖案佈局雖然簡單，但在製作蒸鍍製程所使用之陰影遮罩時卻有其極限存在。請參考第 2 圖，第 2 圖為用於製作第 1 圖之直條狀畫素結構之陰影遮罩的示意圖。如第 2 圖所示，陰影遮罩 14 包含有複數個矩形開口 16，且各矩形開口 16 係對應於單一顏色之次畫素(例如紅色次畫素)。然而由於陰影遮罩 14 係由金屬材質所構成，因此相鄰之矩形開口 16 間必須保留相當之距離(如第 1 圖之箭號所示)以使陰影遮罩 14 維持足夠的結構強度，在此狀況下次畫素之佈局密度會受到限制而無法縮減，進而影響解析度。

請參考第 3 圖，第 3 圖為習知另一種畫素結構 20 的示意圖。畫素結構 20 包含有複數個紅色次畫素單元 22R、複數個綠色次畫素單元 22G 與複數個藍色次畫素單元 22B，其中各次畫素單元均由四個相同顏色並呈矩陣排列之次畫素所組成，且紅色次畫素單元 22R、綠色次畫素單元 22G 與藍色次畫素單元 22B 係呈交錯排列，如第 3 圖所示。另外，畫素結構 20 之顯示畫素單元 24 則係分別由四個相鄰之次畫素單元中之一個次畫素所組成(如第 3 圖之虛線所示)，換言之，顯示畫素單元 24 至少包含有一個紅色次畫素

R、一個綠色次畫素 G 與一個藍色次畫素 B，而另一個次畫素則可能為紅色次畫素 R、綠色次畫素 G 或一個藍色次畫素 B。

第 3 圖之畫素結構 20 的排列方式雖較第 1 圖之直條式狀畫素結構 10 具有較佳的色彩表現，但卻受制於製程上的限制，而使得解析度無法進一步提升。有機電激發光面板之畫素結構，一般係利用蒸鍍方式並配合具有不同開口圖案之陰影遮罩分別製作出紅色次畫素單元、綠色次畫素單元與藍色次畫素單元。然而，畫素結構 20 之紅色次畫素單元 22R、綠色次畫素單元 22G 與藍色次畫素單元 22B 的佈局方式於蒸鍍製程時卻同樣地會面臨製程上的限制。

請參考第 4 圖，第 4 圖為用於製作第 3 圖之畫素結構之陰影遮罩的示意圖。如第 4 圖所示，陰影遮罩 30 包含有複數個矩形開口 32，且各矩形開口 32 係對應於單一顏色之次畫素單元(例如紅色次畫素單元)，藉此於蒸鍍製程時可於有機電激發光面板之基板上蒸鍍出次畫素單元。如前所述，由於陰影遮罩 30 係由金屬材質所構成，因此相鄰之矩形開口 32 間必須保留相當之距離(如第 4 圖之箭號所示)以使陰影遮罩 30 維持足夠的結構強度，在此狀況下次畫素單元之佈局密度會受到限制而無法縮減，進而影響解析度。

【發明內容】

本發明之目的之一在於提供一種電激發光顯示面板之畫素結

構與其製作方法，以提升電激發光顯示面板之解析度。

為達上述目的，本發明之一較佳實施例提供一種畫素結構。上述畫素結構包含一基板，以及一第一次畫素單元、一第二次畫素單元與一第三次畫素單元設置於該基板之上。該第一次畫素單元包含有三個呈三角形排列之第一次畫素，該第二次畫素單元包含有三個呈三角形排列之第二次畫素，且該第三次畫素單元包含有三個呈三角形排列之第三次畫素。該第一次畫素單元之一第一次畫素與其相鄰之該第二次畫素單元之一第二次畫素，以及其相鄰之該第三次畫素單元之一第三次畫素構成一顯示畫素單元。

為達上述目的，本發明之另一較佳實施例提供一種製作電激發光顯示面板之畫素結構的方法。首先提供一基板。接著提供一第一陰影遮罩，該第一陰影遮罩具有複數個約略呈 T 字形之第一開口，並利用該第一陰影遮罩於該基板上蒸鍍出複數個第一次畫素單元，其中各該第一次畫素單元係對應各該第一開口，且各該第一次畫素單元包含有三個呈三角形排列之第一次畫素。隨後提供一第二陰影遮罩，該第二陰影遮罩具有複數個約略呈 T 字形之第二開口，並利用該第二陰影遮罩於該基板上蒸鍍出複數個第二次畫素單元，其中各該第二次畫素單元係對應各該第二開口，各該第二次畫素單元包含有三個呈三角形排列之第二次畫素，且該等第二次畫素單元未與該等第一次畫素單元重疊。接著再提供一第三陰影遮罩，該第三陰影遮罩具有複數個約略呈 T 字形之第三開

口，並利用該第三陰影遮罩於該基板上蒸鍍出複數個第三次畫素單元，其中各該第三次畫素單元係對應各該第三開口，各該第三次畫素單元包含有三個呈三角形排列之第三次畫素，且該等第三次畫素單元未與該等第一次畫素單元以及該等第二次畫素單元重疊。上述各該第一次畫素單元之一第一次畫素與其相鄰之該第二次畫素單元之一第二次畫素，以及其相鄰之該第三次畫素單元之一第三次畫素構成一顯示畫素單元。

以下為有關本發明之詳細說明與附圖。然而所附圖式僅供參考與輔助說明用，並非用來對本發明加以限制者。

【實施方式】

請參考第 5 圖，第 5 圖為本發明一較佳實施例之電激發光顯示面板之畫素結構的示意圖。如第 5 圖所示，畫素結構 50 包含有一基板 52、複數個第一次畫素單元 54、複數個第二次畫素單元 56 與複數個第三次畫素單元 58 設置於基板 52 之上。於本實施例中第一次畫素單元 54、第二次畫素單元 56 與第三次畫素單元 58 分別為紅色、綠色與藍色次畫素單元，因此第一次畫素單元 54 包含有三個呈三角形排列之第一次畫素(紅色次畫素)R、第二次畫素單元 56 包含有三個呈三角形排列之第二次畫素(綠色次畫素)G，而第三次畫素單元 58 包含有三個呈三角形排列之第三次畫素(藍色次畫素)B。

於本實施例之畫素結構 50 中，第一次畫素單元 54、第二次畫素單元 56 與第三次畫素單元 58 係呈交錯形式排列，如第 5 圖中所示，以列方向而言，位於各列中之次畫素單元係以第一次畫素單元 54、第二次畫素單元 56 與第三次畫素單元 58 的順序排列，且不同列之間的第一次畫素單元 54、第二次畫素單元 56 與第三次畫素單元 58 係採錯位(mismatch)方式設置，另外，任二個相鄰的次畫素單元皆為上下顛倒(如一正立之三角形與一倒立之三角形)。

第 5 圖所示為畫素結構 50 之次畫素單元的排列方式，然而於實際顯示時畫素結構 50 則係利用顯示畫素單元組成顯示畫面。請繼續參考第 6 圖，第 6 圖為第 5 圖之畫素結構之顯示畫素單元之示意圖。如第 6 圖所示，畫素結構 50 包含有複數個顯示畫素單元 60。各顯示畫素單元 60 包含有一第一次畫素 R、一第二次畫素 G 與一第三次畫素 B，且各顯示畫素單元 60 之第一次畫素 R、第二次畫素 G 與第三次畫素 B 係分別屬於相鄰之第一次畫素單元 54、第二次畫素單元 56 與第三次畫素單元 58。

由第 6 圖可知本實施例之畫素結構 50 之特徵在於各顯示畫素單元 60 之第一次畫素 R 係與相鄰之二個顯示畫素單元 60 之第一次畫素 R 鄰接，各顯示畫素單元 60 之第二次畫素 G 係與相鄰之二個顯示畫素單元 60 之第二次畫素 G 鄰接，且各顯示畫素單元 60 之第三次畫素 B 係與相鄰之二個顯示畫素單元 60 之第三次畫素 B 鄰接。另外，於各顯示畫素單元 60 中，第一次畫素 R、第二

次畫素 G 與第三次畫素 B 係以三角形排列，使得各顯示畫素單元 60 在結構上約略呈現三角形。此外，顯示畫素單元 60 係呈正反交錯狀排列，亦即任二個相鄰之顯示畫素單元 60 皆為上下顛倒(如一正立之三角形與一倒立之三角形)。

藉由上述顯示畫素單元 60 的設計方式，使得各顯示畫素單元 60 內之第一次畫素 R、第二次畫素 G 與第三次畫素 B 呈三角形排列，而此種排列方式使得次畫素的分佈較為集中，因此可有效增加光的混合效果，進而提升顯示品質。另外，藉由第一次畫素單元 54、第二次畫素單元 56 與第三次畫素單元 58 之配置方式，在製程上更可突破陰影遮罩製作上的限制，而可進一步提升畫素結構 50 之精細度。請參考第 7 圖，第 7 圖為本發明製作電激發光顯示面板之畫素結構之方法流程圖。如第 7 圖所示，本方法包含有：

步驟 70：提供一基板；

步驟 72：提供一第一陰影遮罩，且第一陰影遮罩具有複數個約略呈 T 字形之第一開口；

步驟 74：利用第一陰影遮罩於基板上蒸鍍出複數個第一次畫素單元，各第一次畫素單元係對應各第一開口，且各第一次畫素單元包含有三個呈三角形排列之第一次畫素；

步驟 76：提供一第二陰影遮罩，且第二陰影遮罩具有複數個約略呈 T 字形之第二開口；

步驟 78：利用第二陰影遮罩於基板上蒸鍍出複數個第二次畫素

單元，各第二次畫素單元係對應各第二開口，各第二次畫素單元包含有三個呈三角形排列之第二次畫素，且第二次畫素單元未與第一次畫素單元重疊；

步驟 80：提供一第三陰影遮罩，且第三陰影遮罩具有複數個約略呈 T 字形之第三開口；以及

步驟 82：利用第三陰影遮罩於基板上蒸鍍出複數個第三次畫素單元，各第三次畫素單元係對應各第三開口，各第三次畫素單元包含有三個呈三角形排列之第三次畫素，且第三次畫素單元未與第一次畫素單元以及第二次畫素單元重疊。

藉由進行上述步驟可於基板上形成畫素結構，且畫素結構之顯示畫素單元係由各第一次畫素單元之一第一次畫素係與其相鄰之第二次畫素單元之一第二次畫素，以及其相鄰之第三次畫素單元之一第三次畫素所構成。請繼續參考第 8 圖至第 10 圖，第 8 圖至第 10 圖為本發明用於製作第 5 圖所示之畫素結構之陰影遮罩之示意圖，其中第 8 圖為第一陰影遮罩之示意圖、第 9 圖為第二陰影遮罩之示意圖、第 10 圖則為第三陰影遮罩之示意圖。如第 8 圖至第 10 圖所示，第一陰影遮罩 90R 包含有複數個第一開口 92R，各第一開口 92R 約略呈 T 字形，且位於同一列上之第一開口 92R 係呈正反交錯排列。第二陰影遮罩 90G 包含有複數個第二開口 92G，各第二開口 92G 約略呈 T 字形，且位於同一列上之第二開口 92G

係呈正反交錯排列。第三陰影遮罩 90B 包含有複數個第三開口 92B，各第三開口 92B 約略呈 T 字形，且位於同一列上之第三開口 92B 係呈正反交錯排列。第一陰影遮罩 90R、第二陰影遮罩 90G 與第三陰影遮罩 90B 之開口圖案佈局類似，其差異在於各陰影遮罩之開口圖案具有一偏移量(offset)，而本發明之陰影遮罩的開口圖案佈局特別之處在於各開口之間的距離較大，因此陰影遮罩的製作不會因結構強度的考量而面臨製程極限的問題。由第 8 圖至第 10 圖可知，不論是第一陰影遮罩 90R、第二陰影遮罩 90G 或第三陰影遮罩 90B，第一開口 92R 之間的距離、第二開口 92G 之間的距離或第三開口 92B 之間的距離均遠高於製程極限，而利用第一陰影遮罩 90R、第二陰影遮罩 90G 與第三陰影遮罩 90B 進依序進行蒸鍍製程即可製作出第 5 圖所示之畫素結構，在此狀況下雖然第一開口 92R 之間的距離、第二開口 92G 之間的距離，或第三開口 92B 之間的距離較大，但組合出之畫素結構卻可具有較小之次畫素間距，而有效提升解析度。

利用本發明之畫素結構設計，並配合本發明之方法可有效升電激發光顯示面板之解析度。值得說明的是本發明之畫素結構可應用於各式全彩顯示面板上，例如有機發光二極體顯示面板或聚合物發光二極體顯示面板，因此視顯示面板的不同，各次畫素可包含有機發光二極體或聚合物發光二極體等，並配合本發明畫素結構設計有效提高解析度。

綜上所述，在顯示面板之薄膜電晶體的製程不斷提升的情況下，本發明之畫素結構與其製作方法可提升蒸鍍製程的極限，而使次畫素之精細度提高，例如達到 200ppi 以上，藉此蒸鍍製程不致成為解析度無法提升的瓶頸。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明之涵蓋範圍。

【圖式簡單說明】

- 第 1 圖為習知直條狀畫素結構的示意圖。
第 2 圖為用於製作第 1 圖之畫素結構之陰影遮罩的示意圖。
第 3 圖為習知另一種畫素結構的示意圖。
第 4 圖為用於製作第 3 圖之畫素結構之陰影遮罩的示意圖。
第 5 圖為本發明一較佳實施例之電激發光顯示面板之畫素結構的示意圖。
第 6 圖為第 5 圖之畫素結構之顯示畫素單元之示意圖。
第 7 圖為本發明製作電激發光顯示面板之畫素結構之方法流程圖。
第 8 圖至第 10 圖為本發明用於製作第 5 圖所示之畫素結構之陰影遮罩的示意圖。

【主要元件符號說明】

- | | | | |
|----|------|----|--------|
| 10 | 畫素結構 | 12 | 顯示畫素單元 |
| 14 | 陰影遮罩 | 16 | 矩形開口 |

20	畫素結構	22R	紅色次畫素單元
22G	綠色次畫素單元	22B	藍色次畫素單元
24	顯示畫素單元	30	陰影遮罩
32	矩形開口	50	畫素結構
52	基板	54	第一次畫素單元
56	第二次畫素單元	58	第三次畫素單元
60	顯示畫素單元	90R	第一陰影遮罩
92R	第一開口	90G	第二陰影遮罩
92G	第二開口	90B	第三陰影遮罩
92B	第三開口		

五、中文發明摘要：

一種畫素結構包含一基板，以及一第一次畫素單元、一第二次畫素單元與一第三次畫素單元設置於該基板之上。該第一次畫素單元包含有三個呈三角形排列之第一次畫素，該第二次畫素單元包含有三個呈三角形排列之第二次畫素，且該第三次畫素單元包含有三個呈三角形排列之第三次畫素。該第一次畫素單元之一第一次畫素與其相鄰之該第二次畫素單元之一第二次畫素，以及其相鄰之該第三次畫素單元之一第三次畫素構成一顯示畫素單元。

六、英文發明摘要：

A pixel structure includes a substrate, and a first sub-pixel unit, a second sub-pixel unit and a third sub-pixel unit disposed on the substrate. The first sub-pixel unit has three first sub-pixels arranged in a delta formation, the second sub-pixel unit has three second sub-pixels arranged in a delta formation, and the third sub-pixel unit has three third sub-pixels arranged in a delta formation. One first sub-pixel of the first sub-pixel unit, one second sub-pixel of the second sub-pixel unit adjacent to the first sub-pixel unit, and one third sub-pixel of the third sub-pixel unit adjacent to the first sub-pixel unit constitute a display pixel unit.

十、申請專利範圍：

1. 一種電激發光顯示面板之畫素結構，包含：

一基板；以及

複數個顯示畫素單元，設置於該基板之上，各該顯示畫素單元

包含有一第一次畫素、一第二次畫素與一第三次畫素，且係以三角形排列，其中各該顯示畫素單元之該第一次畫素係與相鄰之該二個顯示畫素單元之第一次畫素鄰接，各該顯示畫素單元之該第二次畫素係與相鄰之該二個顯示畫素單元之第二次畫素鄰接，各該顯示畫素單元之該第三次畫素係與相鄰之該二個顯示畫素單元之第三次畫素鄰接，且各該顯示畫素單元所包含的該第一次畫素、該第二次畫素與該第三次畫素係緊密排列而未有其它顯示畫素單元之該第一次畫素、該第二次畫素或該第三次畫素設置於其間。

2. 如申請專利範圍第 1 項所述之電激發光顯示面板之畫素結構，其中該第一次畫素係為一紅色次畫素。
3. 如申請專利範圍第 1 項所述之電激發光顯示面板之畫素結構，其中該第二次畫素係為一綠色次畫素。
4. 如申請專利範圍第 1 項所述之電激發光顯示面板之畫素結構，其中該第三次畫素係為一藍色次畫素。

5. 如申請專利範圍第 1 項所述之電激發光顯示面板之畫素結構，其中該等顯示畫素單元係呈正反交錯狀排列。
6. 如申請專利範圍第 1 項所述之電激發光顯示面板之畫素結構，其中各該顯示畫素單元之該第一次畫素與相鄰之該二個顯示畫素單元之第一次畫素係以三角形排列。
7. 如申請專利範圍第 1 項所述之電激發光顯示面板之畫素結構，其中各該顯示畫素單元之該第二次畫素與相鄰之該二個顯示畫素單元之第二次畫素係以三角形排列。
8. 如申請專利範圍第 1 項所述之電激發光顯示面板之畫素結構，其中各該顯示畫素單元之該第三次畫素與相鄰之該二個顯示畫素單元之第三次畫素係以三角形排列。
9. 一種畫素結構，包含：
 - 一基板；以及
 - 一第一次畫素單元、一第二次畫素單元與一第三次畫素單元，設置於該基板之上，該第一次畫素單元包含有三個彼此相鄰且呈三角形排列之第一次畫素，該第二次畫素單元包含有三個彼此相鄰且呈三角形排列之第二次畫素，該第三次畫素單元包含有三個彼此相鄰且呈三角形排列之第三次畫素，其中該第一次畫素單元之一第一次畫素與其相鄰之

該第二次畫素單元之一第二次畫素，以及其相鄰之該第三次畫素單元之一第三次畫素構成一顯示畫素單元。

10. 如申請專利範圍第 9 項所述之畫素結構，其中該等第一次畫素係為紅色次畫素。
11. 如申請專利範圍第 9 項所述之畫素結構，其中該等第二次畫素係為綠色次畫素。
12. 如申請專利範圍第 9 項所述之畫素結構，其中該等第三次畫素係為藍色次畫素。
13. 如申請專利範圍第 9 項所述之畫素結構，其中該顯示畫素單元之該第一次畫素、該第二次畫素與該第三次畫素係為三角形排列。
14. 如申請專利範圍第 9 項所述之畫素結構，其中該等第一次畫素、該等第二次畫素與該等第三次畫素係分別包含有機發光二極體(OLED)。
15. 如申請專利範圍第 9 項所述之畫素結構，其中該等第一次畫素、該等第二次畫素與該等第三次畫素係分別包含聚合物發光二極體(PLED)。

16. 如申請專利範圍第9項所述之畫素結構，其中該第一次畫素單元所包含之該等第一次畫素係緊密排列而未有其它次畫素單元之次畫素設置於其間，該第二次畫素單元所包含之該等第二次畫素係緊密排列而未有其它次畫素單元之次畫素設置於其間，且該第三次畫素單元所包含之該等第三次畫素係緊密排列而未有其它次畫素單元之次畫素設置於其間。
17. 一種製作電激發光顯示面板之畫素結構之方法，包含：
- 提供一基板；
 - 提供一第一陰影遮罩，該第一陰影遮罩具有複數個約略呈T字形之第一開口；
 - 利用該第一陰影遮罩於該基板上蒸鍍出複數個第一次畫素單元，各該第一次畫素單元係對應各該第一開口，且各該第一次畫素單元包含有三個呈三角形排列之第一次畫素；
 - 提供一第二陰影遮罩，該第二陰影遮罩具有複數個約略呈T字形之第二開口；
 - 利用該第二陰影遮罩於該基板上蒸鍍出複數個第二次畫素單元，各該第二次畫素單元係對應各該第二開口，各該第二次畫素單元包含有三個呈三角形排列之第二次畫素，且該等第二次畫素單元未與該等第一次畫素單元重疊；
 - 提供一第三陰影遮罩，該第三陰影遮罩具有複數個約略呈T字形之第三開口；以及
 - 利用該第三陰影遮罩於該基板上蒸鍍出複數個第三次畫素單

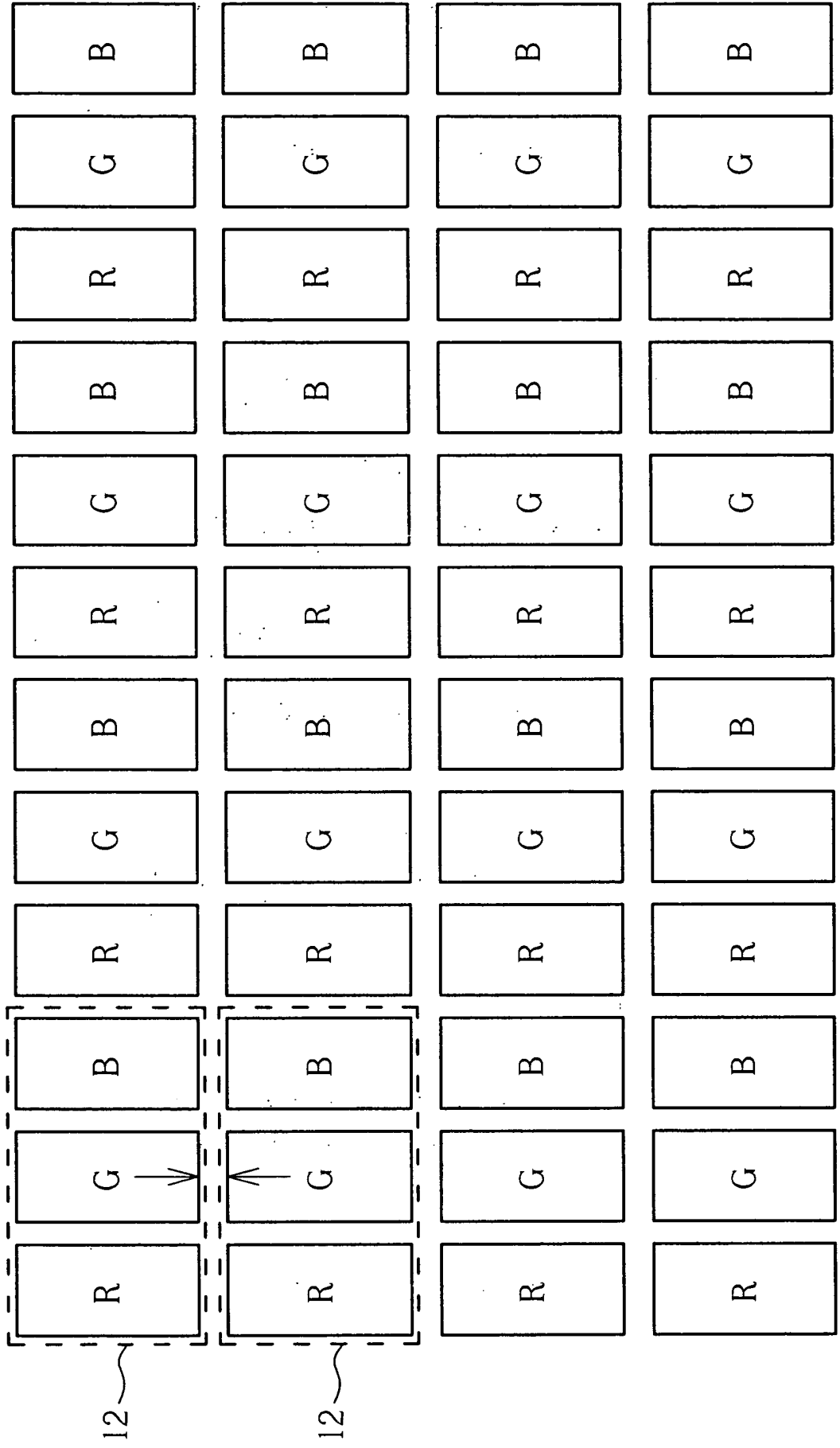
元，各該第三次畫素單元係對應各該第三開口，各該第三次畫素單元包含有三個呈三角形排列之第三次畫素，且該等第三次畫素單元未與該等第一次畫素單元以及該等第二次畫素單元重疊；

其中各該第一次畫素單元之一第一次畫素與其相鄰之該第二次畫素單元之一第二次畫素，以及其相鄰之該第三次畫素單元之一第三次畫素構成一顯示畫素單元。

18. 如申請專利範圍第 17 項所述之方法，其中該第一陰影遮罩之該等第一開口於同一列係呈正反交錯排列，該第二陰影遮罩之該等第二開口於同一列係呈正反交錯排列，以及該第三陰影遮罩之該等第三開口於同一列係呈正反交錯排列。
19. 如申請專利範圍第 17 項所述之方法，其中各該顯示畫素單元係約略呈 T 字形，且各該顯示畫素單元之該第一次畫素、該第二次畫素與該第三次畫素係呈三角形排列。
20. 如申請專利範圍第 17 項所述之方法，其中該等第一次畫素係為紅色次畫素、該等第二次畫素係為綠色次畫素以及該等第三次畫素係為藍色次畫素。

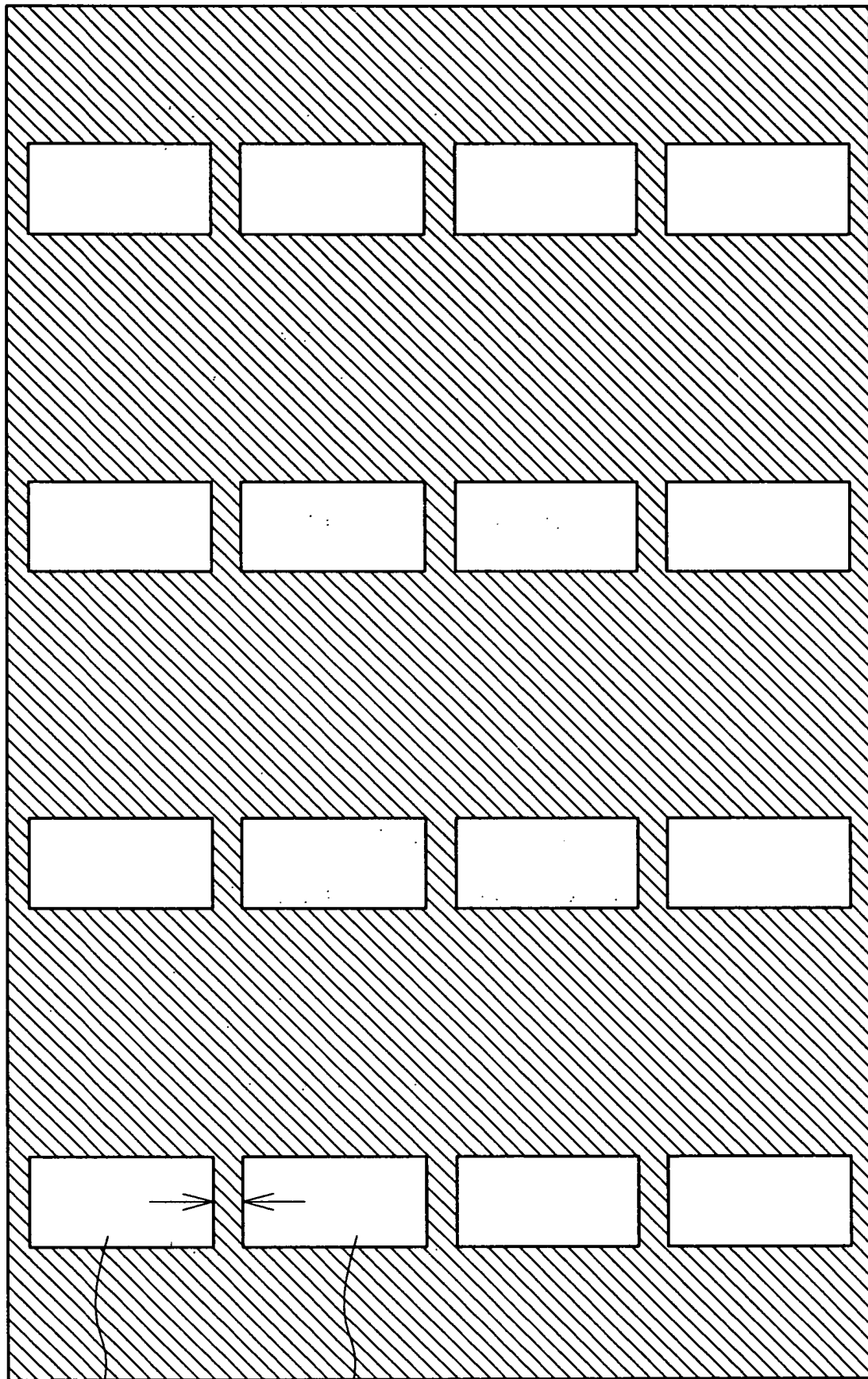
十一、圖式：

10



第1圖

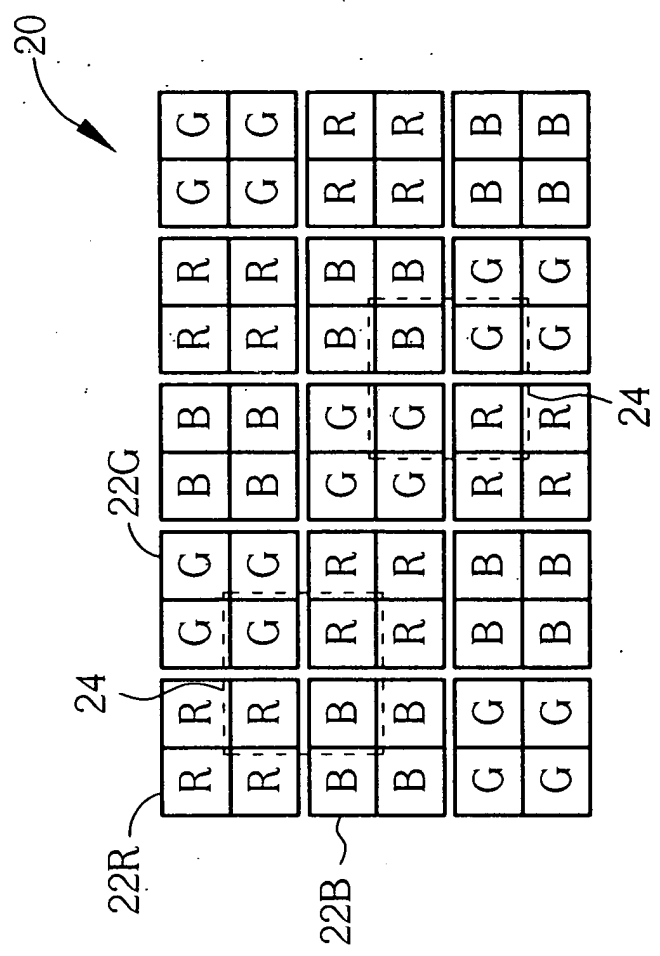
14



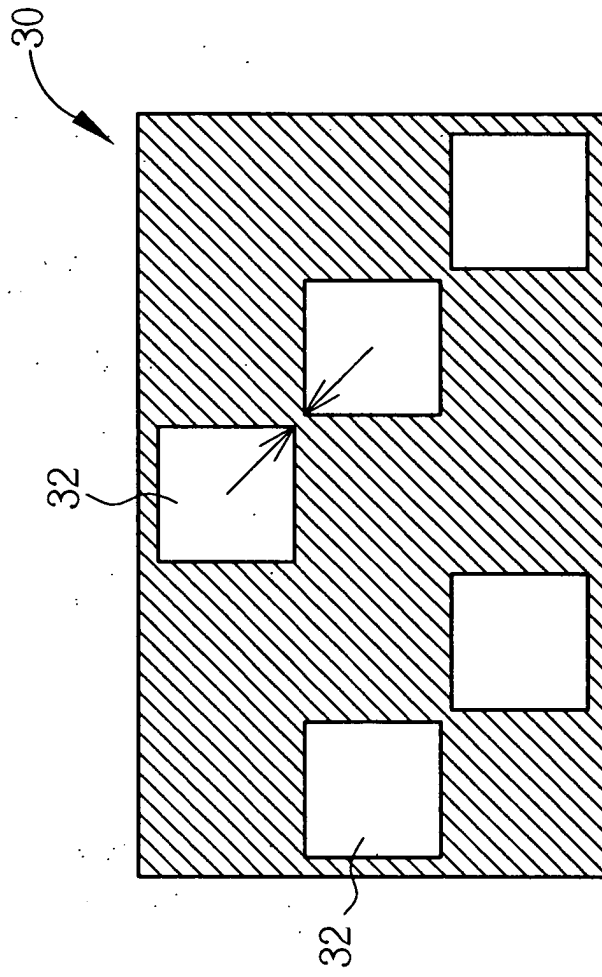
16

16

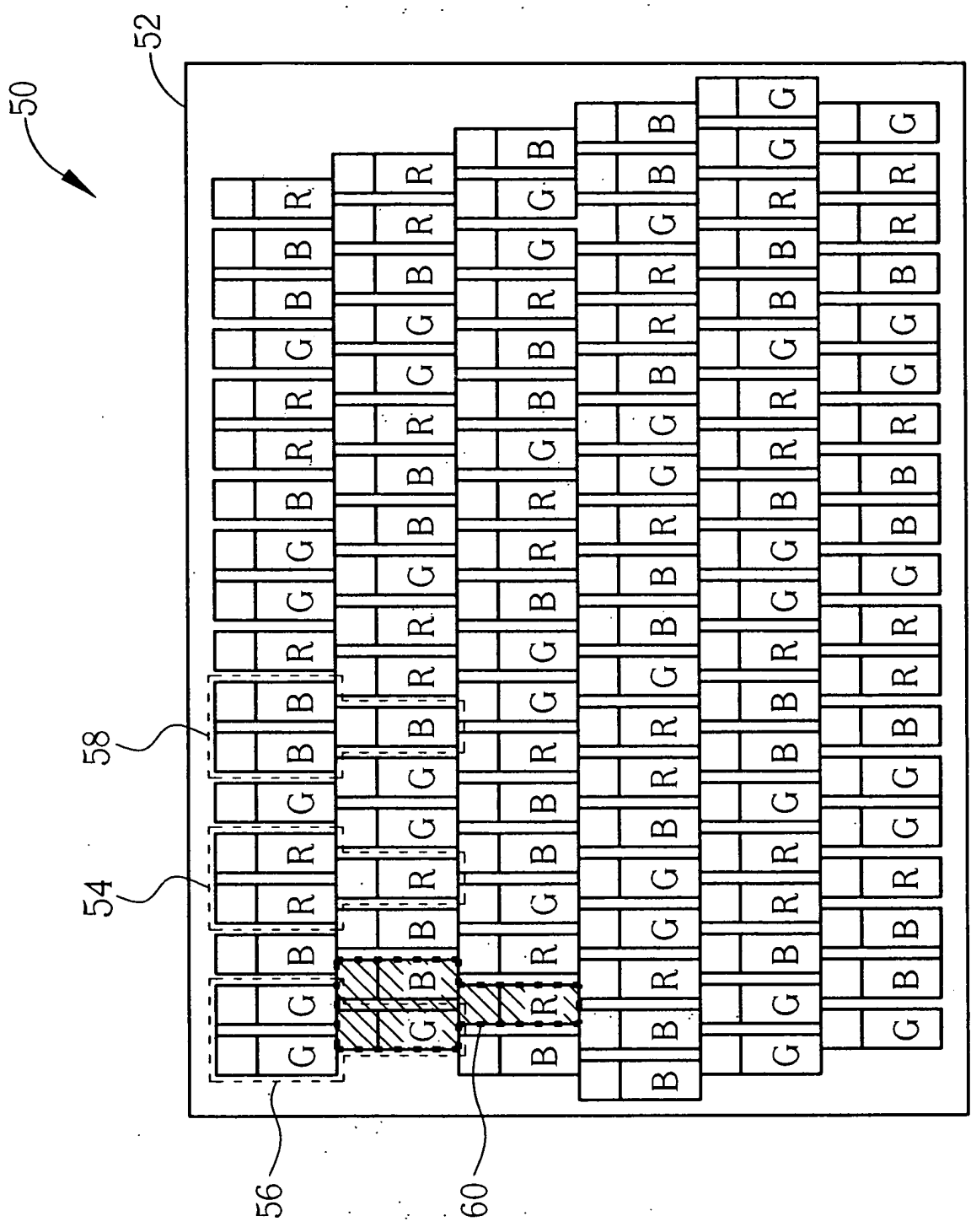
第2圖



第3圖

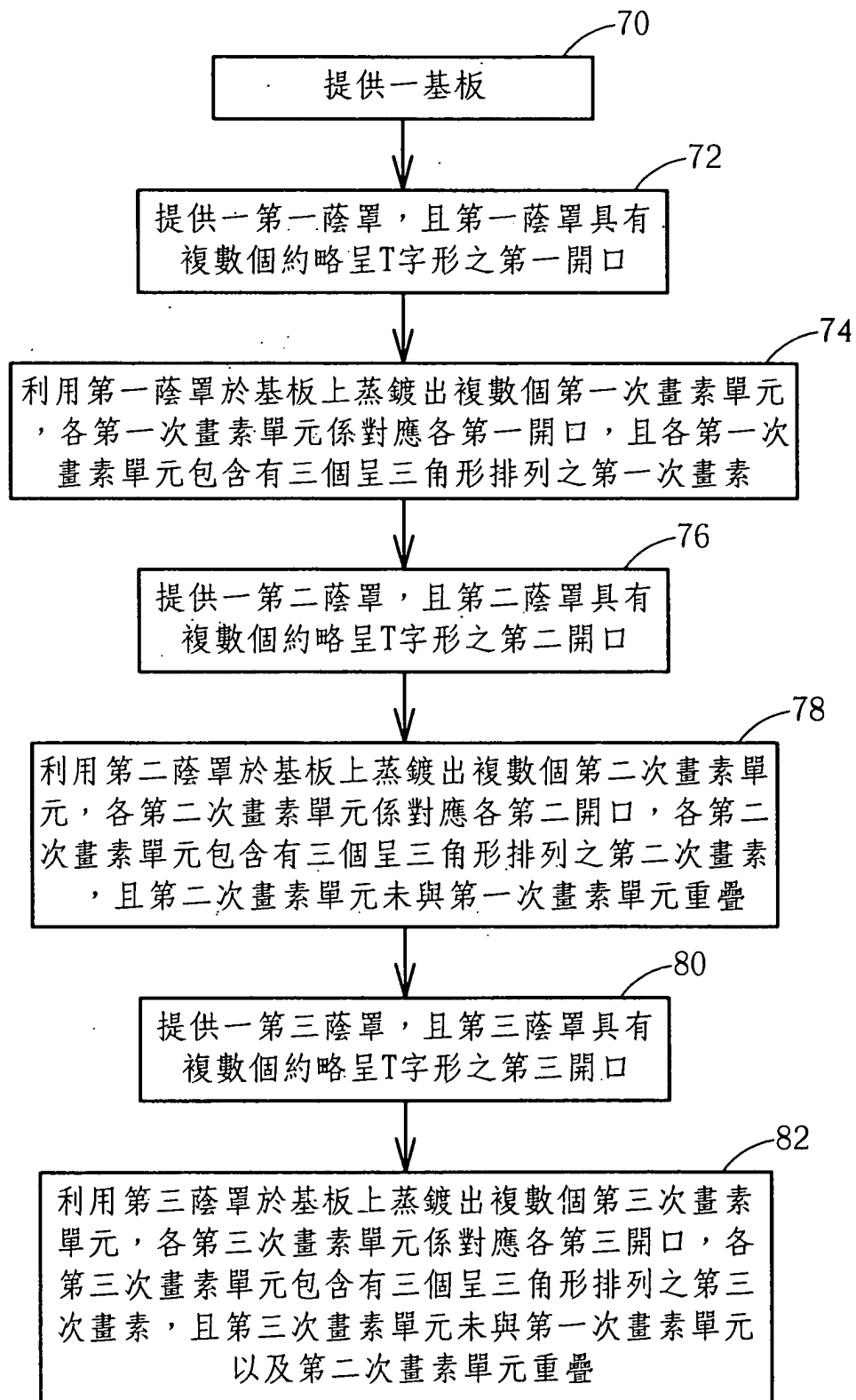


第4圖

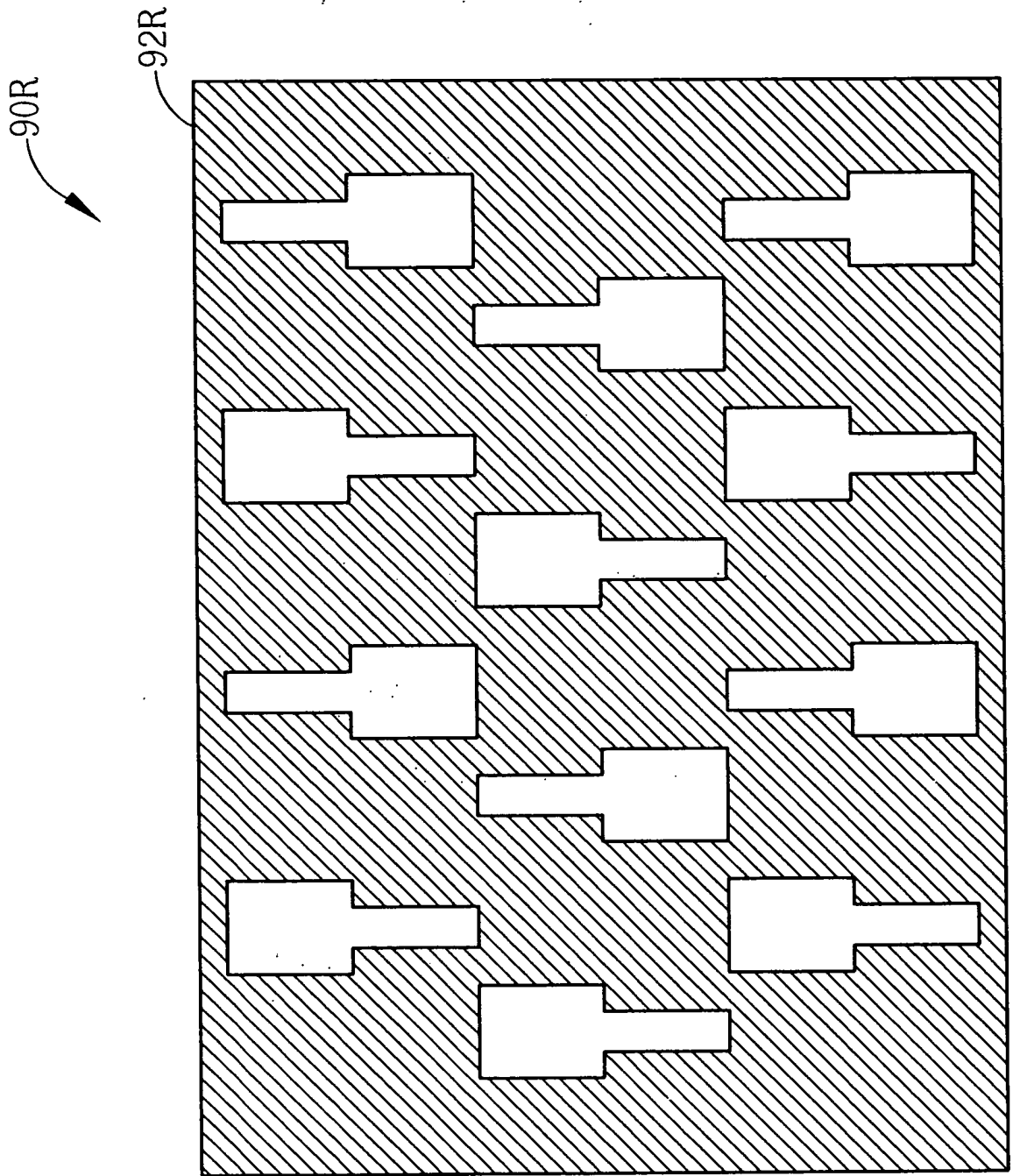


第6圖

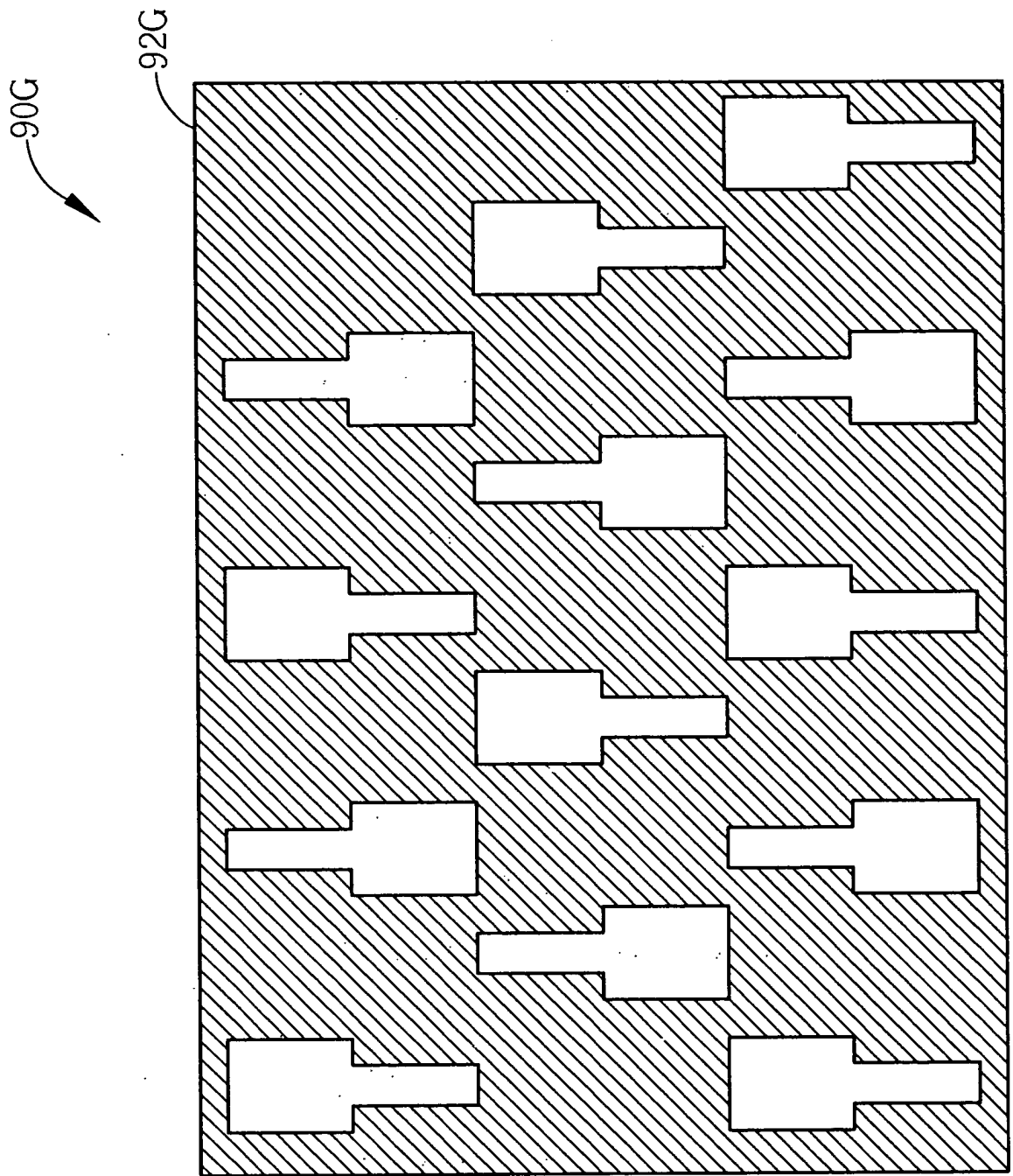




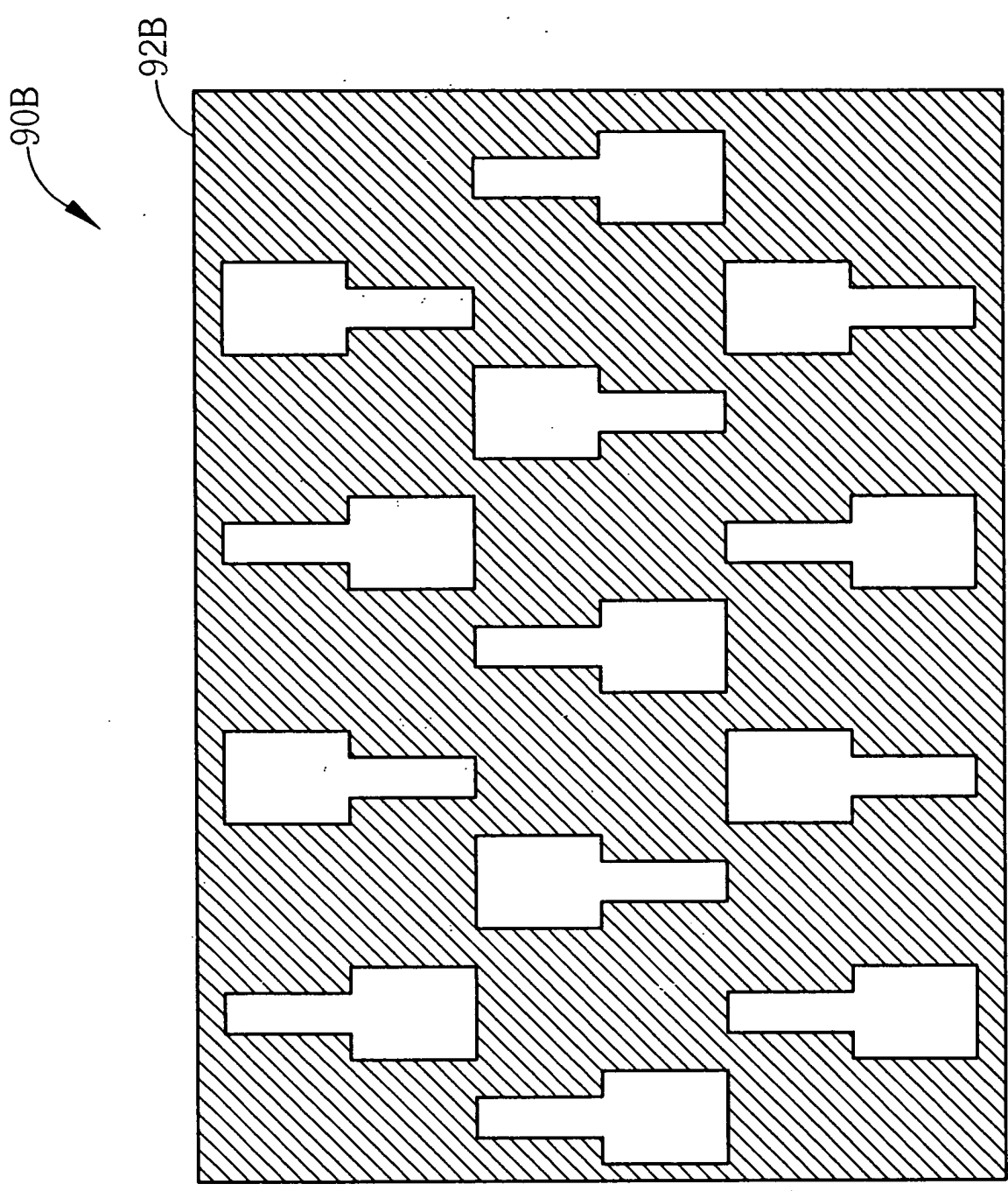
第7圖



第8圖



第9圖



第10圖

七、指定代表圖：

(一)本案指定代表圖為：第(6)圖。

(二)本代表圖之元件符號簡單說明：

50	畫素結構	52	基板
54	第一次畫素單元	56	第二次畫素單元
58	第三次畫素單元	60	顯示畫素單元

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無