



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년03월06일
(11) 등록번호 10-1239856
(24) 등록일자 2013년02월27일

(51) 국제특허분류(Int. Cl.)
H01L 33/14 (2010.01) H01L 33/04 (2010.01)
(21) 출원번호 10-2006-0010283
(22) 출원일자 2006년02월02일
심사청구일자 2011년01월25일
(65) 공개번호 10-2007-0079527
(43) 공개일자 2007년08월07일
(56) 선행기술조사문헌
JP2000068594 A*
JP2005340762 A
KR1020000065567 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
서울옵토디바이스주식회사
경기도 안산시 단원구 산단로163번길 65-16, 1동 36호 (원시동)
(72) 발명자
김규범
경기도 안양시 동안구 경수대로797번길 12, 한마음 임광2차 아파트 205동 2303호 (호계동)
(74) 대리인
특허법인에이아이피

전체 청구항 수 : 총 9 항

심사관 : 김갑병

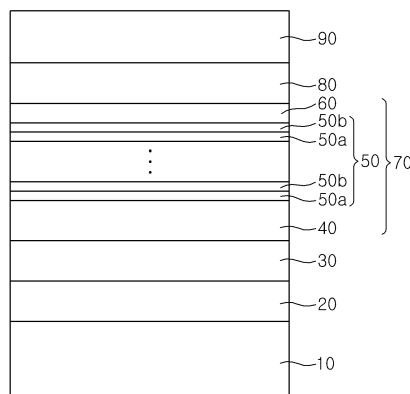
(54) 발명의 명칭 **발광 다이오드 및 이의 제조 방법**

(57) 요약

본 발명은 기관, 상기 기관 상에 형성된 N형 반도체층 및 상기 N형 반도체층 상에 형성된 P형 반도체층을 포함하고, 상기 N형 반도체층은 N형 불순물이 소정 농도로 도핑된 N형 화합물층과, 상기 소정 농도보다 높은 농도로 오버도핑된 N형 화합물층이 교대로 반복 형성된 적층 구조를 포함하는 것을 특징으로 하는 발광 다이오드 및 이의 제조 방법을 제공한다.

본 발명은 소정 농도의 N형 화합물층과 상기 소정 농도보다 높은 농도로 오버도핑된 N형 화합물층이 반복 적층된 구조의 N형 반도체층을 형성함으로써, 발광 다이오드의 전류 확산 특성을 개선하여 균일한 휘도 특성을 확보하고, 발광 효율을 향상시킬 수 있다. 또한, 정전기 방전으로 인한 발광 다이오드의 손상을 방지하여 신뢰성을 향상시키고, 발광 다이오드의 수명 향상을 기대할 수 있다.

대표도 - 도2



특허청구의 범위

청구항 1

기관;

상기 기관 상에 형성된 N형 반도체층; 및

상기 N형 반도체층 상에 형성된 P형 반도체층을 포함하고,

상기 N형 반도체층은 N형 불순물이 소정 농도로 도핑된 N형 화합물층과, 상기 소정 농도보다 높은 농도로 오버도핑된 N형 화합물층이 교대로 반복 형성된 적층 구조를 포함하고,

상기 소정 농도는 1×10^{19} 초과 및 $1 \times 10^{22}/\text{cm}^3$ 이하이고, 상기 오버도핑된 N형 화합물층은 상기 소정 농도보다 10 내지 100배 높은 농도로 도핑된 것을 특징으로 하는 발광 다이오드.

청구항 2

청구항 1에 있어서,

상기 N형 또는 P형 반도체층은 질화 갈륨(GaN)이고, 상기 N형 불순물은 실리콘(Si)인 것을 특징으로 하는 발광 다이오드.

청구항 3

청구항 1 또는 청구항 2에 있어서,

상기 N형 화합물층 및 상기 오버도핑된 N형 화합물층은 10층 내지 50층의 적층 구조로 형성되는 것을 특징으로 하는 발광 다이오드.

청구항 4

청구항 1 또는 청구항 2에 있어서,

상기 N형 반도체층은 상기 적층 구조 아래에 형성된 제 1 N형 반도체층 및 상기 적층 구조 상에 형성된 제 3 N형 반도체층을 더 포함하는 것을 특징으로 하는 발광 다이오드.

청구항 5

청구항 1 또는 청구항 2에 있어서,

상기 기관과 상기 N형 반도체층 사이에 GaN, InN 또는 AlN의 버퍼층을 더 포함하는 것을 특징으로 하는 발광 다이오드.

청구항 6

기관 상에 N형 불순물이 소정 농도로 도핑된 N형 화합물층과, 상기 소정 농도보다 높은 농도로 오버도핑된 N형 화합물층을 교대로 반복 성장시켜 N형 반도체층을 형성하는 단계; 및

상기 N형 반도체층 상에 P형 반도체층을 형성하는 단계를 포함하되,

상기 N형 반도체층을 형성하는 단계는,

Ga, N, N형 불순물 소스 가스를 동시에 사용하여 N형 불순물이 소정 농도로 도핑된 N형 화합물층을 성장시키는 단계; 및

상기 Ga의 소스 가스의 사용을 멈추고 N, N형 불순물 소스 가스를 사용하여 상기 N형 화합물층 상에 상기 소정 농도보다 높은 농도로 오버도핑된 N형 화합물층을 성장시키는 단계를 포함하는 것을 특징으로 하는 발광 다이오드의 제조 방법.

청구항 7

청구항 6에 있어서,

상기 N형 또는 P형 반도체층은 질화 갈륨(GaN)이고, 상기 N형 불순물은 실리콘(Si)인 것을 특징으로 하는 발광 다이오드의 제조 방법.

청구항 8

삭제

청구항 9

청구항 6 또는 청구항 7에 있어서,

상기 N형 화합물층 또는 상기 오버도핑된 N형 화합물층은 수십 내지 수백 Å으로 성장시키는 것을 특징으로 하는 발광 다이오드의 제조 방법.

청구항 10

청구항 6 또는 청구항 7에 있어서,

상기 소정 농도는 1×10^{19} 초과 및 $1 \times 10^{22}/\text{cm}^3$ 이하이고, 상기 오버도핑된 N형 화합물층은 상기 소정 농도보다 10 내지 100배 높은 농도로 도핑된 것을 특징으로 하는 발광 다이오드의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0008] 본 발명은 발광 다이오드 및 이의 제조 방법에 관한 것으로, 보다 상세하게는 질화물계 반도체 발광 다이오드에 있어서 전류 확산 특성을 개선하여 발광 효율을 향상시키고 정전기 방전에 대한 신뢰성을 확보할 수 있는 발광 다이오드 및 이의 제조 방법에 관한 것이다.
- [0009] 발광 다이오드(light emission diode; LED)는 반도체의 p-n 접합 구조를 이용하여 주입된 소수 캐리어(전자 또는 정공)를 만들고 이들의 재결합에 의하여 소정의 빛을 발산하는 소자를 지칭하며, GaAs, AlGaAs, GaN, InGaN, AlGaInP 등의 화합물 반도체(compound semiconductor) 재료의 변경을 통해 발광원을 구성함으로써 다양한 색을 구현할 수 있다.
- [0010] 발광 다이오드는 기존의 전구 또는 형광등에 비해 소모 전력이 작고 수명이 길며, 협소한 공간에 설치 가능하고 진동에 강한 특성을 보인다. 이러한 발광 다이오드는 소모 전력의 절감과 내구성 측면에서 우수한 특성을 갖기 때문에 표시 소자 및 백라이트로 이용되고 있으며, 최근 일반 조명 용도로 이를 적용하기 위해 활발한 연구가 진행 중이다.
- [0011] 상기 화합물 반도체 중에서 질화물계 반도체 물질은 가시광선 및 UV 영역에 대해서 우수한 발광 특성을 보이고 있으며, 고효율, 고주파 전자 소자에 있어서도 사용된다. 특히 질화갈륨(GaN)은 상온에서 3.4 eV의 직접 천이형 밴드갭(direct bandgap)을 가지며 질화인듐(InN), 질화알루미늄(AlN) 같은 물질과 조합하여 1.9eV(InN)에서 3.4eV(GaN), 6.2eV(AlN)까지 직접 에너지 밴드갭을 가지고 있어서 가시광에서부터 자외선 영역까지 넓은 파장 영역 때문에 광소자의 응용 가능성이 매우 큰 물질이다.
- [0012] 도 1은 종래 발광 다이오드를 도시한 개략 단면도이다.
- [0013] 도 1을 참조하면, 발광 다이오드는 기판(1)과, 상기 기판(1) 상에 형성된 버퍼층(2)과, 상기 버퍼층(2) 상에 순차적으로 형성된 N형 반도체층(3), 활성층(4) 및 P형 반도체층(5)을 포함한다.
- [0014] 상기 활성층(4)의 상부 및 하부에 각각 형성된 P형 및 N형 반도체층(5, 3)은 활성층(4)에 전류를 공급하여 발광하도록 한다. 일반적으로 질화갈륨계 반도체 발광 다이오드에 있어서, 상기 P형 반도체층(5)으로는 마그네슘(Mg)이 도핑된 GaN 반도체 화합물을 사용하고, 상기 N형 반도체층(3)으로는 실리콘(Si)이 도핑된 GaN 반도체 화합물을 사용한다.
- [0015] 그러나 이러한 종래 발광 다이오드는 전류 확산(current spreading) 특성이 좋지 않아 발광 효율의 저하를 야기

하며, 휘도가 균일하지 못한 단점이 있다. 또한, 정전기 방전(ESD)으로 인해 발광 다이오드가 손상을 입을 우려가 있으며, 이로 인해 발광 다이오드의 수명이 단축될 수 있다.

발명이 이루고자 하는 기술적 과제

[0016] 본 발명은 상기의 문제점을 해결하기 위한 것으로, 소정 농도의 N형 불순물이 도핑된 N형 화합물층과 상기 소정 농도보다 높은 농도로 오버도핑된 N형 화합물층이 반복 적층된 구조의 N형 반도체층을 포함함으로써, 발광 다이오드의 전류 확산 특성을 개선하여 균일한 휘도 특성을 확보하고, 정전기 방전으로 인한 발광 다이오드의 손상을 방지하여 신뢰성을 향상시킬 수 있는 발광 다이오드 및 그의 제조 방법을 제공하는 것을 목적으로 한다.

발명의 구성 및 작용

[0017] 본 발명은 상술한 목적을 달성하기 위하여 기판, 상기 기판 상에 형성된 N형 반도체층 및 상기 N형 반도체층 상에 형성된 P형 반도체층을 포함하고, 상기 N형 반도체층은 N형 불순물이 소정 농도로 도핑된 N형 화합물층과, 상기 소정 농도보다 높은 농도로 오버도핑된 N형 화합물층이 교대로 반복 형성된 적층 구조를 포함하는 것을 특징으로 하는 발광 다이오드를 제공한다.

[0018] 상기 N형 또는 P형 반도체층은 질화 갈륨(GaN)이고, 상기 N형 불순물은 실리콘(Si)인 것을 특징으로 할 수 있다. 상기 N형 화합물층 및 상기 오버도핑된 N형 화합물층은 10층 내지 50층의 적층 구조로 형성될 수 있다.

[0019] 상기 소정 농도는 1×10^{19} 내지 $1 \times 10^{22}/\text{cm}^3$ 이고, 상기 오버도핑된 N형 화합물층은 상기 소정 농도보다 10 내지 100배 높은 농도로 도핑된 것을 특징으로 할 수 있다.

[0020] 상기 기판과 상기 N형 반도체층 사이에 GaN, InN 또는 AlN의 버퍼층을 더 포함할 수 있다.

[0021] 본 발명은 기판 상에 N형 불순물이 소정 농도로 도핑된 N형 화합물층과, 상기 소정 농도보다 높은 농도로 오버도핑된 N형 화합물층을 교대로 반복 성장시켜 N형 반도체층을 형성하는 단계 및 상기 N형 반도체층 상에 P형 반도체층을 형성하는 단계를 포함하는 것을 특징으로 하는 발광 다이오드의 제조 방법을 제공한다.

[0022] 상기 N형 또는 P형 반도체층은 질화 갈륨(GaN)이고, 상기 N형 불순물은 실리콘(Si)인 것을 특징으로 할 수 있다.

[0023] 상기 N형 반도체층을 형성하는 단계는, Ga, N, Si의 소스 가스를 동시에 사용하여 N형 불순물이 소정 농도로 도핑된 N형 화합물층을 성장시키는 단계 및 상기 Ga의 소스 가스의 사용을 멈추고 N, Si의 소스 가스를 사용하여 상기 N형 화합물층 상에 상기 소정 농도보다 높은 농도로 오버도핑된 N형 화합물층을 성장시키는 단계를 포함할 수 있다.

[0024] 상기 N형 화합물층 또는 상기 오버도핑된 N형 화합물층은 수십 내지 수백 Å으로 성장시킬 수 있다. 상기 소정 농도는 1×10^{19} 내지 $1 \times 10^{22}/\text{cm}^3$ 이고, 상기 오버도핑된 N형 화합물층은 상기 소정 농도보다 10 내지 100배 높은 농도로 도핑된 것을 특징으로 할 수 있다.

[0025] 이하, 첨부된 도면을 참조하여 본 발명의 실시예를 더욱 상세히 설명하기로 한다. 그러나 본 발명은 이하에서 개시되는 실시예에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이다. 도면상에서 동일 부호는 동일한 요소를 지칭한다.

[0026] 도 2는 본 발명에 따른 발광 다이오드를 설명하기 위한 개략 단면도이다.

[0027] 도 2를 참조하면, 발광 다이오드는 기판(10) 상에 순차적으로 형성된 버퍼층(20), 도핑되지 않은 반도체층(30), 제 1 N형 반도체층(40), 적층 구조로 형성된 제 2 N형 반도체층(50), 제 3 N형 반도체층(60), 활성층(80) 및 P형 반도체층(90)을 포함한다. 상기 제 2 N형 반도체층(50)은 소정 농도로 도핑된 N형 화합물층(50a)과, 상기 소정 농도보다 10 내지 100배 높은 농도로 오버도핑된 N형 화합물층(50b)이 교대로 반복되어 적층되는 구조로 형성된다.

[0028] 상기 기판(10)은 사파이어(Al_2O_3), 탄화규소(SiC) 또는 실리콘(Si) 등이 사용된다.

[0029] 상기 버퍼층(20)은 결정 성장시 상기 기판과 후속층들의 격자 부정합을 줄이기 위해 형성되며, 반도체 재료인

질화갈륨(GaN), 질화인듐(InN) 또는 질화알루미늄(AlN)을 포함하여 형성된다.

- [0030] 상기 도핑되지 않은 반도체층(30)은 그 상면에 성장되는 반도체 박막의 결정성을 향상시키기 위한 것으로, 동일한 물질을 사용하여 형성되는 것이 바람직하다.
- [0031] 상기 제 1, 제 2 및 제 3 N형 반도체층(40, 50, 60)은 전자가 생성되는 층으로, N형 불순물이 주입된 질화갈륨(GaN)을 사용하는 것이 바람직하고, 이에 한정되지 않고 다양한 반도체 성질의 물질층이 가능하다.
- [0032] 상기 제 1, 제 2 및 제 3 N형 반도체층(40, 50, 60)은 N형 불순물이 도핑(doping)되어 형성되고, 상기 제 2 N형 반도체층(50)은 소정 농도로 도핑된 N형 화합물층(50a)과, 상기 소정 농도보다 10 내지 100배 높은 농도로 오버도핑된 N형 화합물층(50b)이 교대로 반복되어 적층되는 구조로 형성된다. 상기 제 2 N형 반도체층(50)의 N형 화합물층(50a) 및 오버도핑된 N형 화합물층(50b)은 10 내지 50층 적층되어 형성된다. 이러한 적층 구조로 형성된 제 2 N형 반도체층(50)으로 인해, 특히 상기 오버도핑된 N형 화합물층(50b)으로 인해 우수한 전류 확산 특성을 얻을 수 있다.
- [0033] 상기 활성층(80)은 소정의 밴드 갭을 가지며 양자 우물이 만들어져 전자 및 정공이 재결합되는 영역으로, InGaN을 포함하여 형성될 수 있다. 활성층(80)을 이루는 물질의 종류에 따라 전자 및 정공이 결합하여 발생하는 발광 파장이 변화된다. 따라서, 목표로 하는 파장에 따라 활성층(80)에 포함되는 반도체 재료를 조절하는 것이 바람직하다.
- [0034] 또한, 상기 P형 반도체층(90)은 정공이 생성되는 층으로, P형 불순물이 도핑된 질화갈륨(GaN)을 사용하는 것이 바람직하고, 이에 한정되지 않고 다양한 반도체 성질의 물질층이 가능하다.
- [0035] 본 발명의 발광 다이오드는 상술한 설명에 한정되지 않고, 소자의 특성 및 공정의 편의에 따라 상기 물질층이 생략 및 변경되거나, 또는 다양한 물질층이 추가될 수 있다. 예를 들어, 광효율을 증가시키기 위해 보다 큰 에너지 밴드갭을 갖는 AlGaN 등의 P형 클래딩층(cladding layer)을 상기 활성층(80)과 P형 반도체층(90) 사이에 추가적으로 구성할 수 있다.
- [0036] 이와 같은 본 발명의 발광 다이오드는 소정 농도의 N형 화합물층과 상기 소정 농도보다 높은 농도로 오버도핑된 N형 화합물층이 반복 적층된 구조의 N형 반도체층을 포함함으로써, 반도체 물질의 전기 저항성을 줄일 수 있어 전류 확산 특성을 향상시킬 수 있다. 따라서 균일한 휘도 특성을 얻을 수 있으며, 발광 효율을 향상시킬 수 있는 장점이 있다. 또한 본 발명은 반복 적층된 상기 N형 화합물층과 오버도핑된 N형 화합물층을 포함한 N형 반도체층으로 인해, 정전기 방전으로 인한 손상을 방지할 수 있는 효과가 있다.
- [0037] 도 3a 내지 도 3d는 본 발명에 따른 발광 다이오드의 일실시예의 제조 방법을 설명하기 위한 단면도들이다.
- [0038] 반도체의 증착 및 성장 방법으로는 유기금속 화학 증착법(MOCVD; Metal Organic Chemical Vapor Deposition), 화학 증착법(CVD; Chemical Vapor Deposition), 플라즈마 강화 화학 증착법(PECVD; Plasma-enhanced Chemical Vapor Deposition), 분자선 성장법(MBE; Molecular Beam Epitaxy), 수소화물 기상 성장법(HVPE; Hydride Vapor Phase Epitaxy)등을 포함한 다양한 방법을 사용할 수 있으며, 본 실시예에서는 유기금속 화학 증착법(MOCVD)을 사용한다.
- [0039] 도 3a를 참조하면, 기판(110) 상에 순차적으로 버퍼층(120), 도핑되지 않은 GaN층(130, undoped-GaN), 제 1 N형 GaN층(140)을 형성한다.
- [0040] 일반적으로 질화갈륨(GaN) 반도체는 격자 정합이 되는 기판이 부재하고, 격자 상수 및 열팽창 계수의 차이가 커서 양질의 질화갈륨(GaN) 반도체 박막 성장이 매우 어려운 실정이다. 따라서 격자 상수가 불일치하는 이종 기판 상에 버퍼층을 성장시킨 후, 질화갈륨(GaN) 반도체 결정 박막을 성장시킨다. 이렇게 성장된 반도체의 버퍼층 영역에는 격자 상수의 불일치에서 비롯되는 고농도의 결함이 발생하지만 상당 부분 연속함으로써 최종 성장되는 버퍼층 상에 적층되는 박막층에서는 결정 결함이 감소된다.
- [0041] 상기 기판(110)은 발광 다이오드를 제작하기 위한 통상의 웨이퍼를 지칭하는 것으로, Al₂O₃, SiC, ZnO, Si, GaAs, GaP, LiAl₂O₃, BN, AlN 및 GaN 중 적어도 어느 하나의 기판(110)을 사용한다. 본 실시예에서는 사파이어(Al₂O₃)로 구성된 결정 성장 기판(110)을 사용한다.
- [0042] 상기 기판(110) 상에 상술한 바와 같이 결정 성장시 기판(110)과 후속층들의 격자 부정합을 줄이기 위한 버퍼층(120)을 형성한다. 버퍼층(120)은 반도체 재료인 GaN, InN 또는 AlN을 포함하여 형성할 수 있다.

- [0043] 또한, 상기 버퍼층(120) 상에 도핑되지 않은 GaN층(130)을 형성한다. 이는 그 상면에 성장되는 GaN 반도체 박막의 결정성을 향상시키기 위해 바람직하다.
- [0044] 상기 도핑되지 않은 GaN층(130) 상에 제 1 N형 반도체층(140)을 형성한다. 이의 성장 두께는 0.5 내지 5 μ m으로 하며, 1×10^{18} 내지 $1 \times 10^{20}/\text{cm}^3$ 의 농도로 N형 불순물을 도핑하여 형성한다.
- [0045] 도 3b를 참조하면, 상기 제 1 N형 반도체층(140) 상에 제 2 N형 반도체층(150)을 형성한다. 상기 제 1 N형 반도체층(140) 상에 N형 불순물이 소정 농도로 도핑된 N형 화합물층(150a)과, 상기 소정 농도보다 10 내지 100배 높은 농도로 오버도핑된 N형 화합물층(150b)을 교대로 적층하여 형성하며, 상기 N형 화합물층(150a) 및 오버도핑된 N형 화합물층(150b)은 10층 내지 50층의 적층 구조로 성장되는 것을 특징한다. 각 층은 수십 내지 수백 Å의 두께로 성장시킨다.
- [0046] 본 실시예는 상기 제 2 N형 반도체층(150)으로 Si이 도핑된 GaN층을 형성한다. 이 때, Ga를 위한 소스 가스로는 트리메틸갈륨(TMGa) 또는 트리에틸갈륨(TEGa)을 사용할 수 있고, N을 위한 소스 가스로는 암모니아(NH₃), 모노메틸히드라진(MMHy), 디메틸히드라진(DMHy)을 사용할 수 있고, Si을 위한 소스 가스로는 실란(SiH₄), 디실란(Si₂H₆) 또는 테트라에톡시실란(Si(OEt)₄)을 사용할 수 있다. 이에 대해 구체적으로 설명하면 다음과 같다.
- [0047] 먼저, Ga, N, Si를 위한 소스 가스를 동시에 주입하여 상기 제 1 N형 반도체층(140) 상에 Si가 소정 농도로 도핑된 N형 화합물층(150a)을 형성한다. 이 때, 상기 소정 농도는 1×10^{19} 내지 $1 \times 10^{22}/\text{cm}^3$ 이고, 상기 제 1 N형 반도체층(140) 상에 형성되는 N형 화합물층(150a)의 도핑 농도는 상기 제 1 N형 반도체층(140)의 도핑 농도보다 50 내지 100배 높은 도핑 농도인 것이 바람직하다.
- [0048] 이러한 N형 화합물층(150a)을 수십 내지 수백 Å 두께로 성장시킨 후, Si의 도핑 농도가 상기 N형 화합물층(150a)보다 10 내지 100배 높은 오버도핑된 N형 화합물층(150b)을 성장시킨다. 이를 위해, Ga를 위한 소스 가스의 주입을 멈추고 N, Si를 위한 소스 가스만 주입하게 되면 상기 N형 화합물층(150a) 상에 오버도핑된 N형 화합물층(150b)이 성장한다. 이러한 오버도핑된 N형 화합물층(150b)을 수십 내지 수백 Å 두께로 성장시킨 후, 다시 Ga를 위한 소스 가스를 동시에 주입하여 상기과 같은 공정을 반복한다.
- [0049] 이와 같은 방법을 통해 상기 제 1 N형 반도체층(140) 상에 N형 화합물층(150a)과 오버도핑된 N형 화합물층(150b)이 10층 내지 50층 반복 적층된 제 2 N형 반도체층(150)을 형성한다.
- [0050] 도 3c를 참조하면, 상기 제 2 N형 반도체층(150) 상에 제 3 N형 반도체층(160), 활성층(180), P형 반도체층(190)을 형성한다.
- [0051] 상기 제 2 N형 반도체층(150) 상에 제 3 N형 반도체층(160)을 형성한다. 이의 성장 두께는 상기 제 1 N형 반도체층(140)과 동일하거나, 상기 제 1 N형 반도체층(140)보다 작을 수 있으며, 1×10^{18} 내지 $1 \times 10^{20}/\text{cm}^3$ 의 농도로 N형 불순물을 도핑하여 형성한다.
- [0052] 이러한 N형 반도체층(170) 상에 목표로 하는 파장에 따라 반도체 재료를 조절하여 활성층(180)을 형성한다. 본 실시예는 390 내지 550nm의 녹색 발광에서 UV 발광에까지 가능한 InGaN/GaN을 성장한다. 또한 UV 발광 소자를 제조하기 위해, 상기 N형 반도체층(170)으로 N형 불순물이 도핑되어 있는 AlN을 사용하고, 활성층(180)으로 AlGaIn/AlGaIn을 사용할 수도 있다. 이 때, 상기 N형 반도체층(170)의 제조 공정은 상술한 바와 동일하며, 상기 Al을 위한 소스 가스로 트리메틸알루미늄(TMAI), 트리에틸알루미늄(TEAI), 트리메틸아민알루미늄(TMAAI), 디메틸에틸아민알루미늄(DMEAAI)을 사용하여 형성할 수 있다.
- [0053] 상기 활성층(180) 상에 P형 불순물이 도핑된 P형 반도체층(190)을 형성한다. 본 실시예는 상기 P형 반도체층(190)으로 마그네슘(Mg) 원자가 도핑된 GaN층을 형성한다.
- [0054] 도 3d를 참조하면, 소정의 식각 공정을 통해 상기 P형 반도체층(190) 및 활성층(180)의 일부를 제거하여 상기 N형 반도체층(170)의 일부를 노출시킨 후, P형 반도체층(190)과 노출된 N형 반도체층(170) 상에 P형 전극(200) 및 N형 전극(210)을 형성한다.
- [0055] 이를 위해 P형 반도체층(190) 상에 식각 마스크 패턴을 형성한 다음, 건식 또는 습식 식각 공정을 실시하여 P형 반도체층(190) 및 활성층(180)을 제거하여 N형 반도체층(170)을 노출시킨다. 이후, 상기 식각 마스크 패턴을 제거하고, P형 반도체층(190)과 노출된 N형 반도체층(170) 상에 P형 전극(200) 및 N형 전극(210)을 형성한다. 도면에는 식각 공정을 통해 상기 제 3 N형 반도체층(160)을 노출시켜 그 상면에 N형 전극(210)을 형성하였으나,

이에 한정되지 않고 제 3 N형 반도체층(160)을 식각하여 상기 제 1 또는 제 2 N형 반도체층(140, 150) 상면에 N형 전극(210)을 형성할 수도 있다.

- [0056] 상기 P형 반도체층(190)과 상기 P형 전극(200) 사이에 P형 반도체층(190)의 저항을 줄이고 광의 투과율을 향상시키기 위해 투명전극층을 더 형성할 수 있다. 상기 투명전극층으로는 ITO(Indium Tin Oxide), ZnO 또는 전도성을 갖는 투명 금속을 사용할 수 있다. 또한, 상기 P형 전극(200) 및 N형 전극(210)을 형성하기 전에 P형 반도체층(190) 또는 노출된 N형 반도체층(170) 상부에 전류의 공급을 원활히 하기 위한 별도의 오믹금속층을 더 형성할 수도 있다. 상기 오믹금속층으로는 Cr, Au를 사용할 수 있다.
- [0057] 이로써, N형 화합물층과, 상기 N형 화합물층보다 높은 도핑 레벨로 오버도핑된 N형 화합물층이 반복 적층된 구조의 N형 반도체층을 포함하는 발광 다이오드를 제조할 수 있다.
- [0058] 상술한 본 발명의 발광 다이오드의 제조 방법은 이에 한정되지 않고, 다양한 공정과 제조 방법이 소자의 특성 및 공정의 편의에 따라 변경되거나 추가될 수 있다.
- [0059] 이와 같이 본 발명은 소정 농도의 N형 화합물층과 상기 소정 농도보다 높은 농도로 오버도핑된 N형 화합물층이 반복 적층된 구조의 N형 반도체층을 형성함으로써, 반도체 물질의 전기 저항성을 줄일 수 있어 전류 확산 특성을 향상시킬 수 있다. 따라서 균일한 휘도 특성을 얻을 수 있으며, 발광 효율을 향상시킬 수 있는 장점이 있다. 또한 본 발명은 반복 적층된 상기 N형 화합물층과 오버도핑된 N형 화합물층을 포함한 N형 반도체층으로 인해, 정전기 방전으로 인한 손상을 방지할 수 있는 효과가 있다.
- [0060] 본 실시예는 수평형 발광 다이오드의 제조에 적용한 예를 설명하고 있으나, 본 발명의 기술적 요지는 상기 상술한 실시예에 한정되지 않고 여러 가지 수정과 변형이 가능하며, 다양한 구조의 발광 다이오드에 응용될 수 있다. 예를 들어, 수직형 발광 다이오드의 제조를 위해 상술한 공정을 통해 기판 상에 버퍼층, N형 반도체층, 활성층, P형 반도체층을 형성한 후, 상기 P형 반도체층 상에 도전성의 호스트 기판을 본딩한다. 다음에 하부의 버퍼층 및 베이스 기판을 제거하고, 그리하여 노출된 N형 반도체층의 하면과 P형 반도체층의 상면에 N형 전극 및 P형 전극을 형성한다. 이러한 제조 공정시 N형 반도체층을 N형 화합물층과 오버도핑된 N형 화합물층이 반복 적층된 구조를 포함하여 형성함으로써, 본 발명에 따른 효과를 얻을 수 있음은 물론이다.
- [0061] 이상, 본 발명을 바람직한 실시예를 사용하여 상세히 설명하였으나, 본 발명의 범위는 특정 실시예에 한정되는 것은 아니며, 첨부된 특허 청구범위에 의하여 해석되어야 할 것이다. 또한, 이 기술 분야에서 통상의 지식을 습득한 자라면, 본 발명의 범위에서 벗어나지 않으면서도 많은 수정과 변형이 가능함을 이해하여야 할 것이다.

발명의 효과

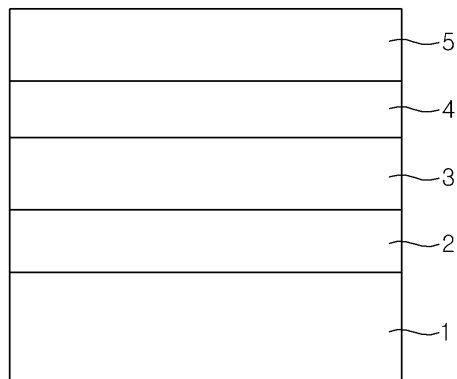
- [0062] 본 발명은 소정 농도의 N형 화합물층과 상기 소정 농도보다 높은 농도로 오버도핑된 N형 화합물층이 반복 적층된 구조의 N형 반도체층을 형성함으로써, 발광 다이오드의 전류 확산 특성을 개선하여 균일한 휘도 특성을 확보하고, 발광 효율을 향상시킬 수 있다. 또한, 정전기 방전으로 인한 발광 다이오드의 손상을 방지하여 신뢰성을 향상시키고, 발광 다이오드의 수명 향상을 기대할 수 있다.

도면의 간단한 설명

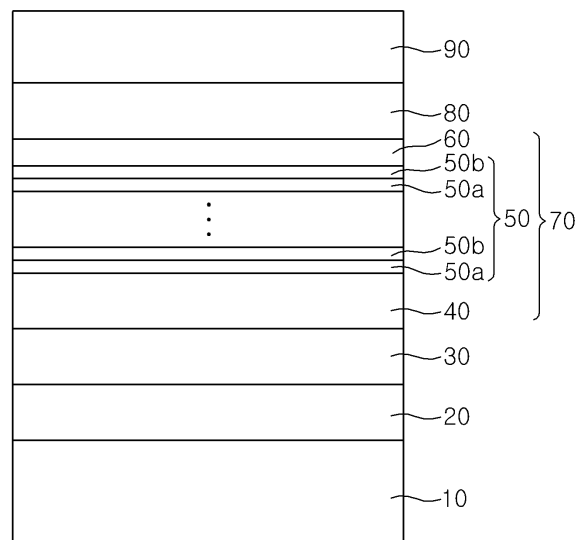
- [0001] 도 1은 종래 발광 다이오드를 도시한 개략 단면도.
- [0002] 도 2는 본 발명에 따른 발광 다이오드를 설명하기 위한 개략 단면도.
- [0003] 도 3a 내지 도 3d는 본 발명에 따른 발광 다이오드의 일실시예의 제조 방법을 설명하기 위한 단면도.
- [0004] <도면의 주요 부분에 대한 부호의 설명>
- [0005] 10, 100 : 기판 20, 110 : 버퍼층
- [0006] 50, 150 : N형 반도체층 60, 160 : 활성층
- [0007] 70, 170 : P형 반도체층

도면

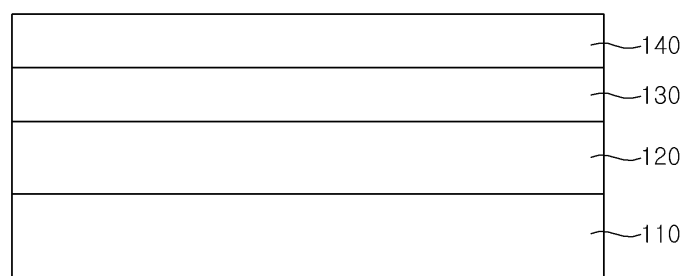
도면1



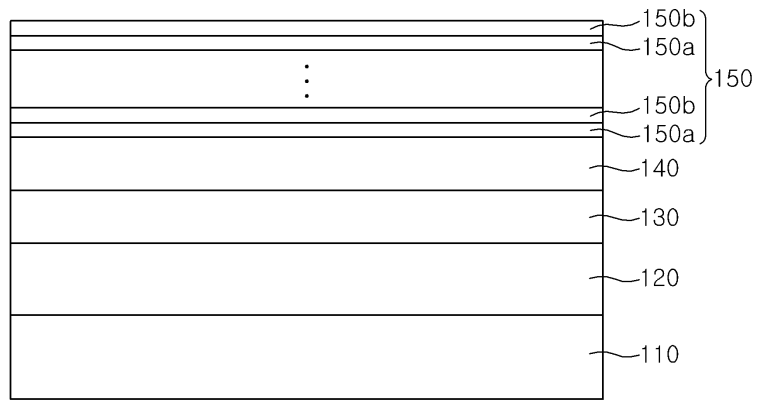
도면2



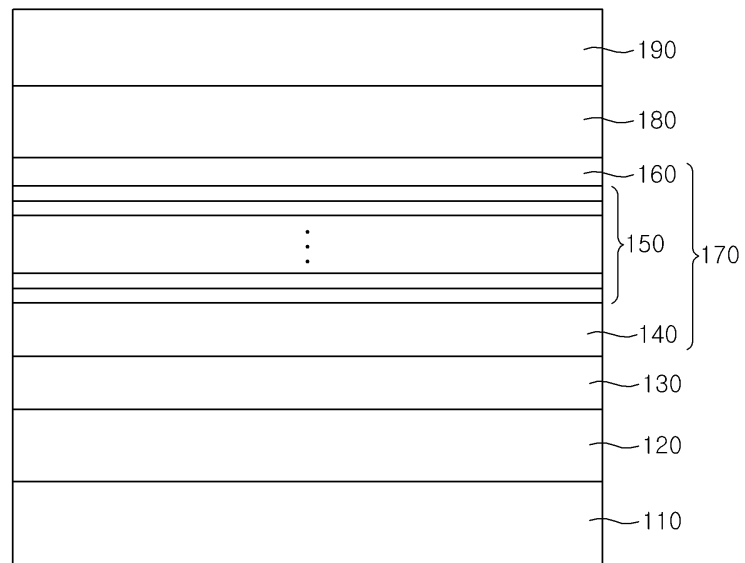
도면3a



도면3b



도면3c



도면3d

