



(12) 发明专利申请

(10) 申请公布号 CN 104008070 A

(43) 申请公布日 2014. 08. 27

(21) 申请号 201310057945. 2

(22) 申请日 2013. 02. 25

(71) 申请人 LSI 公司

地址 美国加利福尼亚

(72) 发明人 马利昭 崔钊 赵宁 许鹏

李德领

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 申发振

(51) Int. Cl.

G06F 12/16(2006. 01)

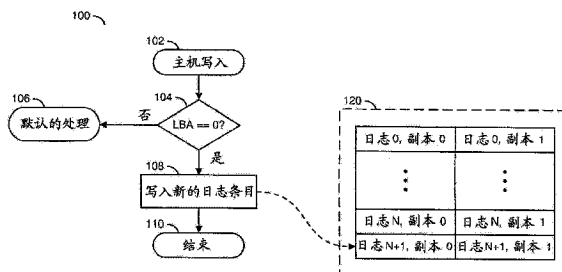
权利要求书2页 说明书5页 附图5页

(54) 发明名称

固态驱动器中的主引导记录保护

(57) 摘要

本发明涉及固态驱动器中的主引导记录保护。用于保护固态驱动器中的主引导记录的方法包括以下步骤：(A)从主机装置接收多个输入/输出请求；(B)确定输入/输出请求中的一个或多个是否对多个逻辑块地址的第一个逻辑块地址进行读出/写入；以及(C)对于对所述逻辑块地址的第一个逻辑块地址进行读出/写入的每个输入/输出请求，向表格写入条目。表格：(i)与逻辑块地址的第一个逻辑块地址分离，且(ii)被用于修复逻辑块地址的第一个逻辑块地址中的错误。



1. 一种用于保护固态驱动器中的主引导记录的方法,包括以下步骤:
从主机装置接收多个输入 / 输出请求;
确定所述输入 / 输出请求中的一个或多个是否对所述固态驱动器的多个逻辑块地址的第一个逻辑块地址进行读出 / 写入;以及
对于对所述逻辑块地址的所述第一个逻辑块地址进行读出 / 写入的每个所述输入 / 输出请求,向表格写入条目,其中,所述表格:(i)与所述逻辑块地址的所述第一个逻辑块地址分离,并且(ii)被用于修复所述逻辑块地址的所述第一个逻辑块地址中的错误。
2. 根据权利要求 1 所述的方法,其中,所述逻辑块地址的所述第一个逻辑块地址包括主引导记录(MBR)。
3. 根据权利要求 1 所述的方法,其中,所述错误和所述第一逻辑块地址包括介质错误。
4. 根据权利要求 1 所述的方法,其中,所述逻辑块地址的所述第一个逻辑块地址中的所述错误包括意外覆盖。
5. 根据权利要求 1 所述的方法,其中,所述表格包括日志,所述日志被用于恢复写入所述逻辑块地址的所述第一个逻辑块地址的之前值。
6. 根据权利要求 1 所述的方法,其中,所述方法以所述固态驱动器的固件实现。
7. 根据权利要求 1 所述的方法,其中,所述表格被储存在所述固态驱动器中。
8. 根据权利要求 1 所述的方法,其中,所述固态驱动器包括多个 NAND 闪存单元。
9. 一种设备,包括:
存储器,被配置为储存数据;
处理单元,用于处理从所述存储器读出 / 向所述存储器写入的多个输入 / 输出请求,其中,所述处理单元:(i)从主机装置接收多个输入 / 输出请求,(ii)确定所述输入 / 输出请求中的一个或多个是否对多个逻辑块地址的第一个逻辑块地址进行读出 / 写入,以及(iii)对于对所述逻辑块地址的所述第一个逻辑块地址进行读出 / 写入的每个所述输入 / 输出请求,向表格写入条目,其中,所述表格:(i)与所述逻辑块地址的所述第一个逻辑块地址分离,并且(ii)被用于修复所述逻辑块地址的所述第一个逻辑块地址中的错误。
10. 一种设备,包括:
存储器,被配置为储存数据;
控制器,被配置为用于处理从所述存储器读出 / 向所述存储器写入的多个输入 / 输出请求,其中,所述控制器被配置为:(i)从主机装置接收多个输入 / 输出请求,(ii)确定所述输入 / 输出请求中的一个或多个是否对多个逻辑块地址的第一个逻辑块地址进行读出 / 写入,以及(iii)对于对所述逻辑块地址的所述第一个逻辑块地址进行读出 / 写入的每个所述输入 / 输出请求,向表格写入条目,其中,所述表格:(i)与所述逻辑块地址的所述第一个逻辑块地址分离,并且(ii)被用于修复所述逻辑块地址的所述第一个逻辑块地址中的错误。
11. 根据权利要求 10 所述的设备,其中,所述存储器包括闪存存储器。
12. 根据权利要求 10 所述的设备,其中,所述控制器运行固件以处理所述输入 / 输出请求。
13. 根据权利要求 10 所述的设备,其中,所述存储器包括多个 NAND 闪存存储单元。
14. 根据权利要求 10 所述的设备,其中,所述设备包括固态驱动器。

15. 根据权利要求 10 所述的设备,其中,所述逻辑块地址的所述第一个逻辑块地址包括主引导记录(MBR)。

固态驱动器中的主引导记录保护

技术领域

[0001] 本发明一般涉及储存装置,更特定而言,涉及用于提供固态驱动器中的主引导记录保护的方法和/或设备。

背景技术

[0002] 常规的可引导的驱动器含有主引导记录(MBR)。MBR 位于驱动器的第一逻辑块地址(LBA0)中。MBR 含有与驱动器有关的关键信息,包含分区表。由介质错误或者意外覆盖第一 LBA 导致的 MBR 的损坏通常会引起驱动器上所有数据的丢失。

发明内容

[0003] 本发明涉及用于保护固态驱动器中的主引导记录的方法,包括以下步骤:(A)从主机装置接收多个输入/输出请求;(B)确定输入/输出请求中的一个或多个是否对固态驱动器的多个逻辑块地址的第一个逻辑块地址进行读出/写入;以及(C)对于对逻辑块地址的第一个逻辑块地址进行读出/写入的每个输入/输出请求,向表格写入条目。表格:(i)与逻辑块地址的第一个逻辑块地址分离,且(ii)被用于修复逻辑块地址的第一个逻辑块地址中的错误。

[0004] 附图简要说明

[0005] 从下面的详细说明、所附的权利要求和附图可以清楚本发明的实施例,其中:

[0006] 图 1 是示出本发明的实施例的背景的图;

[0007] 图 2 是用于处理主机写入的流程图;

[0008] 图 3 是用于处理主机读出的流程图;

[0009] 图 4 是用于处理意外覆盖的流程图;以及

[0010] 图 5 是用于处理介质故障的流程图。

具体实施方式

[0011] 本发明的实施例包含提供主引导记录保护,其可以:(i)在固态驱动器(SSD)中实现,(ii)提供用于读出和写入 MBR 的记录选项,(iii)允许损坏的主引导记录的修复,和/或(v)易于实现。

[0012] 本发明的实施例使用日志数据来保护可引导的装置(诸如固态驱动器(SSD))中的主引导记录(MBR)。MBR 典型地是 SSD 的第一逻辑块地址(LBA)。MBR 通常含有与文件系统相关的数据,诸如分区表。如果 MBR 被损坏或者被误删除,则 SSD 将会不可读,并因此无法引导。一个实施例使用储存的日志数据来恢复 MBR 的最后内容,和/或恢复分区表。

[0013] 为了保护 MBR 不受各种损坏源的影响,和/或为了提升驱动器的总体稳定性,使用处理来增强 MBR 的安全性和/或在损坏的情况下恢复数据。在一个例子中,可以使用日志数据将 MBR 的副本保存到驱动器的附加部。如果用户希望恢复 MBR,可以向驱动器发送命令(例如使用特定的命令代码格式)。驱动器然后会返回 MBR 的之前的副本。在一个例子中,

当向 LBA0 (例如驱动器的第一 LBA) 写入数据时, LBA0 可以被写入到日志区。每个接下来的向日志区的写入可以写入到日志页面的不同部分。将会储存一个或更多个 LBA0 的之前的版本(例如旧 LBA)。当主机希望恢复旧 LBA0 时, 旧 LBA0 可以取回和 / 或返回至主机。在一个实施方式中, 日志区可以储存冗余的副本以进行保护而不受部分介质故障的影响。

[0014] 参见图 1, 示出例子设备 50 的框图。设备 50 通常包括: 块(或者电路)60、块(或者电路)70、以及块(或者电路)80。电路 70 可以包含电路 90。电路 90 可以是存储器, 被配置为储存计算机指令(或者固件)。当被执行时, 指令可以执行若干步骤。

[0015] 信号(例如 REQ)可以由电路 60 产生。信号 REQ 可以由电路 70 接收。信号 REQ 可以是请求信号, 可以被用于从电路 80 访问数据。信号(例如 I/O)可以由电路 70 产生, 向 / 从电路 80 提出。信号 REQ 可以包含一个或更多个地址位。信号(例如 DATA)可以由电路 80 接收的一个或更多个数据部分。

[0016] 示出电路 60 实现为主机电路(host circuit)。电路 70 向电路 80 写入数据和从电路 80 读出数据。电路 80 通常实现为非易失性存储器电路。电路 80 可以包含若干模块 90a-90n。模块 90a-90n 可以实现为 NAND 闪存芯片。在一些实施例中, 电路 80 可以是 NAND 闪存装置。在其他实施例中, 电路 70 和 / 或电路 80 可以实现为具有一个或更多个非易失性装置的固态驱动器的全部或者部分。电路 80 通常可操作在非易失性条件下储存数据。当数据从电路 80 读出时, 电路 70 可以访问在信号 REQ 中被识别的一组数据(例如多个位)。

[0017] 在一些实施例中, 电路 80 可以实现为单级单元(例如 SLC)类型的电路。SLC 类型的电路通常在每个存储单元储存单独的位(例如逻辑 0 或者 1)。在其他实施例中, 电路 80 可以实现为多级单元(例如 MLC)类型的电路。MLC 类型的电路通常能够在每个存储单元储存多个位(例如两个位)(例如逻辑 00, 01, 10 或者 11)。在其他实施例中, 电路 80 可以实现为三级单元(例如 TLC)类型的电路。TLC 电路能够在每个存储单元储存多个位(例如三个位)(例如逻辑 000, 001, 010, 011, 100, 101, 110 或者 111)。

[0018] 参见图 2, 示出了方法 100 的图。方法 100 可以被用于处理主机写入操作。执行方法 100 的步骤的指令可以储存在存储器 90 中。方法 100 通常包括步骤(或者状态)102、判决步骤(或者状态) 104、步骤(或者状态) 106、步骤(或者状态) 108、以及步骤(或者状态) 110。状态 102 可以启动主机写入操作。判决状态 164 可以确定主机 60 写入的 LBA 是否等于零。如果不, 则方法 100 移至状态 106, 实现默认的处理操作。如果 LBA 等于零, 则方法 100 移至状态 108。状态 108 向表格 120 写入新的日志条目。接下来, 方法 100 移至状态 110, 完成从主机 60 的写入操作。

[0019] 表格 120 可以实现为日志表格。日志表格 120 可以追踪向第一 LBA 的数据读出 / 写入操作, 以保护 MBR。当数据从 MBR 读出或者写入 MBR 时, MBR 的保护很重要。至少一个 SATA 规范的版本定义了通用日志(GPL)特征集。该特征集允许除了常规的输入 / 输出请求外设置电路中的日志区 80。可以使用装置供应商特定日志(例如日志地址 A0h-DFh)来储存 MBR(例如 LBA0)。该 GPL 特征集的例子可以在 Information technology-AT Attachment 8-ATA/ATAPI Command Set(ATA8-ACS), 4.10 部、A.1、A.2 和 A.6 中找到, 其适当的部分通过援引被并入本文。

[0020] 在一个实施例中, 表格 120 可以在样本范围(例如从日志地址 A0h 到日志地址 Dfh)上使用该装置供应商特定日志。日志地址 A0h 和 A1h 可以被用于储存 LBA0。在一个例子

中,日志地址可以被定义为每个具有 16 页,允许储存 LBA0 的 16 个副本。然而,储存的 LBA0 的副本的特定数量可以变化,以满足特定实施方式的设计标准。

[0021] 当从主机 60 接收了写入请求时可以使用方法 100。判决状态 104 可以确定主机 60 是否请求写入 LBA0。如果主机 60 请求了写入 LBA0,则数据还被写入表格 120 的日志区。在一个例子中,可以储存冗余的副本(例如示出为副本 0 和副本 1)。方法 100 找到日志地址(例如 A0h 和 A1h)中的最后的日志页面。方法 100 用双副本向接下来的日志地址进行写入(例如一个副本写入日志地址 A0h,一个写入日志地址 A1h 等)。通常,表格 120 可以被储存在闪存存储器 80 中。

[0022] 日志地址被示出为固定长度的区域。当装置已写到最后的日志页面时,则没有剩余的空间。为了解决该问题,装置可以储存指示哪个日志页面是最后一个,哪个日志页面是第一个的标记。当装置写到最后的日志页面时,“最后页”标记是 15,且“第一页”标记是 0。下次主机 60 写到第一日志页面时,“最后页”标记是 0,且“第一页”标记是 1。在该实施方式中,装置以循环缓冲的方式使用日志页面。

[0023] 参见图 3,示出了方法 200 的图。方法 200 可以被用于处理主机读出操作。执行方法 200 的步骤的指令可以储存在存储器 90 中。方法 200 通常包括:步骤(或者状态)202、判决步骤(或者状态)204、步骤(或者状态)206、步骤(或者状态)208、步骤(或者状态)210。状态 202 可以实现主机读出操作。判决状态 204 可以确定主机读出的逻辑块地址是否等于零。如果不,则方法 200 移至状态 206 以履行处理操作。如果逻辑块地址等于零,则方法 200 移至步骤 208,履行向表格 120 的更新。接下来,方法 200 移至状态 210,向主机 60 返回日志。

[0024] 当主机 60 从存储器 80 读出数据时,可以使用方法 200。状态 204 确定主机 60 是否请求从 LBA0 读出。如果主机 60 请求从 LBA0 读出,则步骤 208 找到日志的最后页条目。日志的最后条目被返回至主机 60。

[0025] 参见图 4,示出了方法(或者处理)300 的示意图。方法 300 可以被用于处理意外覆盖操作。执行方法 300 的步骤的指令可以储存在存储器 90 中。方法 300 通常包括步骤(或者状态)302、步骤(或者状态)304、步骤(或者状态)306、以及步骤(或者状态)308。状态 302 可以发出特定的命令。接下来,状态 304 可以读出在最后更新之前储存的日志条目(例如日志 N-1)。接下来,状态 306 可以将日志条目从日志 N-1 重写到日志 N+1。接下来,方法 300 在状态 308 结束(或者终止)。方法 300 可以实现序列来恢复之前的日志条目。

[0026] 当用户损坏 MBR 时,可以使用处理 300。例如,用户会向 MBR 写入错误的(或者其他意外的)数据。处理 300 可以从日志数据表格 120 恢复 MBR 的旧数据。在一个例子中,可以使用命令代码 F7h 作为用于向主机读出“旧”LBA0 的特定的命令。在上述实施例中,主机 60 发出恢复命令(例如命令代码 F7h)。恢复命令代码意味着“恢复最后的 MBR”。确定最后写入的日志条目(日志 N)。读出在最后条目之前的(例如日志 N-1) LBA0 的读出。日志 N-1 代表驱动器的旧 MBR。数据在两个日志地址 A0h 和 A1h 被重写日志 N-1 和日志 N+1。日志 N+1 将成为日志地址中的最后的日志页面。日志 N-1 然后返回至主机 60。下次主机 60 读出 LBA0,主机 60 将实际上读出日志 N-1、即旧 LBA0。

[0027] 参见图 5,示出了方法 400 的图。方法 400 可以处理介质故障。执行方法 400 的步骤的指令可以储存在存储器 90 中。方法 400 通常包括步骤(或者状态)402、步骤(或者状态)404、步骤(或者状态)406、步骤(或者状态)408、步骤(或者状态)410、以及步骤(或者

状态) 412。状态 402 可以实现 LBA0 的主机读出。状态 404 可以读出日志 N 的副本 0。接下来, 状态 406 可以确定副本 0 是否是坏的。如果副本 0 是坏的, 则方法 400 然后读出副本 1。接下来, 状态 408 读出日志 N 的副本 1。接下来, 状态 410 确定副本 1 是否是好的(例如没有损坏, 且通常可读)。如果副本 1 是好的, 则方法将副本 1 返回至主机 60。接下来, 方法 400 在状态 412 结束(或者终止)。

[0028] 在介质错误的情况下, 可以使用 MBR 的双(或者冗余的)副本来修复损坏的条目。如果主机 60 请求 LBA0 的读出, 则存储器 80 读出日志区的最后条目(即日志 N)的副本 0。存储器 80 可能发现副本 0 是坏的, 然后读出日志 N 的副本 1。存储器 80 然后读出日志 N 的副本 1。如果日志 N 是好的, 则存储器 60 将日志 N 的副本 1 返回至主机 60。

[0029] 保存了 LBA0 的旧副本。当主机 60 提出读出 / 写入请求时, 可以恢复 LBA0 的旧副本。当用户损坏 LBA0, 或者在意外复制后, 或者当 LBA0 的当前副本是坏的(或者损坏)时, 可以使用恢复 LBA0 的处理。

[0030] 此处联系“是”和动词使用的术语“可以”和“通常”意欲传递的意图是, 上述说明是示例性的, 并认为该说明足够宽泛, 以包含本公开中呈现的详细例、以及基于公开易于想到的替代例。此处使用的术语“可以”和“通常”不应解释为一定隐含了省略对应要素的愿望或者可能性。

[0031] 图 2-5 的图中执行的功能可以使用如下构件来实现: 根据说明书的教导编程的一个或更多个常规的通用处理器、数字计算机、微处理器、微控制器、RISC (精简指令集计算机) 处理器、CISC (复杂指令集计算机) 处理器、SIMD (单指令多数据) 处理器、信号处理器、中央处理单元(CPU)、算术逻辑单元(ALU)、视频数字信号处理器(VDSP) 和 / 或类似的计算机器, 如本领域技术人员知晓的那样。本领域技术人员还知晓的是, 可以由熟练的程序员基于本公开的教导, 容易地准备适当的软件、固件、编码、例程、指令、操作码、微码、和 / 或程序模块。软件通常从介质或者若干介质由机器实施方式的一个或更多个处理器来执行。

[0032] 本发明还可以另外通过准备如下构件来实现: ASIC (特定应用集成电路)、ASIC 平台、FPGA (现场可编程门阵列)、PLD (可编程逻辑装置)、CPLD (复杂可编程逻辑装置)、门海 (sea-of-gates)、RFIC (无线电频率集成电路)、ASSP (特定应用标准产品)、一个或更多个单片集成电路、排列为倒装芯片模块和 / 或多芯片模块的一个或更多个芯片或者管芯, 或者通过互相连接常规组件电路的适当网络来实现, 如此处说明的那样, 以及本领域技术人员容易知晓的修改。

[0033] 本发明因此还可以包含可以是储存介质和 / 或传输介质的计算机产品, 该计算机产品包含可以被用于编程使机器履行一个或更多个根据本发明的处理或者方法的指令。由机器执行计算机产品所含有的指令、连同周围电路的操作可以将输入数据转变为一个或更多个在储存介质上的文件、和 / 或代表物理对象或者物质的一个或更多个输出信号, 诸如音频和 / 或可视描述。储存介质可以包含但不限于任何类型的盘, 包含: 软盘、硬盘驱动器、磁盘、光盘、CD-ROM、DVD 和磁光盘、以及电路, 诸如 ROM (只读存储器)、RAM (随机存取存储器)、EPROM (可擦除可编程 ROM)、EEPROM (电可擦除可编程 ROM)、UVPRM (紫外线可擦除可编程 ROM)、闪存存储器、磁卡、光卡、和 / 或适于储存电子指令的任何类型的介质。

[0034] 本发明的要素可以形成一个或更多个装置、单元、组件、系统、机器和 / 或设备的部分或者全部。装置可以包含但不限于服务器、工作站、存储阵列控制器、存储系统、个人

电脑、膝上型电脑、笔记本电脑、掌上电脑、个人数字助理、便携电子装置、电池供电装置、机顶盒、编码器、解码器、转码器、压缩器、解压缩器、预处理器、后处理器、发射器、接收器、收发器、密码电路、手机、数码照相机、定位和 / 或导航系统、医疗设备、头戴式显示器、无线装置、音频记录、音频储存和 / 或音频回放装置、视频记录、视频储存和 / 或视频回放装置、游戏平台、外围设备和 / 或多芯片模块。相关领域技术人员可以理解的是,本发明的要素能以其他类型的装置来实现,以满足特定应用的标准。

[0035] 参考优选的实施例具体示出和说明了本发明,但本领域技术人员可以理解的是,在不脱离本发明的范围内可以做出形式和细节上的各种改变。

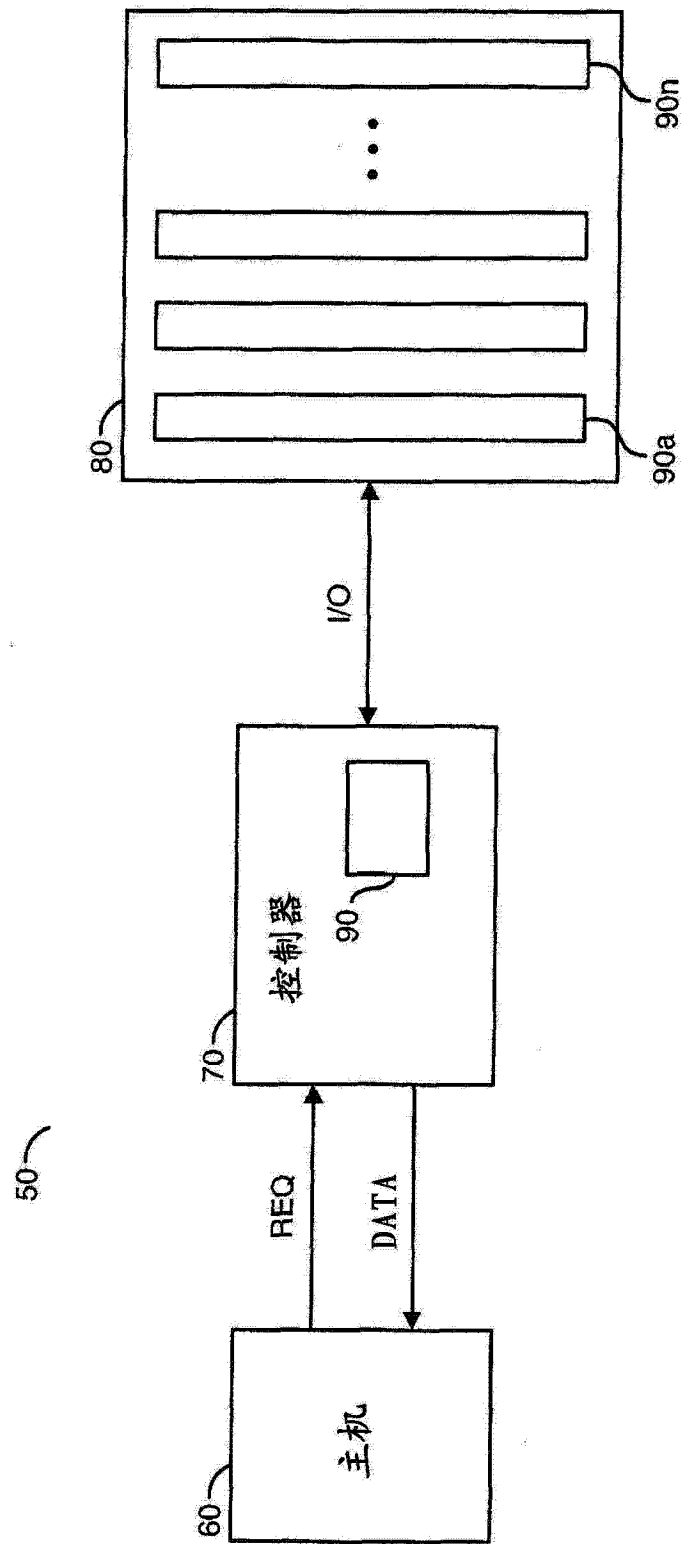


图 1

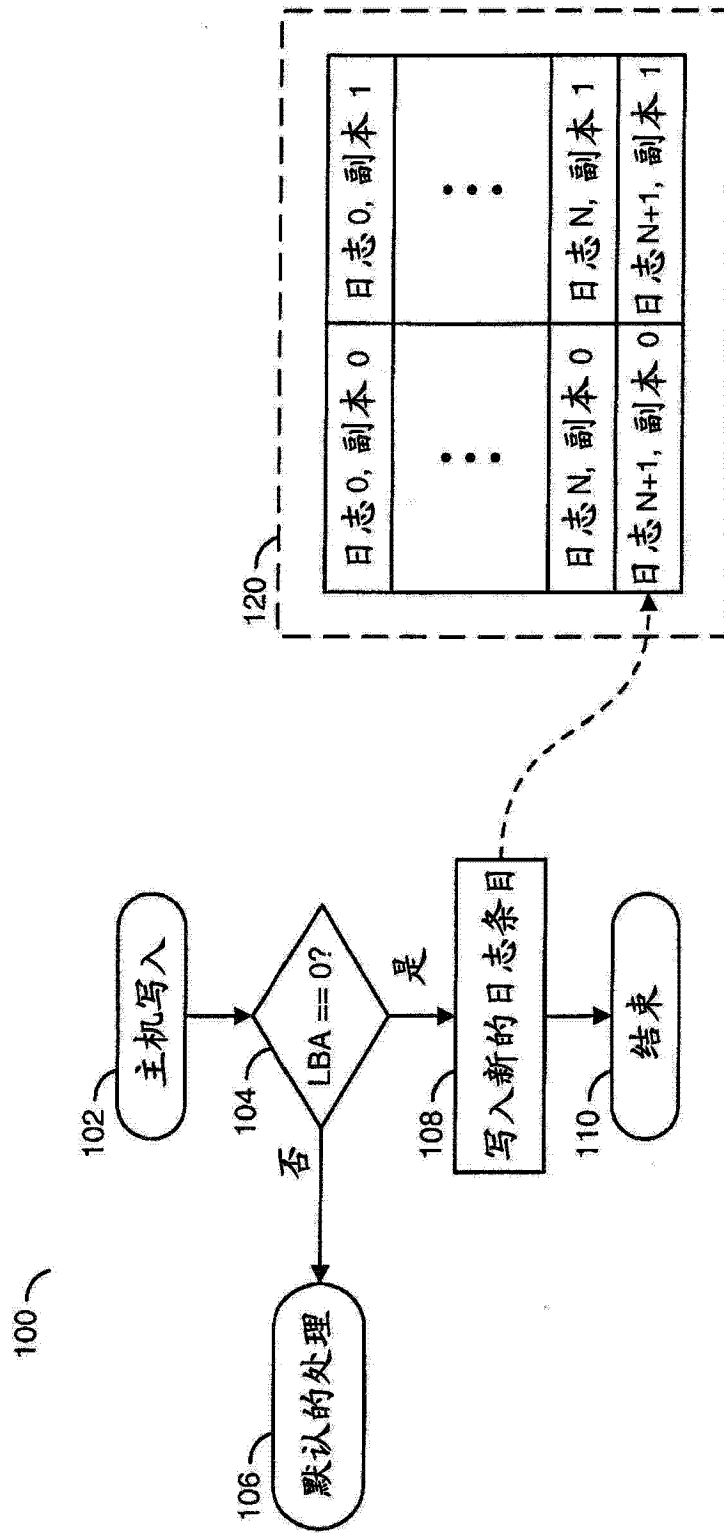


图 2

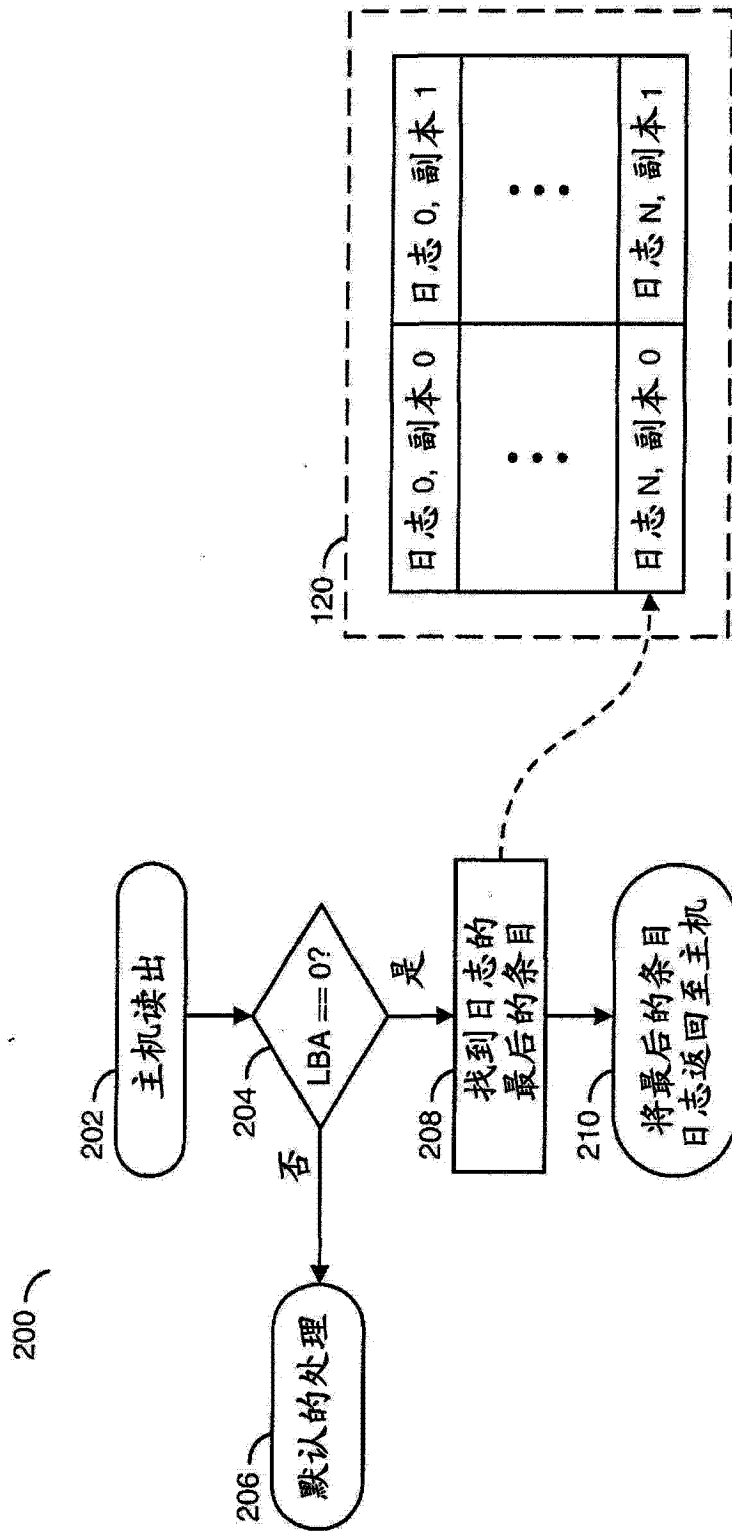


图 3

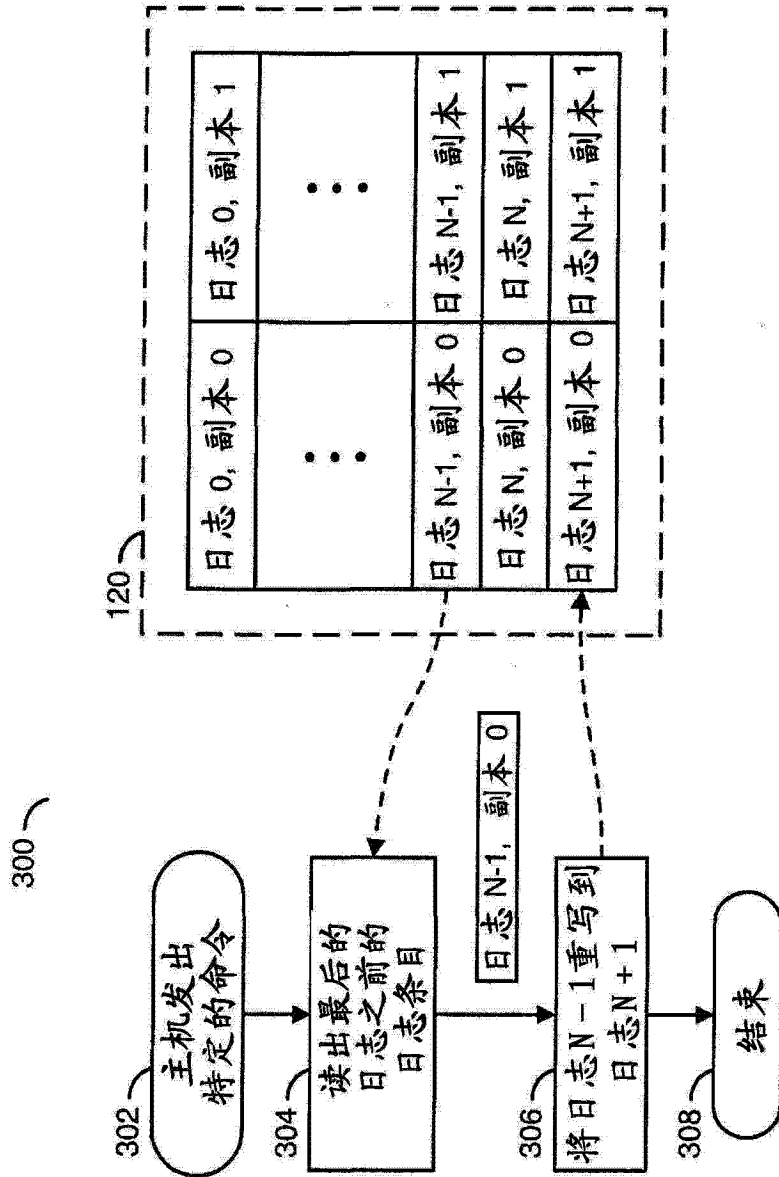


图 4

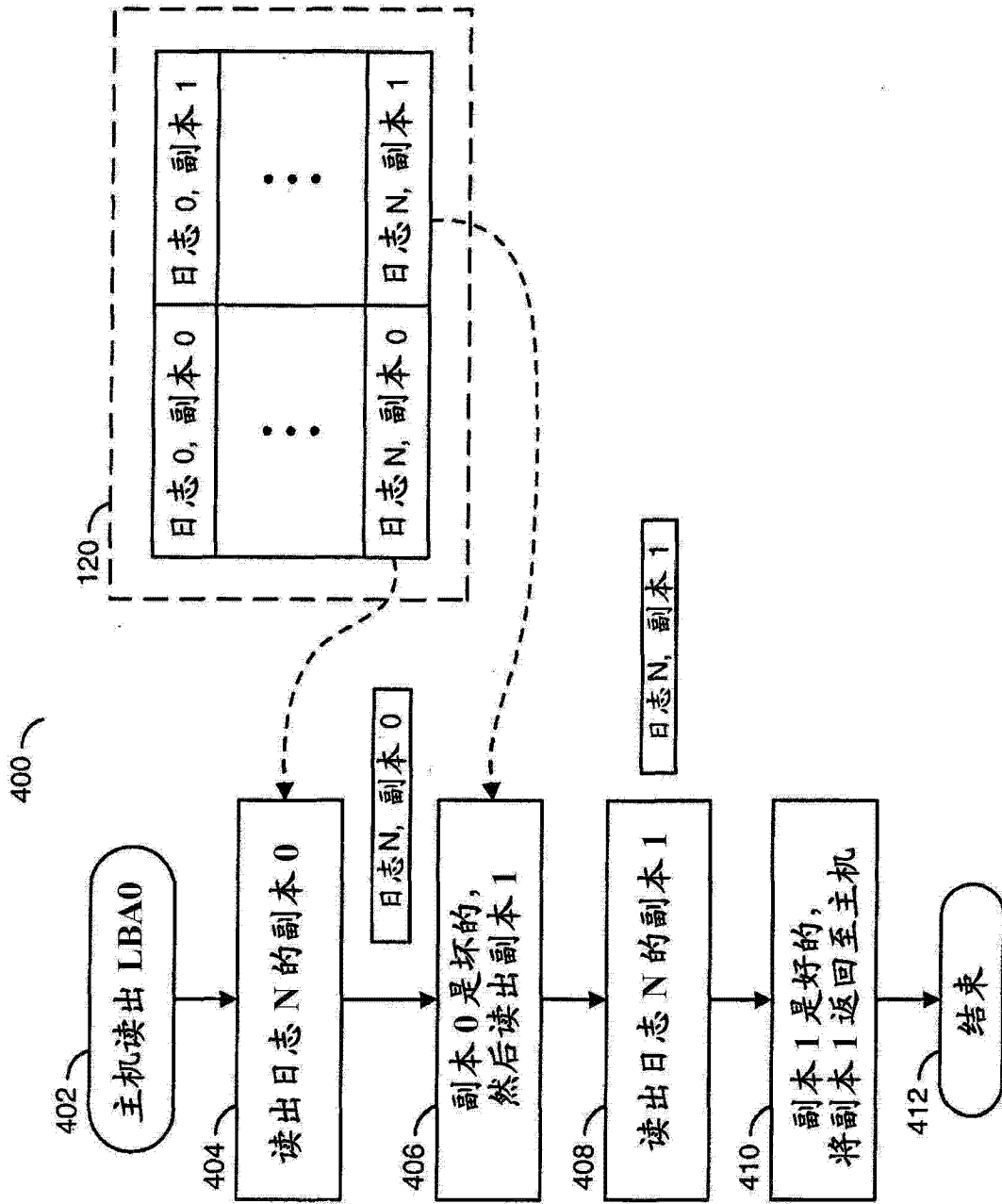


图 5