

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-62459

(P2010-62459A)

(43) 公開日 平成22年3月18日(2010.3.18)

(51) Int.Cl. F I テーマコード (参考)
 HO 1 L 23/02 (2006.01) HO 1 L 23/02 C
 HO 1 L 23/02 J

審査請求 未請求 請求項の数 11 O L (全 11 頁)

(21) 出願番号	特願2008-228672 (P2008-228672)	(71) 出願人	000006231
(22) 出願日	平成20年9月5日(2008.9.5)		株式会社村田製作所
			京都府長岡京市東神足1丁目10番1号
		(74) 代理人	100064746
			弁理士 深見 久郎
		(74) 代理人	100085132
			弁理士 森田 俊雄
		(74) 代理人	100083703
			弁理士 仲村 義平
		(74) 代理人	100096781
			弁理士 堀井 豊
		(74) 代理人	100098316
			弁理士 野田 久登
		(74) 代理人	100109162
			弁理士 酒井 将行

最終頁に続く

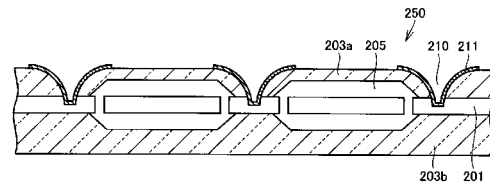
(54) 【発明の名称】 基板の製造方法、基板、これを備える電子部品および半導体装置

(57) 【要約】

【課題】ビアホールの上端の縁における導電膜の断線を抑制することができる基板の製造方法を提供する。

【解決手段】基板の製造方法は、下部層としてのシリコン基板201と、その上側に重なり、貫通するビアホール210を有する絶縁層としてのガラス基板203aと、前記ビアホールの内面を覆う導電膜としての金属配線211とを備える基板の製造方法であって、前記絶縁層に対して、前記上面に凹部または貫通する孔を形成するビアホール下穴形成工程と、前記絶縁層の前記上面にブラスト処理を施すことによって、前記凹部または前記孔の上側の縁を部分的に除去しつつ、前記凹部または前記孔がビアホール210となるように加工するビアホール形状仕上げ工程と、前記ビアホールの内面および前記ビアホールの底面として露出する前記下部層を覆うように前記導電膜を形成するビアホール導電膜仕上げ工程とを含む。

【選択図】 図10



【特許請求の範囲】

【請求項 1】

下部層と、

前記下部層の上側に重なり、上面を有し、前記下部層を露出させるように貫通するビアホールを有する絶縁層と、

前記ビアホールの内面を覆う導電膜とを備える基板の製造方法であって、

前記絶縁層に対して、前記上面に凹部を形成するか、または、前記上面に前記下部層を露出させるように貫通する孔を形成するビアホール下穴形成工程と、

前記絶縁層の前記上面にプラスト処理を施すことによって、前記凹部または前記孔の上側の縁を部分的に除去しつつ、前記凹部または前記孔が前記ビアホールとなるように加工するビアホール形状仕上げ工程と、

前記ビアホールの内面と前記絶縁層の上面とを連続的に覆うように導電膜を形成するビアホール導電膜仕上げ工程とを含む、基板の製造方法。

10

【請求項 2】

前記ビアホール下穴形成工程で形成するものは、前記絶縁層を貫通せず前記上面に設けられる前記凹部である、請求項 1 に記載の基板の製造方法。

【請求項 3】

前記下部層は導電層または半導体層である、請求項 1 に記載の基板の製造方法。

【請求項 4】

前記ビアホールは、底部に向かうにつれて開口面積が小さくなっていく形状に形成される、請求項 1 に記載の基板の製造方法。

20

【請求項 5】

下部層と、

前記下部層の上側に重なり、上面を有し、前記下部層を露出させるように貫通するビアホールを有する絶縁層と、

前記ビアホールの内面と前記絶縁層の上面とを連続的に覆う導電膜とを備え、

前記ビアホールの上側の縁が丸みを帯びており、前記絶縁層の上面がプラスト処理された痕跡を有する、基板。

【請求項 6】

前記下部層は導電層または半導体層である、請求項 5 に記載の基板。

30

【請求項 7】

前記ビアホールの底部において前記導電層または前記半導体層は凹んでいる、請求項 6 に記載の基板。

【請求項 8】

前記ビアホールは、底部に向かうにつれて開口面積が小さくなっている、請求項 5 から 7 のいずれかに記載の基板。

【請求項 9】

前記ビアホールの上側の縁の丸みは、断面形状で見たときの曲率半径が、前記ビアホールの上端における直径の $1/10$ 以上である、請求項 5 から 8 のいずれかに記載の基板。

【請求項 10】

請求項 5 から 9 のいずれかに記載の基板を備える電子部品。

40

【請求項 11】

前記絶縁層はガラス基板であり、前記下部層はシリコン基板であるところの請求項 5 から 9 のいずれかに記載の基板を備える半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、基板の製造方法、基板、これを備える電子部品および半導体装置に関するものである。

【背景技術】

50

【 0 0 0 2 】

特開 2 0 0 6 - 1 8 6 3 7 6 号公報 (特許文献 1) の図 1 には一般的な M E M S 素子パッケージの断面図が示されている。ビアホールはサンドブラスト加工により形成され、このビアホールの内部を覆うように金属膜が形成されることにより外部電極パッドが形成されている。関連部分だけを取り出して示すと、図 1 7 に示すような構造である。絶縁層 1 0 3 を貫通して下側の下部層 1 0 5 を露出させるようにビアホール 1 0 6 が設けられ、ビアホール 1 0 6 に外部電極パッド 1 0 7 が形成されている。

【特許文献 1】特開 2 0 0 6 - 1 8 6 3 7 6 号公報

【発明の開示】

【発明が解決しようとする課題】

10

【 0 0 0 3 】

上述のような M E M S 素子パッケージにおいてはビアホール 1 0 6 の上端の縁が角張っている。そのため、外部電極パッドとしての金属膜 1 0 7 を形成したときに金属膜 1 0 7 がビアホール 1 0 6 の上端の縁をうまく連続して覆うことができずに断線してしまうという問題があった。

【 0 0 0 4 】

図 1 8 に示すようなシリコン層 1 の上にガラス層 3 が載った構造においてビアホール 1 0 が形成された場合も同様であり、このビアホール 1 0 を金属膜で覆う際に縁 1 2 において断線するおそれがある。

【 0 0 0 5 】

20

そこで、本発明は、ビアホールの上端の縁における導電膜の断線を抑制することができる基板の製造方法、基板、これを備える電子部品および半導体装置を提供することを目的とする。

【課題を解決するための手段】

【 0 0 0 6 】

上記目的を達成するため、本発明に基づく基板の製造方法は、下部層と、上記下部層の上側に重なり、上面を有し、上記下部層を露出させるように貫通するビアホールを有する絶縁層と、上記ビアホールの内面を覆う導電膜とを備える基板の製造方法であって、上記絶縁層に対して、上記上面に凹部を形成するか、または、上記上面に上記下部層を露出させるように貫通する孔を形成するビアホール下穴形成工程と、上記絶縁層の上記上面にブラスト処理を施すことによって、上記凹部または上記孔の上側の縁を部分的に除去しつつ、上記凹部または上記孔が上記ビアホールとなるように加工するビアホール形状仕上げ工程と、上記ビアホールの内面と上記絶縁層の上面とを連続的に覆うように導電膜を形成するビアホール導電膜仕上げ工程とを含む。したがって、ビアホールの上端の縁における導電膜の断線を抑制することができる。

30

【発明の効果】

【 0 0 0 7 】

本発明によれば、ビアホールの上端が絶縁層との間で鋭利なエッジをなすのではなく、丸みを帯びたなだらかな面となるように加工されるので、このビアホールに配線としての導電膜を形成する際には断線することなく確実に連続的に形成することができる。

40

【発明を実施するための最良の形態】

【 0 0 0 8 】

(実施の形態 1)

(製造方法)

図 1 ~ 図 6 を参照して、本発明に基づく実施の形態 1 における基板の製造方法について説明する。本実施の形態における基板の製造方法は、下部層と、前記下部層の上側に重なり、上面を有し、前記下部層を露出させるように貫通するビアホールを有する絶縁層と、前記ビアホールの内面を覆う導電膜とを備える基板の製造方法であって、前記絶縁層に対して、前記上面に凹部を形成するか、または、前記上面に前記下部層を露出させるように貫通する孔を形成するビアホール下穴形成工程と、前記絶縁層の前記上面にブラスト処理

50

を施すことによって、前記凹部または前記孔の上側の縁を部分的に除去しつつ、前記凹部または前記孔が前記ビアホールとなるように加工するビアホール形状仕上げ工程と、前記ビアホールの内面と前記絶縁層の上面とを連続的に覆うように導電膜を形成するビアホール導電膜仕上げ工程とを含む。

【0009】

より具体的には、まず図1に示すように、下部層としてのシリコン層1の上に絶縁層としてのガラス層3が配置されている。この状態で、ビアホール下穴形成工程を行なう。すなわち、図2に示すようにガラス層3の上面にフィルムレジスト8を形成する。フィルムレジスト8は一旦全面に設けた後にパターニングする。図2はフィルムレジスト8をパターニングした後の状態を示す。この状態で、ガラス層3の上面に対してブラスト加工を行なう。こうすることで、図3に示す状態に至る。ここでのブラスト加工を「ハーフ加工」ともいう。ビアホールを完全に形成するのではなく形成途中段階まで加工するからである。この時点では、フィルムレジスト8に覆われていない領域においてガラス層3が掘られて凹部9が形成されるが、凹部9はガラス層3を貫通する深さには至っていない。フィルムレジスト8を剥離することによって、図4に示す状態に至る。ここまでがビアホール下穴形成工程である。

10

【0010】

次に、ビアホール形状仕上げ工程を行なう。すなわち、ガラス層3の上面に対してブラスト加工を行なう。このブラスト加工は、前記凹部または前記孔の上側の縁を部分的に除去しつつ、前記凹部または前記孔が前記ビアホールとなるように加工するものである。ここでいう「前記孔」とは絶縁層を貫通するものを指す。ただし、ここではビアホール下穴形成工程によって形成されたものが「前記孔」ではなく「前記凹部」すなわち図3に示した凹部9のように絶縁層をまだ貫通していない凹部である場合を例にとり、説明を続ける。

20

【0011】

ビアホール形状仕上げ工程で行なうブラスト加工によって、凹部9はより深くなり、図5に示すようにガラス層3を貫通してシリコン層1に至る。ガラス層3の上面は全面にわたってブラスト加工によって除去されるのでガラス層3自体が薄くなっている。同時に凹部9の縁がブラスト加工によって部分的に除去されて丸みを帯びる。こうして凹部9がビアホール10となる。ここまでがビアホール形状仕上げ工程である。

30

【0012】

ビアホール下穴形成工程によって形成されたものが絶縁層を貫通する「孔」であった場合も、ビアホール形状仕上げ工程で行なうブラスト加工によって、孔の形状がさらに整えられ、所望のビアホールが得られる。

【0013】

次に、ビアホール導電膜仕上げ工程を行なう。この工程は、前記ビアホールの内面と前記絶縁層の上面とを連続的に覆うように導電膜を形成するものであり、たとえば図6に示すようにビアホール10に導電膜11を形成する。

【0014】

(作用・効果)

本実施の形態では、ビアホールの上端が絶縁層との間で鋭利なエッジをなすのではなく、丸みを帯びたなだらかな面となるように加工されるので、このビアホールに配線としての導電膜を形成する際には断線することなく確実に連続的に形成することができる。

40

【0015】

なお、従来技術によるビアホールと本実施の形態で仕上げた場合のビアホールとで、断面形状の測定結果を比較すると図7に示すとおりである。縦軸および横軸の単位は μm である。曲線91が従来技術によるビアホールの断面形状を表し、曲線93が本実施の形態における製造方法で得たビアホールの断面形状を表す。図7においては、従来技術ではビアホールの上端の縁は円Aで示すように鋭く角張っていたのに対して、本実施の形態ではビアホールの上端の縁は楕円Bに示すようになだらかとなっていることが確認できる。

50

【 0 0 1 6 】

本実施の形態では、プラスト加工を２段階に分け、まずビアホール下穴形成工程としてハーフ加工を行なってからフィルムレジスト 8 を除去し、その後でビアホール形状仕上げ工程としてさらなるプラスト加工を行っていた。この２段階のプラスト加工のそれぞれの直後の断面形状を図 8 に示す。曲線 9 2 がハーフ加工直後のビアホールの断面形状、すなわちビアホール下穴形成工程で得たビアホールの断面形状を表し、曲線 9 3 がビアホール形状仕上げ工程で得たビアホールの断面形状を表す。図 8 からは、ビアホール以外の部分においてもプラスト加工によって絶縁層上面が削られていることも読み取れる。

【 0 0 1 7 】

なお、前記ビアホール下穴形成工程で形成するものは、前記絶縁層を貫通せず前記上面に設けられる前記凹部であることが好ましい。ビアホール下穴形成工程を終えた時点で既に凹部が絶縁層を貫通している状態、すなわち「孔」であっても本発明の効果を得ることはできるが、ビアホール下穴形成工程では凹部は絶縁層を貫通しない程度のものであった方が、この後の工程で行なうプラスト加工によって初めて絶縁層を貫通させて径の小さなビアホールとすることができるので、好都合である。

10

【 0 0 1 8 】

なお、図 7 および図 8 においては、説明の便宜上、ビアホールの断面形状を示す曲線 9 3 の下端は閉じた状態となっているが、実際にはビアホールの下端は絶縁層の下面に達することによって開口している。

20

【 0 0 1 9 】

さらに、前記下部層は導電層または半導体層であることが好ましい。

さらに、前記ビアホールは、底部に向かうにつれて開口面積が小さくなっていく形状に形成されることが好ましい。ビアホールの側面は垂直に切り立っているよりも底部に向かうにつれて開口面積が小さくなっていく形状であった方がビアホールの縁をよりなだらかにすることができ、より確実に断線を防止することができるからである。

【 0 0 2 0 】

(実施の形態 2)

(製造方法)

図 9 ~ 図 1 5 を参照して、本発明に基づく実施の形態 2 における基板の製造方法について説明する。本実施の形態における基板の製造方法は、実施の形態 1 で説明したものと同様であるが、この製造方法で得られる基板は、角速度センサに用いられるものである。

30

【 0 0 2 1 】

まず、本実施の形態における基板の製造方法で得られる角速度センサの平面図を図 9 に示す。ここでは多数のキャビティが平面的に配列されている。その一部の断面の拡大を図 1 0 に示す。角速度センサ 2 5 0 は、ガラス基板 2 0 3 a、シリコン基板 2 0 1、ガラス基板 2 0 3 b を重ねた構造となっており、内部に複数のキャビティ 2 0 5 が設けられている。各キャビティ 2 0 5 の内部においては、シリコン基板 2 0 1 が所定の平面形状に加工されてブリッジ状に浮いて他の部分に支えられている。キャビティ 2 0 5 同士の間においてはガラス基板 2 0 3 a を貫通してシリコン基板 2 0 1 に至るようなビアホール 2 1 0 が形成されており、このビアホール 2 1 0 の内面および底面を覆うように金属配線 2 1 1 が設けられている。

40

【 0 0 2 2 】

まず、図 1 1 に示すように、下部層としてのシリコン基板 2 0 1 の上に絶縁層としてのガラス基板 2 0 3 a が貼られている。下部層としてのシリコン層 2 0 1 の下側にもガラス基板 2 0 3 b が貼られている。これらの積層体の内部にはキャビティ 2 0 5 が形成されている。キャビティ 2 0 5 の内部にはシリコン層 2 0 1 が所定の形状に加工された部分がブリッジ状に保持されている。この時点では、ガラス基板 2 0 3 a の上面は平坦である。

【 0 0 2 3 】

この状態で、ビアホール下穴形成工程を行なう。すなわち、図 1 2 に示すようにガラス基板 2 0 3 a の上面にフィルムレジスト 2 0 8 を形成する。フィルムレジスト 2 0 8 は一

50

且全面に設けた後にパターンニングする。この状態で、ガラス基板 203a の上面に対してブラスト加工を行なう。この段階でのブラスト加工は実施の形態 1 で述べた「ハーフ加工」に相当する。このハーフ加工により、図 13 に示す状態に至る。この時点では、フィルムレジスト 208 に覆われていない領域においてガラス基板 203a が掘られて凹部 209 が形成されるが、凹部 209 はガラス基板 203a を貫通する深さには至っていない。フィルムレジスト 208 を剥離することによって、図 14 に示す状態に至る。ここまでがビアホール下穴形成工程である。

【0024】

次に、ビアホール形状仕上げ工程を行なう。すなわち、ガラス基板 203a の上面に対してブラスト加工を行なう。このブラスト加工は、前記凹部または前記孔の上側の縁を部分的に除去しつつ、前記凹部または前記孔が前記ビアホールとなるように加工するものである。本実施の形態においては、このブラスト加工によって、凹部 209 はより深くなり、図 15 に示すようにガラス基板 203a を貫通してシリコン基板 201 に至る。ガラス基板 203a の上面は全面にわたってブラスト加工によって除去されるのでガラス基板 203a 自体が薄くなっている。同時に凹部 209 の縁がブラスト加工によって部分的に除去されて丸みを帯びる。こうして凹部 209 がビアホール 210 となる。ここまでがビアホール形状仕上げ工程である。

10

【0025】

次に、ビアホール導電膜仕上げ工程を行なう。この工程は、前記ビアホールの内面および前記ビアホールの底面として露出する前記下部層を覆うように導電膜を形成するものであり、ビアホール 210 に金属配線 211 を形成することによって、図 10 に示した角速度センサの構造を得ることができる。

20

【0026】

(作用・効果)

本実施の形態では、角速度センサに設けられるビアホールの上端が絶縁層との間で鋭利なエッジをなすのではなく、丸みを帯びたなだらかな面となるように加工されているので、ビアホールに金属配線を形成する際には断線することなく確実に連続的に形成することができる。

【0027】

(実施の形態 3)

(構成)

本発明に基づく実施の形態 3 として、基板の構成について説明する。実施の形態 1, 2 で製造方法について説明する際に既に示した構成と重複する部分もあるが、本発明に基づく基板としての特徴を明確にするために改めて説明する。

30

【0028】

本実施の形態における基板は、下部層と、前記下部層の上側に重なり、上面を有し、前記下部層を露出させるように貫通するビアホールを有する絶縁層と、前記ビアホールの内面と前記絶縁層の上面とを連続的に覆う導電膜とを備え、前記ビアホールの上側の縁が丸みを帯びており、前記絶縁層の上面がブラスト処理された痕跡を有する。

40

【0029】

すなわち、第 1 の例としては、図 6 に示したようなものであればよく、この基板は、下部層としてのシリコン層 1 と、その上側に重なり、上面を有し、シリコン層 1 を露出させるように貫通する絶縁層としてのガラス層 3 と、ビアホール 10 の内面およびガラス層 3 の上面を連続的に覆う導電膜 11 とを備える。ビアホール 10 の上側の縁は丸みを帯びている。ガラス層 3 の上面はブラスト処理された痕跡を有する。

【0030】

第 2 の例としては、図 10 に示したようなものであればよい。この基板は角速度センサであるが、下部層としてのシリコン基板 201 と、その上側に重なり、上面を有し、シリコン基板 201 を露出させるように貫通する絶縁層としてのガラス基板 203a と、ビアホール 210 の内面およびガラス基板 203a の上面を連続的に覆う金属配線 211 とを

50

備える。ビアホール 210 の上側の縁は丸みを帯びている。ガラス基板 203a の上面はブラスト処理された痕跡を有する。

【0031】

前記下部層は導電層または半導体層であることが好ましい。

前記ビアホールの底部において前記導電層または前記半導体層は凹んでいることが好ましい。下部層としての導電層または半導体層がビアホールの底部において凹んでいなくても導電膜による電氣的接続は行なえるが、凹んでいる方が接続がより確実に行なえるからである。

【0032】

前記ビアホールは、底部に向かうにつれて開口面積が小さくなっていることが好ましい。このようになっていれば、ビアホールの縁をよりなだらかにすることができ、導電膜を形成することによる電氣的接続をより確実にすることができるからである。

10

【0033】

前記ビアホールの上側の縁の丸みは、断面形状で見たときの曲率半径が、前記ビアホールの上端における直径の $1/10$ 以上であることが好ましい。すなわち、図 16 に示すように、ビアホールの上側の縁の丸みの曲率半径 R が、ビアホールの上端における直径 D の $1/10$ 以上であることが好ましい。ビアホールの上部がこのような丸みを有することにより、ビアホールに金属配線を形成する際には、より確実に断線を避けて金属配線を連続的に形成することができる。

【0034】

なお、図 16 では、説明の便宜上、ビアホールの断面形状を示す曲線 93 の下端は閉じた状態となっているが、実際にはビアホールの下端は絶縁層の下面に達することによって開口している。

20

【0035】

本発明に基づく電子部品は、上述のいずれかの基板を備える電子部品である。このような電子部品であれば、断線が発生する確率をきわめて低く抑え、信頼性の高い電子部品とすることができる。

【0036】

本発明に基づく半導体装置は、前記絶縁層はガラス基板であり、前記下部層はシリコン基板であるところの上述のいずれかの基板を備える。このような半導体装置であれば、断線が発生する確率をきわめて低く抑え、信頼性の高い半導体装置とすることができる。

30

【0037】

なお、「ブラスト加工」としては、サンドブラスト加工が代表的である。「ブラスト加工」の概念の中には、金属、セラミック、ガラス、プラスチックなどの粒を気体の流れに乗せて吹き付ける乾式のブラスト加工と、前述の粒を水などの液体の流れに乗せて吹き付ける湿式のブラスト加工との両方の概念が含まれる。

【0038】

なお、実施の形態では、ビアホール下穴形成工程は、ブラスト加工で行なう例を示したが、この工程においては、ブラスト加工以外の加工方法を用いてもよい。たとえばレーザー加工、ドライエッチング、ドリル加工などを用いてもよい。

40

【0039】

本発明は、ビアホールが形成される基板を有する様々な電子部品に適用可能である。さらに、電子部品そのものを構成する基板に限られず、実装基板など様々な基板においても適用可能である。

【0040】

なお、今回開示した上記実施の形態はすべての点で例示であって制限的なものではない。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更を含むものである。

【図面の簡単な説明】

【0041】

50

【図 1】本発明に基づく実施の形態 1 における基板の製造方法の第 1 の工程の説明図である。

【図 2】本発明に基づく実施の形態 1 における基板の製造方法の第 2 の工程の説明図である。

【図 3】本発明に基づく実施の形態 1 における基板の製造方法の第 3 の工程の説明図である。

【図 4】本発明に基づく実施の形態 1 における基板の製造方法の第 4 の工程の説明図である。

【図 5】本発明に基づく実施の形態 1 における基板の製造方法の第 5 の工程の説明図である。

10

【図 6】本発明に基づく実施の形態 1 における基板の製造方法の第 6 の工程の説明図である。

【図 7】従来技術によるビアホール断面形状と、本発明に基づく実施の形態 1 で仕上げた場合のビアホール断面形状とを比較するグラフである。

【図 8】本発明に基づく実施の形態 1 における基板の製造方法の 2 段階のプラスト加工のそれぞれの直後の断面形状を比較するグラフである。

【図 9】本発明に基づく実施の形態 2 における基板の製造方法で得られる角速度センサの平面図である。

【図 10】本発明に基づく実施の形態 2 における基板の製造方法で得られる角速度センサの部分断面図である。

20

【図 11】本発明に基づく実施の形態 2 における基板の製造方法の第 1 の工程の説明図である。

【図 12】本発明に基づく実施の形態 2 における基板の製造方法の第 2 の工程の説明図である。

【図 13】本発明に基づく実施の形態 2 における基板の製造方法の第 3 の工程の説明図である。

【図 14】本発明に基づく実施の形態 2 における基板の製造方法の第 4 の工程の説明図である。

【図 15】本発明に基づく実施の形態 2 における基板の製造方法の第 5 の工程の説明図である。

30

【図 16】本発明に基づく実施の形態 3 における基板に形成されたビアホールの上側の縁の丸みに関する説明図である。

【図 17】従来技術に基づく基板の第 1 の例のビアホール近傍の断面図である。

【図 18】従来技術に基づく基板の第 2 の例のビアホール近傍の断面図である。

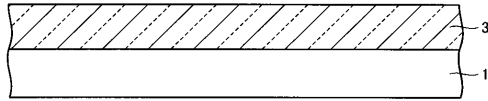
【符号の説明】

【0042】

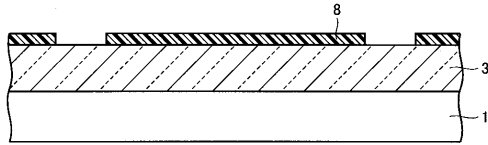
1 シリコン層、3 ガラス層、8, 208 フィルムレジスト、9, 209 凹部、10, 106, 210 ビアホール、11 導電膜、12 縁、91, 92, 93 曲線、103 絶縁層、105 下部層、107 金属膜、201 シリコン基板、203 a, 203 b ガラス基板、205 キャビティ、211 金属配線、250 角速度センサ。

40

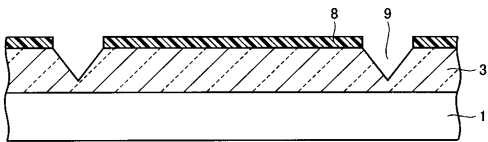
【 図 1 】



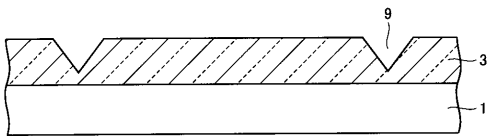
【 図 2 】



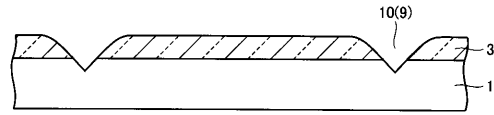
【 図 3 】



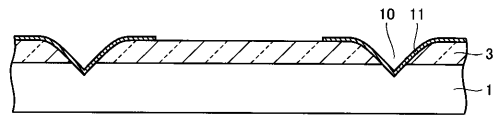
【 図 4 】



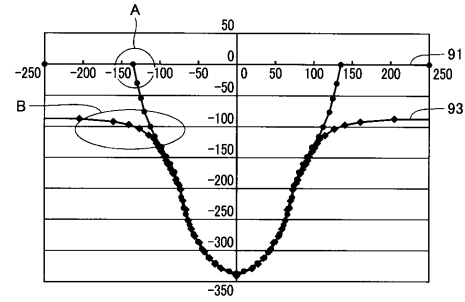
【 図 5 】



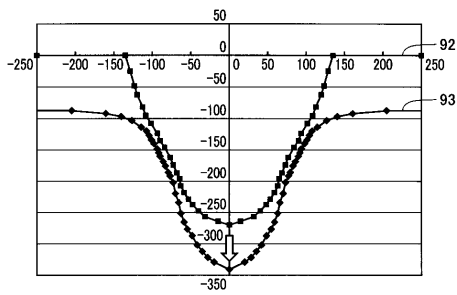
【 図 6 】



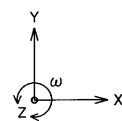
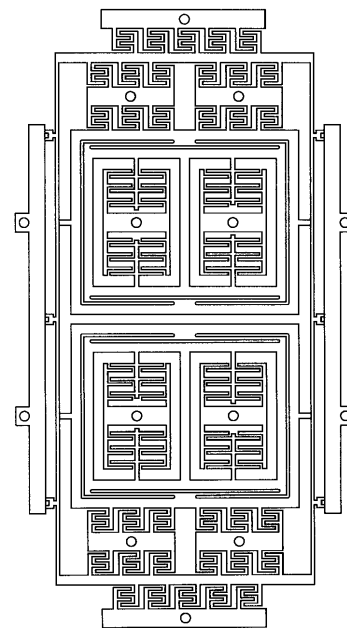
【 図 7 】



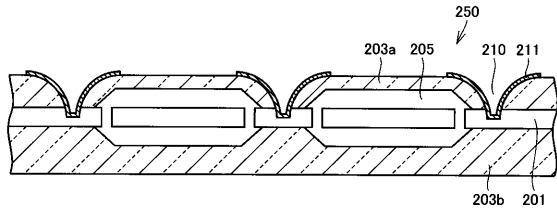
【 図 8 】



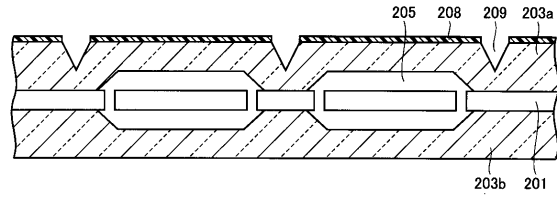
【 図 9 】



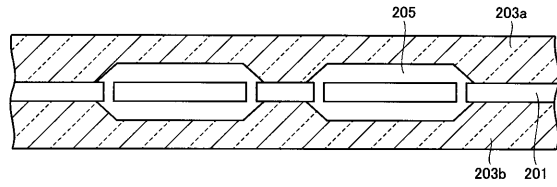
【 図 1 0 】



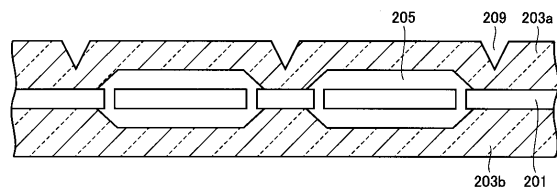
【 図 1 3 】



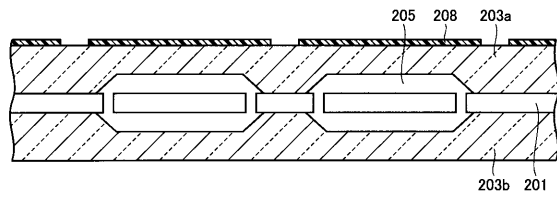
【 図 1 1 】



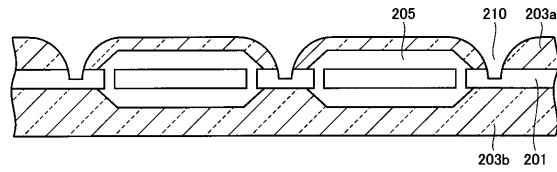
【 図 1 4 】



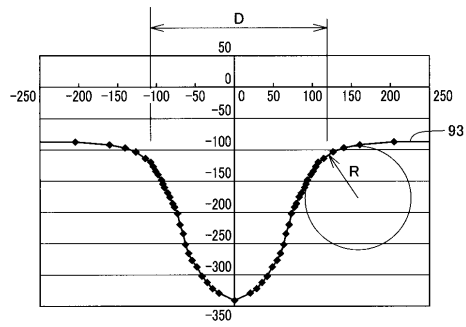
【 図 1 2 】



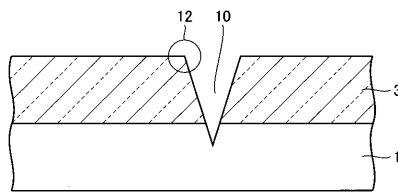
【 図 1 5 】



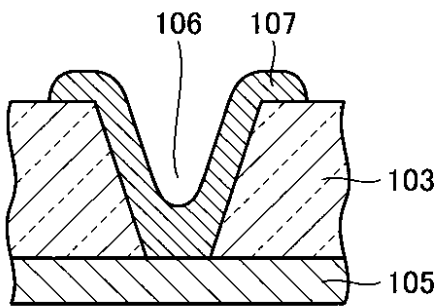
【 図 1 6 】



【 図 1 8 】



【 図 1 7 】



フロントページの続き

(74)代理人 100111246

弁理士 荒川 伸夫

(72)発明者 出口 央

京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内