

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges
Eigentum

Internationales Büro

(43) Internationales
Veröffentlichungsdatum
6. August 2015 (06.08.2015)



(10) Internationale Veröffentlichungsnummer
WO 2015/114103 A1

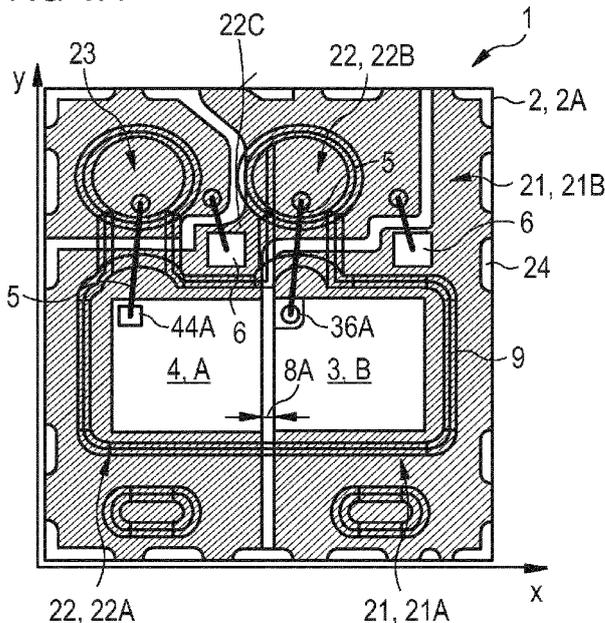
- (51) **Internationale Patentklassifikation:**
H01L 33/62 (2010.01) *H01L 33/48* (2010.01)
H01L 25/075 (2006.01)
- (21) **Internationales Aktenzeichen:** PCT/EP2015/051955
- (22) **Internationales Anmeldedatum:**
30. Januar 2015 (30.01.2015)
- (25) **Einreichungssprache:** Deutsch
- (26) **Veröffentlichungssprache:** Deutsch
- (30) **Angaben zur Priorität:**
10 2014 101 215.1
31. Januar 2014 (31.01.2014) DE
- (71) **Anmelder:** OSRAM OPTO SEMICONDUCTORS
GMBH [DE/DE]; Leibnizstr. 4, 93055 Regensburg (DE).
- (72) **Erfinder:** MORGOTT, Stefan; Lilienweg 3a, 93080
Pentling (DE).
- (74) **Anwalt:** EPPING HERMANN FISCHER
PATENTANWALTSGESELLSCHAFT MBH;
Schloßschmidstr. 5, 80639 München (DE).
- (81) **Bestimmungsstaaten** (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) **Bestimmungsstaaten** (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

[Fortsetzung auf der nächsten Seite]

(54) **Title:** SURFACE-MOUNTABLE MULTI-CHIP COMPONENT

(54) **Bezeichnung :** OBERFLÄCHENMONTIERBARES MULTICHIP-BAUELEMENT

FIG 1A



(57) **Abstract:** The invention relates to a surface-mountable multi-chip component, preferably for emitting radiation. In particular, the multi-chip component is a multi-colour light-emitting diode module.

(57) **Zusammenfassung:** Es wird ein oberflächenmontierbares Multichip-Bauelement angegeben, das vorzugsweise zur Strahlungsemission vorgesehen ist. Insbesondere ist das Multichip-Bauelement ein mehrfarbiges Leuchtdiodenmodul.

WO 2015/114103 A1

Veröffentlicht:

- *mit internationalem Recherchenbericht (Artikel 21 Absatz 3)*

Beschreibung

Oberflächenmontierbares Multichip-Bauelement

- 5 Es wird ein oberflächenmontierbares Multichip-Bauelement angegeben, das vorzugsweise zur Strahlungsemission vorgesehen ist. Insbesondere ist das Multichip-Bauelement ein mehrfarbiges Leuchtdiodenmodul.
- 10 Für Projektions- oder Scheinwerferanwendungen werden Lichtquellen benötigt, die zum einen hohe Lichtleistungen erbringen und zum anderen einen kompakten Aufbau aufweisen. Zu einem kompakten Aufbau gehört unter anderem eine einfache elektrische Versorgung der Lichtquelle, um die Anzahl
- 15 weiterer elektrischer Komponenten wie beispielsweise Treiber möglichst gering zu halten. Beispielsweise sind Lichtquellen bekannt, die mehrere Halbleiterchips aufweisen, die auf einer gemeinsamen Metallisierung, die eine gemeinsame Elektrode bildet, in gleicher Orientierung angeordnet und getrennt
- 20 ansteuerbar sind. Bei unterschiedlicher Orientierung der Halbleiterchips ist jedoch eine getrennte Ansteuerung schwieriger zu realisieren. Unter der Orientierung ist vorliegend insbesondere die Anordnung der Halbleiterchips hinsichtlich ihrer pn-Übergänge zu verstehen.
- 25 Eine zu lösende Aufgabe besteht vorliegend darin, ein oberflächenmontierbares Multichip-Bauelement mit getrennt ansteuerbaren Halbleiterchips unterschiedlicher Orientierung anzugeben.
- 30 Gemäß zumindest einer Ausführungsform umfasst das oberflächenmontierbare Multichip-Bauelement einen Träger, der ein erstes, zweites und drittes Anschlusselement aufweist,

die voneinander elektrisch isoliert sind. Insbesondere weisen die Anschlusselemente metallische Eigenschaften auf. Mit Vorteil können die Anschlusselemente aus dem gleichen Material und insbesondere aus einem einzigen Werkstück, 5 beispielsweise einem sogenannten Leadframe, hergestellt sein. Vorzugsweise ist der Träger eben ausgebildet, das heißt der Träger erstreckt sich im Wesentlichen in einer einzigen Ebene. Es ist somit insbesondere möglich, dass die drei Anschlusselemente in der einzigen Ebene angeordnet sind.

10

Gemäß zumindest einer Ausführungsform umfasst das oberflächenmontierbare Multichip-Bauelement einen ersten Halbleiterchip und einen zweiten Halbleiterchip. Das oberflächenmontierbare Multichip-Bauelement kann auch mehr 15 als zwei Halbleiterchips aufweisen. Vorzugsweise ist der erste Halbleiterchip auf dem ersten Anschlusselement angeordnet. Insbesondere ist der erste Halbleiterchip mittels eines Befestigungsmittels, zum Beispiel einem Lot oder einem Kleber, an dem ersten Anschlusselement befestigt. Weiterhin 20 ist der erste Halbleiterchip vorzugsweise mit dem ersten und zweiten Anschlusselement elektrisch verbunden. Dabei kann das erste Anschlusselement eine erste Elektrode und das zweite Anschlusselement eine zweite Elektrode für den ersten Halbleiterchip bilden.

25

Weiter bevorzugt ist der zweite Halbleiterchip auf dem zweiten Anschlusselement angeordnet. Insbesondere ist der zweite Halbleiterchip mittels eines Befestigungsmittels, zum Beispiel einem Lot oder einem Kleber, an dem zweiten 30 Anschlusselement befestigt. Weiterhin ist der zweite Halbleiterchip vorzugsweise mit dem zweiten und dritten Anschlusselement elektrisch verbunden. Dabei kann das dritte Anschlusselement eine erste Elektrode und das zweite

Anschlusselement eine zweite Elektrode für den zweiten Halbleiterchip bilden.

5 Insbesondere weist die erste Elektrode eine erste Polarität auf, während die zweite Elektrode eine zweite, von der ersten verschiedene Polarität aufweist.

10 Gemäß zumindest einer Ausführungsform bildet das zweite Anschlusselement im Betrieb eine gemeinsame Kathode oder Anode für den ersten und zweiten Halbleiterchip. Mittels der gemeinsamen Elektrode und den separaten weiteren Elektroden ist es im Betrieb möglich, die beiden Halbleiterchips getrennt voneinander anzusteuern.

15 Gemäß zumindest einer Ausführungsform weisen der erste und zweite Halbleiterchip jeweils einen ersten Halbleiterbereich eines ersten Leitfähigkeitstyps und einen zweiten Halbleiterbereich eines zweiten Leitfähigkeitstyps auf. Beispielsweise kann es sich bei dem ersten Leitfähigkeitstyp um eine p-Leitfähigkeit und bei dem zweiten Leitfähigkeitstyp um eine n-Leitfähigkeit handeln.

20

Vorzugsweise sind die beiden Halbleiterchips in verschiedener Orientierung angeordnet. Insbesondere sind die an die Anschlusselemente angrenzenden Halbleiterbereiche der Halbleiterchips verschiedenen Leitfähigkeitstyps. Dies bedeutet beispielsweise, dass der erste Halbleiterchip so angeordnet ist, dass der erste Halbleiterbereich, der einen ersten Leitfähigkeitstyp aufweist, an das erste Anschlusselement angrenzt, während beim zweiten Halbleiterchip der zweite Anschlussbereich, der einen zweiten Leitfähigkeitstyp aufweist, an das zweite Anschlusselement angrenzt und umgekehrt.

25

30

Bei einer bevorzugten Ausgestaltung sind mittels des zweiten Anschlusselements die Halbleiterbereiche des gleichen Leitfähigkeitstyps der beiden Halbleiterchips elektrisch miteinander verbunden. Das heißt, dass die Halbleiterbereiche des gleichen Leitfähigkeitstyps mittels des zweiten Anschlusselements mit dem gleichen Potenzial verbunden sind.

Gemäß zumindest einer Ausführungsform weist das zweite Anschlusselement einen ersten und zweiten Teilbereich auf. Die beiden Teilbereiche sind insbesondere durch einen Mittelbereich des zweiten Anschlusselements miteinander verbunden. Insbesondere können die beiden Teilbereiche ausschließlich durch den Mittelbereich elektrisch miteinander verbunden sein. Bei dem Mittelbereich kann es sich beispielsweise um einen Bonddraht handeln. Das zweite Anschlusselement erstreckt sich im Wesentlichen entlang einer Diagonale die zwei Ecken des Trägers miteinander verbindet. Beispielsweise kann der zweite Halbleiterchip auf dem ersten Teilbereich angeordnet sein. Weiterhin kann der zweite Teilbereich als Anschlussbereich für den ersten Halbleiterchip dienen. Auch das erste Anschlusselement kann einen ersten und zweiten Teilbereich aufweisen. Insbesondere ist der erste Halbleiterchip auf dem ersten Teilbereich des ersten Anschlusselements angeordnet.

Bei einer bevorzugten Ausgestaltung des oberflächenmontierbaren Multichip-Bauelements ist der Träger aus den Anschlusselementen derart zusammengesetzt, dass der erste Teilbereich des ersten Anschlusselements und der erste Teilbereich des zweiten Anschlusselements entlang einer ersten Hauptstreckungsrichtung des Trägers nebeneinander angeordnet sind. Weiterhin können auch der zweite Teilbereich des ersten Anschlusselements und der zweite Teilbereich des

zweiten Anschlusselements entlang der ersten
Haupterstreckungsrichtung des Trägers nebeneinander
angeordnet sein. Insbesondere sind auch die beiden
Halbleiterchips entlang der ersten Haupterstreckungsrichtung
5 nebeneinander angeordnet.

Dass zwei oder mehr Teilbereiche entlang einer
Haupterstreckungsrichtung "nebeneinander angeordnet" sind
kann hierbei und im Folgenden bedeuten, dass die Teilbereiche
10 räumlich voneinander getrennt entlang der besagten
Haupterstreckungsrichtung angeordnet sind. Hierbei ist es
insbesondere möglich, dass die Teilbereiche in ihrer
maximalen Ausdehnung entlang einer Richtung senkrecht zu der
Haupterstreckungsrichtung, entlang derer die Teilbereiche
15 nebeneinander angeordnet sind, zu wenigstens 80 %, bevorzugt
wenigstens 90 %, überlappen. Mit anderen Worten, es ist
möglich, dass die Teilbereiche entlang wenigstens 80 %,
bevorzugt wenigstens 90 %, ihrer maximalen Ausdehnung entlang
der Richtung senkrecht zur besagten Haupterstreckungsrichtung
20 nebeneinander angeordnet sind.

Weiterhin ist der Träger mit Vorteil aus den
Anschlusselementen derart zusammengesetzt, dass das dritte
Anschlusselement und der zweite Teilbereich des zweiten
25 Anschlusselements entlang der ersten
Haupterstreckungsrichtung des Trägers nebeneinander
angeordnet sind.

Außerdem kann der Träger aus den Anschlusselementen derart
30 zusammengesetzt sein, dass das dritte Anschlusselement und
der erste Teilbereich des zweiten Anschlusselements entlang
einer zweiten Haupterstreckungsrichtung des Trägers
nebeneinander angeordnet sind.

Vorzugsweise sind der erste Teilbereich des ersten Anschlusselements, der Mittelbereich des zweiten Anschlusselements sowie das dritte Anschlusselement entlang einer Diagonale angeordnet, die quer zu der Diagonale
5 angeordnet ist, entlang der sich das zweite Anschlusselement erstreckt.

Insbesondere können der erste Teilbereich und der zweite Teilbereich des zweiten Anschlusselements entlang der einen
10 Diagonalen, die zwei Ecken des Trägers miteinander verbindet, angeordnet sein. Ferner können der erste Teilbereich des ersten Anschlusselements und das dritte Anschlusselement entlang der zu der besagten Diagonalen, entlang derer die Teilbereiche des zweiten Anschlusselements angeordnet sind,
15 quer und/oder senkrecht verlaufenden Diagonalen angeordnet sein.

Insbesondere sind die erste und zweite Hauptstreckungsrichtung quer, insbesondere senkrecht,
20 zueinander angeordnet. Vorzugsweise spannen die erste und zweite Hauptstreckungsrichtung eine Ebene auf, zu welcher eine vorderseitige und rückseitige Hauptfläche des Trägers parallel angeordnet sind.

25 Beispielsweise weist der Träger in einer Aufsicht auf die durch die zwei Hauptstreckungsrichtungen aufgespannte Ebene eine rechtecksartige Form auf. Mit anderen Worten, der Träger weist annäherungsweise die Form eines Rechtecks auf. Die erste Hauptstreckungsrichtung kann dann entlang der ersten
30 Seite des Rechtecks verlaufen, während die zweite Hauptstreckungsrichtung entlang der zu der ersten Seite quer oder senkrecht verlaufenden zweiten Seite des Rechtecks verlaufen kann.

Insbesondere ist es möglich, dass sich die Anschlusselemente in einer vertikalen Richtung, die senkrecht zu den beiden Haupterstreckungsrichtungen verläuft, im Rahmen der Herstellungstoleranzen weder überragen noch unterragen. Mit
5 anderen Worten, die Anschlusselemente können in einer einzigen Ebene angeordnet sein. Zusätzlich ist es möglich, dass die Anschlusselemente, sowie deren Teilbereiche, jeweils eben ausgebildet sind. "Eben ausgebildet" kann hierbei und im Folgenden bedeuten, dass die Anschlusselemente entlang der
10 beiden Haupterstreckungsrichtungen keine makroskopischen Ausbuchtungen und/oder Ausnehmungen aufweisen. Insbesondere ist es möglich, dass jeder Teilbereich bzw. jedes Anschlusselement jeweils lediglich zwei Flächen aufweist, die sich entlang der Haupterstreckungsrichtungen erstrecken und
15 in vertikaler Richtung im Rahmen der Herstellungstoleranzen parallel zueinander angeordnet sind.

Ferner können das dritte Anschlusselement und der zweite Teilbereich des zweiten Anschlusselements in einer Aufsicht
20 auf den Träger dieselbe geometrische Form aufweisen. Ferner können das dritte Anschlusselement und der zweite Teilbereich des zweiten Anschlusselements entlang der ersten Haupterstreckungsrichtung und/oder entlang der zweiten Haupterstreckungsrichtung dieselbe maximale Ausdehnung
25 aufweisen. Zudem können der erste Teilbereich des ersten Anschlusselements und der erste Teilbereich des zweiten Anschlusselements in der Aufsicht eine ähnliche geometrische Form aufweisen und insbesondere eine ähnliche maximale Ausdehnung entlang der beiden Haupterstreckungsrichtungen
30 aufweisen. Beispielsweise unterscheiden sich die maximalen Ausdehnungen der beiden ersten Teilbereiche entlang der beiden Haupterstreckungsrichtung um höchstens +/- 10 %.

Gemäß zumindest einer Ausführungsform ist auf dem dritten Anschlusselement kein Halbleiterchip angeordnet. Mit anderen Worten, das dritte Anschlusselement kann frei von einem Halbleiterchip sein. Insbesondere dient das dritte

5 Anschlusselement als Anschlussbereich für den zweiten Halbleiterchip. Beispielsweise kann der zweite Halbleiterchip mit dem dritten Anschlusselement mittels eines elektrischen Leiters elektrisch verbunden sein. Entsprechend kann der erste Halbleiterchip mittels eines elektrischen Leiters mit

10 dem zweiten Anschlusselement elektrisch verbunden sein. Der elektrische Leiter ist insbesondere ein Bonddraht, der sich vom Halbleiterchip bis zu dem Anschlusselement, mit dem eine elektrische Verbindung hergestellt werden soll, erstreckt.

15 Gemäß zumindest einer Ausführungsform weist der Träger einen Grundkörper auf, in den die Anschlusselemente zumindest teilweise eingebettet sind. Beispielsweise kann zur Herstellung des Trägers ein Leadframe verwendet werden, der die drei Anschlusselemente, wobei die Anschlusselemente

20 miteinander verbunden sind. Dieser Leadframe kann zumindest teilweise in ein Grundmaterial eingebettet werden. Der so gebildete Leadframe-Verbund kann derart zerteilt werden, dass die Anschlusselemente voneinander getrennt werden und nur durch den Grundkörper aus Grundmaterial zusammengehalten

25 werden. Insbesondere kann als Grundmaterial ein Kunststoffmaterial wie beispielsweise ein Epoxidharz verwendet werden. Weiterhin ist der Leadframe vorzugsweise aus Kupfer oder einem Kupfer-haltigen Material gebildet.

30 Vorzugsweise handelt es sich bei dem hier beschriebenen Bauelement um ein sogenanntes QFN (Quad Flat No Leads) - Package. Insbesondere ragen hierbei die Anschlusselemente seitlich nicht über den Grundkörper hinaus, sondern sind plan

in den Grundkörper integriert. Dadurch kann der benötigte Platz auf einem Anschlussträger, auf dem das Multichip-Bauelement montiert werden kann, reduziert und eine höhere Packungsdichte erreicht werden. Unter dem Anschlussträger ist
5 beispielsweise eine Leiterplatte zu verstehen.

Bei einer bevorzugten Ausgestaltung ist das zweite Anschlusselement an der rückseitigen Hauptfläche des Trägers von dem Grundkörper teilweise bedeckt. Insbesondere ist der
10 weiter oben beschriebene Mittelbereich, der den ersten und zweiten Teilbereich des zweiten Anschlusselements miteinander verbindet, von dem Grundkörper bedeckt. Insbesondere weist das Multichip-Bauelement damit auf der Rückseite des Trägers vier Anschlussbereiche auf, nämlich das erste
15 Anschlusselement, den ersten und zweiten Teilbereich des zweiten Anschlusselements und das dritte Anschlusselement, so dass das Multichip-Bauelement an vier Stellen mit dem Anschlussträger mechanisch und elektrisch verbunden werden kann. Insbesondere sind die vier Anschlussbereiche im
20 Wesentlichen symmetrisch angeordnet. Durch die symmetrische Anordnung der vier Anschlussbereiche kann das Multichip-Bauelement mechanisch stabil auf einem Anschlussträger befestigt werden.

25 Vorteilhafterweise erlaubt der hier beschriebene Träger relativ geringe Abstände zwischen den Halbleiterchips, so dass das Multichip-Bauelement eine kompakte Größe aufweist. Insbesondere sind der erste und zweite Halbleiterchip durch einen Zwischenraum voneinander getrennt, der eine laterale
30 Abmessung von größer Null und höchstens 0.1 mm aufweist. Insbesondere wird die laterale Abmessung des Zwischenraums entlang der ersten Hauptstreckungsrichtung des Trägers bestimmt.

Gemäß zumindest einer Ausführungsform sind die Halbleiterchips zur Strahlungsemission vorgesehen.

Insbesondere sind die Halbleiterchips Dünnschichtchips, die im Betrieb einen Großteil der erzeugten Strahlung über ihre vorderseitige Oberfläche emittieren. Vorzugsweise emittieren die Halbleiterchips im Betrieb Strahlung in verschiedenen Wellenlängenbereichen. Beispielsweise emittiert einer der beiden Halbleiterchips im Betrieb rotes und der andere blaues Licht.

10

Gemäß zumindest einer Ausführungsform weisen der erste und zweite Halbleiterchip jeweils ein strahlungsdurchlässiges Abdeckelement auf, das an der dem jeweiligen Anschlusselement abgewandten vorderseitigen Oberfläche der Halbleiterchips angeordnet ist. Das Abdeckelement weist insbesondere eine gleichmäßige Dicke auf. Weiterhin kann das Abdeckelement ein Glaselement sein, das auf einer vorderseitigen Oberfläche einer Halbleiterschichtenfolge der Halbleiterchips aufgeklebt ist. Das Glaselement kann bei rotem Licht zu einer Verbesserung der Strahlungsauskopplung und bei blauem Licht zu einer Abschwächung führen. Dadurch kann das Verhältnis des ohnehin schwächeren Rotanteils gegenüber dem Blauanteil verbessert werden.

25

Gemäß zumindest einer Ausführungsform weist das Multichip-Bauelement einen Gehäuserahmen auf, innerhalb dem die Halbleiterchips angeordnet sind. Vorzugsweise ist der Gehäuserahmen auf dem Träger angeordnet. Beispielsweise kann der Gehäuserahmen ein Verguss sein, der Silikon enthält.

30

Weiterhin kann der Gehäuserahmen reflektierend ausgebildet sein und zum Beispiel Zusätze eines reflektierenden Materials wie Titandioxid enthalten.

Ferner können die Halbleiterchips an ihren vorderseitigen Oberflächen ein Wellenlängenkonversionselement aufweisen, das zumindest einen Teil der emittierten Strahlung in Strahlung einer anderen Wellenlänge umwandelt.

5

Weitere Vorteile, vorteilhafte Ausführungsformen und Weiterbildungen ergeben sich aus den im Folgenden in Verbindung mit den Figuren beschriebenen Ausführungsbeispielen.

10

Es zeigen:

Figur 1A eine schematische Draufsicht auf eine Vorderseite eines oberflächenmontierbaren Multichip-Bauelements gemäß einem ersten Ausführungsbeispiel und Figur 1B eine schematische Draufsicht auf eine Rückseite des oberflächenmontierbaren Multichip-Bauelements gemäß dem ersten Ausführungsbeispiel,

Figur 2A eine schematische Draufsicht auf eine Vorderseite eines oberflächenmontierbaren Multichip-Bauelements gemäß einem zweiten Ausführungsbeispiel und Figur 2B eine schematische Draufsicht auf eine Rückseite des oberflächenmontierbaren Multichip-Bauelements gemäß dem zweiten Ausführungsbeispiel,

Figur 3 eine schematische Querschnittsansicht eines Halbleiterchips gemäß einem Ausführungsbeispiel mit trägernaher Anordnung der p-Seite, und

Figur 4A eine schematische Querschnittsansicht und Figur 4B eine schematische Draufsicht auf eine Vorderseite eines Halbleiterchips gemäß einem Ausführungsbeispiel mit trägernaher Anordnung der n-Seite.

30

In den Figuren 1A und 1B ist ein erstes Ausführungsbeispiel eines oberflächenmontierbaren Multichip-Bauelements 1 dargestellt. Das Multichip-Bauelement 1 umfasst einen Träger 2 sowie einen ersten Halbleiterchip 3 und einen zweiten Halbleiterchip 4, die auf einer vorderseitigen Hauptfläche 2A des Trägers 2 angeordnet sind.

Der Träger 2 umfasst ein erstes Anschlusselement 21, ein zweites Anschlusselement 22 und ein drittes Anschlusselement 23, wobei der erste Halbleiterchip 3 auf dem ersten Anschlusselement 21 und der zweite Halbleiterchip 4 auf dem zweiten Anschlusselement 22 angeordnet ist. Die Anschlusselemente 21, 22, 23 sind elektrisch leitend ausgebildet und voneinander elektrisch isoliert. Die Anschlusselemente 21, 22, 23 weisen insbesondere metallische Eigenschaften auf und können beispielsweise aus Kupfer oder einem Kupfer-haltigen Material gebildet sein. Vorzugsweise sind die Anschlusselemente 21, 22, 23 aus dem gleichen Material und insbesondere aus einem einzigen Werkstück, beispielsweise einem sogenannten Leadframe, hergestellt.

Der Träger 2 umfasst ferner einen Grundkörper 24, in den die Anschlusselemente 21, 22, 23 zumindest teilweise eingebettet sind. Insbesondere sind die Anschlusselemente 21, 22, 23 mittels des Grundkörpers 24 voneinander elektrisch isoliert. Der Grundkörper 24 ist vorzugsweise aus einem elektrisch isolierenden Grundmaterial wie zum Beispiel einem Epoxidharz gebildet. Das Grundmaterial kann Materialzusätze enthalten, die zum Beispiel die optischen oder thermischen Eigenschaften des Grundkörpers beeinflussen. Beispielsweise kann das Grundmaterial Ruß enthalten und damit für einen Betrachter schwarz erscheinen.

- Zur Herstellung des Trägers 2 kann ein Leadframe verwendet werden, in welchem die drei Anschlusselemente 21, 22, 23 ursprünglich miteinander verbunden sind. Dieser Leadframe kann zumindest teilweise in das Grundmaterial eingebettet werden. Der so gebildete Leadframe-Verbund kann derart zerteilt werden, dass die Anschlusselemente 21, 22, 23 voneinander getrennt werden und nur noch durch den Grundkörper 24 miteinander verbunden sind.
- 10 Der Träger 2 ist vorzugsweise eben ausgebildet und erstreckt sich in einer Ebene, die durch eine erste Hauptstreckungsrichtung X und eine zweite Hauptstreckungsrichtung Y aufgespannt wird.
- 15 Bei dem hier beschriebenen Multichip-Bauelement 1 handelt es sich um ein sogenanntes QFN (Quad Flat No Leads)- Package. Hierbei ragen die Anschlusselemente 21, 22, 23 seitlich nicht über den Grundkörper 24 hinaus, sondern sind plan in den Grundkörper 24 integriert. Dadurch kann der benötigte Platz auf einem Anschlussträger (nicht dargestellt), auf dem das Multichip-Bauelement 1 montiert werden kann, reduziert und eine höhere Packungsdichte erreicht werden.
- 20
- Die beiden Halbleiterchips 3, 4 sind jeweils mit ihren rückseitigen Oberflächen auf den Anschlusselementen 21, 22 angeordnet. Insbesondere sind die Halbleiterchips 3, 4 mittels eines Befestigungsmittels, zum Beispiel einem Lot oder einem Kleber, an den Anschlusselementen 21, 22 befestigt. Vorzugsweise sind die Halbleiterchips 3, 4 durch das Befestigungsmittel zugleich mit dem jeweiligen Anschluss-
30 element 21, 22, auf dem sie angeordnet sind, elektrisch leitend verbunden. Weiterhin sind die beiden Halbleiterchips 3, 4 jeweils mittels eines elektrischen

Leiters 5 mit einem weiteren Anschlusselement 22, 23 elektrisch leitend verbunden. Insbesondere ist der erste Halbleiterchip 3 mittels eines elektrischen Leiters 5 mit dem zweiten Anschlusselement 22 und der zweite Halbleiterchip 4 mittels eines elektrischen Leiters 5 mit dem dritten Anschlusselement 23 elektrisch leitend verbunden.

Im Betrieb des oberflächenmontierbaren Multichip-Bauelements 1 liegen das erste und dritte Anschlusselement 21, 23 auf einem anderen Potenzial als das zweite Anschlusselement 22. Insbesondere liegen das erste und dritte Anschlusselement 21, 23 auf demselben Potenzial. Das erste Anschlusselement 21 bildet eine erste Elektrode und das zweite Anschlusselement 22 bildet eine zweite Elektrode für den ersten Halbleiterchip 3. Weiterhin bilden das dritte Anschlusselement 23 eine erste Elektrode und das zweite Anschlusselement 22 eine zweite Elektrode für den zweiten Halbleiterchip 4.

Bei dem in den Figuren 1A und 1B dargestellten ersten Ausführungsbeispiel bildet das zweite Anschlusselement 22 im Betrieb eine gemeinsame Anode für den ersten und zweiten Halbleiterchip 3, 4. Weiterhin bildet das erste Anschlusselement 21 eine Kathode für den ersten Halbleiterchip 3. Und das dritte Anschlusselement 23 bildet eine Kathode für den zweiten Halbleiterchip 4.

Die Halbleiterchips 3, 4 sind in unterschiedlicher Orientierung angeordnet. Dies bedeutet insbesondere, dass die Halbleiterbereiche des ersten und zweiten Halbleiterchips 3, 4, die jeweils an die Anschlusselemente 22, 23, auf denen die Halbleiterchips 3, 4 angeordnet sind, angrenzen, einen verschiedenen Leitfähigkeitstyp aufweisen. Beispielsweise kann der an das erste Anschlusselement 21 angrenzende

Halbleiterbereich des ersten Halbleiterchips 3 p-leitend sein, während der an das zweite Anschlusselement 22 angrenzende Halbleiterbereich des zweiten Halbleiterchips 4 n-leitend ist.

5

Die Figur 3 zeigt ein Ausführungsbeispiel eines Halbleiterchips B mit trägernaher Anordnung der p-Seite, der bei dem Multichip-Bauelement 1 gemäß dem ersten Ausführungsbeispiel als erster Halbleiterchip 3 verwendet werden kann.

10

Der Halbleiterchip B emittiert im Betrieb insbesondere Strahlung mit kürzerer Wellenlänge als ein als zweiter Halbleiterchip 4 verwendeter Halbleiterchip A, der in den Figuren 4A und 4B dargestellt ist. Vorzugsweise emittiert der Halbleiterchip B im Betrieb blaues Licht, während der Halbleiterchip A rotes Licht emittiert.

15

Der Halbleiterchip B weist eine Halbleiterschichtenfolge auf, die auf einem Trägersubstrat 30 angeordnet ist. Insbesondere ist ein Aufwachssubstrat, auf welchem die Halbleiterschichtenfolge ursprünglich hergestellt wurde, von der Halbleiterschichtenfolge entfernt und durch das Trägersubstrat 30 ersetzt worden. Die Halbleiterschichtenfolge umfasst einen ersten Halbleiterbereich 31 eines ersten Leitfähigkeitstyps, eine aktive Zone 32 und einen zweiten Halbleiterbereich 33 eines zweiten Leitfähigkeitstyps, wobei der erste Halbleiterbereich 31 auf einer dem Trägersubstrat 30 zugewandten Seite der aktiven Zone 32 und der zweite Halbleiterbereich 33 auf einer dem Trägersubstrat 30 abgewandten Seite der aktiven Zone 32 angeordnet ist. Insbesondere ist der erste Halbleiterbereich 31 p-leitend und der zweite Halbleiterbereich 33 n-leitend.

20

25

30

Die Halbleiterschichtenfolge basiert vorzugsweise auf einem Nitrid-Verbindungshalbleitermaterial. „Auf einem Nitrid-Verbindungshalbleitermaterial basierend“ bedeutet im vorliegenden Zusammenhang, dass die Halbleiterschichtenfolge oder zumindest eine Schicht davon, insbesondere die aktive Zone, ein Nitrid-III/V-Verbindungshalbleitermaterial, vorzugsweise $\text{Al}_n\text{Ga}_m\text{In}_{1-n-m}\text{N}$ umfasst, wobei $0 \leq n \leq 1$, $0 \leq m \leq 1$ und $n+m \leq 1$. Dabei muss dieses Material nicht zwingend eine mathematisch exakte Zusammensetzung nach obiger Formel aufweisen. Vielmehr kann es einen oder mehrere Dotierstoffe sowie zusätzliche Bestandteile aufweisen, die die charakteristischen physikalischen Eigenschaften des $\text{Al}_n\text{Ga}_m\text{In}_{1-n-m}\text{N}$ -Materials im Wesentlichen nicht ändern. Der Einfachheit halber beinhaltet obige Formel jedoch nur die wesentlichen Bestandteile des Kristallgitters (Al, Ga, In, N), auch wenn diese teilweise durch geringe Mengen weiterer Stoffe ersetzt sein können.

Zwischen dem ersten Halbleiterbereich 31 und dem Trägersubstrat 30 ist eine erste Kontaktschicht 35 angeordnet. Die erste Kontaktschicht 35 weist vorzugsweise ein Material, insbesondere ein Metall, mit einem hohen Reflexionskoeffizienten auf, etwa Silber. Weiterhin ist zwischen dem ersten Halbleiterbereich 31 und dem Trägersubstrat 30 eine zweite Kontaktschicht 36 angeordnet, die bis in eine Vertiefung 34 in der aktiven Zone 32 hineinragt und diese vorzugsweise vollständig ausfüllt.

Das Trägersubstrat 30 kann elektrisch leitend sein, so dass im Betrieb von der Rückseite, über das Trägersubstrat 30 und die erste Kontaktschicht 35 sowie über eine seitlich angeordnete elektrische Kontaktstelle 36A der zweiten

Kontaktschicht 36 ein Betriebsstrom in die Halbleiterschichtenfolge eingeprägt wird.

Der Halbleiterchip B kann an seiner vorderseitigen Oberfläche
5 3A ein strahlungsdurchlässiges Abdeckelement 7 aufweisen.
Insbesondere weist das Abdeckelement 7 eine gleichmäßige
Dicke auf. Weiterhin kann das Abdeckelement 7 ein Glaselement
sein, das auf eine vorderseitige Oberfläche der
Halbleiterschichtenfolge aufgeklebt ist.

10

Der Halbleiterchip B ist dazu vorgesehen, von der aktiven
Zone 32 im Betrieb erzeugte elektromagnetische Strahlung
durch seine vorderseitige Oberfläche 3A zu emittieren. Von
der aktiven Zone 32 in Richtung der Rückseite, also in
15 Richtung einer rückseitigen Oberfläche 3B, emittierte
elektromagnetische Strahlung wird von der ersten
Kontaktschicht 35 und der zweiten Kontaktschicht 36 in Rich-
tung der Vorderseite zurück reflektiert.

20 Vorteilhafterweise befindet sich die elektrische Kontakt-
stelle 36A nicht im Strahlengang der in Richtung der
Vorderseite emittierten elektromagnetischen Strahlung, so
dass durch die elektrische Kontaktstelle 36A keine
Abschattung erfolgt.

25

Die Figuren 4A und 4B zeigen ein Ausführungsbeispiel eines
Halbleiterchips A mit einer trägernahen Anordnung der n-
Seite, der bei dem Multichip-Bauelement 1 gemäß dem ersten
Ausführungsbeispiel als zweiter Halbleiterchip 4 verwendet
30 werden kann.

Der Halbleiterchip A weist eine Halbleiterschichtenfolge auf,
die auf einem Trägersubstrat 40 angeordnet ist. Insbesondere

ist ein Aufwachssubstrat, auf welchem die Halbleiterschichtenfolge hergestellt wurde, von der Halbleiterschichtenfolge entfernt und durch das Trägersubstrat 40 ersetzt worden. Die

5 Halbleiterschichtenfolge umfasst einen ersten Halbleiterbereich 41 eines ersten Leitfähigkeitstyps, eine aktive Zone 42 und einen zweiten Halbleiterbereich 43 eines zweiten Leitfähigkeitstyps, wobei der erste Halbleiterbereich 41 auf einer dem Trägersubstrat 40 abgewandten Seite der

10 aktive Zone 42 und der zweite Halbleiterbereich 43 auf einer dem Trägersubstrat 40 zugewandten Seite der aktiven Zone 42 angeordnet ist. Insbesondere ist der erste Halbleiterbereich 41 p-leitend und der zweite Halbleiterbereich 43 n-leitend.

15 Die Halbleiterschichtenfolge basiert vorzugsweise auf einem Phosphid-Verbindungshalbleitermaterial. „Auf einem Phosphid-Verbindungshalbleitermaterial basierend“ bedeutet in diesem Zusammenhang, dass die Halbleiterschichtenfolge, insbesondere die aktive Zone, vorzugsweise $\text{Al}_n\text{Ga}_m\text{In}_{1-n-m}\text{P}$ umfasst, wobei $0 \leq$

20 $n \leq 1$, $0 \leq m \leq 1$ und $n+m \leq 1$ ist, vorzugsweise mit $n \neq 0$ und/oder $m \neq 0$. Dabei muss dieses Material nicht zwingend eine mathematisch exakte Zusammensetzung nach obiger Formel aufweisen. Vielmehr kann es ein oder mehrere Dotierstoffe sowie zusätzliche Bestandteile aufweisen, die die

25 physikalischen Eigenschaften des Materials im Wesentlichen nicht ändern. Der Einfachheit halber beinhaltet obige Formel jedoch nur die wesentlichen Bestandteile des Kristallgitters (Al, Ga, In, P), auch wenn diese teilweise durch geringe Mengen weiterer Stoffe ersetzt sein können.

30 Der Halbleiterchip A weist vorderseitig eine erste Kontaktschicht 44 mit einer elektrischen Kontaktstelle 44A auf, die in einem Randbereich der Halbleiterschichtenfolge

angeordnet ist (vgl. Figur 4B). Die Kontaktschicht 44 ist strukturiert und weist Zwischenräume auf, in denen die Halbleiterschichtenfolge von der Kontaktschicht 44 unbedeckt ist. Weiterhin kann der Halbleiterchip A an seiner

5 vorderseitigen Oberfläche 4A ein strahlungsdurchlässiges Abdeckelement 7 aufweisen. Das Abdeckelement 7 kann aus Glas gebildet sein. Ein solches Glaselement führt bei rotem Licht zu einer Verbesserung der Strahlungsauskopplung und bei blauem Licht zu einer Abschwächung. Dadurch kann bei dem

10 Multichip-Bauelement 1 das Verhältnis des ohnehin schwächeren Rotanteils gegenüber dem Blauanteil verbessert werden.

Zwischen dem zweiten Halbleiterbereich 43 und dem Trägersubstrat 40 ist eine zweite Kontaktschicht 45

15 angeordnet. Die zweite Kontaktschicht 43 weist vorzugsweise ein Material, insbesondere ein Metall, mit einem hohen Reflexionskoeffizienten auf, etwa Silber.

Der Halbleiterchip A ist dazu vorgesehen, von der aktiven

20 Zone 42 im Betrieb erzeugte elektromagnetische Strahlung durch seine vorderseitige Oberfläche 4A zu emittieren. Von der aktiven Zone 42 in Richtung der Rückseite, also in Richtung einer rückseitigen Oberfläche 4B, emittierte elektromagnetische Strahlung wird von der zweiten

25 Kontaktschicht 45 in Richtung der Vorderseite zurück reflektiert.

Vorteilhafterweise weist die erste Kontaktschicht 44 Zwischenräume auf, durch welche Strahlung emittiert werden

30 kann. Weiterhin befindet sich die elektrische Kontaktstelle 44A nicht an zentraler Stelle im Strahlengang der in Richtung der Vorderseite emittierten elektromagnetischen Strahlung, so

dass durch die elektrische Kontaktstelle 44A keine Abschattung erfolgt.

Bei dem in den Figuren 1A und 1B dargestellten ersten Ausführungsbeispiel ist die Kontaktstelle 36A des ersten Halbleiterchips 3 mittels des elektrischen Leiters 5, insbesondere einem Bonddraht, mit dem zweiten Anschlusselement 22 elektrisch verbunden. Weiterhin ist die Kontaktstelle 44A des zweiten Halbleiterchips 1 mittels des elektrischen Leiters 5, insbesondere einem Bonddraht, mit dem zweiten Anschlusselement 22 elektrisch verbunden.

Das zweite Anschlusselement 22 umfasst einen ersten Teilbereich 22A und einen zweiten Teilbereich 22B. Die beiden Teilbereiche 22A, 22B sind durch einen Mittelbereich 22C des zweiten Anschlusselements 22 miteinander verbunden. Das zweite Anschlusselement 22 erstreckt sich im Wesentlichen entlang einer Diagonale die zwei Ecken des Trägers 2 miteinander verbindet. Der zweite Halbleiterchip 4 ist auf dem ersten Teilbereich 22A angeordnet. Der zweite Teilbereich 22B dient als Anschlussbereich für den ersten Halbleiterchip 3, wobei der elektrische Leiter 5 an dem zweiten Teilbereich 22B befestigt ist. Auf dem Mittelbereich 2C ist eine Schutzdiode 6 angeordnet, die den zweiten Halbleiterchip 4 vor Überspannungen schützt.

Auch das erste Anschlusselement 21 umfasst einen ersten Teilbereich 21A und einen zweiten Teilbereich 21B. Der erste Halbleiterchip 4 ist auf dem ersten Teilbereich 21A angeordnet. Ferner ist auf dem ersten Teilbereich 21A eine Schutzdiode 6 angeordnet, die den ersten Halbleiterchip 3 vor Überspannungen schützt.

Der Träger 2 ist aus den Anschlusselementen 21, 22, 23 derart zusammengesetzt, dass der erste Teilbereich 21A des ersten Anschlusselements 21 und der erste Teilbereich 22A des zweiten Anschlusselements 22 entlang der ersten
5 Hauptstreckungsrichtung X des Trägers 2 nebeneinander angeordnet sind. Weiterhin sind auch der zweite Teilbereich 21B des ersten Anschlusselements 21 und der zweite Teilbereich 22B des zweiten Anschlusselements 22 entlang der ersten Hauptstreckungsrichtung X des Trägers 2
10 nebeneinander angeordnet.

Weiterhin ist der Träger 2 aus den Anschlusselementen 21, 22, 23 derart zusammengesetzt, dass das dritte Anschlusselement 23 und der zweite Teilbereich 22B des zweiten
15 Anschlusselements 22 entlang der ersten Hauptstreckungsrichtung X des Trägers 2 nebeneinander angeordnet sind. Ferner sind das dritte Anschlusselement 23 und der erste Teilbereich 22A des zweiten Anschlusselements 22 entlang der zweiten Hauptstreckungsrichtung Y des
20 Trägers 2 nebeneinander angeordnet.

Die beiden Halbleiterchips 3, 4 sind entlang der ersten Hauptstreckungsrichtung X nebeneinander angeordnet. Vorteilhafterweise erlaubt der hier beschriebene Träger 2
25 relativ geringe Abstände zwischen den Halbleiterchips 3, 4, so dass das Multichip-Bauelement 1 eine kompakte Größe aufweist. Insbesondere sind der erste und zweite Halbleiterchip 3, 4 durch einen Zwischenraum 8 voneinander getrennt, der eine laterale Abmessung 8A von größer Null und
30 höchstens 0.1 mm aufweist. Insgesamt weist das Multichip-Bauelement 1 vorteilhaft kleine Maße auf, die lediglich 3,1 mm x 3,75 mm bei einer Höhe von 0,5 mm betragen.

Das Multichip-Bauelement 1 umfasst einen Gehäuserahmen 9, der auf dem Träger 2 angeordnet ist. Die Halbleiterchips 3, 4 sind innerhalb des Gehäuserahmens 9 angeordnet. Insbesondere ist der Gehäuserahmen 9 reflektierend ausgebildet.

5 Beispielsweise kann der Gehäuserahmen 9 aus einem Kunststoffmaterial wie Silikon gebildet sein, dem reflektierende Partikel, zum Beispiel Partikel aus Titandioxid, beigefügt sind. Die Halbleiterchips 3, 4 können weiterhin in einen Verguss eingebettet sein, der seitlich
10 durch den Gehäuserahmen begrenzt wird.

In Figur 1B ist eine rückseitige Hauptfläche 2B des Trägers 2 beziehungsweise des oberflächenmontierbaren Multichip-Bauelements 1 dargestellt. Wie aus der Figur 1B hervorgeht,
15 ist das zweite Anschlusselement 22 an der rückseitigen Hauptfläche 2B von dem Grundkörper 24 teilweise bedeckt. Insbesondere ist der Mittelbereich 2C des zweiten Anschlusselements 22 von dem Grundkörper 24 bedeckt. Weiterhin kann der zweite Teilbereich 21B des ersten
20 Anschlusselements 21 von dem Grundkörper 24 bedeckt sein. Dadurch weist das Multichip-Bauelement 1 auf der Rückseite des Trägers 2 vier Anschlussbereiche auf, nämlich den ersten Teilbereich 21A des ersten Anschlusselements 21, den ersten und zweiten Teilbereich 22A, 22B des zweiten
25 Anschlusselements 22 und das dritte Anschlusselement 23, so dass das Multichip-Bauelement an vier Stellen mit einem Anschlussträger (nicht dargestellt) mechanisch und elektrisch verbunden werden kann. Die vier Anschlussbereiche sind symmetrisch angeordnet. Durch die symmetrische Anordnung der
30 vier Anschlussbereiche kann das Multichip-Bauelement 1 mechanisch stabil auf einem Anschlussträger befestigt werden.

Das in den Figuren 2A und 2B dargestellte Multichip-Bauelement 1 gemäß einem zweiten Ausführungsbeispiel weist einen Träger 2 auf, der vorzugsweise gleich ausgebildet ist wie der in Verbindung mit dem ersten Ausführungsbeispiel beschriebene Träger. Weiterhin sind der erste und zweite Halbleiterchip 3, 4 wie bei dem ersten Ausführungsbeispiel auf zwei verschiedenen Anschlusselementen 21, 22 angeordnet und mittels eines elektrischen Leiters mit einem weiteren Anschlusselement 22, 23 verbunden. Allerdings ist beim zweiten Ausführungsbeispiel der an das erste Anschlusselement 21 angrenzende Halbleiterbereich des ersten Halbleiterchips 3 n-leitend, während der an das zweite Anschlusselement 22 angrenzende Halbleiterbereich des zweiten Halbleiterchips 4 p-leitend ist. Vorzugsweise ist der erste Halbleiterchip 3 wie der in den Figuren 4A und 4B dargestellte Halbleiterchip A ausgebildet, während der zweite Halbleiterchip 4 wie der in Figur 3 dargestellte Halbleiterchip B ausgebildet ist.

Bei dem zweiten Ausführungsbeispiel bildet das zweite Anschlusselement 22 im Betrieb eine Kathode für den ersten und zweiten Halbleiterchip 3, 4. Weiterhin bildet das erste Anschlusselement 21 eine Anode für den ersten Halbleiterchip 3. Und das dritte Anschlusselement 23 bildet eine Anode für den zweiten Halbleiterchip 4.

Vorteilhafterweise sind sowohl bei dem ersten Ausführungsbeispiel als auch bei dem zweiten Ausführungsbeispiel eines oberflächenmontierbaren Multichip-Bauelements 1 der erste und zweite Halbleiterchip 3, 4 getrennt voneinander ansteuerbar.

Ein derartiges Multichip-Bauelement 1 eignet sich besonders für Projektions- und Scheinwerferanwendungen.

Die vorliegende Anmeldung beansprucht die Priorität der deutschen Anmeldung DE 10 2014 101 215.1, deren Offenbarungsgehalt hiermit durch Rückbezug aufgenommen wird.

- 5 Die Erfindung ist nicht durch die Beschreibung anhand der Ausführungsbeispiele beschränkt. Vielmehr umfasst die Erfindung jedes neue Merkmal sowie jede Kombination von Merkmalen, was insbesondere jede Kombination von Merkmalen in den Patentansprüchen beinhaltet, auch wenn dieses Merkmal
10 oder diese Kombination selbst nicht explizit in den Patentansprüchen oder Ausführungsbeispielen angegeben ist.

Patentansprüche

1. Oberflächenmontierbares Multichip-Bauelement (1)
umfassend

- 5 - einen Träger (2), der ein erstes, zweites und drittes
Anschlusselement (21, 22, 23) aufweist, die voneinander
elektrisch isoliert sind,
- einen ersten Halbleiterchip (3), der auf dem ersten
Anschlusselement (21) angeordnet ist und mit dem ersten und
10 zweiten Anschlusselement (21, 22) elektrisch verbunden ist,
wobei das erste Anschlusselement (21) eine erste Elektrode
und das zweite Anschlusselement (22) eine zweite Elektrode
für den ersten Halbleiterchip (3) bildet,
- einen zweiten Halbleiterchip (4), der auf dem zweiten
15 Anschlusselement (22) angeordnet ist und mit dem zweiten und
dritten Anschlusselement (22, 23) elektrisch verbunden ist,
wobei das dritte Anschlusselement (23) eine erste Elektrode
und das zweite Anschlusselement (22) eine zweite Elektrode
für den zweiten Halbleiterchip (4) bildet, und wobei das
20 zweite Anschlusselement (22) im Betrieb eine gemeinsame
Kathode oder Anode für den ersten und zweiten Halbleiterchip
(3, 4) bildet.

2. Oberflächenmontierbares Multichip-Bauelement (1) nach
25 dem vorhergehenden Anspruch, wobei
- das erste Anschlusselement (21) einen ersten Teilbereich
(21A) aufweist,
- das zweite Anschlusselement (22) einen ersten Teilbereich
(22A), einen zweiten Teilbereich (22B) und einen
30 Mittelbereich (22C), über den der erste Teilbereich (22A) des
zweiten Anschlusselements (22) und der zweite Teilbereich
(22B) des zweiten Anschlusselements (22) miteinander
verbunden sind, aufweist,

- der zweite Halbleiterchip (4) auf dem ersten Teilbereich (22A) des zweiten Anschlusselements (22) angeordnet ist, und
- der Träger (2) aus den drei Anschlusselementen (21, 22, 23) derart zusammengesetzt ist, dass

- 5 -- der erste Teilbereich (21A) des ersten Anschlusselements (21) und der erste Teilbereich (22A) des zweiten Anschlusselements (22) entlang einer ersten Haupterstreckungsrichtung (X) des Trägers (2) nebeneinander angeordnet sind,
- 10 -- das dritte Anschlusselement (23) und der zweite Teilbereich (22B) des zweiten Anschlusselements (22) entlang der ersten Haupterstreckungsrichtung (X) nebeneinander angeordnet sind, und
- das dritte Anschlusselement und der erste Teilbereich (22A) des zweiten Anschlusselements (22) entlang einer
15 zweiten Haupterstreckungsrichtung (Y), die quer zur ersten Haupterstreckungsrichtung (X) verläuft, des Trägers (2) nebeneinander angeordnet sind.

20 3. Oberflächenmontierbares Multichip-Bauelement (1) nach einem der vorhergehenden Ansprüche, wobei der erste und zweite Halbleiterchip (3, 4) jeweils einen ersten Halbleiterbereich (31, 41) eines ersten Leitfähigkeitstyps und einen zweiten Halbleiterbereich (33, 43) eines zweiten
25 Leitfähigkeitstyps aufweisen, wobei mittels des zweiten Anschlusselements (22) die Halbleiterbereiche des gleichen Leitfähigkeitstyps der beiden Halbleiterchips (3, 4) elektrisch miteinander verbunden sind.

30 4. Oberflächenmontierbares Multichip-Bauelement (1) nach dem vorhergehenden Anspruch, wobei die an die Anschlusselemente (21, 22) angrenzenden Halbleiterbereiche der Halbleiterchips verschiedenen Leitfähigkeitstyps sind.

5. Oberflächenmontierbares Multichip-Bauelement (1) nach einem der vorhergehenden Ansprüche, wobei der Träger (2) aus den Anschlusselementen (21, 22, 23) derart zusammengesetzt ist, dass ein erster Teilbereich (21A) des ersten
5 Anschlusselements (21) und ein erster Teilbereich (22A) des zweiten Anschlusselements (22) entlang einer ersten Hauptstreckungsrichtung (X) des Trägers (2) nebeneinander angeordnet sind.
- 10 6. Oberflächenmontierbares Multichip-Bauelement (1) nach einem der vorhergehenden Ansprüche, wobei der Träger (2) aus den Anschlusselementen (21, 22, 23) derart zusammengesetzt ist, dass das dritte Anschlusselement (23) und ein zweiter
15 Teilbereich (22B) des zweiten Anschlusselements (22) entlang einer ersten Hauptstreckungsrichtung (x) des Trägers (2) nebeneinander angeordnet sind.
7. Oberflächenmontierbares Multichip-Bauelement (1) nach einem der vorhergehenden Ansprüche, wobei der Träger (2) aus
20 den Anschlusselementen (21, 22, 23) derart zusammengesetzt ist, dass das dritte Anschlusselement (23) und ein erster Teilbereich (22A) des zweiten Anschlusselements (22) entlang einer zweiten Hauptstreckungsrichtung (Y) des Trägers (2) nebeneinander angeordnet sind.
- 25 8. Oberflächenmontierbares Multichip-Bauelement (1) nach einem der vorhergehenden Ansprüche, wobei auf dem dritten Anschlusselement (23) kein Halbleiterchip angeordnet ist.
- 30 9. Oberflächenmontierbares Multichip-Bauelement (1) nach einem der vorhergehenden Ansprüche, wobei der erste Halbleiterchip (3) mittels eines elektrischen Leiters (5) mit dem zweiten Anschlusselement (22) elektrisch verbunden ist.

10. Oberflächenmontierbares Multichip-Bauelement (1) nach einem der vorhergehenden Ansprüche, wobei der zweite Halbleiterchip (4) mit dem dritten Anschlusselement (23) mittels eines elektrischen Leiters (5) elektrisch verbunden ist.
5
11. Oberflächenmontierbares Multichip-Bauelement (1) nach einem der vorhergehenden Ansprüche, wobei der Träger (2) einen Grundkörper (24) aufweist, in den die Anschlusselemente (21, 22, 23) zumindest teilweise eingebettet sind.
10
12. Oberflächenmontierbares Multichip-Bauelement (1) nach dem vorhergehenden Anspruch, wobei das zweite Anschlusselement (22) an einer rückseitigen Hauptfläche (2B) des Trägers (2) von dem Grundkörper (2) teilweise bedeckt ist.
15
13. Oberflächenmontierbares Multichip-Bauelement (1) nach einem der vorhergehenden Ansprüche, wobei der erste und zweite Halbleiterchip (3, 4) durch einen Zwischenraum (8) voneinander getrennt sind, der eine laterale Abmessung (8A) von größer Null und höchstens 0.1 mm aufweist.
20
14. Oberflächenmontierbares Multichip-Bauelement (1) nach einem der vorhergehenden Ansprüche, wobei der erste und zweite Halbleiterchip (3, 4) jeweils ein strahlungsdurchlässiges Abdeckelement (7) aufweisen, das an einer dem jeweiligen Anschlusselement (21, 22) abgewandten vorderseitigen Oberfläche (3A, 4A) der Halbleiterchips (3, 4) angeordnet ist.
25
30
15. Oberflächenmontierbares Multichip-Bauelement (1) nach einem der vorhergehenden Ansprüche, das einen Gehäuserahmen

(9) aufweist, innerhalb dem die Halbleiterchips (3, 4) angeordnet sind.

16. Oberflächenmontierbares Multichip-Bauelement (1) nach
5 einem der vorhergehenden Ansprüche, wobei der erste und
zweite Halbleiterchip (3, 4) im Betrieb Strahlung in
verschiedenen Wellenlängenbereichen emittieren.

FIG 1A

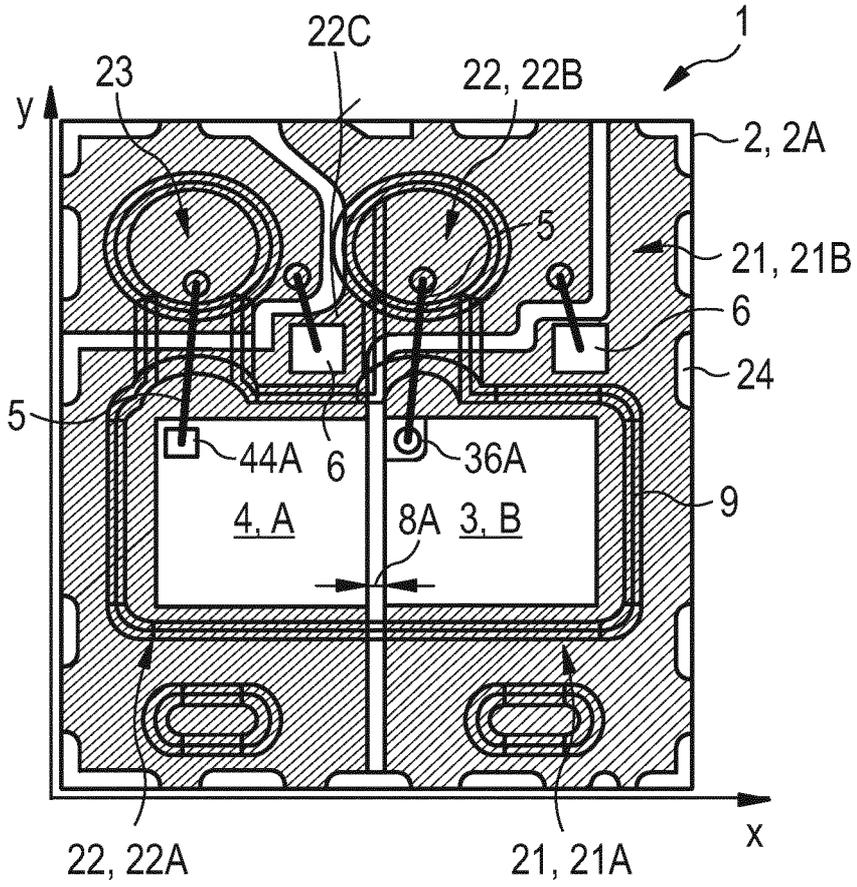


FIG 1B

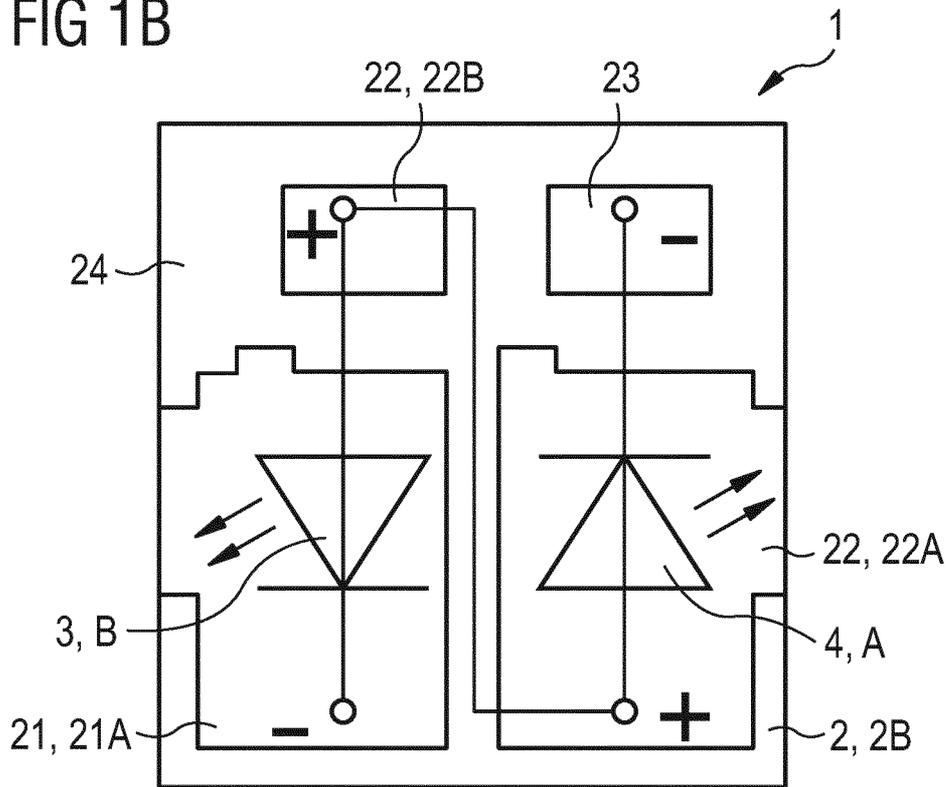


FIG 2A

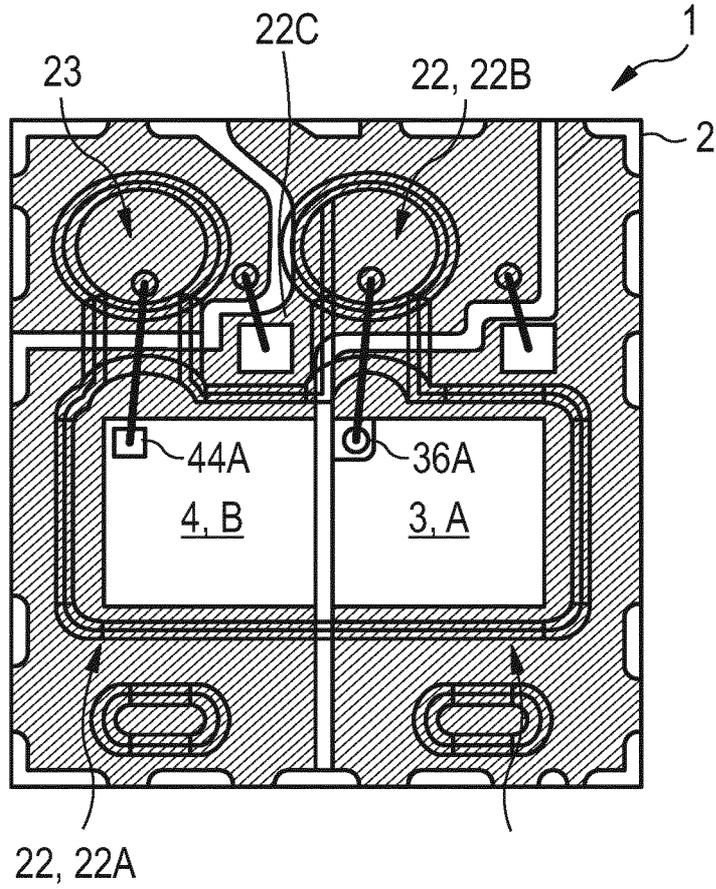


FIG 2B

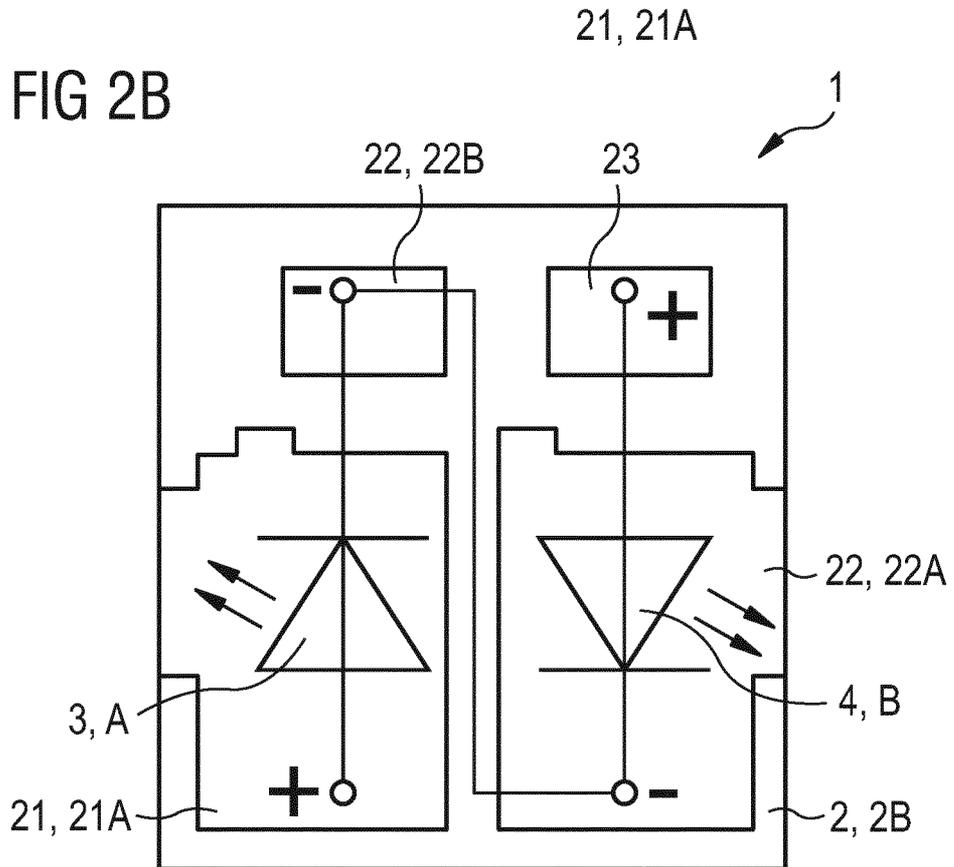


FIG 3

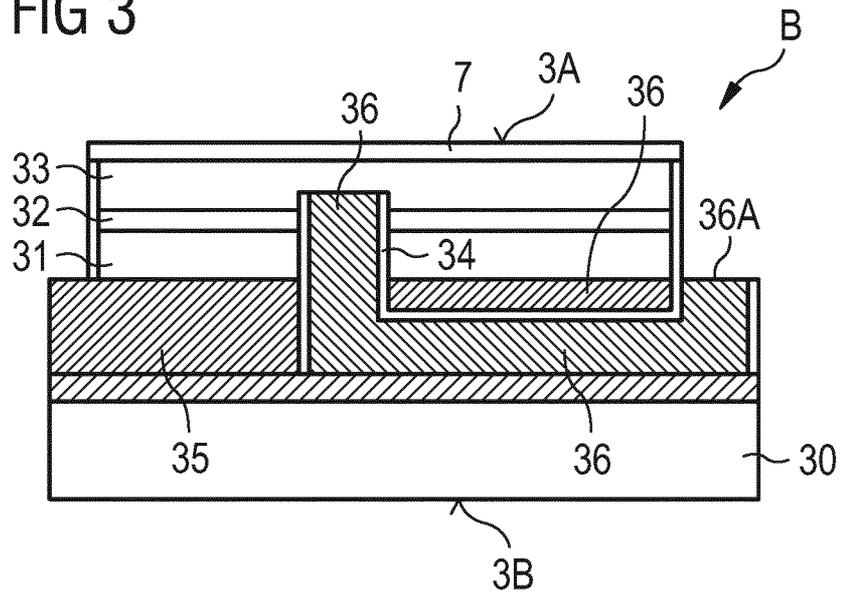


FIG 4A

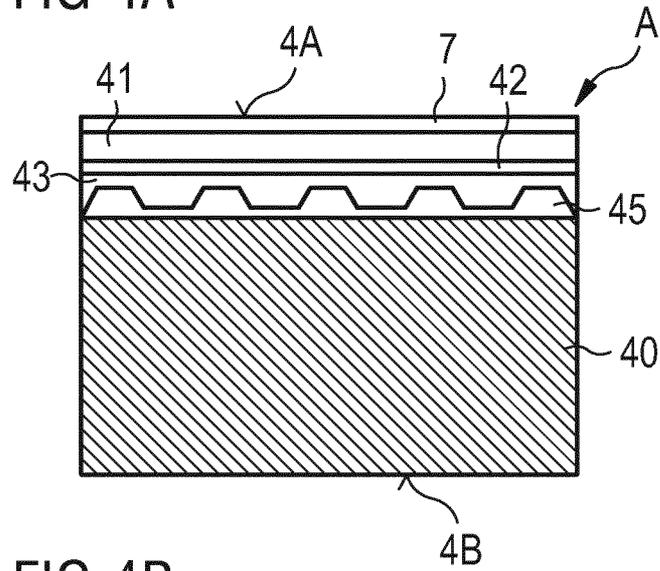
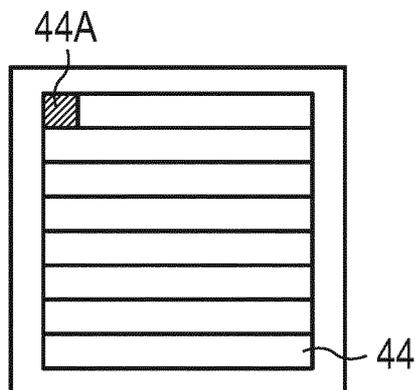


FIG 4B



INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2015/051955

A. CLASSIFICATION OF SUBJECT MATTER INV. H01L33/62 H01L25/075 H01L33/48 ADD.		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01L		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) EPO-Internal, WPI Data		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2011/248289 A1 (HSIEH CHUNG-CHUAN [TW] ET AL) 13 October 2011 (2011-10-13) paragraphs [0031], [0054]; figures 2,3 -----	1,2, 5-14,16
X	US 2009/001490 A1 (BOGNER GEORG [DE] ET AL) 1 January 2009 (2009-01-01) paragraphs [0062] - [0065], [0092]; figures 1,9 -----	1-10,14, 15
X	US 2010/259930 A1 (YAN XIANTAO [US]) 14 October 2010 (2010-10-14) paragraphs [0038] - [0047]; figures 3a-3d -----	1,3,4
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents :		
"A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
Date of the actual completion of the international search 21 April 2015		Date of mailing of the international search report 28/04/2015
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Authorized officer Chin, Patrick

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No PCT/EP2015/051955

Patent document cited in search report	Publication date	Patent family member(s)	Publication date	
US 2011248289	A1	13-10-2011	TW 201143023 A	01-12-2011
			US 2011248289 A1	13-10-2011

US 2009001490	A1	01-01-2009	CN 1989617 A	27-06-2007
			DE 102004036157 A1	16-02-2006
			EP 1771891 A2	11-04-2007
			JP 5623003 B2	12-11-2014
			JP 2008507850 A	13-03-2008
			KR 20070041589 A	18-04-2007
			US 2009001490 A1	01-01-2009
			WO 2006012842 A2	09-02-2006

US 2010259930	A1	14-10-2010	CN 101894901 A	24-11-2010
			US 2010259930 A1	14-10-2010
			US 2014049958 A1	20-02-2014
			US 2014360766 A1	11-12-2014

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/EP2015/051955

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
 INV. H01L33/62 H01L25/075 H01L33/48
 ADD.

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
 H01L

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, WPI Data

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 2011/248289 A1 (HSIEH CHUNG-CHUAN [TW] ET AL) 13. Oktober 2011 (2011-10-13) Absätze [0031], [0054]; Abbildungen 2,3 -----	1,2, 5-14,16
X	US 2009/001490 A1 (BOGNER GEORG [DE] ET AL) 1. Januar 2009 (2009-01-01) Absätze [0062] - [0065], [0092]; Abbildungen 1,9 -----	1-10,14, 15
X	US 2010/259930 A1 (YAN XIANTAO [US]) 14. Oktober 2010 (2010-10-14) Absätze [0038] - [0047]; Abbildungen 3a-3d -----	1,3,4

Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche	Absenddatum des internationalen Recherchenberichts
21. April 2015	28/04/2015

Name und Postanschrift der Internationalen Recherchenbehörde Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Bevollmächtigter Bediensteter Chin, Patrick
--	--

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2015/051955

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 2011248289 A1	13-10-2011	TW 201143023 A	01-12-2011
		US 2011248289 A1	13-10-2011

US 2009001490 A1	01-01-2009	CN 1989617 A	27-06-2007
		DE 102004036157 A1	16-02-2006
		EP 1771891 A2	11-04-2007
		JP 5623003 B2	12-11-2014
		JP 2008507850 A	13-03-2008
		KR 20070041589 A	18-04-2007
		US 2009001490 A1	01-01-2009
		WO 2006012842 A2	09-02-2006

US 2010259930 A1	14-10-2010	CN 101894901 A	24-11-2010
		US 2010259930 A1	14-10-2010
		US 2014049958 A1	20-02-2014
		US 2014360766 A1	11-12-2014
