

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2021年9月2日(02.09.2021)



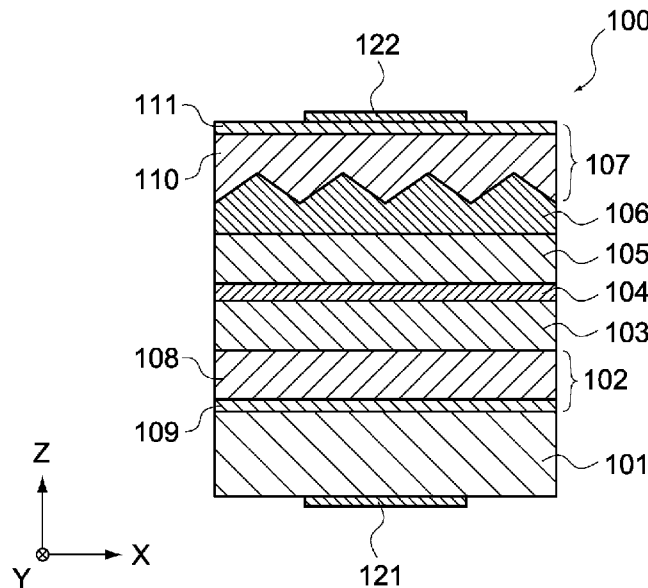
(10) 国際公開番号

**WO 2021/172171 A1**

- (51) 国際特許分類:  
*H01S 5/343* (2006.01)
- (21) 国際出願番号: PCT/JP2021/006192
- (22) 国際出願日: 2021年2月18日(18.02.2021)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2020-033671 2020年2月28日(28.02.2020) JP
- (71) 出願人:ソニーグループ株式会社(**SONY GROUP CORPORATION**) [JP/JP]; 〒1080075 東京都港区港南1丁目7番1号 Tokyo (JP).
- (72) 発明者: 保科 幸男 (**HOSHINA, Yukio**); 〒8691102 熊本県菊池郡菊陽町大字原水4000番地1 ソニーセミコンダクタマニュファクチャリング株式会社内 Kumamoto (JP).  
渡邊 秀輝(**WATANABE, Hideki**); 〒8691102 熊本県菊池郡菊陽町大字原水4000番地1 ソニーセミコンダクタマニュファクチャリング株式会社内 Kumamoto (JP).
- (74) 代理人:大森 純一(**OMORI, Junichi**); 〒1070052 東京都港区赤坂7-5-47 U & M 赤坂ビル2F Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ,

(54) Title: LASER ELEMENT

(54) 発明の名称: レーザ素子



(57) Abstract: [Problem] To provide a laser element in which worsening of laser characteristics is prevented while suppressing electron overflow, and it is possible to improve yield during manufacturing. [Solution] A laser element according to the present technology comprises a first semiconductor layer, a second semiconductor layer, an active layer, and an electron barrier layer. The first semiconductor layer comprises a first-conductivity-type group-III nitride semiconductor. The second semiconductor layer comprises a second-conductivity-type group-III nitride semiconductor. The active layer comprises a group-III nitride semiconductor, and is provided between the first semiconductor layer and the second semiconductor layer. The electron barrier layer is provided between the active layer and the second semiconductor layer and



WO 2021/172171 A1

EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

- 一 国際調査報告 (条約第21条(3))

---

comprises a group-III nitride semiconductor having a higher Al composition ratio than the second semiconductor layer, a concave/convex shape being formed on the second-semiconductor-side surface of the electron barrier layer, and the height difference of the concave/convex shape in the direction perpendicular to the layer surface direction being at least 2 nm and less than 10 nm.

(57) 要約: 【課題】、エレクトロンオーバーフローを抑制しながら、レーザ特性の悪化を防止し、かつ製造時の歩留まりを向上させることが可能なレーザ素子を提供すること。【解決手段】本技術に係るレーザ素子は、第1の半導体層と、第2の半導体層と、活性層と、電子障壁層とを具備する。上記第1の半導体層は、第1の導電型を有するIII族窒化物半導体からなる。上記第2の半導体層は、第2の導電型を有するIII族窒化物半導体からなる。上記活性層は、III族窒化物半導体からなり、上記第1の半導体層と上記第2の半導体層の間に設けられている。上記電子障壁層は、上記活性層と上記第2の半導体層の間に設けられ、上記第2の半導体層よりAlの組成比が大きいIII族窒化物半導体からなり、上記第2の半導体層側の表面に凹凸形状が形成され、上記凹凸形状は、層面方向に垂直な方向における凸部と凹部の高低差が2nm以上10nm未満である。

## 明 細 書

発明の名称： レーザ素子

### 技術分野

[0001] 本技術は、電子障壁層を備えるレーザ素子に関する。

### 背景技術

[0002] 一般照明の用途としての青～緑色発光ダイオード(LED)、レーザディスプレイや車載用ヘッドライト光源等の用途向けとして、窒化物系化合物半導体を用いた純青色半導体レーザの開発が進められている。この半導体レーザでは、活性層は一般的にAlInGaN系の量子井戸層が用いられており、活性層中のIn組成比率を上げることで青帯の発光を生じさせることが可能となる。

[0003] 窒化物系化合物半導体では活性層からのエレクトロンオーバーフローを抑制するために、p型のAlGaNからなる電子障壁層を設けることが一般的である。エレクトロンオーバーフローとは、n側から供給される電子が量子井戸層で発光せず、p側へ伝導してしまう現象であって、レーザの特性としては、発光効率の低下や温度特性の悪化を生じさせる。

[0004] 例えば、特許文献1には、エレクトロンオーバーフローを抑制させるために、p型層の中で最も量子井戸層に近い側に、量子井戸層に対して十分バンドギャップエネルギーの大きいAlGaNからなる電子障壁層を設けた半導体レーザ素子が開示されている。

### 先行技術文献

#### 特許文献

[0005] 特許文献1：特開2006-165519号公報

### 発明の概要

#### 発明が解決しようとする課題

[0006] しかしながら、上述の電子障壁層は、電圧悪化を生じさせないために、高濃度のp型ドーピングが必要であるが、本層の高濃度のドーパントの光学口

スによりしきい電流は悪化する。特に純青色半導体レーザでは光学ロス量に対するしきい電流の悪化が顕著であって、大きな問題となる。また、光学ロスを減じようとドーピング濃度を低減させると電圧悪化が生じるとともに、十分な障壁効果が得られない。

[0007] さらに、電子障壁層を設けることにより、格子歪みによる高い応力が派生する。そのため、レーザの劈開時に機械的な力が加わることにより、意図しない微細な断層が活性層近傍に生じ、レーザ特性に対する影響や、製造時における歩留り悪化の要因になっている。

[0008] 以上のような事情に鑑み、本技術の目的は、エレクトロンオーバーフローを抑制しながら、レーザ特性の悪化を防止し、かつ製造時の歩留まりを向上させることが可能なレーザ素子を提供することにある。

### 課題を解決するための手段

[0009] 上記目的を達成するため、本技術の一形態に係るレーザ素子は、第1の半導体層と、第2の半導体層と、活性層と、電子障壁層とを具備する。

上記第1の半導体層は、第1の導電型を有するIII族窒化物半導体からなる

。

上記第2の半導体層は、第2の導電型を有するIII族窒化物半導体からなる

。

上記活性層は、III族窒化物半導体からなり、上記第1の半導体層と上記第2の半導体層の間に設けられている。

上記電子障壁層は、上記活性層と上記第2の半導体層の間に設けられ、上記第2の半導体層よりA1の組成比が大きいIII族窒化物半導体からなり、上記第2の半導体層側の表面に凹凸形状が形成され、上記凹凸形状は、層面方向に垂直な方向における凸部と凹部の高低差が2nm以上10nm未満である。

[0010] この構成によれば、活性層と第2の半導体層の間にエネルギー準位が高い電子障壁層が設けられているため、電子の第2の半導体層への流出、即ちエレクトロンオーバーフローを防止することが可能である。また、電子障壁層

の第2の半導体層側の表面に凹凸形状を設けることにより、格子歪みによる応力を緩和することが可能であり、電子障壁層によるレーザ特性に対する影響や歩留まりの低下を防止することが可能となる。

[0011] 上記第2の半導体層は、第1のクラッド層と、第2のクラッド層を備え、上記第1のクラッド層は上記第2のクラッド層と上記電子障壁層の間に設けられ、上記第2のクラッド層よりA1の組成比が大きく、上記電子障壁層よりA1の組成比が小さいIII族窒化物半導体からなるものであってもよい。

[0012] 上記凹凸形状は、層面方向において凹部の間隔が15nm以下であってもよい。

[0013] 上記レーザ素子は、上記活性層と上記電子障壁層の間に設けられた、III族窒化物半導体からなるガイド層を有してもよい。

[0014] 上記第1の導電型はn型であり、  
上記第2の導電型はp型であってもよい。

### 図面の簡単な説明

[0015] [図1]本技術の第1の実施形態に係るレーザ素子の断面図である。

[図2]上記レーザ素子の電子障壁層の凹凸形状を示す模式図である。

[図3]上記レーザ素子のエネルギー準位を示すグラフである。

[図4]本技術の第2の実施形態に係るレーザ素子の断面図である。

[図5]上記レーザ素子の電子障壁層の凹凸形状を示す模式図である。

[図6]上記レーザ素子のエネルギー準位を示すグラフである。

### 発明を実施するための形態

[0016] (第1の実施形態)

本技術の第1の実施形態に係るレーザ素子について説明する。

[0017] [レーザ素子の構造]

図1は本実施形態に係るレーザ素子100の断面図である。同図に示すように、レーザ素子100は、基板101、n型半導体層102、n側光ガイド層103、活性層104、p側光ガイド層105、電子障壁層106、p型半導体層107、n電極121及びp電極122を備える。n型半導体層

102、n側光ガイド層103、活性層104、p側光ガイド層105、電子障壁層106及びp型半導体層107はIII族窒化物半導体、即ちAlGaIn系材料からなる。

[0018] 基板101は、レーザ素子100の各層を支持する。基板101は、例えばn型のGaInN自立基板とすることができるが、他の材料からなるものであってもよい。

[0019] n型半導体層102は基板101上に積層され、n-AlGaIn等のn型のIII族窒化物半導体からなる。n型半導体層102は、図1に示すように、n型クラッド層108及びn型コンタクト層109を有するものとしてすることができる。n型クラッド層108は、n側光ガイド層103側に位置し、光及び電流を活性層104に閉じ込める。n型コンタクト層109は、基板101側に位置し、基板101とn型クラッド層108の電氣的接続を向上させる。n型半導体層102は、n型クラッド層108のみを備えるものであってもよく、n型クラッド層108及びn型コンタクト層109の他に層を備えるものであってもよい。

[0020] n側光ガイド層103は、n型半導体層102上に積層され、活性層104において生じた光を閉じ込める。n側光ガイド層103は、n-AlGaIn等のn型のIII族窒化物半導体や、i-AlGaIn等の中性のIII族窒化物半導体からなる。

[0021] 活性層104は、n側光ガイド層103に積層され、n側から流入する電子とp側から流入する正孔が再結合を生じ、発光する。この光はn側光ガイド層103及びp側光ガイド層105によって活性層104中に閉じ込められ、誘導放出によるレーザ発振を生じる。

[0022] 活性層104は、AlGaIn等のIII族窒化物半導体からなり、バンドギャップが小さい量子井戸層とバンドギャップが大きい障壁層を交互に複数層積層した多重量子井戸構造を有するものとしてすることができる。また、活性層104は単層の量子井戸構造を有するものであってもよく、この他の構造を有するものであってもよい。

[0023] p側光ガイド層105は、活性層104上に積層され、活性層104において生じた光を閉じ込める。p側光ガイド層105は、p-AI Ga N等のp型のIII族窒化物半導体や、i-AI Ga N等の中性のIII族窒化物半導体からなる。

[0024] 電子障壁層106は、p側光ガイド層105上に積層され、エレクトロンオーバーフローを抑制する。エレクトロンオーバーフローは、n型から流入する電子が活性層104で発光を生じず、p側に流出してしまう現象であり、電子障壁層106は、高いバンドギャップによりp側への電子の流出を防止する。

[0025] 電子障壁層106は、p-AI<sub>x</sub>Ga<sub>1-x</sub>N (X>0)等のp型のIII族窒化物半導体からなり、バンドギャップを大きくするため、p型半導体層107より大きいAI組成比を有する。電子障壁層106の、p型半導体層107側の表面には、図1に示すように凹凸形状が形成されている。この凹凸形状については後述する。

[0026] p型半導体層107は電子障壁層106上に積層され、p-AI Ga N等のp型のIII族窒化物半導体からなる。p型半導体層107は、図1に示すように、p型クラッド層110及びp型コンタクト層111を有するものとすることができる。p型クラッド層110は、電子障壁層106側に位置し、光及び電流を活性層104に閉じ込める。p型コンタクト層111は、p電極122側に位置し、p電極122とp型クラッド層110の電氣的接続を向上させる。p型半導体層107は、p型クラッド層110のみを備えるものであってもよく、p型クラッド層110及びp型コンタクト層111の他に層を備えるものであってもよい。

[0027] n電極121は、基板101上に設けられ、レーザ素子100のn側の電極として機能する。n電極121は、任意の導電性材料からなる。p電極122は、p型半導体層107上に設けられ、レーザ素子100のp側の電極として機能する。p電極122は、任意の導電性材料からなる。

[0028] レーザ素子100は以上のような構成を有する。上記のように、レーザ素

子100では、活性層104とp型半導体層107の間に電子障壁層106が設けられている。なお、レーザ素子100における導電型は上述のものに限られず、n型とp型は逆であってもよい。この場合でも、電子障壁層106は活性層とp型半導体層の間に設けられる。また、レーザ素子100の基板101、n電極121及びp電極122を除く各層はAlGaInからなるものとしたが、III族窒化物半導体からなるものであればよく、例えば少量Inを含むものであってもよい。

[0029] [電子障壁層について]

電子障壁層106の構成について説明する。図2は電子障壁層106を示す模式図である。同図に示すように電子障壁層106の、p型半導体層107側には複数の凸部106aと複数の凹部106bから構成された凹凸形状が設けられている。

[0030] レーザ素子100の層面方向に垂直な方向（Z方向）における凸部106aと凹部106bの高低差を高さHとすると、高さHは2nm以上10nm未満が好適である。高さHが2nm未満であると凹凸形状による効果が得られず、高さHが10nm以上であると臨界膜厚によるクラックの発生や、結晶性の悪化に伴うデバイス特性、表面モフォロジーの悪化が生じるためである。また、層面方向（X-Y方向）における凹部106bの間隔を幅Wとすると、幅Wは15nm以下が好適である。幅が15nmを超えると凹凸形状による効果が得られないためである。なお、各凸部106aと各凹部106bは同一形状を有するものでなくてもよく、ランダム形状であってもよい。

[0031] 図3は、レーザ素子100の電子障壁層106近傍の、伝導帯のエネルギー準位を示すグラフである。同図に示すように、p側光ガイド層105とp型クラッド層110の間にエネルギー準位が高い電子障壁層106が設けられているため、電子のp側への流出（エレクトロンオーバーフロー）を抑制することが可能である。

[0032] 一方、電子障壁層106は大きいAl組成比とする必要がある。一般に大きいAl組成比を有する電子障壁層を設けると、製造時に大きい格子歪みに



よる応力が発生する。このため、レーザ端面の劈開時に機械的な力が加わることにより、微細な断層が活性層近傍に生じ、レーザ特性に対する影響や製造時の歩留まり悪化の要因となる。

[0033] ここで、レーザ素子100においては、電子障壁層106に凹凸形状が設けられている。これにより、劈開時の応力を緩和することができ、電子障壁層106によるレーザ特性に対する影響や歩留まりの低下を防止することが可能となる。

[0034] [レーザ素子の製造方法について]

レーザ素子100はMOCVD (Metal Organic Chemical Vapor Deposition)を用いて製造することが可能である。基板101上に、MOCVDによりn型半導体層102、n側光ガイド層103、活性層104、p側光ガイド層105、電子障壁層106、p型半導体層107を順次積層することにより、レーザ素子100を形成することができる。

[0035] ここで、MOCVDでは、各層の材料を含む原料ガスと、材料を輸送するキャリアガスを流しながら各層を成長させるが、電子障壁層106を成長させる際、原料ガスの供給を一時的に停止する。これにより、キャリアガス(NH<sub>3</sub>又はH<sub>2</sub>等)によってエッチングが生じ、電子障壁層106に凹凸形状が形成される。

[0036] このようにレーザ素子100は、一般的なレーザ素子の製造設備を用いて製造することが可能である。なお、レーザ素子100の製造方法はここに示すものに限られず、他の製造方法によってレーザ素子100を製造することも可能である。

[0037] (第2の実施形態)

本技術の第2の実施形態に係るレーザ素子について説明する。

[0038] [レーザ素子の構造]

図4は本実施形態に係るレーザ素子200の断面図である。同図に示すように、レーザ素子200は、基板201、n型半導体層202、n側光ガイド層203、活性層204、p側光ガイド層205、電子障壁層206、p

型半導体層 207、n 電極 221 及び p 電極 222 を備える。n 型半導体層 202、n 側光ガイド層 203、活性層 204、p 側光ガイド層 205、電子障壁層 206 及び p 型半導体層 207 は III 族窒化物半導体、即ち AlGaIn 系材料からなる。

[0039] 基板 201 は、レーザ素子 200 の各層を支持する。基板 201 は、例えば n 型の GaN 自立基板とすることができるが、他の材料からなるものであってもよい。

[0040] n 型半導体層 202 は基板 201 上に積層され、n-AlGaIn 等の n 型の III 族窒化物半導体からなる。n 型半導体層 202 は、図 4 に示すように、n 型クラッド層 208 及び n 型コンタクト層 209 を有するものとしてすることができる。n 型クラッド層 208 は、n 側光ガイド層 203 側に位置し、光及び電流を活性層 204 に閉じ込める。n 型コンタクト層 209 は、基板 201 側に位置し、基板 201 と n 型クラッド層 208 の電氣的接続を向上させる。n 型半導体層 202 は、n 型クラッド層 208 のみを備えるものであってもよく、n 型クラッド層 208 及び n 型コンタクト層 209 の他に層を備えるものであってもよい。

[0041] n 側光ガイド層 203 は、n 型半導体層 202 上に積層され、活性層 204 において生じた光を閉じ込める。n 側光ガイド層 203 は、n-AlGaIn 等の n 型の III 族窒化物半導体や、i-AlGaIn 等の中性の III 族窒化物半導体からなる。

[0042] 活性層 204 は、n 側光ガイド層 203 に積層され、n 側から流入する電子と p 側から流入する正孔が再結合を生じ、発光する。この光は n 側光ガイド層 203 及び p 側光ガイド層 205 によって活性層 204 中に閉じ込められ、誘導放出によるレーザ発振を生じる。

[0043] 活性層 204 は、AlGaIn 等の III 族窒化物半導体からなり、バンドギャップが小さい量子井戸層とバンドギャップが大きい障壁層を交互に複数層積層した多重量子井戸構造を有するものとしてすることができる。また、活性層 204 は単層の量子井戸構造を有するものであってもよく、この他の構造を有

するものであってもよい。

[0044] p側光ガイド層205は、活性層204上に積層され、活性層204において生じた光を閉じ込める。p側光ガイド層205は、p-AI Ga N等のp型のIII族窒化物半導体や、i-AI Ga N等の中性のIII族窒化物半導体からなる。

[0045] 電子障壁層206は、p側光ガイド層205上に積層され、エレクトロンオーバーフローを抑制する。電子障壁層206は $p\text{-Al}_x\text{Ga}_{1-x}\text{N}$  ( $x > 0$ )等のp型のIII族窒化物半導体からなり、バンドギャップを大きくするため、p型半導体層207より大きいAl組成比を有する。電子障壁層206の、p型半導体層207側の表面には、凹凸形状が形成されている。

[0046] 図5は電子障壁層206を示す模式図である。同図に示すように電子障壁層206の、p型半導体層207側には複数の凸部206aと複数の凹部206bから構成された凹凸形状が設けられている。レーザ素子200の層面方向に垂直な方向(Z方向)における凸部206aと凹部206bの高低差を高さHとすると、高さHは2nm以上10nm未満が好適である。また、層面方向(X-Y方向)における凹部206bの間隔を幅Wとすると、幅Wは15nm以下が好適である。なお、各凸部206aと各凹部206bは同一形状を有するものでなくてもよく、ランダム形状であってもよい。

[0047] p型半導体層207は電子障壁層206上に積層され、p-AI Ga N等のp型のIII族窒化物半導体からなる。p型半導体層207は、図4に示すように、第1p型クラッド層210、第2p型クラッド層211及びp型コンタクト層212を有するものとすることができる。

[0048] 第1p型クラッド層210は、電子障壁層206側に位置し、第2p型クラッド層211と共に光及び電流を活性層204に閉じ込める。第2p型クラッド層211は、第1p型クラッド層210とp型コンタクト層212の間に位置し、第1p型クラッド層210と共に光及び電流を活性層204に閉じ込める。p型コンタクト層212は、p電極222と第2p型クラッド層211の電氣的接続を向上させる。

[0049] ここで、第1 p型クラッド層210は第2 p型クラッド層211よりAlの組成比が大きく、かつ電子障壁層206よりAlの組成比が小さいIII族窒化物半導体からなる。即ち、電子障壁層206が $p\text{-Al}_x\text{Ga}_{1-x}\text{N}$ からなり、第1 p型クラッド層210が $p\text{-Al}_y\text{Ga}_{1-y}\text{N}$ 、第2 p型クラッド層211が $p\text{-Al}_z\text{Ga}_{1-z}\text{N}$ からなるとすると、 $X > Y > Z$ の関係を有する。

[0050] レーザ素子200は以上のような構成を有する。上記のように、レーザ素子200では、活性層204とp型半導体層207の間に電子障壁層206が設けられている。なお、レーザ素子200における導電型は上述のものに限られず、n型とp型は逆であってもよい。この場合でも、電子障壁層206は活性層とp型半導体層の間に設けられる。また、レーザ素子200の基板201、n電極221及びp電極222を除く各層はAlGaInからなるものとしたが、III族窒化物半導体からなるものであればよく、例えば少量Inを含むものであってもよい。

[0051] [電子障壁層及びp型半導体層について]

第2の実施形態においては上述のように、凹凸形状を有する電子障壁層206上にp型半導体層207が積層され、p型半導体層207は第1 p型クラッド層210及び第2 p型クラッド層211を備える。第1 p型クラッド層210は第2クラッド層211より大きいAl組成比を有する。

[0052] 図6は、レーザ素子200の電子障壁層206近傍の、伝導帯のエネルギー準位を示すグラフである。同図に示すように、p側光ガイド層205と第1 p型クラッド層210の間にエネルギー準位が高い電子障壁層206が設けられているため、電子のp側への流出（エレクトロンオーバーフロー）を抑制することが可能である。

[0053] 一方、電子障壁層206は大きいAl組成比とする必要がある。一般に高いAl組成を有する電子障壁層を設けると、製造時に大きい格子歪みによる応力が発生する。このため、レーザ端面の劈開時に機械的な力が加わることにより、微細な断層が活性層近傍に生じ、レーザ特性に対する影響や製造時

の歩留まり悪化の要因となる。

[0054] ここで、レーザ素子200においては、電子障壁層206に凹凸形状が設けられている。これにより、劈開時の応力を緩和することができ、電子障壁層206によるレーザ特性性に対する影響や歩留まりの低下を防止することが可能となる。

[0055] さらに、レーザ素子200では、p型半導体層207中にAl組成比が大きい第1p型クラッド層210が設けられている。これにより、レーザ素子200の内部量子効率（活性層204に注入できるキャリアの比率）を向上させることができる。電子障壁層206に凹凸形状を設けると凹部206bに正孔が溜まり内部量子効率が低下する。ここで、凹凸形状に隣接してAl組成比が大きい第1p型クラッド層210が存在する場合、凹部206bに溜まる正孔を低減することが可能となり、内部量子効率を向上させることが可能となる。

[0056] [レーザ素子の製造方法について]

レーザ素子200は第1の実施形態と同様にMOCVD (Metal Organic Chemical Vapor Deposition)を用いて製造することが可能である。基板201上に、MOCVDによりn型半導体層202、n側光ガイド層203、活性層204、p側光ガイド層205、電子障壁層206、p型半導体層207を順次積層することにより、レーザ素子200を形成することができる。

[0057] ここで、MOCVDでは、各層の材料を含む原料ガスと、材料を輸送するキャリアガスを流しながら各層を成長させるが、電子障壁層206を成長させる際、原料ガスの供給を一時的に停止する。これにより、キャリアガス（NH<sub>3</sub>又はH<sub>2</sub>等）によってエッチングが生じ、電子障壁層206に凹凸形状が形成される。

[0058] このようにレーザ素子200は、一般的なレーザ素子の製造設備を用いて製造することが可能である。なお、レーザ素子200の製造方法はここに示すものに限られず、他の製造方法によってレーザ素子200を製造することも可能である。

[0059] なお、本技術は以下のような構成もとることができる。

[0060] (1)

第1の導電性を有するIII族窒化物半導体からなる第1の半導体層と、  
第2の導電性を有するIII族窒化物半導体からなる第2の半導体層と、  
III族窒化物半導体からなり、上記第1の半導体層と上記第2の半導体層の  
間に設けられている活性層と、

上記活性層と上記第2の半導体層の間に設けられ、上記第2の半導体層よ  
りA1の組成比が大きいIII族窒化物半導体からなり、上記第2の半導体層側  
の表面に凹凸形状が形成され、上記凹凸形状は、層面方向に垂直な方向にお  
ける凸部と凹部の高低差が2nm以上10nm未満である電子障壁層と  
を具備するレーザ素子。

(2)

上記(1)に記載のレーザ素子であって、  
上記第2の半導体層は、第1のクラッド層と、第2のクラッド層を備え、  
上記第1のクラッド層は上記第2のクラッド層と上記電子障壁層の間に設  
けられ、上記第2のクラッド層よりA1の組成比が大きく、上記電子障壁層  
よりA1の組成比が小さいIII族窒化物半導体からなる  
レーザ素子。

(3)

上記(1)又は(2)に記載のレーザ素子であって、  
上記凹凸形状は、層面方向において凹部の間隔が15nm以下である  
レーザ素子。

(4)

上記(1)から(3)のうちいずれか1つに記載のレーザ素子であって、  
上記活性層と上記電子障壁層の間に設けられた、III族窒化物半導体からな  
るガイド層  
を有するレーザ素子。

(5)

上記（１）から（４）のうちいずれか１つに記載のレーザ素子であって、  
請求項１に記載のレーザ素子であって、  
上記第１の導電型はｎ型であり、  
上記第２の導電型はｐ型である  
レーザ素子。

### 符号の説明

- [0061] 100、200…レーザ素子  
101、201…基板  
102、202…ｎ型半導体層  
103、203…ｎ側光ガイド層  
104、204…活性層  
105、205…ｐ側光ガイド層  
106、206…電子障壁層  
106a、206a…凸部  
106b、206b…凹部  
107、207…ｎ型半導体層  
108、208…ｎ型クラッド層  
109、209…ｎ型コンタクト層  
110…ｐ型クラッド層  
111、212…ｐ型コンタクト層  
210…第１ｐ型クラッド層  
211…第２ｐ型クラッド層  
121、221…ｎ電極  
122、222…ｐ電極

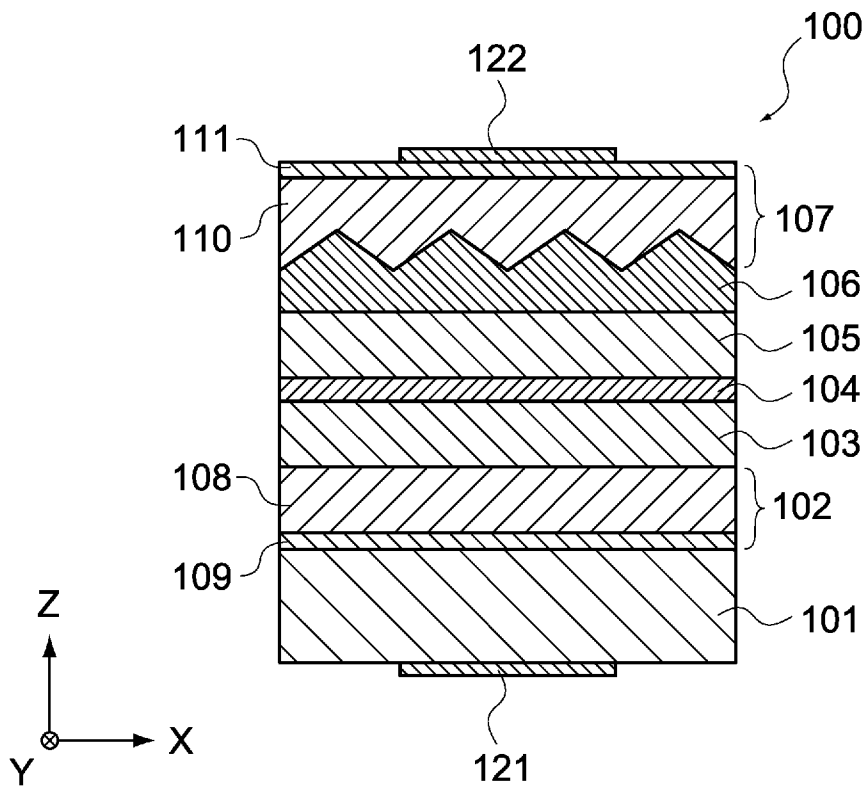
## 請求の範囲

- [請求項1] 第1の導電型を有するIII族窒化物半導体からなる第1の半導体層と、  
第2の導電型を有するIII族窒化物半導体からなる第2の半導体層と、  
III族窒化物半導体からなり、前記第1の半導体層と前記第2の半導体層の間に設けられている活性層と、  
前記活性層と前記第2の半導体層の間に設けられ、前記第2の半導体層よりA1の組成比が大きいIII族窒化物半導体からなり、前記第2の半導体層側の表面に凹凸形状が形成され、前記凹凸形状は、層面方向に垂直な方向における凸部と凹部の高低差が2nm以上10nm未満である電子障壁層と  
を具備するレーザ素子。
- [請求項2] 請求項1に記載のレーザ素子であって、  
前記第2の半導体層は、第1のクラッド層と、第2のクラッド層を備え、  
前記第1のクラッド層は前記第2のクラッド層と前記電子障壁層の間に設けられ、前記第2のクラッド層よりA1の組成比が大きく、前記電子障壁層よりA1の組成比が小さいIII族窒化物半導体からなる  
レーザ素子。
- [請求項3] 請求項1に記載のレーザ素子であって、  
前記凹凸形状は、層面方向において凹部の間隔が15nm以下である  
レーザ素子。
- [請求項4] 請求項1に記載のレーザ素子であって、  
前記活性層と前記電子障壁層の間に設けられた、III族窒化物半導体からなるガイド層  
を有するレーザ素子。

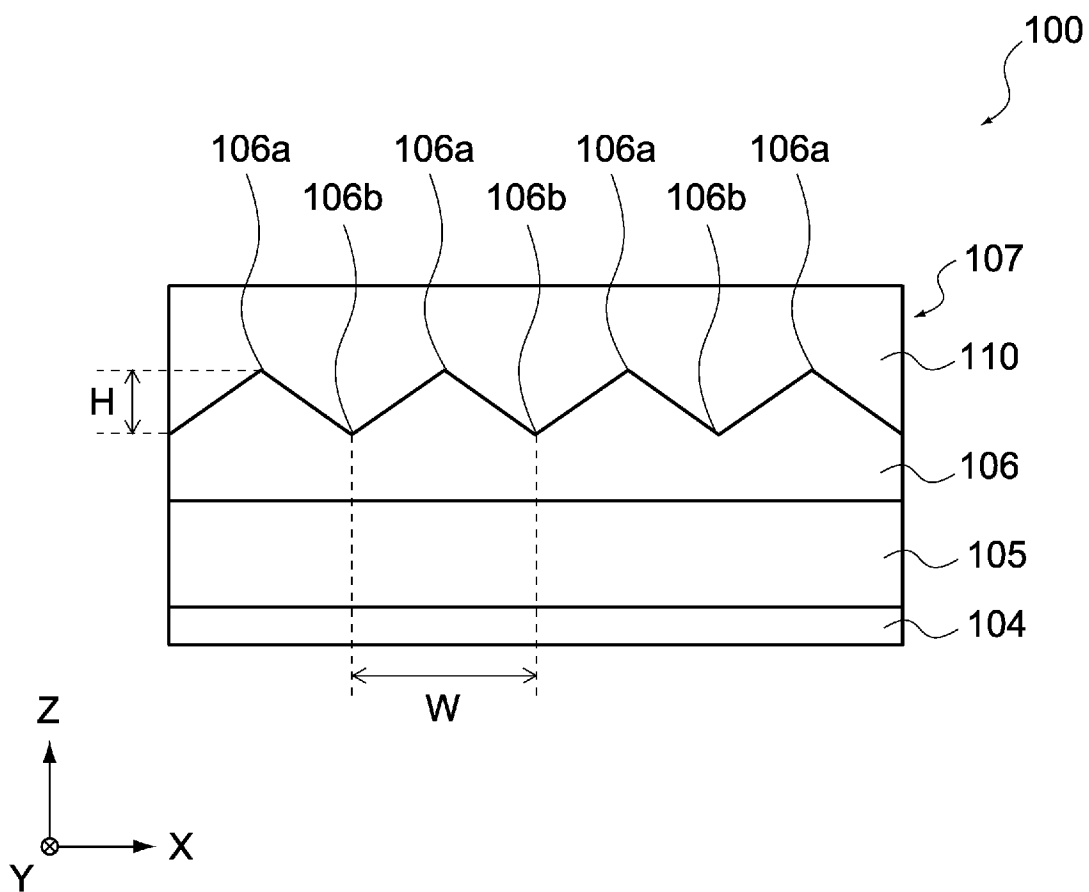


[請求項5]           請求項 1 に記載のレーザ素子であって、  
前記第 1 の導電型は n 型であり、  
前記第 2 の導電型は p 型である  
レーザ素子。

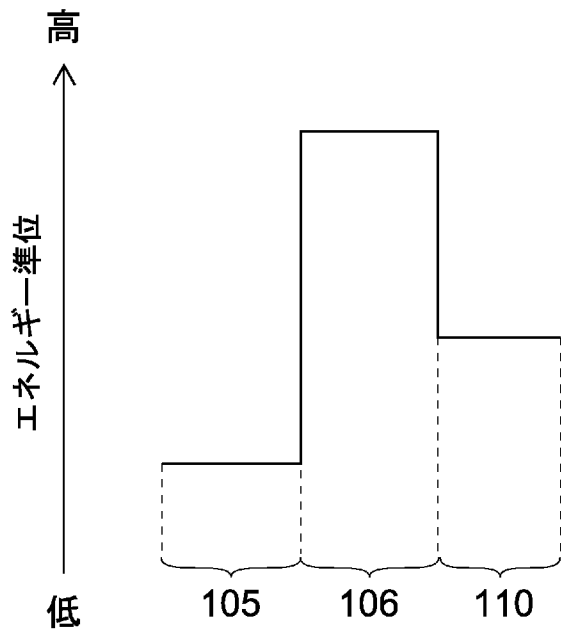
[図1]



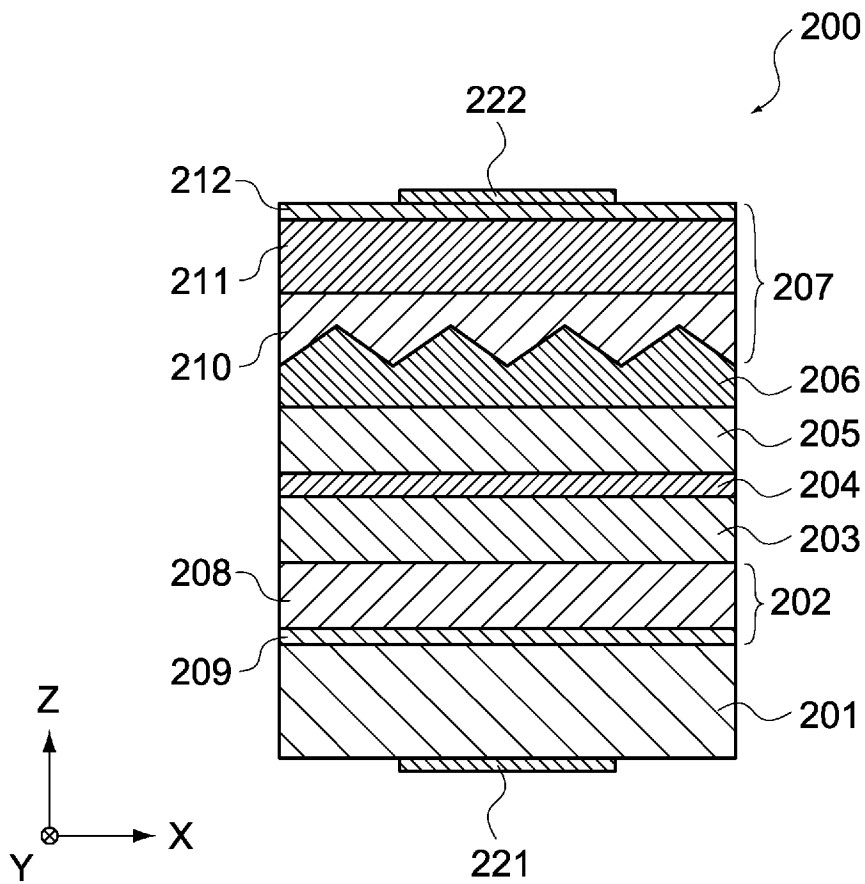
[図2]



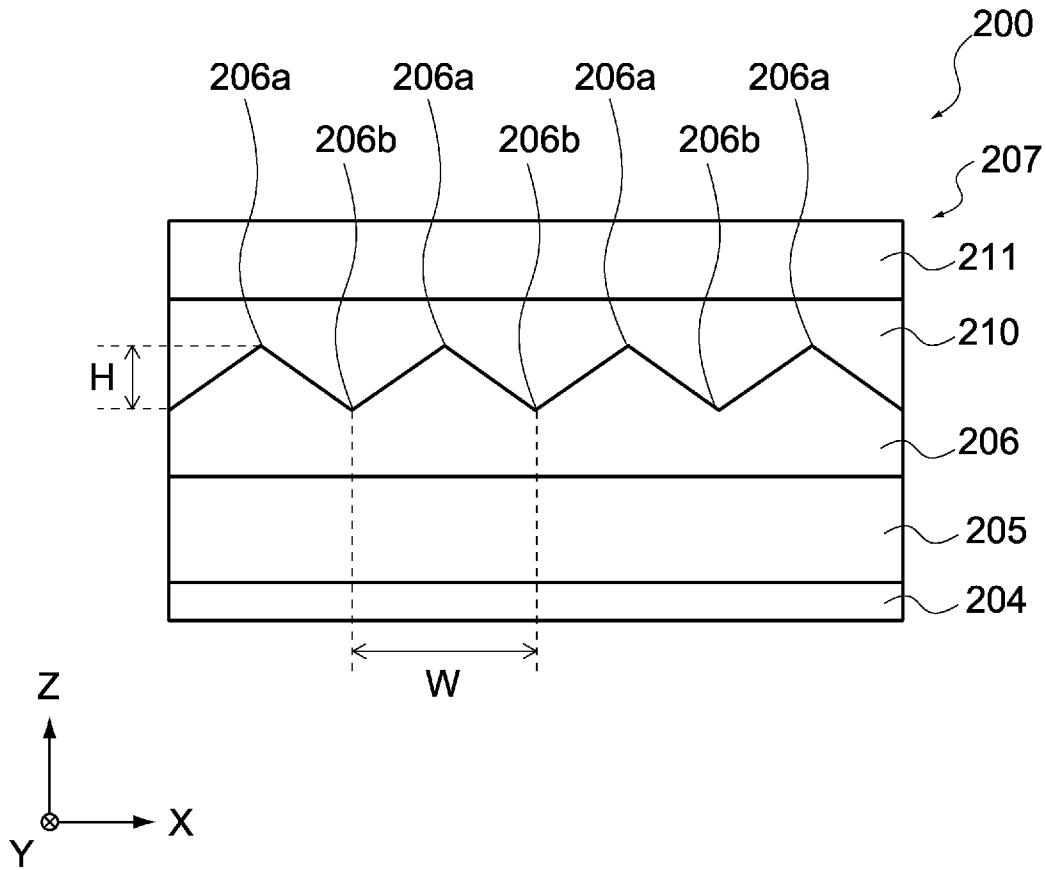
[図3]



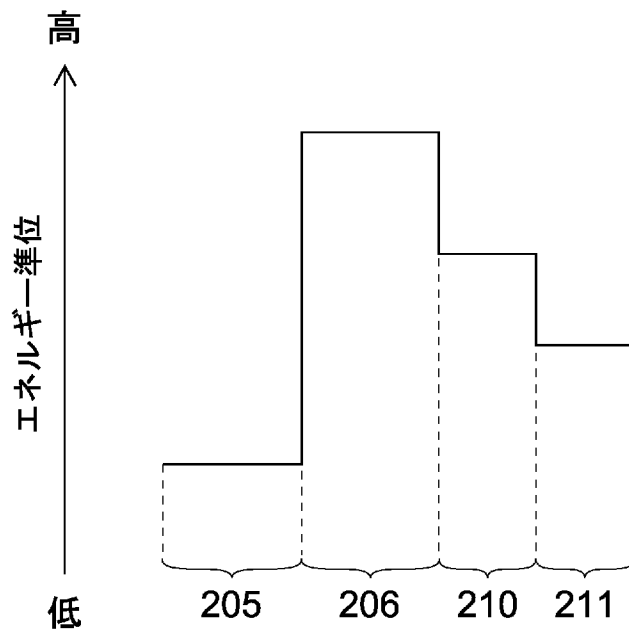
[図4]



[図5]



[図6]



**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2021/006192

**A. CLASSIFICATION OF SUBJECT MATTER**

Int.Cl. H01S5/343 (2006.01) i  
FI: H01S5/343610

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H01S5/343, H01L33/32

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2021
Registered utility model specifications of Japan	1996-2021
Published registered utility model applications of Japan	1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

Science Direct, IEEE Xplore

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2014-103211 A (STANLEY ELECTRIC CO., LTD.) 05 June 2014 (2014-06-05), paragraphs [0001]-[0003], [0011]-[0030], fig. 1-6	1, 3-5 2, 4
Y	JP 2017-34036 A (DOWA ELECTRONICS MATERIALS CO., LTD.) 09 February 2017 (2017-02-09), paragraphs [0023]-[0040], fig. 1-3	2, 4
A	JP 2012-156508 A (LG INNOTEK CO., LTD.) 16 August 2012 (2012-08-16), entire text, all drawings	1-5
A	JP 5-283795 A (SONY CORPORATION) 29 October 1993 (1993-10-29), entire text, all drawings	1-5
A	EP 2224503 A1 (LG INNOTEK CO., LTD.) 01 September 2010 (2010-09-01), entire text, all drawings	1-5

Further documents are listed in the continuation of Box C.       See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 02 April 2021	Date of mailing of the international search report 13 April 2021
--	---

Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer  Telephone No.
--	---

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2021/006192

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2012-227492 A (SUMITOMO ELECTRIC INDUSTRIES, LTD.; SONY CORPORATION) 15 November 2012 (2012-11-15), entire text, all drawings	1-5

**INTERNATIONAL SEARCH REPORT**  
Information on patent family members

International application No.  
PCT/JP2021/006192

JP 2014-103211 A	05 June 2014	US 2014/0138726 A1 paragraphs [0001]-[0005], [0031]-[0055], fig. 1-6
JP 2017-34036 A	09 February 2017	US 2019/0006558 A1 paragraphs [0033]-[0051], fig. 1-3 WO 2017/017891 A1 EP 3331035 A1 CN 107851689 A KR 10-2018-0036701 A
JP 2012-156508 A	16 August 2012	US 2012/0187365 A1 entire text, all drawings EP 2482343 A2 KR 10-2013-0006843 A CN 102623598 A
JP 5-283795 A	29 October 1993	(Family: none)
EP 2224503 A1	01 September 2010	US 2010/0213481 A1 KR 10-2010-0096928 A CN 101877379 A
JP 2012-227492 A	15 November 2012	US 2012/0269222 A1 entire text, all drawings WO 2012/144251 A1 EP 2701251 A1 TW 201251245 A1 CN 103493316 A KR 10-2014-0026486 A

A. 発明の属する分野の分類（国際特許分類（IPC）） H01S 5/343(2006.01)i FI: H01S5/343 610		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01S5/343; H01L33/32 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922 - 1996年 日本国公開実用新案公報 1971 - 2021年 日本国実用新案登録公報 1996 - 2021年 日本国登録実用新案公報 1994 - 2021年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語） Science Direct; IEEE Xplore		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2014-103211 A (スタンレー電気株式会社) 05.06.2014 (2014 - 06 - 05) 段落0001-0003, 0011-0030, 図1-6	1, 3-5
Y		2, 4
Y	JP 2017-34036 A (DOWAエレクトロニクス株式会社) 09.02.2017 (2017 - 02 - 09) 段落0023-0040, 図1-3	2, 4
A	JP 2012-156508 A (エルジー イノテック カンパニー リミテッド) 16.08.2012 (2012 - 08 - 16) 全文、全図	1-5
A	JP 5-283795 A (ソニー株式会社) 29.10.1993 (1993 - 10 - 29) 全文、全図	1-5
A	EP 2224503 A1 ( LG INNOTEK CO., LTD.) 01.09.2010 (2010 - 09 - 01) 全文、全図	1-5
A	JP 2012-227492 A (住友電気工業株式会社、ソニー株式会社) 15.11.2012 (2012 - 11 - 15) 全文、全図	1-5
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日	02.04.2021	国際調査報告の発送日 13.04.2021
名称及びあて先 日本国特許庁 (ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官）  嵯峨根 多美 2K 4409  電話番号 03-3581-1101 内線 3255	



国際調査報告  
 パテントファミリーに関する情報

国際出願番号

PCT/JP2021/006192

引用文献	公表日	パテントファミリー文献	公表日
JP 2014-103211 A	05.06.2014	US 2014/0138726 A1 段落0001-0005, 0031-0055, 図1-6	
JP 2017-34036 A	09.02.2017	US 2019/0006558 A1 段落0033-0051, 図1-3 WO 2017/017891 A1 EP 3331035 A1 CN 107851689 A KR 10-2018-0036701 A	
JP 2012-156508 A	16.08.2012	US 2012/0187365 A1 全文、全図 EP 2482343 A2 KR 10-2013-0006843 A CN 102623598 A	
JP 5-283795 A	29.10.1993	(ファミリーなし)	
EP 2224503 A1	01.09.2010	US 2010/0213481 A1 KR 10-2010-0096928 A CN 101877379 A	
JP 2012-227492 A	15.11.2012	US 2012/0269222 A1 全文、全図 WO 2012/144251 A1 EP 2701251 A1 TW 201251245 A1 CN 103493316 A KR 10-2014-0026486 A	