

(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.<sup>8</sup> (11) 공개번호 10-2006-0017674  
G09G 3/28 (2006.01) (43) 공개일자 2006년02월24일

(21) 출원번호 10-2006-7001939(분할)  
(22) 출원일자 2006년01월27일  
(62) 원출원 특허10-2001-7002841  
원출원일자 : 2001년03월03일 심사청구일자 2004년06월16일  
번역문 제출일자 2006년01월27일  
(86) 국제출원번호 PCT/JP1999/003873 (87) 국제공개번호 WO 2000/14711  
국제출원일자 1999년07월19일 국제공개일자 2000년03월16일

(30) 우선권주장 JP-P-1998-00250749 1998년09월04일 일본(JP)  
JP-P-1998-00348072 1998년12월08일 일본(JP)

(71) 출원인 마츠시타 덴끼 산교 가부시카가이샤  
일본 오오사카후 가도마시 오오아자 가도마 1006

(72) 발명자 나가오 노부아키  
일본국 교토후 우지시 히로노쵸 니시우라 76  
히가시노 히데타카  
일본국 교토후 소우라쿠 세이카쵸 히카리다이 7-쵸메 31-1-1  
히비노 준이치  
일본국 오오사카후 네야가와시 우치아게 919-1-A712

(74) 대리인 김창세

심사청구 : 있음

(54) 고화질과 고휘도를 표시할 수 있는 플라즈마 표시 패널구동방법

요약

셋업, 기입, 및 소거 펄스는 상승 및 하강부가 적어도 2스텝인 계단파형으로 사용하여 플라즈마 디스플레이 패널에 다양하게 인가된다. 이들 계단파형은 적어도 2개의 펄스를 가산하여 구현될 수 있다. 이러한 셋업, 기입, 및 소거 펄스를 사용하여 콘트라스트를 개선하고 유지 펄스를 사용하여 스크린 플리커를 감소시키고 휘도 효율을 개선한다. 이는 특히 고화질과 고휘도를 달성하기 위한 고선명 플라즈마 표시패널의 구동시에 사용한다.

대표도

도 4

명세서

도면의 간단한 설명

도 1은 종래의 AC PDP의 개략도,

- 도 2는 상기 PDP 의 전극 행렬도,
- 도 3은 상기 PDP 의 구동시 발생하는 프레임 분리방법을 나타낸 도면,
- 도 4는 1 서브 프레임동안 펄스가 전극에 인가될 때 발생하는 종래 예의 타임도,
- 도 5는 실시예에 관련한 PDP 구동장치의 구조를 나타낸 블록도,
- 도 6은 도 5에 도시된 스캔 구동기의 구조를 나타낸 블록도,
- 도 7은 도 5에 도시된 데이터 구동기의 구조를 나타낸 블록도,
- 도 8은 제 1 실시예에 관련한 PDP 구동장치의 구조를 나타낸 블록도,
- 도 9는 실시예에 관련한 펄스부가회로의 블록도,
- 도 10은 펄스부가회로가 제 1 및 제 2 펄스를 부가하여 2스텝으로 상승하는 계단파형을 형성할 때의 상태도,
- 도 11은 실험예 1의 결과도,
- 도 12는 제 2 실시예와 관련한 PDP 구동 방법을 나타낸 타이밍도,
- 도 13은 펄스부가회로가 제 1 및 제 2 펄스를 부가하여 2스텝으로 하강하는 계단파형을 형성할 때의 상태도,
- 도 14는 실험예 2의 결과도,
- 도 15는 제 2 실시예와 관련한 PDP 구동 방법을 나타낸 타이밍도,
- 도 16은 제 3 실시예에 관련한 계단파 발생회로를 나타낸 블록도,
- 도 17은 실험예 3으로 형성된 측정결과도,
- 도 18은 제 4 실시예에 관련한 PDP 구동장치의 구조를 나타낸 블록도,
- 도 19는 실험예 4A 로 형성된 측정결과도,
- 도 20은 제 5 실시예에 관련한 PDP 구동장치의 구조를 나타낸 블록도,
- 도 21은 실험예 5A 로 형성된 측정결과도,
- 도 22는 제 6 실시예에 관련한 PDP 구동장치의 구조를 나타낸 블록도,
- 도 23 및 도 24는 실험예 6으로 형성된 측정결과도,
- 도 25는 제 7 실시예와 관련한 PDP 구동 방법을 나타낸 타이밍도,
- 도 26은 펄스부가회로가 제 1 및 제 2 펄스를 부가하여 2스텝으로 상승 및 하강하는 계단파형을 형성할 때의 상태도,
- 도 27은 간단한 구형파를 유지 펄스로 사용하여 구동될 때 생성되는 V-Q 리자조스도(V-Q Lissajous Figure)를 나타낸 도면,
- 도 28은 제 7 실시예의 방법을 사용하여 PDP가 구동될 때 관찰된 리자조스도의 예시도,

- 도 29는 제 8 실시예와 관련한 PDP 구동 방법을 나타낸 타이밍도,
- 도 30은 제 8 실시예에서 유지펄스의 파형도,
- 도 31은 제 8 실시예의 펄스부가회로가 제 1 및 제 2 펄스를 부가하여 계단파형을 형성할 때의 상태도,
- 도 32는 실험예 8A로 형성된 측정결과도,
- 도 33은 실험예 8A로 측정된 V-Q 리자조스도의 예시도,
- 도 34는 제 9 실시예와 관련한 PDP 구동 방법을 나타낸 타이밍도,
- 도 35는 제 9 실시예와 관련한 사다리꼴파형 발생 회로의 구조를 나타낸 블록도,
- 도 36은 사다리꼴파형 발생 회로가 발생하는 사다리꼴파형을 나타낸 도면구조,
- 도 37은 실험예 9A로 형성된 측정결과도,
- 도 38은 실험예 9A로 형성된 측정결과를 나타낸 V-Q 리자조스도의 예시도,
- 도 39는 제 10 실시예와 관련한 PDP 구동 방법을 나타낸 타이밍도,
- 도 40은 실험예 10A로 형성된 측정결과도,
- 도 41은 제 11 실시예와 관련한 PDP 구동 방법을 나타낸 타이밍도,
- 도 42는 실험예 11로 형성된 측정결과도,
- 도 43은 제 12 실시예와 관련한 PDP 구동 방법을 나타낸 타이밍도,
- 도 44는 제 13 실시예와 관련한 PDP 구동 방법을 나타낸 타이밍도,
- 도 45는 실험예 13A로 형성된 측정결과도,
- 도 46은 제 14 실시예와 관련한 PDP 구동 방법을 나타낸 타이밍도,
- 도 47은 제 15 실시예와 관련한 PDP 구동 방법을 나타낸 타이밍도,

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 컴퓨터 텔레비전 등의 표시 스크린에 사용되는 플라즈마 표시 패널 구동방법 및 플라즈마 표시 패널 표시장치, 특히 어드레스-표시-기간-분리된 서브필드(이하 ADS 라 한다)를 사용하는 구동방법에 관한 것이다.

최근 컴퓨터 텔레비전 등의 표시 스크린에 사용되는 대형 화면이고, 슬림형이고 경량인 플라즈마 표시 패널(이하 PDP 라 한다)은 그들의 기능을 구현할 수 있도록 주목받고 있다.

PDP 는 크게 2 종류: 직류(DC) 와 교류(AC)로 분류된다. AC PDP 는 대형 스크린에 적합하므로 현재 우위를 차지하고 있는 종류이다. DC PDP는 일례로서 EPO 762,461호 공보에서 설명되며, 이 공보에는 방전 셀이 행렬로 배열된 PDP를 개시한다.

1920 × 1080 픽셀에 이르는 고 분해능을 가진 고선명 텔레비전과 PDP 는 현재 소개되고 있으며 다른 종류의 디스플레이와 함께 이러한 종류의 고선명표시장치와 호환될 수 있는 것이 바람직하다.

도 1은 종래의 AC PDP의 개략도이다.

이 PDP에서 전면 기관(1) 및 후면 기관(2)은 상호 일정한 공간으로 접하도록 평행하게 배치된다. 그 후 기관의 예지가 밀봉된다.

스캔 전극 그룹(19a) 및 유지 전극 그룹(19b)은 전면 기관(11)의 내부 대향면 상에 평행한 스트립으로 형성된다. 전극 그룹(19a,19b)은 납유리 등으로 구성된 유전층(17)에 의해 피복된다. 유전층(17)의 표면은 마그네슘 옥사이드(MgO)의 보호층(18)으로 피복된다. 평행 스트립으로 형성된 데이터 전극 그룹(14)은 납유리 등으로 구성되고, 후면기관(12)의 내부 대향면에 배치된 절연층(13)으로 피복된다. 장벽 리브(15)는 데이터 전극 그룹(14)에 평행하게 절연층(13)의 상부에 배치된다. 전면 기관(1) 및 후면 기관(2)사이의 공간은 장벽 리브(15)에 의해 100 내지 200 마이크론의 공간들로 구분된다. 이 공간에 방전 가스가 밀봉된다. 방전 가스가 봉입된 압력은 외부 (대기압)압력이하, 일반적으로는 200 내지 500 torr 이하로 설정된다.

도 2는 PDP 용 전극 행렬을 도시한다. 전극 그룹(19a, 19b)은 데이터 전극 그룹(14)에 직각으로 배열된다. 방전 셀은 전극 교차지점에서 기관간 공간에 형성된다. 장벽 리브(15)는 인접 방전 셀을 분리하여 인접 방전 셀 사이의 방전확산을 방지함으로써 고 분해능 표시가 가능하도록 한다.

단색 PDP 에 있어서 주로 네온으로 구성된 가스 혼합물은 방전시 가시광선을 방출하는 방전가스로 사용된다. 그러나, 도 1에 도시된 칼라 PDP에서 3원색 레드(R),그린(G) 및 블루(B)의 형광물질로 구성된 형광층(16)은 방전 셀의 내벽에 형성되고 주로 크세논(예컨대, 네온/크세논 또는 헬륨/크세논)으로 구성된 가스 혼합물이 방전가스로 사용된다. 그 칼라 표시는 방전으로 발생된 자외선을 형광층(16)을 사용하여 다양한 색깔의 가시광선으로 변환함으로써 가능하다.

이런 종류의 PDP에서 방전 셀은 기본적으로 2개의 표시상태인 온(on) 및 오프(off) 만이 가능하다. 여기서는 한 프레임(한 필드)이 다수의 서브프레임(서브필드)으로 분리되고 각 서브 프레임마다 온 및 오프상태가 그레이 스케일을 나타내도록 결합되는 ADS 방법이 사용된다.

도 3은 256 그레이 스케일이 표시될 때 한 프레임에 대한 분리방법을 나타낸다. 수평축은 시간을 나타내고 사선으로 빗금친 부분은 유지전극기간을 나타낸다.

도 3에 도시된 일예의 분리방법에 있어서 1 프레임이 8개의 서브 프레임으로 구성된다. 서브 프레임의 방전유지 기간의 비율은 각각 1,2,4,8,16,32,64 및 128로 세트된다. 이들 8비트 2진 조합은 256 그레이 스케일로 표현된다. 텔레비전 이미지에 대한 NTSC(National Television System Committee)표준은 시간당 60 프레임의 프레임속도를 규정하므로 1프레임의 시간은 16.7 ms 된다.

각각의 서브 프레임은 다음의 시퀀스: 셋업기간, 기입기간, 방전유지기간 및 소거기간으로 이루어진다.

도 4는 종래 예에서 1 서브 프레임동안 펄스가 인가될 때 발생하는 타임도이다.

셋업기간에서, 모든 방전셀은 셋업 펄스를 모든 스캔 전극(19a)에 인가하여 셋업된다.

기입기간에서, 스캔펄스를 스캔 전극(19a)에 차례로 인가하는 동안 데이터 펄스는 선택된 데이터 전극에 인가된다. 이로 인해 벽전하가 셀내에 축적되고 점화되어 픽셀 데이터의 한 화면이 기입된다.

방전 유지 기간에서 벌크펄스 전압은 스캔전극(19a) 및 유지전극(19b)에 교차하여 인가되므로 벽전하가 축적된 방전 셀에 방전을 일으켜 빛이 일정기간 방출되도록 한다.

소거기간에서 폭이 좁은 펄스는 스캔 전극(19b)에 대량으로 인가되므로 모든 방전 셀내의 벽전하는 소거된다.

상기 구동방법 있어서 빛은 정상적으로 방전유지기간에만 발광되어야 하고 셋업, 기입 및 소거기간에서는 발광되지 않아야 한다. 그러나, 셋업 또는 소거 펄스가 인가될 때 발생하는 방전은 전체 패널이 빛을 방출하도록 하고 따라서 콘트라스트가 떨어진다. 또 기입펄스가 인가될 때 발생하는 방전은 방전 셀이 빛을 방출하도록 하여 콘트라스트가 더욱 열화된 결과를 갖는다. 그에 따라 이들 문제를 해결할 기술을 개발할 필요가 있다.

또한 상기 PDP 구동 방법은 휘도 개선을 위하여 각 프레임마다 가능한 긴 방전유지 기간을 형성하여야 한다. 따라서, 기입 펄스(스캔 펄스 및 데이터 펄스)는 기입이 고속으로 이루어지도록 가능한 짧은 것이 바람직하다.

고 분해능 PDP는 복수의 스캔 전극을 가지므로 고속으로 구동될 수 있도록 기입 펄스(스캔 펄스 및 데이터 펄스)의 폭을 가능한 좁게 하는 것이 특히 바람직하다.

그러나, 종래의 PDP에서 기입펄스의 폭은 좁게 세팅되므로 표시 화질이 떨어지는 기입결함이 일어난다.

기입 펄스의 전압이 하이(high)이고 펄스 폭이 좁다면 기입 결함이 없이 고속으로 기입이 용이하게 행해질 수 있다. 그러나 통상 데이터 구동기가 고속일수록 유지 전압능력은 낮아지므로 고전압이면서 고속으로 기입할 수 있는 구동회로를 구현하기는 어렵다.

상기 PDP 구동방법에 있어서, 또 다른 중요한 문제는 전력 소비를 낮추어 PDP를 구동하는 것이다. 이를 위하여 방전유지 기간에 소비된 비효율적인 전력은 휘도 효율은 증가시키기 위해 감소되어야 한다.

### 발명이 이루고자 하는 기술적 과제

본 발명의 목적은 고속으로 구동하여 기입결함이 없이 콘트라스트를 개선한 PDP 구동 방법을 제공하는 것이다.

본 발명의 다른 목적은 휘도 효율을 개선한 PDP 구동 방법을 제공하는 것이다.

본 발명의 또 다른 목적은 스크린상의 플리커 및 거칠기(flicker, roughness)를 일으키지 않고 고화질 및 고휘도를 나타내는 PDP 구동 방법을 제공하는 것이다.

본 발명에 있어서 2스텝 이상으로 상승하는 계단파형이 셋업펄스로 사용된다. 단순한 구형파펄스보다 이러한 종류의 파형을 셋업펄스로 사용하여 기입 결함을 일으키지 않고 콘트라스트를 개선할 수 있다.

단순한 구형파펄스보다 2스텝 이상으로 하강하는 계단파형을 기입펄스로 사용하여 기입 결함을 일으키지 않고 고속 구동을 가능하게 한다.

한편, 2스텝 이상으로 상승하는 계단파형을 기입펄스로 사용하여 기입 결함을 일으키지 않고 콘트라스트를 개선할 수 있다.

더욱이, 단순한 구형파펄스보다 2스텝 이상으로 하강하는 계단파형을 유지펄스로 사용하여 유지 펄스에 고전압이 세팅되도록 하고 안정하게 동작이 실행되도록 하여 고화질이 실현될 수 있다.

단순한 구형파펄스보다 2스텝 이상으로 상승하는 계단파형을 유지펄스로 사용하면, 휘도 효율이 개선된다. 파형에서 상승부의 제 2 스텝과 하강부의 제 1 스텝이 연속 함수에 해당할 경우 휘도 효율에 있어서 특히 개선된다.

휘도 효율은 또한 상승부가 유지 펄스에 대해 경사부를 가진 파형을 사용하여 개선될 수 있다.

휘도 효율의 또 다른 개선방법은 방전 전류가 최대일 때의 전압이 유지 펄스로 펄스가 시작할 때 발생하는 인가 전압보다 고전압인 파형을 사용한 것이다.

2스텝 이상을 갖는 계단파형을 방전 유지 기간 중에 인가되는 제 1 유지 펄스로 사용하여 화질을 개선한다.

추가적으로, 2스텝 이상으로 상승하는 계단파형을 단순한 구형파 펄스보다 소거펄스로 사용하여 콘트라스트를 개선하고 기입 결함을 일으키지 않고 고화질의 실현을 가능하게 한다.

2스텝 이상으로 하강하는 계단파형을 소거펄스로 사용하여 소거 기간을 짧게 한다.

이들 효과는 계단파형을 셋업, 기입, 유지 및 소거펄스로 동시에 사용하여 더욱 개선될 수 있다.

셋업, 기입, 유지 및 소거 펄스로 사용되는 것으로 설명한 파형처럼 2스텝으로 상승 및 하강하는 계단파형은 2이상의 펄스를 한꺼번에 더하여 실현된다.

### 발명의 구성 및 작용

다음은 도면을 참조한 본 발명의 실시예의 설명도이다.

모든 실시예에서 사용하는 PDP(10)는 도 1을 참조하여 본 출원의 관련된 기술에서 설명한 PDP와 동일한 구조를 구비하며 동일한 참조부호는 도 1에서와 같이 사용될 것이다.

본 실시예의 구동방법은 기본적으로 출원의 관련기술에서 설명한 ADS를 사용한다.

그러나, 각각 셋업, 스캔, 유지 그리고 소거기간에 인가된 셋업펄스, 스캔펄스, 유지펄스 및 소거펄스 중의 적어도 하나는 구형파보다는 오히려 계단 파형 또는 슬로프 파형을 갖는다.

다음은 본 실시예에서 사용한 구동장치와 구동방법의 설명도이다.

도 5는 구동장치(100)의 구조를 도시하는 블록도이다.

구동장치(100)는 프리프로세서(101), 프레임 메모리(102), 동기화 펄스 발생유닛(103), 스캔구동기(104), 유지구동기(105)와 데이터 구동기(106)를 포함한다. 프리프로세서(101)는 외부화상출력장치로부터 입력되는 화상데이터를 처리한다. 프레임 메모리(102)는 처리된 데이터를 저장한다. 동기화 펄스 발생유닛(103)은 각각의 프레임과 각각의 서브프레임에 대한 동기화 펄스를 발생한다. 스캔구동기(104)는 스캔전극(19a)에 펄스를 인가하고, 유지구동기(105)는 유지전극(19b)에 펄스를 인가하고, 데이터 구동기는 데이터 전극(14)에 펄스를 인가한다.

프리프로세서(101)는 입력 화상 데이터로부터 각각의 프레임에 대한 화상데이터를 추출하고, 추출된 화상데이터(서브프레임 화상데이터)로부터 각각의 서브프레임에 대한 화상데이터를 생성하여 프레임 메모리(102)에 저장한다. 프리프로세서(101)는 이때 데이터 구동기(106)에 프레임 메모리(102)에 저장된 현재 서브프레임 화상데이터를 라인 단위로 출력하고, 수평 동기화 신호와 수직 동기화 신호 같은 동기화 신호를 입력화상데이터로부터 검출하여, 동기화 펄스발생유닛(103)에 각각의 프레임과 서브프레임에 대한 동기화 신호를 전송한다.

프레임 메모리(102)는 각 프레임에 대한 데이터를 각 서브프레임에 대한 서브프레임 화상데이터로 분할하여 저장할 수 있다.

특히, 프레임 메모리(102)는 각각 하나의 프레임(8개 서브프레임 영상)을 저장할 수 있는 2개 메모리영역을 구비한 2 포트 프레임 메모리이다. 다른 프레임 메모리 영역에서 기입된 프레임 데이터가 판독되는 동안, 어떤 하나의 메모리 영역에서 프레임 화상 데이터가 기입되는 동작이 메모리 영역에서 교대로 실행될 수 있다.

동기화 펄스 발생유닛(103)은 각각의 셋업펄스, 스캔펄스, 유지펄스, 소거펄스가 상승하는 시간을 지시하는 트리거 신호를 생성한다. 이 트리거 신호는 각각의 프레임과 서브프레임에 대해 프리프로세서(101)로부터 수신된 동기화 신호를 참조하여 생성되며, 구동기(104) 내지 구동기(106)로 전송된다.

스캔구동기(104)는 동기화 펄스 발생유닛(103)으로부터 수신된 트리거 신호에 대응하여 셋업, 스캔, 유지, 소거펄스를 발생하고 인가한다.

도 6은 스캔구동기(104)의 구조를 도시하는 블록도이다.

셋업, 유지, 소거 펄스는 모든 스캔전극(19a)에 인가된다. 요구되는 펄스파형은 각각의 경우에서 다르다.

결과적으로, 도 6에서 도시한 바 같이 스캔 구동기(104)는 각각의 펄스를 발생하는 3개 펄스 발생기를 구비한다. 이것은 셋업펄스 발생기(111), 유지펄스 발생기(112a)와 소거펄스 발생기(113)이다. 이 3개 펄스 발생기는 플로팅접지법을 사용하여 직렬로 연결되어 있고 동기화 펄스발생유닛(103)으로부터의 트리거 신호에 대응하여 스캔전극군(19a)에 교대로 셋업, 유지, 소거펄스를 인가한다.

도 6에 도시된 바와 같이, 스캔구동기(104)는 또한 연결된 스캔펄스 발생기를 따라 스캔펄스가 스캔전극(19a1, 19a2...19aN)에 순서대로 인가되게 하는 멀티플렉스(115)를 포함한다. 스캔펄스 발생기(114)에서 펄스가 발생되고 멀티플렉스(115)에 의해 전환되어 출력되는 방법이 사용된다. 그러나, 개별의 스캔펄스발생회로가 각각의 스캔전극(19a)에 대해 제공되는 구조도 사용될 수 있다.

스위치(SW1, SW2)는 위의 펄스발생기(111) 내지 (113)으로부터의 출력과 스캔펄스발생기(114)로부터의 출력을 스캔전극군(19a)에 선택적으로 인가하기 위해 스캔구동기(104)에 설치된다.

유지구동기(105)는 동기화 펄스발생유닛(103)로부터 트리거신호에 대응하여 유지펄스발생기(112b)를 구비하고, 유지펄스를 생성하여, 유지전극(19b)에 유지펄스를 인가한다.

데이터 구동기(106)는 데이터 전극(14<sub>1</sub>) 내지 (14<sub>M</sub>)에 데이터 펄스를 병렬로 출력한다. 출력은 데이터 구동기(106)에 한번에 한 라인씩 연속적으로 입력되는 서브필드정보에 근거하여 발생된다.

도 7은 데이터 구동기(106)에 대한 구조의 블록도이다.

데이터 구동기(106)는 한번에 데이터 서브프레임의 하나의 스캔라인을 꺼내오는 제 1 래치회로(121)와 서브프레임 데이터의 하나의 스캔라인이 저장되는 제 2 래치회로(122), 데이터 펄스를 생성하는 데이터 펄스발생기(123)와 각각의 전극(14<sub>1</sub>) 내지 (14<sub>M</sub>) 입구에 위치한 AND 게이트(124<sub>1</sub>) 내지 (124<sub>M</sub>)을 포함한다.

제 1 래치회로(121)에서, 프리프로세서(101)로부터 순서대로 전송되는 서브프레임 데이터는 한번에 CLK(CLOCK)신호와 동기화되고, 한 번에 연속적으로 많은 비트가 인출된다.

서브프레임 화상데이터의 하나의 스캔라인(각각 데이터 전극 14<sub>1</sub>에서 14<sub>M</sub>이 데이터 펄스가 인가될 지의 여부를 도시하는 정보)은 래치가 되자마자, 제 2 래치회로(122)에 전달된다.

제 2 래치회로(122)는 동기화 펄스 발생유닛(122)으로부터의 트리거 신호에 대응하여 펄스가 인가될 데이터 전극에 속하는 AND 게이트(124<sub>1</sub> 내지 (124<sub>M</sub>))까지 AND 게이트를 오픈한다. 이와 함께 데이터 펄스생성기(123)는 데이터 펄스를 생성하고, 데이터 펄스는 오픈된 AND 게이트로 데이터전극에 인가된다.

이하 설명하는 바 같이, 구동장치(100)에서, 일련의 셋업, 기입, 방전유지, 소거기간으로 구성된 하나의 서브프레임의 동작은 한 프레임화상을 디스플레이하기 위해 8번 반복되어진다.

셋업기간에 있어서, 스캔 구동기(104)에 스위치(SW1, SW2)는 각각 온과 오프가 된다. 셋업펄스생성기(111)는 모든 스캔전극(19a)에 셋업펄스를 인가하여 셋업방전이 일어나도록 하고, 각각의 방전 셀에서 벽전하가 축적되도록 한다.

일정한 양의 벽전하를 각 셀에 인가함으로써 이어지는 기입기간에 일어나는 기입방전이 보다 빨리 시작하도록 한다.

기입기간에 있어서, 스캔구동기(104)의 스위치(SW1, SW2)는 각각 오프와 온이다. 스캔펄스생성기(114)에 의해 생성되는 음성스캔펄스는 스캔전극의 제 1 열(19a1)로부터 스캔전극(19aN)의 마지막 열까지 연속적으로 인가된다. 동시에, 데이터 구동기(106)는 점화될 방전셀에 대응한 데이터 전극(14<sub>1</sub>) 내지(14<sub>M</sub>)에 양성 데이터 펄스(positive data pulse)를 인가함으로써 기입방전을 실행하여 이들 방전 셀에 벽전하를 축적한다. 그러므로, 한 화면분의 잠재화상은 점화될 방전셀내 유전체층의 표면상에서 벽전하를 축적함으로써 기입되어진다.

스캔펄스와 데이터 펄스(다시 말해 기입펄스)는 고속에서 구동기가 실행되도록 가능한 좁게 설정된다. 그러나, 만일, 기입 펄스가 너무 좁으면, 기입결함이 발생된다. 추가로, 사용될 수 있는 회로소자 타입에서 제한은 펄스폭이 일반적으로 거의 1.25 $\mu$ m 이상으로 설정되는 것을 필요로 한다.

유지기간에 있어서, 스캔구동기(104)에서 스위치(SW1, SW2)는 각각 온과 오프이다. 유지펄스발생기(112a)가 전체 스캔 전극군(19a)에 고정된 길이(예를 들어 1에서 5 $\mu$ s)의 방전펄스를 인가하고, 유지구동기(105)가 전체 유지전극군(19b)에 고정된 길이의 방전펄스를 인가하는 동작이 교대로 반복된다.

이러한 동작은 기입기간동안 벽전하가 축적되는 방전셀의 방전개시전압(이하, 개시전압이라 함) 보다 유전체층 표면의 전위를 상승시키고, 그에 따라 방전이 이런 셀에서 발생한다. 이런 유지방전으로 인해 자외선이 방전셀내에서 방출되게 된다. 자외선은 각각의 방전셀에서 형광층의 색깔에 대응한 가시광선을 방출하기 위해 형광층에 형광물질을 여기시킨다.

소거기간에서, 스캔구동기(104)의 스위치(SW1, SW2)는 각각 온과 오프이다. 협소한 소거펄스는 전체 스캔전극군(19a)에 인가되어 부분방전을 발생하여 각각 방전셀에서 벽전하를 소거한다.

다음의 15개의 실시예는 특별한 펄스파형배열과 이것의 효과를 각각 설명한다.

### 제 1 실시예

도 8은 본 실시예와 관련된 PDP 구동방법을 도시하는 타임도이다.

도 4에서 도시하는 종래기술의 구동방법에서, 셋업펄스는 간단한 구형파를 구비한다. 그러나, 본 실시예에서, 셋업펄스는 2스텝으로 상승하는 계단파형을 사용한다.

이러한 종류의 파형은 2개펄스파를 더하여 이것을 인가함으로써 이루어진다.

도 9는 계단파를 생성하는 펄스부가회로의 블록도이다. 펄스부가회로는 제 1펄스 발생기(131), 제 2펄스발생기(132), 시간지연회로(133)를 포함한다.

제 1 및 2 펄스발생기(131,132)는 플로팅접지법을 사용하여 직렬로 연결되고 2개의 발생기의 출력전압이 더해진다.

도 10A는 펄스부가회로가 제 1 및 제 2 펄스를 동기화하여 2스텝으로 상승하는 계단파형을 형성하는 상황을 보여준다.

제 1 펄스 발생기(131)에 의해 발생된 제 1 펄스는 넓은 구형파이며, 제 2 펄스발생기(132)에 의해 발생된 제 2 펄스는 협소한 구형파이다.

제 1 펄스는 제 1 펄스발생기(131)에 의해 발생되며, 이때 제 2 펄스는 일정시간 동안 시간지연회로(133)에 의해 지연되는 제 2 펄스발생기(132)에 의해 발생된다. 펄스는 부가된 펄스발생유닛(103)로부터의 트리거 신호에 대응하여 발생된다.

각각 펄스의 폭은 제 1 및 제 2 펄스가 동시에 거의 떨어지도록 설정된다.

제 1 및 제 2 펄스는 이런 식으로 더해져서 2스텝으로 출력펄스가 상승하도록 한다.

도 9에 도시된 펄스부가회로에 대한 대안으로서, 제 1 및 제 2 펄스발생기(131,132)는 병렬로 연결되어 제 1 및 제 2 펄스가 오버랩되도록 출력될 수 있다. 여기에, 도 10B에 도시한 바 같이, 2스텝으로 상승되는 계단펄스는 제 1 펄스보다 더 높은 레벨에서 제 2 펄스발생기(132)가 제 2 펄스를 발생하도록 하여 생성된다.

본 실시예에서 셋업펄스발생기(111)는 이런 회로를 구비하고 셋업펄스에 대해 2스텝으로 상승하는 계단파형을 사용한다.

이하, 후술한 바 같이 셋업펄스에 대해 간단한 구형파 보다는 오히려 이런 파형의 사용이 기입결함(write defects)을 제한하고, 콘트라스트를 개선한다.



다시 말해서, 셋업펄스는 기입기간동안 기입이 짧은 시간에 정확히 실행될 수 있는 조건을 생성하는데 목표를 두고 각각의 방전셀에서 일정한 양의 벽전하를 축적하기 위해 방전셀에 인가된다.

광은 셋업펄스가 인가될 때 방출되어서는 안된다.

그러나, 만일 종래기술과 같이, 간단한 구형과가 셋업펄스에 대해 사용되면, 전압이 상승할 때, 전압(전압변화범위)에서 큰 변화가 있고 강한 방전이 발생하는 경향이 있다.

이런 방전은 전체 화면으로부터 강한 광방출을 일으키고 콘트라스트는 따라서 감소한다. 추가로, 이런 강한 방전(바람직하지 않는 광 방전)을 발생함으로써 셋업펄스의 인가에 따라 각각의 방전셀에서 축적된 벽전하가 변화한다. 각각의 셀의 벽전하에서 이런 변화는 부분기입결함과 휘도 변화의 원인이 된다.

그러나, 만일 2스텝 상승과형이 셋업펄스에 대해 사용된다면, 전압에서 이런 갑작스런 변화는 피할 수 있고, 인가된 전압은 상승된다.

이에 따라 벽전하는 바람직하지 않은 광방전을 일으키지 않고 안정되게 축적된다.

상기에 대한 원인은 셋업펄스가 상승할 때 일어나는 전압변화범위와 밝기 사이의 관계는 비례관계가 아니라는 것이다. 전압에서의 작은 변화는 과도한 밝기를 일으키지 않는 반면, 전압의 변화가 일정한 레벨에 도달하면 밝기에서 급격한 증가가 관찰된다. 그러므로, 전압을 1스텝보다 2스텝으로 일정한 레벨까지 상승시키는 것이 방전에 의해 야기되는 밝기를 감소시킨다.

예를 들어, 미합중국 특허 제5,745,086호의 웨버(Weber)에 의해 알려진 것처럼, 벽전하는 또한 과형 상승부에 대해 슬로프를 사용하여 벽전하가 안정되게 축적되고 밝기가 제한될 수 있다.

그러나, 웨버특허에서 상승시간은 극히 길다.

대신에 본 발명의 2스텝상승과형을 사용하는 것은 협소한 펄스를 사용하여 셋업이 안정적으로 실행될 수 있다는 것을 의미한다.

2스텝상승과형을 사용하여, 짧은 셋업기간동안 셋업은 안정적으로 수행되고 고속에서 구동을 실행하는 것이 가능하다.

그러므로 본 실시예의 PDP구동방법은 기입결함이 없이 고속에서 패널을 구동할 수 있고, 보다 나은 화상품질을 이루기 위해서 콘트라스트를 개선한다.

상승시간이 계단형인 과형의 펄스를 가진 기술을 사용한 예는 USP 4,104,563호 공보에 개시되어 있다. 이 공보는 계단형 상승시간의 펄스를 정규화 과형으로 사용한 것을 설명한다. 그러나, 상기한 효과를 달성하기 위하여 이하에서 설명되는 셋업펄스를 설정하는 것이 바람직하다.

만일, 제 1 단계에서 상승을 하기 위해 필요로 하는 전압  $V_1$ 이 피크전압  $V_{st}$ 에 비해서 상대적으로 지나치게 작다면, 거대한 양의 광방출이 제 2 단계로 상승시 일어나고, 콘트라스트 개선이 될 수 없는 위험성이 있다.

그러므로,  $V_{st}$ 에 대한  $V_1$ 의 비율은 0.3 내지 0.4 이상으로 설정되고,  $V_{st}$ 에 대한  $V_{st} - V_1$ 의 비율은 0.6 내지 0.7 이하로 설정된다.

만일, 제 1 단계상승 종료와 제 2 단계상승 개시 사이의 기간, 다시 말해서 제 1 단계의 플랫폼  $t_p$ 가 펄스폭  $t_w$ 에 비해서 상대적으로 넓다면, 이것은 불리한 결과를 가져온다.

그러므로,  $t_w$ 에 대한  $t_p$ 의 비율은 0.8 내지 0.9 이하로 설정된다.

제 1 스텝 상승전압  $V_1$ 은  $V_f - 70V \leq V_1 \leq V_f$  범위내에서 설정되는 것이 바람직하며, 여기서  $V_f$ 는 구동장치에서의 개시 전압이다.

개시전압  $V_f$ 는 PDP(10)의 구조에 의해 결정되는 고정값이며, 예를 들어, 스캔전극(19a)과 유지전극(19b) 사이에 매우 서서히 증가하는 전압을 인가하고 방전 셀이 점화를 시작할 때 인가된 전압을 관독함으로써 측정된다.

### 실험예 1

2스텝 상승파형은 PDP를 구동할 때 셋업펄스로 사용된다.

구동이 실행되는 동안, 피크전압  $V_{st}$ 와 펄스폭  $tw$ 는 고정값을 유지하지만,  $tw$ 에 대한  $tp$ 의 비율과  $V_{st}$ 에 대한  $V_{st}-V_1$ 의 비율은 다양한 값으로 변화되었고 콘트라스트에서 변화가 측정되었다.

셋업펄스용의 각각의 파형은 제공된 파형발생기에 의해 발생되고, 출력의 전압은 PDP에 인가되기 전에 고속의 고전압 증폭기에 의해 증폭된다.

콘트라스트는 어두운 방에서 흰색을 생성하기 위하여 PDP의 한 부분을 점화하고, 밝은 부분에 대한 어두운 부분의 휘도비를 측정함으로써 측정된다.

도 11은 이 실험의 결과를 보여주는데  $tw$ 에 대한  $tp$ 의 비율과  $V_{st}$ 에 대한  $V_{st}-V_1$ 의 비율 및 콘트라스트 사이에서 관계를 나타낸다.

도면에서 빗금친 영역은 콘트라스트가 높거나, 기입결함에 의한 휘도의 변화가 작은 영역이다. 다시 말해서, 허용할 수 있는 영역이다.

빗금친 영역의 외부영역은 허용될수 없는 결과를 도시한다.

$tw$ 에 대한  $tp$ 의 비율은 0.8 내지 0.9 이하이고,  $V_{st}$ 에 대한  $V_{st}-V_1$ 의 비율은 0.6 내지 0.7 이하까지가 바람직함을 도면에서 알 수 있다.

그러나 만일  $tw$ 에 대한  $tp$ 의 비율과  $V_{st}$ 에 대한  $V_{st}-V_1$ 의 비율이 너무 작으면 어떤 효과도 얻을 수 없으며, 따라서 비율은 0.05 이상이 바람직하다.

본 실시예는 셋업펄스로서 2개펄스가 2스텝상승계단파형을 형성하기 위해 부가되는 파형을 사용한다. 그러나, 동일한 우수한 효과는 3개 이상이 상승되는 멀티스텝 파형을 발생하기 위하여 3개 이상의 펄스를 부가하여 얻을 수 있다.

### 제 2 실시예

도 12는 본 실시예와 관련된 PDP구동방법을 도시하는 타임도이다.

제 1 실시예에서, 셋업펄스로 2스텝상승파형이 사용되나, 본 실시예에서 2스텝하강파형이 셋업펄스로 사용된다.

도 13은 2스텝으로 하강하는 계단파형을 생성하기 위하여 제 1 및 제 2 펄스를 부가하는 펄스부가회로에서의 상황을 도시한다.

2스텝하강파형은 제 1 실시예에서 상술한 바 같은 펄스부가회로를 사용하고, 제 1 펄스발생기(131)에 의해 발생된 제 1 펄스와 제 2 펄스발생기(132)에 의해 발생된 제 2 펄스를 부가하여 발생될 수 있다.

특히, 도 9에 도시된 바와 같이, 제 1 펄스발생기와 제 2 펄스발생기가 플로팅접지법을 사용하여 직렬로 연결되는 펄스부가회로가 사용된다.

도 13A에서 도시된 바와 같이, 넓은 구형파인 제 1 펄스는 제 1 펄스발생기(131)에 의해 상승되고, 거의 동시에 협소한 구형파인 제 2 펄스는 제 2 펄스발생기(132)에 의해 상승된다. 2스텝하강파형은 2개펄스를 부가하여 발생된다. 대안으로, 제 1 펄스 및 제 2 펄스 발생기는 병렬로 연결된 펄스부가회로가 사용된다. 이런 경우에, 도 13B에서 도시한 바같이, 제 1 펄스발생기는 상대적으로 고레벨로 협소한 구형파인 제 1 펄스를 상승시키고, 제 2 펄스발생기는 상대적으로 저레벨로 구형파인 제 2 펄스를 상승시킨다.

이 두 개펄스는 2스텝하강파형을 발생하기 위해 부가된다.

그러나, 종래기술에서와 같이, 만일 단순한 구형파가 셋업펄스로서 사용되면서 전압하강이 클 때, 전압에서 갑작스런 변화(전압변화범위)는 자기소거방전을 일으키는 경향이 있다. 이런 자기소거방전은 전체 화면으로부터 강한 광방출을 일으키고, 이것은 콘트라스트를 감소한다.

셋업펄스의 상승시간동안 형성되는 벽전하의 일부분은 자기 소거방전에 의해 소멸되기 때문에, 프라이밍 효과도 또한 약화한다.

2스텝 하강파형이 셋업펄스로 사용된다면, 전하가 떨어질 때 경험하는 급격한 전압변화는 일어나지 않을 것이고 자기소거방전은 억제된다. 결과로서, 전체 화면으로부터 광방출은 제한될 수 있고 콘트라스트가 개선되며, 반면에 벽전하의 소멸이 억제되어 프라이밍 효과가 개선된다.

만일 점진적으로 하강하는 파형이 셋업펄스로 사용된다면, 벽전하는 안정적으로 축적되고, 밝기는 동일한 방식으로 조절되나, 파형에 대한 하강시간은 길어진다. 그러나, 본 실시예에서 2스텝 하강파형의 사용은 셋업이 보다 협소한 펄스로 안정적으로 실행되게 한다.

따라서, 2스텝하강파형을 사용하는 것은 구동기가 고속에서 실행되도록 셋업이 짧은 셋업기간에서 실행되게 한다.

본 실시예의 PDP구동방법은 구동기가 기입결함이 없이 고속에서 실행되게 하며, 콘트라스트는 극단적으로 향상되어진다. 결과로서, 우수한 화상품질이 실현된다.

하강시간이 계단형인 파형의 펄스를 사용하는 기술은, 예를 들면, IBM 기술개시 공보(제 21권, 제 3번, 1978년 8월)에 개시되어 있다. 이 공보 문헌은 자기소거를 방지하기 위한 방법으로서 계단형 하강 파형을 갖는 기입펄스를 사용하는 것을 교시한다. 그러나, 상기한 효과를 얻기 위하여 이하에서 설명되는 것처럼 셋업펄스를 설정하여야 하는 것이 바람직하다.

만일 제 1 스텝에서 하강을 위해 필요한 전압  $V_1$ 이 상대적으로 피크전압  $V_{st}$ 에 대해 너무 작다면, 많은 양의 광방출이 제 2 스텝하강에서 발생할 수 있고, 효과가 퇴색하는 위험이 있다. 그러므로,  $V_{st}$ 에 대한  $V_1$ 의 비율은 0.8 내지 0.9 이하로 설정되어야 한다.

만일 제 1 스텝하강종료와 제 2 스텝하강 개시 사이의 기간, 다시 말해서 제 1 단계의 플랫폼의 폭  $tp$ 이 펄스폭  $tw$ 에 상대적으로 너무 크다면, 이것은 치명적인 효과를 가진다. 그러므로,  $tw$ 에 대한  $tp$ 의 비율은 0.6 내지 0.8 이하로 설정되어야 한다.

## 실험예 2

제 1 실시예의 실험예와 동일한 방법을 이용하여 PDP가 구동되고 서로 다른 2스텝하강파형을 갖는 다양한 셋업펄스를 사용하여 각각의 경우에서 콘트라스트가 측정된다.

PDP가 구동되는 동안에, 펄스폭  $tw$ 와 제 1 하강스텝의 폭  $tp$ 을 비교하여  $tw$ 에 대한  $tp$ 의 비율과 최대전압  $V_{st}$ 와 제 1 스텝 중에 하강전압  $V_1$ 을 비교하여  $V_{st}$ 에 대한  $V_1$ 의 비율로 다양한 값이 사용된다

도 14는  $tw$ 에 대한  $tp$ 의 비율과  $V_{st}$ 에 대한  $V_1$ 의 비율 사이의 관계를 나타내는 실험 결과를 도시한다.

도면에서 빗금친 영역은 콘트라스트가 높고 기입결함에 의한 휘도 변화가 낮은 영역이다. 다시 말해서, 허용될 수 있는 영역이다.

빗금친 영역의 외측은 허용할 수 없는 영역을 도시한다.

$tw$ 에 대한  $tp$ 의 비율과  $V_{st}$ 에 대한  $V_1$ 의 비율이 지나치게 커서는 안된다는 것을 알 수 있으며,  $tw$ 에 대한  $tp$ 의 비율은 바람직하게 0.6 내지 0.8 이하,  $V_{st}$ 에 대한  $V_1$ 의 비율은 0.8 내지 0.9 이하이다.

그러나, 만일  $t_w$ 에 대한  $t_p$ 의 비율과  $V_{st}$ 에 대한  $V_1$ 의 비율이 너무 작다면 유용한 효과는 이루어질 수 없어서, 비율이 0.05 이상으로 설정되는 것이 바람직하다.

본 실시예는 셋업펄스로서 2개펄스가 2스텝하강계단파형을 형성하기 위해 부가되는 파형을 사용한다. 그러나, 동일한 효과는 더 나은 화상품질을 실현하기 위한 3이상하강을 구비한 멀티스텝 파형을 생성하기 위해 3개 이상 펄스를 부가하여 이루어진다.

### 제 3 실시예

도 15는 본 실시예와 관련된 PDP구동을 도시하는 타임도이다.

제 1 실시예에서, 2 스텝상승파형은 셋업펄스에 대해 사용된다. 그러나, 본 실시예에서, 3 개이상 스텝(예를 들어 5스텝)으로 증가하는 멀티스텝파형을 사용한다.

멀티스텝파형셋업펄스는 셋업펄스 발생기(111)로서 계단파발생회로를 사용하여 얻어진다.

도 16은 '전자통신학회'에 의해 출판된 '전자통신핸드북'에서 상술한 계단파 발생회로의 블록도이다.

계단파발생회로는 고정된 개수의 연속적인 음성펄스(전압  $V_p$ )를 발생하는 클록펄스발생기(141), 축전지(142, 143)와 리셋스위치(144)를 포함한다.

축전지(142)의 정전용량  $C_1$ 은 축전지(143)의 정전용량  $C_2$ 보다 높게 설정된다.

제 1 펄스가 클록펄스발생기(141)에 의해 발행될 때, 출력부(145)의 전압은  $C_1/(C_1+C_2) V_p$ 로 상승된다. 제 2 펄스가 발행될 때  $C_1 \cdot C_2/(C_1+C_2)^2 V_p$ 로 상승하고 제 3 펄스가 발행될 때 출력부(145)의 전압은  $C_1 \cdot C_2/(C_1+C_2)^3 V_p$ 로 상승한다.

따라서, 고정된 개수의 펄스(5)가 클록펄스 발전기(141)에 의해 발행될 때, 대응하는 개수의 스텝으로 상승하는 파형이 출력된다.

이때, 고정된 시간이 경과된 후, 다수의 상승스텝(5스텝)을 갖는 셋업펄스파형이 리셋 스위치(144)에 의해 발생된다. 방전이 전압을 하강하면서 회로의 출력측에서 생성된다.

이런 멀티스텝상승파형을 사용하여 취득된 효과는 기본적으로 제 1 실시예와 동일하다.

그러나, 전압이 동일한 레벨로 상승할 지라도, 각 스텝에서의 전압상승이 작을수록, 더 큰 효과가 얻어질 수 있다.

이런 계단펄스파형에서, 제 1 스텝이후의 스텝들에서 전압변화율에 대한 평균값(도 15에서 라인 A의 슬로프 a)은 적어도  $1V/\mu s$  이상  $9V/\mu s$ 이하가 바람직하다. 이것에 대한 원인은 다음과 같다.

만일 전압이 상승하되 전압 변화의 속도가 이러한 범위 이내에서 제한되면, 약한 방전이 I-V 특성이 양성(positive)인 영역에서 생성되고, 방전이 거의 일정한 전압모드에서 발생되어 방전셀의 내부는 개시전압  $V_f$ 보다 다소 낮은 값  $V_{f^*}$ 로 유지된다. 이것은 전압  $V$ 와  $V_{f^*}$  사이의 전위차 ( $V-V_{f^*}$ )에 대응하는 음성 벽전하가 스캔전극(12a)을 커버하는 유전체층의 표면에 효율적으로 축적될 수 있음을 의미한다.

만일 전압변화율의 평균값  $\alpha$ 이  $10V/\mu s$  이상으로 설정되면, 셋업펄스방전에 의해 방출된 광이 더 강해져서 콘트라스트가 현저하게 떨어진다. 그러나 만일 전압변화율의 평균값  $\alpha$ 이 상기 범위 이내에 머물고, 특히  $6V/\mu s$  이하로 설정되면, 셋업펄스방전에 의해 방출된 광은 유지방전에 의해 방출된 것보다 훨씬 약해지고, 따라서 콘트라스트는 거의 영향을 받지 않는다.

만일 셋업이  $10V/\mu s$  이상의 전압변화율의 평균값  $\alpha$ 에서 실행되면, 일정한 비율(rate)로 벽전하의 축적을 제어하는 것이 어려워져서, 후속 기입구간에서의 기입결함(write defects)의 발생이 나타날 확률이 크다.

셋업펄스의 상승 중에 과도한 전압변화가 있게 되면, 셋업펄스에 의한 광방출광이 강해지고 벽전압이 불규칙적으로 될 가능성이 높아진다. 이것은, 펄스의 상승 중에 발생한 강한 방전과 과도한 벽전하로 말미암아, 펄스의 하강 중에 강한 방전(자기소거방전: self-erasing discharge)이 발생할 것이기 때문이다.

제 1 실시예에서 상술한 바 같이, 제 1 스텝상승에 대한 전압  $V_1$ 은 개시전압  $V_f$ 와 관련하여  $V_f - 70 \leq V_1 \leq V_f$ 로 설정되어야 한다.

### 실험예 3

5스텝으로 계단파형상승이 셋업펄스로 사용되는 PDP가 구동되고, 벽전하 이동량  $\Delta Q$  [pC]와 기입펄스전압  $V_{data}$  [V] 사이에 관계가 측정된다.

상승하는 동안 전압변화율의 평균값  $\alpha$ 에 대한 구동조건의 의존성을 조사하기 위해, 제 1 스텝에 뒤따르는 전압변화의 평균율  $\alpha$  [ $V/\mu s$ ]는 2.1과 10.5 사이에서 설정되고 측정이 이루어진다.

다양한 형태의 파형인 셋업펄스는 파형발생기를 사용하여 발생되고 PDP에 인가되기 전에 고속의 고전압증폭기에 의해 전압이 증폭된다.

제 1 스텝상승에서 셋업펄스의 전압은 180V로 설정되고, 이는 개시전압  $V_f$ 보다 20V에서 낮게 설정된다.

벽전하 이동량  $\Delta Q$ 는 PDP에 벽전하측정장치를 연결하여 측정된다.

이 회로는 강유전성의 특징 등을 평가할 때 적용되는 소이어 타우어(Sawyer-Tower) 회로와 동일한 원리를 사용한다.

도 17은 전압변화율의 평균값(average rate of voltage change)  $\alpha$  각각에 대해 기입펄스전압  $V_{data}$ 와 벽전하 이동량  $\Delta Q$  사이의 관계를 설명하는 측정결과이다.

만일 벽전하 이동량  $\Delta Q$ 가 3.5 pC 이하이면, 기입결함과 스크린 플리커는 발생하기 쉽다. 따라서, PDP가 정상적으로 구동하기 위해서는  $V_{data}$ 는 도면에서 도시된  $\Delta Q = 3.5$  pC 라인 위로 설정되어야 한다.

도면으로부터,  $V_{data}$ 의 증가는 기입방전에 의해 생성된 벽전하 이동량  $\Delta Q$ 의 증가를 수반함을 알 수 있다.

이것은  $V_{data}$ 가 증가할수록 방전의 확률은 증가되고 기입결함은 감소되는 것을 나타낸다.

도면에서, 전압변화 평균속도  $\alpha$ 가 커질수록 벽전하 이동량  $\Delta Q$ 가 커진다는 것을 나타내는 좁은 영역을  $V_{data}$ 가 차지한다. 다시 말해서, 만일 전압변화율의 평균값  $\alpha$ 이 위 범위 내에서 상대적으로 높게 설정되면, 벽전하 이동량  $\Delta Q$  레벨은 유지되고,  $V_{data}$ 가 낮은 값에서 설정되더라도 PDP는 올바르게 구동될 수 있다.

본 실시예의 구동방법에서, 셋업기간의 종료시점에서의 벽전하는 콘트라스트 손실 없이 소망의 레벨로 제한될 수 있고, 기입방전결함도 제한된다.

결과로서, 플리커나 거칠기(roughness)와 같은 화상품질저하는 억제되며 뛰어난 화상 품질이 달성된다.

본 실시예는 멀티스텝상승펄스파형이 셋업펄스에 대해 사용되는 예를 도시하나, 펄스의 상승과 하강부 양쪽에 멀티스텝을 구비한 계단파형이 또한 동일한 고품질 화상을 이루기 위한 셋업펄스로 사용될 수 있다.

### 제 4 실시예

도 18은 본 실시예와 관련된 PDP구동방법을 도시하는 타임도이다.

본 실시예는 데이터 펄스로서 2스텝으로 하강하는 계단파형을 사용한다.

제 2 실시예에서 상술한 것 같은 펄스부가회로는 데이터펄스에 대해 2스텝하강과형을 인가하기 위해 데이터 펄스발생기(123)에서 사용된다.

만일 종래기술과 같은 간단한 구형파가 사용되면,  $2\mu\text{s}$  이하로 설정된 데이터 펄스폭은 유지방전의 방전효율성을 감소시키고, 기입결함에 의해 화상품질에서 급격한 감소가 발생하는 경향이 있다.

그러나, 본 실시예에서, 간단한 구형파 대신에 데이터 펄스에 대한 2스텝하강과형의 사용은 기입펄스(스캔펄스와 데이터 펄스)가 유지방전동안 방전효율성을 감소하지 않고 더 적은 폭으로 설정되게 한다. 기입펄스의 폭은  $1.25\mu\text{s}$ 만큼 협소하게 설정된다.

협소하게 기입펄스를 설정함으로써, 기입기간동안 구동은 고속에서 실행된다. 이것은 고해상도를 구비한 고선명도에서 사용하는 많은 수의 스캐닝 라인을 포함한 고선명도 PDP를 구동할 때 극단적으로 유용하다.

본 실시예가 협소한 기입펄스로 안정된 기입이 가능한 이유는 다음과 같다.

기입기간에서 방전유지기간까지 방전동작은 다음의 방식으로 실행된다.

첫째로, 방전은 기입펄스를 인가함으로써 스캔전극과 데이터 전극에서 실행된다.

이런 프라이밍의 결과로서, 유지펄스가 인가될 때, 유지방전은 스캔전극과 유지전극 사이에서 실행된다.

실험예 4B에서 도시된 바 같이 만일 간단한 구형파가 데이터 펄스를 위해 사용되면, 펄스가 인가될 때부터 방전이 실행될 때까지의 방전지연은 길어지고, 방전지연시간은 거의 700에서 900ns가 된다. 이것은 데이터 펄스의 상승과 하강사이에서 짧아진 시간이 방전 결함을 생성한다. 추가로, 방전지연은 불안정한 광방출을 만들면서 방전유지기간에서도 야기된다.

본 실시예처럼 만일, 2개의 부가된 펄스로 만들어진 2스텝하강과형이 데이터 펄스를 위해 사용된다면, 방전지연시간은 짧게 300에서 500ns로 줄어들고, 방전은 짧은 시간에 완결된다.

이것은 비록 데이터 펄스의 상승과 하강 사이의 시간, 즉, 펄스폭이 좁아지더라도, 방전이 신뢰성 있게 이루어질 수 있고, 따라서 기입이 안정적으로 수행되도록 할 수 있다는 것을 의미한다.

다음과 같은 관찰을 또한 할 수 있다.

만일 간단한 구형파가 데이터 펄스에 대해 사용되면, 고전압에서 완전히 상승되어, 짧은 데이터 펄스와 고속구동이 가능하다.

그러나, PDP에서 통상적으로 사용되는 데이터 구동기에서, 펄스 상승시의 전압의 슬루 레이트(slew rate)와 내압(耐壓: ability to withstand voltage) 사이에서는 상반 관계가 존재한다.

그러므로, 순간적으로 100V 이상의 고전압을 상승시키는 구동회로는 생성하는데 어렵고 비싸다.

만일 계단과형을 형성하기 위해 제 1 및 제 2 펄스를 결합하여 생성된 펄스가 발생되면, 구동기IC(모스전계효과트랜지스터)가 각각의 제 1 및 제 2 펄스발생기에 대해 사용된다. 이 구동기IC는 펄스의 상승기간에서 100V 정도의 낮은 내압과 빠른 슬루 레이트를 가진다. 이에 따라 구동기가 고전압 및 고속에서 실행될 수 있다.

그러므로, 본 실시예의 PDP구동방법은 고속으로 안전한 기입을 이루는데 저비용구동회로를 사용한다.

본 발명에서 기입펄스로서 2스텝하강과형을 사용할 때, 제 1 단계하강은 10V에서 100V의 범위로 설정되는 것이 바람직하다. 이것은 효과가 10V 이하에서 얻어지는 것이 어렵고, 100V 이상의 제 1 단계 하강 과형은 낮은 내압을 가진 구동기 IC로 이루는 것이 어렵기 때문이다.

하강시간이 계단형인 파형의 펄스를 사용하는 기술은, 예를 들면, IBM 기술개시 공보(제 21권, 제 3번, 1978년 8월)에 개시되어 있다. 이 공보 문헌은 계단형 하강 파형이 자동소거를 방지하기 위해 유용한 것을 설명한다. 그러나, 상기한 효과를 얻기 위하여, 다음 실험예의 결과에 의하여 도시되는 것처럼, 기입 펄스의 피크 전압이 70 V 및 100V 사이에 있을 경우 0.5  $\mu$ s 내지 2.0  $\mu$ s의 펄스폭 범위를 설정하여야 하는 것이 바람직하다.

#### 실험예 4A

PDP는 데이터전극에 펄스폭 PW가 다양한 값으로 설정된 파형으로 구성된 데이터 펄스를 인가하여 구동된다. 벽전하 이동량  $\Delta Q$  [pC]는 기입방전 전 및 후에 측정된다. 데이터 펄스전압 V는 다양하게 60,70,80,90과 100V에서 설정된다.

벽전하 이동량  $\Delta Q$ 는 PDP 제 3 실시예의 벽전하측정장치를 연결하여 측정된다.

도 19는 데이터 펄스전압 Vdata 각각 값에 대해 데이터 펄스폭 PW와 벽전하 이동량  $\Delta Q$  사이에 관계를 설명하는 측정 장치의 결과를 도시한다.

도면에서, Vdata가 60V일 때, 벽전하 이동량  $\Delta Q$ 은 펄스폭 PW이 2.0 $\mu$ s일 때 높은 값에서 유지되어, 기입방전은 이 범위에서 어느 정도 실행될 수 있다. 그러나, Vdata가 60V일 때, 소량의 플리커양이 관찰된다.

그러나, 만일, Vdata가 이것보다 더 높게 설정되면, 벽전하 이동량  $\Delta Q$ 는 비록 펄스폭 PW가 감소되도 높은 값에서 유지될 수 있고, 기입방전은 여전히 정상적으로 실행된다.

예를 들어, Vdata가 100V일 때 비록 펄스폭 PW가 1.0 $\mu$ s에서 설정되더라도 약 6[pC] 높은 값이 벽전하 이동량  $\Delta Q$ 으로 얻어지고, 방전은 정상적으로 실행된다.

이것으로부터 데이터 펄스에 대한 전압 Vdata의 더 높은 값은 더 안정된 벽전하 이동량  $\Delta Q$ 이 협소한 펄스폭 PW에서 얻어지게 함을 알 수 있다.

다음 점들은 도 19를 참조하여 형성될 수 있다.

펄스폭 PW이 2.0  $\mu$ s을 초과하는 범위에 있을 때 벽전하 이동량  $\Delta Q$ 는 거의 동일한 값으로 유지될 수 있고, 전압 Vdata는 5.50 내지 6.0 pC의 범위에서 안정화 될 수 있다. 한편, 펄스폭 PW가 2.0  $\mu$ s 이하의 범위에 있을 때 70V 및 100V 사이의 전압 Vdata은 60V의 전압 Vdata보다 더 큰 벽전하를 갖는다.

따라서, 펄스폭 PW가 2.0  $\mu$ s 이하의 범위에 있을 때 70V 및 100V 사이의 피크 전압을 갖는 기입 펄스가 충분한 벽전하를 축적하기 위해 바람직하다.

더욱이, 도 19로부터 펄스폭 PW가 0.5  $\mu$ s 이하의 범위에 있을 때 벽전하 이동량  $\Delta Q$ 의 값은 안정한 범위 (5.50 내지 6.00 pC) 이하로 되는 것을 알 수 있다. 따라서, 0.5 $\mu$ s 이상의 펄스폭 PW은 기입 펄스의 피크 전압이 100V 이하일 때 충분한 벽전하를 축적하기 위해 요구된다.

#### 실험예 4B

데이터 펄스로 PDP는 최대전압 Vp가 60V인 구형파와 본 실시예와 같은 최대전압 100V의 2스텝하강계단파형을 사용하여 구동된다.

인가된 전압파형과 벽전하 이동량  $\Delta Q$ 은 기입충전에 대한 평균방전지연시간을 따라 각각의 경우에서 측정된다. 화면 플리커도 또한 측정된다.

각각의 파형이 디지털 오실로스코프를 사용하여 측정된다.

각 측정에 대하여, 잡음은 평균적으로 500 스캔을 취함으로써 제거된다. 표 1은 이 실험의 결과를 나타낸다.

[표 1]

플리커	평균방전지연시간 [ $\mu$ s]	최대전압 $V_p$ [V]	구형파
소량	1.86	60	
없음	0.76	100	제 4 실시예의 파형

이런 결과로부터, 데이터 펄스로서 사용하는 2스텝계단파형은 방전지연시간과 화면 플리커를 감소한다.

제 5 실시예

도 20은 본 실시예와 관련된 PDP 구동방법을 도시하는 타임도이다.

본 실시예에서, 2스텝증가계단파형은 데이터 펄스에 대해 사용된다.

제 1 실시예에서 상술한 것과 같은 펄스부가회로는 데이터 펄스에 대해 2스텝상승계단파형을 인가하기 위해 도 7의 데이터 펄스 발생기로서 사용된다.

만일 종래기술과 같은 간단한 구형파가 사용되면, 펄스상승시간에서 전압의 급격한 상승은 일반적이며, 실험예 5A이하에서 도시한 바 같이 데이터 펄스에 의한 광방출은 점점 강해지고 벽전하는 불규칙하게 된다.

이것에 대한 원인은 제 1 실시예에서 셋업펄스의 경우에 제공된 것과 동일하다.

만일 광방출이 데이터 펄스에 의해 일어나면, 이것은 낮은 그라데이션(Gradation)이 표시될 때, 휘도로서 유지방전의 광방출에 더해지기 때문에 화상품질을 저하시킨다.

화상신호가 램프파형을 사용하여 입력되고 그레이스케일 표시가 수행될 때 만일 데이터 펄스에 의한 광방출이 강하다면, 화상품질의 저하가 특별히 현저하다.



여기에, 만일 데이터 전극에 인가된 데이터 펄스의 전압이 저레벨에서 설정되면, 데이터 펄스에 의한 광방출은 제한되나, 기입방전에 대한 방전지연은 증가한다. 이것은 기입결함이 발생되고, 화상품질의 저하가 발생할 가능성이 높다는 것을 나타낸다.

그러나 만일 본 실시예와 같은 2스텝상승계단파형이 데이터 펄스에 대해 사용되면, 각 스텝에 대한 전압변동이 작아지고 펄스가 고전압으로 상승될 수 있기 때문에, 데이터 펄스에 의한 광방출이 기입결함을 발생시키는 일 없이 제한될 수 있다.

제 4 실시예로서, 100V 이하의 낮은 내전압력을 갖는 구동기IC는 고속에서 PDP가 구동되도록 하면서 펄스부가회로에서 제 1 및 제 2 펄스발생기에 대해 사용한다. 그러나, 비록 2스텝상승계단파형이 기입펄스에 대해 사용될지라도, 제 2 단계 상승은 10V에서 100V범위 이내로 설정되는 것이 바람직하다.

상승하는 계단형을 갖는 기입 펄스를 사용하는 기술은, IBM 기술개시 공보(제 21권, 제 3번, 1978년 8월)에 개시되어 있다. 그러나, 상기한 효과를 얻기 위하여, 제 4실시예의 기술에서 설명되는 것처럼, 기입 펄스의 피크 전압이 70V 및 100V 사이에 있을 경우 0.5  $\mu$ s 내지 2.0  $\mu$ s 이하의 범위로 펄스 폭을 설정하는 것이 바람직하다.

#### 실험예 5A

PDP(10)는 데이터 펄스로서 간단한 구형파를 사용한 관련된 구동방법의 기술에 의해 구동되고, 기입방전에 의해 생성된 광방출과 유지방전은 관찰된다.

도 21A는 기입방전이 실행될 때 일어나는 데이터 펄스전압 Vdata, 스캔펄스전압 Vscn-sus 및 휘도의 시간에 대한 변화를 도시한다. 도 21B는 유지방전이 실행될 때 일어나는 유지펄스전압 Vscn-sus과 휘도의 시간에 대한 변화를 도시한다.

도 21A에서 도시된 기입방전의 피크광도는 유지방전에 의한 제 1 유지펄스에 대한 피크광도보다 크고 제 2 유지펄스에 대해 피크광도와 동일한 피크광도영역을 구비함을 알 수 있다.

#### 실험예 5B

본 실시예에서 PDP는 데이터 펄스에 대해 상술한 간단한 구형파와 2스텝상승계단파형을 사용하여 구동되고, 화상품질과 스크린 플리커는 측정된다.

데이터 펄스는 제공된 파형발생기를 사용하여 구동되고, PDP에 인가되기 전에 이것의 전압은 고속 고전압증폭기에 의해 증폭된다.

양쪽의 경우에 최대전압 V는 100V이다. 표 2는 실험예의 결과를 도시한다.

[표 2]

	최대전압 $V_p[V]$	디스플레이 화질의 품질	플리커
구형파	100	반색조불연속	없음
제 5 실시예의 파형	100	만족	없음

이 결과로부터, 데이터 펄스에 대해 본 실시예의 파형을 사용하는 것은 만족한 중간조 그레이 스케일 디스플레이를 발생하고, 간단한 구형파가 사용되는 경우보다 적은 플리커를 발생하여, 고화상품질이 생성된다.

제 6 실시예

도 22는 본 실시예와 관련된 PDP구동방법을 도시하는 타임도이다.

본 실시예는 유지펄스로서 2스텝하강단계파형을 사용한다.

유지펄스로서 2스텝하강단계파형의 종류를 인가하기 위해, 제 2 실시예에서 상술한 것과 같은 펄스부가회로는 도 5와 6에 도시된 유지펄스발생기(112a, 112b)로서 사용되는 것이 바람직하다.

PDP를 구동할 때 종래기술에서와 같은 간단한 구형파가 유지펄스에 대해 사용할 때, 광이 고휘도에서 방출되게 하므로 유지펄스방전이 높게 설정될수록 방전은 더욱 강하게 된다.

그러나, 이하 실험예 6에서 도시된 바와 같이, 만일 상승시간에서 발생하는 방전이 너무 강하면, 하강시간동안 약한방전이 발생하는 비정상적 동작이 실행된다.

이런 현상은 일반적으로 자기소거방전으로 불리우며, 상승시간에서의 너무 강한 방전때문에 방전셀 내부에 축적된 벽전하가 너무 높아질 때 발생한다. 이것은 하강시간에서의 방전이 상승시간에서의 방전의 역방향으로 발생하는 것을 의미한다.

만일 이 자기소거방전이 발생되면, 상승시간동안 방전에 축적된 벽전하는 감소한다.

추가로, 방전이 역방향에서 다음 펄스전압에 의해 실행될 때, 방전셀 내부의 방전가스에 인가된 유효전압의 감소는 불안정한 방전이 발생하는 비정상적인 동작을 일으킨다.

만일 본 실시예와 같은 2스텝하강계단유지펄스가 사용되면, 비록 유지펄스전압이 고레벨에서 설정되더라도 갑작스런 전압변화는 피할수 있고, 자기소거방전이 제한된다.

따라서, 본 실시예에서, 유지펄스전압은 고레벨에서 설정되고 고휘도의 광방출이 발생된다. 반면에 우수한 화상품질이 이루어지면서 안정된 작동이 보장된다.

계단파형을 사용하는 기술의 예는 USP 4,140,945호 공보에 개시된다. 이 공보의 도 2는 계단파형을 형성하기 위해 통상의 펄스에 증가형 펄스를 가산한 기술을 설명한다. 그러나, 상기한 효과를 달성하기 위하여, 아래와 같이 유지 펄스를 설정하는 것이 바람직하다.

유지펄스로서 2스텝하강파형을 사용할 때, 자기소거방전은 만일 유지펄스에 대한 최대전압이 개시전압  $V_f + 150V$  범위 이하이면 제한되며, PDP는 이 범위에서 구동되는 것이 바람직하다.

#### 실험예 6

PDP는 유지펄스로서 간단한 구형파를 사용하여 구동되고, 스캔전극과 유지전극, 측정된 광도사이 전압에서 시간에 대해 변화한다.

이상적인 고구동전압과 종래의 PDP에 동일한 것이 사용된다.

PDP는 이때 유지펄스에 대해 2스텝 계단파형을 사용한 이상적인 고전압에서 구동된다.

스캔전극과 유지전극사이 전압에서 그리고 광도에서 시간에 대한 변화가 측정된다.

추가로, PDP는 다음의 방식에서 측정된 각각의 경우에서의 조건과 휘도에서 구동된다.

포토다이오드는 피크광도의 적분값으로부터 계산된 각각의 경우에서 광도와 상대적인 휘도를 측정하기 위해 사용된다.

각각의 경우에서 파형의 측정은 디지털 오실로스코프를 사용하여 실행된다.

도 23과 24는 전압 V와 광도 B에서 시간에 대한 변화를 측정한 결과를 나타낸다.

도 23A는 정규 구동전압에서 구형파에 대한 결과이며, 도 23B는 이상적인 고구동전압에서 구형파에 대한 결과이다.

도 24는 이상적인 고전압에서 2스텝 계단파형에 대한 결과이다.

[표 3]

	최대전압 $V_p$ [V]	상대적인 광도	자기소거방전
구형파	200	1.00	NO
구형파	280	1.83	YES
제 6 실시예의 파형	280	2.10	NO

표 3은 유지펄스의 최대전압  $V_p$ , 휘도측정결과(상대값)과 자기소거방전의 존재여부를 도시한다.

PDP가 유지펄스에 대한 구형파를 사용한 종래의 구동전압( $V_p = 100V$ )에서 구동될 때, 단지 도 23A에서 도시된 바와 같이 광방출피크는 상승시간에서 관찰되고 하강시간(자기소거방전은 발생이 안됨)에서 관찰이 안 된다.

그러나, PDP가 유지펄스에 대해 구형파를 사용한 이상적인 고구동전압( $V_p=280V$ )에서 구동될 때, 조그만 광방출피크는 또한 도 23B에서 도시한 하강시간(자기소거방전이 발생한다)에서 관찰된다.

대조적으로, PDP가 유지펄스에 대한 2스텝 하강계단파형을 사용하는 이상적인 고구동전압( $V_p=280V$ )에서 구동될 때, 광방출피크는 단지 도 24에서 도시된 상승시간에서 관찰되고 하강시간에서 관찰이 안된다.

이것은 본 실시예의 구동방법을 사용하는 것은 자기소거방전이 이상적인 최대의 구동전압에서조차 발생하지 않는다는 사실을 보여준다.

표 3에서 상대휘도값은 2스텝 하강계단파형이 구형파가 사용될 때보다 값이 크다는 것을 나타낸다.

2스텝 하강계단파형이 유지펄스로 사용되었고, 다양한 레벨로 설정된 최대전압에서 광방출 여부가 체크되었다. 최대전압이 최소방전유지전압  $V_{smin}$ 의 2배인  $2V_{smin}$  이하일 때, 하강시에 광방출피크가 육안으로 관찰되지 않고 최대전압이 최소방전유지전압  $V_{smin}$ 의 2배인  $2V_{smin}$  이상일 때, 하강시 광방출피크가 육안으로 관찰된다.

제 7 실시예

도 25는 본 실시예와 관련된 PDP구동방법을 도시하는 타임도이다.

본 실시예는 유지펄스에 대해 2스텝으로 상승과 하강인 계단파형을 사용한다.

따라서 유지펄스에 대한 2스텝상승과 하강단계파형을 인가하기 위해, 제 1 실시예에서, 상승한 펄스부가회로는 도 5와 6에서 도시된 제 2 펄스가 협소하게 설정된 유지펄스발생기(112a와 112b)로서 사용된다.

2스텝상승과 하강단계파형은 다음의 방식으로 발생한다. 제 1 및 제 2 펄스 발생기가 플로팅접지법을 사용하여 직렬로 연결되는 도 9에 도시된 펄스부가회로가 사용된다.

도 26A에서 도시된 바 같이, 넓은 구형파가 제 1 펄스발생기에 의해 제 1 펄스로서 상승된다.

이때, 특정한 타임지연후, 매우 협소한 구형파가 제 2 펄스발생기에 의해 제 2 펄스로서 상승한다. 2개펄스는 이때 부가된다. 대안으로, 제 1 펄스와 제 2 펄스발생기가 병렬로 연결되는 펄스부가회로는 사용된다. 도 26B에 도시된 바 같이, 넓은 구형파는 저레벨에서 제 1 펄스발생기에 의해 제 1 펄스에서 상승한다. 이때, 특정한 타임지연후, 협소한 구형파는 고레벨에서 제 2 펄스발생기에 의해 제 2 펄스로서 상승한다.

2스텝상승과 하강계단파형은 2개펄스를 부가하여 이때 발생된다.

PDP를 구동하는데 있어서 종래기술과 같은 간단한 구형펄스가 사용되면, 구동전압을 상승하는 것은 휘도가 더욱더 커지게 하나, 방전전류와 전류소비는 또한 비례하여 높아진다. 그러므로, 구동전압을 상승하는 것은 휘도효율성에 거의 영향을 주지 않는다.

만일 2스텝상승과 감소계단파형이 유지펄스에 대해 사용되면, 유지펄스의 최대전압은 고레벨에서 설정되어, 비록 광이 고 휘도에서 방출될지라도 동력소비는 매우 크지 않다. 종래기술과 비교할 때, 본 실시예의 PDP 구동방법은 더 높은 휘도를 발휘하고, 전력소비의 증가율을 수반하지는 않지만, 전력소비의 증가율이 휘도의 증가율보다는 상대적으로 낮아서, 결과적으로 방전효율이 증가하게 된다.

이것은 유지펄스에 대한 2스텝 상승과 하강계단파형을 사용하게 되면, 방전셀에 인가되는 유지펄스전압의 위상이 방전전류의 위상과 정렬되는 것에 의해, 불필요한 전력의 발생이 제한되기 때문이다. 이 발생의 사용으로 불필요한 동력의 발생이 방전전류의 위상으로 방전셀에 인가된 유지펄스전압의 위상을 정렬하여 제한되기 때문이다.

동일한 효과는 2스텝에서 상승하는 계단파형이 유지펄스에 대해 사용된다면 이루어져서, 또한 펄스하강주기를 2스텝으로 변하게 하는 것이 절대적으로 필요하지 않다.

계단파형을 사용하는 기술의 예는 USP 4,140,945호 공보에 개시된다. 이 공보의 도 2는 계단파형을 형성하기 위해 통상의 펄스에 증가형 펄스를 가산한 기술을 설명한다. 그러나, 상기한 효과를 달성하기 위하여, 하기와 같은 유지 펄스를 설정하는 것이 바람직하다.

추가로 방전효율성을 개선하기 위해서, 2스텝으로 유지펄스가 상승할 때, 제 1 스텝에서 상승된 전압은 개시전압  $V_f$ 에 관련하여 설정되고, 전압은  $V_f - 20V$  이상  $V_f + 30V$  이하의 범위이다.

제 1 스텝상승과 제 2 스텝 상승 사이 전압유지기간은 방전지연시간  $T_{df}$ 와 관련하여 설정되어,  $T_{df} - 0.2\mu s$  이상  $T_{df} + 20\mu s$  이하이다.

#### 실례 7A

유지펄스에 대해 2스텝 상승 및 하강의 계단파형을 사용하는 PDP가 구동되고, 유지방전이 일어날 때 방전셀 내부에서 소비되는 전력량은 V-Q 리사주 도형(Lissajous's figure)을 관찰함으로써 구해진다.

유지펄스는 주어진 파형발생기에 의해 발생되고, 이 전압이 고속고전압증폭기에 의해 증폭된 후 PDP에 인가된다.

V-Q 리사주 도형은 제 1 펄스변화 사이클동안에 방전셀에 축적된 벽전하 Q가 루프에서 변하는 방식을 도시한다. V-Q 리사주 도형의 루프 면적 WS는, 공식(1)로 표현되는 방전동안의 전력소비 W와 관계가 있다.

그러므로, V-Q 리사주 도형을 관찰함으로써 전력소비를 계산할 수 있다.

(1)  $W = fS$ (f는 구동주파수로 표시한다.)

측정이 끝날 때, 방전셀에서 축적된 벽전하 Q가 PDP에 벽전하측정장치를 연결하여 측정된다. 이 장치는 강유전성의 특징을 평가하기 위해 채택된 Sawyer-Tower와 동일한 원리를 사용한다.

도 27은 유지펄스로서 간단한 구형파를 사용하는 PDP가 구동될 때, V-Q 리사로스 도면을 도시하고, a는 PDP가 저전압을 사용하여 구동할 때 도면이고 b는 PDP가 고전압을 사용하여 구동할 때 도면이다.

도면에서 도시된 바 같이, 간단한 구형파가 유지펄스에 대해 사용될 때, 리사주 도형 a와 b는 상사(相似) 평행사변형(Parallelograms)이다. 이것은 구형 펄스가 사용될 때, 구동전압이 증가함에 따라 전력소비가 비례적으로 증가함을 나타낸다. 도 28은 PDP가 유지펄스로서 2스텝상승과 하강계단파형을 사용하여 구동될 때, 측정된 V-Q 리사로스 도면의 예이다.

도면에서 도시된 V-Q 리사주 도형은 도 27에서 도시된 평행사변형보다 오히려 평평한 마름모 형태이다.

이것은 비록 도 28의 V-Q 리사주 도면이 도 27의 V-Q 리사주 도면과 방전셀에서 발생하는 벽전하 이동량과 동일한 양을 갖더라도 루프영역은 더 작게 되는 것을 의미한다. 다시 말해서, 광은 동일한 양이 방출되나, 전력소비는 상당히 감소한다.

V-Q 리사주 도형은, 제 1 스텝상승의 전압 및 제 1 스텝상승으로부터 제 2 스텝상승까지의 전압유지기간에 대해 여러가지 값을 사용하면서 유지펄스로서 2 스텝상승 및 하강 계단파형을 사용하여 구동되는 PDP 구동에 대해 측정한다. 결과로서, 제 1 스텝에서 상승전압은  $V_f - 20V$ 에서  $V_f + 30V$  범위에서 설정될 때, 비교적 평평한 루프가 측정된다.

전압유지기간이  $T_{df} - 0.2\mu s$ 에서  $T_{df} + 0.2\mu s$  범위에서 설정될 때, 비교적 평평한 루프는 또한 측정된다.

#### 실험예 7B

PDP(10)는 유지펄스에 대해 간단한 구형파와 2스텝상승과 하강계단파형을 사용하여 구동되며, 각각의 경우에 휘도와 전력소비는 측정된다.

실험예 6에서, 상대휘도값은 피크광도의 적분값으로부터 계산된다.

PDP를 구동할 때 소비된 전력이 측정되고 상대휘도와 상대전력소비로부터 상대휘도효율  $\eta$ 가 계산된다. 표 4는 상대휘도, 상대전력소비와 상대휘도효율에 대한 상대값이다.

[표 4]

	상대적인 광도	상대적인 전력소비	상대적인 효율성
구형파	1.00	1.00	1.00
제 7 실시예의 구형파	1.30	1.15	1.13

이런 결과로부터, 유지펄스에 대한 간단한 구형파라기 보다는 오히려 2스텝상승과 감소계단파형을 사용하는 것은 휘도를 30% 정도로 증가하게 하고 반면에 전력소비에서의 증가는 거의 15%에 제한될 때 휘도효율은 13% 정도로 증가한다.

본 실시예의 PDP 구동방법이 종래기술의 구동방법보다 더 높은 휘도와 휘도효율로 구동이 실현되게 한다.

제 8 실시예

도 29는 본 실시예와 관련된 PDP구동방법을 도시하는 타임도이다.

실시예 7의 경우처럼, 본 실시예는 유지펄스로서 2스텝상승과 하강계단파형을 사용하나, 파형은 다음과 같은 독특한 특징이 있다.

도 30은 본 실시예에서 사용한 유지펄스에 대한 파형을 도시한다.

- (1) 제 1 스텝상승은 방전셀의 개시전압  $V_i$ 와 거의 동일한 전압으로서 실행된다.
- (2) 제 2 스텝상승에 대한 전압은 싸인함수에 의해 삼각함수로 측정되고, 최대전압변화점과 피크방전전류점은 거의 동일하다.
- (3) 하강기간의 개시는 거의 방전전류가 정지하는 점과 동일하다.

(4) 제 1 하강 스텝은, 코사인 함수에 의해 삼각함수적으로 결정된 속도로, 최소유지전압  $V_s$  근방까지 하강한다. 여기에서 언급한 최소유지전압  $V_s$ 는 PDP가 간단한 구형파를 사용하여 구동할 때 사용된 최소유지전압이다.

이 전압  $V_s$ 는, 스캔전극(12a)과 유지전극(12b) 사이에서 전압을 인가하여 방전셀을 점화상태에 두고, 인가되는 전압을 서서히 감소시키면서, 방전셀이 첫번째로 소멸되는 때의 인가전압값을 읽음으로써, 측정할 수 있다.

제 8 실시예에서 상술한 펄스부가회로는 유지펄스에 대해 위의 독특한 특징을 구비한 계단파형을 인가하기 위해 도 5 및 도 6에 도시된 유지펄스발생기(112a, 112b)로 사용된다.

그러나, RLC회로(저항기-인덕터-커패시터)를 구비한 펄스발진기는 삼각함수적으로 제 2 펄스의 상승과 하강을 결정하기 위해 제 2 펄스발생기로 사용된다.

다시 말해서, 위의 독특한 특징을 구비한 파형은 다음의 방식으로 발생된다. 도 9에서 플로팅접지법을 사용하여 직렬로 연결된 제 1 및 제 2 펄스발생기를 구비한 펄스부가회로가 사용된다.

도 31A에서 도시된 바 같이, 넓은 파형이 제 1 펄스발생기에 의해 제 1 펄스로서 상승한다. 이때, 특정한 지연후 극단적으로 협소한 삼각함수적으로 결정된 파형은 제 2 펄스발생기에 의해 제 2 펄스로서 상승한다.

이때 2개펄스는 부가된다. 대안으로, 제 1 및 제 2 펄스발생기가 병렬로 연결된 펄스부가회로가 사용된다. 도 31A에서 도시된 바 같이, 넓은 구형파가 제 1 펄스발생기에 의해 제 1 펄스로서 비교적 저레벨로 상승한다. 이때, 특정한 지연 후, 삼각함수적으로 협소하게 결정된 제 2 펄스는 제 2 펄스발생기에 의해 비교적 고레벨로 상승한다.

2개펄스는 위에서 상술한 독특한 특성인 파형을 형성하기 위해 부가된다.

제 2 펄스의 상승 및 하강시의 경사는 제 2 펄스 발생기의 RLC 회로의 시간상수를 조절하는 것에 의해 조절할 수 있다.

제 7 실시예와 같은 본 실시예의 구동방법은 전력소비에서 증가를 억제하는 동안 휘도를 개선하고 휘도효율을 개선한다.

그러나 본 실시예에서 발생된 효과는 대단히 크다.

본 실시예의 파형을 사용할 때 휘도효율이 높은 이유는 위의 특성 (1)과 (2)를 사용하여 제 2 스텝의 상승기간에서 방전전류의 위상 이후까지 전압변화의 위상이 지연되는 사실에 놓여있다. 이것은 방전이 셀내에서 발생한 후 과전압이 전원으로 부터 인가되고 전원이 방전셀 내부의 플라즈마로 강제로 삽입되는 방전셀에서의 상황을 일으킨다.

추가로, 광방출이 발생하는 동안에 주로 고전압이 방전셀에 인가되는 상황을 생성하여 휘도효율이 증가된다.

이것은 위의 특성 (3)과 (4)를 사용하여 성취된다.

다음의 결론은 위의 원인을 근거하여 도시된다.

유지펄스에 대한 2스텝상승과 하강계단파형을 사용할 때, 상승기간동안 제 2스텝에서 전압변화(방전셀에 대한 단자전압)의 위상은 방전전류의 위상보다 늦게 설정되는 것이 바람직하여, 휘도효율성이 개선된다.

삼각함수에 따라 유지펄스로서 제 2 단계에서 상승하는 계단파형을 사용할 때, 제 2 스텝상승은 방전전류가 흐를 동안 방전기간  $T_{disc}$  내에서 실행되는 것이 바람직해서, 휘도효율성은 개선된다.

방전기간  $T_{disc}$ 은 방전셀이 용량적으로 충전되는 충전기간  $T_{chg}$ 의 완료와 방전류 흐름의 끝 사이의 기간이다. 여기에서, '방전셀용량'은 스캔전극, 유지전극, 유전체층과 방전가스에 의해 형성되는 방전셀의 구조에 의해 결정되는 기하학적 용량으로서 나타난다.

결과로서, 방전기간  $T_{disc}$ 은 '방전셀이 기하학적 용량으로 충전되는 충전기간  $T_{chg}$ 의 완료시부터 방전전류의 완료까지'로 설명될 수 있다.



본 실시예의 대안으로, 계단펄스가 제 1 펄스 및 제 2 펄스를 부가하여 발생될 때, 삼각함수적으로 결정된 값은 제 1 펄스에 대해 사용할 수 있다.

이것은 상승주기의 제 1 및 제 2 스텝이 유지펄스에 대해 삼각함수적으로 결정되는 펄스를 발생한다.

이런 파형인 유지펄스가 사용될 때, 휘도효율은 추가로 PDP 구조에 따라서 개선된다. 이런 경우에, 제 1 스텝상승은 방전주기  $T_{dise}$ 의 개시로부터 방전전류가 최대값이 될 때까지의 방전기간  $D_{scp}$ 이다.

제 2 단계상승은 방전기간  $T_{dise}$ 의 완료까지 방전전류가 최대값이 되는 시간사이 기간이다.

#### 실험예 8A

PDP는 유지펄스에 대한 위의 상술한 특성인 파형을 사용하여 구동된다.

방전셀 내의 전극(스캔과 유지전극) 사이에서 발생하는 전압  $V$ , 방전셀 내에 축적되는 벽전하량  $Q$ , 벽전하량의 변화량  $dQ/dt$  및 PDP의 휘도  $B$ 가 측정되고,  $V$ - $Q$  리사쥬 도형도 또한 관찰된다.

벽전하량  $Q$ , 광도  $B$ 의 측정은 제 7 실시예의 실험예에서 발생한다.

도 32와 33은 이런 측정의 결과를 도시한다.

도 32에서, 전극전압  $V$ 와 벽전하량  $Q$ 와 벽전하량의 변화  $\Delta Q$  그리고 광도  $B$ 는 시간축을 따라 점이 찍힌다. 도 33은  $V$ - $Q$  리사쥬 도면의 예이다.

도 32로부터, 상승시간동안 제 2 스텝에 대한 전압의 상승은, 방전전류가 흐르기 시작하는 시점(도면의  $t_1$ ) 직후부터 상승하기 시작하며, 제 2 스텝에 대한 전압 상승의 위상은 방전전류의 위상 이후로 지연되는 것을 알 수 있다.

전압  $V$ 의 상승의 최고점은 방전 전류의 피크 타임 근방(도면에서  $t_2$ )으로 제한된다.

광도  $B$ 가 고레벨에서 있는 기간은 광이 방출되는 주기동안 고전압이 주요하게 방전셀에 인가되는 것을 나타내므로 고전압이 방전셀에 인가하는 주기와 일치한다.

도 33의  $V$ - $Q$ 리사쥬 도면은 왼쪽과 오른쪽 일단면에 만곡부(indentation)가 있는 평평한 다이아몬드 형태이다. 이런 부분은 비록 방전셀에서 벽전하 이동량이 동일하게 존재할 지라도 루프영역이 감소하는 것을 나타낸다. 다시 말해서, 전력소비는 광방출량이 동일해도 더 적어진다.

#### 실험예 8B

PDP(10)는, 유지펄스로서 간단한 구형파 및 구형파 사용후에는 본 실시예의 계단파형을 사용하여, 실시예 7의 실험예와 동일한 방법으로 구동된다.

휘도와 전력소비가 측정되고 상대적 휘도와 상대적인 전력소비로부터 상대적 휘도효율성이 계산된다. 표 5는 상대적인 휘도와 상대적인 휘도효율성에 대한 값을 도시한다.

[표 5]

	상대적인 광도	상대적인 전력소비	상대적인 효율성
구형파	1.00	1.00	1.00
제 8 실시예의 파형	2.11	1.62	1.30

이런 결과로부터, 유지펄스로서 간단한 구형파라기 보다는 본 실시예에서 같은 계단파형을 사용하는 것은 전력소비에서 증가가 거의 62%에 제한될 동안 휘도가 두배로 되게 해서, 휘도효율성은 30%정도로 증가한다.

본 실시예는 상승주기에서 제 2 스텝과 하강주기에서 제 1 스텝이 삼각함수적으로 결정되는 파형을 이용하는 예를 보여주나, 어떠한 연속함수도 동일한 효과를 이루기 위해 사용될 수 있다. 예를 들어, 지수함수 또는 가우스함수에 의해 변경된 파형은 또한 사용된다.

제 9 실시예

도 34는 본 실시예와 관련된 PDP구동방법을 도시하는 타임도이다.

본 실시예는, 유지펄스에 대해, 상승시간동안 전압의 변화속도에 영향이 가해지지 않도록 하는 형상을 가진 사다리꼴 파형을 사용한다.

이러한 종류의 상승경사파형은, 예를 들어, 도 5와 도 6에 도시된 유지펄스발생기(112a)와 (112b)로서 도 35에 도시된 사다리꼴파형 발생회로를 사용하여 유지펄스에 대해 인가된다.

이 사다리꼴파형 발생회로는 클록펄스 발진기(151), 삼각파발생회로(152)와 전압리미터(153)로 구성된다. 전압리미터(153)는 어떤 레벨에서 전압을 차단한다. 사다리꼴파형 발생회로에서, 클록펄스발진기(151)는 부가된 펄스발생기(103)로부터 트리거 신호에 대응해서 도 36A에서 도시된 구형파를 발생한다.

삼각파형발생회로(152)는 이 구형파에 근거한 도 36B에서 도시한 삼각파형을 발생한다.

이때, 전압리미터(153)는 도 36C에서 도시한 사다리꼴파형을 발생하기 위해 삼각파형의 피크를 차단한다.

미러(Mirror) 적분 톱니파발생회로가 도 35B에서 도시된 바 같이 삼각파형발생기(151)에 대해 사용된다.

미러 적분 차단파발생회로는 이미 언급한 전자 통신 핸드북에 설명되어 있다.

예를 들어, 제너다이오드리미터는 전압리미터(153)로서 사용된다.

종래기술의 간단한 구형파보다는 유지펄스에 대한 상승경사파형을 사용하는 것은 휘도를 감소하지 않고 전력소비가 저레벨에서 소비되게 한다.

다시 말해서, 더 나은 화질은 저전력소비에서 실현될 수 있다.

이는 제 8 실시예의 경우처럼, 유지펄스의 상승주기동안 전압을 일정한 경사로 상승하는 것이 최대로 큰 방전전류 시점에서 인가된 전압을 방전개시점에서 인가한 전압보다 크게 만들기 때문이다.

본 실시예에 대안으로서, 상승기간이 경사이고 하강기간이 2스텝인 파형이 또한 유지펄스로 사용되어 제 7 실시예와 같은 동일한 효과를 얻는데 사용된다.

유지펄스에서 상승경사의 각은 20V에서 800V/ $\mu$ s 범위가 바람직하다.

유지펄스가 폭 5 $\mu$ s 이하를 구비할 때, 각은 40V에서 400V/ $\mu$ s 범위가 바람직하다.

#### 실험예 9A

PDP는 상승경사 유지펄스를 사용하여 구동되고, 전극(스캔전극과 유지전극) 사이에서 발생하는 전압 V, 방전셀에서 측정된 벽전하량 Q, 벽전하량 Q에서의 변화 dQ/dt 및 PDP의 광도 B는 제 8 실시예의 실험예 8B와 동일한 방법으로 측정된다. V-Q 리사주 도면은 또한 관찰된다.

유지펄스의 상승경사는 200V/ $\mu$ s의 경사를 구비한다.

도 37과 38은 이런 측정의 결과를 도시한다.

도 37에서, 전극전압 V와 벽전하량 Q, 벽전하량에서의 변화  $\Delta$ Q와 광도 B는 시간축을 따라 점이 찍힌다. 도 38은 V-Q 리사주 도형의 예이다.

도 37로부터 피크방전전류를 도시하는 점(도면에서 t2로 도시되며, 또한 피크광도를 도시하는 점이다) 부근에서 전압 V는 방전전류가 흐르기 시작하는 점(도면에서 t1)보다 높다.

도 38의 V-Q 리사주 도형은 얇은 평평한 마름모 형태이다.

이 V-Q리사주도면은 개시전압이 종료전압보다 낮기때문에 좌측과 오른쪽일단이 경사로 형성된다.

이것은 간단한 구형파보다 유지펄스에 대한 상승경사파형을 사용하는 것은 비록 방전셀에서 벽전하 이동량이 동일하게 남아있어도 작은 루프영역을 만든다. 다시 말해서, 전력소비는 방출된 광량이 동일할지라도 적다.

#### 실험예 9B

PDP(10)는 간단한 구형과 또는 유지펄스에 대한 본 실시예와 같은 상승경사파형중 어느 하나를 사용하여 제 7 실시예의 실험예와 동일한 방법으로 구동된다. 휘도와 전력소비와 상대적인 휘도와 상대적인 전력소비로부터 산출된 상대적인 휘도 효율  $\eta$ 은 각각의 경우에서 측정된다. 표 6은 상대적인 휘도와 상대전력소비와 상대적인 휘도효율성  $\eta$ 에 대한 값을 도시한다.

[표 6]

	상대적인 휘도	상대적인 전력소비	상대적인 효율성
구형파	1.00	1.00	1.00
제 9 실시예의 파형	0.93	0.87	1.07

이런 결과로부터, 간단한 구형펄스보다는 유지펄스에 대해 본 실시예의 상승경사펄스를 사용하는 것은 휘도가 7% 동력소비는 13%로 감소하여, 휘도효율성은 거의 7%로 증가한다.

제 10 실시예

도 39는 본 실시예와 관련된 PDP구동방법을 도시하는 타임도이다.

본 실시예에서, 방전유지기간에 인가한 제 1 유지펄스는 2스텝상승과 하강으로 변하는 파형을 사용하나, 제 2 유지펄스 이후로 종래기술과 같은 간단한 동일한 구형파를 사용한다.

단지 제 1 유지펄스가 2스텝상승과 하강파형을 구비하게 하기 위해, 제 1 실시예에서 상술한 펄스부가회로는 도 5에서 도시된 유지펄스발생기(112b)로서 사용된다. 그러나, 스위치는 제 2 펄스발생기의 동작을 온과 오프하는데 사용된다. 제 2 펄스발생기는 제 1 유지펄스가 인가될 때 단지 온이 된다.

제 1 유지펄스가 인가될 때, 제 1 펄스발생기에 의해 발생된 제 1 펄스와 제 2 펄스발생기에 의해 발생된 제 2 펄스는 제 7 실시예와 관련된 도 26에서 도시한 바 같이, 2스텝상승과 하강계단파형을 발생하기 위해 부가된다. 다른 한편으로, 제 2 펄스와 이어지는 펄스가 발생될 때, 단지 제 1 펄스는 제 1 펄스발생기에 의해 발생된다.

종래기술에서와 같은 간단한 구형펄스가 유지펄스에 대해 사용될 때, 방전유지동안 인가된 제 1 유지펄스에 의해 발생된 방전은 불안정(저방전가능성)하며 방출된 광은 비교적으로 소량이다. 이것은 스크린 플리커에 의해 야기된 화질열화의 원인이다.

다음은 비교적으로 제 1 유지펄스에 의해 발생된 저방전가능성에 대한 원인이 제공된다.

일반적으로, 펄스 인가부터 방전전류가 발생될 때까지 시간지연(방전지연)이 있다.

방전지연은 인가된 전압과 강한 상관관계가 있다.

더 높은 전압은 방전지연을 감소하여, 방전지연의 분산이 좁아진다는 것은 종래기술에 널리 알려져 있다. 불안정한 방전을 일으키는 오랜 방전지연의 문제는 또한 유지펄스에 적용할 수 있다.

그러나, 방전셀내에서 방전가스에 인가된 전압  $V_{gas}$ 는 방전셀의 외부전원으로 제공되는 구동전압과 전극을 커버하는 유전체층상에서 축적된 벽전압에 의존한다.

다시 말해 방전지연은 크게 벽전압에 의해 영향을 받는다.

그러므로, 이전의 기입방전의 결과로서 축적된 벽전하에 의해 야기된 플리커는 제 1 유지펄스에 대해 방전지연과 불안정한 방전발생을 만든다.

그러나, 만일 본 실시예로서 2스텝상승과 하강파형이 제 1 유지펄스에 대해 사용되면, 간단한 구형파를 사용하는 것보다 오히려 방전지연이 감소된다. 그러므로, 제 1 유지펄스가 인가될 때의 방전확률은 증가하고, 따라서 스크린 플리커를 감소시킨다.

동일하게 안정성은 방전동안 만일 넓은 펄스가 사용되면 유지펄스에 대해 간단한 구형파를 사용하여 성취된다. 그러나, 본 실시예로서, 펄스에 대해 부가된 2스텝계단파형을 사용하는 것은 협소한 펄스가 사용되도록 하고, 구동이 고속에서 실행된다.

2스텝상승과 하강계단파형이 제 1 유지펄스에 대해 이런 방식으로 사용될 때, 방전확률에서 증가를 얻는 것은 다음의 방식으로 되는 것이 바람직하다. 제 1 스텝상승은 최소방전유지전압  $V_s$ 의 근처로 상승한다. 제 2 스텝상승이 피크전압레벨까지 상승한 후, 파형은 급속히 방전종료점 근처로부터 하강하기 시작한다. 제 1 스텝하강에 대한 전압은 이때 최소방전유지전압  $V_s$  근처로 감소가 된다.

제 2 단계상승부터 제 1 단계 하강까지의 주기, 다시 말해서 최대전압유지기간  $P_{wmax}$ 는  $0.02\mu s$  이상 및 펄스폭  $PW$ 의 90% 이하로 설정되는 것이 바람직하다.

추가로, 제 1 유지펄스에 대한 최대전압 유지기간  $PW_{max1}$ 는 제 2 펄스 및 후속 펄스에 대한 최대전압 유지기간  $PW_{max2}$ 보다 적어도  $0.1\mu s$  길게 설정되어야 한다.

이런 설정에서, 제 1 유지펄스에 대해 방전확률은 급격히 증가하고, 만족할 만한 화상이 플리커없이 취득된다.

#### 실험예 10A

PDP는 제 1 유지펄스에 대해 종래기술의 간단한 구형파 및 본 실시예의 계단파형을 사용하여 구동되고, 방전셀의 전극(스캔 및 유지전극) 사이에서 발생하는 전압  $V_{scn-sus}$ 와 PDP의 휘도효율 B가 각각의 경우에 대해 측정된다.

유지펄스는 제공된 파형발생기에 의해 발생되고 전압은 PDP에 인가되기전에 고속의 고전압에 의해 증폭된다. 전압파형과 광도는 디지털 오실로스코프에 의해 측정된다.

도 40은 구형파가 제 1 유지펄스에 대해 사용될 때의 A와 계단파형이 제 1 유지펄스에 대해 사용될 때의 B인, 측정장치의 결과를 도시한다.

양쪽 그래프에서 전극전압  $V_{scn-sus}$ 와 광도 B는 시간축을 따른 점이다.

도 40에서, 펄스상승개시점과 광방출피크 사이 기간, 다시 말해서 방전지연시간은 A에서 보다 B에서 낮다. 덧붙여서, 방전에 의한 광방출은 A에서 보다 B에서 강하다는 것을 알 수 있다.

#### 실험예 10B

PDP(10)은 최대전압  $V_p$  180V의 간단한 구형파와 제 1 유지펄스에 대한 최대전압 230V인 2스텝상승과 하강계단파형을 사용하여 구동된다.

각각의 경우에서 전압파형과 광도파형은 측정되고, 평균방전지연시간은 산출된다. 휘도와 스크린 플리커는 또한 측정된다. 이런 결과는 표 7에서 도시한다.

[표 7]

	최대전압 $V_p[V]$	평균방전지연시간 [ $\mu s$ ]	상대적인 광도	플리커
구형파	180	1.86	1.00	있다
제 10 실시예의 파형	230	0.81	1.11	없다

이런 결과로부터, 제 1 유지펄스에 대해 2스텝계단파형을 사용하는 것은 방전지연시간과 스크린 플리커를 감소한다고 알 수 있다.

그러므로 본 실시예의 PDP구동방법은 더 나은 고해상도 화상이 실현되게 한다.

제 11 실시예

도 41은 본 실시예와 관련된 PDP구동방법을 도시하는 타임도이다.

본 실시예는 소거펄스에 대해 2스텝상승계단파형을 사용한다.

소거펄스에 대해 2스텝상승파형을 인가하기 위해, 제 1 실시예에서 상술한 펄스부가회로는 도 6에서 소거펄스발생기 (113)로서 사용된다.

종래기술에서와 같은 간단한 구형파가 사용될 때, 강한 방전이 전압상승시간에 전압에서 갑작스런 변화에 이어 발생하게 하는 경향이 있다.

이런 강한 방전은 콘트라스트가 떨어지게 하며 비교적으로 전체스크린상에 강한 광방출을 발생한다.

이런 강한 방전이 발생할 때, 방전셀에서 남아있는 벽전하량은 소거펄스가 인가된 후 더 많은 플리커를 만들고 다음 구동 시퀀스에서 불량방전을 일으킨다.

그러나, 소거 펄스로 2스텝 상승 파형을 사용하게 되면, 전압의 갑작스러운 변화를 피하면서도 인가전압을 상승시킬 수 있어, 광방출이 제한되고 벽전하는 균일하게 소거된다.

본 실시예에서, 내압능력이 낮은 구동기 IC는 제 1 및 제 2 펄스를 함께 부가하여 소거펄스를 발생하기 위한 펄스부가회로에서 제 1 및 제 2 펄스발생기로서 사용된다.

이것은 고속으로 구동이 실행되게 한다.

상승하는 계단파형을 소거펄스로 사용하는 기술의 예는 '플라즈마 디스플레이 패널용 저전압 선택회로의 2스텝 기입/소거 (T.N. Criscimagna, SID 국제 심포지엄 다이제스트, 1975년)' 의 문단에 개시된다. 그러나, 소거 펄스는 상기한 효과를 달성하기 위하여 아래 설명되는 바와 같이 설정하여야 하는 것이 바람직하다.

만일, 2스텝상승계단파형의 제 1 단계상승에서 전압  $V_1$ 이 피크전압  $V_e$ 에 상대적으로 너무 적다면, 비교적 많은 양의 광은 제 2 단계상승에서 방출되고, 콘트라스트의 향상이 없어진다.

그러므로,  $V_e$ 에 대한  $V_1$ 의 비율은 0.05 내지 0.2 이상으로 설정되고,  $V_e$ 에 대한  $V_e - V_1$ 의 비율은 0.8 내지 0.95 이하로 설정되는 것이 바람직하다.

또한, 만일 상승기간에서 제 1 스텝의 완료부터 제 2 스텝의 개시까지의 기간, 즉, 제 1 스텝의 편평부  $t_p$ 가 펄스폭  $t_w$ 에 비해 상대적으로 너무 넓으면 치명적인 효과를 미친다.

그러므로,  $t_w$ 에 대한  $t_p$ 의 비율은 0.8 이하로 설정된다.

상승기간의 제 1 스텝에서 전압  $V_1$ 은 향상된 화상품질을 실현하기 위해,  $V_f - 50V$ 에서  $V_f + 30V$ 범위 이내에 설정되고, 최대피크전압  $V_e$ 는  $V_f$ 에서  $V_f + 100V$  범위 이내에 설정되는 것이 바람직하다. 여기서,  $V_f$ 는 개시전압이다.

#### 실험예 11

PDP는 소거펄스에 대해 2스텝상승계단파형을 사용하여 구동된다.

구동이 실행할 때, 피크전압  $V_e$ 와 펄스폭  $t_w$ 는 고정된 값에 설정되나, 펄스폭  $t_w$ 에 대한 상승기간에서 제 1 스텝의 편평부의 비율  $t_p$ 과 피크전압  $V_e$ 에 대한 제 2 스텝에 대한 전압비율  $V_e - V_1$ 은 다양한 값으로 설정되고, 콘트라스트는 제 1 실시예에서 실험예의 동일한 방법으로 측정된다.

도 42는 이런 측정결과를 도시한다.

도면은 2스텝상승파형이 소거펄스에 대해 사용될 때  $t_w$ 에 대한  $t_p$ 의 비율과  $V_e$ 에 대한  $V_e - V_1$ 의 비율 사이 관계를 도시한다.

도면에서, 빗금친 영역은 허용가능한 영역을 나타내는데, 이 영역에서는 콘트라스트가 높고 기입결함때문에 발생하는 휘도 편차(luminance variations)가 적다.

빗금친 영역의 외부영역은 비수용 범위를 도시한다.

도면으로부터,  $t_w$ 에 대한  $t_p$ 의 비율은 0.8 이하,  $V_e$ 에 대한  $V_e - V_1$ 의 비율은 0.8 내지 0.95 이하로 설정되는 것이 바람직하다.

그러나, 만일  $t_w$ 에 대한  $t_p$ 의 비율과  $V_e$ 에 대한  $V_e - V_1$ 의 비율이 너무 적은 값으로 설정되면, 효과는 얻을 수 없어서, 비율은 0.05보다 높게 설정되는 것이 바람직하다.



본 실시예는 소거펄스에 대해 2스텝상승계단파형을 사용하나, 3개이상스텝을 구비한 멀티스텝계단파형은 동일한 더 나은 화상품질을 실현하는데 사용된다.

## 제 12 실시예

도 43은 본 실시예와 관련된 PDP구동방법을 도시하는 타임도이다.

본 실시예는 소거펄스에 대해 2스텝하강파형을 사용한다.

제 2 실시예에서 상술한 펄스부가유니트는 소거펄스에 대해 2스텝하강파형을 인가하기 위해 도 6에서 소거펄스발생기 (113)로서 사용된다.

종래기술과 같은 간단한 구형파가 소거펄스로 사용될 때, 소거방전에 대해 방전지연시간이 존재한다는 것은, 너무나 협소한 펄스를 설정함으로써 불량 소거와 화상 품질의 저하가 발생한다는 것을 의미한다.

소거펄스로서 간단한 구형파보다는 본 실시예의 것과 같은 2스텝하강파형을 사용하는 것은 비록 협소한 소거펄스가 설정되더라도 정확한 소거가 실행되게 한다.

소거펄스의 폭을 줄이는 것은 소거기간이 감소하게 한다. 이것은 고휘도와 고 화상품질을 얻으면서 기입기간과 유지기간이 짧아지게 한다.

또한, 내압이 낮은 구동기 IC가 펄스부가회로에서 제 1 및 제 2 펄스 발생기로서 사용되어, 제 1 펄스와 제 2 펄스를 합해 소거 펄스를 발생시킨다. 이로 인해 구동은 고속으로 수행될 수 있다.

2스텝하강계단파형이 이런 방식으로 소거펄스에 대해 사용할 때, 소거는 정확히 실행되고, 펄스폭은 가능한 짧게 설정된다.

결과로서 상승시간부터 최대전압유지기간의 완결까지의 기간 Pwer는  $Tdf-0.1\mu s$ 와  $Tdf+0.1\mu s$ 사이에서 설정되어야 한다.

여기에, Tdf는 방전지연시간이다.

이런 2스텝하강소거펄스가 사용될 때, 최대전압Vmax는 대부분의 만족할 만한 화상품질을 이루기 위해 Vf에서  $V+100V$  범위로 설정되는 것이 바람직하다.

## 실예 12

PDP(10)는 소거펄스로서 최대전압  $V_p$  180V이고 펄스폭  $1.50\mu s$ 인 간단한 구형파와 최대전압 200V이고 펄스폭  $0.77\mu s$ 인 2스텝하강계단파형을 사용하여 구동된다.

전압파형과 강도파형은 각각의 경우에서 측정되고, 소거기간에 대한 평균방전지연시간은 측정된다.

소거동작이 성공적이었는지 여부를 판단하기 위해 스크린의 조건이 관찰되었다.

[표 8]

	최대전압 $V_p$ [V]	평균방전지연시간 [ $\mu$ s]	펄스폭 [ $\mu$ s]	소거작동
구형파	180	1.86	1.50	만족
제 12 실시예의 파형	200	0.77	0.75	만족

표 8은 양쪽의 경우에 소거동작이 만족하다고 가리키는 측정결과를 도시한다.

그러나, 소거펄스로서 간단한 구형파보다는 계단파형을 사용하는 것은 크게 방전지연을 감소시키고 본 실시예의 방법을 사용하는 PDP는 협소한 펄스를 사용할 때조차 만족한 성능이 이루어지게한다.

본 실시예에서, 2스텝하강계단파형은 소거펄스에 대해 사용되나, 동일한 효과는 3스텝이상를 가진 멀티스텝하강계단파형을 사용하여 이루어진다.

제 13 실시예

본 실시예에서 사용하는 PDP는 도 1에서 PDP(10)와 동일한 기본구조를 구비하나, 가스 헬륨, 네온, 크세논과 아르곤의 4개의 화합물은 밀폐된 방전가스로서 네온과 크세논 또는 헬륨과 크세논의 화합물을 대신에 사용하며, 밀폐공간에서 압력은 대기압보다 더 높은 800에서 4000토르(torr)로 설정된다.

도 44는 본 실시예와 관련된 PDP구동방법을 도시하는 타임도이다.

도면에서 도시한 바같이, 본 실시예에서 구동은 기입기간에서 인가된 데이터 펄스와 방전유지기간에서 인가된 유지펄스에 대해 2스텝하강계단파형을 사용하여 실행된다.

다시 말해서, 본 실시예는 제 4 실시예에서의 데이터 펄스와 제 6 실시예에서의 유지펄스로서 2스텝하강파형을 사용한다.

이하 후술한 바 같이, 본 실시예는 PDP를 구동할 때 방전전압에서 증가를 제한하면서 휘도와 휘도 효율성과 만족스러운 디스플레이 화상품질을 개선하기 위해 인가된 파형의 특징과 구조적 특징이 결합된다. 가스매체를 PDP에서 주입하는 압력은 일반적으로 500토르 이하이다.

이어지는 방전에 의해 발생된 자외선이 주로 147nm의 중심파장인 공명선이다.

그러나 만일 밀폐공간에서 압력이 위처럼 높다면(많은 수의 원자가 방전공간에서 밀폐된다), 중심파장이 154nm 또는 172nm의 엑시머 방사비율은 더 크다.

공명선은 자기흡수 경향이 있다. 반면에 분자빔은 형광물질층에 의해 반사된 자외선양이 이 경우에는 크다는 것을 의미하고, 휘도와 휘도 효율성을 개선하면서 거의 자기흡수가 없다.

정상적인 형광물질층에 의해 자외선에서 가시광선까지 변환의 효율성은 파장이 길수록 더 크고, 이것은 본 실시예가 휘도와 휘도 효율성을 개선해야 하는 이유이다.

종래의 PDP에서, 방전은 제 1 글로우위상을 구비하나, 만일 800에서 4000토르의 고압설정이 본 발명에 대해 사용되면, 필라멘트 글로우위상 또는 제 2 글로우위상은 더욱 더 용이하게 발생된다. 이것은 집중에너지를 제공하고, 방출된 자외선의 양을 증가하면서 양성열(positive column)에서 전자의 밀도가 증가되게 한다.

밀봉된 가스매체는 저방전전압을 유지하면서 휘도와 휘도효율성이 취득되게 하는 비교적 소량의 크세논을 구비한 위에서 언급한 4개가스의 화합물이다.

도 1에 도시된 바같이 만일 고압이 스캔전극과 데이터 전극이 서로 반대에 위치한 PDP의 밀폐공간에서 설정되어 방전공간이 그 사이에 있다면, 기입결합이 발생되는 경향이 있다. 이것은 밀폐공간에서 고압력이 개시전압을 증가시키기 때문이다.

그러나 종래 기술에서 구형파가 셋업펄스와 기입펄스에 대해 사용될 때, 기입펄스에 대해 인가된 방전이 고레벨로 설정될 때조차도 방전지연은 발생된다. 결과로서, 기입결합은 피하기가 어렵다.

그러나, 2스텝하강계단파형이 본 발명에서 데이터 펄스로서 사용됨으로써, 방전지연이 감소되고, 데이터 펄스가 인가되는 기간 이내에 기입 방전이 완료될 수 있다. 결과적으로 기입 방전에 의해 발생되는 벽전하량은 증가하고, 기입결합은 감소한다. 이 계단파형은 2개 펄스를 함께 부가하여 발생되며, 이것은 내압이 낮은 구동기 IC가 펄스발생기로서 사용될 수 있다는 것을 나타낸다. 결론적으로, 구동이 고속에서 실행될 수 있다.

본 실시예에서 2스텝하강계단파형은 또한 유지펄스에 대해 사용되어, 고유지펄스전압이 휘도를 증가하고, 안정적인 동작을 유지하면서 설정된다. 이것은 플리커가 없이 더 나은 화상품질이 실현되게 한다.

### 실험예 13A

40 $\mu$ m의 전극간격과 다음의 화합물로 구성된 방전가스를 구비한 PDP는 제작된다: 헬륨 50%, 네온 48%, 크세논 2%; 헬륨 50%, 네온 48%, 크세논 2%, 아르곤 0.1%; 헬륨 30%, 네온 68%, 크세논 2%; 헬륨 30%, 네온 67.9%, 크세논 2%, 아르곤 0.1%.

Pd영역과 개시전압 Vf 사이의 관계는 각각의 PDP에 대해 시험된다.

도 45에서 그래프는 이런 결과를 도시한다. 그래프 아래는 다른 종류의 가스를 사용하는 PDP에 대한 휘도(방전전압이 250V이다)를 도시하는 표이다.

다음의 도면으로부터, 밀폐공간에서 압력의 증가는 개시전압에서 증가를 일으키나, 만일 위에서 상술한 4개가스의 화합물이 방전가스에 대해 사용되면 개시전압은 비교적 저레벨로 제한된다.

특별히, 만일 헬륨 30%, 네온 67.9%, 크세논 2%, 아르곤 0.1%의 화합물이 사용되면, 비록 Pd영역이 6(토르 x cm)아래로 유지될지라도 휘도는 비교적으로 양호하고 개시전압은 효과적인 개시전압영역(220V이하) 이내에서 유지되며, 전극간격 d은 60 $\mu$ m이며, 밀폐공간의 압력은 1000(토르)임을 의미한다.

가스 화합물의 최소개시전압은 Pd=4의 근처에 있으며, 4(예를 들어: 밀폐공간 2000토르의 압력과 20 $\mu$ m의 전극간격 d)로 Pd를 설정하는 것이 바람직하다.

특별히 개시전압에 대한 절대값은 사용된 크세논양에 따라서 변하나, 이것사이에 상대적인 관계는 거의 변하지 않는다.

### 실험예 13B

60 $\mu$ m의 높이를 구비한 장벽리브와 200토르의 압력에서 밀폐된 4개가스의 화합물 각각을 가진 PDP는 도 4에 도시된 종래 기술의 간단한 구형과를 사용하는 구동방법과 도 44에서 도시된 본 발명의 계단과형을 사용한 구동방법에 의해 구동된다.

실재의 화상디스플레이는 실행되고, 상대적인 휘도, 휘도효율  $\eta$ 과 화상품질(플리커)은 평가된다.

표 9는 이런 결과를 도시한다.

[표 9]

	상대적인 광도 $B$	상대적인 전력소비 $W$	상대적인 효율 $\eta$	디스플레이 화질의 품질
구형파	1.00	1.00	1.00	플리커의 대응량
제 13 실시예의 파형	1.31	0.72	1.82	만족

이 표로부터, 본 실시예의 구동방법이 사용될 때의 상대휘도, 전력소비, 상대효율 및 화질이, 단순한 구형파를 사용하는 구동방법보다 더 우수하다는 것을 알 수 있다.

이것은 본 실시예에 의해 규정된 패널구조의 화합물과 구동방법이 비록 PDP의 밀폐공간에서 압력이 높을지라도 고휘도, 고효율성과 만족스러운 화상품질이 취득되게 한다.

본 실시예의 구동방법은, 본 실시예에서처럼, 2000 토르의 압력으로 4종류의 가스 혼합물이 들어있는 PDP 및 500 토르의 압력으로 네온(95%)과 크세논(5%)이 혼합물이 들어있는 PDP에 적용되었다. 각각의 경우에 대해 휘도효율  $\eta$ 가 비교되었고, 전자의 PDP의 효율은 후자보다 1.5배인 것으로 알려졌다. 이로써, 본 실시예에 의해 규정된 구동방법, 방전가스 조성물 및 압력이 유효한 것임을 알 수 있다.

본 실시예에서, 데이터 펄스와 유지펄스는 2스텝하강과형을 구비하나, 대안의 예로서 동일한 효과는 만일 한 개 또는 다른 하나 또는 데이터 펄스와 유지펄스 양자가 2스텝상승과형을 구비할 지라도 성취된다.

게다가, 비록 2스텝상승과 하강과형이 단지 데이터 펄스에 대해 사용되고, 간단한 구형파가 유지펄스에 대해 사용될 지라도, 거의 동일한 효과가 효율성은 낮지만 본 실시예와 같이 성취된다.

제 14실시예

도 46은 본 발명의 실시예와 관련한 PDP 구동 방법을 나타낸 타이밍도이다.

본 실시예는 셋업펄스, 기입펄스, 제 1유지펄스 및 소거펄스의 계단파형을 사용한다.

본 실시예에서, 도 46에 도시된 것처럼 2스텝의 상승하는 계단파형은 제 1실시예에서와 같이 셋업펄스를 사용하고, 2스텝의 하강하는 계단파형은 제 4실시예에서와 같이 데이터펄스를 사용하고, 2스텝 상승 및 하강계단파형은 제 10실시예에서와 같이 제 1유지펄스를 사용하고, 2스텝 상승하는 계단파형은 제 11실시예에서와 같이 소거펄스를 사용한다.

각 기간내에서 결합파형에 전압을 인가함으로써 콘트라스트가 개선될 수있고 방전 지연으로 발생된 플리커링은 이하에 설명되는 것처럼 제약된다.

셋업 및 소거 펄스에 대해 계단파형을 사용함으로써, 셋업 및 소거 방전 중에 콘트라스트를 개선할 수 있지만, 기입 방전시의 방전 지연  $T_{dadd}$  과 제 1 유지 방전시의 방전 지연  $T_{dsus1}$ 의 크기를 증가시키는 경향이 있다. 그 이유는 셋업 및 소거 펄스에 대해 계단파형을 사용하게 되면, 전하 이동량을 감소시켜, 결과적으로 셋업기간중에 발생하는 벽전하 이동량을 감소시키기 때문이다.

그러나, 본 실시예에서 데이터펄스의 계단파형을 사용하여 방전지연  $T_{dadd}$ 을 감소시키는 동작과 제 1유지 펄스의 계단파형을 사용하여 방전지연  $T_{dsus1}$  을 감소시키는 동작은 방전 지연을 방지하므로 플리커는 발생하지 않는다.

본 실시예에서와 같은 구동 방법에 있어서, 콘트라스트를 매우 크게 할 수 있고  $1.25 \mu s$  폭을 갖는 기입 펄스를 사용하여 고속으로 구동될 지라도 고 화질을 얻을 수 있다.

실험예 14A

PDP(10)는 기입 및 유지 펄스로 간단한 구형파가 사용되어 구동되고, 셋업 및 소거 펄스로 간단한 구형파와 2스텝의 상승 및 하강 파형이 사용되어 구동된다. 기입 방전에서 발생하는 평균 방전지연시간  $T_{dadd} (\mu s)$ , 제 1 유지 방전에서 발생하는 평균 방전지연시간  $T_{dsus1} (\mu s)$ , 콘트라스트 비율 및 제 1 유지방전의 방전효율  $P (\%)$ 가 측정된다.

방전 효율  $P$ 는, 기입부터 유지방전에 이르는 동작을 10000번 수행한 후, 제 1 유지방전에서 얼마나 광이 많이 방출되었는지를 카운트함으로써 측정된다.

발광은 디지털 오실로스코프상의 방전중에 발광을 관찰하기 위하여 애벌런치 포토다이오드(APD: avalanche photo diode) 를 사용하여 관정된다.

실험예 14B

PDP(10)는 셋업 및 소거 펄스에 사용되는 계단파형과, 모든 유지펄스에 대한 간단한 구형파와, 기입 펄스를 위해 간단한 구형파와 다양하게 사용되는 2스텝의 상승 및 하강 파형으로 구동된다. 기입 방전에서 발생하는 평균 방전지연시간  $T_{dadd} (\mu s)$ , 제 1 유지 방전에서 발생하는 평균 방전지연시간  $T_{dsus1} (\mu s)$ , 콘트라스트 비율 및 제 1 유지방전의 방전효율  $P (\%)$ 가 측정된다.

실험예 14C

PDP(10)는 셋업, 소거 및 기입 펄스로 계단파형과, 간단한 구형파와 2스텝의 상승 및 하강 계단파형이 제 1 유지펄스로 다양하게 사용되어 구동된다. 기입 방전에서 발생하는 평균 방전지연시간  $T_{dadd} (\mu s)$ , 제 1 유지 방전에서 발생하는 평균 방전지연시간  $T_{dsus1} (\mu s)$ , 콘트라스트 비율 및 제 1 유지방전의 방전효율  $P (\%)$ 가 측정된다. 표 10은 실험예 14A, 14B, 및 14C의 결과를 나타낸다.

[표 10]

	14A		14B		14C	
	구형파기입 및 유지펄스		계단파형 셋업 및 소거펄스 구형유지펄스		계단파형 셋업, 소거 및 기입펄스	
	셋업/소거펄스		기입펄스		제 1 유지펄스	
	구형파	계단파형	구형파	계단파형	구형파	계단파형
Tdadd [ $\mu$ sec]	1.86	2.17	217	1.45	1.45	0.71
Tdsus1 [ $\mu$ sec]	1.86	2.42	2.42	1.76	1.76	0.79
	150:1	400:1	400:1	400:1	400:1	400:1
P [%]	95.0	78.0	78.0	90.0	90.0	99.9

실험예 14A의 결과로부터 셋업 및 소거 펄스의 간단한 구형파보다 계단파형을 사용하여 콘트라스트가 크게 개선됨을 알 수 있다. 그러나 기입 방전에서 발생하는 평균 방전지연시간 Tdadd 과 제 1유지 방전에서 발생하는 평균 방전지연시간 Tdsus1 은 보다 커지고 동시에 방전효율 P 이 감소된다.

이로부터 그리고 실험예 14B의 결과로부터 기입펄스 뿐만 아니라 셋업 및 소거 펄스의 간단한 구형파보다 계단파형을 사용하여 콘트라스트 레벨이 개선되고, 기입 방전에서 발생하는 평균 방전지연시간 Tdadd 과 제 1유지 방전에서 발생하는 평균 방전지연시간 Tdsus1 의 증가량이 제약되고 방전효율 P 의 하강이 제약됨을 알 수 있다.

이로부터 그리고 실험예 14C의 결과로부터 기입펄스와 제 1유지펄스뿐만 아니라 셋업 및 소거 펄스의 간단한 구형파보다 계단파형을 사용하여 콘트라스트가 개선되고, 기입 방전에서 발생하는 평균 방전지연시간 Tdadd 과 제 1유지 방전에서 발생하는 평균 방전지연시간 Tdsus1 이 감소되고 방전효율 P 이 개선됨을 알 수 있다.

제 15 실시예

도 47은 본 실시예와 관련한 PDP 구동 방법을 나타낸 타이밍도이다.

본 실시예에서 계단파형은 제 14실시예에서와 같이 셋업, 기입, 및 소거 펄스로 사용된다. 또한 계단파형은 제 1펄스로 사용되는 것이 아니라 모든 유지 펄스로 사용된다.

본 실시예에서, 도 47에 도시된 것처럼 2스텝의 상승하는 계단파형은 제 1실시예에서와 같이 셋업펄스를 사용하고, 2스텝의 하강하는 계단파형은 제 4실시예에서와 같이 데이터펄스를 사용하고, 2스텝 상승 및 하강계단파형은 제 7실시예에서와 같이 유지펄스를 사용하고, 2스텝 상승하는 계단파형은 제 11실시예에서와 같이 소거펄스를 사용한다.

각 기간내에서 결합파형에 전압을 인가함으로써 콘트라스트가 개선될 수 있고 방전 지연으로 발생된 플리커링은 제약되고, 휘도 효율이 이하에 설명되는 것처럼 실현된다.

그러나, 일반적으로 말하자면, 고 분해능을 갖는 PDP는 휘도 효율이 낮아지는 경향이 있다. 이는 다음과 같은 사실 때문이다. 즉, 방전셀이 작을수록, 방전 공간에서의 단위 체적당 벽표면 면적이 더 커지게 되고, 이에 따라, 방전 가스로부터의 여기자(exiton) 및 하전입자의 벽표면 손실이 증가하기 때문이다. 또한 고분해능을 갖는 PDP는 예컨대 제조 공정에서 배기 공정 중에 남아있는 증기 같은 대량의 불순물을 포함할 수 있다. 장벽리브간 간격의 감소가 컨덕턴스를 악화시키기 때문이다. 방전 가스내 대량의 불순물은 또한 개시전압을 증가시키는 경향이 있다.

따라서, 어떤 종래기술과 유사한 간단한 구형파를 사용하여 고 분해능의 PDP를 고속으로 구동시키는 것은 플리커를 형성하고, PDP를 적합한 방법으로 구동시키는 것은 곤란하다. 그러나, 본 실시예에서 고 분해능의 PDP는 약  $1.25 \mu s$ 의 고속에서도 안정하게 구동될 수 있고, 최대 사양으로 하이비전 화상을 표시하는 동안 안정하게 구동될 수 있다.

비교적 고분해능의 PDP에서는 유지펄스로 계단파형을 사용하여 휘도 효율이 크게 개선된다. 이 종류의 PDP에서 셀 피치의 변동은 그 얻어진 효과에서 넓게 변동한다. 이 이유는 간단한 구형파를 유지 펄스로 사용할 때에도 비교적 큰 방전 전류가 구해질 수 있으므로 전극 폭이 넓은 PDP의 계단파형을 사용함으로써 효과를 얻기는 곤란하기 때문이다. 그러나, 전극 폭이 좁은 PDP에 있어서 간단한 구형파를 유지 펄스로 사용한다는 것은 방전 전류가 거의 없으므로 계단파형을 사용하는 효과가 보다 용이하게 생성된다는 의미이다.

#### 실험예 15A

PDP는 셋업 및 유지 펄스로 계단파형과, 유지펄스로 간단한 구형파와, 기입펄스로 간단한 구형파와 2스텝의 상승 및 하강 계단파형을 다양하게 사용하여 구동된다. 셀 피치는  $360 \mu s$  및  $140 \mu s$ 로 설정된다. 상대적 휘도 효율  $\eta$  및 콘트라스트 비율이 측정된다.

#### 실험예 15B

PDP는 셋업 및 유지 펄스뿐만 아니라 기입펄스로 계단파형과, 모든 기입펄스로 간단한 구형파와, 유지펄스로 간단한 구형파와 2스텝의 상승 및 하강 계단파형을 다양하게 사용하여 구동된다. 셀 피치는  $360 \mu s$  및  $140 \mu s$ 로 설정된다. 상대적 휘도 효율  $\eta$  및 콘트라스트 비율이 측정된다.

실험예 15A 및 실험예 15B에서 콘트라스트 비율 400 : 1은 만족스러운 것을 찾아냈다. 표 11은 상대적 휘도 효율의 측정 결과  $\eta$ 을 나타낸다.



[표 11]

		계단파형 셋업 및 소거펄스		15B	
		15A		계단기입펄스	
		구형파유지펄스		유지펄스	
		기입펄스		계단파형	
		구형파	계단파형	구형파	계단파형
		1.00	1.00	1.00	1.08
셀피치		360 $\mu$ m	0.72	0.72	0.94
		140 $\mu$ m			

이들 결과로부터 140  $\mu$ s의 셀 피치를 갖는 PDP는 360  $\mu$ s의 셀 피치를 갖는 PDP보다 휘도 효율이 낮다.

실험에 15A의 결과로부터 휘도 효율은 간단한 구형파 또는 계단파형이 기입펄스를 위해 사용되는지에 따라 변화하지 않는다. 그러나, 실험에 15B의 결과는 유지 펄스로 계단파형을 사용하여 간단한 구형파를 사용한 것보다 휘도 효율을 크게 생성하는 것을 나타낸다.

실험에 15B의 결과 유지 펄스의 간단한 구형파보다 계단파형을 사용하여 360  $\mu$ s의 셀 피치를 갖는 PDP에서는 약 8 %의 휘도 효율, 140  $\mu$ s의 셀 피치를 갖는 PDP에서는 약 30 %의 휘도 효율을 증가시키는 것을 추가로 나타낸다. 특히, 이는 고분해능 PDP에서 유지 펄스의 계단파형을 사용하여 휘도 효율이 크게 개선됨을 나타낸다.

따라서, 본 실시예의 구동 방법을 사용하여 PDP는 고 휘도 효율을 가지고 고속으로 PDP가 구동될 수 있게 하여 고분해능 화상이 안정하게 표시될 수 있도록 한다.

추가 정보

본 발명은 상술한 바와 같이 독특한 파형, 특히 계단파형을 셋업, 기입, 유지 및 소거펄스와 기입펄스로 사용하여 콘트라스트, 화질 및 휘도 효율을 개선한다. 그러나, 펄스를 스캔전극, 유지전극 및 데이터 전극에 인가하는 수단은, ADS 방법을 사용하여 PDP를 구동할 때 상기 수단이 통상적으로 사용될 수 있다면, 상술한 실시예로 제한되지 않는다.

예를 들면, 상기 실시예에 있어서, 셋업 및 소거 펄스의 계단파형이 스캔 전극(19a)에 인가된 예를 기술하였지만, 본 발명은 이 펄스를 데이터 전극(14) 및 유지 전극(19b)에 인가하여도 동일한 효과를 실현할 수 있다.

상기 실시예에서, 계단파형은 기입 펄스로 계단파형을 사용하는 일 예로 데이터 전극(14)에 인가되는 데이터 펄스로 사용하였지만, 계단파형은 스캔 전극(19a)에 인가되는 스캔펄스에서도 사용될 수 있다.

더욱이, 상기 실시예의 방전유지기간에서, 포지티브 유지 펄스가 스캔 전극(19a)과 유지 전극(19b)에 선택적으로 인가된 예로 주어졌다. 선택적인 예로서, 포지티브 및 네거티브 유지펄스가 스캔 전극(19a) 또는 유지 전극(19b)에 선택적으로 인가될 수도 있다. 이 경우 유지 펄스의 계단파형을 사용하여 동일한 효과가 달성될 수 있다.

또한 PDP의 채널구조는 상기 실시예의 설명과 동일할 필요는 없다. 본 발명의 구동 방법은 종래의 면 방전 PDP 또는 대향하는 방전 PDP의 구동시에도 인가될 수 있다.

### 발명의 효과

본 발명에 의하면, 고속으로 구동하면서도 기입결함이 없이 콘트라스트를 개선한 PDP 구동 방법을 제공할 수 있다. 또한, 스크린상의 플리커 및 거칠기(flicker, roughness)를 일으키지 않으면서 고화질 및 고휘도를 나타내는 PDP 구동 방법을 제공할 수 있다.

### (57) 청구의 범위

#### 청구항 1.

복수의 방전셀이 한 쌍의 기관(11,12)사이에 배열되어 있는 플라즈마 디스플레이 패널(이하 PDP이라 한다)용 PDP 구동 방법에 있어서,

화상을 표시하기 위해 다음의 단계를 반복하는데, 이 단계는,

상기 복수의 방전셀 각각에 셋업펄스를 인가하여 각각의 방전셀 내에 전하를 축적하는 셋업단계;

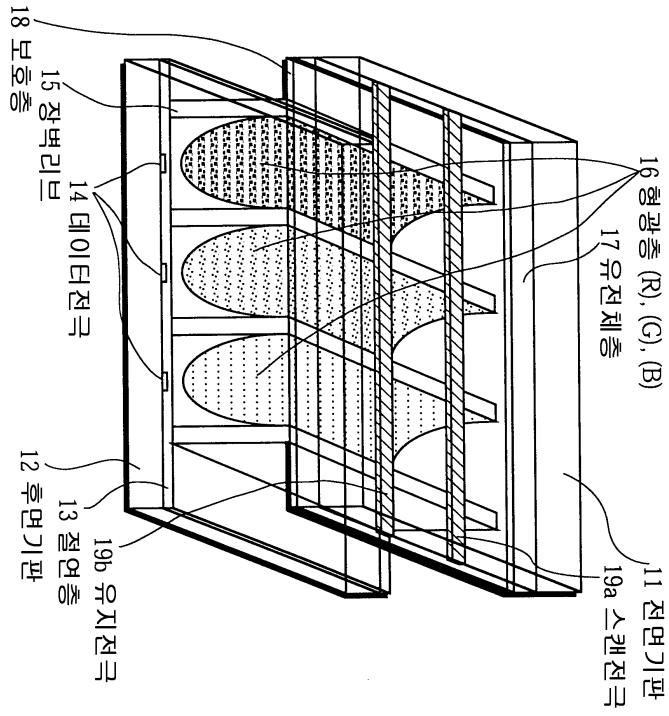
상기 복수의 방전셀 중에서 선택된 방전셀에 기입펄스를 인가하여 화상을 기입하는 기입단계;

상기 기입단계후 각 방전셀에 적어도 하나의 유지펄스를 인가하여 상기 선택된 방전 셀에서 방전을 유지하는 방전유지단계를 포함하고,

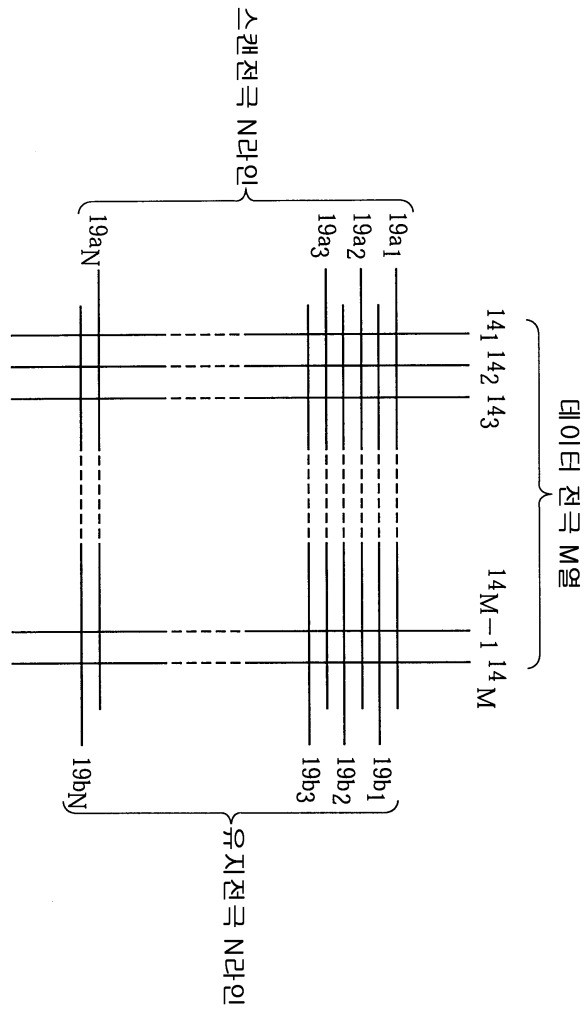
상기 셋업 단계 중에 인가된 셋업펄스가 적어도 2스텝으로 상승하는 계단파형을 구비하고, 상기 계단파형의 제 1 스텝 상승의 전압 점프는  $V_f - 70 V$  이상( $V_f$ 는 방전개시전압)이고  $V_f$  이하인 것을 특징으로 하는 PDP 구동방법.

### 도면

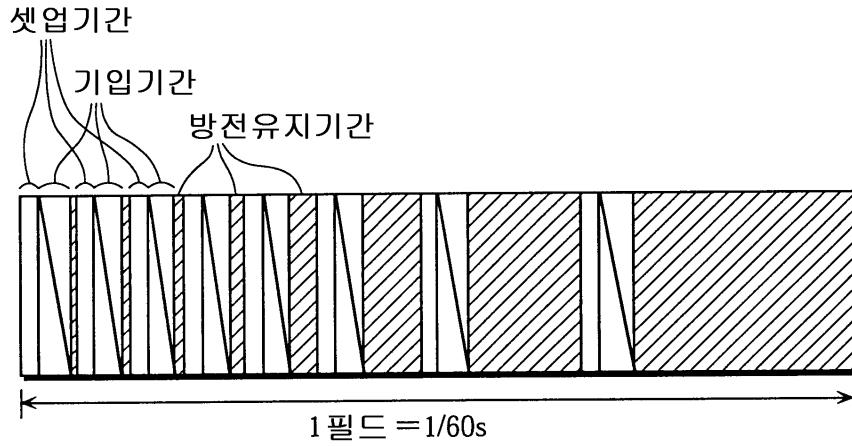
도면1



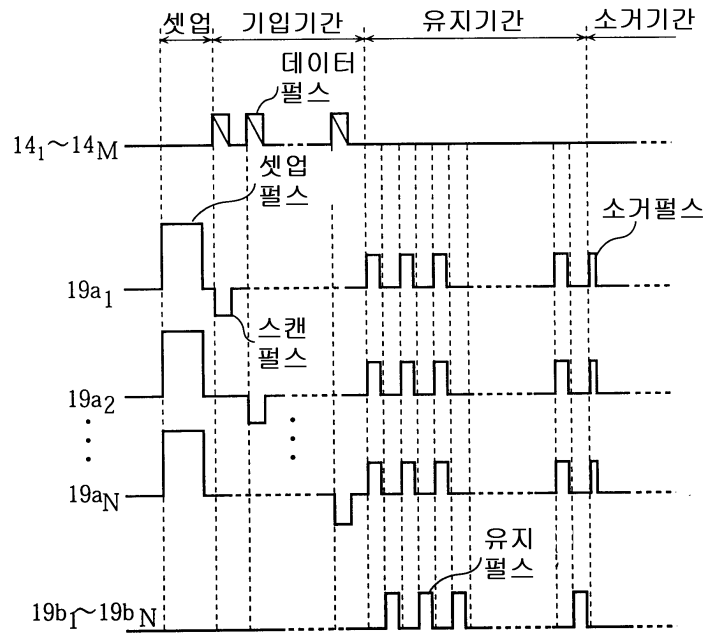
도면2



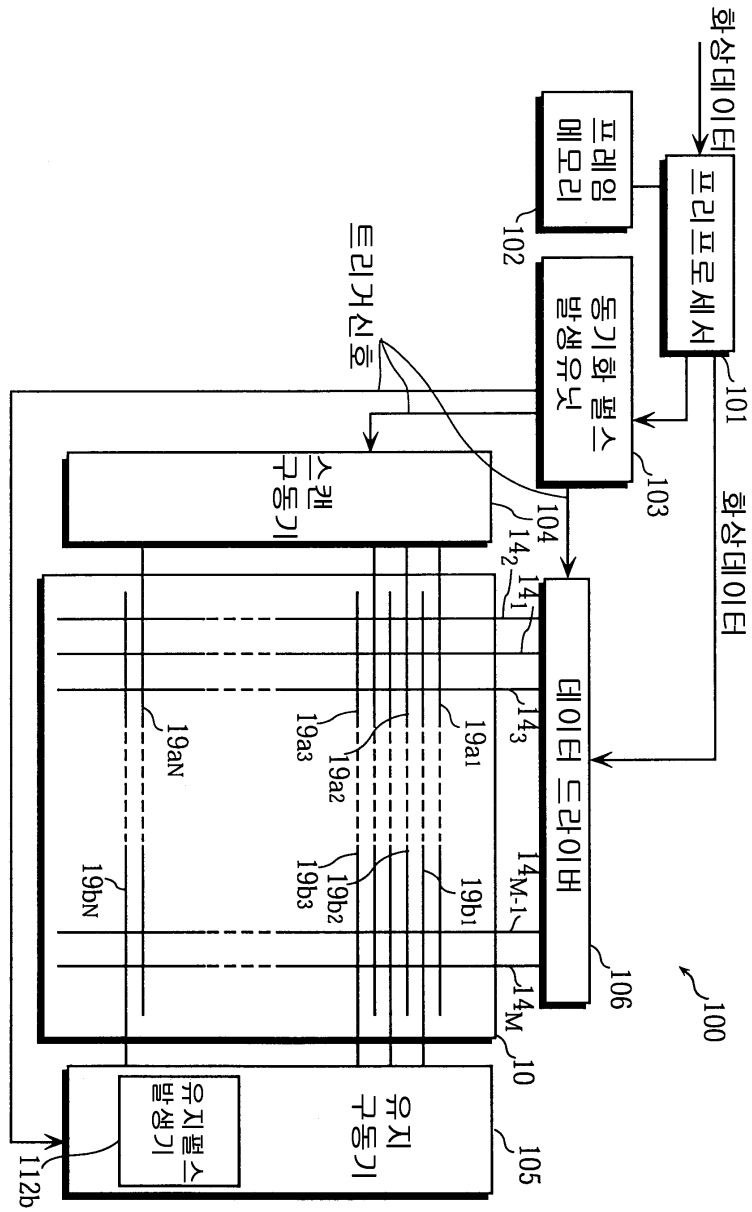
도면3



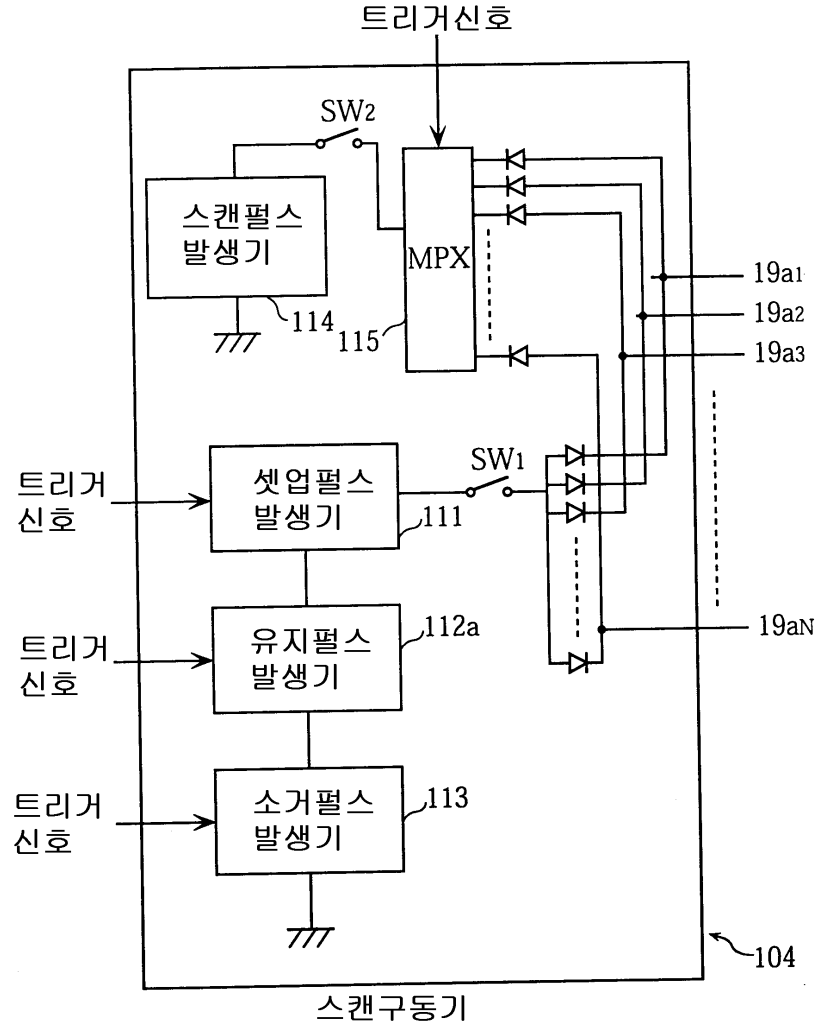
도면4



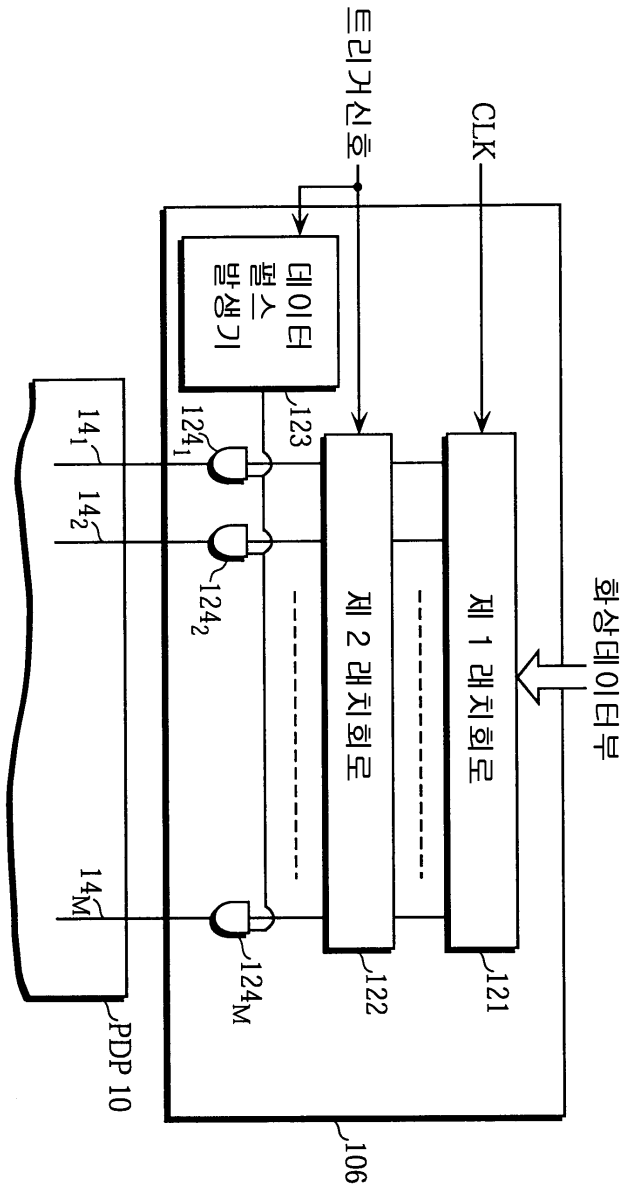
도면5



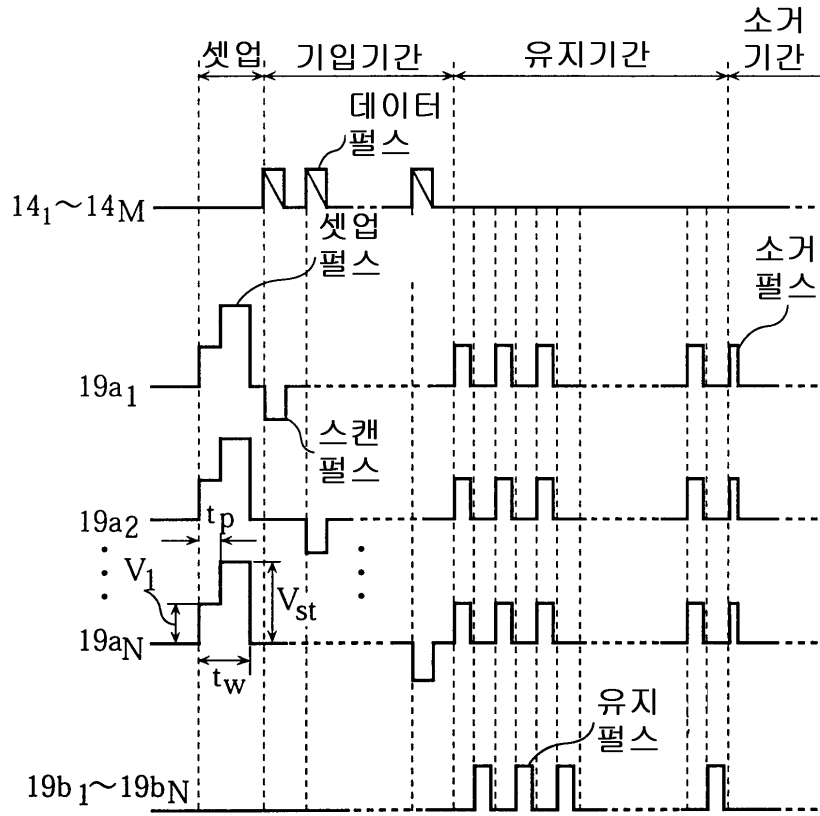
도면6



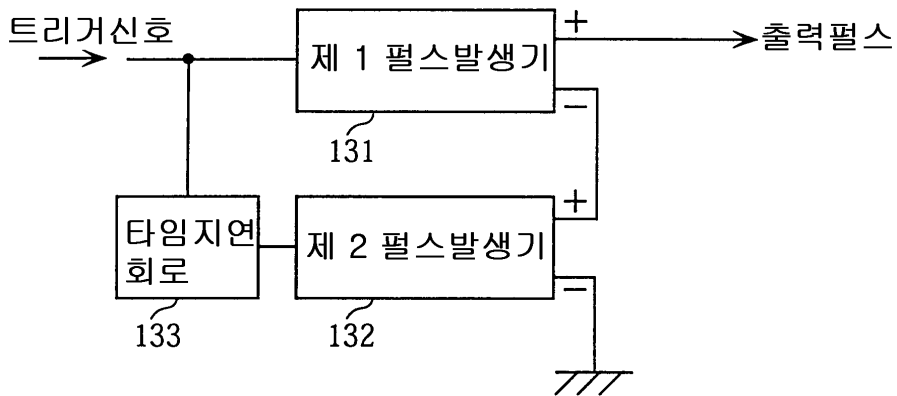
도면7



도면8

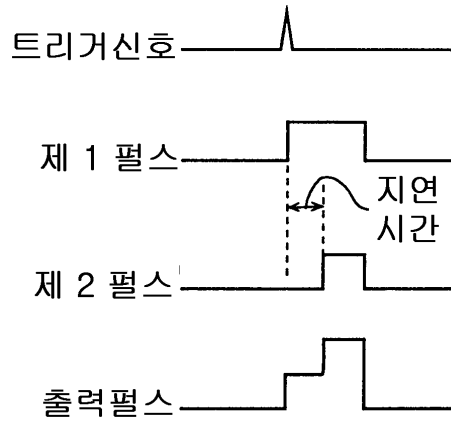


도면9

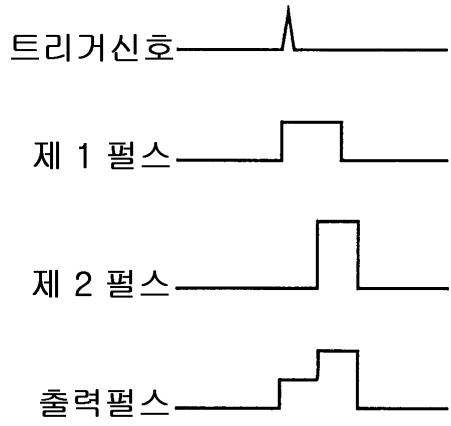




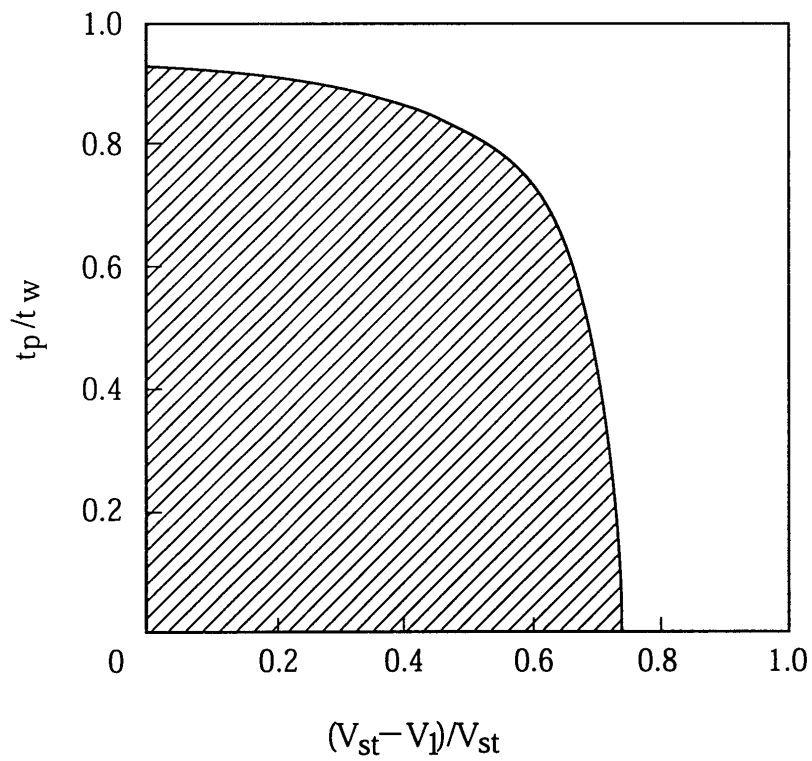
도면10a



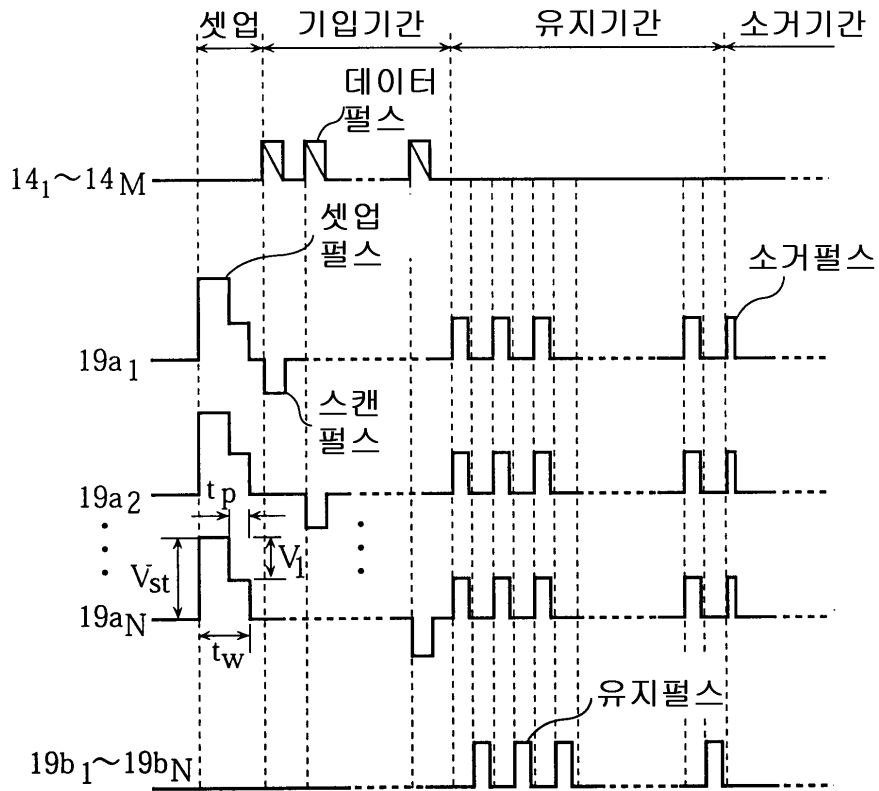
도면10b



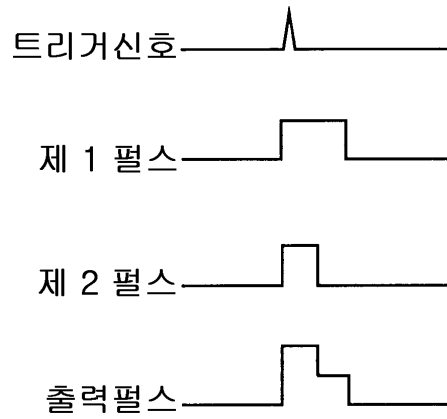
도면11



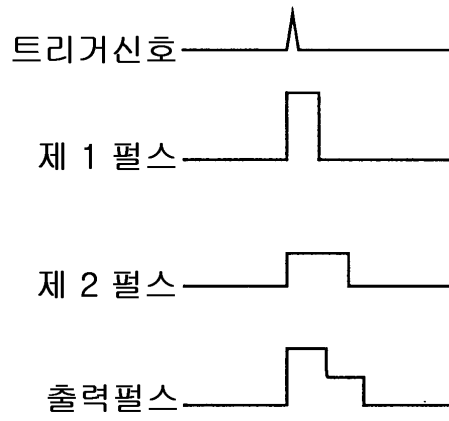
도면12



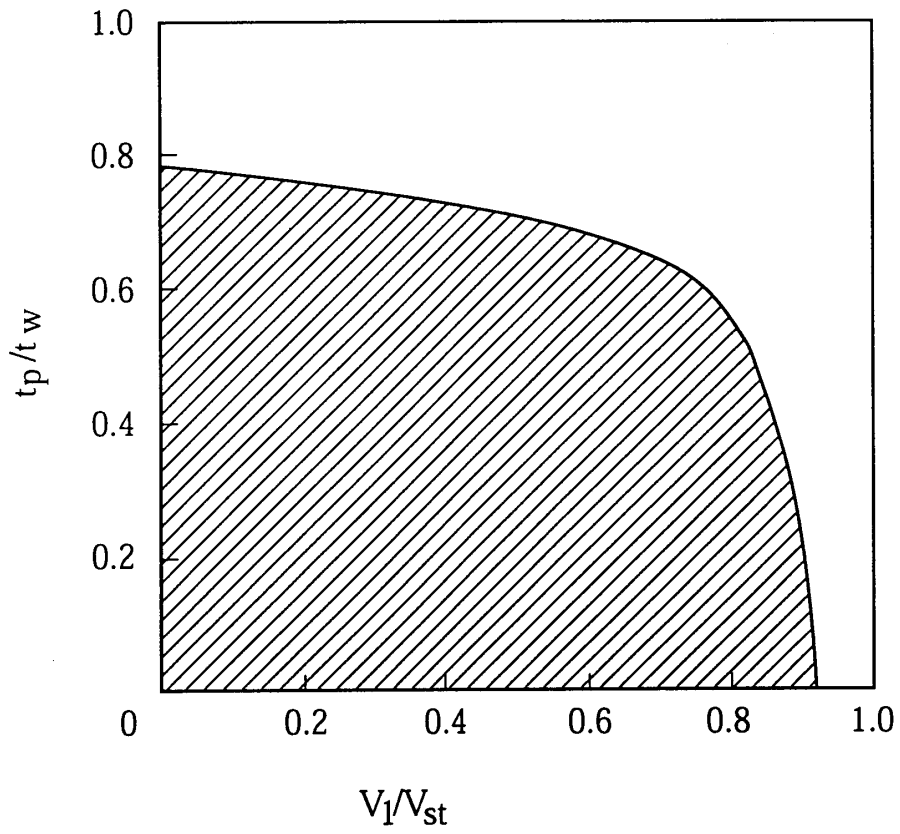
도면13a



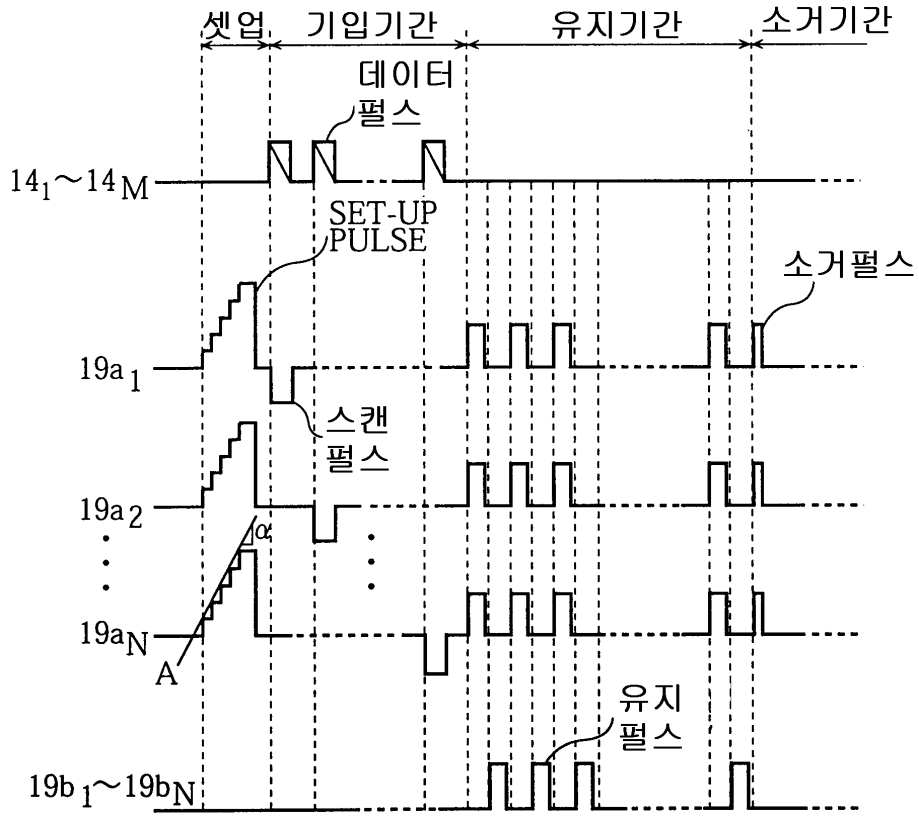
도면13b



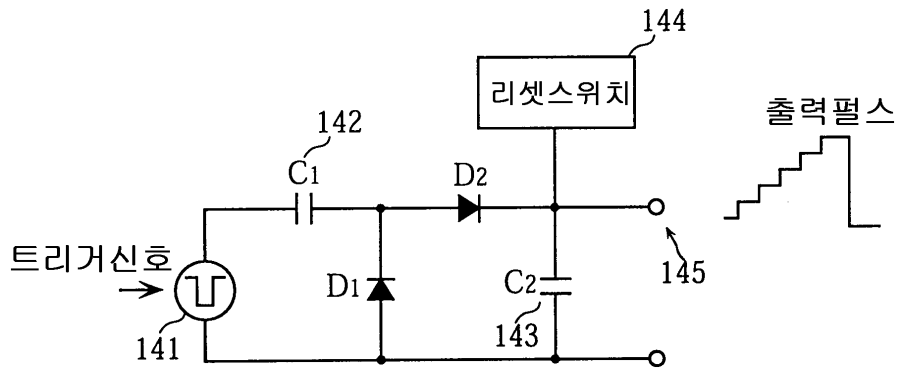
도면14



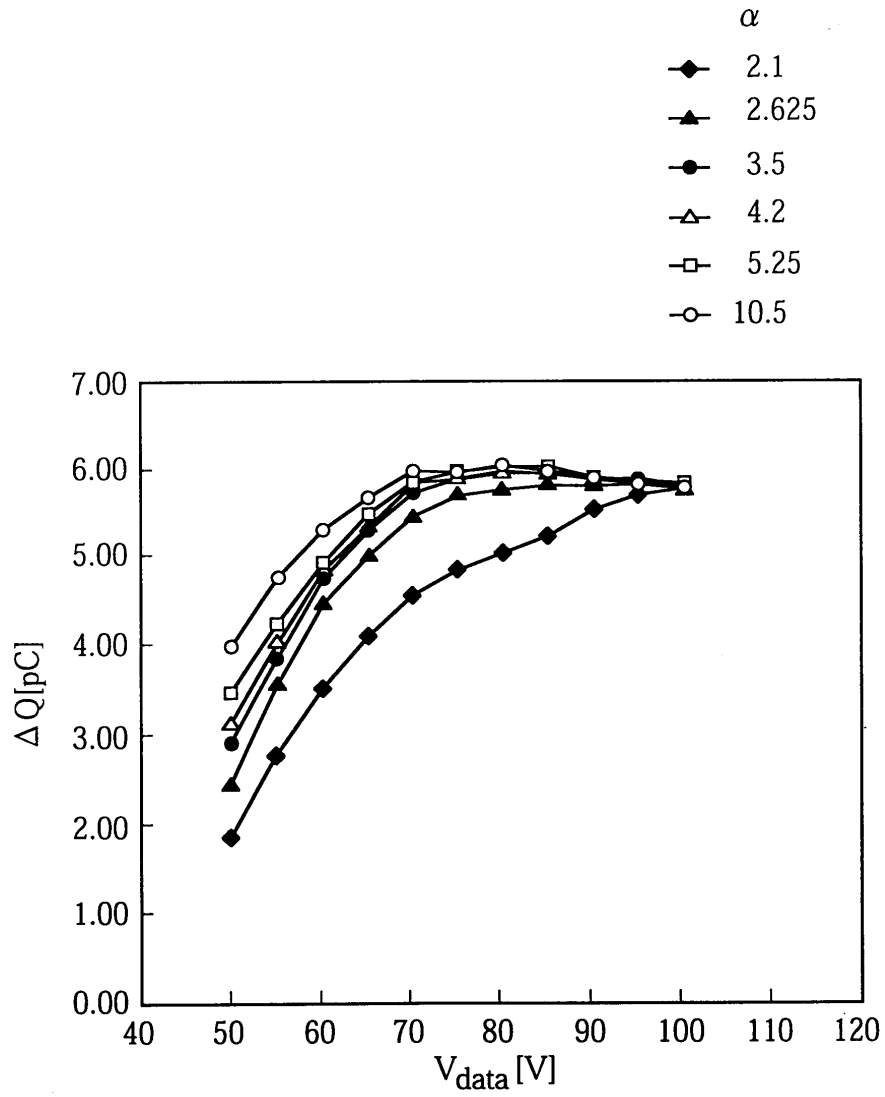
도면15



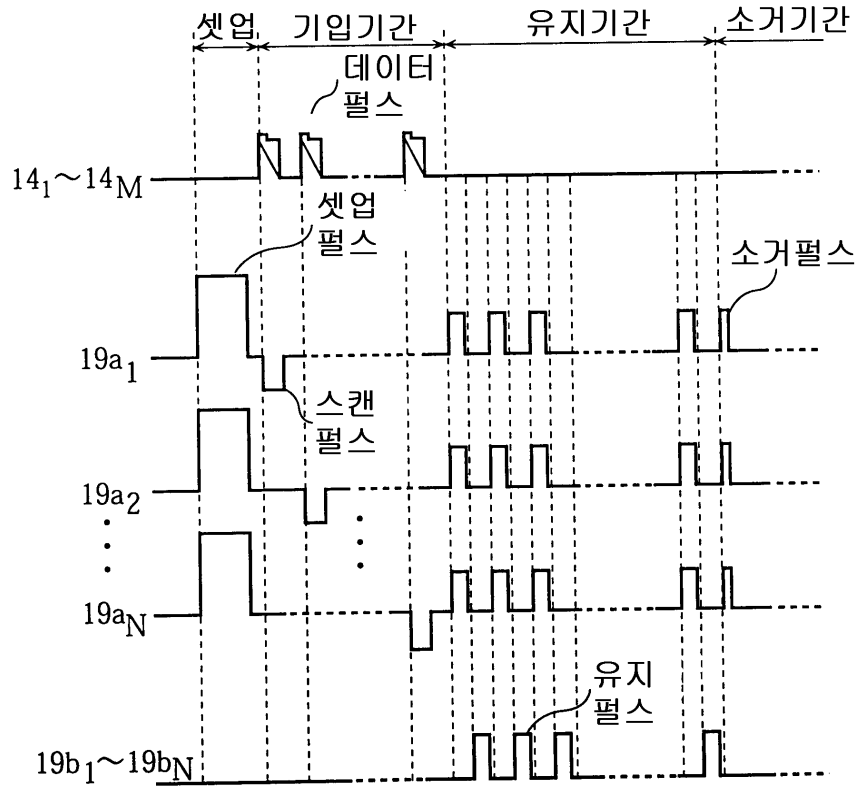
도면16



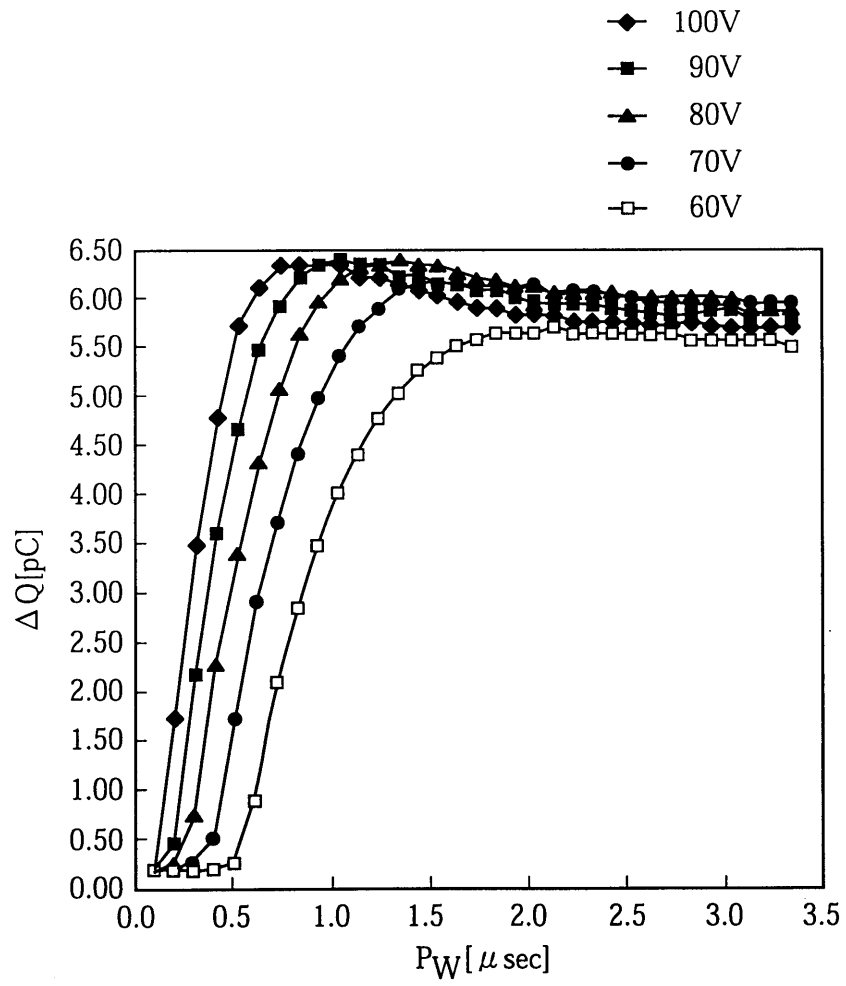
도면17



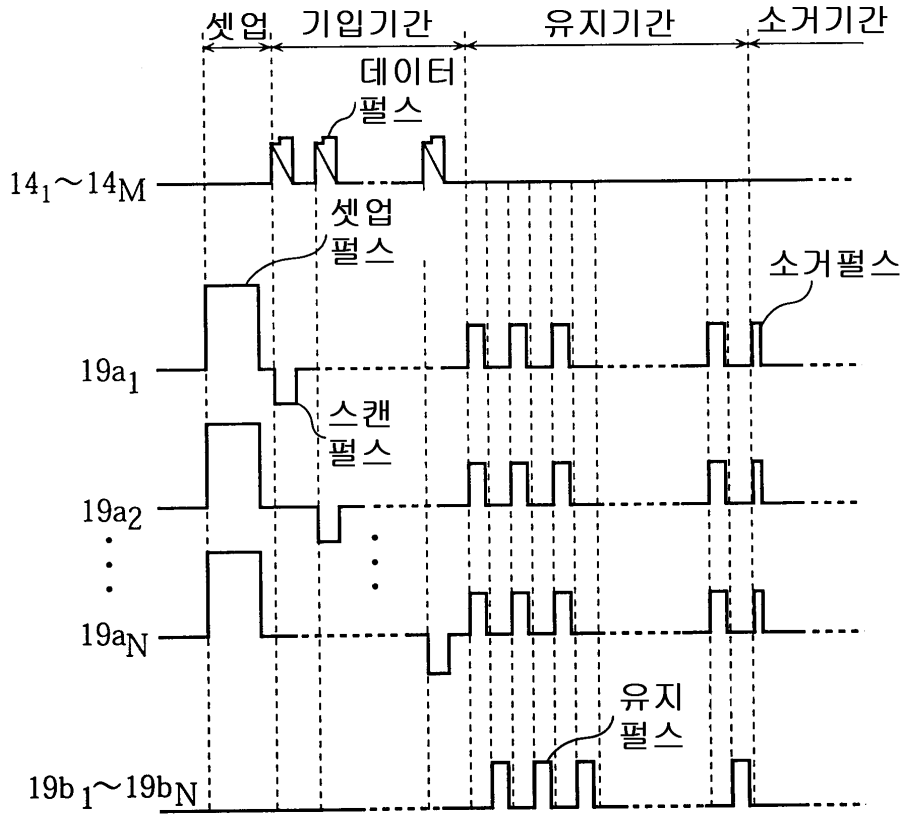
도면18



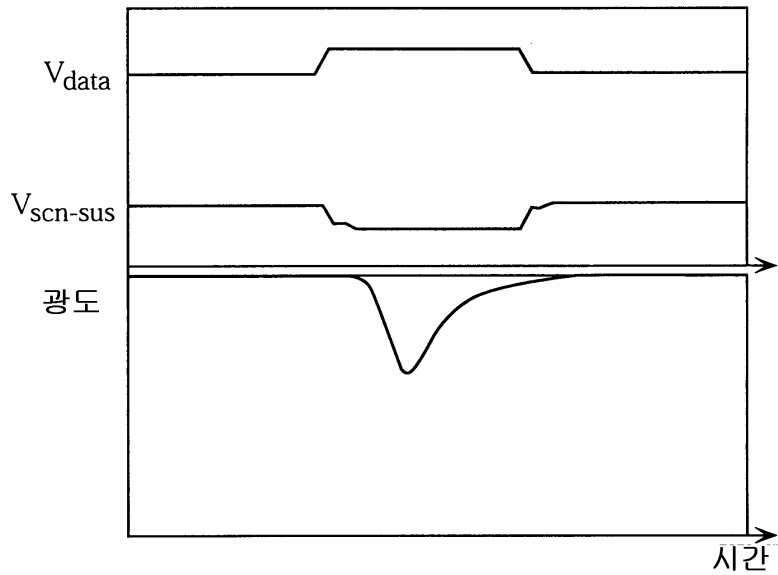
도면19



도면20

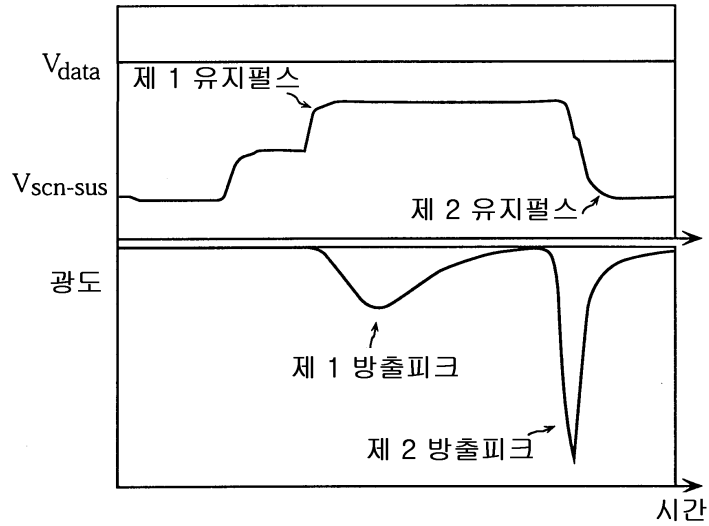


도면21a

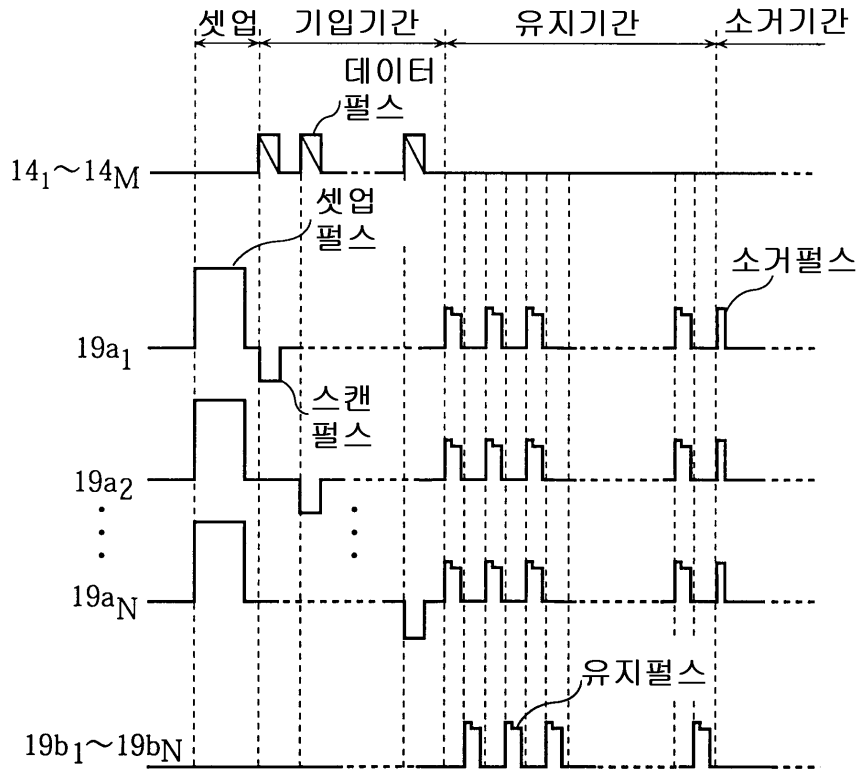




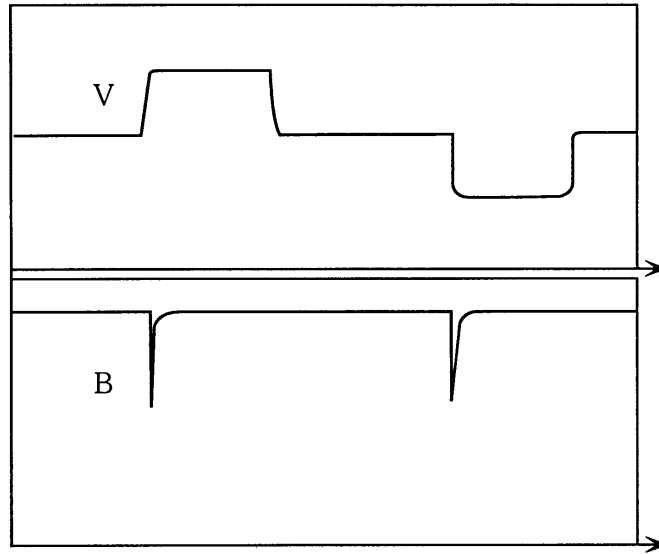
도면21b



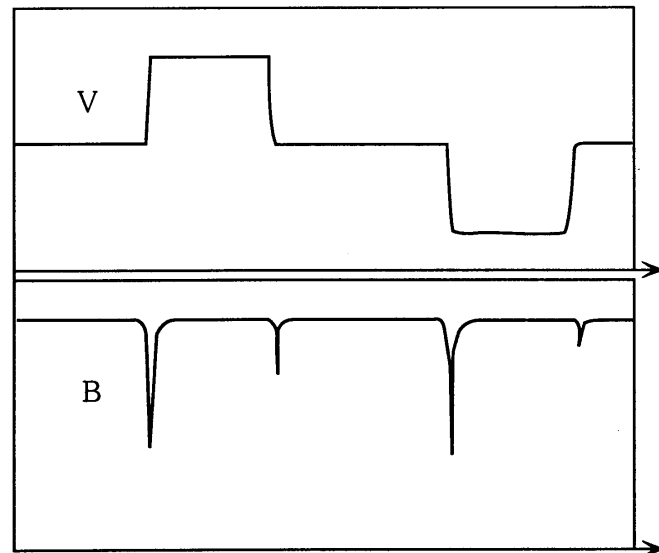
도면22



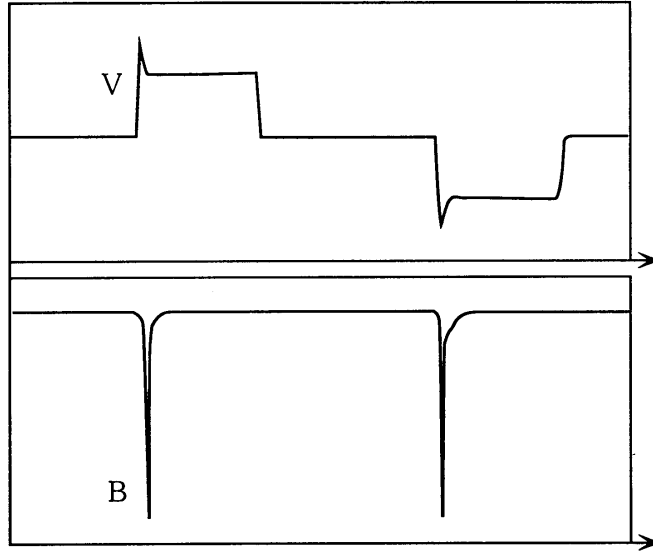
도면23a



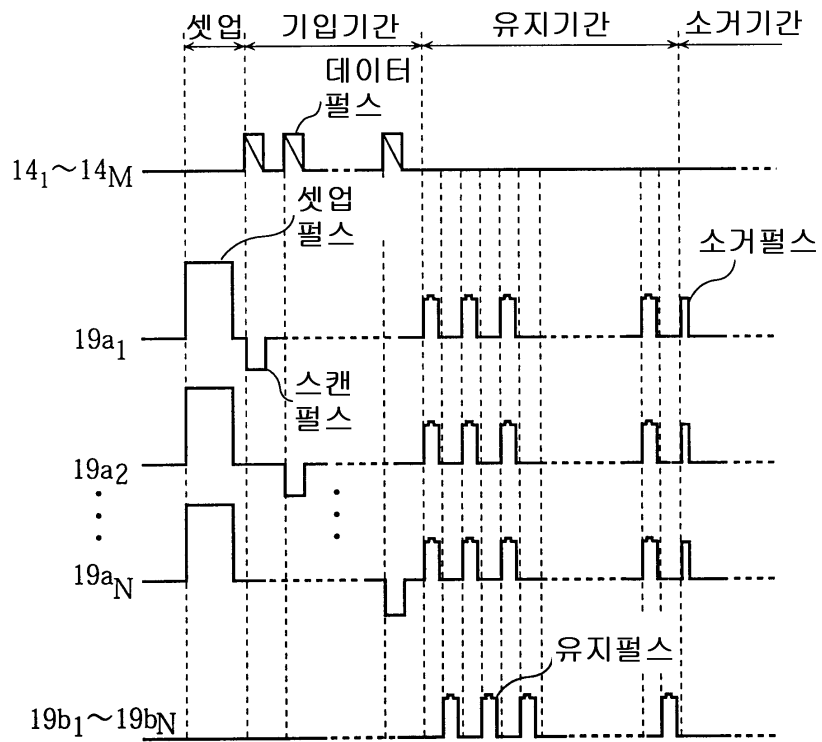
도면23b



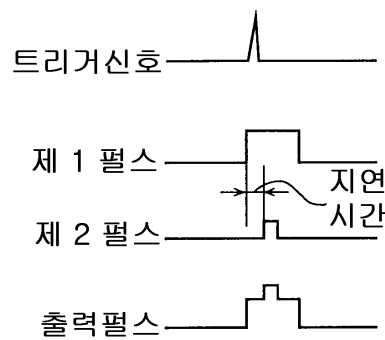
도면24



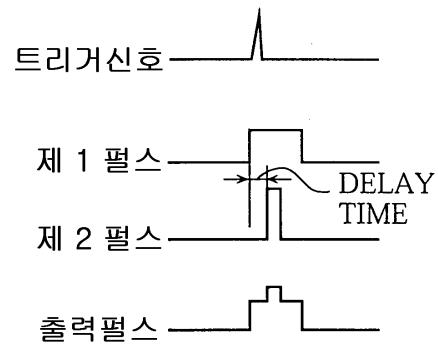
도면25



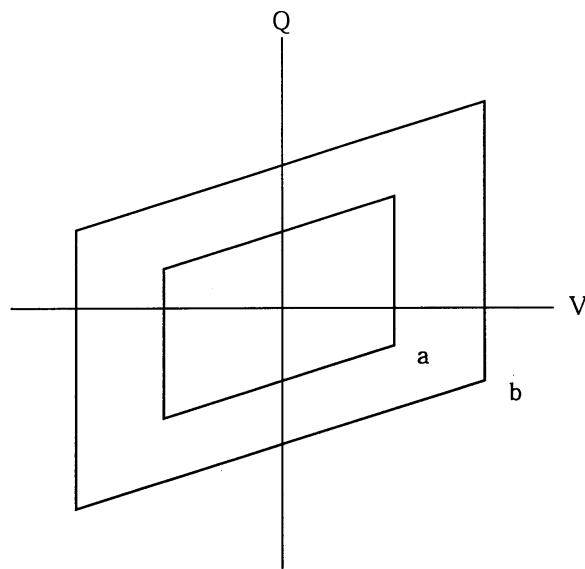
도면26a



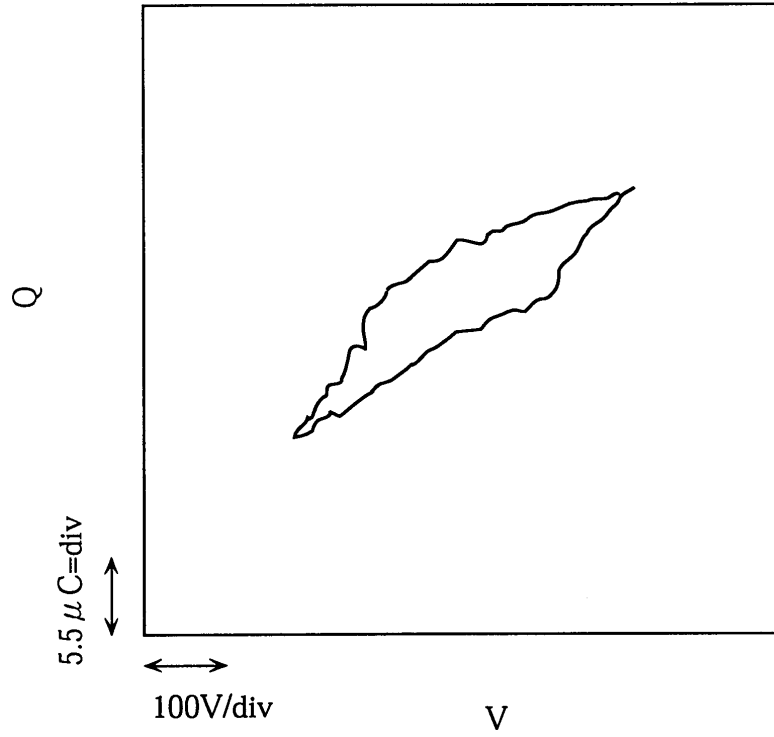
도면26b



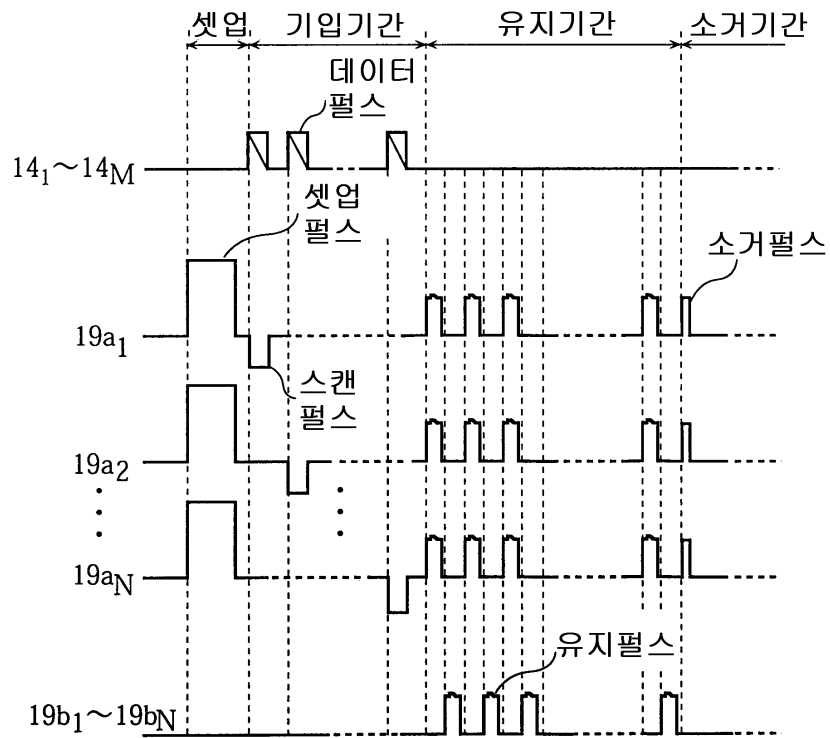
도면27



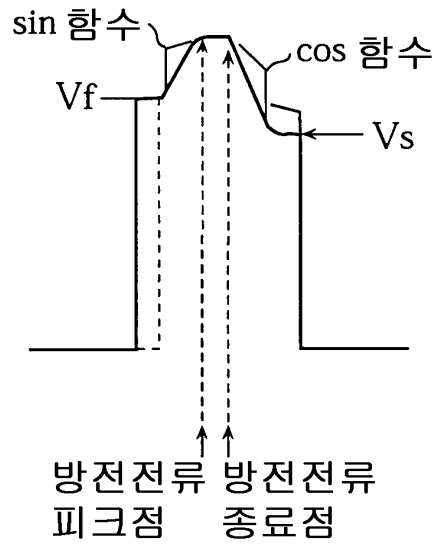
도면28



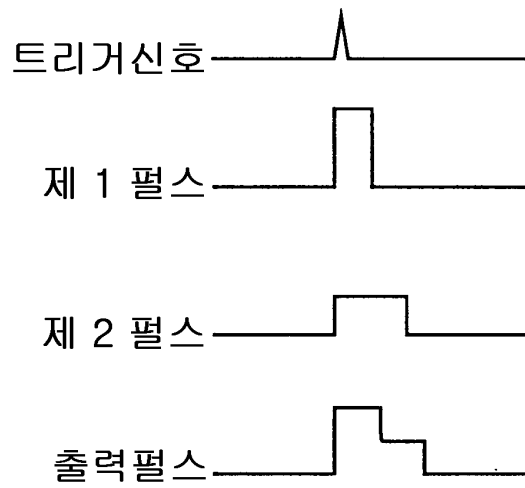
도면29



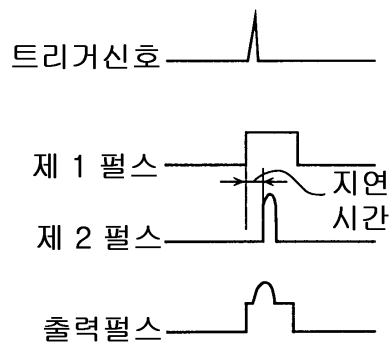
도면30



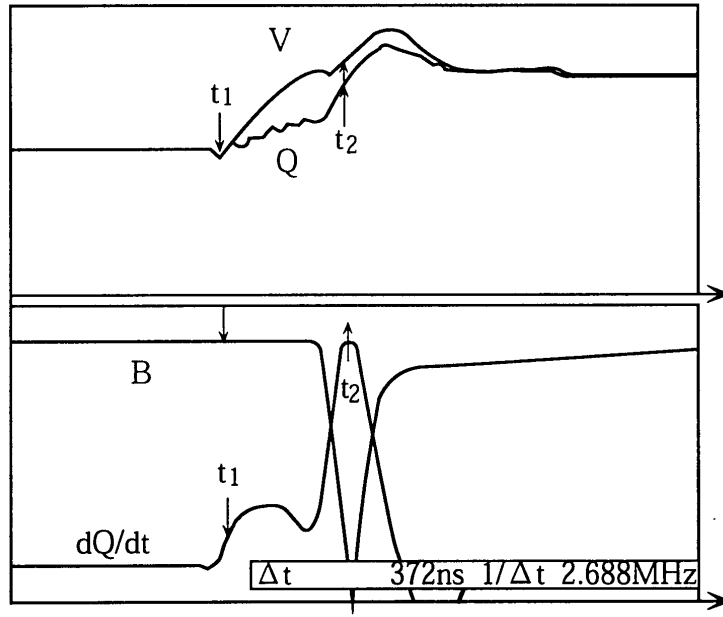
도면31a



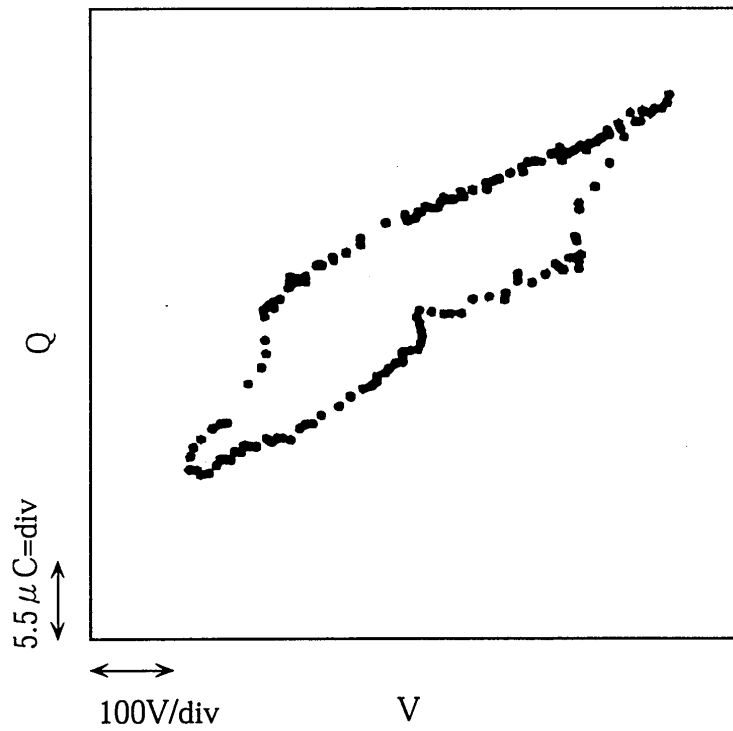
도면31b



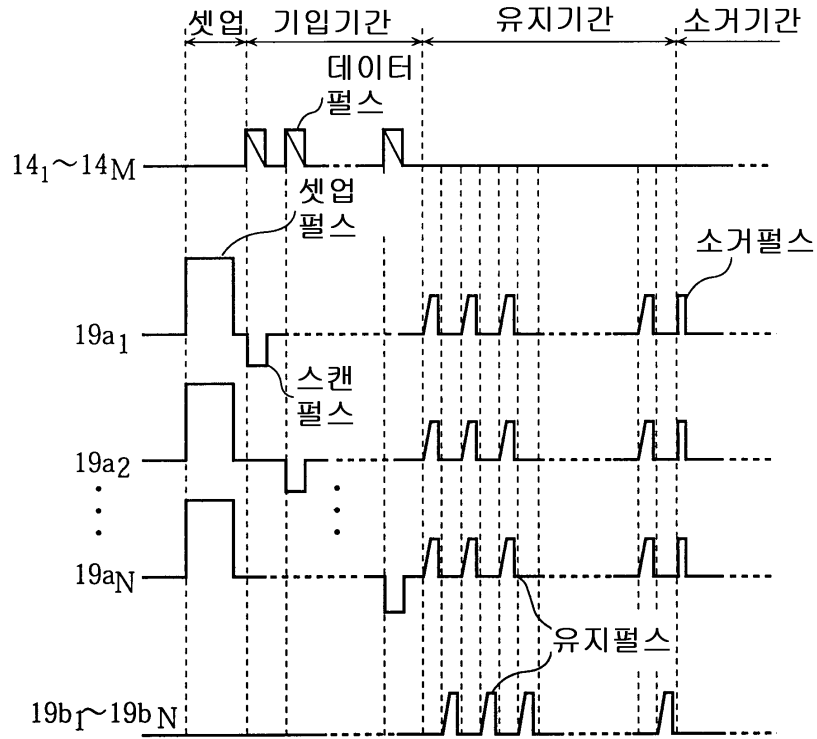
도면32



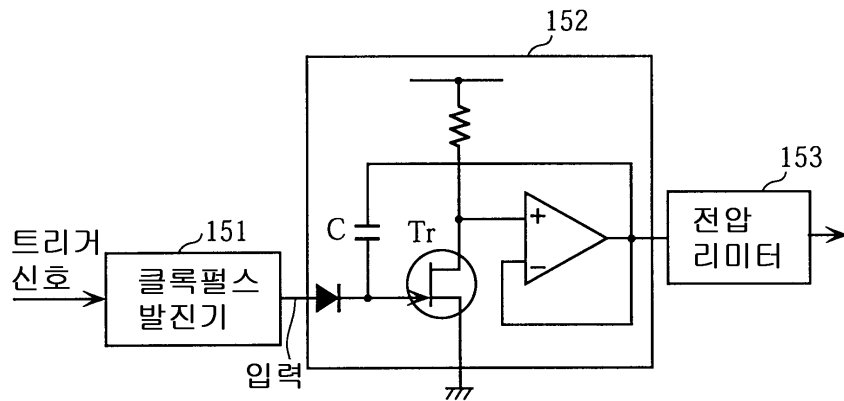
도면33



도면34



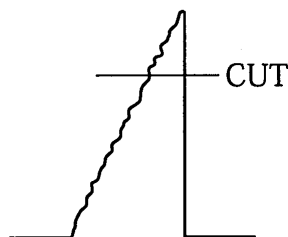
도면35



도면36a

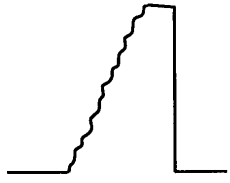


도면36b

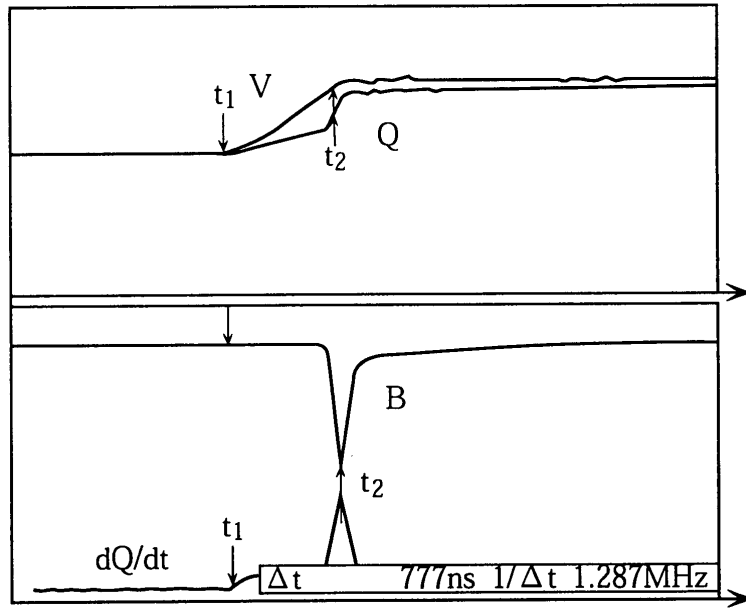




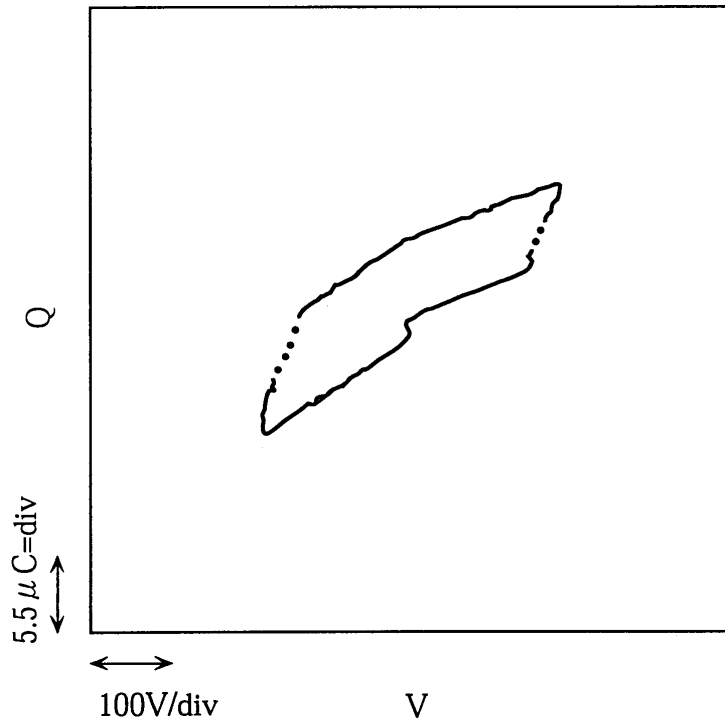
도면36c



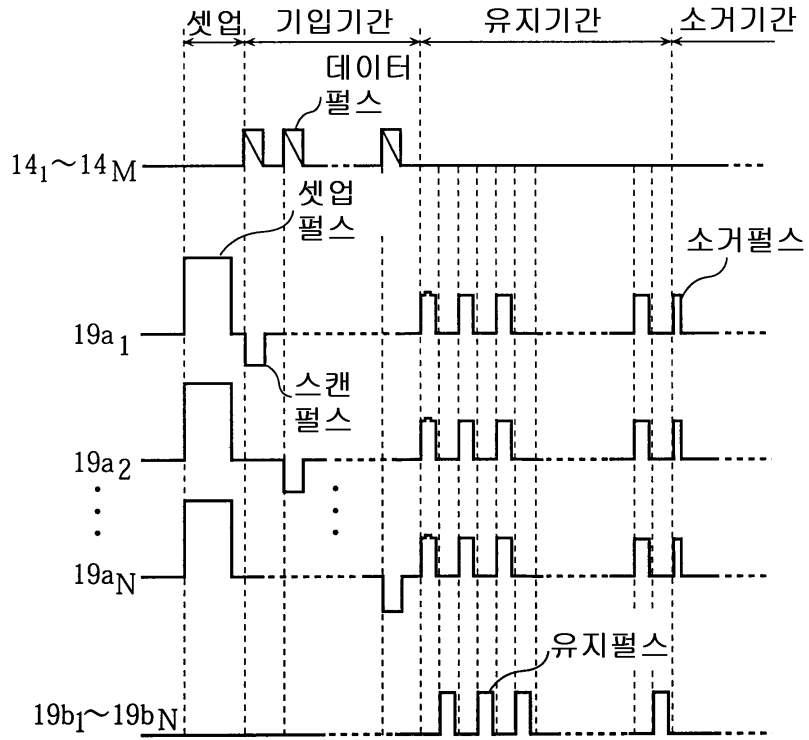
도면37



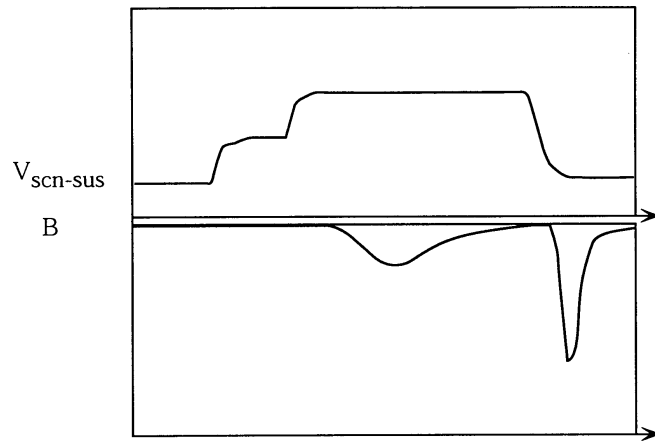
도면38



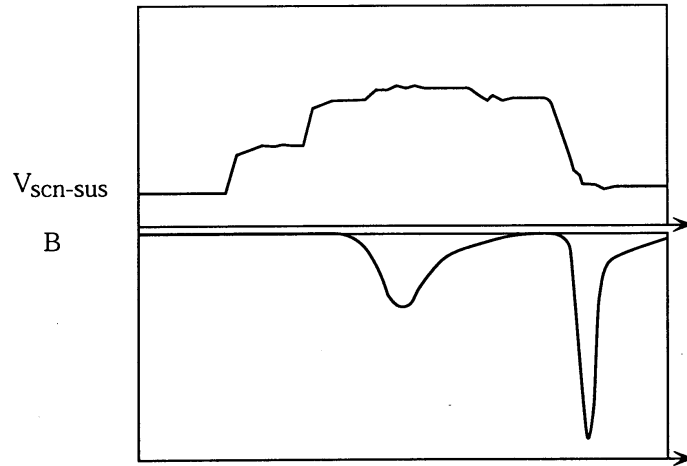
도면39



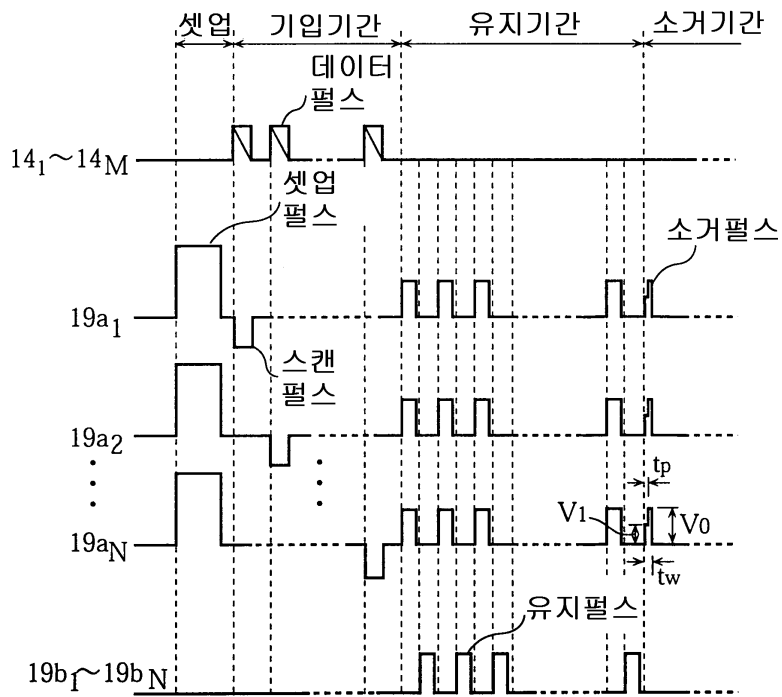
도면40a



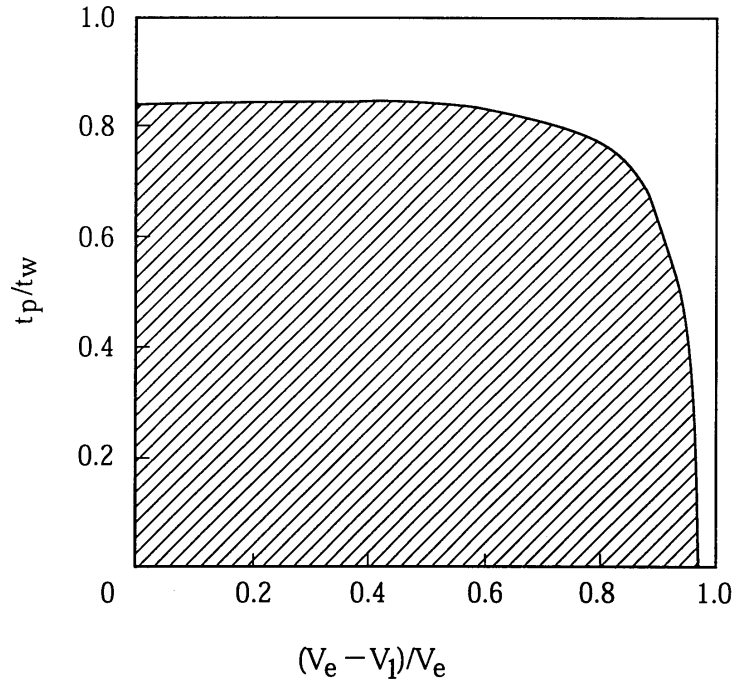
도면40b



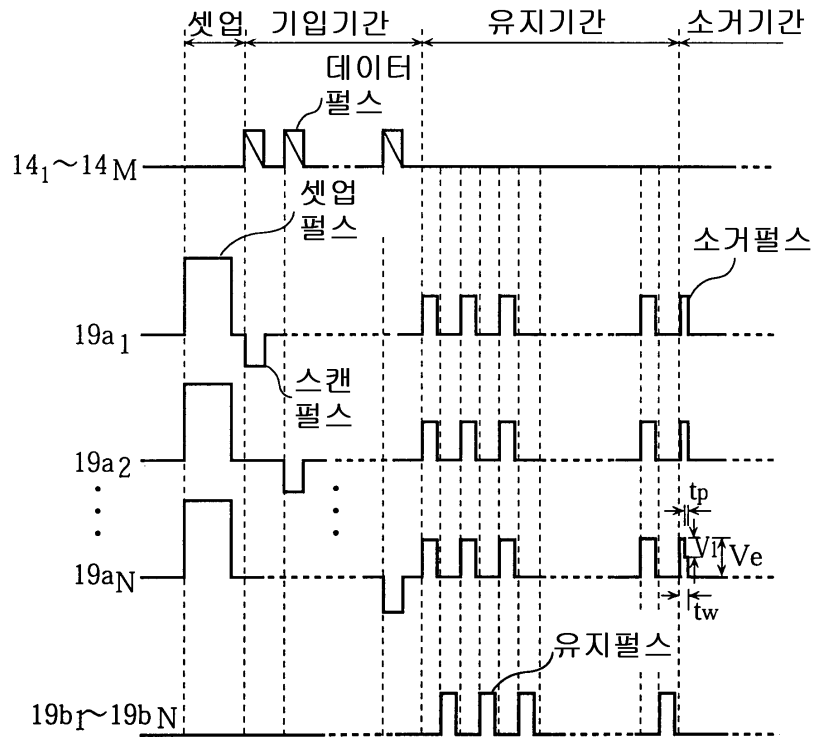
도면41



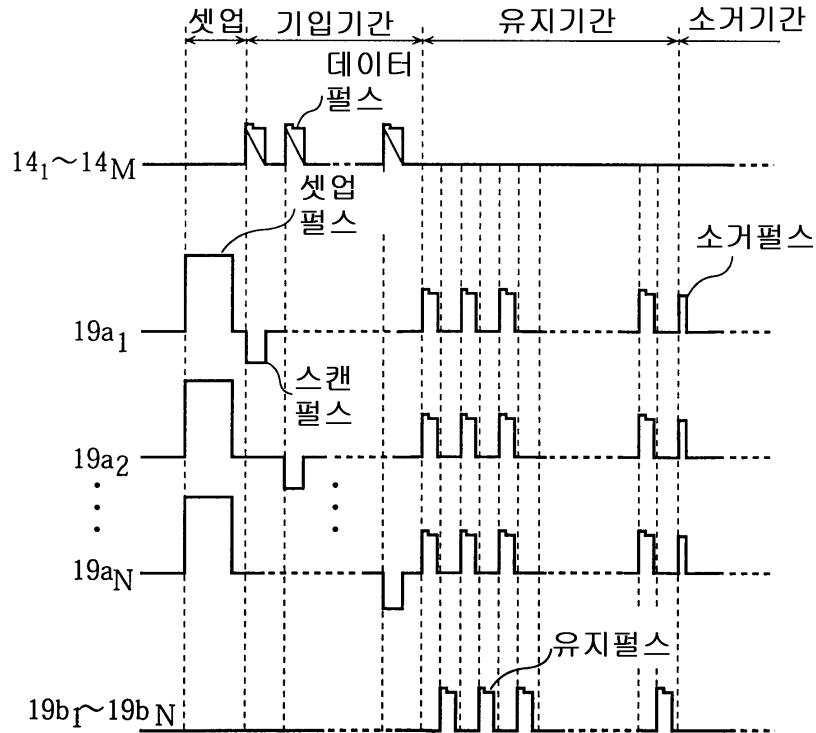
도면42



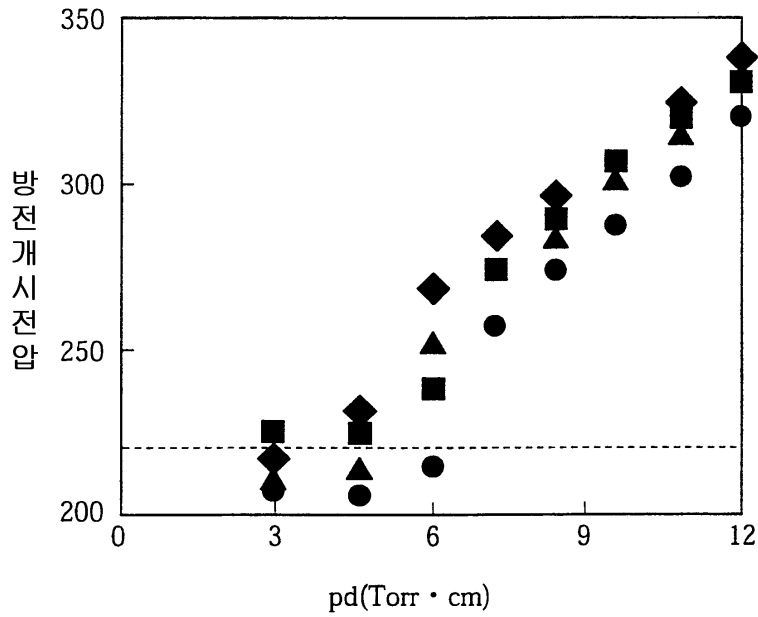
도면43



도면44

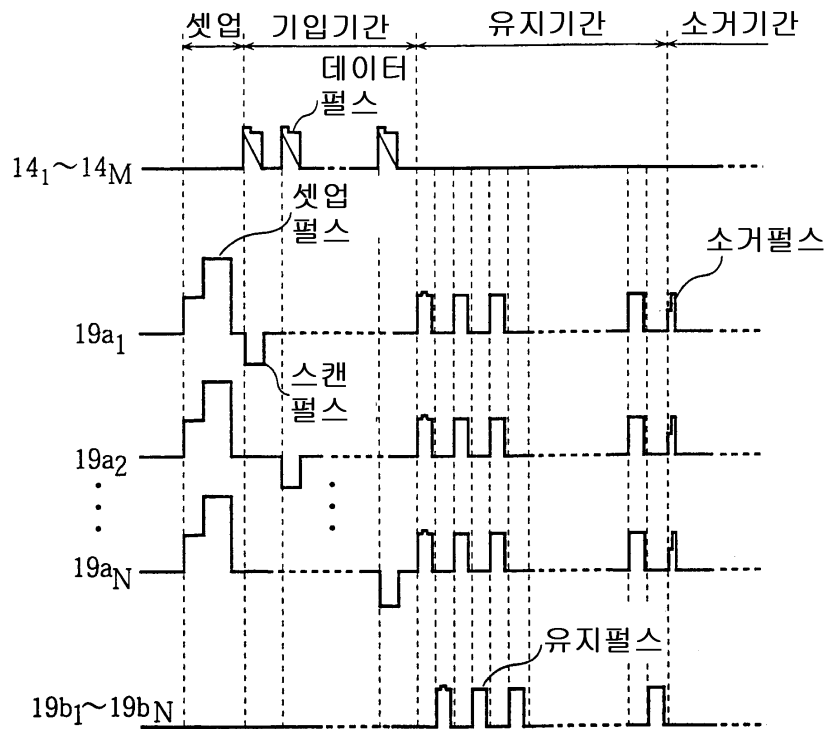


도면45



신호	가스종류	휘도 (cd/m <sup>2</sup> )
◆	He(50)-Ne(48)-Xe(2)	547
■	He(50)-Ne(48)-Xe(2)-Ar(0.1)	566
▲	He(30)-Ne(68)-Xe(2)	518
●	He(30)-Ne(67.9)-Xe(2)-Ar(0.1)	532

도면46



도면47

