

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種半導體裝置及半導體裝置的製造方法。

在本說明書中，半導體裝置指的是能夠藉由利用半導體特性而工作的所有裝置，因此電光裝置、半導體電路及電子裝置都是半導體裝置。

【先前技術】

使用形成在具有絕緣表面的基板上的半導體薄膜構成電晶體的技術受到關注。該電晶體被廣泛地應用於電子裝置如積體電路（IC）、影像顯示裝置（有時簡稱為顯示裝置）等。作為可以應用於電晶體的半導體薄膜，矽類半導體材料被廣泛地周知。但是，作為其他材料，氧化物半導體受到關注。

例如，已公開了使用由包含銦（In）、鎵（Ga）及鋅（Zn）的非晶氧化物（In-Ga-Zn-O 類非晶氧化物）構成的半導體薄膜的電晶體（參照專利文獻 1）。此外，專利文獻 2 公開一種技術，其中製造如上同樣的電晶體，並將該電晶體用於顯示裝置的像素的切換元件等。

另外，對於用於這種電晶體的氧化物半導體，已有如下說明：“氧化物半導體對雜質是不敏感的，即使在氧化物半導體膜中包含大量金屬雜質也沒有問題，因此，也可以使用包含大量如鈉等鹼金屬的廉價的鈉鈣玻璃”（參照

非專利文獻 1)。

[專利文獻 1]日本專利申請公開第 2006-165529 號公報

[專利文獻 2]日本專利申請公開第 2006-165528 號公報

[非專利文獻 1]神谷、野村、細野“非晶氧化物半導體的物性及裝置開發的現狀”、日本固體物理、2009 年 9 月號、第 44 卷、第 621-633 頁

但是，當根據氧化物半導體對雜質是不敏感的技术認識而設計使用氧化物半導體的電晶體的裝置結構及製程時，產生在該電晶體的電特性中發生異常電特性的問題。例如，存在有如下問題，即：電晶體的電流-電壓特性曲線在比原來的臨界電壓低的閘極電壓時上升而電流一時穩定之後，在原來的臨界電壓時再次上升而成爲隆起（Hump）。

【發明內容】

鑒於上述問題，本發明的目的之一是提供具有良好的電晶體特性且使用氧化物半導體的電晶體。另外，本發明的目的之一是提供具有使用氧化物半導體的電晶體的可靠性高的半導體裝置。

另外，本發明的目的之一是以高良率製造可靠性高的半導體裝置，而實現高生產化。

於是，在具有接觸於氧化物半導體膜上地設置源極電極層及汲極電極層的電晶體的半導體裝置中，抑制雜質混入到該氧化物半導體膜的端面部中、以及發生氧缺陷。由

此在該氧化物半導體膜的端面部形成寄生通道而防止該電晶體的電特性變動。更明確地說，例如可以採用下面方式。

本發明所公開的一個方式是一種半導體裝置的製造方法，包括如下步驟：在具有絕緣表面的基板上形成閘極電極層；在上述閘極電極層上形成閘極絕緣膜；在上述閘極絕緣膜上形成其端面部具有錐形狀的島狀的氧化物半導體膜；形成覆蓋上述島狀的氧化物半導體膜的導電膜；藉由使用包含鹵素的蝕刻氣體的電漿處理對所述導電膜進行加工，以至少重疊於上述閘極電極層的一部的的方式形成源極電極層及汲極電極層；藉由對上述島狀的氧化物半導體膜的端面部的露出區域進行雜質去除處理，去除上述蝕刻氣體所包含的元素；對上述島狀的氧化物半導體膜的端面部的露出區域進行第一氧添加處理；以及覆蓋上述島狀的氧化物半導體膜、上述源極電極層及上述汲極電極層地形成第一保護絕緣膜。

在上述製造步驟中，作為上述雜質去除處理，較佳為進行使用稀釋氫氟酸溶液或草酸溶液的洗滌處理。此外，作為上述第一氧添加處理，較佳為進行一氧化二氮電漿處理，更佳的是，以將具有絕緣表面的基板的溫度設定為 350°C 以上且 400°C 以下進行一氧化二氮電漿處理。

此外，作為上述第一保護絕緣膜，較佳為使用包含氧化矽的膜或包含氧氮化矽的膜。此外，較佳的是在形成上述第一保護絕緣膜之後，進行第二氧添加處理。此外，較

佳的是在上述第二氧添加處理之後，覆蓋所述第一保護絕緣膜地設置包含氧化鋁的第二保護絕緣膜。

此外，本發明所公開的另一個方式是一種半導體裝置，包括：設置在具有絕緣表面的基板上的閘極電極層；設置在閘極電極層上的閘極絕緣膜；設置在閘極絕緣膜上的其端面具有錐形狀的島狀的氧化物半導體膜；設置在島狀的氧化物半導體膜上且至少重疊於閘極電極層的一部的源極電極層及汲極電極層；以及設置在島狀的氧化物半導體膜、源極電極層及所述汲極電極層上的第一保護絕緣膜，其中，在島狀的氧化物半導體膜的端面中，不重疊於源極電極層及所述汲極電極層的區域中的氮濃度較佳為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下。

此外，在半導體裝置中，較佳的是，島狀的氧化物半導體膜的端面中的不重疊於所述源極電極層及所述汲極電極層的區域中的氟濃度為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下，硼濃度為 $1 \times 10^{16} \text{ atoms/cm}^3$ 以下或氮濃度為 $1 \times 10^{17} \text{ atoms/cm}^3$ 以下。

此外，島狀的氧化物半導體膜的端面中的重疊於所述源極電極層及所述汲極電極層的區域中的氮濃度、氟濃度或硼濃度有可能低於所述島狀的氧化物半導體膜的端面中的不重疊於所述源極電極層及所述汲極電極層的區域中的氮濃度、氟濃度或硼濃度。

另外，作為第一保護絕緣膜較佳為具有包含氧化矽的膜或包含氧氮化矽的膜，並且具有設置在第一保護絕緣膜

上的包含氧化鋁的第二保護絕緣膜。

另外，在本說明書等中，“電極”或“佈線”不在功能上限定其構成要素。例如，有時將“電極”用作“佈線”的一部分，反之亦然。再者，“電極”或“佈線”還包括多個“電極”或“佈線”被形成為一體的情況等。

另外，在使用極性不同的電晶體的情況或電路工作的電流方向變化的情況等下，“源極”及“汲極”的功能有時被互相調換。因此，在本說明書中，“源極”及“汲極”可以被互相調換。

另外，在本說明書等中，“電連接”包括隔著“具有某種電作用的元件”連接的情況。這裏，“具有某種電作用的元件”只要可以進行連接目標間的電信號的授受，就對其沒有特別的限制。例如，“具有某種電作用的元件”不僅包括電極和佈線，而且還包括電晶體等的切換元件、電阻元件、電感器、電容器、其他具有各種功能的元件等。

本發明提供一種具有良好的電晶體特性且使用氧化物半導體的電晶體。本發明提供一種具有使用氧化物半導體的電晶體的可靠性高的半導體裝置。

另外，以高良率製造可靠性高的半導體裝置，而實現高生產化。

【實施方式】

下面，參照圖式詳細地說明本說明書所公開的發明的

實施方式。但是，所屬技術領域的普通技術人員可以很容易地理解一個事實，就是本說明書所公開的發明的方式及詳細內容可以被變換為各種各樣的形式而不侷限於以下說明。並且，本說明書所公開的發明不應被看作僅限定於以下實施方式的描述內容。另外，為了方便起見附加了第一、第二等序數詞，其並不表示製程順序或疊層順序。此外，本說明書中的序數不表示特定發明的事項的固有名稱。

實施方式 1

在本實施方式中，參照圖 1A 至圖 4C 對半導體裝置及半導體裝置的製造方法的一個方式進行說明。在本實施方式中，作為半導體裝置的一個例子示出具有氧化物半導體膜的電晶體。

電晶體可以為單閘極結構、雙閘極結構或三閘極結構。另外，也可以為具有隔著閘極絕緣膜配置在通道形成區上下的兩個閘極電極層的雙閘型。

圖 1A 至 1C 所示的電晶體 140 是底閘極結構的一種，也是稱為反交錯型電晶體的一個例子。另外，圖 1A 是電晶體 140 的平面圖，圖 1B 是沿著圖 1A 的線 X1-Y1 的剖面圖，並且圖 1C 是沿著圖 1A 的線 X2-Y2 的剖面圖。

圖 1A 至 1C 所示的電晶體 140 具有：設置在具有絕緣表面的基板 100 上的閘極電極層 101；設置在閘極電極層 101 上的閘極絕緣膜 102；設置在閘極絕緣膜 102 上且其

端面部具有錐形狀的島狀的氧化物半導體膜 103；以及設置在氧化物半導體膜 103 上且至少重疊於閘極電極層 101 的一部的源極電極層 105a 及汲極電極層 105b。另外，也可以在電晶體 140 的構成要素中包括設置在基板 100 上的基底絕緣膜 136。另外，也可以在電晶體 140 的構成要素中包括設置在氧化物半導體膜 103、源極電極層 105a 及汲極電極層 105b 上的第一保護絕緣膜 108、第二保護絕緣膜 109 及平坦化絕緣膜 110。

如圖 1B 及 1C 所示那樣，氧化物半導體膜 103 的端面部具有錐形狀，可以適當地設定錐形角度。例如，可以將錐形角度設定為 20° 至 50° 的錐形角度。注意，錐形角是指當從垂直於具有錐形狀的膜（例如，氧化物半導體膜 103）的剖面（垂直於基板的表面的面）的方向觀察該具有錐形狀的膜時，該膜的側面與底面構成的傾斜角。此外，在圖 1A 的氧化物半導體膜 103 中描述的以虛線表示的方塊形，即具有與氧化物半導體膜 103 的外形相似形狀的方塊形，它對應於氧化物半導體膜 103 的端面部中的錐形狀和比此更向內側的平坦的表面形狀之間的邊界線。

作為用於氧化物半導體膜 103 的氧化物半導體，至少包含銦（In）、鋅（Zn）或錫（Sn）中的一種。尤其是較佳為包含 In 及 Zn。另外，作為降低使用該氧化物半導體的電晶體的電特性的不均勻的穩定劑，除了上述元素以外較佳為還包含鎵（Ga）。此外，作為穩定劑較佳為包含錫（Sn）。另外，作為穩定劑較佳為包含鈦（Hf）。另外，

作為穩定劑較佳為具有銦 (Zr)。

此外，作為其他穩定劑，也可以包含鑷系元素的鑷 (La)、鈰 (Ce)、鐳 (Pr)、釹 (Nd)、釷 (Sm)、鈾 (Eu)、釷 (Gd)、錒 (Tb)、鐳 (Dy)、釹 (Ho)、銩 (Er)、銩 (Tm)、鐳 (Yb)、鐳 (Lu) 中的一種或多種。

例如，作為氧化物半導體，可以使用：氧化銦、氧化錫、氧化鋅；二元金屬氧化物的 In-Zn 類氧化物、In-Ga 類氧化物；三元金屬氧化物的 In-Ga-Zn 類氧化物（也稱為 IGZO）、In-Sn-Zn 類氧化物、In-Hf-Zn 類氧化物、In-La-Zn 類氧化物、In-Ce-Zn 類氧化物、In-Pr-Zn 類氧化物、In-Nd-Zn 類氧化物、In-Sm-Zn 類氧化物、In-Eu-Zn 類氧化物、In-Gd-Zn 類氧化物、In-Tb-Zn 類氧化物、In-Dy-Zn 類氧化物、In-Ho-Zn 類氧化物、In-Er-Zn 類氧化物、In-Tm-Zn 類氧化物、In-Yb-Zn 類氧化物、In-Lu-Zn 類氧化物；四元金屬氧化物的 In-Sn-Ga-Zn 類氧化物、In-Hf-Ga-Zn 類氧化物、In-Sn-Hf-Zn 類氧化物。

在此，例如，“In-Ga-Zn 類氧化物”是指以 In、Ga 以及 Zn 為主要成分的氧化物，對 In、Ga 以及 Zn 的比率沒有限制。此外，也可以包含 In、Ga、Zn 以外的金屬元素。

另外，作為氧化物半導體，也可以使用表示為 $\text{InMO}_3(\text{ZnO})_m$ ($m > 0$ 且 m 不是整數) 的材料。注意，M 表示選自 Ga、Fe、Mn 和 Co 中的一種或多種金屬元素。另外，作為氧化

物半導體，也可以使用表示為 $\text{In}_2\text{SnO}_5(\text{ZnO})_n$ ($n > 0$ 且 n 是整數) 的材料。

例如，可以使用其原子數比為 $\text{In}:\text{Ga}:\text{Zn}=1:1:1$ ($=1/3:1/3:1/3$)、 $\text{In}:\text{Ga}:\text{Zn}=2:2:1$ ($=2/5:2/5:1/5$) 或 $\text{In-Ga-Zn}=3:1:2$ ($=1/2:1/6:1/3$) 的 In-Ga-Zn 類氧化物或該組成近旁的氧化物。或者，較佳為使用其原子數比為 $\text{In}:\text{Sn}:\text{Zn}=1:1:1$ ($=1/3:1/3:1/3$)、 $\text{In}:\text{Sn}:\text{Zn}=2:1:3$ ($=1/3:1/6:1/2$) 或 $\text{In}:\text{Sn}:\text{Zn}=2:1:5$ ($=1/4:1/8:5/8$) 的 In-Sn-Zn 類氧化物或該組成近旁的氧化物。

但是，氧化物半導體不侷限於上述材料，根據所需要的半導體特性（遷移率、閾值、偏差等）可以使用適當的組成的材料。另外，較佳為採用適當的載流子濃度、雜質濃度、缺陷密度、金屬元素及氧的原子數比、原子間結合距離以及密度等，以得到所需要的半導體特性。

例如， In-Sn-Zn 類氧化物比較容易得到高遷移率。但是，當使用 In-Ga-Zn 類氧化物時也可以藉由減小塊內缺陷密度提高遷移率。

注意，例如 In 、 Ga 、 Zn 的原子數比為 $\text{In}:\text{Ga}:\text{Zn}=a:b:c$ ($a+b+c=1$) 的氧化物的組成近於原子數比為 $\text{In}:\text{Ga}:\text{Zn}=A:B:C$ ($A+B+C=1$) 的氧化物的組成是指 a 、 b 、 c 滿足 $(a-A)^2 + (b-B)^2 + (c-C)^2 \leq r^2$ 的關係。作為 r ，例如設定為 0.05，即可。其他氧化物也是同樣的。

氧化物半導體膜 103 較佳的是藉由充分地去氫等的雜質或被充分地供給氧來處於氧過飽和狀態，而高度純化

的氧化物半導體。明確而言，氧化物半導體膜 103 的氫濃度為 $5 \times 10^{19} \text{ atoms/cm}^3$ 以下，較佳為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下，更佳為 $5 \times 10^{17} \text{ atoms/cm}^3$ 以下。另外，上述氧化物半導體膜 103 中的氫濃度是藉由二次離子質譜分析法（SIMS: Secondary Ion Mass Spectrometry）來測量的。

另外，在形成氧化物半導體膜 103 直後，氧化物半導體膜 103 較佳為包含比化學計量組成多的氧，即處於氧過飽和狀態。在此，藉由被充分地供給氧來使氧化物半導體膜 103 處於氧過飽和狀態，而較佳的是以包覆氧化物半導體膜 103 的方式接觸地設置包含過剩氧的絕緣膜（ SiO_x 等），在本實施方式中，較佳的是閘極絕緣膜 102 及第一保護絕緣膜 108 包含過剩氧。

氧化物半導體膜 103 處於單晶、多晶（也稱為 polycrystal）或非晶等狀態。

較佳的是氧化物半導體膜 103 是 CAAC-OS（C Axis Aligned Crystalline Oxide Semiconductor：才軸配向結晶氧化物半導體）膜。

CAAC-OS 膜不是完全的單晶，也不是完全的非晶。CAAC-OS 膜是在非晶相中具有結晶部的結晶-非晶混合相結構的氧化物半導體膜。另外，在很多情況下該結晶部的尺寸為能夠容納於一個邊長小於 100nm 的立方體的尺寸。另外，在使用透射電子顯微鏡（TEM: Transmission Electron Microscope）觀察時的影像中，包括在 CAAC-OS 膜中的非晶部與結晶部的邊界不明確。另外，不能利用

TEM 在 CAAC-OS 膜中觀察到晶界 (grain boundary) 。因此，在 CAAC-OS 膜中，起因於晶界的電子遷移率的降低得到抑制。

包括在 CAAC-OS 膜中的結晶部的 c 軸在平行於 CAAC-OS 膜的被形成面的法線向量或表面的法線向量的方向上一致，在從垂直於 ab 面的方向看時具有三角形或六角形的原子排列，且在從垂直於 c 軸的方向看時，金屬原子排列為層狀或者金屬原子和氧原子排列為層狀。另外，在不同結晶之間可以 a 軸與 b 軸的方向不同。在本說明書中，當只記載“垂直”時，包括 85°以上且 95°以下的範圍。另外，當只記載“平行”時，包括 -5°以上且 5°以下的範圍。

另外，在 CAAC-OS 膜中，結晶部的分佈也可以不均勻。例如，在 CAAC-OS 膜的 formed 過程中，在從氧化物半導體膜的表面一側進行結晶生長時，與被形成面近旁相比，有時在表面近旁結晶部所占的比例高。另外，藉由對 CAAC-OS 膜添加雜質，有時在該雜質添加區中結晶部產生非晶化。

因為包括在 CAAC-OS 膜中的結晶部的 c 軸在平行於 CAAC-OS 膜的被形成面的法線向量或表面的法線向量的方向上一致，所以有時根據 CAAC-OS 膜的形狀 (被形成面的剖面形狀或表面的剖面形狀) 朝向彼此不同的方向。另外，結晶部的 c 軸方向是平行於形成 CAAC-OS 膜時的被形成面的法線向量或表面的法線向量的方向。結晶部藉

由進行成膜或進行成膜後的加熱處理等的晶化處理來形成。

使用 CAAC-OS 膜的電晶體因照射可見光或紫外光而產生的電特性變動小。因此，這種電晶體的可靠性高。

另外，構成氧化物半導體膜的氧的一部分也可以用氮取代。

另外，像 CAAC-OS 那樣的具有結晶性的氧化物半導體可以進一步降低塊體內缺陷，藉由提高表面的平坦性，可以得到處於非晶狀態的氧化物半導體的遷移率以上的遷移率。爲了提高表面的平坦性，較佳的是在平坦的表面上形成氧化物半導體，明確而言，在平均面粗糙度 (Ra) 爲 1nm 以下，較佳爲 0.3nm 以下，更佳爲 0.1nm 以下的表面上形成氧化物半導體。

在此，Ra 是爲了可以應用於曲面而將在 JIS B0601:2001 (ISO4287:1997) 中定義的算術平均粗糙度擴大爲三維來得到的值，可以將 Ra 表示爲“將從基準面到指定面的偏差的絕對值平均來得到的值”，並且 Ra 以下面算式定義。

算式 1

$$Ra = \frac{1}{S_0} \int_{y_1}^{y_2} \int_{x_1}^{x_2} |f(x, y) - Z_0| dx dy$$

在此，指定面是指成爲檢測粗糙度的對象的面，且用座

標 $(x_1, y_1, f(x_1, y_1))$, $(x_1, y_2, f(x_1, y_2))$, $(x_2, y_1, f(x_2, y_1))$, $(x_2, y_2, f(x_2, y_2))$ 的 4 點表示的四角形的區域， S_0 表示將指定面投影到 xy 平面上的長方形的面積， Z_0 表示基準面的高度（指定面的平均高度）。可以利用原子力顯微鏡（AFM: Atomic Force Microscope）來對 R_a 進行測量。

但是，因為本實施方式所說明的電晶體 140 是底閘極型，所以在氧化物半導體膜 103 的下方存在有基板 100、閘極電極層 101 及閘極絕緣膜 102。因此，為了得到上述平坦的表面，也可以在形成閘極電極層 101 及閘極絕緣膜 102 之後進行 CMP 處理等的平坦化處理。

將氧化物半導體膜 103 的厚度設定為 1nm 以上且 30nm 以下（較佳為 5nm 以上且 10nm 以下），可以適當地利用濺射法、MBE（Molecular Beam Epitaxy：分子束磊晶）法、CVD 法、脈衝雷射沉積法、ALD（Atomic Layer Deposition：原子層沉積）法等。另外，氧化物半導體層 103 也可以使用在以大致垂直於濺射靶材表面的方式設置有多個基板表面的狀態下進行成膜的濺射裝置。

在此，氧化物半導體在混入有氯（Cl）、氟（F）等鹵素類雜質、硼（B）等 3 族或 13 族的雜質、氮（N）等 5 族或 15 族的雜質等的情況下，有生成用作載流子的過剩的電子的擔憂。另外，在不夠構成氧化物半導體的氧而發生氧缺陷的情況下，有生成用作載流子的過剩的電子的擔憂。這樣，在將生成用作載流子的過剩的電子的氧化物半導體膜用於電晶體的情況下，該電晶體的電特性也劣化，

因而使用該電晶體的半導體裝置的可靠性也降低。

在對設置在加工為島狀的氧化物半導體膜上的源極電極層及汲極電極層進行構圖時，尤其是該氧化物半導體膜的端面部被露出，因此容易混入有構圖時使用的蝕刻氣體所包含的鹵素雜質等。而且，與氧化物半導體膜的上面相比，其端面部具有容易發生氧缺陷的趨勢。因此，在加工為島狀的氧化物半導體膜的端面部中，比較容易生成因雜質的混入或氧缺陷而發生的載流子，所以容易形成寄生通道。

如此，當在氧化物半導體膜的端面部中生成載流子時，以比原來的臨界電壓低的電壓值在該端面部形成寄生通道。在此，在使用該氧化物半導體膜的電晶體的電流-電壓特性曲線中，因為在該端面部中形成有寄生通道，所以在比原來的臨界電壓低的閘極電壓時上升，且電流一時穩定。然後形成電晶體原來的通道，因此在原來的臨界電壓時再次上升。由此，使用該氧化物半導體膜的電晶體的電流-電壓特性曲線具有隆起。

在此，參照圖 11 至圖 14 說明使用模型進行計算來對與氧化物半導體膜的上面相比，在氧化物半導體膜的端面部中容易發生氧缺陷的事實檢測的結果。

圖 11 是在本計算中使用的向 c 軸方向配向的 InGaZnO_4 單晶的模型。在此，圖 11 中的黑大球表示銦原子、白大球表示鎘原子、黑小球表示氧原子、以及白小球表示鋅原子。此外，圖 11 中的箭頭表示 InGaZnO_4 單晶的

c 軸方向。

圖 12 是將圖 11 所示的 InGaZnO_4 單晶的模型以切斷面 a 切斷製造的模型（下面稱爲模型 A）。圖 13 是將圖 11 所示的 InGaZnO_4 單晶的模型以切斷面 b 切斷製造的模型（下面稱爲模型 B）。圖 14 是將圖 11 所示的 InGaZnO_4 單晶的模型以切斷面 c 切斷製造的模型（下面稱爲模型 C）。另外，圖 12 至圖 14 中的示意圖示出結晶中的切斷面 a 至切斷面 c。

在此，切斷面 a 對應於氧化物半導體膜的上面，切斷面 b 及切斷面 c 對應於氧化物半導體膜的端面部，因此藉由對模型 A 至模型 C 進行計算，可以對在氧化物半導體膜的上面和氧化物半導體膜的端面部中發生氧缺陷的容易性進行比較。

圖 11 中的切斷面 a 對應於 (001) 面、切斷面 b 對應於 (100) 面及切斷面 c 對應於 (10-1) 面，選擇包含氧原子的面而決定切斷面 a、切斷面 b 及切斷面 c。換言之，在模型 A 中 (001) 面成爲表面、在模型 B 中 (100) 面成爲表面，以及在模型 C 中 (10-1) 面成爲表面。另外，由於使用三維週期結構進行計算，所以模型 A 至模型 C 是在切斷面 a 至切斷面 c 的外側設有真空區的平板模型。關於原子數，模型 A 是 84 原子、模型 B 是 63 原子及模型 C 是 21 原子。

此外，在本計算中，如圖 12 至圖 14 所示那樣，在模型 A 至模型 C 中對在切斷面 a 至切斷面 c 發生氧缺陷時結

構進行計算。藉由發生氧缺陷，在模型 A 中形成對應於 Ga1 原子和 Zn2 原子的懸空鍵，在模型 B 中形成對應於 Ga1 原子和 Zn2 原子的懸空鍵，並且在模型 C 中形成對應於 Ga3 原子的懸空鍵。

在本計算中，對模型 A 至模型 C 的結構的能量和在模型 A 至模型 C 的切斷面 a 至切斷面 c 發生氧缺陷時的結構的能量進行比較，而檢查在 InGaZnO_4 單晶的 (001) 表面、(100) 表面及 (10-1) 表面中的發生氧缺陷的容易性。

將 MS-CASTEP 用於計算，其為利用密度泛函理論 (density functional theory) 的程式。利用平面波基本質勢法 (plane wave basis pseudopotential method) 作為用於密度泛函理論的方法，以及 GGA/PBE 用於泛函。首先，對圖 11 所示的 InGaZnO_4 單晶的模型，使固定晶格常數的該結構最優化。接著，基於該最優化的 InGaZnO_4 單晶的模型製作模型 A 至模型 C。然後，對具有氧缺陷的模型 A 至模型 C 的結構及沒有氧缺陷的模型 A 至模型 C 的結構進行具有固定晶格常數的結構最優化。使用結構最優化之後的能量。

截止能量 (cut-off energy) 使用 400 eV。作為採樣 k 點，在模型 A 中使用 $4 \times 4 \times 1$ 的柵格，在模型 B 中使用 $1 \times 7 \times 1$ 的柵格，在模型 C 中使用 $1 \times 7 \times 3$ 的柵格。

對上述模型 A 至模型 C 進行以下計算以獲得能量差 (這裏，也稱為結合能)：將具有氧缺陷的結構的能量與

氧分子的能量的二分之一相加，且從其中減去沒有氧缺陷的結構的能量。從該結果可知，在具有較低結合能的表面上，更容易發生氧缺陷。

[算式 2]

$$\begin{aligned} (\text{結合能}) = & (\text{具有氧缺陷的結構的能量}) \\ & + (\text{氧分子的能量的二分之一}) \\ & - (\text{沒有氧缺陷的結構的能量}) \end{aligned}$$

在表 1 中示出根據算式 2 獲得的各個表面的結合能。

[表 1]

	表面	懸空鍵	結合能[eV]
模型 A	(001)表面	Ga1+Zn2	3.66
模型 B	(100)表面	Ga1+Zn2	2.52
模型 C	(10-1)表面	Ga3	2.53

根據表 1 所示的結果，與模型 A 相比，模型 B 及模型 C 的結合能小。換言之，與氧化物半導體膜的上面相比，在氧化物半導體膜的端面部中，容易發生氧缺陷。如此，加工為島狀的氧化物半導體膜的端面部中，容易發生氧缺陷，而容易引起載流子的生成。

在此，在本實施方式所示的半導體裝置中，在電晶體 140 的製程中，對如下區域進行雜質去除處理和氧添加處理，而實現高度純化，即：氧化物半導體膜 103 表面上的

不重疊於源極電極層 105a 及汲極電極層 105b 而露出的區域，尤其是圖 1A 所示的氧化物半導體膜 103 的端面部中的不重疊於源極電極層 105a 及汲極電極層 105b 的區域（下面稱爲區域 103a）。注意，對雜質去除處理和氧添加處理後面進行說明。

由此，在氧化物半導體膜 103 表面上的不重疊於源極電極層 105a 及汲極電極層 105b 而露出的區域，尤其是區域 103a 中，可以抑制氯（Cl）、氟（F）等鹵素類雜質、硼（B）等 3 族或 13 族雜質、氮（N）等 5 族或 15 族雜質等的混入，以及氧缺陷的發生。關於雜質濃度，明確而言，在區域 103a 中可以將氯濃度設定爲 $5 \times 10^{18} \text{atoms/cm}^3$ 以下（較佳的是設定爲 $1 \times 10^{18} \text{atoms/cm}^3$ 以下）。另外，在區域 103a 中也可以將氟濃度設定爲 $5 \times 10^{18} \text{atoms/cm}^3$ 以下（較佳的是設定爲 $1 \times 10^{18} \text{atoms/cm}^3$ 以下）。另外，在區域 103a 中也可以將硼濃度設定爲 $5 \times 10^{16} \text{atoms/cm}^3$ 以下（較佳的是設定爲 $1 \times 10^{16} \text{atoms/cm}^3$ 以下）。另外，在區域 103a 中也可以將氮濃度設定爲低於 $1 \times 10^{18} \text{atoms/cm}^3$ （較佳的是設定爲 $1 \times 10^{17} \text{atoms/cm}^3$ 以下）。注意，氧化物半導體膜 103 的區域 103a 之外的上述雜質濃度較佳爲低於區域 103a 中的上述雜質濃度，例如硼、氯及氟等的濃度較佳爲低於區域 103 中的上述雜質濃度。

此外，在氧化物半導體膜 103 表面的不重疊於源極電極層 105a 及汲極電極層 105b 而露出的區域，尤其是區域 103a 中，較佳爲抑制鎂、銅及鋁等雜質混入。當對源極電

極層 105a 及汲極電極層 105b 進行構圖時有如下擔憂：鎂、銅、鋁等的雜質飛散而附著到區域 103a 的表面，該雜質生成載流子，而導致寄生電容的形成。因此，較佳的是將上述雜質的濃度設定為如下。將鎂濃度設定為 $1 \times 10^{17} \text{ atoms/cm}^3$ 以下（較佳的是設定為 $1 \times 10^{16} \text{ atoms/cm}^3$ 以下），將銅濃度設定為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下（較佳的是設定為 $1 \times 10^{17} \text{ atoms/cm}^3$ 以下），並且將鋁濃度設定為 $1 \times 10^{19} \text{ atoms/cm}^3$ 以下（較佳的是設定為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下）。

這樣，藉由抑制對氧化物半導體膜 103 混入雜質，而且進行氧添加處理填充氧缺陷，來使氧化物半導體膜 103 包含比化學計量組成多的氧，即處於氧過飽和狀態。

這樣，藉由在氧化物半導體膜 103 表面的不重疊於源極電極層 105a 及汲極電極層 105b 而露出的區域，尤其是區域 103a 中減少雜質或氧缺陷，可以抑制生成在區域 103a 中用作載流子的電子。由此，在電晶體 140 處於截止狀態的情況下，可以防止在區域 103a 中引起寄生通道。因此，可以防止電晶體 140 的電特性的劣化而得到良好的電特性。再者，可以提供使用具有良好的電特性的電晶體 140 的可靠性高的半導體裝置。

接著，使用圖 2A 至 2D 及圖 3A 至 3D 所示的剖面圖說明圖 1A 至 1C 所示的電晶體 140 的製造方法的一個例子。注意，圖 2A 至 2D 及圖 3A 至 3D 中的左邊的剖面圖是沿著圖 1A 的線 X1-Y1 的剖面圖，即對應於圖 1B 所示

的剖面圖，並且右邊的剖面圖是沿著圖 1A 的線 X2-Y2 的剖面圖，即對應於圖 1C 所示的剖面圖。

首先，較佳的是在具有絕緣表面的基板 100 上形成基底絕緣膜 136。

對可用作具有絕緣表面的基板 100 的基板沒有特別的限制，但是基板 100 需要至少具有能夠承受後面進行的熱處理的程度的耐熱性。例如，作為基板 100，可以使用鋇硼矽酸鹽玻璃或鋁硼矽酸鹽玻璃等玻璃基板、陶瓷基板、石英基板、藍寶石基板等的基板。此外，還可以應用由矽或碳化矽等構成的單晶半導體基板、多晶半導體基板、矽鍺等的化合物半導體基板、SOI 基板等，並且也可以在這些基板上設置有半導體元件。

此外，作為基板 100 也可以使用撓性基板製造半導體裝置。在製造具有撓性的半導體裝置時，既可以在撓性基板上直接形成包含氧化物半導體膜 103 的電晶體 140，也可以在其他製造基板上形成包含氧化物半導體膜 103 的電晶體 140，然後從製造基板將其剝離並轉置到撓性基板上。注意，為了從製造基板剝離電晶體 140 並轉置到撓性基板上，較佳的是在製造基板與包含氧化物半導體膜的電晶體 140 之間設置剝離層。

作為基底絕緣膜 136，可以藉由電漿 CVD 法或濺射法等並使用如下材料形成：氧化矽、氧氮化矽、氧化鋁、氧氮化鋁、氧化鉛、氧化鎘等具有絕緣性的氧化物；氮化矽、氮氧化矽、氮化鋁、氮氧化鋁等具有絕緣性的氮化

物；它們的混合材料。此外，在本說明書中，“氧氮化矽”是指在其組成中氧的含量多於氮的含量的物質。此外，“氮氧化矽”是指在其組成中氮的含量多於氧的含量的物質。

例如，作為基底絕緣膜 136 可以採用氮化矽膜與該氮化矽膜上的氧氮化矽膜的疊層結構。如此，藉由作為基底絕緣膜 136 設置包含多量的氮的膜，可以防止來自基板 100 的雜質的擴散。尤其在作為基板 100 使用玻璃基板的情況下，水分或金屬元素等雜質的擴散明顯，因此作為基底絕緣膜 136 設置包含多量的氮的膜是較佳的。

另外，不一定必須要設置基底絕緣膜 136。

也可以對基板 100（或基板 100 及基底絕緣膜 136）進行加熱處理。例如，藉由使用高溫的氣體進行加熱處理的 GRTA（Gas Rapid Thermal Anneal：氣體快速熱退火）裝置，以 650℃ 進行一分鐘至五分鐘的加熱處理，即可。此外，作為 GRTA 中的高溫氣體，使用氬等稀有氣體或氮那樣的藉由加熱處理不與被處理物起反應的惰性氣體。此外，藉由使用電爐，以 500℃ 進行三十分鐘至一小時的加熱處理，即可。

接著，在基底絕緣膜 136 上形成導電膜，對該導電膜進行蝕刻來形成閘極電極層 101（包括由與閘極電極層 101 相同的層形成的佈線）。另外，導電膜的蝕刻可以使用乾蝕刻和濕蝕刻中的一者或兩者。

閘極電極層 101 可以使用鉬、鈦、鉭、鎢、鋁、銅、

銻、釹及銦等金屬材料或以上述金屬材料為主要成分的合金材料形成。此外，作為閘極電極層 101 可以使用以摻雜了磷等雜質元素的多晶矽膜為代表的半導體膜、矽化銻等矽化膜。閘極電極層 101 既可以採用單層結構或疊層結構。

另外，閘極電極層 101 的材料也可以使用氧化銦氧化錫、包含氧化鎢的銦氧化物、包含氧化鎢的銦鋅氧化物、包含氧化鈦的銦氧化物、包含氧化鈦的銦錫氧化物、氧化銦氧化鋅以及添加有氧化矽的銦錫氧化物等導電材料。此外，也可以採用上述導電材料與上述金屬材料的疊層結構。

此外，作為接觸於閘極絕緣膜 102 的閘極電極層 101 之一個層，可以使用包含氮的金屬氧化物膜，明確地說，包含氮的 In-Ga-Zn-O 膜、包含氮的 In-Sn-O 膜、包含氮的 In-Ga-O 膜、包含氮的 In-Zn-O 膜、包含氮的 Sn-O 膜、包含氮的 In-O 膜以及金屬氮化膜（InN、SnN 等）。當這些膜具有 5eV（電子伏特），較佳為具有 5.5eV（電子伏特）以上的功函數且將它們用作閘極電極層時，可以使電晶體的電特性的臨界電壓成為正值，而可以實現所謂的常截止型（normally off）的切換元件。

在本實施方式中，利用濺射法形成 100nm 厚的鎢膜。

此外，也可以在形成閘極電極層 101 之後，對基板 100 及閘極電極層 101 進行加熱處理。例如，藉由 GRTA 裝置，以 650℃ 進行 1 分鐘至 5 分鐘的加熱處理，即可。

此外，藉由使用電爐，以 500℃ 進行 30 分鐘至 1 小時的加熱處理，即可。

接著，在閘極電極層 101 上形成閘極絕緣膜 102。

此外，爲了提高閘極絕緣膜 102 的覆蓋性，也可以對閘極電極層 101 的表面進行平坦化處理。尤其是，較佳的是當作爲閘極絕緣膜 102 使用厚度薄的絕緣膜時，閘極電極層 101 的表面的平坦性良好。

閘極絕緣膜 102 可以適當地利用濺射法、MBE 法、CVD 法、脈衝雷射沉積法、ALD 法等。另外，還可以使用在大致垂直於濺射用靶材表面的方式設置有多個基板表面的狀態下進行成膜的濺射裝置形成閘極絕緣膜 102。

閘極絕緣膜 102 可以使用氧化矽膜、氧化鎵膜、氧化鋁膜、氮化矽膜、氧氮化矽膜、氧氮化鋁膜或氮氧化矽膜形成。在此，閘極絕緣膜 102 既可以是單層結構，又可以是疊層結構。

例如，作爲閘極絕緣膜 102 可以採用氮化矽膜與該氮化矽膜上的氧氮化矽膜的疊層結構。尤其在不設置基底絕緣膜 136 的情況下，藉由這樣作爲閘極絕緣膜 102 設置包含多量的氮的膜，可以防止來自基板 100 的雜質的擴散。尤其在作爲基板 100 使用玻璃基板的情況下，水分或金屬元素等雜質的擴散明顯，因此作爲閘極絕緣膜 102 設置包含多量的氮的膜是較佳的。另外，在作爲閘極電極層 101 使用包含如銅那樣擴散性高的金屬元素的膜的情況下，藉由這樣作爲閘極絕緣膜 102 設置包含多量的氮的膜，可以

防止該金屬元素，所以是較佳的。

此外，藉由作為閘極絕緣膜 102 的材料使用氧化鈺、氧化釷、矽酸鈺 (HfSi_xO_y ($x>0$, $y>0$))、添加有氮的矽酸鈺 (HfSiO_xN_y ($x>0$, $y>0$))、鋁酸鈺 (HfAl_xO_y ($x>0$, $y>0$)) 以及氧化鑷等 high-k 材料，可以降低閘極漏電流。

再者，較佳的是閘極絕緣膜 102 的接觸於氧化物半導體膜 103 的部分含有氧。尤其是，較佳的是閘極絕緣膜 102 的膜中（塊體中）至少含有超過化學計量成分比的量的氧。例如，當將氧化矽膜用於閘極絕緣膜 102 時，組成通式為 $\text{SiO}_{2+\alpha}$ （注意， $\alpha>0$ ）。在此，作為將氧引入到閘極絕緣膜 102 的方法，可以使用離子植入法、離子摻雜法、電漿浸沒離子植入法、電漿處理等。

藉由以接觸於氧化物半導體膜 103 的方式形成成為氧的供應源的包含多量的（過剩的）氧的閘極絕緣膜 102，可以從該閘極絕緣膜 102 對氧化物半導體膜 103 供應氧。較佳的是藉由在氧化物半導體膜 103 與閘極絕緣膜 102 的至少一部分接觸的狀態下進行加熱處理來對氧化物半導體膜 103 供應氧。

藉由對氧化物半導體膜 103 供應氧，可以填補膜中的氧缺損。再者，較佳為考慮到所製造的電晶體的尺寸和閘極絕緣膜 102 的臺階覆蓋性而形成閘極絕緣膜 102。

在本實施方式中，藉由電漿 CVD 法層疊厚度為 50nm 的氮化矽膜和厚度為 200nm 的氧氮化矽膜。

在此，接觸於氧化物半導體膜 103 而供應氧的絕緣膜



(閘極絕緣膜 102 及第一保護絕緣膜 108) 的氫濃度也是重要的，這是因為該氫濃度對電晶體 140 的特性給影響的緣故。

下面，對包含過剩氧的絕緣膜中的氫濃度給電晶體特性的影響進行說明。

首先，對包含過剩氧的絕緣膜中故意性地添加氫，利用 SIMS 評價該氫濃度。

下面示出樣本的製造方法。

首先，準備玻璃基板，藉由濺射法在該玻璃基板上形成厚度為 300nm 的氧化矽膜。

氧化矽膜藉由使用石英靶材，將壓力設定為 0.4Pa，將電力設定為 1.5kW (13.56MHz)，將成膜時的基板溫度設定為 100℃ 而形成。

準備 4 種樣本。注意，各個樣本除了如下點之外彼此同樣，即當形成氧化矽膜時使用的成膜氣體的氧氣體 (O₂)、重氫氣體 (D₂) 及氬氣體 (Ar) 的流量不同。

在表 2 中示出：各個樣本名稱；當形成氧化矽膜時使用的每個成膜氣體的流量；以及氧化矽膜中的深度為 30nm 的 D (重氫原子) 濃度及 H (氫) 濃度。注意，各個樣本的成膜氣體中的 D₂ 比率 (D₂ / (O₂ + Ar + D₂)) 為如下，即：樣本 1 為 0vol.%；樣本 2 為 0.005vol.%；樣本 3 為 0.50vol.%；以及樣本 4 為 2.50vol.%。

表 2

樣本名稱	O ₂ [sccm]	Ar [sccm]	D ₂ [sccm]	D ₂ 比率	D 濃度 [atoms/cm ³]	H 濃度 [atoms/cm ³]
樣本 1	25	25	0	0%	5.1E+15	6.4E+19
樣本 2	25	24.9975	0.0025	0.005%	1.6E+19	1.4E+20
樣本 3	25	24.75	0.25	0.5%	5.6E+20	7.2E+19
樣本 4	25	23.75	1.25	2.5%	7.2E+20	1.9E+19

根據表 2 可知，成膜氣體中的 D₂ 比率越高，在氧化矽膜中包含的 D 濃度越高。

接著，藉由使用表 2 所示的樣本 1 至樣本 4 製造電晶體。

圖 15A 是評價時使用的電晶體的俯視圖。圖 15B 示出對應於圖 15A 所示的點劃線 A-B 的剖面圖。另外，為了簡便起見，在圖 15A 中省略保護絕緣膜 2118、閘極絕緣膜 2112 以及絕緣膜 2102 等。

圖 15B 所示的電晶體具有：基板 2100；設置在基板 2100 上的包含過剩氧的絕緣膜 2102；設置在絕緣膜 2102 上的氧化物半導體膜 2106；設置在氧化物半導體膜 2106 上的一對電極 2116；覆蓋氧化物半導體膜 2106 及一對電極 2116 而設置的閘極絕緣膜 2112；隔著閘極絕緣膜 2112 重疊於氧化物半導體膜 2106 而設置的閘極電極 2104；以及設置在閘極電極 2104 及閘極絕緣膜 2112 上的保護絕緣膜 2118。

在此，絕緣膜 2102 使用表 2 所示的樣本 1 至樣本 4 中的任一種。注意，絕緣膜 2102 的厚度為 300nm。

此外，基板 2100 是玻璃，氧化物半導體膜 2106 是厚度為 20nm 的 IGZO（使用 In:Ga:Zn=1:1:1[原子數比]靶材而形成的膜），一對電極 2116 是厚度為 100nm 的鎢，閘極絕緣膜 2112 是厚度為 30nm 的氧氮化矽膜，閘極電極 2104 是從閘極絕緣膜 2112 一側層疊厚度為 15nm 的氮化鉬及厚度為 135nm 的鎢，保護絕緣膜 2118 是厚度為 300nm 的氧氮化矽。

對具有上述結構的電晶體進行 BT 壓力測試。注意，在進行測量時使用如下電晶體，即：通道長度（L）為 10 μ m；通道寬度（W）為 10 μ m；以及閘極電極 2104 和一對電極 2116 的重疊部分（L_{ov}）分別為 1 μ m（總計為 2 μ m）。下面示出 BT 壓力測試的方法。

首先，對如下情況下的汲極電流（I_d）進行評價，即在基板溫度為 25 $^{\circ}$ C 下，將電晶體的汲極電壓（V_d）設定為 3V，並且將閘極電壓（V_g）從 -6V 掃描至 6V。將此時的電晶體特性稱為 BT 壓力測試之前的電晶體特性。

接著，在 V_d 為 0.1V，V_g 為 -6V，基板溫度為 150 $^{\circ}$ C 的情況下保持 1 小時。

接著，停止施加 V_d、V_g 及溫度，對在基板溫度為 25 $^{\circ}$ C 的情況下，將 V_d 設定為 3V，將 V_g 從 -6V 掃描至 6V 時的 I_d 進行評價。將此時的電晶體的特性稱為 BT 壓力測試之後的電晶體特性。

表 3 示出 BT 壓力測試之前及 BT 壓力測試之後的臨界電壓 (V_{th}) 及場效應遷移率 (μ_{FE})。但是，表 3 所示的樣本名稱對應於表 2 所示的樣本名稱，表示絕緣膜 2102 的條件。

表 3

樣本名稱	BT 壓力測試之前		BT 壓力測試之後	
	V_{th} [V]	μ_{FE} [cm ² /Vs]	V_{th} [V]	μ_{FE} [cm ² /Vs]
樣本 1	0.94	8.6	1.17	7.8
樣本 2	0.82	8.6	1.03	8.2
樣本 3	0.89	8.8	1.05	7.8
樣本 4	0.71	8.7	0.43	2.5

根據表 3 可知，樣本 4 的 μ_{FE} 在 BT 壓力測試之後大幅度地降低。

再者，當對 L 更小的電晶體的特性進行評價時，與其他樣本相比，樣本 4 的 V_{th} 的向負值方向上的不均勻較大。

如上所述，在具有氧化矽膜接觸於氧化物半導體膜的結構的電晶體中，當氧化矽膜中的 D 濃度為 7.2×10^{20} atoms/cm³ 時，電晶體特性異常。

如此，因為在包含過剩氧的絕緣膜的氫濃度為 7.2×10^{20} atoms/cm³ 以上的情況下，發生電晶體的初期特性的不均勻的增大，L 長度依賴性的增大，並且在 BT 壓力測試中電晶體大幅度地劣化，所以包含過剩氧的絕緣膜的

氫濃度低於 $7.2 \times 10^{20} \text{ atoms/cm}^3$ 。就是說，氧化物半導體膜的氫濃度較佳為 $5 \times 10^{19} \text{ atoms/cm}^3$ 以下，並且包含過剩氧的絕緣膜的氫濃度較佳為低於 $7.2 \times 10^{20} \text{ atoms/cm}^3$ 。

在上述 BT 壓力測試中使用頂閘極結構的電晶體，但是圖 1A 至 1C 所示的底閘極結構的電晶體 140 也與上述同樣。換言之，閘極絕緣膜 102 及第一保護絕緣膜 108 的氫濃度較佳為低於 $7.2 \times 10^{20} \text{ atoms/cm}^3$ 。

因此，在形成閘極絕緣膜 102 之後，也可以對基板 100、閘極電極層 101 以及閘極絕緣膜 102 進行用來去除（脫水化或脫氫化）過剩的氫（包括水或羥基）的加熱處理。例如，也可以藉由利用電爐在 350°C 以上且 450°C 以下的溫度進行加熱處理。

接著，在閘極絕緣膜 102 上形成氧化物半導體膜 113（參照圖 2A）。

在氧化物半導體膜 113 的形成製程中，為了儘量不使氧化物半導體膜 113 包含氫或水，作為形成氧化物半導體膜 113 的預處理，較佳的是在濺射裝置的預熱室內對形成有絕緣膜 102 的基板進行預熱，來使吸附於基板及閘極絕緣膜 102 的氫、水分等的雜質脫離並進行排氣。另外，設置在預熱室中的排氣單元較佳為使用低溫泵。

也可以對閘極絕緣膜 102 與後面說明的島狀的氧化物半導體膜 103 接觸的區域進行平坦化處理，即地形成的區域。對平坦化處理沒有特別的限制，而可以使用拋光處理（如化學機械拋光 (Chemical Mechanical Polishing: CMP)）、乾

蝕刻處理及電漿處理。

作為電漿處理，例如可以進行引入氬氣體來產生電漿的反濺射。反濺射是指使用 RF 電源在氬氛圍下對基板一側施加電壓來在基板附近形成電漿以進行表面改性的方法。另外，也可以使用氮、氬、氧等代替氬氛圍。可以藉由反濺射去除附著在閘極絕緣膜 102 的表面的粉末物質（也稱為顆粒或粉塵）。

作為平坦化處理，既可以進行多次的拋光處理、乾蝕刻處理以及電漿處理，又可以將上述組合。在組合處理的情況下，對步驟順序沒有特別限制，可以根據閘極絕緣膜 102 的表面糙度適當設置。

此外，較佳的是以在成膜時包含多的氧的條件（例如，在氧為 100% 的氛圍下利用濺射法進行成膜等）形成膜，使氧化物半導體層 113 為包含多的氧（較佳為包含相對於在氧化物半導體為結晶狀態的化學計量的成分比氧的含有量過剩的區域）的膜。

注意，在本實施方式中，藉由使用具有 AC 電源裝置的濺射裝置並利用的濺射法，作為氧化物半導體膜 113 形成厚度為 35nm 的 In-Ga-Zn 類氧化物（IGZO 膜）。在本實施方式中，使用原子比為 In:Ga:Zn=1:1:1（=1/3:1/3:1/3）的 In-Ga-Zn 類氧化物靶材。注意，成膜條件為如下：氬氛圍下；壓力為 0.6Pa；電源電力為 5kW；基板溫度為 170℃。該成膜條件下的沈積速度為 16nm/min。

作為形成氧化物半導體膜 113 時使用的濺射氣體，較

佳為使用氫、水、羥基或氫化物等的雜質被去除了的高純度氣體。

在保持為減壓狀態的沉積室中保持基板。而且，邊去除殘留在沉積室內的水分邊引入去除了氫及水分的濺射氣體並使用上述靶材在基板 100 上形成氧化物半導體膜 113。為了去除沉積室內的殘留水分，較佳為使用吸附型的真空泵，例如低溫泵、離子泵、鈦昇華泵。此外，作為排氣單元，也可以使用添加有冷阱的渦輪分子泵。因為在使用低溫泵進行排氣的沉積室中，例如對氫原子、水（ H_2O ）等包含氫原子的化合物（更佳的是，還對包含碳原子的化合物）等進行排氣，所以可以降低在該沉積室中形成的氧化物半導體膜 113 所包含的雜質的濃度。

另外，較佳的是以不使閘極絕緣膜 102 暴露於大氣的方式連續形成閘極絕緣膜 102 和氧化物半導體膜 113。藉由以不使閘極絕緣膜 102 暴露於大氣的方式連續形成閘極絕緣膜 102 和氧化物半導體膜 113，可以防止氫或水分等雜質附著於閘極絕緣膜 102 表面。

另外，在形成氧化物半導體膜 113 直後，氧化物半導體膜 113 較佳為包含比化學計量組成多的氧，即處於氧過飽和狀態。例如，在使用濺射法形成氧化物半導體膜的情況下，較佳的是以成膜氣體的氧所佔有的比率高的條件進行成膜，尤其在氧氛圍（氧氣體為 100%）下進行成膜。在成膜氣體的氧所佔有的比率高的條件，尤其在氧氣體為 100% 的氛圍下進行成膜的情況下，即使如將成膜溫度設定

為 300°C 以上，也可以抑制來自膜中的 Zn 的釋放。

另外，也可以對氧化物半導體膜 113 進行用來去除（脫水化或脫氫化）過剩的氫（包括水或羥基）的加熱處理。將加熱處理的溫度設定為 300°C 以上且 700°C 以下或低於基板的應變點的溫度。可以在減壓下或氮氛圍下等進行加熱處理。

此外，當作爲氧化物半導體膜 113 使用結晶氧化物半導體膜時，也可以進行加熱處理來實現晶化。

在本實施方式中，將基板放在加熱處理裝置之一的電爐中，在氮氛圍下以 450°C 的溫度對氧化物半導體膜 113 進行 1 小時，並且在氮及氧氛圍下以 450°C 的溫度進行 1 小時的加熱處理。

另外，加熱處理裝置不侷限於電爐，也可以使用利用來自電阻發熱體等發熱體的熱傳導或熱輻射對被處理物進行加熱的裝置。例如，可以使用 GRTA（Gas Rapid Thermal Anneal：氣體快速熱退火）裝置、LRTA（Lamp Rapid Thermal Anneal：燈快速熱退火）裝置等 RTA（Rapid Thermal Anneal：快速熱退火）裝置。LRTA 裝置是利用鹵素燈、金屬鹵化物燈、氬弧燈、碳弧燈、高壓鈉燈、高壓汞燈等的燈所發射的光（電磁波）的輻射對被處理物進行加熱的裝置。GRTA 裝置是利用高溫氣體進行加熱處理的裝置。作爲高溫氣體，使用氫等稀有氣體或氮等即使進行加熱處理也不與被處理物起反應的惰性氣體。

例如，作爲加熱處理也可以進行 GRTA，其中將基板

放在加熱到 650℃ 至 700℃ 的高溫的惰性氣體中，加熱幾分鐘，然後將基板從惰性氣體中取出。

另外，在加熱處理中，氮或諸如氦、氖、氬等稀有氣體較佳為不包含水、氫等。或者，較佳的是將引入到熱處理裝置中的氮或諸如氦、氖、氬等稀有氣體的純度設定為 6N (99.9999%) 以上，更佳的是設定為 7N (99.99999%) 以上 (即，將雜質濃度設定為 1ppm 以下，較佳的是設定為 0.1ppm 以下)。

此外，也可以在藉由加熱處理加熱氧化物半導體膜 113 之後，對相同的爐中引入高純度的氧氣體、高純度的一氧化二氮氣體或超乾燥空氣 (使用 CRDS (cavity ring-down laser spectroscopy: 光腔衰蕩光譜法) 方式的露點儀進行測量時的水分量為 20ppm (換算成露點時為 -55℃) 以下，較佳為 1ppm 以下，更佳為 10ppb 以下的空氣)。氧氣體或一氧化二氮氣體較佳為不包含水、氫等。或者，較佳的是將引入到熱處理裝置中的氧氣體或一氧化二氮氣體的純度設定為 6N 以上，較佳的是設定為 7N 以上 (即，將氧氣體或一氧化二氮氣體中的雜質濃度設定為 1ppm 以下，較佳的是設定為 0.1ppm 以下)。藉由利用氧氣體或一氧化二氮氣體的作用，供應當進行脫水化或脫氫化處理中的雜質的排除製程時同時減少的構成氧化物半導體的主要成分材料的氧，從而可以使氧化物半導體膜 113 高度純化及 i 型 (本質) 化。

另外，用於脫水化或脫氫化的加熱處理既可以在形成

膜狀的氧化物半導體膜之後進行，又可以在形成後述的島狀的氧化物半導體膜 103 之後進行。

另外，用於脫水化或脫氫化的加熱處理既可以進行多次，又可以兼作其他加熱處理。

藉由在將氧化物半導體膜 113 加工為島狀的氧化物半導體膜 103 之前且在膜狀的氧化物半導體膜 113 覆蓋閘極絕緣膜 102 的狀態下進行用於脫水化或脫氫化的加熱處理，可以防止因加熱處理而釋放包含在閘極絕緣膜 102 中的氧，所以是較佳的。

另外，也可以對經過脫水化或脫氫化處理的氧化物半導體膜 113 引入氧（至少包含氧自由基、氧原子和氧離子中的任何一個）來對其供應氧。在此，作為對氧化物半導體膜 113 引入氧的方法，可以採用離子植入法、離子摻雜法、電漿浸沒離子植入法及電漿處理等。

較佳的是在進行脫水化或脫氫化處理之後對氧化物半導體膜 113 引入氧，但是不侷限於此。此外，也可以多次對經過上述脫水化或脫氫化處理的氧化物半導體膜 113 引入氧。

較佳的是，使設置在電晶體中的氧化物半導體膜為如下狀態的膜，即氧化物半導體包括其氧含量超過氧化物半導體處於結晶狀態時的化學計量成分比的氧含量的區域。此時，氧含量超過氧化物半導體的化學計量成分比。或者，氧含量超過單晶時的氧含量。有時氧存在於氧化物半導體的晶格之間。

如上所述，氧化物半導體膜 103 較佳是藉由充分地去
除氫等的雜質或被充分地供給氧來處於氧過飽和狀態，而
高度純化的氧化物半導體。明確而言，氧化物半導體膜
103 中的氫濃度為 $5 \times 10^{19} \text{ atoms/cm}^3$ 以下，較佳為 5×10^{18}
 atoms/cm^3 以下，更佳為 $5 \times 10^{17} \text{ atoms/cm}^3$ 以下。

藉由從氧化物半導體去除氫或水分來使該氧化物半導
體高度純化，使得儘量不包含雜質，藉由供應氧填補氧缺
損可以實現 i 型（本質）氧化物半導體或無限趨近於 i 型
（本質）的氧化物半導體。由此，可以使氧化物半導體的
費米能階（ E_f ）成為與本質費米能階（ E_i ）相同的程度。
由此，藉由將該氧化物半導體膜用於電晶體，可以降低因
氧缺損而產生的電晶體的臨界電壓 V_{th} 的偏差、臨界電壓
的漂移 ΔV_{th} 。

接著，藉由光微影製程將氧化物半導體膜 113 加工為
島狀的氧化物半導體膜 103（參照圖 2B）。在此，島狀的
氧化物半導體膜 103 的端面部具有錐形狀，錐形角度可以
適當地設定。例如，可以將錐形角度設定為 20° 至 50° 。

此外，也可以藉由噴墨法形成用來形成島狀的氧化物
半導體膜 103 的光阻掩模。當利用噴墨法形成光阻掩模時
不需要光掩模，由此可以降低製造成本。

另外，氧化物半導體膜的蝕刻可以採用乾蝕刻和濕蝕
刻中的一者或兩者。例如，作為用於氧化物半導體膜的濕
蝕刻的蝕刻劑，可以使用磷酸、醋酸以及硝酸的混合溶液
等。此外，也可以使用 ITO-07N（關東化學株式會社製

造)。另外，也可以藉由利用 ICP (Inductively Coupled Plasma: 感應耦合電漿) 蝕刻法的乾蝕刻進行蝕刻加工。

接著，在閘極電極層 101、閘極絕緣膜 102 及氧化物半導體膜 103 上形成成爲源極電極層及汲極電極層 (包括由與它們相同的層形成的佈線) 的導電膜 105 (參照圖 2C)。

作爲用作源極電極層及汲極電極層的導電膜 105，使用能夠承受在後面的加熱處理的材料。例如可以使用含有選自鋁 (Al)、鉻 (Cr)、銅 (Cu)、鉭 (Ta)、鈦 (Ti)、鉬 (Mo)、鎢 (W) 中的元素的金屬膜或以上述元素爲成分的金屬氮化物膜 (氮化鈦膜、氮化鉬膜、氮化鎢膜) 等。此外，還可以採用在 Al、Cu 等的金屬膜的下側和上側的一者或兩者層疊 Ti、Mo、W 等高熔點金屬膜或它們的金屬氮化物膜 (氮化鈦膜、氮化鉬膜、氮化鎢膜) 的結構。另外，作爲用於源極電極層及汲極電極層的導電膜 105，也可以使用導電金屬氧化物來形成。作爲導電金屬氧化物，可以使用氧化銦 (In_2O_3)、氧化錫 (SnO_2)、氧化鋅 (ZnO)、氧化銦氧化錫 ($\text{In}_2\text{O}_3\text{-SnO}_2$; 簡稱爲 ITO)、氧化銦氧化鋅 ($\text{In}_2\text{O}_3\text{-ZnO}$) 或使這些金屬氧化物材料中包含氧化矽的材料。

在本實施方式中，作爲導電膜使用藉由濺射法而順序層疊的厚度爲 50nm 的鈦膜、厚度爲 400nm 的鋁膜及厚度爲 100nm 的鈦膜。

藉由光微影製程，對導電膜 105 選擇性地進行蝕刻來

形成源極電極層 105a 及汲極電極層 105b (包括由與它們相同的層形成的佈線) (參照圖 2D)。利用光微影製程形成源極電極層 105a 及汲極電極層 105b, 在形成源極電極層 105a 及汲極電極層 105b 之後去除光阻掩模。

在此, 源極電極層 105a 及汲極電極層 105b 以至少與閘極電極層 101 的一部分重疊的方式設置。

較佳的是對形成光阻掩模時的曝光使用紫外線、KrF 雷射、ArF 雷射。根據在氧化物半導體膜 103 上面對的源極電極層 105a 的下端部與汲極電極層 105b 的下端部之間的時間寬度而決定在後面形成的電晶體 140 的通道長度 L 。另外, 當進行通道長度 L 短於 25nm 的曝光時, 較佳為使用波長極短, 即幾 nm 至幾十 nm 的極紫外線 (Extreme Ultraviolet) 進行形成光阻掩模時的曝光。使用極紫外線的曝光的解析度高且其聚焦深度也大。因此, 也可以將在後面形成的電晶體的通道長度 L 設定為 10nm 以上且 1000nm 以下, 而可以提高電路的工作速度。

作為用作源極電極層 105a 及汲極電極層 105b 的導電膜 105 的蝕刻利用乾蝕刻, 並且可以將含有鹵素的氣體用作蝕刻氣體。例如, 能夠使用平行板型 RIE (Reactive Ion Etching: 反應離子蝕刻) 法或 ICP (Inductively Coupled Plasma: 感應耦合電漿) 蝕刻法。適當地調節蝕刻條件 (施加到線圈型電極的電力量、施加到基板一側的電極的電力量、基板一側的電極溫度等), 以便可以蝕刻為所希望的加工形狀。

作為含有鹵素的氣體，可以使用含有氯的氣體，例如，可以使用含有氯 (Cl_2)、三氯化硼 (BCl_3)、四氯化矽 (SiCl_4)、四氯化碳 (CCl_4) 等的氣體。另外，作為含有鹵素的氣體，可以使用含有氟的氣體，例如，含有四氟化碳 (CF_4)、六氟化硫 (SF_6)、三氟化氮 (NF_3)、三氟甲烷 (CHF_3) 或八氟環丁烷 (C_4F_8) 等的氣體。或者，對上述氣體添加了氦 (He)、氬 (Ar) 等的稀有氣體的氣體等。

在本實施方式中，作為導電膜的蝕刻，藉由作為蝕刻氣體使用 Cl_2 和 BCl_3 的乾蝕刻法對由鈦膜、鋁膜及鈦膜的疊層構成的導電膜 105 進行蝕刻來形成源極電極層 105a 及汲極電極層 105b。

如上所述那樣，當使用含有鹵素的蝕刻氣體時，如下區域被暴露於該蝕刻氣體中，即不重疊於氧化物半導體膜 103 表面的源極電極層 105a 及汲極電極層 105b 而露出的區域，尤其是氧化物半導體膜 103 的端面部中的不重疊於源極電極層 105a 及汲極電極層 105b 的區域 103a。因此，蝕刻氣體所包含的雜質（氯或氟等鹵素類雜質、硼等 3 族或 13 族雜質、氮等 5 族或 15 族雜質等）附著或混入到區域 103a 中。因此，有時在該區域中生成用作載流子的過剩的電子。而且，由於這些雜質，有時氧化物半導體膜 103 中的氧被抽出而在氧化物半導體膜 103 的表面形成氧缺陷。如上所述，有包括區域 103a 的氧化物半導體膜 103 的端面部特別容易被抽出氧而形成氧缺陷的擔憂。這樣，當因雜質的混入或氧缺陷的發生而生成載流子時，使氧化

物半導體膜 103 所露出的表面，尤其是區域 103a 低電阻化（n 型化），而容易形成寄生通道。

注意，含有鹵素的蝕刻氣體所包含的鹵素之外的元素（例如，硼等 3 族或 13 族雜質、氮等 5 族或 15 族雜質等）也會成爲使氧化物半導體膜 103 所露出的表面，尤其是區域 103a 低電阻化（n 型化）的原因之一。

於是，在本實施方式中，藉由對氧化物半導體膜 103 表面的不重疊於源極電極層 105a 及汲極電極層 105b 而露出的區域，尤其是氧化物半導體膜 103 的端面部中的不重疊於源極電極層 105a 及汲極電極層 105b 的區域 103a 進行雜質去除處理及氧添加處理，抑制該區域中的載流子的生成，而防止低電阻化。

氧化物半導體膜 103 表面的不重疊於源極電極層 105a 及汲極電極層 105b 而露出的區域，尤其是氧化物半導體膜 103 的端面部中的不重疊於源極電極層 105a 及汲極電極層 105b 的區域 103a 的雜質去除處理可以進行使用溶液的洗滌處理（參照圖 3A）。

作爲使用溶液的洗滌處理，較佳爲利用使用稀氫氟酸溶液的洗滌處理。例如，在使用稀氫氟酸溶液的情況下，將稀氫氟酸稀釋爲 $1/10^2$ 至 $1/10^5$ 左右，較佳的是將其稀釋爲 $1/10^3$ 至 $1/10^5$ 左右。另外，此時也可以對附著有上述雜質的氧化物半導體膜 103 表面的不重疊於源極電極層 105a 及汲極電極層 105b 而露出的區域，尤其是區域 103a 進行蝕刻，而去除該區域。例如，當以 $1/10^3$ 的比例稀釋

的氫氟酸（0.05%氫氟酸）對 IGZO 膜進行處理時，每秒膜厚度減少 1nm 至 3nm，而當以 $2/10^5$ 的比例稀釋的氫氟酸（0.0025%氫氟酸）對 IGZO 膜進行處理時，每秒膜厚度減少 0.1nm 左右。

另外，作為使用溶液的洗滌處理，也可以使用草酸溶液。作為草酸溶液，也可以使用以純水稀釋的 ITO-07N（由日本關東化學株式會社製造）。明確地說，當將 ITO-07N 稀釋到 1/100 而對 IGZO 膜進行處理時，每分膜厚度減少 3.2nm 左右。

另外，較佳的是在藉由溶液洗滌的雜質去除處理之後進行加熱處理，去除在該溶液洗滌中附著在氧化物半導體膜的表面的吸附水分等。

如此，藉由進行雜質去除處理，可以去除或減少氧化物半導體膜 103 表面的不重疊於源極電極層 105a 及汲極電極層 105b 而露出的區域，尤其是區域 103a 中的以氯或氟等鹵素系雜質為代表的雜質。明確而言，作為雜質濃度，在區域 103a 中可以將氯濃度設定為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下（較佳的是設定為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下）。另外，在區域 103a 中也可以將氟濃度設定為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下（較佳的是設定為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下）。另外，在區域 103a 中也可以將硼濃度設定為 $5 \times 10^{16} \text{ atoms/cm}^3$ 以下（較佳的是設定為 $1 \times 10^{16} \text{ atoms/cm}^3$ 以下）。另外，在區域 103a 中可以將氮濃度設定為低於 $1 \times 10^{18} \text{ atoms/cm}^3$ （較佳的是設定為 $1 \times 10^{17} \text{ atoms/cm}^3$ 以下）。注意，氧化物半

導體膜 103 的區域 103a 之外的上述雜質濃度較佳為低於區域 103a 中的上述雜質濃度，例如硼、氮及氟等的濃度較佳為低於區域 103 中的上述雜質濃度。

此外，在氧化物半導體膜 103 表面的不重疊於源極電極層 105a 及汲極電極層 105b 而露出的區域，尤其是區域 103a 中，較佳為抑制鎂、銅及鋁等雜質混入。當對源極電極層 105a 及汲極電極層 105b 進行構圖時有如下擔憂：鎂、銅、鋁等的雜質飛散而附著到區域 103a 的表面，該雜質生成載流子，而導致寄生電容的形成。因此，較佳的是將該上述雜質的濃度設定為如下。將鎂濃度設定為 $1 \times 10^{17} \text{ atoms/cm}^3$ 以下（較佳的是設定為 $1 \times 10^{16} \text{ atoms/cm}^3$ 以下），將銅濃度設定為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下（較佳的是設定為 $1 \times 10^{17} \text{ atoms/cm}^3$ 以下），並且將鋁濃度設定為 $1 \times 10^{19} \text{ atoms/cm}^3$ 以下（較佳的是設定為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下）。

接著，對氧化物半導體膜 103 表面的不重疊於源極電極層 105a 及汲極電極層 105b 而露出的區域，尤其是氧化物半導體膜 103 的端面部中的不重疊於源極電極層 105a 及汲極電極層 105b 的區域 103a 進行氧添加處理（參照圖 3B）。作為該氧添加處理，可以利用電漿處理，較佳的是在一氧化二氮氛圍下進行電漿處理（下面稱為一氧化二氮電漿處理）。另外，也可以在氧氛圍下進行電漿處理。

一氧化二氮電漿處理較佳的是將基板溫度設定為室溫以上且 400°C 以下而進行，更佳的是將基板溫度設定為

250°C 以上且 400°C 以下而進行，進一步佳的是將基板溫度設定為 350°C 以上且 400°C 以下而進行。例如，作為處理條件，可以在 N₂O 氛圍（氣體流量為 10slm）下，壓力為 20Pa，電源電力為 150W，基板溫度為 400°C，來進行一氧化二氮電漿處理。

藉由在一氧化二氮氛圍下進行電漿處理，可以較容易地形成氧自由基，因此能夠對氧化物半導體膜 103 表面的不重疊於源極電極層 105a 及汲極電極層 105b 而露出的區域，尤其是區域 103a 容易地供應氧。同時，藉由一氧化二氮電漿處理，也可以從氧化物半導體膜 103 去除上述雜質、氫或水等雜質。例如，也可以將氧化物半導體膜 103 的氫濃度設定為 $5 \times 10^{19} \text{ atoms/cm}^3$ 以下，較佳的是設定為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下，更佳的是設定為 $5 \times 10^{17} \text{ atoms/cm}^3$ 以下。

另外，如上所述那樣，藉由將基板溫度較佳的是設定為 250°C 以上且 400°C 以下，更佳的是設定為 350°C 以上且 400°C 以下而進行一氧化二氮電漿處理，能夠將氧化物半導體膜 103 中的氧的擴散係數變大並供應氧。

如上所述那樣，藉由進行雜質去除處理和氧添加處理，可以減少如下區域中的雜質或氧缺陷而能夠抑制載流子的生成，即氧化物半導體膜 103 表面的不重疊於源極電極層 105a 及汲極電極層 105b 而露出的區域，尤其是氧化物半導體膜 103 的端面部中的不重疊於源極電極層 105a 及汲極電極層 105b 的區域 103a。因此，能夠防止電晶體

140 的電特性的劣化而得到良好的電特性，因而能夠提供可靠性高的半導體裝置。

注意，在上述雜質去除處理中，有時在氧化物半導體膜 103 中發生氧缺陷，然而藉由如上所述那樣在雜質去除處理之後進行氧添加處理，可以填充該氧缺陷。

接著，覆蓋氧化物半導體膜 103、源極電極層 105a 及汲極電極層 105b 形成第一保護絕緣膜 108。

第一保護絕緣膜 108 可以藉由電漿 CVD 法、濺射法而形成。作為第一保護絕緣膜 108，典型地可以使用氧化矽膜、氧氮化矽膜、氧化鋁膜、氧氮化鋁膜、氧化鉛膜、氧化鎘膜、氮化矽膜、氮化鋁膜、氮氧化矽膜或氮氧化鋁膜等無機絕緣膜的單層或疊層。在本實施方式中，藉由 CVD 法形成厚度為 400nm 的氧氮化矽膜。這樣，藉由利用 CVD 法形成第一保護絕緣膜 108，可以提高沈積速度，而可以實現節拍時間的縮短。

另外，作為第一保護絕緣膜 108，例如可以藉由濺射法形成氧化矽膜。在藉由濺射法形成的氧化矽膜中，容易使膜中的氧量比化學計量組成大，因此在後面的步驟中不進行氧添加處理，也可以對氧化物半導體膜 103 供應氧。

注意，在作為第一保護絕緣膜 108 使用矽類絕緣膜的情況下，一般而言，在成膜之前進行沉積室的清洗處理。作為這種清洗處理，在很多情況下使用 ClF_3 或 NF_3 等氟化合物氣體。如此在清洗處理中使用氟類化合物氣體的情況下，有時該氣體含有的氟等雜質附著到沉積室的內壁，

並且當形成第一保護絕緣膜 108 時該雜質被引入在氧化物半導體膜 103 中。於是，較佳的是將矽烷 (SiH_4) 等引入到該沉積室進行清洗處理，而代替使用氟化合物氣體的清洗處理。由此，可以減少在氧化物半導體膜 103 中生成載流子的雜質。

接著，進行氧添加處理，至少對第一保護絕緣膜 108 供應氧（至少包含氧自由基、氧原子及氧離子中的一種）（參照圖 3C）。

作為氧添加處理，可以採用離子植入法、離子摻雜法、電漿浸沒離子植入法及電漿處理等。另外，作為離子植入法，也可以採用氣體簇離子束。氧添加處理既可以對基板全面一次地進行，又可以移動（掃描）線狀的離子束等地進行。

例如，所添加的氧既可以使用含有氧的氣體藉由電漿產生裝置而供應，又可以藉由臭氧產生裝置而供應。更明確地說，例如藉由利用對半導體裝置進行蝕刻處理的裝置或對光阻掩模進行灰化的裝置等來能夠產生氧而對第一保護絕緣膜 108 供應氧。

在氧添加處理中可以使用含有氧的氣體。作為含有氧的氣體，可以使用氧、一氧化二氮、二氧化氮、二氧化碳及一氧化碳等。另外，在氧添加處理中也可以使用稀有氣體。

如此，藉由進行氧添加處理，即使利用 CVD 法等形成第一保護絕緣膜 108，也可以容易使膜中的氧量比化學

計量組成大。

接著，覆蓋第一保護絕緣膜 108 地形成第二保護絕緣膜 109。作為第二保護絕緣膜 109，較佳為使用緻密性高的無機絕緣膜諸如氧化鋁膜或氮化矽膜等。在本實施方式中，採用藉由濺射法形成的氧化鋁膜。注意，第二保護絕緣膜 109 不是必須設置的。

藉由將用作第二保護絕緣膜 109 的氧化鋁膜的密度設定為高密度（膜密度為 3.2g/cm^3 以上，較佳為 3.6g/cm^3 以上），能夠對電晶體 140 提供穩定的電特性。注意，膜密度可以利用盧瑟福背散射分析（RBS, Rutherford Backscattering Spectrometry）或 X 射線反射（XRR, X-Ray Reflection）等測定。

可用作第二保護絕緣膜 109 的氧化鋁膜具有高遮斷效果（阻擋效果），即不使氫、水分等雜質及氧的兩者透過膜的效果。

因此，氧化鋁膜用作保護膜，而防止在製程中及製造之後成為變動的主要原因的氫、水分等雜質混入到氧化物半導體膜 103，並防止從氧化物半導體膜 103 釋放作為構成氧化物半導體的主要成分材料的氧。

再者，可以在形成第二保護絕緣膜 109 之後進行熱處理來將第一保護絕緣膜 108 所含有的超過化學計量組成的量的氧供應到氧化物半導體膜 103。

將該熱處理的溫度設定為 250°C 以上且 700°C 以下，較佳的是設定為 400°C 以上且 700°C 以下或低於基板的應

變點。例如，將基板放入作為一種熱處理裝置的電爐中，並且在氮氛圍下以 250℃ 進行 1 小時的熱處理。

此時，藉由使用具有緻密性的第二保護絕緣膜 109 覆蓋進行氧的供應的第一保護絕緣膜 108，來可以防止氧從第一保護絕緣膜 108 擴散到上方，並且對氧化物半導體膜 103 供應氧。

這樣，藉由由具有阻擋效果的第二保護絕緣膜 109 包覆含有過剩氧的第一保護絕緣膜 108 而進行熱處理，可以成為在氧化物半導體膜 103 中與化學計量組成大致一致的狀態，或者氧量比化學計量組成多的過飽和狀態。例如，在氧化物半導體膜 103 為 IGZO 的情況下，因為化學計量組成的一例是 $\text{In:Ga:Zn:O}=1:1:1:4$ [原子數比]，所以成為氧的原子數比為 4 或 4 以上的狀態。

藉由上述製程製造本實施方式所示的電晶體 140（參照圖 3D）。

此外，也可以形成平坦化絕緣膜 110 以減少因電晶體 140 產生的表面凹凸。作為平坦化絕緣膜 110，可以使用聚醯亞胺、丙烯酸、苯並環丁烯類樹脂等有機材料。此外，除了上述有機材料之外，還可以使用低介電常數材料（low-k 材料）等。另外，也可以藉由層疊多個由這些材料形成的絕緣膜，形成平坦化絕緣膜 110。

例如，作為平坦化絕緣膜 110 形成厚度為 1500nm 的丙烯酸樹脂膜，即可。可以在利用塗敷法塗敷丙烯酸樹脂之後，進行焙燒（例如氮氣氛圍下、250℃、1 小時）來形

成丙烯酸樹脂膜。

也可以在形成平坦化絕緣膜 110 之後進行加熱處理。這樣，也可以在形成電晶體 140 之後進行加熱處理。此外，也可以多次進行加熱處理。

如上所述那樣，藉由進行雜質去除處理及氧添加處理製造使用氧化物半導體膜的半導體裝置，在氧化物半導體膜 103 表面上的不重疊於源極電極層 105a 及汲極電極層 105b 而露出的區域，尤其是區域 103a 中，可以抑制氯 (Cl)、氟 (F) 等鹵素類雜質、硼 (B) 等 3 族或 13 族雜質、氮 (N) 等 5 族或 15 族雜質等的混入，以及氧缺陷的發生。尤其在區域 103a 中可以将氟濃度設定為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下 (較佳的是設定為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下)。另外，在區域 103a 中也可以將硼濃度設定為 $5 \times 10^{16} \text{ atoms/cm}^3$ 以下 (較佳的是設定為 $1 \times 10^{16} \text{ atoms/cm}^3$ 以下)。另外，在區域 103a 中也可以將氮濃度設定為低於 $1 \times 10^{18} \text{ atoms/cm}^3$ (較佳的是設定為 $1 \times 10^{17} \text{ atoms/cm}^3$ 以下)。如此，藉由在該區域中減少雜質或氧缺陷，可以抑制用作載流子的電子的生成。

這樣，藉由抑制對氧化物半導體膜 103 混入雜質，而且進行氧添加處理填充氧缺陷，來使氧化物半導體膜 103 包含比化學計量組成多的氧，即處於氧過飽和狀態。

因此，能夠提供具有良好的電晶體特性且使用氧化物半導體的電晶體。此外，能夠提供包括使用氧化物半導體膜且具有穩定的電特性的電晶體的可靠性高的半導體裝

置。此外，能夠以高良率製造可靠性高的半導體裝置，而實現高生產化。

注意，雖然在電晶體 140 中示出底閘極結構的電晶體的例子，但是本實施方式不侷限於此。參照圖 4A 至 4C 對與電晶體 140 不同的方式的電晶體 150 進行說明。

圖 4A 至 4C 所示的電晶體 150 是隔著閘極絕緣膜在通道形成區的上下設有兩個閘極電極層，即雙閘型的電晶體的一例。另外，圖 4A 是電晶體 150 的平面圖，圖 4B 是沿著圖 4A 的線 X3-Y3 的剖面圖，並且圖 4C 是沿著圖 4A 的線 X4-Y4 的剖面圖。

如圖 4A 至 4C 所示那樣，電晶體 150 在如下之點與電晶體 140 不同，即在第二保護絕緣膜 109 上與氧化物半導體膜 103 重疊而具有閘極電極層 111。閘極電極層 111 可以藉由與閘極電極層 101 同樣的材料及方法形成，因而詳細內容可以參照閘極電極層 101 的記載。

關於電晶體 150 的製造方法，直到圖 3D 所示的製程可以藉由與電晶體 140 相同的方法來製造，在圖 3D 所示的製程中，至少在形成第一保護絕緣膜 108 之後形成閘極電極層 111 即可。

在此，因為第一保護絕緣膜 108 及第二保護絕緣膜 109 用作閘極電極層 111 的閘極絕緣膜，所以可以根據電晶體 150 的特性適當地決定第一保護絕緣膜 108 及第二保護絕緣膜 109 的材料等。

另外，因為電晶體 150 的另外部分的結構與電晶體

140 相同，所以各個結構的詳細內容可以參照電晶體 140 的記載。

以上，本實施方式所示的結構、方法等可以與其他實施方式所示的結構、方法等適當地組合而使用。

實施方式 2

藉由使用實施方式 1 所示的電晶體可以製造具有顯示功能的半導體裝置（也稱為顯示裝置）。此外，藉由將包括電晶體的驅動電路的一部分或整個部分與像素部一體地形成在相同的基板上，可以形成系統整合型面板（system-on-panel）。

在圖 5A 中，以圍繞設置在第一基板 4001 上的像素部 4002 的方式設置密封材料 4005，並且，使用第二基板 4006 進行密封。在圖 5A 中，在第一基板 4001 上的與由密封材料 4005 圍繞的區域不同的區域中安裝有使用單晶半導體膜或多晶半導體膜形成在另行準備的基板上的掃描線驅動電路 4004、信號線驅動電路 4003。此外，供應到另行形成的信號線驅動電路 4003、掃描線驅動電路 4004 或者像素部 4002 的各種信號及電位從 FPC（Flexible printed circuit，撓性印刷電路）4018a、4018b 供應。

在圖 5B 和 5C 中，以圍繞設置在第一基板 4001 上的像素部 4002 和掃描線驅動電路 4004 的方式設置有密封材料 4005。此外，在像素部 4002 和掃描線驅動電路 4004 上設置有第二基板 4006。因此，像素部 4002 及掃描線驅動

電路 4004 與顯示元件一起由第一基板 4001、密封材料 4005 以及第二基板 4006 密封。在圖 5B 和 5C 中，在第一基板 4001 上的與由密封材料 4005 圍繞的區域不同的區域中安裝有使用單晶半導體膜或多晶半導體膜形成在另行準備的基板上的信號線驅動電路 4003。在圖 5B 和 5C 中，供應到另行形成的信號線驅動電路 4003、掃描線驅動電路 4004 或者像素部 4002 的各種信號及電位從 FPC4018 供應。

此外，圖 5B 和 5C 示出另行形成信號線驅動電路 4003 並且將其安裝到第一基板 4001 的實例，但是不侷限於該結構。既可以另行形成掃描線驅動電路並進行安裝，又可以僅另行形成信號線驅動電路的一部分或者掃描線驅動電路的一部分並進行安裝。

另外，對另行形成的驅動電路的連接方法沒有特別的限制，而可以採用 COG (Chip On Glass, 玻璃覆晶封裝) 方法、打線接合方法或者 TAB (Tape Automated Bonding, 卷帶式自動接合) 方法等。圖 5A 是藉由 COG 方法安裝信號線驅動電路 4003、掃描線驅動電路 4004 的例子，圖 5B 是藉由 COG 方法安裝信號線驅動電路 4003 的例子，而圖 5C 是藉由 TAB 方法安裝信號線驅動電路 4003 的例子。

此外，顯示裝置包括顯示元件為密封狀態的面板和在該面板中安裝有 IC 諸如控制器等的模組。

注意，本說明書中的顯示裝置是指影像顯示裝置、顯示裝置或光源（包括照明設備）。另外，顯示裝置還包

括：安裝有諸如 FPC、TAB 膠帶或 TCP 的連接器的模組；在 TAB 膠帶或 TCP 的端部設置有印刷線路板的模組；或者藉由 COG 方式將 IC（積體電路）直接安裝到顯示元件的模組。

此外，設置在第一基板上的像素部及掃描線驅動電路具有多個電晶體，可以應用實施方式 1 所示的電晶體。

作為設置在顯示裝置中的顯示元件，可以使用液晶元件（也稱為液晶顯示元件）、發光元件（也稱為發光顯示元件）。發光元件將由電流或電壓控制亮度的元件包括在其範疇內，明確而言，包括無機 EL（Electro Luminescence，電致發光）、有機 EL 等。此外，也可以應用如電子墨水等的因電作用而對比度發生變化的顯示媒介。

參照圖 5A 至圖 7B 對半導體裝置的一個方式進行說明。圖 7A 和 7B 是沿著圖 5B 的線 M-N 的剖面圖。

如圖 5A 至 5C 及圖 7A 和 7B 所示，半導體裝置包括連接端子電極 4015 及端子電極 4016，連接端子電極 4015 及端子電極 4016 藉由各向異性導電膜 4019 電連接到 FPC4018 所具有的端子。

連接端子電極 4015 由與第一電極層 4030 相同的導電膜形成，並且，端子電極 4016 由與電晶體 4010、電晶體 4011 的源極電極層及汲極電極層相同的導電膜形成。

此外，設置在第一基板 4001 上的像素部 4002、掃描線驅動電路 4004 具有多個電晶體，在圖 7A 和 7B 中例示出像素部 4002 所包括的電晶體 4010、掃描線驅動電路

4004 所包括的電晶體 4011。在圖 7A 中，在電晶體 4010 及電晶體 4011 上設置有第一保護絕緣膜 4020 及第二保護絕緣膜 4021，在圖 7B 中還設置有絕緣膜 4022。

作為電晶體 4010 及電晶體 4011，可以使用實施方式 1 所示的電晶體。在本實施方式中示出使用具有與實施方式 1 所示的電晶體 140 相同的結構的電晶體的例子。電晶體 4010 及電晶體 4011 是底閘極結構的反交錯型電晶體。

藉由與實施方式 1 所示的電晶體 140 相同的結構及製造方法得到的電晶體 4010 及電晶體 4011 在氧化物半導體膜表面的不重疊於源極電極層及汲極電極層而露出的區域，尤其是不重疊於氧化物半導體膜的端面部中的源極電極層及汲極電極層的區域中，雜質或氧缺陷被減少，而抑制用作載流子的電子的生成。

因此，在本實施方式中，可以使圖 5A 至 5C 及圖 7A 和 7B 所示的半導體裝置為包括使用氧化物半導體膜且具有穩定的電特性的電晶體 4010、電晶體 4011 的可靠性高的半導體裝置。另外，可以高良率地製造上述可靠性高的半導體裝置，由此實現高生產化。

此外，還可以在與驅動電路用電晶體 4011 的氧化物半導體膜的通道形成區重疊的位置再設置導電層。藉由將導電層設置在與氧化物半導體膜的通道形成區重疊的位置，可以進一步降低偏壓溫度試驗（BT 試驗）前後的電晶體 4011 的臨界電壓的變化量。此外，導電層的電位既可以與電晶體 4011 的閘極電極層的電位相同，又可以不

同，並且，該導電層還可以用作第二閘極電極層。此外，導電層的電位也可以為 GND 或 0V 或者也可以為浮動狀態。

此外，該導電層還具有遮蔽外部的電場的功能，即不使外部的電場作用到內部（包括電晶體的電路部）的功能（尤其是，遮蔽靜電的靜電遮蔽功能）。利用導電層的遮蔽功能，可以防止由於靜電等外部的電場的影響而使電晶體的電特性變動。

設置在像素部 4002 中的電晶體 4010 電連接到顯示元件，而構成顯示面板。顯示元件只要能夠進行顯示就沒有特別的限制，而可以使用各種各樣的顯示元件。

圖 7A 示出作為顯示元件使用液晶元件的液晶顯示裝置的例子。在圖 7A 中，作為顯示元件的液晶元件 4013 包含第一電極層 4030、第二電極層 4031 以及液晶層 4008。另外，以夾持液晶層 4008 的方式設置有用作配向膜的絕緣膜 4032、4033。第二電極層 4031 設置在第二基板 4006 一側，第一電極層 4030 和第二電極層 4031 夾著液晶層 4008 而層疊。

此外，間隔物 4035 是藉由對絕緣膜選擇性地進行蝕刻而獲得的柱狀間隔物，並且它是為控制液晶層 4008 的膜厚（液晶盒間隙（cell gap））而設置的。另外，也可以使用球狀間隔物。

當作為顯示元件使用液晶元件時，可以使用熱致液晶、低分子液晶、高分子液晶、高分子分散型液晶、鐵電

液晶、反鐵電液晶等。上述液晶材料（液晶組成物）根據條件而呈現膽固醇相、近晶相、立方相、手性向列相、各向同性相等。

另外，也可以將不使用配向膜的呈現藍相的液晶組成物用於液晶層 4008。在此情況下，液晶層 4008 與第一電極層 4030 及第二電極層 4031 接觸。藍相是液晶相的一種，是指當使膽固醇相液晶的溫度上升時從膽固醇相轉變到各向同性相之前出現的相。藍相可以使用混合液晶及手性試劑的液晶組成物呈現。此外，為了擴大呈現藍相的溫度範圍，對呈現藍相的液晶組成物添加聚合性單體及聚合引發劑等，進行高分子穩定化的處理來可以形成液晶層。由於呈現藍相的液晶組成物的回應時間短，並且其具有光學各向同性，所以不需要配向處理，且視角依賴性小。另外，由於不需要設置配向膜而不需要摩擦處理，因此可以防止由於摩擦處理而引起的靜電破壞，並可以降低製程中的液晶顯示裝置的故障、破損。從而，可以提高液晶顯示裝置的生產率。在使用氧化物半導體膜的電晶體中，電晶體的電特性因靜電的影響而有可能顯著地變動而越出設計範圍。因此，將呈現藍相的液晶組成物用於具有使用氧化物半導體膜的電晶體的液晶顯示裝置是更有效的。

此外，液晶材料的固有電阻為 $1 \times 10^9 \Omega \cdot \text{cm}$ 以上，較佳為 $1 \times 10^{11} \Omega \cdot \text{cm}$ 以上，更佳為 $1 \times 10^{12} \Omega \cdot \text{cm}$ 以上。另外，本說明書中的固有電阻的值為以 20°C 測量的值。

考慮到配置在像素部中的電晶體的汲極電流等而以能

夠在指定期間中保持電荷的方式設定設置在液晶顯示裝置中的儲存電容器的大小。可以考慮到電晶體的截止電流等設定儲存電容器的大小。

使用本說明書所公開的氧化物半導體膜的電晶體可以抑制截止狀態下的電流值（截止電流值）。因此，可以延長影像信號等電信號的保持時間，在開啓電源的狀態下也可以延長寫入間隔。因此，可以降低更新工作的頻率，所以可以達到抑制耗電量的效果。

此外，使用本說明書所公開的氧化物半導體膜的電晶體可以得到比較高的場效應遷移率，所以能夠進行高速驅動。例如，藉由將這種能夠進行高速驅動的電晶體用於液晶顯示裝置，可以在同一基板上形成像素部中的開關電晶體及驅動電路部中的驅動電晶體。也就是說，因為作為驅動電路不需要另行使用由矽晶片等形成的半導體裝置，所以可以縮減半導體裝置的部件數。另外，在像素部中也藉由使用能夠進行高速驅動的電晶體，可以提供高品質的影像。

液晶顯示裝置可以採用 TN（Twisted Nematic，扭曲向列）模式、IPS（In-Plane-Switching，平面內轉換）模式、FFS（Fringe Field Switching，邊緣電場轉換）模式、ASM（Axially Symmetric aligned Micro-cell，軸對稱排列微單元）模式、OCB（Optical Compensated Birefringence，光學補償彎曲）模式、FLC（Ferroelectric Liquid Crystal，鐵電性液晶）模式、AFLC（Anti Ferroelectric Liquid Crystal，反鐵電

性液晶) 模式等。

此外，也可以使用常黑型液晶顯示裝置，例如採用垂直配向 (VA) 模式的透過型液晶顯示裝置。作為垂直配向模式，可以列舉幾個例子，例如可以使用 MVA (Multi-Domain Vertical Alignment, 多象限垂直配向) 模式、PVA (Patterned Vertical Alignment, 垂直配向構型) 模式、ASV (Advanced Super View, 高級超視覺) 模式等。另外，也可以將本實施方式應用於 VA 型液晶顯示裝置。VA 型液晶顯示裝置是控制液晶顯示面板的液晶分子的排列的方式之一。VA 型液晶顯示裝置是在不被施加電壓時液晶分子朝向垂直於面板的方向的方式。此外，也可以使用被稱為多疇化或多域設計的方法，即將像素 (pixel) 分成幾個區域 (子像素) 且使分子分別倒向不同方向的方法。

此外，在顯示裝置中，適當地設置黑矩陣 (遮光層)、偏振構件、相位差構件、抗反射構件等的光學構件 (光學基板) 等。例如，也可以使用利用偏振基板以及相位差基板的圓偏振。此外，作為光源，也可以使用背光、側光燈等。

此外，作為像素部中的顯示方式，可以採用逐行掃描方式或隔行掃描方式等。此外，作為當進行彩色顯示時在像素中控制的顏色因素，不侷限於 RGB (R 表示紅色，G 表示綠色，B 表示藍色) 這三種顏色。例如，也可以採用 RGBW (W 表示白色) 或對 RGB 追加黃色 (yellow)、青

色 (cyan) 、 洋 紅 色 (magenta) 等 中 的 一 種 以 上 的 顏 色 。 另 外 ， 也 可 以 按 每 個 顏 色 因 素 的 點 使 其 顯 示 區 的 大 小 不 同 。 但 是 ， 所 公 開 的 發 明 不 侷 限 於 彩 色 顯 示 的 顯 示 裝 置 ， 而 也 可 以 應 用 於 單 色 顯 示 的 顯 示 裝 置 。

此 外 ， 作 為 顯 示 裝 置 所 包 含 的 顯 示 元 件 ， 可 以 應 用 利 用 電 致 發 光 的 發 光 元 件 。 利 用 電 致 發 光 的 發 光 元 件 根 據 發 光 材 料 是 有 機 化 合 物 還 是 無 機 化 合 物 被 區 分 ， 一 般 地 ， 前 者 被 稱 為 有 機 EL 元 件 ， 而 後 者 被 稱 為 無 機 EL 元 件 。

在 有 機 EL 元 件 中 ， 藉 由 對 發 光 元 件 施 加 電 壓 ， 電 子 及 電 洞 分 別 從 一 對 電 極 注 入 到 包 含 發 光 性 的 有 機 化 合 物 的 層 ， 以 使 電 流 流 過 。 並 且 ， 藉 由 這 些 載 流 子 (電 子 及 電 洞) 重 新 結 合 ， 發 光 性 的 有 機 化 合 物 形 成 激 發 態 ， 當 從 該 激 發 態 回 到 基 態 時 發 光 。 由 於 這 種 機 制 ， 這 種 發 光 元 件 被 稱 為 電 流 激 發 型 發 光 元 件 。 在 本 實 施 方 式 中 ， 示 出 作 為 發 光 元 件 使 用 有 機 EL 元 件 的 例 子 。

無 機 EL 元 件 根 據 其 元 件 結 構 而 分 類 為 分 散 型 無 機 EL 元 件 和 薄 膜 型 無 機 EL 元 件 。 分 散 型 無 機 EL 元 件 具 有 發 光 層 ， 其 中 發 光 材 料 的 粒 子 分 散 在 黏 合 劑 中 ， 並 且 其 發 光 機 制 是 利 用 施 體 能 階 和 受 體 能 階 的 施 體 - 受 體 重 新 結 合 型 發 光 。 薄 膜 型 無 機 EL 元 件 具 有 一 種 結 構 ， 其 中 ， 發 光 層 夾 在 介 電 層 之 間 ， 並 且 由 電 極 夾 持 該 夾 著 發 光 層 的 介 電 層 ， 其 發 光 機 制 是 利 用 金 屬 離 子 的 內 殼 層 電 子 躍 遷 的 定 域 型 發 光 (localized type light emission) 。 另 外 ， 這 裏 作 為 發 光 元 件 使 用 有 機 EL 元 件 進 行 說 明 。

爲了取出發光，使發光元件的一對電極中的至少一個具有透光性即可。並且，在基板上形成電晶體及發光元件。發光元件可以採用下述結構中的任何一個：從與基板相反一側的表面取出發光的頂部發射結構；從基板一側的表面取出發光的下面發射結構；以及從基板一側的表面及與基板相反一側的表面取出發光的雙面發射結構。

圖 6A 和 6B 及圖 7B 示出作爲顯示元件使用發光元件的發光裝置的例子。

圖 6A 是發光裝置的平面圖，圖 6B 是沿著圖 6A 中的點劃線 V1-W1、V2-W2 及 V3-W3 切斷的剖面。另外，在圖 6A 的平面圖中，未圖示電致發光層 542 及第二電極層 543。

圖 6A 和 6B 所示的發光裝置在基板 500 上具有電晶體 510、電容元件 520 及佈線層交叉部 530，其中電晶體 510 與發光元件 540 電連接。另外，圖 6A 和 6B 示出經過基板 500 提出發光元件 540 所發射的光的下面發射型結構的發光裝置。

作爲電晶體 510，可以使用實施方式 1 所示的電晶體。在本實施方式中示出使用具有與實施方式 1 所示的電晶體 140 相同的結構的電晶體的例子。電晶體 510 是底閘極結構的反交錯型電晶體。

電晶體 510 包括閘極電極層 511a、511b、閘極絕緣膜 502、氧化物半導體膜 512 以及用作源極電極層或汲極電極層的導電層 513a、513b。

藉由與實施方式 1 所示的電晶體 140 相同的結構及製造方法得到的電晶體 510 在氧化物半導體膜表面的不重疊於源極電極層及汲極電極層而露出的區域，尤其是不重疊於氧化物半導體膜的端面部中的源極電極層及汲極電極層的區域中，雜質或氧缺陷被減少，而抑制用作載流子的電子的生成。

因此，在本實施方式中，可以使圖 6A 至 6C 所示的半導體裝置為包括使用氧化物半導體膜且具有穩定的電特性的電晶體 510 的可靠性高的半導體裝置。另外，可以高良率地製造上述可靠性高的半導體裝置，由此實現高生產化。

電容元件 520 包括導電層 521a、521b、閘極絕緣膜 502、氧化物半導體膜 522 及導電層 523，其中由導電層 521a、521b 及導電層 523 夾持閘極絕緣膜 502 及氧化物半導體膜 522 而形成電容。

佈線層交叉部 530 是閘極電極層 511a、511b 與導電層 533 的交叉部，閘極電極層 511a、511b 與導電層 533 隔著閘極絕緣膜 502 及絕緣層 553 交叉。在本實施方式所示的結構中，在佈線層交叉部 530 的閘極電極層 511a、511b 與導電層 533 之間不僅可以設置閘極絕緣膜 502 還可以設置絕緣層 553，因此可以降低閘極電極層 511a、511b 與導電層 533 之間產生的寄生電容。

在本實施方式中，作為閘極電極層 511a 及導電層 521a 使用 30nm 厚的鈦膜，作為閘極電極層 511b 及導電

層 521b 使用 200nm 厚的銅薄膜。由此，閘極電極層為鈦膜與銅薄膜的疊層結構。

氧化物半導體膜 512、522 使用 25nm 厚的 IGZO 膜。

在電晶體 510、電容元件 520 及佈線層交叉部 530 上形成有第一保護絕緣膜 514 及第二保護絕緣膜 515，並且在第一保護絕緣膜 514 及第二保護絕緣膜 515 上的與發光元件 540 重疊的區域中設置有彩色濾光片層 505。在第一保護絕緣膜 514、第二保護絕緣膜 515 及彩色濾光片層 505 上設置有用作平坦化絕緣膜的絕緣膜 506。

在絕緣膜 506 上設置有包括依次層疊第一電極層 541、電致發光層 542 及第二電極層 543 的疊層結構的發光元件 540。在形成在絕緣膜 506、第一保護絕緣膜 514 及第二保護絕緣膜 515 中的到達導電層 513a 的開口中第一電極層 541 與導電層 513a 接觸，由此發光元件 540 與電晶體 510 電連接。另外，以覆蓋第一電極層 541 的一部分及該開口的方式設置有分隔壁 507。

第一保護絕緣膜 514 可以使用利用電漿 CVD 法形成的厚度為 200nm 以上且 600nm 以下的氧氮化矽膜。另外，第二保護絕緣膜 515 可以使用利用濺射法形成的氧化鋁膜。另外，絕緣膜 506 可以使用 1500nm 厚的光敏丙烯酸樹脂膜，分隔壁 507 可以使用 1500nm 厚的光敏聚醯亞胺膜。

作為彩色濾光片層 505，例如可以使用彩色的透光樹脂。作為彩色的透光樹脂，可以使用感光或非感光有機樹

脂。較佳為使用感光有機樹脂層，因為可以縮減光阻掩模的數量來簡化製程。

彩色是指除了黑、灰、白等的無彩色之外的顏色，彩色濾光片層使用只透過被著色的彩色光的材料來形成。至於彩色，可以使用紅色、綠色、藍色等。另外，還可以使用青色（cyan）、洋紅色（magenta）、黃色（yellow）等。只透過被著色的彩色光意味著彩色濾光片層中的透過光在彩色光的波長中具有峰值。濾色層片考慮所包含的著色材料的濃度與光的透過率的關係以適當地控制最適合的膜厚度即可。例如，可以彩色濾光片層 505 的膜厚度為 1500nm 以上且 2000nm 以下。

在圖 7B 所示的發光裝置中，作為顯示元件的發光元件 4513 電連接到設置在像素部 4002 中的電晶體 4010。另外，發光元件 4513 的結構是第一電極層 4030、電致發光層 4511、第二電極層 4031 的疊層結構，但是，不侷限於所示結構。根據從發光元件 4513 取出的光的方向等，可以適當地改變發光元件 4513 的結構。

分隔壁 4510、507 使用有機絕緣材料或無機絕緣材料形成。尤其是，較佳為使用感光樹脂材料，在第一電極層 4030、541 上形成開口部，並且將該開口部的側壁形成為具有連續曲率的傾斜面。

電致發光層 4511、542 可以使用一個層構成，也可以使用多個層的疊層構成。

為了防止氧、氫、水分、二氧化碳等侵入到發光元件

4513 及發光元件 540 中，也可以在第二電極層 4031、543 及分隔壁 4510、507 上形成保護膜。作為保護膜，可以形成氮化矽膜、氮氧化矽膜、DLC 膜等。

另外，為了防止氧、氫、水分、二氧化碳等侵入到發光元件 4513、發光元件 540 中，也可以藉由蒸鍍法形成覆蓋發光元件 4513、540 的包含有機化合物的層。

此外，在由第一基板 4001、第二基板 4006 以及密封材料 4005 密封的空間中設置有填充材料 4514 並被密封。如此，為了不暴露於外部氣體，較佳為使用氣密性高且脫氣少的保護薄膜（黏合薄膜、紫外線固化樹脂薄膜等）、覆蓋材料進行封裝（封入）。

作為填充材料 4514，除了氮或氫等惰性氣體以外，也可以使用紫外線固化樹脂或熱固性樹脂，例如可以使用 PVC（聚氯乙烯）、丙烯酸樹脂、聚醯亞胺、環氧樹脂、矽酮樹脂、PVB（聚乙烯醇縮丁醛）或 EVA（乙烯-醋酸乙烯酯）。例如，作為填充材料使用氮，即可。

另外，如果需要，則也可以在發光元件的射出表面上適當地設置諸如偏光板或者圓偏光板（包括橢圓偏光板）、相位差板（ $\lambda/4$ 板， $\lambda/2$ 板）、彩色濾光片等的光學薄膜。此外，也可以在偏光板或者圓偏光板上設置防反射膜。例如，可以進行抗眩光處理，該處理是利用表面的凹凸來擴散反射光而可以降低眩光的處理。

此外，作為顯示裝置，也可以提供驅動電子墨水的電子紙。電子紙也稱為電泳顯示裝置（電泳顯示器），並具

有如下優點：與紙同樣的易讀性；其耗電量比其他顯示裝置的耗電量低；形狀薄且輕。

電泳顯示裝置可以採用各種各樣的形式。電泳顯示裝置是如下裝置，即在溶劑或溶質中分散有包含具有正電荷的第一粒子和具有負電荷的第二粒子的多個微囊，並且藉由對微囊施加電場使微囊中的粒子向相互相反的方向移動，以僅顯示集中在一方的粒子的顏色。另外，第一粒子或第二粒子包含染料，當沒有電場時不移動。此外，第一粒子的顏色和第二粒子的顏色不同（該顏色包括無色）。

這樣，電泳顯示裝置是利用介電常數高的物質移動到高電場區域，即所謂的介電泳效應（dielectrophoretic effect）的顯示器。

分散有上述微囊的溶劑被稱為電子墨水，並且該電子墨水可以印刷到玻璃、塑膠、布、紙等的表面上。另外，還可以藉由使用彩色濾光片、具有色素的粒子來進行彩色顯示。

此外，微囊中的第一粒子及第二粒子可以使用選自導電材料、絕緣材料、半導體材料、磁性材料、液晶材料、鐵電性材料、電致發光材料、電致變色材料、磁泳材料中的一種材料或這些材料的複合材料。

此外，作為電子紙，也可以應用使用旋轉球（twisting ball）顯示方式的顯示裝置。旋轉球顯示方式是如下方法，即將分別塗為白色和黑色的球形粒子配置在作為用於顯示元件的電極層的第一電極層與第二電極層之

間，使第一電極層與第二電極層之間產生電位差來控制球形粒子的方向，以進行顯示。

另外，在圖 5A 至圖 7B 中，作為第一基板 4001、基板 500、第二基板 4006，除了玻璃基板以外，也可以使用撓性的基板。例如，可以使用具有透光性的塑膠基板等。作為塑膠，可以使用 FRP (Fiberglass-Reinforced Plastics, 玻璃纖維強化塑膠) 板、PVF (聚氟乙烯) 薄膜、聚酯薄膜或丙烯酸樹脂薄膜。此外，若不需要透光性，則也可以使用以鋁或不鏽鋼等為材料的金屬基板 (金屬薄膜)。例如，也可以使用具有由 PVF 薄膜或聚酯薄膜夾住鋁箔的結構的薄片。

在本實施方式中，作為第一保護絕緣膜 4020 使用利用電漿 CVD 法形成的氧氮化矽膜，並且作為第二保護絕緣膜 4021 使用利用濺射法形成的氧化鋁膜。

在氧化物半導體膜上作為第二保護絕緣膜 4021 設置的氧化鋁膜具有高遮斷效果 (阻擋效果)，即，不使氫、水分等雜質以及氧這兩者透過膜的效果。

因此，氧化鋁膜用作保護膜，而防止在製程中及製造之後導致電晶體的特性變動的氫、水分等雜質混入到氧化物半導體膜，並且防止從氧化物半導體膜釋放氧化物半導體的主要構成材料的氧。

另外，作為用作平坦化絕緣膜的絕緣膜 4022、絕緣膜 506，可以使用丙烯酸樹脂、聚醯亞胺、苯並環丁烯類樹脂、聚醯胺、環氧樹脂等具有耐熱性的有機材料。此外，

除了上述有機材料以外，也可以使用低介電常數材料（low-k 材料）、矽氧烷類樹脂、PSG（磷矽玻璃）、BPSG（硼磷矽玻璃）等。另外，也可以藉由層疊多個由這些材料形成的絕緣膜來形成絕緣膜。

對絕緣膜 4022、絕緣膜 506 的形成方法沒有特別的限制，可以根據其材料利用如濺射法、SOG 法、旋塗法、浸漬法、噴塗法、液滴噴射法（噴墨法等）、印刷法（絲網印刷、膠版印刷等）等以及如刮刀、輥塗機、幕式塗布機、刮刀式塗布機等來形成絕緣膜 4022、絕緣膜 506。

顯示裝置藉由使來自光源或顯示元件的光透過來進行顯示。因此，設置在光透過的像素部中的基板、絕緣膜、導電膜等薄膜全都對可見光的波長區域的光具有透光性。

關於對顯示元件施加電壓的第一電極層及第二電極層（也稱為像素電極層、共用電極層、反電極層等），可以根據取出光的方向、設置電極層的地方以及電極層的圖案結構選擇透光性或反射性。

作為第一電極層 4030、第一電極層 541 及第二電極層 4031、第二電極層 543，可以使用含有氧化鎢的銦氧化物、含有氧化鎢的銦鋅氧化物、含有氧化鈦的銦氧化物、含有氧化鈦的銦錫氧化物、銦錫氧化物（以下稱為 ITO）、銦鋅氧化物、添加有氧化矽的銦錫氧化物、石墨烯等具有透光性的導電材料。

此外，第一電極層 4030、第一電極層 541、第二電極層 4031 及第二電極層 543 可以使用鎢（W）、鉬

(Mo) 、 鋯 (Zr) 、 鈦 (Hf) 、 釩 (V) 、 鈮 (Nb) 、 鉭 (Ta) 、 鉻 (Cr) 、 鈷 (Co) 、 鎳 (Ni) 、 鈦 (Ti) 、 鉑 (Pt) 、 鋁 (Al) 、 銅 (Cu) 、 銀 (Ag) 等金屬、其合金或其金屬氮化物中的一種或多種來形成。

在本實施方式中，圖 6A 和 6B 所示的發光裝置具有下面發射型結構，所以第一電極層 541 具有透光性，而第二電極層 543 具有反射性。因此，當將金屬膜用於第一電極層 541 時，較佳的是將金屬膜形成得薄，以並使其具有透光性。另外，當將具有透光性的導電膜用於第二電極層 543 時，較佳的是將具有反射性的導電膜層疊在其上。

此外，第一電極層 4030、第一電極層 541、第二電極層 4031 及第二電極層 543 可以使用包括導電高分子（也稱為導電聚合體）的導電組成物來形成。作為導電高分子，可以使用所謂的 π 電子共軛類導電高分子。例如，可以舉出聚苯胺或其衍生物、聚吡咯或其衍生物、聚噻吩或其衍生物、或者由苯胺、吡咯和噻吩中的兩種以上構成的共聚物或其衍生物等。

此外，由於電晶體容易因靜電等而損壞，所以較佳為設置用來保護驅動電路的保護電路。保護電路較佳為使用非線性元件構成。

如上所述，藉由應用實施方式 1 所示的電晶體，可以提供具有各種各樣的功能的半導體裝置。

本實施方式所示的結構或方法等可以與其他的實施方式所示的結構或方法等適當地組合而實施。

實施方式 3

藉由使用實施方式 1 所示的電晶體，可以製造具有讀取目標物的資訊的影像感測器功能的半導體裝置。

圖 8A 示出具有影像感測器功能的半導體裝置的一個例子。圖 8A 是光電感測器的等效電路，而圖 8B 是示出光電感測器的一部分的剖面圖。

光電二極體 602 的一個電極電連接到光電二極體重設信號線 658，而光電二極體 602 的另一個電極電連接到電晶體 640 的閘極。電晶體 640 的源極和汲極中的一個電連接到光電感測器參考信號線 672，而電晶體 640 的源極和汲極中的另一個電連接到電晶體 656 的源極和汲極中的一個。電晶體 656 的閘極電連接到閘極信號線 659，電晶體 656 的源極和汲極中的另一個電連接到光電感測器輸出信號線 671。

注意，在本說明書的電路圖中，為了使使用氧化物半導體膜的電晶體一目了然，將使用氧化物半導體膜的電晶體的符號表示為“OS”。在圖 8A 中，電晶體 640 和電晶體 656 可以應用實施方式 1 所示的電晶體，是使用氧化物半導體膜的電晶體。在本實施方式中示出應用具有與實施方式 1 所示的電晶體 140 同樣的結構的電晶體的例子。電晶體 640 是在氧化物半導體膜上設置有用作夠到保護膜的絕緣層的底閘極結構的反交錯型電晶體。

圖 8B 是示出光電感測器中的光電二極體 602 和電晶

體 640 的剖面圖，其中在具有絕緣表面的基板 601（TFT 基板）上設置有用作感測器的光電二極體 602 和電晶體 640。在光電二極體 602 和電晶體 640 上使用黏合層 608 設置有基板 613。

在電晶體 640 上設置有第一保護絕緣膜 631、第二保護絕緣膜 632、層間絕緣膜 633 以及層間絕緣膜 634。光電二極體 602 設置在層間絕緣膜 633 上，並且光電二極體 602 具有如下結構：在形成於層間絕緣膜 633 上的電極層 641a、641b 與設置在層間絕緣膜 634 上的電極層 642 之間從層間絕緣膜 633 一側依次層疊有第一半導體膜 606a、第二半導體膜 606b 及第三半導體膜 606c。

電極層 641b 與形成在層間絕緣膜 634 中的導電層 643 電連接，並且電極層 642 藉由電極層 641a 與導電層 645 電連接。導電層 645 與電晶體 640 的閘極電極層電連接，並且光電二極體 602 與電晶體 640 電連接。

在此，例示出一種 pin 型光電二極體，其中層疊用作第一半導體膜 606a 的具有 p 型導電型的半導體膜、用作第二半導體膜 606b 的高電阻的半導體膜（i 型半導體膜）、用作第三半導體膜 606c 的具有 n 型導電型的半導體膜。

第一半導體膜 606a 是 p 型半導體膜，而可以由包含賦予 p 型的雜質元素的非晶矽膜形成。使用包含屬於週期表中的第 13 族的雜質元素（例如，硼（B））的半導體材料氣體藉由電漿 CVD 法來形成第一半導體膜 606a。作為

半導體材料氣體，可以使用矽烷（ SiH_4 ）。另外，也可以使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等。另外，也可以使用如下方法：在形成不包含雜質元素的非晶矽膜之後，使用擴散法或離子植入法將雜質元素引入到該非晶矽膜。較佳的是在使用離子植入法等引入雜質元素之後進行加熱等來使雜質元素擴散。在此情況下，作為形成非晶矽膜的方法，可以使用 LPCVD 法、氣相生長法或濺射法等。較佳的是將第一半導體膜 606a 的厚度設定為 10nm 以上且 50nm 以下。

第二半導體膜 606b 是 i 型半導體膜（本質半導體膜），而可以由非晶矽膜形成。為了形成第二半導體膜 606b，藉由電漿 CVD 法使用半導體材料氣體來形成非晶矽膜。作為半導體材料氣體，可以使用矽烷（ SiH_4 ）。或者，也可以使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 或 SiF_4 等。也可以藉由 LPCVD 法、氣相生長法、濺射法等形成第二半導體膜 606b。較佳的是將第二半導體膜 606b 的厚度設定為 200nm 以上且 1000nm 以下。

第三半導體膜 606c 是 n 型半導體膜，而可以由包含賦予 n 型的雜質元素的非晶矽膜形成。使用包含屬於週期表中的第 15 族的雜質元素（例如，磷（P））的半導體材料氣體藉由電漿 CVD 法形成第三半導體膜 606c。作為半導體材料氣體，可以使用矽烷（ SiH_4 ）。或者，也可以使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 或 SiF_4 等。另外，也可以使用如下方法：在形成不包含雜質元素的非晶矽膜之

後，使用擴散法或離子植入法將雜質元素引入到該非晶矽膜。較佳的是在使用離子植入法等引入雜質元素之後進行加熱等來使雜質元素擴散。在此情況下，作為形成非晶矽膜的方法，可以使用 LPCVD 法、氣相生長法或濺射法等。較佳的是將第三半導體膜 606c 的厚度設定為 20nm 以上且 200nm 以下。

此外，第一半導體膜 606a、第二半導體膜 606b 以及第三半導體膜 606c 也可以不使用非晶半導體形成，而使用多晶半導體或微晶半導體 (Semi Amorphous Semiconductor, SAS) 形成。

此外，由於光電效應生成的電洞的遷移率低於電子的遷移率，因此當 p 型半導體膜一側的表面用作光接收面時，pin 型光電二極體具有良好的特性。這裏示出將光電二極體 602 從形成有 pin 型光電二極體的基板 601 的面接收的光 622 轉換為電信號的例子。此外，來自其導電型與用作光接收面的半導體膜一側相反的半導體膜一側的光是干擾光，因此，電極層較佳為使用具有遮光性的導電膜。另外，也可以將 n 型半導體膜一側的表面用作光接收面。

藉由使用絕緣材料且根據材料使用濺射法、電漿 CVD 法、SOG 法、旋塗法、浸漬法、噴塗法、液滴噴射法（噴墨法等）、印刷法（絲網印刷、膠版印刷等）等，來可以形成第一保護絕緣膜 631、第二保護絕緣膜 632、層間絕緣膜 633 以及層間絕緣膜 634。

作為第一保護絕緣膜 631、第二保護絕緣膜 632，可

以使用如下無機絕緣材料的單層或疊層：氧化矽層、氧氮化矽層、氧化鋁層、氧氮化鋁層等氧化物絕緣膜；以及氮化矽層、氮氧化矽層、氮化鋁層、氮氧化鋁層等氮化物絕緣膜。

在本實施方式中，作為第一保護絕緣膜 631 使用利用電漿 CVD 法形成的氧氮化矽膜，並且作為第二保護絕緣膜 632 使用利用濺射法形成的氧化鋁膜。

在氧化物半導體膜上作為第二保護絕緣膜 632 設置的氧化鋁膜具有高遮斷效果（阻擋效果），即不使氫、水分等雜質及氧的兩者透過膜的效果。

因此，氧化鋁膜用作保護膜，而防止在製程中及製造之後導致電晶體的特性變動的氫、水分等雜質混入到氧化物半導體膜，並且防止從氧化物半導體膜釋放氧化物半導體的主要構成材料的氧。

作為層間絕緣膜 633、634，較佳為採用用作減少表面凹凸的平坦化絕緣膜的絕緣膜。作為層間絕緣膜 633、634，例如可以使用聚醯亞胺、丙烯酸樹脂、苯並環丁烯類樹脂、聚醯胺或環氧樹脂等具有耐熱性的有機絕緣材料。除了上述有機絕緣材料之外，也可以使用低介電常數材料（low-k 材料）、矽氧烷類樹脂、PSG（磷矽玻璃）、BPSG（硼磷矽玻璃）等的單層或疊層。

藉由檢測入射到光電二極體 602 的光 622，可以讀取檢測目標的資訊。另外，在讀取檢測目標的資訊時，可以使用背光等的光源。

藉由與實施方式 1 所示的電晶體 140 相同的結構及製造方法得到的電晶體 640 在氧化物半導體膜表面的不重疊於源極電極層及汲極電極層而露出的區域，尤其是不重疊於氧化物半導體膜的端面部中的源極電極層及汲極電極層的區域中，雜質或氧缺陷被減少，而抑制用作載流子的電子的生成。

因此，在本實施方式中，可以使圖 8A 和 8B 所示的半導體裝置為包括使用氧化物半導體膜且具有穩定的電特性的電晶體 640 的可靠性高的半導體裝置。另外，可以高良率地製造上述可靠性高的半導體裝置，由此實現高生產化。

本實施方式所示的結構、方法等可以與其他實施方式所示的結構、方法等適當地組合而實施。

實施方式 4

可將本說明書中公開的半導體裝置應用於多種電子裝置（包括遊戲機）。作為電子裝置，可以舉出電視機（也稱為電視或電視接收機）、用於電腦等的顯示器、數位相機、數位攝像機、數位相框、行動電話機、可攜式遊戲機、移動資訊終端、音頻再生裝置、遊戲機（彈子機、投幣機等）外殼遊戲機等。圖 9A 至 9C 示出這些電子裝置的具體例子。

圖 9A 示出具有顯示部的桌子 9000。在桌子 9000 中，外殼 9001 組裝有顯示部 9003，利用顯示部 9003 可以

顯示影像。另外，在此示出利用四個腿部 9002 支撐外殼 9001 的結構。另外，外殼 9001 具有用來供應電力的電源供應線 9005。

實施方式 1 至實施方式 3 中的任一所示的半導體裝置可以應用於顯示部 9003，由此可以對電子裝置賦予高可靠性。

顯示部 9003 具有觸屏輸入功能。當用指頭等接觸顯示於桌子 9000 的顯示部 9003 中的顯示按鈕 9004 時，可以進行屏面操作或資訊輸入。並且當使桌子具有能夠與其他家電產品進行通訊的功能或能夠控制其他家電產品的功能，可以將桌子用作藉由屏面操作控制其他家電產品的控制裝置。例如，藉由使用實施方式 3 所示的具有影像感測器功能的半導體裝置，可以使顯示部 9003 具有觸屏輸入功能。

另外，利用設置於外殼 9001 的鉸鏈也可以將顯示部 9003 的屏面以垂直於地板的方式立起來，從而也可以將桌子用作電視機。雖然如果在小房間裏設置大屏面的電視機則自由使用的空間變小，然而，如果在桌子內安裝有顯示部則可以有效地利用房間的空間。

圖 9B 示出電視機 9100。在電視機 9100 中，外殼 9101 組裝有顯示部 9103。利用顯示部 9103 可以顯示影像。此外，在此示出利用支架 9105 支撐外殼 9101 的結構。

可以藉由利用外殼 9101 所具備的操作開關、另外提

供的遙控器 9110 進行電視機 9100 的操作。藉由利用遙控器 9110 所具備的操作鍵 9109，可以進行頻道及音量的操作，並可以對在顯示部 9103 上顯示的影像進行操作。此外，也可以採用在遙控器 9110 中設置顯示從該遙控器 9110 輸出的資訊的顯示部 9107 的結構。

圖 9B 所示的電視機 9100 具備接收機及數據機等。電視機 9100 可以利用接收機接收一般的電視廣播。再者，電視機 9100 藉由數據機連接到有線或無線方式的通信網路，也可以進行單向（從發送者到接收者）或雙向（在發送者和接收者之間或在接收者之間等）的資訊通信。

實施方式 1 至實施方式 3 中的任一所示的半導體裝置可以應用於顯示部 9103、9107，由此可以對電視機及遙控器賦予高可靠性。

圖 9C 示出電腦，該電腦包括主體 9201、外殼 9202、顯示部 9203、鍵盤 9204、外部連接埠 9205、指向裝置 9206 等。

實施方式 1 至實施方式 3 中的任一個所示的半導體裝置都可以用於顯示部 9203，並可以賦予電腦高可靠性。

圖 10A 和 10B 是能夠進行折疊的平板終端。圖 10A 示出打開的狀態。平板終端包括外殼 9630、顯示部 9631a、顯示部 9631b、顯示模式切換開關 9034、電源開關 9035、省電模式切換開關 9036、卡子 9033 以及操作開關 9038。

實施方式 1 至實施方式 3 中的任一所示的半導體裝置

可以應用於顯示部 9631a 及顯示部 9631b，由此可以對平板終端賦予高可靠性。

在顯示部 9631a 中，可以將其一部分用作觸摸屏的區域 9632a，並且可以藉由接觸所顯示的操作鍵 9638 來輸入資料。此外，作為一個例子，顯示部 9631a 的一半隻具有顯示的功能，並且另一半具有觸摸屏的功能，但是不侷限於該結構。也可以採用顯示部 9631a 的整個區域具有觸摸屏的功能的結構。例如，可以在顯示部 9631a 的全面顯示鍵盤來將其用作觸摸屏，並且將顯示部 9631b 用作顯示畫面。

此外，在顯示部 9631b 中，與顯示部 9631a 同樣也可以將顯示部 9631b 的一部分用作觸摸屏的區域 9632b。此外，藉由使用指頭或觸控筆等接觸觸摸屏上的鍵盤顯示切換按鈕 9639 的位置上，可以在顯示部 9631b 上顯示鍵盤。

此外，也可以對觸摸屏的區域 9632a 和觸摸屏的區域 9632b 同時進行觸摸輸入。

另外，顯示模式切換開關 9034 能夠進行豎屏顯示和橫屏顯示等顯示的方向的切換以及黑白顯示和彩色顯示的切換等。根據藉由平板終端所內置的光感測器所檢測的使用時的外光的光量，省電模式切換開關 9036 可以使顯示的亮度設定為最適合的亮度。平板終端除了光感測器以外還可以內置陀螺儀和加速度感測器等檢測傾斜度的感測器等其他檢測裝置。

此外，圖 10A 示出顯示部 9631b 的顯示面積與顯示部 9631a 的顯示面積相同的例子，但是不侷限於此，一方的尺寸可以與另一方的尺寸不同，其顯示品質也可以不同。例如，可以使用顯示部中的一方能夠進行比另一方更高精細度的顯示的顯示面板。

圖 10B 示出合上的狀態，並且平板終端包括外殼 9630、太陽能電池 9633、充放電控制電路 9634、電池 9635 以及 DCDC 轉換器 9636。此外，在圖 10B 中，作為充放電控制電路 9634 的一個例子示出具有電池 9635 和 DCDC 轉換器 9636 的結構。

此外，平板終端能夠進行折疊，因此不使用時可以合上外殼 9630。因此，可以保護顯示部 9631a 和顯示部 9631b，而可以提供一種具有良好的耐久性且從長期使用的觀點來看具有良好的可靠性的平板終端。

此外，圖 10A 和 10B 所示的平板終端還可以具有如下功能：顯示各種各樣的資訊（靜態影像、動態影像、文字影像等）；將日曆、日期或時刻等顯示在顯示部上；對顯示在顯示部上的資訊進行操作或編輯的觸摸輸入；藉由各種各樣的軟體（程式）控制處理等。

藉由利用安裝在平板終端的表面上的太陽能電池 9633，可以將電力供應到觸摸屏、顯示部或影像信號處理部等。另外，可以將太陽能電池 9633 設置在外殼 9630 的一方面或雙面，而可以採用高效地進行電池 9635 的充電的結構。另外，當作為電池 9635 使用鋰離子電池時，有

可以實現小型化等的優點。

另外，參照圖 10C 所示的方塊圖對圖 10B 所示的充放電控制電路 9634 的結構和工作進行說明。圖 10C 示出太陽能電池 9633、電池 9635、DCDC 轉換器 9636、轉換器 9637、開關 SW1 至 SW3 以及顯示部 9631，電池 9635、DCDC 轉換器 9636、轉換器 9637、開關 SW1 至 SW3 對應於圖 10B 所示的充放電控制電路 9634。

說明在利用外光使太陽能電池 9633 發電時的工作的例子。使用 DCDC 轉換器 9636 對太陽能電池 9633 所產生的電力進行升壓或降壓以使它成為用來對電池 9635 進行充電的電壓。並且，當利用來自太陽能電池 9633 的電力使顯示部 9631 工作時使開關 SW1 導通，並且，利用轉換器 9637 將其升壓或降壓到顯示部 9631 所需要的電壓。另外，可以採用當不進行顯示部 9631 中的顯示時，使開關 SW1 截止且使開關 SW2 導通來對電池 9635 進行充電的結構。

注意，作為發電單元的一個例子示出太陽能電池 9633，但是不侷限於此，也可以使用壓電元件（piezoelectric element）或熱電轉換元件（珀耳帖元件（Peltier element））等其他發電單元進行電池 9635 的充電。例如，也可以使用以無線（不接觸）的方式能夠收發電力來進行充電的無線電力傳輸模組或組合其他充電方法進行充電。

本實施方式所示的結構或方法等可以與其他的實施方式所示的結構或方法等適當地組合而實施。

【圖式簡單說明】

在圖式中：

圖 1A 至 1C 是說明半導體裝置的一個方式的平面圖及剖面圖；

圖 2A 至 2D 是說明半導體裝置的製造方法的一個方式的剖面圖；

圖 3A 至 3D 是說明半導體裝置的製造方法的一個方式的剖面圖；

圖 4A 至 4C 是說明半導體裝置的一個方式的平面圖及剖面圖；

圖 5A 至 5C 是說明半導體裝置的一個方式的平面圖；

圖 6A 和 6B 是說明半導體裝置的一個方式的平面圖及剖面圖；

圖 7A 和 7B 是示出半導體裝置的一個方式的剖面圖；

圖 8A 和 8B 是示出半導體裝置的一個方式的電路圖及剖面圖；

圖 9A 至 9C 是示出電子裝置的圖；

圖 10A 至 10C 是示出電子裝置的圖；

圖 11 是示出用於計算的 InGaZnO_4 的模型的圖；

圖 12 是示出用於計算的 InGaZnO_4 的模型的圖；

圖 13 是示出用於計算的 InGaZnO_4 的模型的圖；

圖 14 是示出用於計算的 InGaZnO_4 的模型的圖；

圖 15 是用於 BT 壓力測試的電晶體的平面圖及剖面

圖。

【 主要元件符號說明 】

- 100：基板
- 101：閘極電極層
- 102：閘極絕緣膜
- 103：氧化物半導體膜
- 103a：區域
- 105：導電膜
- 105a：源極電極層
- 105b：汲極電極層
- 108：第一保護絕緣膜
- 109：第二保護絕緣膜
- 110：平坦化絕緣膜
- 111：閘極電極層
- 113：氧化物半導體膜
- 136：基底絕緣膜
- 140：電晶體
- 150：電晶體
- 500：基板
- 502：閘極絕緣膜
- 504：層間絕緣膜
- 505：彩色濾光片層
- 506：絕緣膜

- 507：分隔壁
- 510：電晶體
- 511a：閘極電極層
- 511b：閘極電極層
- 512：氧化物半導體膜
- 513a：導電層
- 514：第一保護絕緣膜
- 515：第二保護絕緣膜
- 520：電容元件
- 521a：導電層
- 521b：導電層
- 522：氧化物半導體膜
- 523：導電層
- 530：佈線層交叉部
- 533：導電層
- 540：發光元件
- 541：電極層
- 542：電致發光層
- 543：電極層
- 553：絕緣層
- 601：基板
- 602：光電二極體
- 606a：半導體膜
- 606b：半導體膜

- 606c : 半導體膜
- 608 : 黏合層
- 613 : 基板
- 631 : 第一保護絕緣膜
- 632 : 第二保護絕緣膜
- 633 : 層間絕緣膜
- 634 : 層間絕緣膜
- 640 : 電晶體
- 641a : 電極層
- 641b : 電極層
- 642 : 電極層
- 643 : 導電層
- 645 : 導電層
- 656 : 電晶體
- 658 : 光電二極體重設信號線
- 659 : 閘極信號線
- 671 : 光電感測器輸出信號線
- 672 : 光電感測器參考信號線
- 2100 : 基板
- 2102 : 絕緣膜
- 2106 : 氧化物半導體膜
- 2112 : 閘極絕緣膜
- 2118 : 保護絕緣膜
- 4001 : 基板

- 4002 : 像素部
- 4003 : 信號線驅動電路
- 4004 : 掃描線驅動電路
- 4005 : 密封材料
- 4006 : 基板
- 4008 : 液晶層
- 4010 : 電晶體
- 4011 : 電晶體
- 4013 : 液晶元件
- 4015 : 連接端子電極
- 4016 : 端子電極
- 4019 : 各向異性導電膜
- 4020 : 第一保護絕緣膜
- 4021 : 第二保護絕緣膜
- 4022 : 絕緣膜
- 4024 : 絕緣膜
- 4030 : 電極層
- 4031 : 電極層
- 4032 : 絕緣膜
- 4035 : 間隔物
- 4510 : 分隔壁
- 4511 : 電致發光層
- 4513 : 發光元件
- 4514 : 填充材料

- 9000：桌子
- 9001：外殼
- 9002：腿部
- 9003：顯示部
- 9004：顯示按鈕
- 9005：電源供應線
- 9033：卡子
- 9034：開關
- 9035：電源開關
- 9036：開關
- 9038：操作開關
- 9100：電視機
- 9101：外殼
- 9103：顯示部
- 9105：支架
- 9107：顯示部
- 9109：操作鍵
- 9110：遙控器
- 9201：主體
- 9202：外殼
- 9203：顯示部
- 9204：鍵盤
- 9205：外部連接埠
- 9206：指向裝置

- 9630 : 外殼
- 9631 : 顯示部
 - 9631a : 顯示部
 - 9631b : 顯示部
- 9632a : 區域
- 9632b : 區域
- 9633 : 太陽能電池
- 9634 : 充放電控制電路
- 9635 : 電池
- 9636 : DCDC 轉換器
- 9637 : 轉換器
- 9638 : 操作鍵
- 9639 : 按鈕

發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：101143979

※申請日：101 年 11 月 23 日

※IPC 分類：*H01L 21/336* (2006.01)
H01L 29/78 (2006.01)

一、發明名稱：(中文／英文)

半導體裝置及半導體裝置的製造方法

Semiconductor device and method for manufacturing the same

二、中文發明摘要：

提供一種可靠性高的半導體裝置，並且提供該半導體裝置的製造方法。以高良率製造可靠性高的半導體裝置，而可以實現高生產化。在具有接觸於氧化物半導體膜上地設置源極電極層及汲極電極層的電晶體的半導體裝置中，抑制雜質混入到該氧化物半導體膜的端面部中、以及發生氧缺陷。由此在該氧化物半導體膜的端面部形成寄生通道而防止該電晶體的電特性變動。

三、英文發明摘要：

A highly reliable semiconductor device and a method for manufacturing the semiconductor device are provided. The semiconductor device is manufactured with a high yield, so that high productivity is achieved. In a semiconductor device including a transistor in which a source electrode layer and a drain electrode layer are provided over and in contact with an oxide semiconductor film, entry of impurities and formation of oxygen vacancies in an end face portion of the oxide semiconductor film are suppressed. This can prevent fluctuation in the electric characteristics of the transistor which is caused by formation of a parasitic channel in the end face portion of the oxide semiconductor film.

七、申請專利範圍：

1. 一種半導體裝置的製造方法，包括如下步驟：

在具有絕緣表面的基板上形成閘極電極層；

在該閘極電極層上形成閘極絕緣膜；

在該閘極絕緣膜上形成具有錐形狀的端面部的氧化物半導體膜；

在該氧化物半導體膜上形成導電膜；

使用包含鹵素的蝕刻氣體對該導電膜進行蝕刻，以形成分別與該閘極電極層及該錐形狀的端面部的一部分重疊的源極電極層及汲極電極層；

在蝕刻該導電膜之後，從該錐形狀的端面部的露出的剩餘部分去除包含在該蝕刻氣體中的元素；

對該錐形狀的端面部的露出的剩餘部分添加氧；以及

在該氧化物半導體膜、該源極電極層及該汲極電極層上形成第一保護絕緣膜。

2. 一種半導體裝置的製造方法，包括如下步驟：

在具有絕緣表面的基板上形成具有錐形狀的端面部的氧化物半導體膜；

在該氧化物半導體膜上形成導電膜；

使用包含鹵素的蝕刻氣體對該導電膜進行蝕刻，以形成分別與該錐形狀的端面部的一部分重疊的源極電極層及汲極電極層；

在蝕刻該導電膜之後，從該錐形狀的端面部的露出的剩餘部分去除包含在該蝕刻氣體中的元素；

對該錐形狀的端面部的露出的剩餘部分添加氧；以及在該氧化物半導體膜、該源極電極層及該汲極電極層上形成第一保護絕緣膜。

3. 根據申請專利範圍第 1 或 2 項之半導體裝置的製造方法，其中藉由電漿處理進行該蝕刻步驟。

4. 根據申請專利範圍第 1 或 2 項之半導體裝置的製造方法還包括如下步驟，在形成該第一保護絕緣膜之後對該第一保護絕緣膜添加氧。

5. 根據申請專利範圍第 4 項之半導體裝置的製造方法還包括如下步驟，在該第一保護絕緣膜上形成包含氧化鋁的第二保護絕緣膜。

6. 根據申請專利範圍第 1 或 2 項之半導體裝置的製造方法，其中該氧化物半導體膜包含銻、鋅及選自銻、鋁、錳、鈷、錫、鉛和銨中的一種或多種金屬元素。

7. 根據申請專利範圍第 1 或 2 項之半導體裝置的製造方法，其中，該錐形狀的端面部的該露出的剩餘部分中的氮濃度為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下。

8. 根據申請專利範圍第 1 或 2 項之半導體裝置的製造方法，

其中，該錐形狀的端面部的該一部分中的該元素的濃度係低於在該錐形狀的端面部的該露出的剩餘部分中的該元素的濃度，以及

其中，該元素係氮和氟中之一。

9. 一種半導體裝置，包括：

具有絕緣表面的基板上的閘極電極層；

該閘極電極層上的閘極絕緣膜；

該閘極絕緣膜上的具有錐形狀的端面部的氧化物半導體膜；

分別與該閘極電極層及該錐形狀的端面部的一部分重疊的源極電極層及汲極電極層；以及

該氧化物半導體膜、該源極電極層及該汲極電極層上的第一保護絕緣膜，

其中，該錐形狀的端面部的剩餘部分中的氯濃度為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下。

10. 一種半導體裝置，包括：

具有絕緣表面的基板上的具有錐形狀的端面部的氧化物半導體膜；

分別與該錐形狀的端面部的一部分重疊的源極電極層及汲極電極層；以及

該氧化物半導體膜、該源極電極層及該汲極電極層上的第一保護絕緣膜，

其中，該錐形狀的端面部的剩餘部分中的氯濃度為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下。

11. 根據申請專利範圍第 9 或 10 項之半導體裝置，其中該錐形狀的端面部的剩餘部分中的銅濃度為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下。

12. 根據申請專利範圍第 9 或 10 項之半導體裝置，其中該錐形狀的端面部的剩餘部分中的氟濃度為 5×10^{18}

atoms/cm³ 以下。

13. 根據申請專利範圍第 9 或 10 項之半導體裝置，其中該錐形狀的端面部的剩餘部分中的硼濃度為 1×10^{16} atoms/cm³ 以下。

14. 根據申請專利範圍第 9 或 10 項之半導體裝置，其中該錐形狀的端面部的剩餘部分中的氮濃度為 1×10^{17} atoms/cm³ 以下。

15. 一種半導體裝置，包括：

具有絕緣表面的基板上的具有錐形狀的端面部的氧化物半導體膜；

分別與該錐形狀的端面部的一部分重疊的源極電極層及汲極電極層；以及

該氧化物半導體膜、該源極電極層及該汲極電極層上的第一保護絕緣膜，

其中，該錐形狀的端面部的該一部分中的元素的濃度係低於該錐形狀的端面部的該剩餘部分中的該元素的濃度，

其中，該元素係氮，以及

其中，該錐形狀的端面部的該剩餘部分中的氮濃度為 5×10^{18} atoms/cm³ 以下。

16. 一種半導體裝置，包括：

具有絕緣表面的基板上的具有錐形狀的端面部的氧化物半導體膜；

分別與該錐形狀的端面部的一部分重疊的源極電極層

及汲極電極層；以及

該氧化物半導體膜、該源極電極層及該汲極電極層上的第一保護絕緣膜，

其中，該錐形狀的端面部的該一部分中的元素的濃度係低於該錐形狀的端面部的該剩餘部分中的該元素的濃度，

其中，該元素係氟和硼中之一，以及

其中，該錐形狀的端面部的該剩餘部分中的氟濃度為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下。

17. 根據申請專利範圍第 15 或 16 項之半導體裝置，還包括：

該基板上的閘極電極層；以及

該閘極電極層上的閘極絕緣膜，

其中，該氧化物半導體膜係位在該閘極絕緣膜上。

18. 根據申請專利範圍第 9、10、15、16 項中任一項之半導體裝置，還包括該第一保護絕緣膜上的包含氧化鋁的第二保護絕緣膜。

19. 根據申請專利範圍第 9、10、15、16 項中任一項之半導體裝置，其中該氧化物半導體膜包含銮、鋅及選自鎵、鉛、錳、鈷、錫、鈺和鈳中的一種或多種金屬元素。