

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 200410003580.6

[51] Int. Cl.

G02F 1/133 (2006.01)

G02F 1/136 (2006.01)

H01L 29/786 (2006.01)

G09G 3/36 (2006.01)

G03B 21/00 (2006.01)

[45] 授权公告日 2007年5月30日

[11] 授权公告号 CN 1318888C

[22] 申请日 1998.2.26

[21] 申请号 200410003580.6

分案原申请号 98107023.X

[30] 优先权

[32] 1997.2.27 [33] JP [31] 44378/97

[32] 1997.10.31 [33] JP [31] 301251/97

[73] 专利权人 精工爱普生株式会社

地址 日本东京都

[72] 发明人 村出正夫

[56] 参考文献

EP0481734 1992.4.22

US5432625 1995.7.11

JP9050044 1997.2.18

审查员 焦丽宁

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 叶恺东

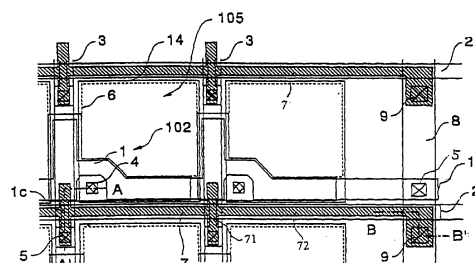
权利要求书 4 页 说明书 34 页 附图 38 页

[54] 发明名称

具有显示区的装置、液晶装置和投影型显示装置

[57] 摘要

本发明的目的是抑制液晶装置和采用该液晶装置的投影装置中由于被偏振片等反射光的影响在像素切换用 TFT 中产生的漏电流，以便使像素切换用 TFT 的特性稳定，其技术方案为在液晶装置(100)的液晶装置用基板(300)中至少在像素切换用 TFT 的沟道区(1C)的下部设置第一遮光膜(7)，同时使第一遮光膜(7)沿扫描线(2)延长铺设，并在像素区外侧上与供给恒定电位的恒定电位配线(8)相连，从而使第一遮光膜(7)的电位固定。



1、一种具有显示区的装置，其特征在于：

在显示区上，具有与数据线和扫描线对应而设置的薄膜晶体管，与上述薄膜晶体管对应而设置的像素电极，至少对上述薄膜晶体管的沟道区，在上述沟道区的下层侧形成的导电性的第1遮光膜，和在上述显示区的外侧，具有由多个薄膜晶体管构成的多级的移位寄存器的周边驱动电路；

上述多级的移位寄存器之中，移位寄存器的规定的级和其次级的连接布线是在构成上述移位寄存器的上述薄膜晶体管的半导体层的下层侧、与上述显示区的第1遮光膜同时形成的导电膜。

2、如权利要求1所述的具有显示区的装置，其特征在于：

构成上述移位寄存器的时钟信号线，由与上述显示区的薄膜晶体管的栅极同时形成的导电膜构成，并形成与上述移位寄存器的规定的级和其次级的连接布线重叠。

3、如权利要求1所述的具有显示区的装置，其特征在于：

与构成上述移位寄存器的上述薄膜晶体管的半导体层连接的源极和漏极，是与上述显示区的上述数据线同时形成的导电膜。

4、如权利要求1所述的具有显示区的装置，其特征在于：

上述移位寄存器由多个传输门电路构成；

上述移位寄存器的规定的级和其次级的上述连接布线，在上述传输门电路间形成。

5、一种具有显示区的装置，其特征在于：

在显示区上，具有与数据线和扫描线对应而设置的薄膜晶体管，与上述薄膜晶体管对应而设置的像素电极，至少对上述薄膜晶体管的沟道区，在上述沟道区的下层侧形成的导电性的第1遮光膜，和在上述显示区的外侧，具有N沟道型晶体管的周边驱动电路；

在上述N沟道型晶体管的半导体层的下层侧，形成与覆盖上述半导体层的沟道区的上述显示区的第1遮光膜同时形成的导电膜，上述导电膜与上述N沟道型晶体管的源极连接。

6、如权利要求5所述的具有显示区的装置，其特征在于：

上述周边驱动电路的低电位侧的恒定电压电源被施加于上述N沟道型晶体管

的源极。

7、一种具有显示区的装置，其特征在于：

在显示区上，具有与数据线和扫描线对应而设置的薄膜晶体管，与上述薄膜晶体管对应而设置的像素电极，至少对上述薄膜晶体管的沟道区，在上述沟道区的下层侧形成的导电性的第1遮光膜，和在上述显示区的外侧，具有P沟道型晶体管的周边驱动电路；

在上述P沟道型晶体管的半导体层的下层侧，形成与覆盖上述半导体层的沟道区的上述显示区的第1遮光膜同时形成的导电膜，上述导电膜与上述P沟道型晶体管的源极连接。

8、如权利要求7所述的具有显示区的装置，其特征在于：

上述周边驱动电路的高电位侧的恒定电压电源被施加于上述P沟道型晶体管的源极。

9、一种具有显示区的装置，其特征在于：

在显示区上，具有与数据线和扫描线对应而设置的薄膜晶体管，与上述薄膜晶体管对应而设置的像素电极，至少对上述薄膜晶体管的沟道区，在上述沟道区的下层侧形成的导电性的第1遮光膜，和在上述显示区的外侧，具有由N沟道型晶体管和P沟道型晶体管构成的互补型晶体管的周边驱动电路；

在上述N沟道型晶体管和上述P沟道型晶体管的半导体层的下层侧，形成与覆盖上述半导体层的沟道区的上述显示区的第1遮光膜同时形成的导电膜，上述导电膜与上述N沟道型晶体管和上述P沟道型晶体管的源极连接。

10、如权利要求9所述的具有显示区的装置，其特征在于：

上述互补型晶体管构成时钟倒相电路，传输门电路和倒相电路中的任一个。

11、一种具有显示区的装置，其特征在于：

在显示区上，具有与数据线和扫描线对应而设置的薄膜晶体管，与上述薄膜晶体管对应而设置的像素电极，至少对上述薄膜晶体管的沟道区，在上述沟道区的下层侧形成的导电性的第1遮光膜；和具有N沟道型晶体管的周边驱动电路；

在上述N沟道型晶体管的半导体层的下层侧，将与上述半导体层的沟道区相对的上述显示区的第1遮光膜同时形成的导电膜形成，上述导电膜与上述N沟道型晶体管的栅极电连接。

12、如权利要求11所述的具有显示区的装置，其特征在于：

上述导电膜的宽度与上述N沟道型晶体管的栅极的宽度相同或较狭窄。

13、如权利要求11所述的具有显示区的装置，其特征在于：

上述导电膜与上述N沟道型晶体管的栅极的电连接，由与上述显示区的上述数据线同层的布线连接。

14、一种具有显示区的装置，其特征在于：

在显示区上，具有与数据线和扫描线对应而设置的薄膜晶体管，与上述薄膜晶体管对应而设置的像素电极，至少对上述薄膜晶体管的沟道区，在上述沟道区的下层侧形成的导电性的第1遮光膜；和具有P沟道型晶体管的周边驱动电路；

在上述P沟道型晶体管的半导体层的下层侧，将与上述半导体层的沟道区相对的上述显示区的第1遮光膜同时形成的导电膜形成，上述导电膜与上述P沟道型晶体管的栅极电连接。

15、如权利要求14所述的具有显示区的装置，其特征在于：

上述导电膜的宽度与上述P沟道型晶体管的栅极的宽度相同或较狭窄。

16、如权利要求14所述的具有显示区的装置，其特征在于：

上述导电膜与上述P沟道型晶体管的栅极的电连接，由与上述显示区的上述数据线同层的布线连接。

17、一种具有显示区的装置，其特征在于：

在显示区上，具有与数据线和扫描线对应而设置的薄膜晶体管，与上述薄膜晶体管对应而设置的像素电极，至少对上述薄膜晶体管的沟道区，在上述沟道区的下层侧形成的导电性的第1遮光膜，和在上述显示区的外侧，具有由N沟道型晶体管和P沟道型晶体管构成的互补型晶体管的周边驱动电路；

在上述N沟道型晶体管和上述P沟道型晶体管的半导体层的下层侧，将与上述半导体层的沟道区相对的上述显示区的第1遮光膜同时形成的导电膜形成，上述导电膜与上述N沟道型晶体管的栅极和上述P沟道型晶体管的栅极电连接。

18、如权利要求17所述的具有显示区的装置，其特征在于：

上述互补型晶体管构成倒相电路。

19、一种液晶装置，其特征在于，具备：

具有在权利要求1记载的显示区的装置，相对基板，和挟持在上述装置和上述相对基板之间的液晶。

20、一种投影型显示装置，具有在上述权利要求19中记载的液晶装置，其

特征在于：

以上述液晶装置调制来自光源的光，并利用投射光学装置将该调制的光放大并投影。

具有显示区的装置、液晶装置和投影型显示装置

本申请是申请号为 98107023. X, 申请日为 1998 年 2 月 26 日的原案申请的分案申请, 该原案的在首个先申请为 JP97-44378, 在先申请日为 1997 年 2 月 27 日。

技术领域

本发明涉及液晶装置、投影型显示装置和液晶显示装置的制造方法, 特别涉及在采用薄膜晶体管(以下称 TFT)作为像素切换用的元件的液晶装置中的遮光结构。

背景技术

在现有技术中作为有源矩阵驱动方式的液晶装置, 在玻璃基板上形成矩阵状像素电极的同时, 对于各像素电极形成以非晶形硅膜或多层硅膜作为半导体层的像素用 TFT, 通过 TFT 将电压加在各像素电极上构成实用的驱动液晶的结构。将多晶硅 TFT 用作像素切换用的液晶装置, 由于采用与像素切换用的 TFT 几乎相同的工艺就可以形成用于驱动控制图象显示单元的移位寄存器电路等周边驱动电路的驱动电路用的 TFT, 所以因适于高集成化而引人注目。

对有源矩阵驱动方式的液晶显示装置来说, 为了实现高精细化而形成由对置的基板黑矩阵(或黑条)的铬膜或铝膜构成的遮光层。还采用下述结构: 使该遮光膜与像素切换用的 TFT 重叠地形成, 在来自对置的基板侧的入射光射到像素切换用的 TFT 的沟道区及其结合区上时, 在像素切换用的 TFT 中无漏电流流过。

可是, 不只是来自对置的基板侧的入射光可引起漏电流, 由配置在液晶装置用基板里面侧的偏振片反射光照射到像素切换用 TFT 的沟道区上往往也会产生漏电流。

防止由这些反射光(反回光)引起漏电流的方法包括在特公平 3-52611 号公报中提出的在像素切换用 TFT 沟道范围的下层侧也设置遮光膜的技术方案。可是此文献所公开的方案存在下述问题: 由于遮光膜的电位不固定, 随着 TFT 的半导体层与遮光膜之间的寄生电容的变化, 使 TFT 特性变化或变劣。

随着像素增加和内装液晶装置的电子器件的小型化更加希望周边驱动电路的高集成化。特别是对于将周边驱动电路内装在同一基板上的液晶显示装置的情

况下，虽然可以采用使绝缘膜介于铝等金属膜之间而将金属膜形成多层配线的多层配线技术作为实现高集成化的技术，但印刷的配线层数越多，制造工艺的工序就越多，制造成本也就越高，这是该方法的不足之处。

随着有源矩阵驱动方式的液晶装置的工作频率迅速提高，虽然为了提高 TFT 性能曾尝试采用 SOI 技术和利用激光退火的再结晶技术等来提高半导体膜的性能，但用这种方法提高 TFT 特性存在特性偏差大、制造工序复杂等问题。

发明内容

本发明的目的在于在液晶装置和用该液晶装置的投影装置中提供既能抑制由偏振片等反射的光的影响引起像素切换用 TFT 的漏电流又能使像素切换用 TFT 性能稳定的技术。

本发明的另一目的在于：提供在不增加制造工序的前提下在液晶装置中使设置在显示区周边上的驱动电路实现高集成化的技术。

本发明的又一目的在于：提供在不增加制造工序的前提下能提高液晶装置中的 TFT 性能的技术。

为了达到上述目的，根据本发明的一种液晶装置，该装置包括一个液晶装置用基板和対置的基板，在该液晶装置用基板与対置基板之间夹持液晶，所述的液晶装置用基板具有由多条数据线和多条扫描线将像素构成矩阵状的显示区，在该显示区外侧与上述数据线和上述扫描线中的至少之一连接的周边驱动电路，与上述数据线和扫描线相连的多个薄膜晶体管；其特征在于：具备多个第 1 遮光膜具有至少对在上述液晶装置用基板上形成的上述薄膜晶体管的沟道区，在该沟道区的下层侧夹着层间绝缘膜分别重叠的具有导电性的遮光部分，和沿上述数据线和扫描线之中至少一方延伸设置的配线部分；和恒定电位配线，沿上述显示区的周围形成、并与上述多个第 1 遮光膜的配线部分电连接。

在本发明的液晶装置中，因为第一遮光膜是在与数据线和扫描线连接的薄膜晶体管即像素切换用 TFT 的沟道区重叠，所以即使有来自液晶装置基板内侧的反射光，这种光也不会达到像素切换用 TFT 沟道区。因此，在像素切换用 TFT 上不会产生因来自液晶装置用基板的内侧的反射光而引起的漏电流。此外，因为第一遮光膜的电位固定在扫描驱动电路的低电位侧的恒压电源等电位上，所以不会出现因受 TFT 半导体层等与第一遮光膜之间的寄生电容影响而使 TFT 性能变化或变劣的现象。

按照本发明,在上述显示区的周围,设置挡住周边用的遮光膜,上述第1遮光膜的配线部分和恒定电位配线的连接位置,在上述挡住周边用的遮光膜的下层侧互相电连接。

在这种情况下,上述第一遮光膜的配线部分从例如上述沟道遮光部分的各配线沿上述扫描线和数据线的至少一方的信号线分别延伸铺设到上述显示区的外侧,然后对应形成在与上述第一遮光膜不同的层间上的恒定电位配线至少经由上述层间绝缘膜的引导孔在该显示区的外侧相连。

上述第一遮光膜的配线部分也可以从上述沟道遮光部分的各配线部分沿上述扫描线和数据线的两个信号线延伸铺设到上述各显示区的外侧,然后对应形成在与上述第一遮光膜不同的层间上的恒定电位配线至少经过上述层间绝缘膜的引导孔在该显示区的外侧相连。

按照本发明,上述第一遮光膜的各配线部分与上述恒定电位配置线通过上述层间绝缘膜的引导孔在显示区外侧相连。

只要上述第一遮光膜的配线部分的单侧端部与上述恒定电压配线经过上述层间绝缘引导孔相连,就可在第一遮光膜上施加恒定电压。

与此相同,如果上述第一遮光膜的配线部分的两侧端部与上述恒定电位配线经由上述层间绝缘膜的引导孔相连接,即使第一遮光膜配线部分的中途位置上存在断线,也能通过恒定电位配线将恒定电位供给第一遮光膜的配线部分。由于在第一遮光膜的配线部分具有复连配线结构,所以提高了可靠性。

按照本发明,上述第一遮光膜的配线部分从各上述通道遮光部分沿上述扫描线和数据线的至少一方的信号线延伸铺设到上述显示区外侧,第一遮光膜在该显示区外侧的配线部分连接在由与上述第一遮光膜相同材料组成的干线上,最好使干线通过上述绝缘层间绝缘膜的引导孔连接在上述恒定电位配线上。若采用这种结构,则第一遮光膜与恒定电位配线的连接不必按遮光膜的每条配线进行,只需进行干线和恒定电位配线之间的连接。因此,可以将干线引回到配线不通过的任意位置上,最好在這些位置上将干线与恒定电位配线相连。另外,虽然在第一遮光膜与恒定电位配线的连接部分上,但是为了形成引导孔而进行湿法蚀刻时,由于蚀刻液容易渗透,在层间绝缘膜等上容易出现裂纹。但本发明通过干线引回到任意位置,可以将可能出现裂纹的危险部位限制在安全位置上,这是本发明的一个优点。另外,由于第一遮光膜与恒定电压配线的连接是在干线与恒定电位配线

间进行的，故可将出现裂纹的危险地方限制在尽可能小的范围，因此可靠性高，这是本发明的又一优点。

即使在这种情况下，如果将上述支线的单侧端连接到上述干线上，也可在第一遮光膜上施加恒定电压。

与此相同，如果把上述支线的两侧端部连接到干线上，即使支线的途中位置出现断线，也可经干线将恒定电压供给第一遮光膜的配线部分，因此，通过使第一遮光膜的配线具有复连配线结构，提高了可靠性。

按照本发明，上述第一遮光膜最好与在上述像素切换用 TFT 的漏极区重叠形成存储电容的电容配线至少经由上述层间绝缘膜的引导孔相连接。另外，上述第一遮光膜最好通过上述层间绝缘膜在上述像素切换用 TFT 的漏极区重叠构成存储电容。若采用这种结构，则因为没有通过把各电容配线引到扫描驱动电路上施加恒定电位的必要，所以可以使在把大规模电路引入到扫描驱动电路时容易布置。

按照本发明，上述恒定电位配线与将低电位侧的电源供给上述周边驱动电路的电源线、通过上下导电材料从上述液晶装置用基板向上述对置基板的对置电极供给对置电极电位的电源线、或将接地电位供给上述周边驱动电路的电源线等相连。

按照本发明，上述液晶装置用基板和上述对置基板中至少一方最好具有包围上述显示区的显示画面周边遮挡的遮光膜。

按照本发明，上述液晶装置用基板最好在上述像素切换用 TFT 的沟道区的上层侧具有覆盖沟道区的第二遮光膜。可以利用例如数据线作为这种情况下的第二遮光膜。另外，为了不仅能覆盖上述沟道区而且还能覆盖通过层间绝缘膜至少形成在该沟道区下的第一遮光膜而形成第二遮光膜，借此，入射光被第一遮光膜表面反射后，不照射在像素切换用 TFT 的沟道区上，这是优选的方案。如果采用这种结构，可以减少由光引起的 TFT 的漏电流。

按照本发明，上述周边驱动电路具有 P 沟道型驱动电路用 TFT 和 N 沟道型驱动电路用 TFT，该部沟道型和 N 沟道驱动电路用的 TFT 最好兼用上述像素切换用 TFT 的制造工序形成。在这种结构下，由于受到多层配线的层数限制，所以最好在上述周边驱动电路上能最有效地把与上述第一遮光膜同时形成的导电膜作为配线层用。

按照本发明，最好使由与上述第一遮光膜同时形成的导电膜组成的配线层

与上述驱动电路用 TFT 的栅极至少经由上述层间绝缘膜的引导孔连接, 并且通过具有该驱动电路用 TFT 的栅极面积以下的面积与该驱动电路用 TFT 的沟道区通过上述层间绝缘膜在该沟道区的下层侧重叠。

按照本发明, 最好使由与上述第一遮光膜同时形成的导电膜组成的配线层与上述驱动电路用 TFT 的源极至少经由上述层间绝缘膜的引导孔连接, 并且与该驱动电路用 TFT 的沟道区在该沟道区的下层侧重叠。

按照本发明, 上述第一遮光膜最好是由钨、钛、铬、钽、钼等金属膜或含有这些金属的金属硅化物等的金属合金膜构成的不透明导电膜, 使用这种遮光性好且具有导电性的金属膜或金属合金膜, 对来自液晶装置用基板内面的反射光具有遮光层的功能。

按照本发明, 最好在上述对置基板上与上述像素相对应地形成第三遮光膜。这时, 最好在形成第三遮光膜时能至少覆盖住上述第一遮光膜。

按照本发明, 最好在上述对置基板上与上述像素对应地将微透镜形成矩阵状。如果采用这种结构, 由于通过微透镜可以将光汇聚在液晶装置用基板的规定位置上, 所以即使从对置的基板上省去黑矩阵等遮光膜也能实现高质量的显示。另外, 由于本发明的液晶装置即使由微透镜汇聚的光被液晶装置用基板的内面反射, 也不会照射在像素切换用 TFT 的沟道区上, 所以没有因 TFT 的光引起的漏电流流过。

由于本发明的液晶装置可以抑制由 TFT 的光引起的漏电流, 所以, 最好在作为接收强光照射的投射型显示装置中的光阀使用。在这种投射型显示装置中, 利用本发明的液晶装置调制来自光源的光, 通过反射手段将上述经调制的光放大再投射出。

附图说明

图 1 是适用于本发明的液晶装置的平面图;

图 2 是沿图 1 中 H-H' 线剖开的剖面图;

图 3 是适用于本发明的液晶装置用基板的方框图;

图 4 (A) (B) 分别表示取出液晶装置用基板上构成矩阵状的像素的等效电路图和平面图;

图 5 是沿图 4 (B) 中 A-A 线剖开的剖面图;

图 6 是将用在本发明实施方式的液晶装置用基板上形成在显示区最端部上的

两个像素周边放大示出的平面图;

图7是显示在图6中示出的液晶装置用基板上形成的第一遮光膜的配线部分和上述配线部分与恒定电位配线的连接结构的说明图;

图8(A)、(B)分别在沿图6中线B-B'剖开的第一遮光膜的配线部分与恒定电位配线的连接部分的剖面图和遮光膜的配线部分与恒定电位配线的连接部分的放大平面图;

图9(A)、(B)分别是相当于沿图6的B-B'线剖开的第一遮光膜的配线部分与恒定电位配线的连接部分的变型例1的剖面图和遮光膜的配线部分与恒定电位配线的连接部分的放大平面图;

图10(A)、(B)分别是相当于沿图6的B-B'剖线开的第一遮光膜的配线部分与恒定电位配线的连接部分的变型例2的剖面图和遮光膜的配线部分与恒定电位配线的连接部分的放大平面图;

图11(A)、(B)分别是相当于沿图6的B-B'线剖开的第一遮光膜配线部分与恒定电位配线的连接部分的变型例3的剖面图和遮光膜的配线部分与恒定电位配线的连接部分的放大平面图;

图12是表示用在本发明的实施方式1的改型例1的液晶装置的液晶装置用基板上形成的第一遮光膜的配线部分和该配线部分与恒定电位配线的连接结构的说明图;

图13是表示用在本发明的实施方式1的改型例2的液晶装置的液晶装置用基板上形成的第一遮光膜的配线部分和该配线部分与恒定电位的连接结构的说明图;

图14是表示用在本发明的实施方式1的改型例3的液晶装置的液晶装置用基板上形成的第一遮光膜的配线部分和该配线部分与恒定电位配线的连接结构的说明图;

图15为用在本发明的实施方式2的液晶装置上的液晶装置用基板上在形成在显示区的最端部上的两个像素的周边的放大平面图;

图16是图15中示出的液晶装置用基板上形成的第1遮光膜配线部分和该配线部分与恒定电位配线的连接结构的说明图;

图17是在用于本发明的实施方式2的改型例1的液晶装置的液晶装置用基板上形成的第一遮光膜配线部分和该配线部分与恒定电位配线的连接结构的说明

图;

图 18 是在用于本发明的实施方式 2 的改型例 2 中的液晶装置的液晶装置用基板上形成的第一遮光膜配线部分和该配线部分与恒定电位配线的连接结构的说明图;

图 19 是在用于本发明的实施方式 2 的改型例 3 中的液晶装置上的液晶装置用基板上形成的第一遮光膜配线部分和该配线部分与恒定电位配线的连接结构的说明图;

图 20 是用于在本发明的实施方式 3 的液晶装置上的液晶装置用基板形成在显示区的最端部上的两个像素的周边的放大平面图;

图 21 是沿图 20 中的 J-J' 线剖开的剖面图;

图 22 是用于在本发明的实施方式 4 的液晶装置上的液晶装置用基板上形成在显示区的最端部上的两个像素的周边放大平面图;

图 23 是沿图 22 中的 K-K' 线剖开的剖面图;

图 24 是适于本发明的液晶装置的液晶装置用基板的制造方法的工序剖面图;

图 25 是适于本发明的液晶装置的液晶装置用基板的制造方法的图 24 工序以后进行的各工序的剖面图;

图 26 是适于本发明的液晶装置的液晶装置用基板的制造方法的图 25 工序以后进行的各工序的剖面图;

图 27 是适于本发明的液晶装置的液晶装置用基板的制造方法的图 26 工序以后进行的各工序的剖面图;

图 28 是适于本发明的液晶装置的液晶装置用基板的制造方法的图 24 工序以后进行的各工序的剖面图;

图 29 是适于本发明的液晶装置的液晶装置用基板的制造方法的图 28 所示工序以后进行的各工序的剖面图;

图 30 是适于本发明的液晶装置的液晶装置用基板的制造方法的图 29 所示工序以后进行的各工序的剖面图;

图 31 表示适于本发明的优选液晶装置的周边驱动电路的移位寄存器电路一例的等效电路图;

图 32 (A) 是适于本发明优选液晶装置的周边驱动电路的移位寄存器电路的

布置一例的平面图；(B)是现有液晶装置的周边驱动电路的移位寄存器电路布置的平面图；

图 33 (A) 是适于本发明优选液晶装置的周边驱动电路的移位寄存器电路的布置一例的剖面图；(B)是现有的液晶装置的周边驱动电路移位寄存器电路布置的剖面图；

图 34 是适于本发明液晶装置的周边驱动电路，其中 (A) 是时钟信号反相器的等效电路图；(B) 是该反相器等效电路图；(C) 是转换门电路的等效电路图；

图 35 是适于本发明优选液晶装置的周边驱动电路的反相器电路的布置例，其中 (a) 是平面图，(b) 是沿 E-E' 的剖面图；

图 36 是适于本发明优选液晶装置的周边驱动电路的变换器电路的布置例，其中 (a) 是平面图，(b) 是沿 F-F' 的剖面图，(c) 是沿 G-G' 的剖面图；

图 37 是适于现有的 N 沟道型 TET 的和适用本发明的 N 沟道型 TET 的电流-电压特性曲线图；

图 38 是把本发明的液晶装置用基板的液晶装置作为光阀应用的投影式显示装置一例的投影仪的概略构成图；

图 39 是表示在采用本发明液晶装置用基板的液晶装置上在对置基板侧上采用微透镜的构成例的剖面图。

具体实施方式

下面参照附图说明本发明的实施方式。

图 1 和图 2 分别是适用本发明的液晶装置的平面图和沿其 H-H 线剖开的剖面图。

如这两幅图所示，液晶装置 100 大致由液晶装置用基板 300 和对置基板 31 构成，该液晶装置用基板 300 安装有后述的像素形成矩阵状的矩形显示区 61 (图象显示区)，在该显示区 61 外侧范围上形成的数据线驱动电路 103 (周边驱动电路)。在液晶装置用基板 300 上按每个后述的像素 105 形成由 ITO (铟锡氧化物) 膜组成的像素电极 14。在对置的基板 31 上大致整个面上形成对置电极 32，并且对应各像素 105 形成对置侧遮光膜 6。在对置基板 31 即所谓玻璃、新陶瓷或石英的透明基板上形成由 ITO 膜等透明导电膜组成的对置电极 32。在对置基板 31 上沿显示区 61 的外侧形成挡住周边用的遮光膜 60 (显示画面遮挡用遮光膜)，以便防止在把液晶装置 100 作为组件组装时漏光。遮

挡周边用遮光膜 60 例如在液晶装置用基板 300 放入后面对着图象显示区设置有开口部的遮光壳体中的情况下,至少由具有宽度为 $500\ \mu\text{m}$ 以上的条状遮光材料形成在画面的显示区内,以便使该画面显示区不会因制造误差等原因遮住壳体的开口边缘,即允许例如液晶装置用基板 300 相对壳体有数百 μm 左右的偏差。

对置基板 31 和液晶装置用基板 300 通过沿周边遮挡用遮光膜 60 的外周缘形成的间隙中含有的密封材料 200 以隔开一定的盒间隙贴合在显示区 61 的外侧上,然后将液晶 108 封入该密封材料 200 的内侧范围内。密封材料 200 在显示区 61 与数据线驱动电路 103 之间在后述的数据线上进行密封固定,在显示区 61 与扫描驱动电路 104 之间在后述的扫描线上进行密封固定。使密封材料 200 部分中断,通过该中断部分构成液晶注入口 241。因此,在液晶装置 100 中,使对置基板 31 和液晶装置用基板 300 贴合后使密封材料 200 的内侧范围变成减压状态,从液晶注入口 241 减压注入液晶 108,封入液晶 108 后,用密封固定剂 242 对液晶注入口 241 进行密封。

可以用环氧树脂或各种紫外线固化树脂等作为密封材料 200,其中配合由玻璃纤维或有孔玻璃珠等组成的间隙材料。利用公知的 TN(扭曲向列)型液晶等作为液晶 108,如果用在高分子中以微粒方式分散的高分子分散型液晶作为液晶 108,由于不需要取向膜和偏振片,所以可以提供光利用率高的和明亮的有源矩阵型液晶装置 100。至于象素电极 14,如果用铝膜等非透射但反射率高的金属膜代替 ITO 膜,则可以把液晶装置 100 构成为反射型液晶装置。在这种反射型液晶装置 100 的情况下,可以用在不加电压状态下液晶分子大致垂直取向的 SH(超同方向扭曲)型液晶等,当然也可以用其它类型的液晶。

在这种方式下,因为对置基板 31 比液晶装置用基板 300 小,所以液晶装置用基板 300 可以在周边驱动电路从对置基板 31 的外周缘露出状态下贴合。因此,扫描驱动电路 104 和数据驱动电路 103 位于对置基板 31 的外侧上,因为不与对置基板 31 对置,所以可防止聚酰胺等的取向膜和液晶因直流成分而降低性能。密封材料 200 虽从对置基板 31 上看是沿基板外周缘形成的,但是从液晶装置用基板 300 看是形成在内侧上。液晶装置用基板 300 多数安装端子 107 形成在对置基板 31 的外侧部分上,并通过引线接合或 ACF(各向异性的导电膜)压接等方法连接到挠性印刷配线基板上。

(液晶装置用基板和显示区的基板构成)

图3是用在本实施方式的液晶装置100中的驱动电路内藏型液晶装置用基板300的方框图。在图3中,为能清楚示出液晶装置用基板300的基本结构而省略示出后述的液晶装置用基板300侧的第一遮光膜。

如图3所清楚示出的那样,在液晶装置用基板300的显示区61上,在基板10上多个像素105通过多条扫描线2和多条数据线3构成矩阵状。图4(A)和(B)示出了各像素105的详细方框图。图4(A)和(B)示出的像素105中形成在扫描线2和数据线3上的像素切换用TFT102。液晶盒CE将液晶108夹在连接在该TFT102上的像素电极与对置基板31的对置电极32之间。对于液晶盒CE,利用与扫描线2同时形成的电容配线18构成存储电容CAP。即在本实施方式下,在构成像素切换用TFT102的半导体层1中使漏极区扩展,把该扩展区作为存储电容CAP的第一电极,把与上述扫描线2同时形成的电容配线18作为第二电极,把在第一和第二电极之间形成的栅极绝缘膜作为介电膜构成存储电容CAP。

因此,形成电容配线18的区域是因受横向电场等影响产生区别而引起画面显示质量下降的区域,在该区域对置基板31的对置侧遮光膜6(见图2)重叠遮光。但在本实施例中,通过在应成为这样的无信号区配置电容线18,不会使像素105中可能透光的面积浪费,因而可防止发生闪烁和交调失真,所以本实施方式的液晶显示装置100显示质量高。

另外,在本实施方式中,也可以将恒定电位配线8与电容配线18在引导孔5中电连接,上述电位配线是将恒定电位供给第一遮光膜7的、例如由与供给扫描驱动电路104的低电位侧的恒定电压源VSSY的数据线3为相同的铅膜等形成的电位配线,上述电容配线是由与扫描线2为同一种多晶硅膜形成的电容配线。引导孔5可以与用于和数据线3和高浓度源区1a连接的引导孔相同工序形成。如果采用这样的结构,由于可以共用第一遮光膜7与供给电容配线18恒定电位的恒定电位配线8,所以不需分别设置专用配线,可以在小面积上有效配置。另外由于代用了向周边驱动电路的电源和对置基板供给恒定对置电极电位的恒定电位配线。所以不需安装专用端子107和引导配线28。由于减少了安装端子,可有效地利用空间,特别有利于实现液晶装置的小型化。

虽然图中未示出,但关于存储电容CAP也可以通过延伸设备像素切换用的TFT102的半导体膜漏极区并通过前边的扫描线2和栅极绝缘膜重叠构成。

在液晶装置用基板300上,在数据线驱动电路103的侧边部分上构成恒定电

源 VDDX、VSSX、VDDY、VSSY，调制图象信号 VID1~VID6，各种信号（扫描线移位寄存器电路 231 的移位信号 DY、时钟信号 CLY、和它的以向时钟信号 CLYB）等输入的多个安装端子 107。安装端子 107 由铝膜等金属膜、金属硅化物膜或 ITO 膜等导电膜构成。用于驱动扫描线驱动电路 104 和数据驱动电路 103 的多条信号配线 28 分别通过基板外周侧离开被上述安装端子 107 从密封材料 200 引回。这些信号配线 28 由与数据线同时形成的铝膜等低电阻的金属膜或金属的硅化物膜构成，在因采取防静电措施等引起的附加电阻的情况下，也可以在第二层间绝缘膜 13 中开引导孔，通过引导孔使与用扫描线同一工序同一材料形成的多层硅膜实现电连接。另外，为了将由安装端子 107 输入的对置电极电位 LCCOM 从液晶装置用基板 300 供给对置基板 31，而在液晶装置用基板 300 上形成上下导通用端子 106。如果通过具有一定直径的上下导电材料使液晶装置用基板 300 和对置基板 31 贴合在该上下导通用端子 106 上，则可以从液晶装置用基板 300 侧对于对置基板 31 的对置电极 32 施加对置电极电位 LCCOM。

在液晶装置用基板 300 中，在数据线驱动电路 103 侧构成具有根据从数据线移位寄存器电路 221、数据线缓冲电路 222、数据线移位寄存器电路 221 通过数据线缓冲电路 222 输出的信号动作的 TFT 组成的模拟开关的数据采样电路 1 和对应展开成六相的各调制图象信号 VID1~VID6 的六条图象信号线 225。

数据线驱动电路 103 的数据线移位寄存器电路 221 例如也可以由将公用的启动信号 DX 输入给每个系列的多系列构成。这样，如果用多系列构成数据线移位寄存器电路 221，则由于使时钟信号 CLX 及其反相的时钟信号 CLXB 的传输频率变低，所以可以降低电路负载。启动信号 DX 从外部通过安装端子 107 供给数据线移位寄存器电路 221，同时将时钟信号 CLX 和反相时钟信号 CLXB 供给各段的触发电路（图中未示出）。因此，在数据线移位寄存器电路 221 中启动信号 DX 输入以后，被时钟信号 CLX 及其反相时钟信号 CLXB 的上升沿同步地产生移位信号（用于驱动数据采样电路 101 和模拟开关的采样信号 X1、X2、X3……）并进行输出。于是，当从数据线移位寄存器电路 221 经数据线缓冲电路 222 向数据采样电路 101 输出移相后的采样信号时，各模拟开关根据上述采样信号顺次动作。结果使通过图象信号线 225 供给的调制图象信号 VID1~VID6 保持在由按确定的定时输入给确定的数据线 3，并经扫描线 2 供给的扫描信号保持在选择的各像素 105 上。另外，虽然在本例中，通过定时地顺序地逐根驱动数据线 3 对该方法进行了说明，但只要通过

一个采样信号同时选择三根或六根或十二根这样的多根数据线 3，即使在使从外部输入的调制图象信号的定时变化时也可以获得同样的图象显示。另外，供给数据线 3 的调制信号的相展开数也不限于六相，如果构成数据采样电路 101 的模拟开关的存储特性良好，也可以在五相以下，如果调制图象信号的频率高，也可以增加到七相以上。当然，调制信号至少应满足图象信号的需要。另外，也可以通过夹持显示区 61 在相反侧上构成数据线驱动电路 103，利用两个数据线驱动电路 103 每隔 1 条数据线以梳齿状分别驱动数据线 3，如果采用这种结构，可以使移位寄存器的驱动频率减少一半，可以减少电路负载。

扫描驱动电路 104 同样也由数据启动信号 DY、时钟信号 CLY 及反向时钟信号 CLYB 生成并输出移位信号的扫描线移位寄存器 231 和扫描线缓冲电路 232 组成。在本实施方式中，因为夹着显示区 61 在两侧构成扫描驱动电路 104，从两侧驱动扫描线 2，所以可以减小扫描线 2 的驱动负载。在扫描线 2 的时间常数可略去不计的情况下，也可以只在显示区 61 单侧构成扫描线驱动电路 104。

在液晶装置用基板 300 上，在与对应显示区 61 形成的数据线驱动电路 103 一侧相反的一侧上重叠在周边遮住用的遮光膜 60（图 3 中标有右上方斜线的区）的区域上也形成相应于数据线 3 的辅助电路 109。该辅助电路 109 具有利用 TFT 的开关电路 171，通过开关电路 171 与对应数据线 3 电连接的例如两条信号线 172 和控制开关电路 171 的信号配线 173。该辅助电路 109 如果根据供给信号配线 173 的控制信号 NRG 使开关电路 171 动作，则可以控制数据线 3 和信号配线 173 的连接状态。因此，在图象信号的一次水平回扫行期间的间隔内，由控制信号 NRG 驱动辅助电路 109，利用把一定电平的电位作为信号 NRS_1 、 NRS_2 预先加在数据线上的预通电功能，可以减少通过数据采样电路 101 把实际的调制图象信号 VID1~VID6 写入数据线 3 的负载。另外，作为辅助电路 109 既可以构成用于检测点缺陷和线缺陷等检测用电路，也可以使上述预通电功能与检测电路兼用。

图 5 是图 4 (B) 的 A-A' 剖面图。

从图 4 (B) 和图 5 可看出，图象切换用 TFT102 包括：扫描线 2（栅极）、由扫描线 2 的电场形成沟道的沟道区 1C，在扫描线 2 与沟道区 1C 之间形成的栅极绝缘膜 12、通过第二层间绝缘膜 13 的引导孔 5 电连接在数据线 3（源电极）上的高浓度源极区 1a 和通过在第二层间绝缘膜 13 和第三层间绝缘膜 15 上形成的引导孔 4 电连接在图象电极 14 上的高浓度漏极区 1b。另外，图象切换用 TFT102 由

在沟道区 1C 与注入高浓度杂质离子的源极区 1a 之间的结合部和沟道区 1C 与注入高浓度杂质离子的漏极区 1b 之间的结合部上形成注入低浓度杂质离子的低浓度源极区 1d、漏极区 1e 的 LDD（轻掺杂的漏极区）的结构。

在本实施方式中，TFT102 利用数据线 3 的下方构成，扫描线 2 中至少栅极即像素切换用 TFT102 的沟道区 1C 和低浓度源极·漏极区 1d、1e 处在被数据线 3 覆盖的状态下。因此，来自对置基极 31 侧的入射光不能照射在像素切换开关 TFT102 的沟道区 1C 和低浓度源极、漏极区 1d、1e 上，所以可以减少由光引起的 TFT 的漏电流。下述实施方式和改进的基本结构与上述结构一样。

实施方式 1

图 6 是将用在本发明的实施方式的液晶装置用基板上形成在显示区最端部上的两个像素周边放大示出的平面图。图 7 是显示在本实施方式的液晶装置用基板上形成的第一遮光膜的配线部分（配线）和该配线与恒定电位配线的连接结构的说明图。图 8（A）、（B）分别是沿图 6 的线 B-B' 剖开的第一遮光膜的配线部分和该遮光膜的恒定电位配线的连接部分的扩大平面图。

如图 5 所示，本实施方式的液晶装置 100 的液晶装置用基板 300，在像素切换用 TFT102 的下层侧上形成第一层间绝缘膜 11，利用该层间绝缘膜 11 与基板 10 的层间构成如下所述的遮光结构。

按照本实施方式，在第一绝缘膜 11 与基板 10 的层间，为了至少在像素切换用 TFT102 的沟道区 1C、低浓度源极、漏极区 1d、1e 和低浓度源极、漏极区 1d、1e 与高浓度源极、漏极区 1a、1b 的结合部上重叠而形成由钨、钛、铬、钽和钼等金属膜或由含有这些金属的金属硅化物等金属合金膜组成的不透明的导电遮光膜 7。按照本实施方式，由于在像素切换用 TFT102 的高浓度漏极区 1b 的下层侧有不形成第一遮光膜 7 的位置，所以可能通过该第一遮光膜 7 的有与无在 TFT102 的形成区上产生阶梯差。这种阶梯差是造成 TFT102 的性能不稳的原因。因此，按照本实施方式，使阶梯差的位置从高浓度漏极区 1b 与低浓度漏极区 1e 的结合部分开始错开 $1\mu\text{m}$ 以上到高浓度漏极区 1b 一侧，以将阶梯差对 TFT102 的性能的影响限制到最小。

如图 6 清楚地示出的那样，第一遮光膜 7 具有与沟道区 1C 等重叠在下层侧的沟道遮光部分 71，为了把恒定电压加在该沟道遮光部分上，在扫描线 2 下侧从沟道遮光部分沿扫描线 2 延伸设置配线部分（配线）72。在本实施方式中，在制

造工艺的光刻工序的掩膜校准时,即使由于掩膜校准而使扫描线2与第一遮光膜7的配线72之间形成位置偏离,入射光(透过液晶108的光)也被第一遮光膜7的配线遮住,为了使直射光不照射在遮光膜7的表面上,可以使第一遮光膜7的配线宽度比扫描线2的宽度稍窄一些。在图6中示出了在对置基板31上形成的对置侧遮光膜6与各像素电极105的位置关系,显示的是用点线表示的对置侧遮光膜66内侧区。

第一遮光膜7的配线如图6和图7所示,分别沿各扫描线2引到显示区61的外侧,延伸铺设到遮住周边用的遮光膜60的下层侧。在遮住该周边用的遮光膜60的下层侧沿显示区61的周边配置向扫描线驱动电路104供给低电位侧的恒定电压电源VSSY的恒定电位配线8,使上述恒定电位配线8连接在第一遮光膜7的配线的单侧的端侧上。因此,由于第一遮光膜7与供给扫描线驱动电路104的低电位侧的恒定电压源VSSY的恒定电位配线8相连,所以第一遮光膜处在固定在该恒定电位配线8的电位的状态,而不处在浮动状态。

当将第一遮光膜7的配线部分与恒定电位配线8连接时,按照本实施方式,如图8(A)所示,第一遮光膜7的配线在每一层间绝缘膜11与基板10的层间。另外,因为恒定电位配线8与数据线3同时形成导电膜,所以恒定电位配线8配置在第二层间绝缘膜13与第三层间绝缘膜15的层间上。因此,在本实施方式中,如图6,图7,图8(A)、(B)所示,第一遮光膜7的配线端部通过形成在第一层间绝缘膜11和第二层间绝缘膜13上的引导孔9连接在恒定电位配线8上。

这样的连接结构在同时形成用于连接第一遮光膜7的配线与恒定电位配线8连接的引导孔9和用于在像素切换用TFT102的源极区上连接源电极(数据线3)的引导孔5(见图5)的情况下,通过一次蚀刻工序完成引导孔9的加工。但是在同时加工引导孔5和引导孔9时,为了不蚀刻像素切换用TFT102的高浓度源极区1a的引导孔5部分的多晶硅膜,最好使第一层间绝缘膜11比第二层间绝缘膜13薄得多。

这样,按照本实施方式的液晶装置100,因为至少对象素切换用TFT102的沟道区1c、低浓度源极、漏极区1d、1e和低浓度源极、漏极区1d、1e与高浓度源极、漏极区1a、1b的结合部分,在其下层侧形成通过第一层间绝缘膜11重叠的第一遮光膜7(沟道遮光部分),所以即使有来自液晶装置用基板300的里侧的反射光,上述光也不会射到像素切换用TFT102的沟道区1c等上。因此,按照本

实施方式的液晶装置 100, 在 TFT102 上不产生由来自液晶装置用基板 300 的里侧反射光引起的漏电流。因为第一遮光膜 7 固定在扫描线驱动电路 104 的低电位侧的恒定电压电源 VSSY 的电位上, 所以不会发生因受 TFT102 的半导体层 1 和第一遮光膜 7 之间的寄生电容的影响而使 TFT 的性能变化或变劣等情况。

最好预先对第一遮光膜 7 的表面进行防止反射处理, 以便能防止入射光(透过液晶 108 的光)被第一遮光膜 7 的表面反射后朝向像素切换用 TFT102 照射。

按照本实施方式, 如图 4 (B) 说明的那样, 像素切换用 TFT102 利用数据线 3 的下方部分构成至少数据线 3 在沟道区 1c、低浓度源极区、漏极区 1d、1e 和低浓度源极、漏极区 1d、1e 与高浓度源极、漏极区 1a、1b 的结合部分处在覆盖状态下。因此, 数据线 3 起与像素切换用 TFT102 相对的第二遮光膜的作用, 沟道区 1c、低浓度源极、漏极区 1d、1e 和低浓度源极、漏极区 1d、1e 与高浓度源极、漏极区 1a、1b 的结合部分至少由第一遮光膜 7 和数据线 3 (第二遮光膜) 形成为上下的层叠结构。并且, 参考图 2 说明的对置侧遮光膜 6 重叠形成在数据线 3 (第二遮光膜) 上并处在覆盖在配置于沟道区 1c、低浓度源极、漏极区 1d、1e 和低浓度源极、漏极区 1d、1e 与高浓度源极、漏极区 1a、1b 的结合部分和这些区下方的第一遮光膜 7 上的状态。因此, 对置侧遮光膜 6 起与像素切换用 TFT102 相对的第二遮光膜的作用, 发挥作为第二遮光膜对数据线 3 的复联功能。因此, 按照本实施方式的液晶装置用基板 300, 在 TFT102 上不会产生由来自对置基板 31 侧的入射光引起的漏电流。

虽然在本实施方式中是以 LDD 结构的情况为例说明像素切换用 TFT102 的, 但本发明也适用于在相当于低浓度源极、漏极区 1d、1e 的区中不注入杂质离子的偏置结构。这样的 LDD 结构或偏置结构 TFT 具有耐压高并可以减少截止时的漏电流的优点。当然本发明也适用于使栅极(扫描线 2 的一部分)作为掩膜通过注入高浓度杂质形成源极、漏极区的自校准结构的 TFT。

下面描述的第一遮光膜与恒定电位配线的连接部分的变型例具有与第一实施例相同的结构。对这些变型例, 仅对第一遮光膜与恒定电位配线的连接部分进行说明, 对其它结构不再赘述。

(第一遮光膜与恒定电位线的连接部分的变型例 1)

如图 9 (A) (B) 所示, 在进行位于第一层间绝缘膜 11 与基板 10 的层间的第一遮光膜 7 的配线与位于第二层间绝缘膜 13 与第三层间绝缘膜 15 的层间的恒

定电位配线8的连接时,也可以利用分别在第一层间绝缘膜11和第二绝缘膜13上开的引导孔17、9。在采用这种连接结构时,可以分别进行在第一层间绝缘膜11上形成引导孔17的工序和在第二层间绝缘膜13上形成引导孔9的工序。因此,即使第一层间绝缘膜11与栅极绝缘膜12的膜厚都为数千埃,由于在对象素切换用TFT102的高浓度源极区1a形成引导孔5(见图5)的同时形成最终深度大致相同的引导孔9或引导孔17,所以不能说在形成引导孔5时TFT102的高浓度源极区1a蚀刻完成。

(第一遮光膜与恒定电位配线的连接部分的变型例2)

如图10(A)(B)所示,位于第一层间绝缘膜11与基板10的层间的第一遮光膜7的配线部分与位于第二层间绝缘膜13与第三层间绝缘膜15之间的恒定电位配线8的连接也可以利用在对应在第一层间绝缘膜11上形成的引导孔17、通过该引导孔17连接到第一遮光膜7的配线上的中继电极16和中继电极16的位置上形成的第二绝缘膜13的引导孔9,在这种情况下,中继电极16可以与扫描线2和电容配线18同时形成。

(第一遮光膜与恒定电位配线的连接部分的变型例3)

如图11(A)(B)所示,在第一层间绝缘膜11与基板10之间的第一遮光膜7的配线与在第二层间绝缘膜13与第三层间绝缘膜15的层间的恒定电位配线8的连接也可以利用在第一层间绝缘膜11上形成的引导孔17,通过该引导孔连接在第一遮光膜上的中继电极16和对应该中继电极16的区中并在与引导孔17偏离的位置上在第二层间绝缘膜13上形成的引导孔9。在这种情况下,中继电极16也可以与扫描线2和电容配线18等同时形成。

(实施方式1的改型例1)

虽然在图7所示的方式中采用的是第一遮光膜7的配线单侧端部与恒定电位配线8的连接结构,但也可以象图12所示那样,在把第一遮光膜7的配线两端部沿各扫描线2引到显示区61的外侧的同时,使第一遮光膜7的配线的两侧端部分别与恒定电位配线8相连。因为在这种情况下,也能使第一遮光膜7、恒定电位配线8形成在不同的层间,所以可以通过利用在图8、图9、图10或图1中所示的引导孔9的连接结构,可以使第一遮光膜7的配线与恒定电位配线8相连。由于已参照图6对其它结构进行了说明,此处省去说明。

在本实施方式中,因为象素切换用TFT102的沟道区1C等的下层侧被第一遮

光膜 7 的沟道遮光部分覆盖, 所以即使有在来自液晶装置用基板 300 的里侧的反射光, 上述光也不能射到像素切换用 TFT102 的沟道区 1C 等上。因此, 在本实施方式的液晶装置 100 的 TFT102 上不会产生由来自液晶装置用基板 300 里侧的反射光引起的漏电流。因为第一遮光膜 7 与供给扫描线驱动电路 104 的低电位侧的恒定电压源 VSSY 的恒定电位配线 8 相连, 所以第一遮光膜 7 固定在该恒定电位配线 8 的电位上。因此, 不会由于受到 TFT102 的半导体层 1 与第一遮光膜 7 之间的寄生电容的影响而使 TFT 特性变化或变劣等。

此外, 在本实施方式中, 因为第一遮光膜 7 的配线的两侧的端部分别连接在恒定电位配线 8 上, 所以即使在配线途中的位置出现断线, 也能将恒定电位供给第一遮光膜的全体上。因此, 在第一遮光膜 7 上具有对应配线的复联配线结构, 所以提高了可靠性。

(实施方式的改型例 2)

虽然图 12 所示的实施方式采用的是从一端将恒定电位加在两条恒定电位配线 8 的任一条上的结构, 但更优选的是如图 13 所示那样, 采用从两端将恒定电位加在两条恒定电位线 8 的任一条上的结构。如果采用这种结构, 对于把恒定电位加在第一遮光膜 7 上的配线 8 亦构成复连配线结构。由于其它结果与实施例 1 及其改型例 1 相同, 所以省略其说明。

(实施方式 1 的改型例 3)

由于本例中的基本结构与实施方式 1 及其改型例 1、2 相同, 所以省略相同部分的说明。在本例中, 如图 14 所示, 第一遮光膜 7 的配线部分沿扫描线 2 和数据线 3 两者形成格子状, 因此第一遮光膜 7 的电阻更低, 并可提高复连性。另外, 由于第一遮光膜 7 与对置基板 31 的对置侧遮光膜 6 重合, 所以第一遮光膜 7 既发挥了与对置基板 31 的对置侧遮光膜 6 相对应的复联功能, 又可以从对置基板 31 上省去对置侧遮光膜 6。

在这样构成的情况下, 在第一遮光膜 7 的配线部分中在使沿扫描线 2 延伸的部分的两侧端部延伸到显示区 61 的外侧与遮住周边用的遮光膜 60 重合的区上, 可以利用图 8、图 9、图 10 或图 11 中所示的引导孔 9 等的连接结构使第一遮光膜 7 的配线部分与恒定电位配线 8 相连。

在图 7、图 12、图 13 和图 14 所示的实施方式中, 通过利用引导孔 9 等的连接结构 (在图 8、图 9、图 10 或图 11 中已示出) 使与恒定电位配线 8 相连的第一

遮光膜 7 的配线部分各自独立地形成在各扫描线 2 的下方。将这些第一遮光膜 7 的配线部分延伸,使该配线部分在与周边遮挡用遮光膜 60 重合的区下方从整个第一遮光膜 7 延长的配线部分通过由在该第一遮光膜 7 同一膜上用同一工序形成的金属膜或含有这些金属的金属硅化物等的合金膜组成的导电膜相连接,这样,既可以在配线断线时发挥复联功能,又可降低第一遮光膜 7 的电阻。

(实施方式 2)

图 15 是使用在本实施方式的液晶装置上的液晶装置用基板上的显示区的最端部形成的两个像素的周边放大示出的平面图。图 16 是表示本实施方式的液晶装置用基板上形成的第一遮光膜的配线部分和该配线部分与恒定电位配线部分的连接结构的说明图。本实施方式的液晶装置用基板 300 的基本结构在参照图 1 至图 5 中已说明,在此着重说明在液晶装置用基板 300 上构成的遮光膜结构和构成该遮光膜结构的遮光膜与恒定电位配线的连接结构。另外,由于本实施方式的液晶装置用基板的基本构成与实施方式 1 的液晶装置用基板相同,所以用相同标号代表功能相同的部分,并省略对它们的详细说明。

本实施方式的基本结构如参照图 5 所说明的那样,在第一层间绝缘膜 11 与基板 10 的层间形成由钨、钛、铬、钽、钼等金属膜或含有这些金属的金属硅化物等合金膜组成的不透明并具有导电性的遮光膜 7,并使遮光膜 7 至少与像素切换用 TFT102 的沟道区 1C,低浓度源极、漏极区 1d、1e 和低浓度源极、漏极区 1d、1e 与高浓度源极、漏极区 1a、1b 的结合部分重叠。

如图 15 和 16 所示,该第一遮光膜 7 包括与沟道区 1C 下层侧重叠的沟道遮光部分 71、用于将恒定电压加在该沟道遮光部分上并且从在扫描线 2 的下层侧的沟道遮光部分沿扫描线 2 延伸铺设的配线部分 72。

按照本实施方式,第一遮光膜 7 的配线部分 72 与上述实施例相同地沿各扫描线 2 显示区 61 延伸到比周边遮挡用遮光膜 60 更外侧(本实施例中,将这些配线部分 72 称为支线),这些支线 72 的各单侧端部彼此之间通过由与第一遮光膜相同的材料组成的干线 73 相连接。这些干线 73 处在与位于显示区 61 与扫描驱动电路 104 之间的周边遮挡用遮光膜 60 重叠的位置上。因此,第一遮光膜 7 的支线 73 的一方的端部重叠在将低电位侧的电源 VSSY 供给扫描驱动电路 104 上的恒定电位配线 8 上,在该重叠部分上第一遮光膜 7 的干线 73 与恒定电位配线 8 相连。因此,由于第一遮光膜 7 与供给扫描电路 104 的低电位侧的恒定电压电源 VSSY 的

恒定电位配线8相连,所以第一遮光膜7处在固定在该恒定电位配线8的电位上的状态,而不处在浮动状态。

从图5可以清楚地看出,第一遮光膜7的干线73也处在第一层间绝缘膜11与基板10的层间,因为恒定电位配线8处在第二层间绝缘膜13与第三层间绝缘膜15的层间,所以第一遮光膜7的干线73与恒定电位配线8通过采用图8、图9、图10或图11中所示的引导孔9等连接结构相连接。由于其它结构与实施方式1大体相同,此处不再赘述。

按照这样构成的液晶装置100,由于与实施方式1一样,第一遮光膜7以在像素切换用TFT102的沟道区1C等处重叠的方式构成,所以即使有来自液晶装置用基板300里侧的反射光,上述光至少不能射到像素切换用TFT102的沟道区1C上。因此,在像素切换用TFT102上不会产生由来自液晶装置用基板300的里侧的反射光引起的漏电流。另外,由于第一遮光膜7与供给扫描驱动电路140的低电位侧的恒定电压电源VSSY的恒定电位配线8相连,所以第一遮光膜7固定在恒定电位配线8的电位上,因此不会出现因受TFT102的半导体层1与第一遮光层之间的寄生电容影响而引起TFT特性变化和变劣的现象,其效果与实施方式1相同。

另外,在本实施方式中,第一遮光膜7具有沿各扫描线2延伸的支线72,在这些支线的端部连接的干线73,第一遮光膜7通过干线73连接在恒定电位配线8上,因此,第一遮光膜7与恒定电位配线8的连接不必按每条支线进行,可以只在干线73与恒定电位配线8之间进行。因此可以把干线引回到不通过配线的任何位置上,使第一遮光膜7与恒定电位配线8在那些部位相连。另外,在为了形成使第一遮光膜7与恒定电位配线8相连的引导孔9而进行蚀刻时,虽然由于蚀刻液的渗透容易在层间绝缘膜等上出现裂纹,但本实施方式可将干线引回到任意位置上,因而可把可能出现裂纹的危险位置限定在安全位置上,这是本发明的优点。另外,由于使第一遮光膜7与恒定电位配线8的连接在干线73与恒定电位配线8之间进行,由于可将裂纹出现的位置固定在一个位置上,所以具有可靠性高的优点。

另外,按照本实施方式,还适用于在形成用于进行第一遮光膜7与恒定电位配线8的连接引导孔9时的干蚀刻。

(实施方式2的改型例1)

虽然在图16所示的方式中,第一遮光膜7的配线是采用支线72的单侧端部

连接在干线 73 上的结构,但也可以象图 17 所示那样,将支线 72 的两侧端部沿各扫描线 73 引到显示区 61 外侧,并将上述两侧端部连到干线 73 上。在这种情况下,因为第一遮光膜 7 和恒定电位配线 8 也形成在不同的层上,所以通过采用图 8、图 9、图 10 或图 11 所示的引导孔 9 等连接结构使第一遮光膜 7 的配线干线 73 和恒定电位配线 8 在两个位置上相连。其它结构因已参照图 15 作为说明,在此不再赘述。

在这种结构中,因为至少像素用 TFT102 的沟道区 1C 的下层侧被第一遮光膜 7 覆盖,即使有来自液晶装置用基板 300 里侧的反射光,上述光至少不能射到像素切换用 TFT102 的沟道区 1C 等上,因此,在本实施方式的液晶装置 100 中,在 TFT102 中不会产生由来自液晶装置用基板 300 里侧的反射光引起的漏电流。因为第一遮光膜 7 连接在向扫描驱动电路 104 供给低电位侧的恒定电压电源 VSSY 的恒定电位的配线 8 上,所以不会出现因 TFT102 半导体层 1 与第一遮光膜 7 之间的寄生电容的影响使 TFT 的特性变化或变劣等现象。

在本实施方式中,只有两条干线 73 与恒定电位配线 8 相连,第一遮光膜 7 与恒定电位配线 8 的连接不必按各支线 72 进行。因此可以将干线引到邻接扫描驱动电路 104 的位置上和与配线不通的任意位置上。因此,如果使第一遮光膜 7 与恒定电位配线 8 在两个位置上相连,则可以获得与实施方式 2 相同的效果。

由于第一遮光膜的各配线是采用将支线两侧的端部分别连接在两条干线上的结构,所以即使各支线 73 的中途位置有断线,也能从干线 72 供给恒定电位。由于第一遮光膜 7 的配线部分上有对应各支线的复联配线结构,所以提高了可靠性。

(实施方式 2 的改型例 2)

虽然在图 17 所示的方式中采用的是使两条干线中的任一条只一个端部与恒定电位配线 8 相连的结构,但如图 18 所示采用两条干线 73 的任何一条的两端部与恒定电位配线 8 相连的结构更可取。若采用这种结构,则可以在第一遮光膜 7 中构成对应把恒定电位加到各支线 72 上的干线 73 的复联配线上。关于其它结构与实施方式 2 和改型例 2 相同,在此不赘述。

(实施方式 2 的改型例 3)

由于本例中的基本结构与实施方式 2 及其改型例 1、2 相同,所以将它们的不同部分省略。在本例中,如图 19 所示,第一遮光膜 7 的配线部分的支线 72 沿

扫描线2和数据线3形成格状。因此，第一遮光膜7的电阻进一步降低，其复联性更高。另外第一遮光膜7与对置基板31的对置侧遮光膜6（见图2及图15）相重合。因此，第一遮光膜7既能发挥与对置基板31的对置侧遮光膜6相对应的复联作用，又可以从对置基板31上省略对置侧遮光膜6。

在这种情况下，可以采用下述结构：在第一遮光膜7的配线部分的支线72中，使沿扫描线2延伸铺设的部分的两侧端部延伸到显示区61的外侧，通过各干线73与遮挡周边用的遮光膜60重合的区上使支线的两侧端彼此连接。显然，在本实施例2中，也可以将恒定电位配线一直配置到遮挡周边用的遮光膜60，在遮挡周边用遮光膜60的角区与第一遮光膜7连接。另外，在实施方式1和2中，可以设置一个与用于把恒定电位信号（如VSSY）供给恒定电位线8的外部集成电路电连接的安装端子，也可以设置两个以上，使这些接线端子在液晶装置用基板内互相短路，因而既减小了配线电阻，又可获得复联配线结构。

（实施方式3）

图20是在用于本实施方式中的液晶装置用基板上将在显示区的最端部形成的两个像素的周边放大的平面图，图21是沿图20中J-J'线剖开的剖面图。本实施方式的液晶装置用基板300的基本结构已参照图1~图5作了说明，在此重点说明构成液晶装置用基板300的遮光结构的遮光与电容配线18的连接结构。另外，因为本实施方式的液晶装置的液晶装置用基板的基本构成与实施方式1、2的液晶装置的液晶装置用基板基本相同，所以凡具有相同功能的部分用相同标号表示，并略去说明。

在本实施方式中，如图20所示，第一遮光膜7包括在沟道区1C等处重合的沟道遮光部分71、为了把恒定电压加在该沟道遮光部分上而从该沟道遮光部分沿扫描线2延伸铺设的配线72。第一遮光膜7的配线部分包括：分别沿各扫描线2从显示区61延伸到在遮挡周边用的遮光膜60上的支线和与这些支线的端部彼此连接的干线。第一遮光膜7的干线73重叠在供给扫描驱动电路104的低电位侧恒定电压源VSSY的恒定电位配线8上，在这些重叠部分上，第一遮光膜7的干线73与恒定电位配线8通过图8、图9、图10或图11所示的引导孔9等相连接。

另外，在各像素105上电容配线18与扫描线2并列形成，第一遮光膜7与这些扫描线2和电容配线18以重叠的方式形成在各像素上。因此，在本实施方式中，不把电容配线18延伸铺设到扫描线驱动电路104上，如图21所示，使电容

配线 18 通过第一层间绝缘膜 11 的引导孔 12f 连接在第一遮光膜 7 的干线 73 上。

在这种结构中，因为通过恒定电压配线 8 将扫描驱动电路 104 的低电位侧的恒定电压源 VSSY 供给第一遮光膜 7，所以可以通过第一遮光膜 7 的干线 73 把恒定电压电源 VSSY 也供给电容配线 18。由于在扫描驱动电路 104 中没有必要将恒定电位供给每条电容配线 18，所以可以使扫描驱动电路 104 中的配线密度和引导孔的数目减少，因而具有下述优点：可以在扫描驱动电路 104 中引入大规模电路，没有必要设置用于从外部向电容配线供给恒定电位的安装端子和专用配线。

在图 21 中，在连接第一遮光膜 7 的干线和恒定电位配线 8 时，如参照图 8 (A) 所说明的那样，示出了利用在第一层间绝缘膜 11 和第二层间绝缘膜 13 上形成的引导孔 9 的方式。并且，在连接第一遮光膜 7 的干线与恒定电位配线 8 时也可以采用参照图 9、图 10、图 11 说明的连接结构。

(实施方式 4)

图 22 是将在用于本实施方式液晶装置用基板中的显示区最端部上形成的两个像素周边扩大示出的平面图。图 23 是沿图 22 的 K-K' 线的剖面图。本实施方式的液晶装置用基板 300 的基本结构如参照图 1 至图 5 说明的那样，在此只重点说明把构成液晶装置用基板 300 的遮光结构构成的遮光膜作为电容配线使用的结构。另外，因为本实施方式的液晶装置的液晶装置用基板的基本结构与实施方式 2 的改型例 3 的液晶装置用基板相同，所以对具有共同功能的部分用同一标号代表，并省略相应的说明。

在本实施方式中，如图 22 所示，第一遮光膜 7 由重叠在沟道区 1C 等上的沟道遮光部分 71 和为了将恒定电压加在该沟道遮光部分上而从沟道遮光部分沿扫描线 2 和数据 3 形成的格子状的配线 72 构成。第一遮光膜 7 的配线部分由沿各扫描线 2 从显示区 6 延伸到重合在遮住周边用的遮光膜 60 上的支线和与这些支线端部相连的干线构成。该第一遮光膜 7 的干线 73 重叠在供给对置电极电位 LCCOM 等的恒定电位的恒定电位配线 8 上，第一遮光膜 7 的干线 73 和恒定电位配线 8 通过如图 8、图 9、图 10 或图 11 所示的引导孔 9 在这些重叠的部分上相连。

在此，为了使第一遮光膜 7 与参照图 4 (A)、(B) 说明的电容配线 18 大致重叠构成，而在本实施方式中不形成参照图 4 (A)、(B) 说明的电容配线 18，代替它的方案如图 23 所示，第一遮光膜 7 通过第一层间绝缘膜 11 并利用重叠在 TFT102 的高浓度漏极区 1b 上的结构，构成存储电容 CAP。即由于通过恒定电位配

线8将扫描驱动电路104的低电位侧的恒定电压源VSSY供给第一遮光膜7,所以第一遮光膜7可以在其与TFT102的漏极区(高浓度区1b)之间构成把第一层间绝缘膜11作为介电体膜的存储电容CAP。

(液晶装置用基板300的制造方法的例1)

下面参照图24至图27说明液晶装置100的制造方法中的液晶装置用基板300的制造工序。这些图是表示本实施方式的液晶装置用基板制造方法的工序剖面图,无论在哪幅图中,左侧部分表示相应于图4(B)中的A-A'线的剖面(像素TFT部分的剖面),右侧部分表示相应于图6中B-B'线位置上的剖面(第一遮光膜7与恒定电位配线8的连接部分的剖面)。在此以图9所示的结构为例说明第一遮光膜7与恒定电位配线8的连接部分。

如图24(A)所示,在玻璃基板例如无碱玻璃或石英玻璃等构成的绝缘基板10的整个表面上利用溅射法等形成由钨、钛、铬、钽、钼等金属膜或含有这些金属的金属硅化物的金属合金膜构成的不透明但具有导电性的遮光膜70,该遮光膜的厚度约500埃~3000埃,最好为约1000埃~约2000埃,然后利用光刻技术按照图24(B)所示的图形光刻第一遮光膜7。第一遮光膜7,应能在从绝缘基板10的里面观察到,至少能使在后面形成的像素切换用TFT102的沟道区1c、低浓度源极、漏极区1d,1e和低浓度源极、漏极区1d,1e与高浓度源极、漏极区1a,1b的结合部分被覆盖的情况下形成,在这样形成的第一遮光膜中,对应像素切换用TFT102的沟道区形成的部分是沟道遮光部分,用于与恒定电位配线8连接形成的部分配线部分。

然后如图24(C)所示,在第一遮光膜7的表面上形成厚度为约500埃~15000埃最好约8000埃的第一层间绝缘膜11。该第一层间绝缘膜11使第一遮光膜7与后面形成的半导体层1绝缘,例如利用标准气压下CVD法或低压CVD法或TEOS气等形成氧化硅膜或碳化硅膜的绝缘膜。另外,通过使第一层间绝缘膜11在绝缘基板10的整个面上可以获得作为底膜的效果。即可以防止因在抛光绝缘基板10的表面时的碰伤或清洗不彻底等脏污引起像素切换用TFT102的特性降低。

然后,如图24(D)所示,在第一层间绝缘膜11的整个表面上形成厚度约500埃~约2000埃最好约1000埃的多晶硅膜1a。作为一种方法,最好将基板10加热到约450℃~约550℃最好为500℃左右,同时供给流量为约400cc/分~约600cc/分的硅烷气或双硅烷气,在压力约20Pa~约40Pa下形成无定形硅膜,然

后在氮气氛中在约 600°C~约 700°C 下处理约 1 小时~约 10 小时, 最好约处理 4 小时~约 6 小时, 以便生成固相, 形成多晶硅膜。另外, 也可以用低压 CVD 法直接形成多晶硅膜 1a。也可以利用低压 CVD 法直接形成多晶硅膜 1a, 也可以在通过低压 CVD 法沉积的多晶膜上注入离子一次产生非晶体, 再通过退火重新结晶, 形成多晶硅膜。

然后利用光刻技术按照图 24 (E) 所示那样蚀刻成图形, 在像素切换用 TFT 部分 102 上形成岛状半导体层 1 (有源层) 与此相对应, 在与恒定电位配线 8 的连接部分上除净多晶硅层 1a。

接着, 如图 24 (F) 所示那样, 通过使半导体层 1 在约 900°C~约 1300°C 下热氧化, 在半导体层 1 的表面上形成由厚度约 500 埃~约 1500 埃的硅膜氧化膜组成的栅极绝缘膜 12。利用这个工序使半导体层 1 的膜厚约 300 埃~约 1500 埃, 最好厚度约 350 埃~450 埃厚, 栅极绝缘膜 12 的厚度为约 200 埃~约 1500 埃。此外, 在使用 8 英寸左右的大型基板的情况下, 为了防止由热引起的基板的弯曲, 通过缩短热氧化时间, 使氧化膜变薄, 也可以在该氧化膜上用 CVD 法等沉积高温氧化硅膜 (HTO 膜) 或氧化硅膜而形成两层以上的多层栅极绝缘膜的结构。

然后如图 25 (A) 所示, 在基板 10 的整个表面上形成用于形成扫描线 2 (栅电极) 的多晶硅膜 201 后, 加热扩散磷, 使该多晶硅膜 201 具有导电性, 也可以采用在多晶硅膜 201 成膜的同时导入磷的漏极硅膜。

接着, 利用光刻技术按图 25 (B) 所示将多晶硅膜蚀刻成图形, 在像素切换用 TFT102 部分的一侧形成栅电极 (扫描线 2 的一部分)。与此相应, 完全除去在与恒定电位配线 8 的连接部分上的多晶膜 201。作为扫描线 2 (栅电极) 的材料可以用金属膜或金属硅化物膜等, 也可以通过将金属或金属硅化物膜具有遮光性, 所以通过把扫描线 2 作为遮光膜配线, 可以作为黑矩阵条的替代物, 从而可以省去对置基板 31 上的对置遮光膜 6。因此可以防止由于对置基板 31 与液晶装置用基板 300 的贴合偏差引起的像素开口率下降。

如图 25 (C) 所示, 在像素切换用 TFT102 部分和驱动电路 N 沟道 TFT 部分侧把栅电极作为掩膜, 以约 $0.1 \times 10^{13}/\text{cm}^2$ ~约 $10 \times 10^{13}/\text{cm}^2$ 的剂量注入低浓度杂质离子 (磷等) 19, 在像素切换用 TFT102 部分侧, 相对栅电极自校准地形成低浓度源极、漏极区 1d、1e。在此, 由于栅极下方为未注入杂质离子 100 的部分, 所以未注入杂质离子 100 的部分仍原封不动地成为半导体层 1 的沟道区 1c。在如此注入

离子时，因为在作为栅电极形成的多晶硅层上也注入杂质离子，所以该多晶层也具有导电性。

再如图 25 (D) 所示，在像素切换用 TFT102 部分和周边驱动电路的 N 沟道 TFT 侧形成比栅电极宽的抗蚀掩膜 21，然后按约 $0.1 \times 10^{15}/\text{cm}^2 \sim 10 \times 10^{15}/\text{cm}^2$ 的剂量注入高浓度杂质离子（磷等），形成高浓度源极区 1a 和漏极区 1b。

也可以不进行低浓度杂质离子注入，在形成比栅电极宽的抗蚀掩膜的情况下通过注入高浓度杂质离子（磷等）形成自校准结构的源极区和漏极区，以代替杂质注入工序。当然也可以通过栅电极作为掩膜注入高浓度杂质离子（磷等）形成自校准结构的源极区和漏极区。

虽然在图中未示出，但是为了形成周边驱动电路的 P 沟道 TFT 部分而用抗蚀掩膜保护像素切换用 TFT102 部分和 N 沟道 TFT 部分，把栅电极作为掩膜，通过以约 $0.1 \times 10^{15}/\text{cm}^2 \sim 10 \times 10^{15}/\text{cm}^2$ 剂量注入硼等杂质离子自校准的 P 沟道的源极、漏极区。另外也可以采用与形成像素 TFT 部分和周边驱动电路的 N 沟道 TFT 部分相同的方式，将栅电极作为掩膜注入约 $0.1 \times 10^{13}/\text{cm}^2 \sim 10 \times 10^{13}/\text{cm}^2$ 的剂量的低浓度杂质离子（硼等）。在多晶硅膜中形成低浓度源极、漏极区后形成比栅电极宽的掩膜，以约 $0.1 \times 10^{15}/\text{cm}^2 \sim 10 \times 10^{15}/\text{cm}^2$ 的剂量注入高浓度杂质离子（硼等），形成 LDD 结构的源极区和漏极区，通过这些离子注入工序，可以获得互补型结构，可以使周边驱动电路内装在同一基板上。

如图 25 (E) 所示，在栅电极表面侧利用标准压力 CVD 法或低压 CVD 法等例如 800°C 左右的温度下形成约 5000 埃~15000 埃的 NSG 膜（不含硼和磷等的硅酸盐玻璃膜）或氮化硅膜等构成的第二层间绝缘膜 13。然后，为了激活导入在源极、漏极区内的杂质离子而在 1000°C 左右下进行退火。

然后，在与恒定电位配线 8 的连接部分上、在相当第一遮光膜 7 的配线部分的区上形成了引导孔 9。在这种情况下，由于通过反应性离子蚀刻或反应性离子束蚀刻形成各向异性的引导孔 9 的方法可以使开孔直径几乎与掩膜尺寸相同，所以有利于高精度化。而且如果将干蚀刻法与湿蚀刻法结合起来使引导孔 9 成喇叭状，则能有效防止配线连接时断线。

然后，如图 26 (A) 所示，在像素切换用 TFT102 部分的侧部的第二层间绝缘膜 13 中，利用光刻技术在对应源极区 1a 的部分上形成引导孔 5。另外，在与恒定电位配线 8 的连接部分上，对应第二层间绝缘膜 13 形成与引导孔 9 相连的引导

孔 17。

然后如图 26 (B) 所示, 在层间绝缘膜 13 的表面侧用溅射法等形成用于构成数据线 3 (源电极) 的铝膜 301。除铝等金属膜之外, 也可以采用金属硅化物膜或金属合金膜。

然后, 如图 26 (C) 所示, 利用光刻技术, 使铝膜 301 形成图形, 在像素切换用 TFT102 部分形成源电极作为数据线 3 的一部分。在与恒定电位配线 8 的连接部分上形成恒定电位配线 8。

然后如图 26 (D) 所示, 在源电极和恒定电压配线 8 的表面侧上通过标准压力 CVD 法或标准压力离子 TEOS 法等例如在 400°C 左右温度下形成约 500 埃~15000 埃的 BPSG 膜 (含硼和磷等的硅酸盐玻璃) 和至少含二层约 100 埃~约 3000 埃的 NSG 膜的第三层间绝缘膜 15。另外, 也可以通过旋涂法涂敷有机膜形成没有阶梯的平坦膜。

然后如图 26 (E) 所示, 在像素切换用 TFT102 部分的侧部, 利用光刻技术和干蚀刻法等第二和第三层间绝缘膜 13、15 中在与高浓度漏极区 1b 相对应的部分上形成引导孔 4, 在这时利用反应性离子蚀刻、反应性离子束蚀刻等干蚀刻法形成各向异性的引导孔的方法有利于提高精度。另外如果将干蚀刻法和湿蚀刻法组合, 使引导孔 4 成喇叭状, 则对防止配线连接时的断线是有效的。

如图 27 (A) 所示, 在第三层间绝缘膜 15 的表面侧用溅射等方法形成用于构成漏电极的厚度约 400 埃~约 2000 埃的 ITO 膜 140 后, 再按图 27 (B) 所示, 利用光刻技术将 ITO 膜 140 蚀刻成图形, 然后在像素切换用 TFT102 部分上形成像素电极 14。再完全除去其与恒定电位配线 8 的连接部分上的 ITO 膜。在像素电极 14 的表面上形成聚酰亚胺等取向膜, 然后进行抛光处理。作为像素电极 14 不限于 ITO 膜, 也可以用由 SnO_x 膜和 ZnO_x 膜等高熔点的金属氧化物等作为透明电极材料。如果用这些材料作像素电极, 则引导孔内的阶梯涂层也采用耐用材料。另外, 在构成反射式液晶装置的情况下, 形成铝等反射率高的膜作为像素电极 14。

在图 25 (E) 和图 26 (A) 所示的工序中, 在与恒定电位配线 8 的连接部分上不分别形成引导孔 9、17, 如果在形成引导孔 5 时同时形成引导孔 9 则可以象图 8 所示那样构成恒定电位配线 8 与第一遮光膜 7 的连接部分。

(液晶装置用基板 300 的制造方法例 2)

下面参照图 28 至图 30 说明液晶装置 100 中的液晶装置用基板 300 的另外的

制造工序。这些图也是表示液晶装置用基板制造方法的工序剖面图，其中任一幅图的左侧部分都表示相当于图4(B)的A-A'线位置的剖面(像素TFT部分的剖面)，右侧部分表示相当于图6的B-B'线位置的剖面(第一遮光膜7与恒定电位配线8的连接部分的剖面)。在此描述如图10或图11中所示的第一遮光膜7与恒定电位配线8的连接部分的例子。另外，由于已说明的制造方法与从图24(A)所示的工序到图24(F)所示的工序是相同的，所以只就在图24(F)所示工序之后的工序进行说明。

在本实施方式中，如图24(F)所示，利用热氧化法等半导体层1的表面上形成由厚度为500埃~1500埃的硅氧化膜组成的绝缘膜12后，再如图28(A)所示那样，对应于与恒定电位配线8连接的部分在第一层间绝缘膜11上形成引导孔17。在基板10的整个面上形成用于形成栅电极等的多晶硅膜201之后，热扩散磷，使多晶硅膜201具有导电性。另外也采用在将磷与多晶硅膜201的成膜同时注入的掺杂硅膜。

然后利用光刻技术按图28(B)所示，对多晶硅膜201蚀刻图形，在像素TFT部分侧上形成栅电极(扫描线2的一部分)。与此相应，在与恒定电位配线8的连接部分上形成中继电极16。

然后，如图28(C)所示，在像素切换用TFT102部分侧和周边驱动电路N沟道TFT部分侧把栅电极作为掩膜注入低浓度杂质离子(磷)19，在像素切换用TFT102部分上形成相对栅电极自校准的低浓度源极、漏极区1d、1e。在此因为没有注入杂质离子100的部分位于栅电极的正下位置上，所以这部分原封不动地成为半导体层1的沟道区1c。这样在注入离子时，由于在作为栅电极形成的多晶硅和作为中继线16形成的多晶硅膜上也注入了杂质离子，所以又使这些膜具有导电性。

然后，如图28(D)所示，在像素切换用TFT102部分和周边驱动电路的N沟道TFT部分侧上形成比栅电极宽的抗蚀掩膜21，然后通过注入高浓度杂质离子(磷等)20形成高浓度源极区1a和漏极区1b。

然后如图28(E)所示，在栅电极和中继电极16的表面侧利用CVD法等例如800°C左右温度下形成由膜厚约5000埃~约15000埃的NSG膜(不含硼和磷等的硅酸盐玻璃膜)等组成的第二层间绝缘膜13。

然后如图29(A)所示，利用光刻技术，在像素TFT部分侧在对应第二层间

绝缘膜 13 的源极区 1a 的部分上形成引导孔 5。另外，在与恒定电位的连接部分上，对第二层间绝缘膜 13 在与中继电极 16 相对应的位置上形成引导孔 9。

然后如图 29 (B) 所示，在第二层间绝缘膜 13 的表面侧用溅射等方法形成用于构成数据线 3 (源电极) 的铝膜 301，除铝膜等金属膜外，也可用金属硅化物膜或金属合金膜。

然后如图 29 (C) 所示，利用光刻技术对铝膜蚀刻出图形，然后在像素切换用 TFT102 部分上形成源电极作为数据线 3 的一部分。在与恒定电位配线 8 的连接部分上形成恒定电位配线 8。

然后如图 29 (D) 所示，在源电极和恒定电位配线 8 的表面侧利用 CVD 法在例如约 400°C 左右的温度下形成厚度约 500 埃~约 15000 埃的 BPSG 膜 (含硼或磷的硅酸盐玻璃膜) 和至少包含二层约 100 埃~约 3000 埃厚的 NSG 膜的第三层间绝缘膜 15。

如图 29 (E) 所示，在像素 TFT 部分侧利用光刻技术和干蚀刻法等在第一和第三层间绝缘膜 13, 15 中在与源极区 1b 对应的部分上形成引导孔 4。

然后如图 30 (A) 所示，通过溅射等方法在第三层间绝缘膜 15 的表面侧形成用于漏电极的厚度约 400 埃~约 2000 埃的 ITO 膜 140 之后，再按图 30 (B) 所示，利用光刻技术对 ITO 膜 140 蚀刻图形，在像素 TFT 下部形成像素电极 14。并且在与恒定电位线 8 的连接部分上完全除去 ITO 膜 140。

另外，在图 28 (B) 和图 29 (A) 所示的工序中，如果改变形成中继电极 16 图形的位置和引导孔 17 的位置，则无论在图 10 和图 11 中的哪种方式下可以构成恒定电位配线 8 与第一遮光膜 7 的连接结构。

(周边驱动电路的构成)

按照本发明，因为第一层间绝缘膜 11 与基板 10 之间形成第一遮光膜 7，所以在采用多层配线的周边驱动电路 (扫描线驱动电路 104 和数据线驱动电路 103) 中可以进一步使配线层增加一份层。在此，对把与这样的第一遮光膜 7 同时形成的导电膜作为周边驱动电路中配线用的例子说明如下。

(周边驱动电路构成例 1)

图 31 是构成适用本发明优选的有源矩阵式液晶装置 100 的周边驱动电路 (扫描线驱动电路 104 和数据线驱动电路 103) 的移位寄存器电路的等效电路一例的等效电路图。锁存传送信号的电路可以由转换门电路构成，也可以由时钟信号反

向电路构成。

图 32 示出了在液晶装置用基板 300 上集成形成图 31 中的移位寄存器电路 S 部分时的布置平面图的一例。图 32 (A) 是传统的图形布置图, 图 32 (B) 是适用本发明的图形布置图。另外, 图 33 (A) 和图 33 (B) 分别是图 32 (A) 中的 C-C' 部分的剖面图和图 32 (B) 中的 D-D' 部分的剖面图。

在图 32 (A)、图 33 (A) 中, 50, 51, 46 分别是 P 型区、N 型区和驱动电路用的 P 沟道型 TFT。在这些图中所示的传统例子中, 为使配线通过本段的移位寄存器电路和下段的移位寄存器电路的连接部分 N4, 利用由通过和在形成数据线 3 的工序为同一工序在控制转换门电路的时钟信号线 CL (与上述扫描线同一工序在同一层上形成) 的表面上第二层间绝缘膜 13 上形成的同一层间铝等金属膜组成的配线 40。结果, 在传统例中, 在与配线 40 同一层上形成转换门电路的源电极、漏电极 41、42。因为转换门电路间的距离 L_1 由配线 40 与转换门电路的源电极、漏电极 41、42 的光刻工序和蚀刻工序的尺寸精度确定, 所以转换门电路间的距离 L_1 只能微小到配线 40 达到的程度, 因此阻碍了高集成化的实现。

在本实施方式中, 如在上述各实施方式中所说明的那样, 因为第一遮光膜 7 形成在基板 10 与第一层间绝缘膜 11 之间, 所以在周边驱动电路部分上也构成第一遮光膜 7。如图 32 (B), 图 33 (B) 所示, 通过把第一遮光膜 7 作为周边驱动电路的配线材料使用, 可以实现微小化。即如图 32 (B)、图 33 (B) 所示, 通过采用在第一层间绝缘膜 11 与基板 10 之间形成遮光膜 7 作为本段移位寄存器电路与下段移位寄存器电路的连接部分 N_4 的配线材料, 在与转换门电路的源电极和漏电极 41、42 同一层间不再有配线。因此, 转换门电路间的距离 L_2 也可以只考虑互相邻接的转换门电路的源电极、漏电极 41、42 间的间隔。因此, 在本实施方式中, 转换门电路间的距离 L_2 常常比传统的转换门电路间距离 L_1 窄。

(周边驱动电路的构成例 2)

在本例中, 用与现有技术相同的工序数可以提高周边驱动电路 (扫描线驱动电路和数据线驱动电路) 用 TFT 的特性。图 34 是用于周边驱动电路的等效电路的一例, (A)、(B)、(C) 分别表示时钟信号反向电路、转换门电路和反向器电路。

在图 34 中, 上述各等效电路由 P 沟道型 TFT 和 N 沟道型 TFT 组成的互补式 TFT 构成, 并可用像素切换用 TFT 的形成工序形成。CL 表示时钟信号, CLB 表示

上述时钟信号的反向信号、VDD 表示周边驱动电路的高电位侧的恒电压源，VSS 表示周边驱动电路低电压侧的恒电压源。另外 46、47 表示周边驱动电路用的 P 沟道型 TFT 和驱动电路用的 N 沟道型 TFT。从 IN 侧输入信号，OUT 侧输出信号。另外上述 CL 信号和 CLB 信号在电路构成中如图 31 所示那样变换信号，这是不言而喻的。图 35 (A) 表示图 34 (C) 的反相器电路的液晶装置用基板上的布置平面图，图 35 (B) 表示图 35 (A) 的 E-E' 间的剖面图。

在本实施方式中，如在上述实施方式中所说明的那样，由于第一遮光膜 7 形成在基板 10 与第一层间绝缘膜 11 之间，所以该第一遮光膜 7 也在周边驱动电路部分上构成。即如图 35 (A)、(B) 所示，使构成上述反相器电路的 P 沟道型 TFT46 和 N 沟道型 TFT47 的各源电极 44 经由第一层间绝缘膜 11 的引导孔 5 与第一遮光膜 7 相连。第一遮光膜 7 通过第一层间绝缘膜 11 全部覆盖 P 沟道型 TFT46 和 N 沟道型 TFT47 的栅电极 43 下部的沟道区 52、53。因此，通过由 P 沟道型 TFT46 的源电极 48 (周边驱动电路的高电位侧的恒定电压电源 VDD) 和 N 沟道型 TFT47 的源电极 49 (周边驱动电路的低电位侧的恒电压源 VSS) 施加的电压使第一遮光膜 7 完成作为仿真的第二栅电极的功能。因此，在 N 沟道型 TFT47 上，在该沟道区 53 中与耗尽层的栅极绝缘膜 12 连接的部分的电位比现有技术中的这部分上的电位高得多，相对电子的位能下降，结果由于电子聚集在与耗尽层的栅极绝缘膜 12 连接的部分上而容易形成反型层，所以使半导体层的电阻减小，TFT 特性提高，在 P 沟道型 TFT46 的沟道区 52 中发生空穴置换电子的现象。

另外，虽然在图 35 (B) 中，周边驱动电路的 P 沟道型 TFT46 和 N 沟道型 TFT47 是通过栅极自校准结构表示的，但如在上述制造工艺中所说明的那样，为了提高 TFT 的耐压性能以便提高可靠性，也可以通过 LDD 结构或偏置栅极结构形成周边驱动电路的 P 沟道型 TFT46 和 N 沟道型 TFT47。

(周边驱动电路构成例 3)

图 36 (A) 是图 34 (C) 的反相器电路的液晶装置用基板上的布置平面图，图 36 (B) 是图 36 (A) 的 F-F' 间的剖面图，图 36 (C) 是图 36 (A) 中 G-G' 间的剖面图。

在本实施方式中，如在上述各实施方式中所说明的那样，因为第一遮光膜 7 形成在基板 10 与第一层间绝缘膜 11 之间，所以该第一遮光膜 7 也在周边驱动电路部分上构成。即如图 36 (A)、(B)、(C) 所示，使重叠形成在构成反相器

电路的P沟道型TFT46和N沟道型TFT47的各栅电极43上的第一遮光膜7连接在栅电极43上。另外,使第一遮光膜7的宽度与栅电极43相同或窄一些,通过栅极绝缘膜12和第一层间绝缘膜11将沟道区52、53的上下夹在栅电极43和第一遮光膜7上,从而构成双栅极结构的TFT。另外,反相器电路的输入侧的配线44与数据线3形成在同一层上,经由第一层间绝缘膜11的引导孔5与栅电极43相连,并经由第一层间绝缘膜11的引导孔5与第一遮光膜7相连。上述引导孔5由同一工序加工而成。由于这种双栅极结构的TFT的第一遮光膜7起第二栅电极的作用,通过黑沟道效果可进一步提高TFT性能。

(TFT特性)

图37示出了周边驱动电路构成例2、3中说明的结构的N沟道型TFT特性。图37中带有三角形标记的实线(a)代表沟道区下部没有其它层的现有的N沟道型TFT的特性,带有圆点标记的实线(b)代表周边驱动电路构成例2中说明的结构的N沟道型TFT特性,带有四角形标记的实线(c)代表周边驱动电路构成例3中说明的结构的N沟道型TFT的特性。三者中TFT的尺寸相同(沟道长均为 $5\mu\text{m}$,沟道宽 $20\mu\text{m}$),测定时在源电极、漏电极之间施加15V电压。膜厚条件为:第一遮光膜7为1000埃,第一层间绝缘膜11为1000埃,半导体层1为5000埃,栅极绝缘膜12为900埃。作为测定结果可以确认:在TFT栅极上加15V电压时,周边驱动电路构成例2说明的结构的N沟道型TFT(用圆点标记及其连线(b)实线表示的特性)的导通电流是现有的TFT(用三角形标记及其连线(a)实线表示的特性)的导通电流的1.5倍。还可确认,在TFT的栅电极上加15V电压时,周边驱动电路构成例3说明的结构的N沟道型TFT(用四边形标记及其连线(c)实线表示的特性)的导通电流是现有的TFT(用三角形标记及其连线(a)实线表示的特性)的导通电流的3.0倍以上。因此通过采用在周边驱动电路构成例2、3中说明的结构的N沟道型TFT,可以实现伴随显示像素的增大的驱动电路快速化和微小化,并且由于改善了图象信号在数据线3上的写入,所以可提供高品质图象显示的液晶装置。

(在投射式液晶装置上的应用例)

图38是把与上述实施方式中有关的液晶装置100作为光阀用的投射式显示装置的一例,在使用三个有源矩阵型液晶装置的棱镜色合成方式的投影仪上的光学系统的说明图。

在图 38 中, 37B 表示卤素灯等光源, 371 表示物镜, 372 表示遮挡热辐射的滤光器, 373, 375, 376 表示兰色、绿色、红色反射分色镜, 374, 377 表示反射镜, 378, 379, 380 表示由上述有源矩阵型液晶装置组成的兰色、绿色、红色调制光阀, 383 表示分光棱镜。

在此投影仪中, 从光源 370 发射的白光经物镜 371 聚光, 通过遮挡热辐射的滤光器 372 遮断红外线范围内的热辐射, 以使可见光射入分光镜系统上, 并且首先通过兰光反射的分色镜 373, 使兰色光 (波长约 500nm 以下) 反射, 使其它光 (黄色光) 通过。反射后的兰光经反射镜 374 改变方向, 射入兰色调制光阀 378 上。透过兰色反射分色镜 373 的光射入绿色反射分光镜 375 上, 使绿色光 (波长约 500~600nm) 反射, 使作为其它光的红色光 (波长约 600nm 以上) 透过。经绿色调光阀 375 反射的绿光射入绿色调制光阀 379 上。透过分光镜 375 的红色光经过反射镜 376, 377 改变方向射入红色调制光阀 380 上。

各色光阀 378、379、380 分别被由图象信号处理电路供给的兰、绿、红的原色信号驱动, 对射入各光阀的光进行调制, 然后由分光棱镜 383 合成。上述分光棱镜 383 由红色反射面 381 和兰色反射面 382 相互正交构成。于是, 由分光棱镜 383 合成的系统图象通过投射透镜 384 放大投射在屏幕上。此外, 由于来自液晶装置用基板内面的反射光 (反回光) 基本上可以忽略, 所以不需象现有技术那样, 将经过防反射处理的偏振片和滤光器贴在液晶装置的出射侧面上, 因而可降低成本。

因为适合本发明的液晶装置 100 即使受强光照射也能抑制控制像素电极 14 的像素切换用 TFT102 中的漏电流, 所以可获得对比度高的高质量品位的图象显示。另外, 在使用平面镜代替分色的棱镜 383 进行合成色的投影仪上或在通过使用在适用本发明的液晶装置 100 的对置基板上形成 R (红)、G (绿)、B (兰) 的滤色器的一层结构并利用一个液晶装置 100 可以放大投影彩色画面的投影仪上使用本发明都是有效的。

如图 38 所示, 在将分色棱镜 383 用在合成颜色的情况下, 本发明具有特别的优点。例如, 被分色镜 374 反射的光透过光阀 378 被分色棱镜 383 合成。这时射入光阀 378 的光被调制 90° 后再射入投射透镜 384。因此, 射入光阀 378 的光有可能漏出一些而射入相反侧的光阀 380。以光阀 380 为例, 被分色镜 377 反射的光如箭头 A 所示, 不仅从入射方向侧入射, 而且透过光阀 378 的光的一部分透

过分色棱镜 382 后还可能射入光阀 380。被分色镜 377 反射的光通过光阀 380 射入分色棱镜 383 时, 被分色棱镜 383 反射(正反射)一些后, 可能再射入光阀 380。这样, 虽然光阀 380 的从入射侧方向的入射的光和从其反向侧入射的光都增强, 但即使在这种情况下, 本发明也如在上述各实施方式中所说明的那样, 对于象素切换用 TFT102, 为了使光既不从入射侧射入也不从反向侧射入而形成了数据线 2 (第二遮光膜), 对置基板 31 的对置侧遮光膜 6 (第三遮光膜) 和第一遮光膜 7。因此, 来自入射侧的光被数据线 2 (第二遮光膜) 和对置基板 31 的对置侧遮光膜 6 (第三遮光膜) 遮住, 来自反向侧的光被第一遮光膜 7 遮住。因此在象素切换用 TFT102 中不产生漏电流。

(液晶装置的变型例)

无论在与上述哪种实施方式有关的液晶装置 100 中都如图 39 所示那样用粘接剂 34 使微透镜 33 在象素单位上不留间隔地粘接成例如矩阵状之后, 通过用薄片玻璃 35 覆盖这些透镜 33, 便可以使入射光会聚在液晶装置用基板 300 的象素电极 14 上, 因此可以大幅度提高对比度和亮度。由于使入射光会聚, 所以可以防止来自朝向象素切换用 TFT102 的沟道区 1C 等的倾斜方向的光的入射。并且在利用上述微透镜 33 的情况下, 也可以省略对置基板 31 的对向侧遮光膜 6。按照本发明的液晶装置, 因为至少第一遮光膜 7 设置在象素切换用 TFT102 的沟道区 1C 的下方, 所以使来自液晶装置用基板 300 的里面反射光(反回光)不能照射在沟道区 1C 上, 从而可以抑制因光引起的漏电流。因此, 即使用微透镜 33 会聚光也没有任何问题。

另外, 在上述任何方式下, 虽然是将第一遮光膜 7 连接在扫描线驱动电路 104 的低电位侧恒定电压电源 VSSY 上, 但是也可以连接在高电位侧的恒定电压电源 VDDY 上。另外, 虽然第一遮光膜 7 连接在数据线驱动电源 VDDX 上, 也可将第一遮光膜 7 连接在通过上下导电材料 31 从液晶材料用基板 300 把对置电极电位 LCCOM 供给对置基板 31 的对置电极 32 上的供电线和把接地电位供给各驱动电路 103、104 上的供电线上。

另外, 在实施方式 1、2 等中, 虽然第一遮光膜 7 的配线部是沿扫描线 2 延伸铺设的, 但也可沿数据线 3 延伸到显示区 61 的外侧上。

如上说明的那样, 在本发明的液晶装置中, 由于第一遮膜以重叠在象

素切换用 TFT 的沟道区的方向形成在该沟道的下层侧上，所以即使有来自液晶装置用基板的里侧的反射光，这些光也不会射到像素切换用 TFT 的沟道区。因此在 TFT 上不产生由来自液晶装置用基板的里侧的反射光引起的漏电流。并且，由于第一遮光膜连接在供给扫描驱动电路低电位侧的恒定电压电源的恒定电位配线等上，所以不会发生由于 TFT 半导体层与第一遮光膜间的寄生电容的影响而使 TFT 特性变化或变劣。

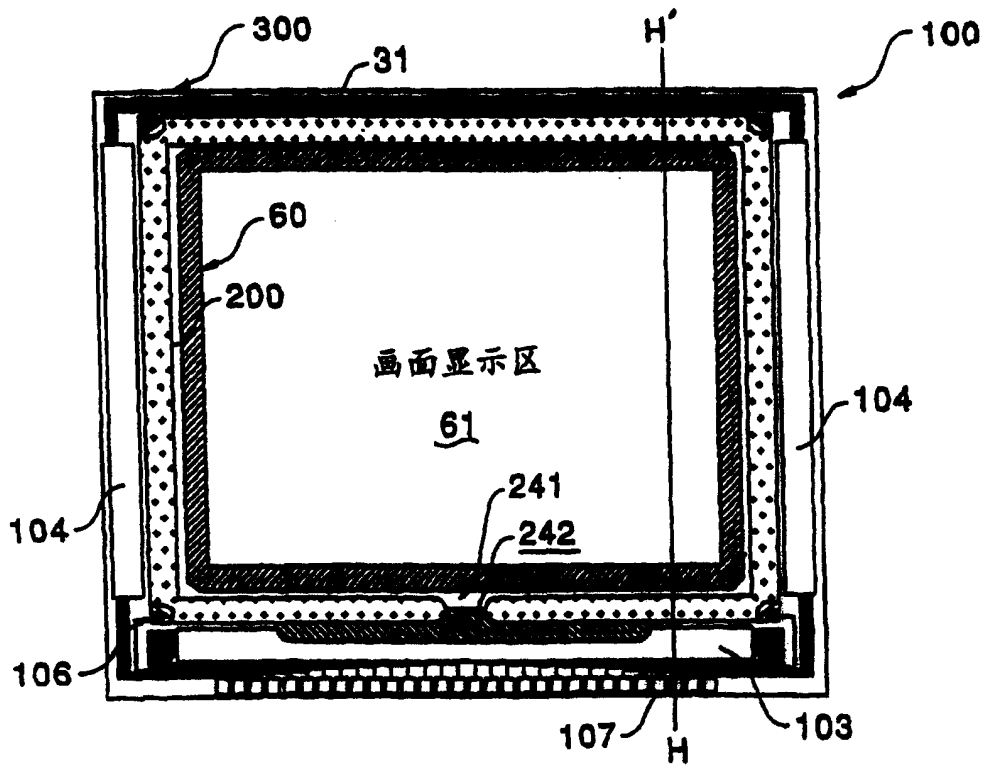


图 1

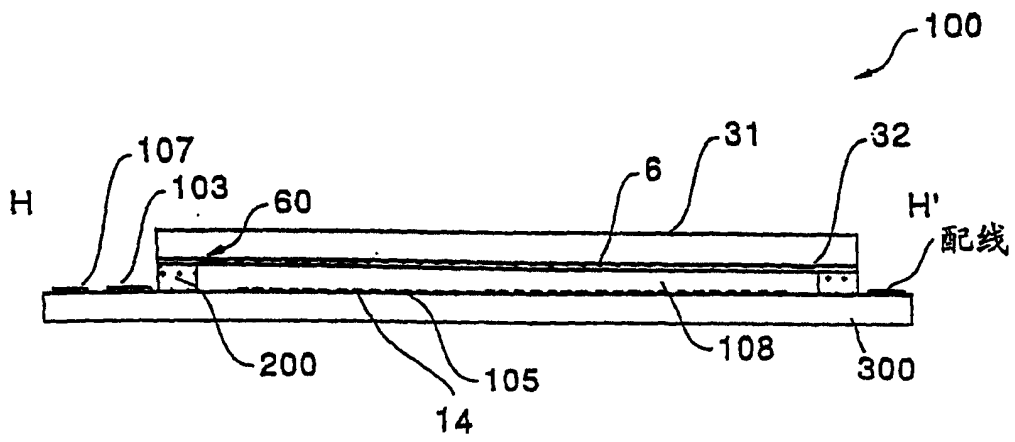


图 2

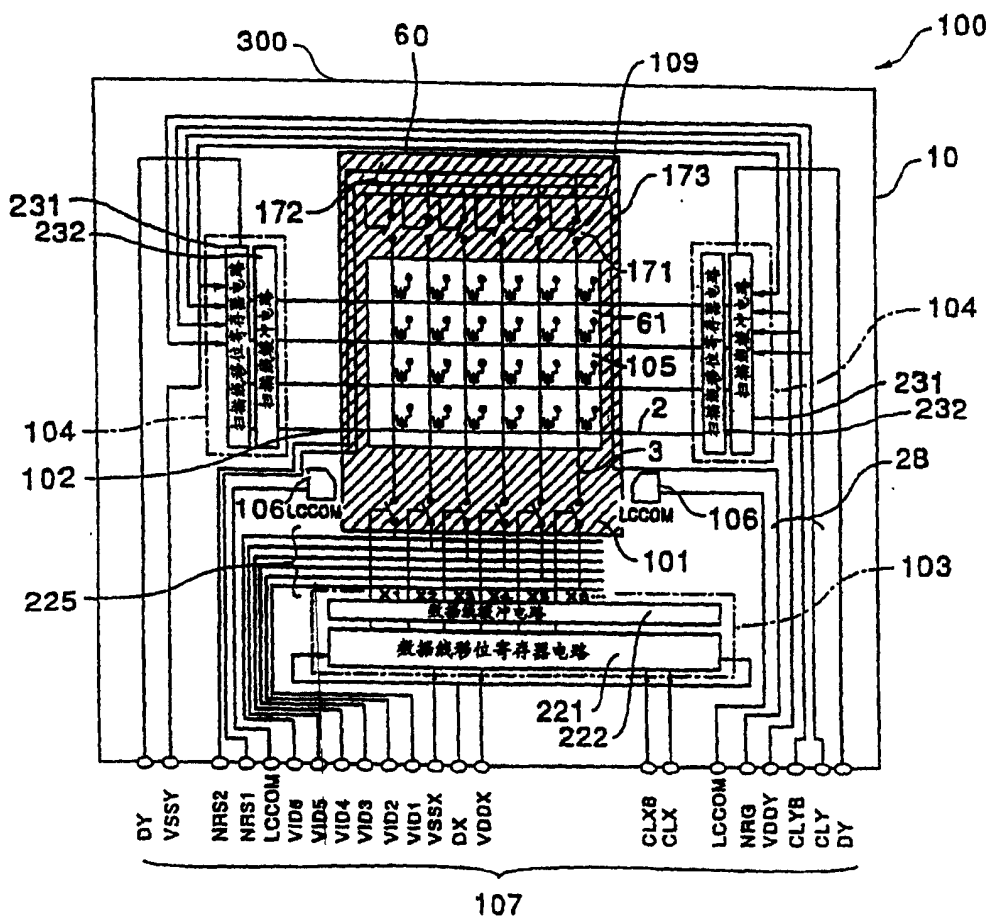


图 3

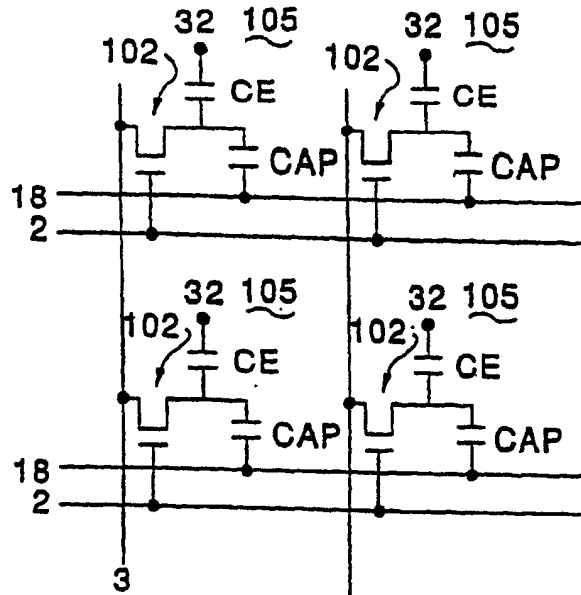


图 4A

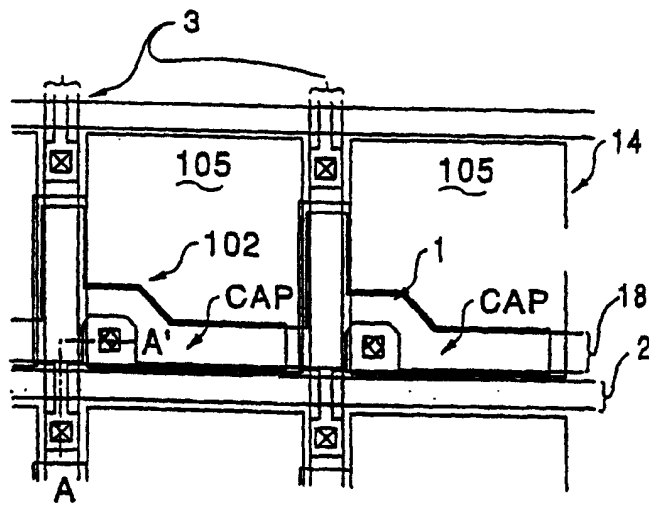


图 4B

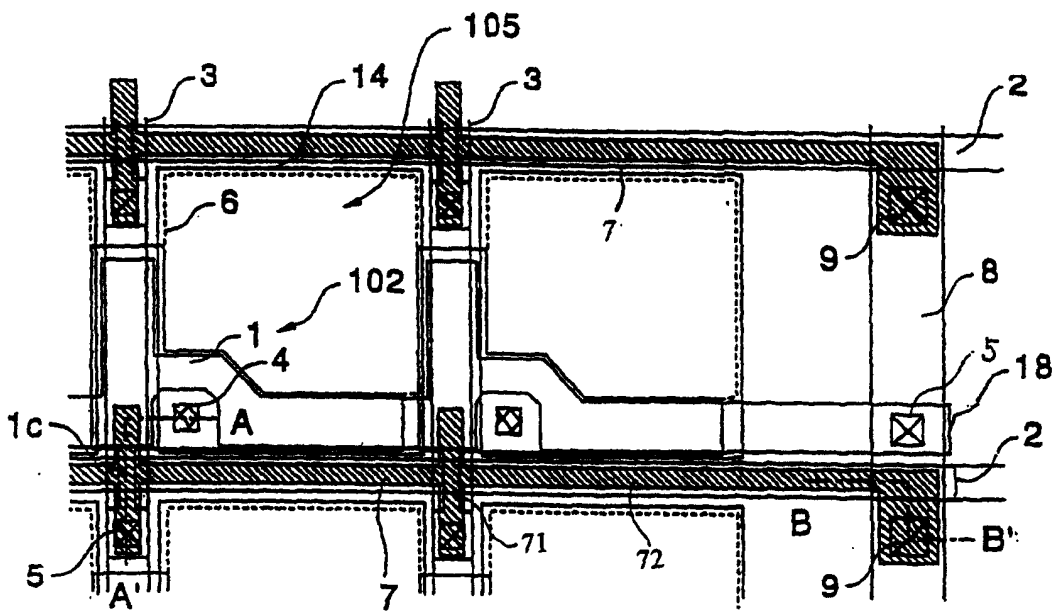


图 6

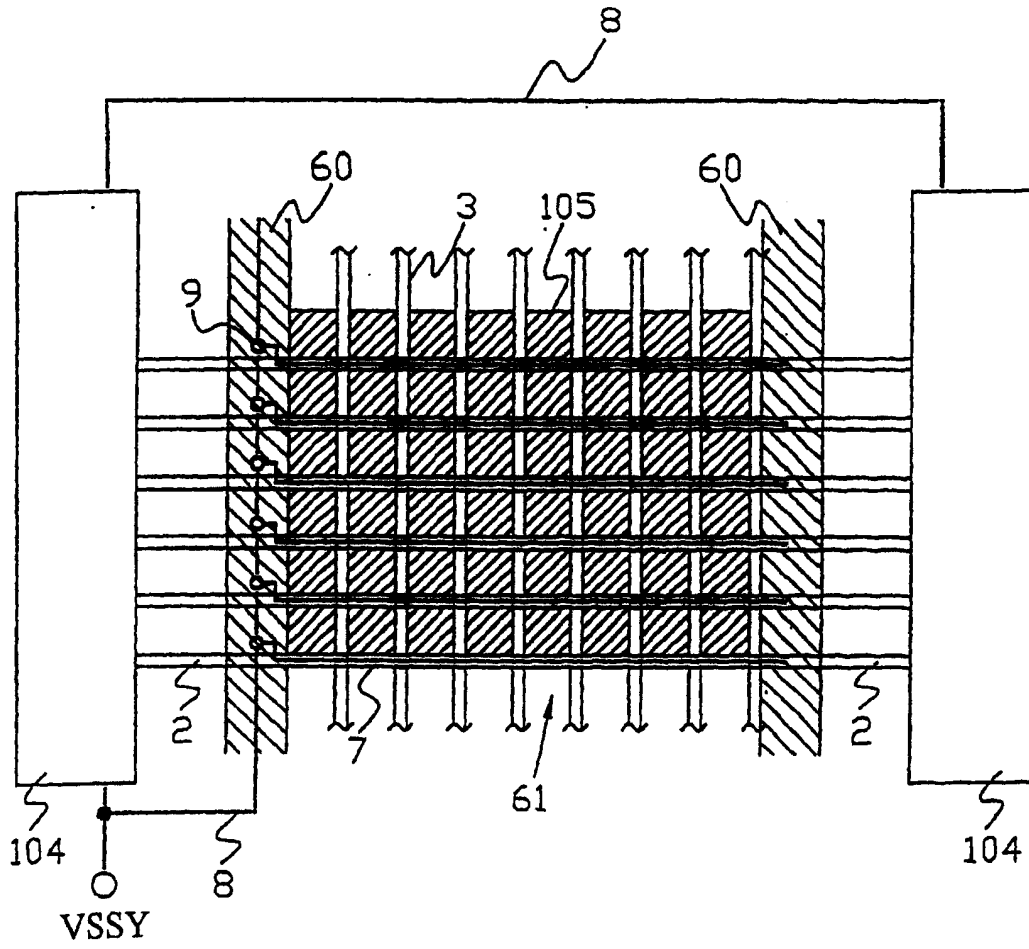


图 7

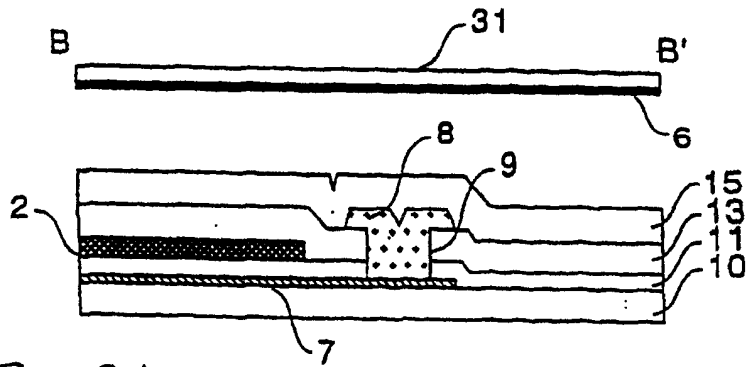


图 8A

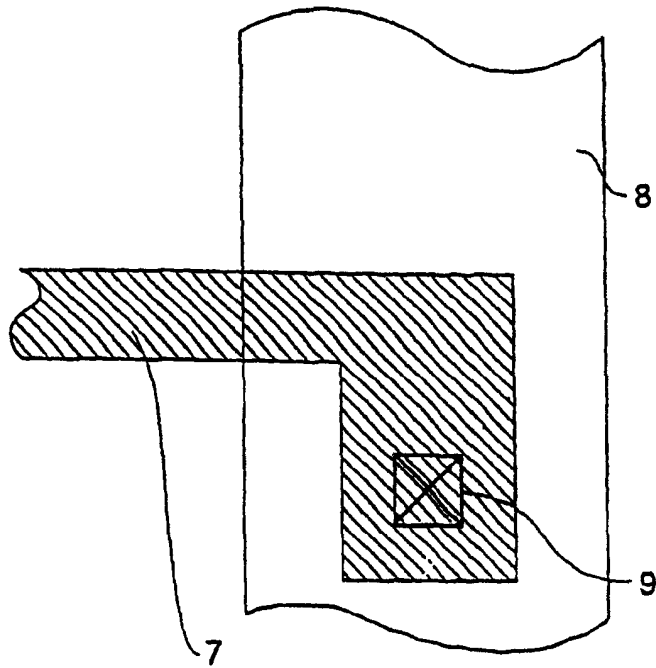


图 8B

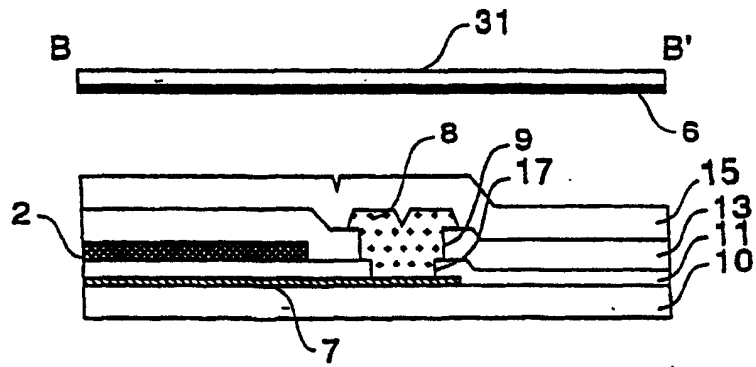


图 9A

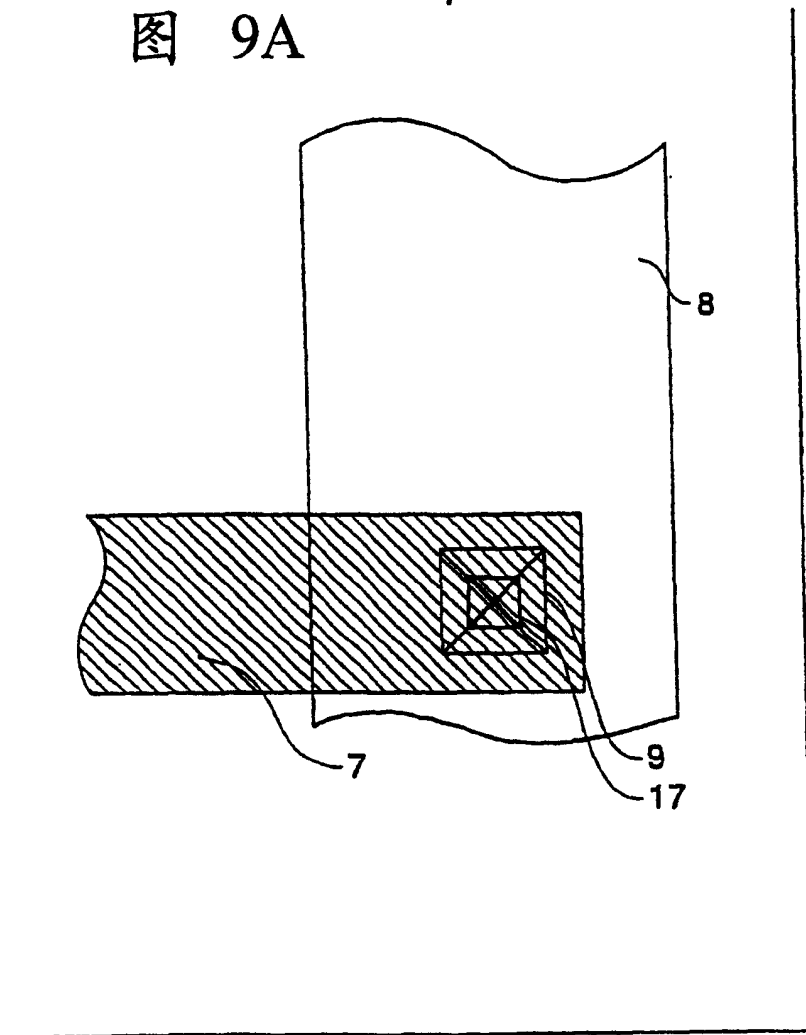
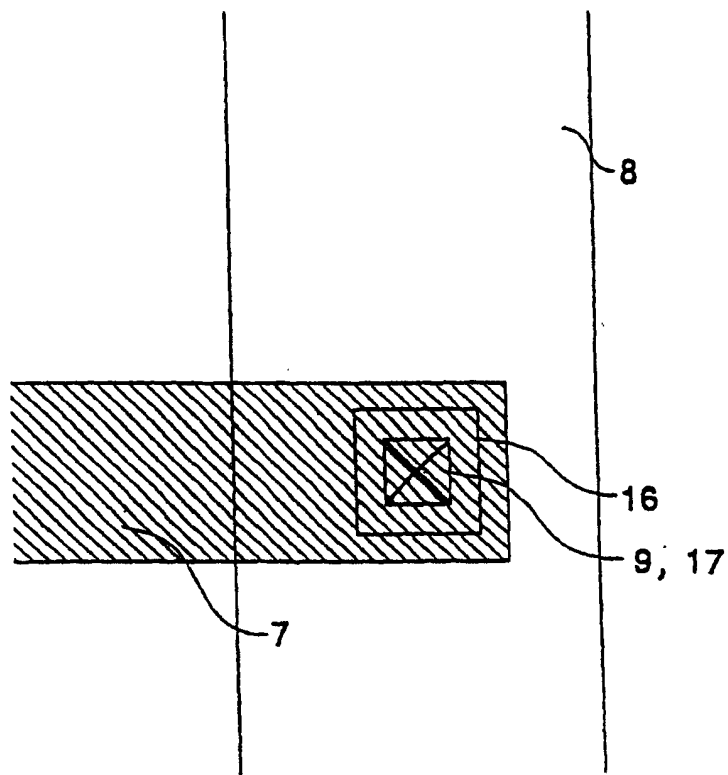
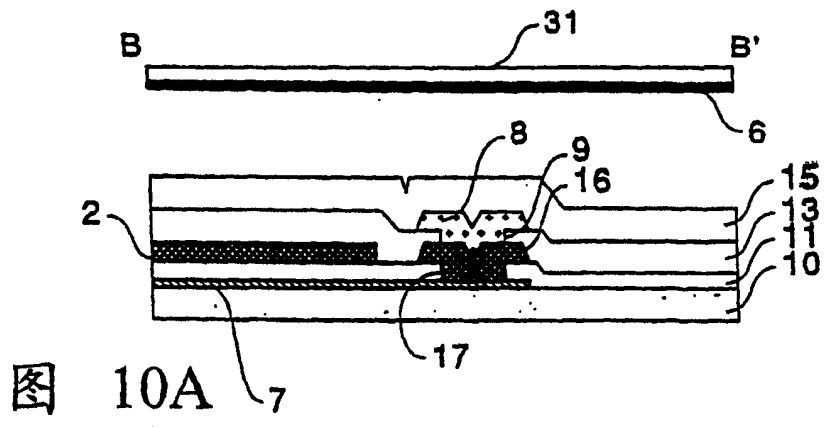


图 9B



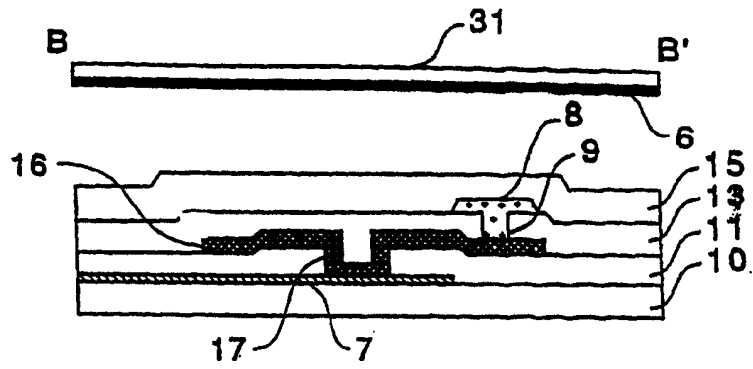


图 11A

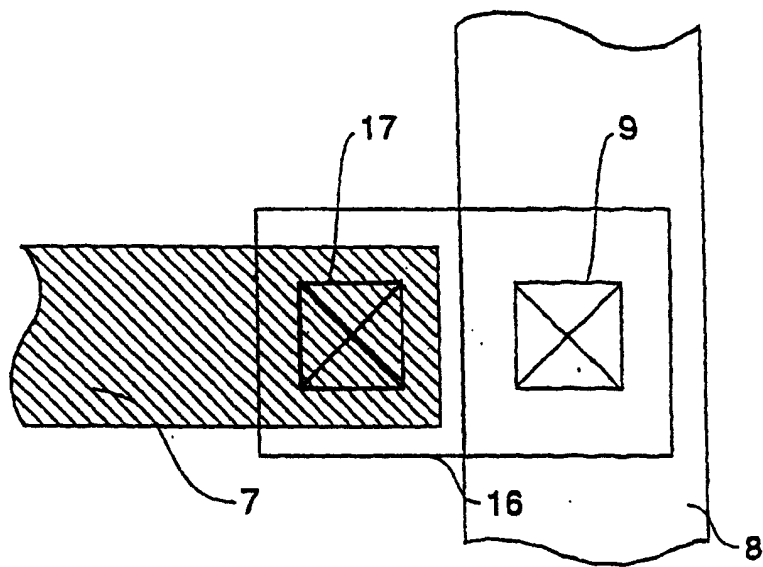


图 11B

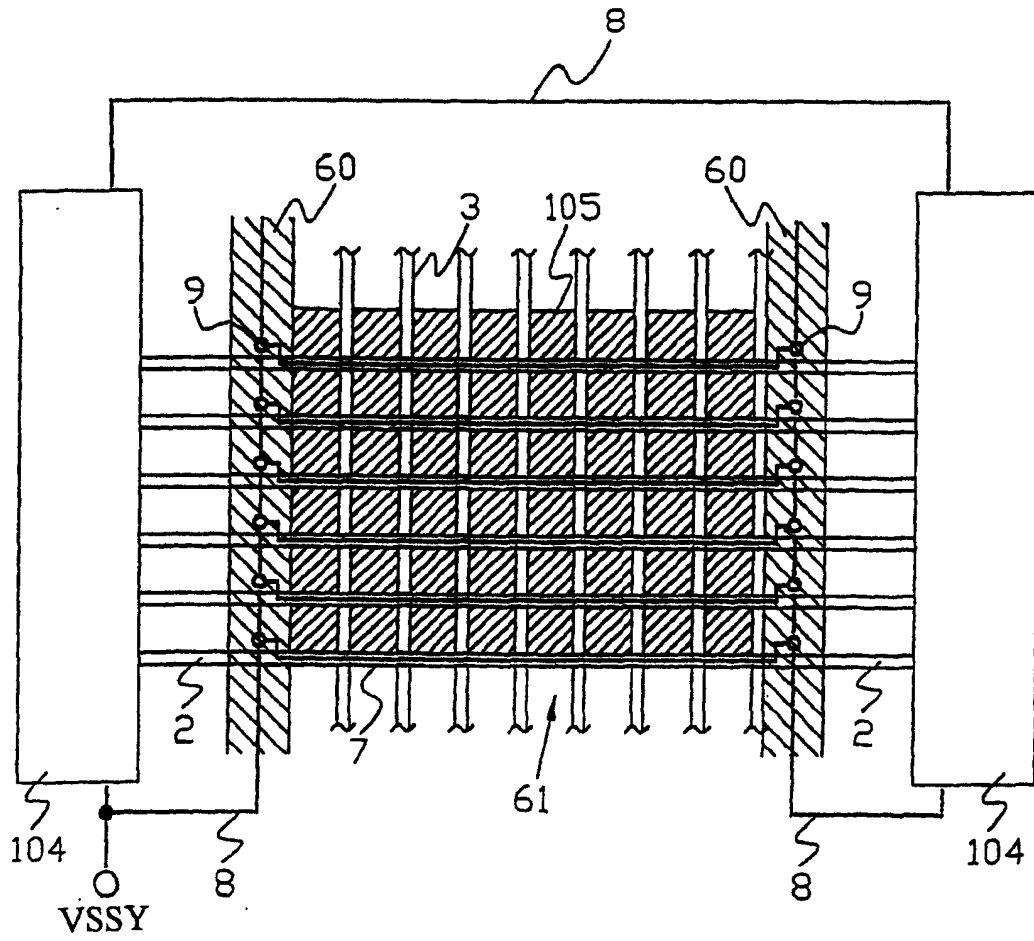


图 12

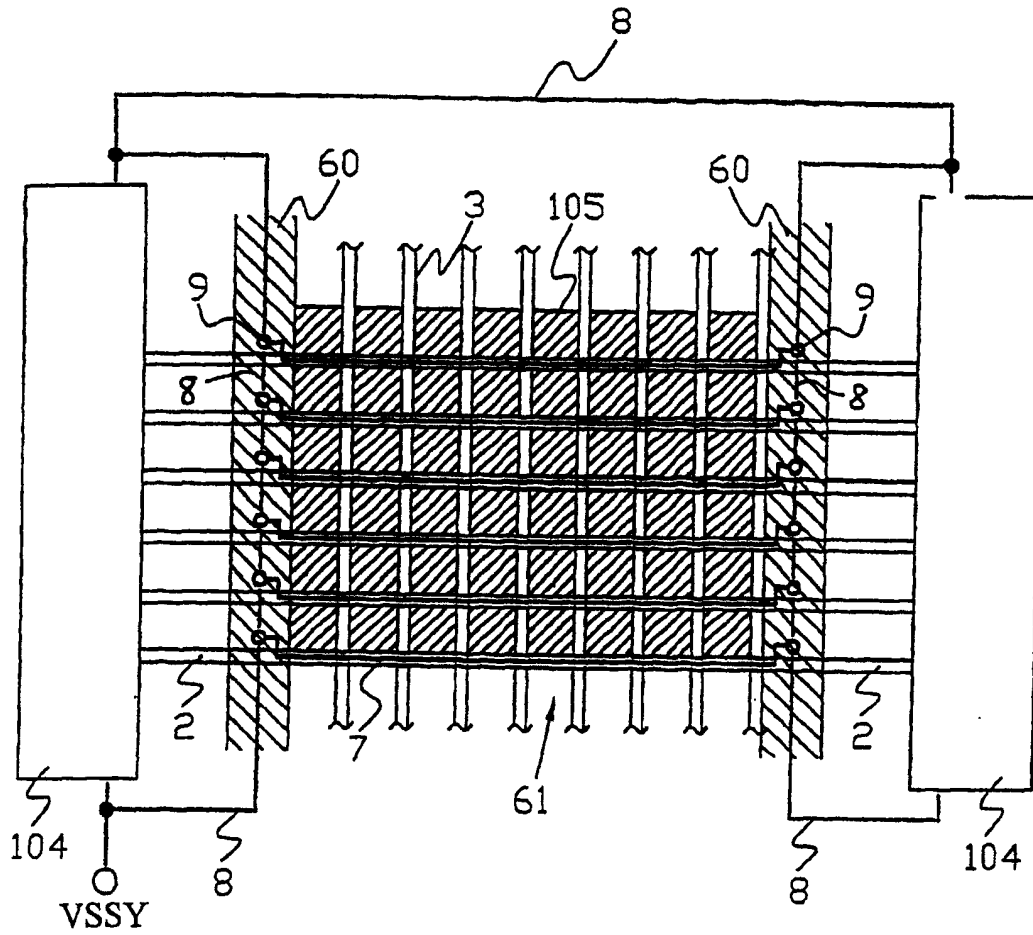


图 13

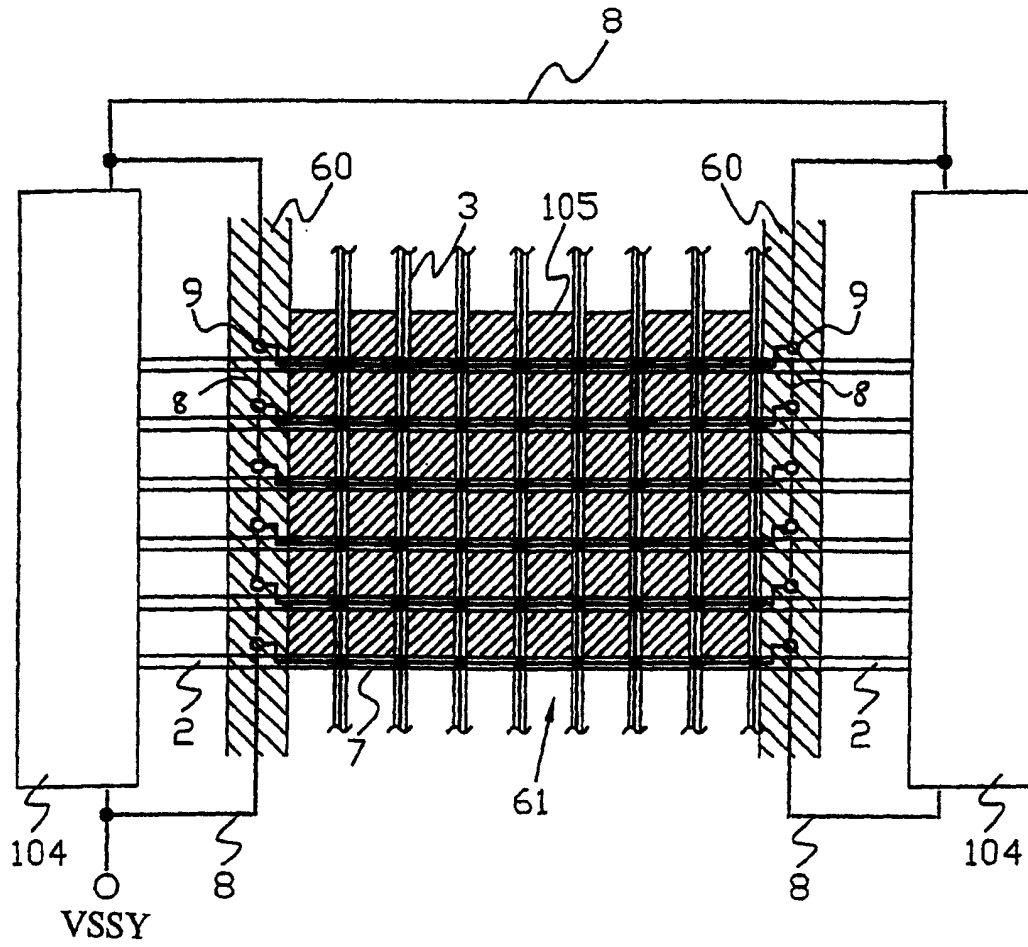


图 14

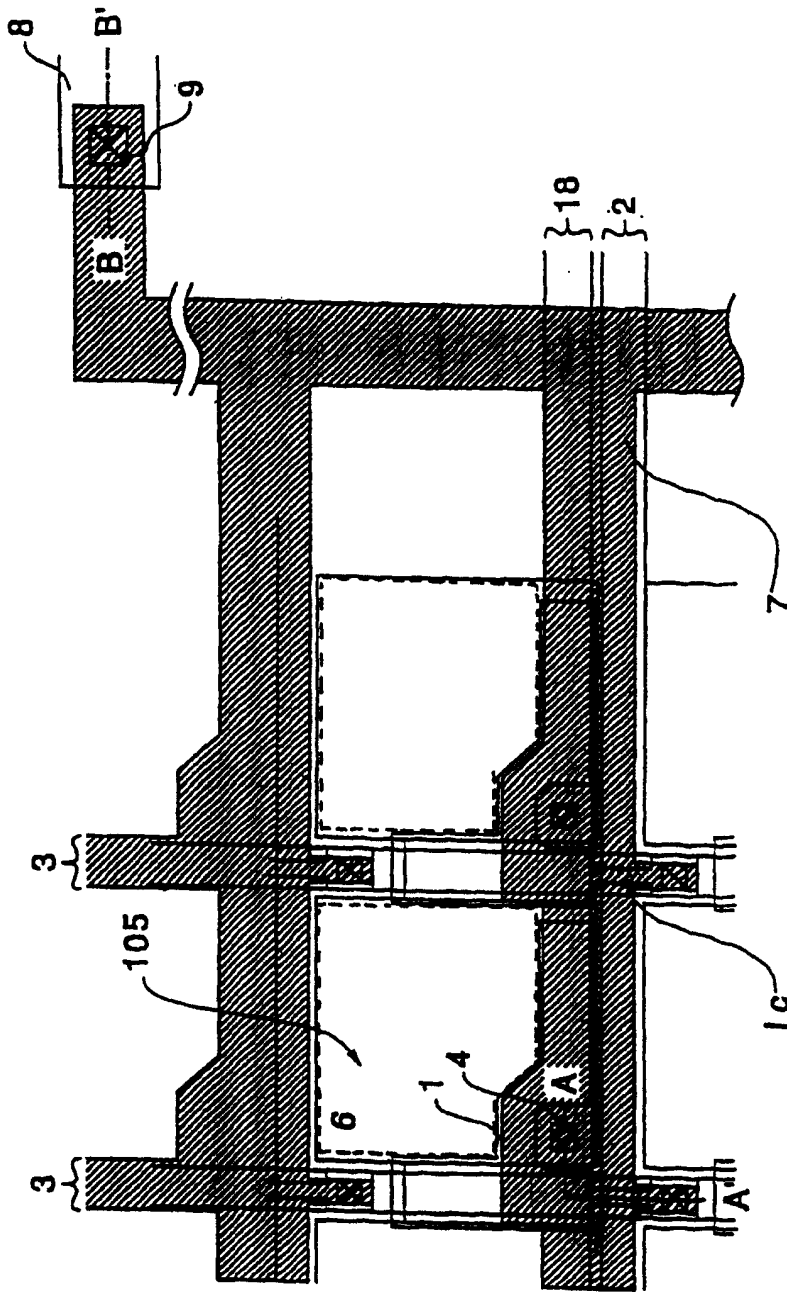


图 15

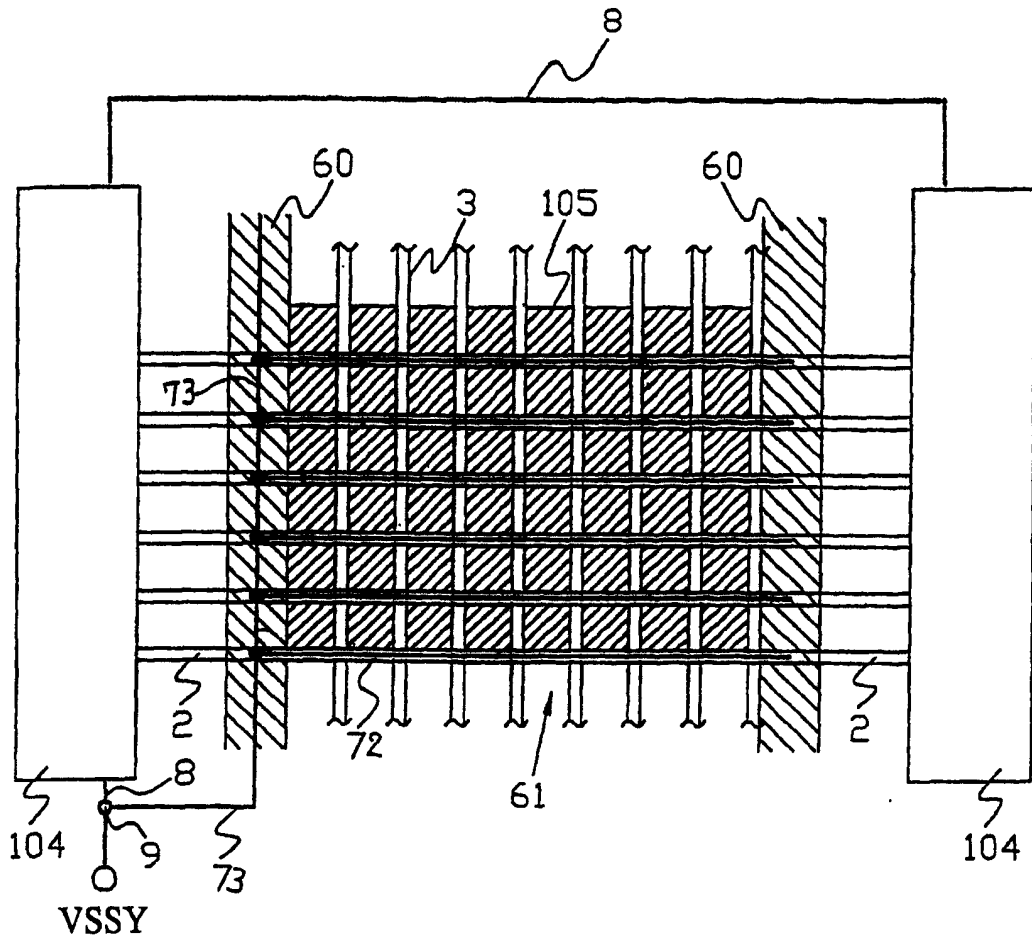


图 16

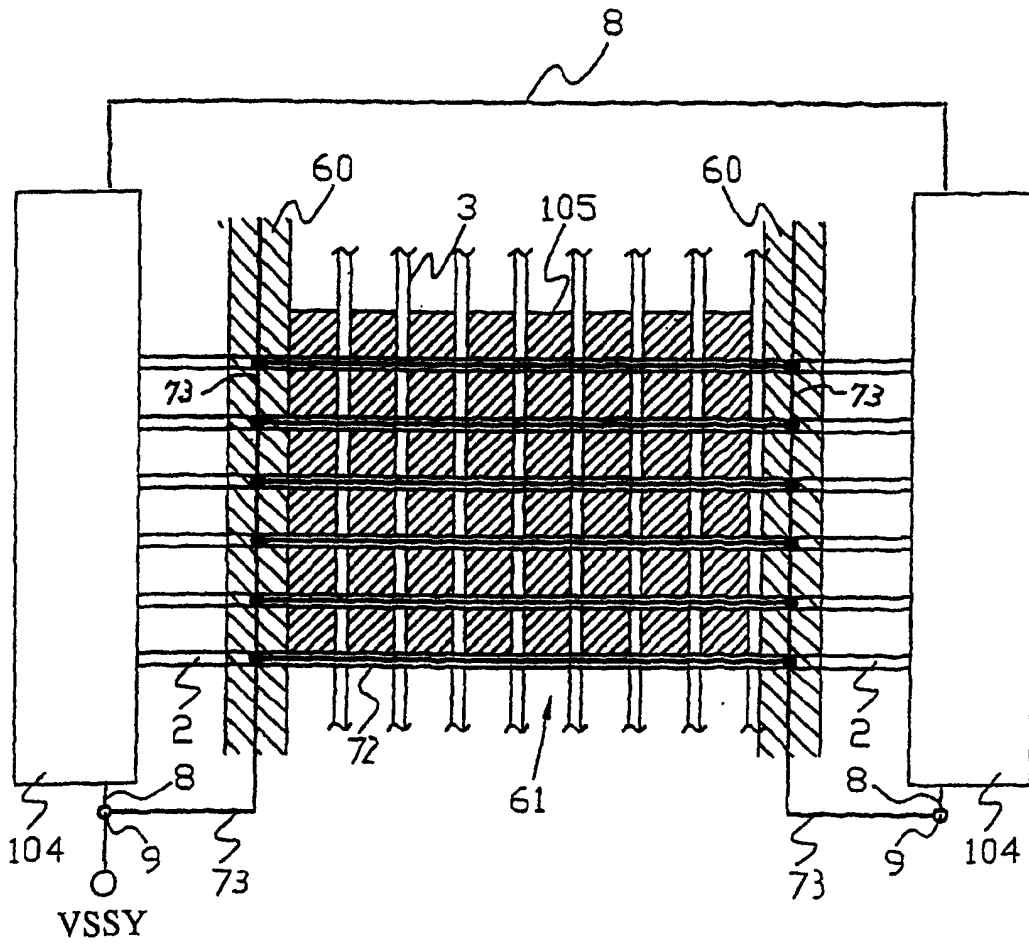


图 17

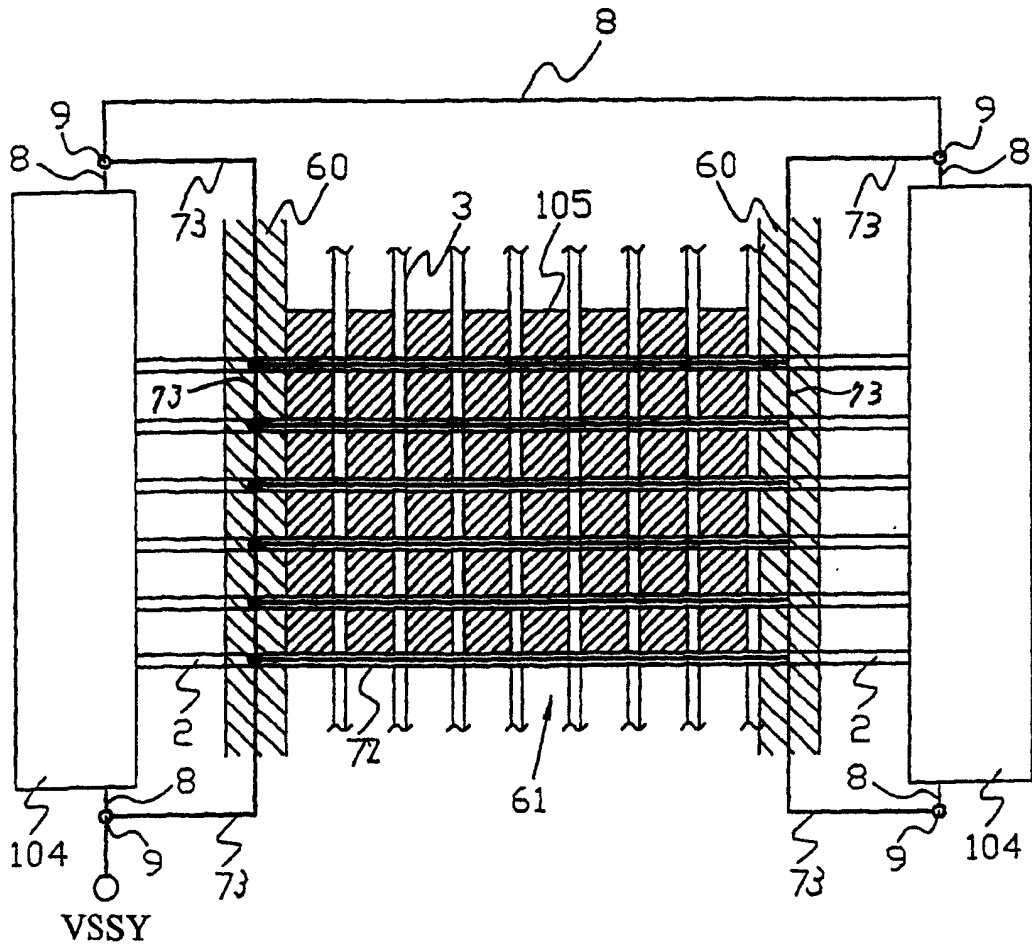


图 18

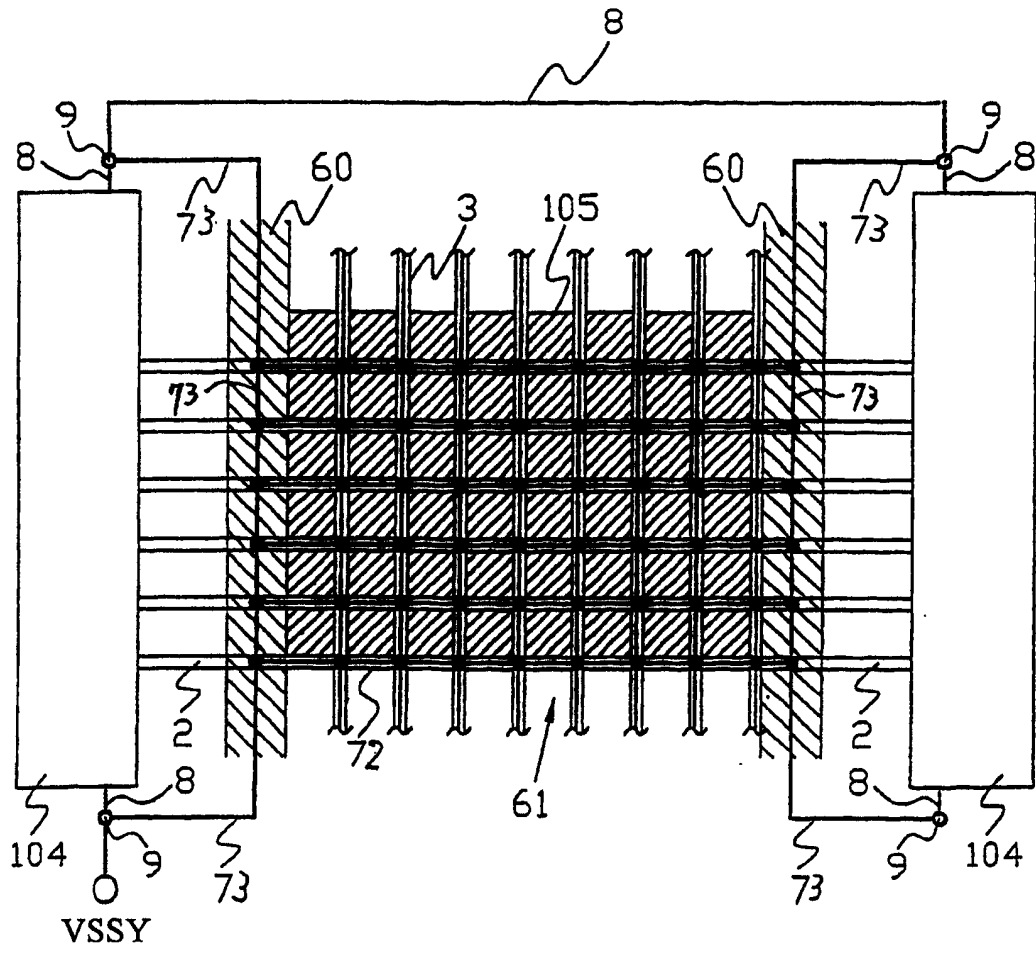


图 19

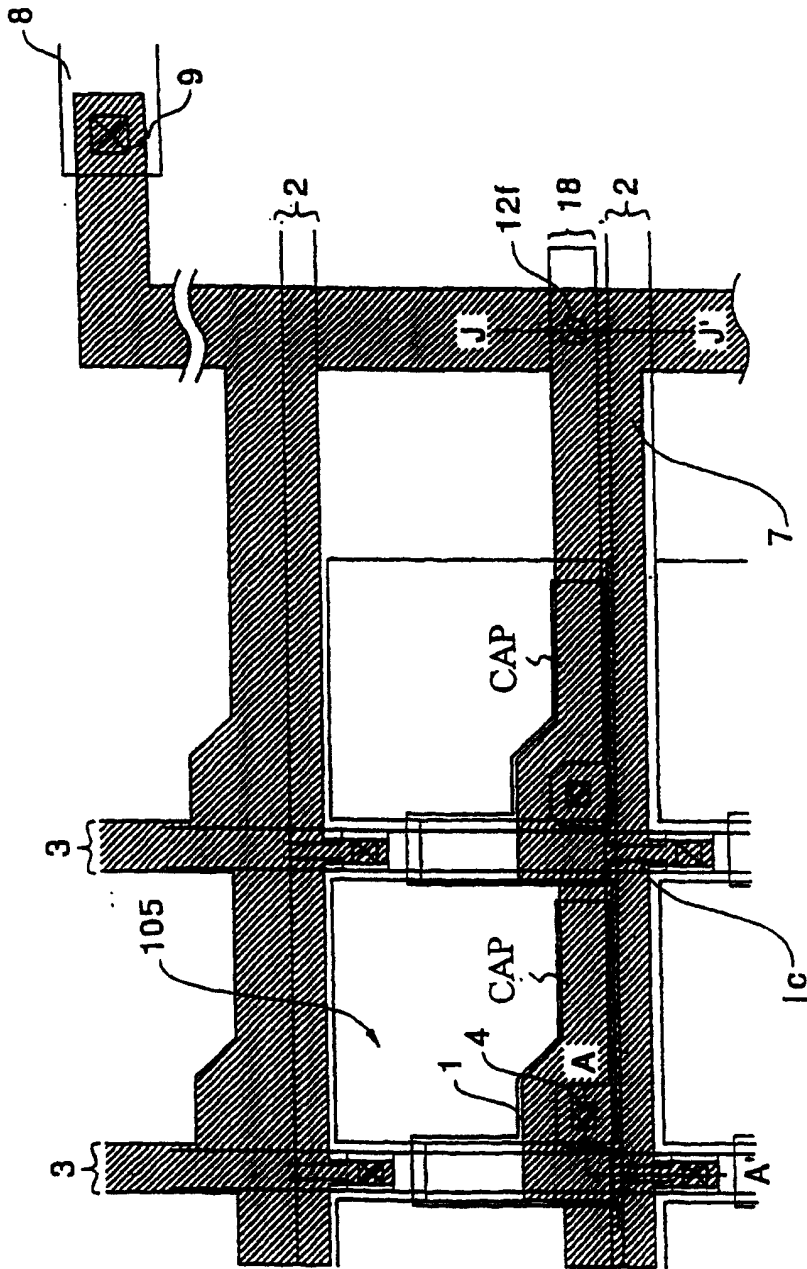


图 20

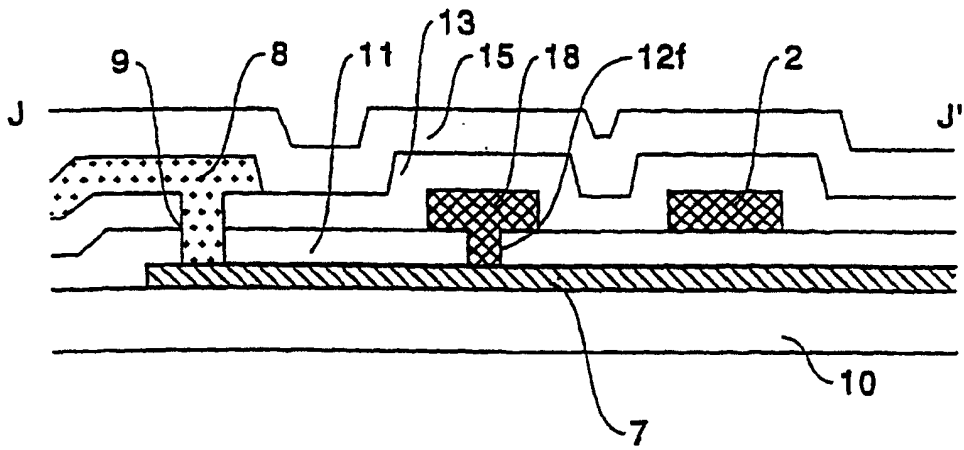


图 21

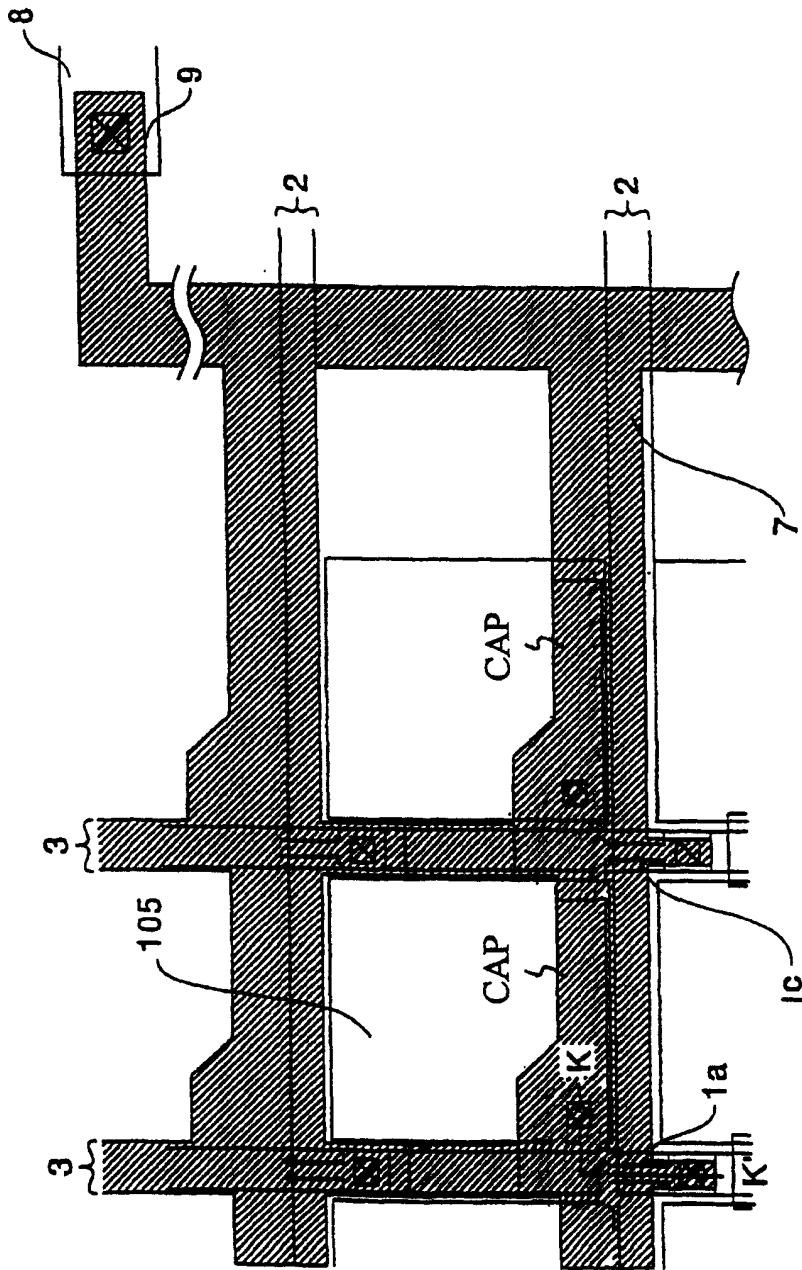


图 22

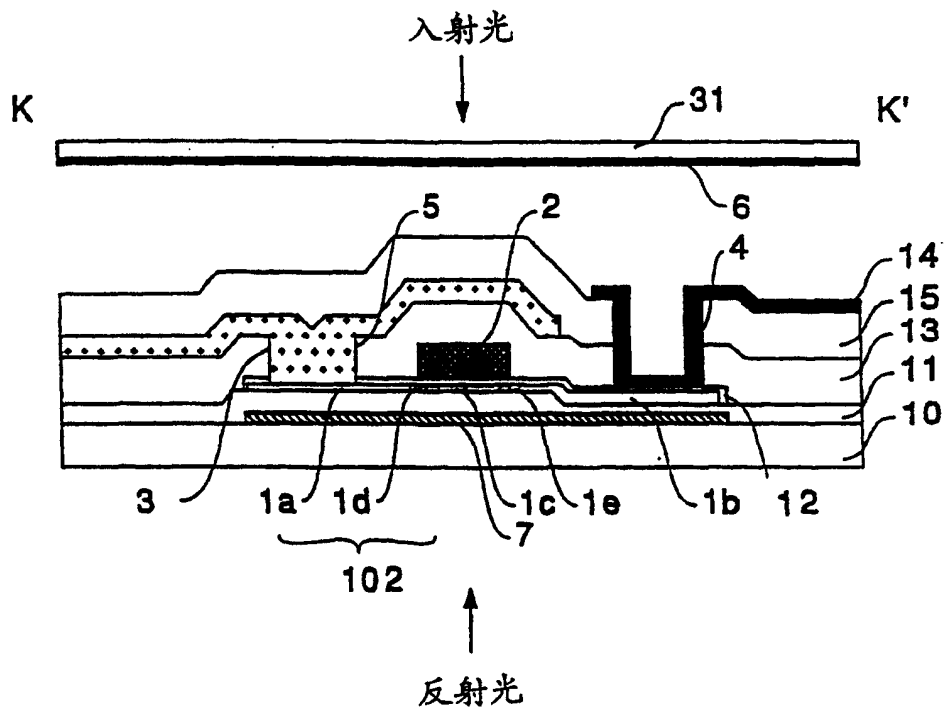


图 23

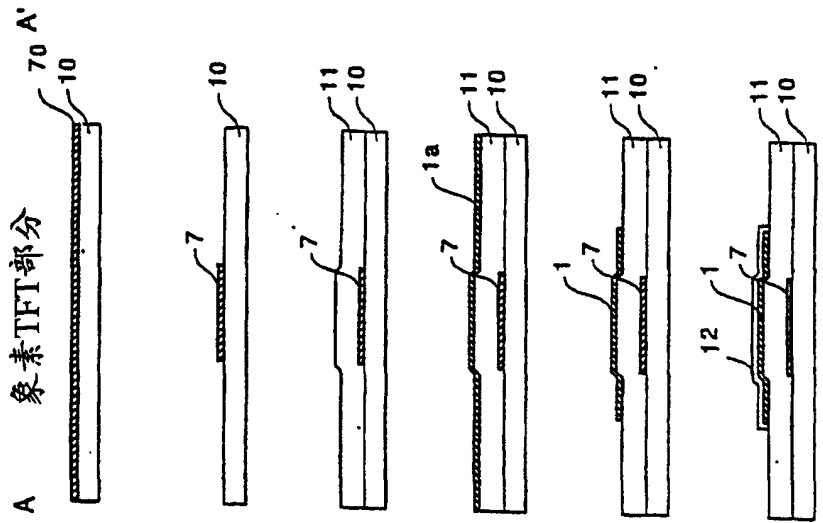
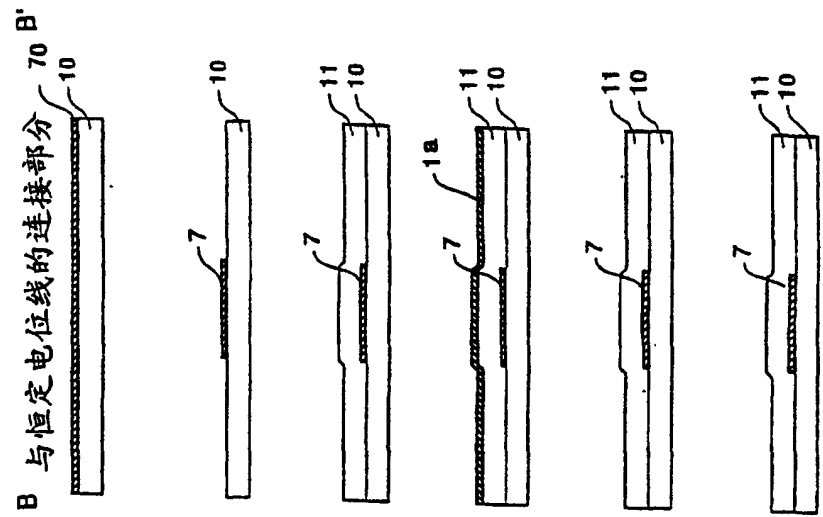


图 24A

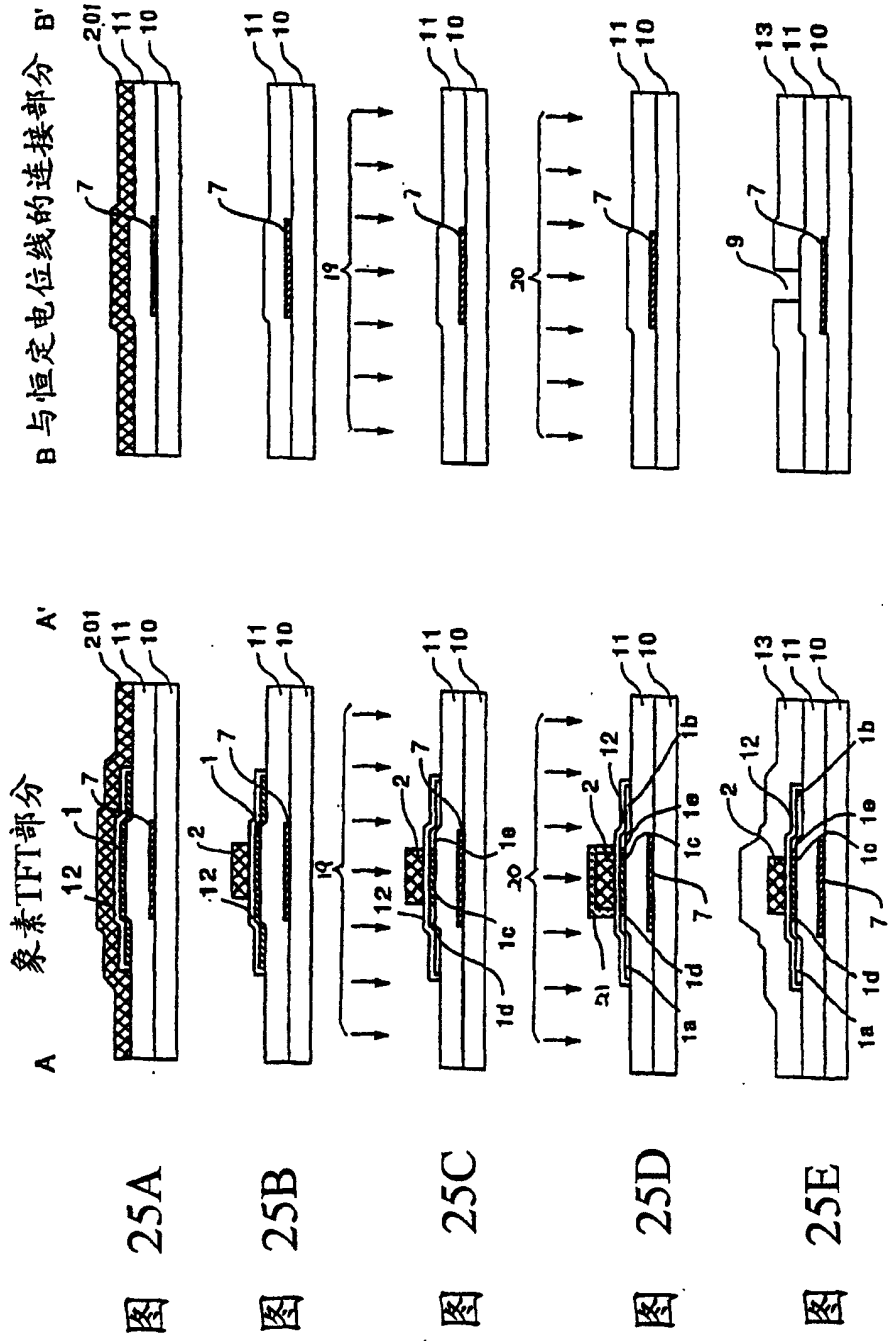
图 24B

图 24C

图 24D

图 24E

图 24F



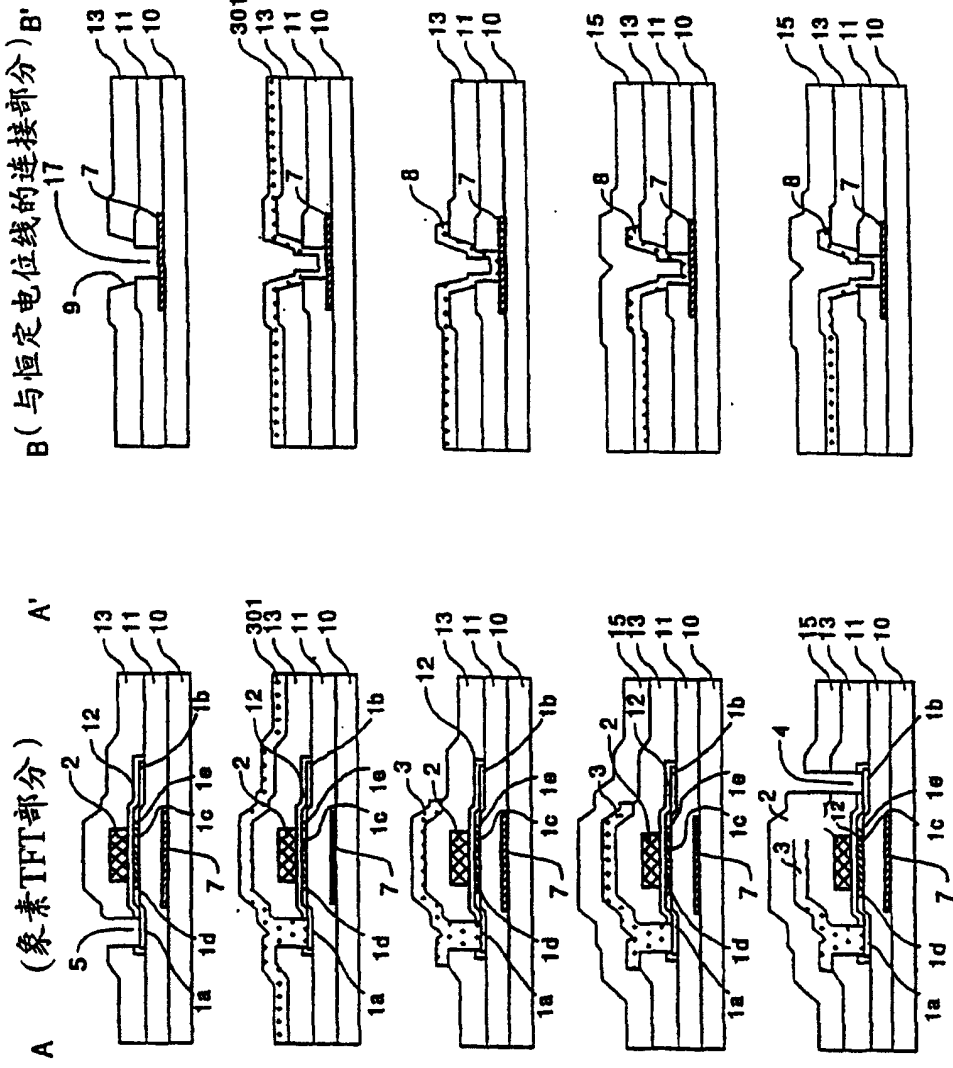


图 26A

图 26B

图 26C

图 26D

图 26E

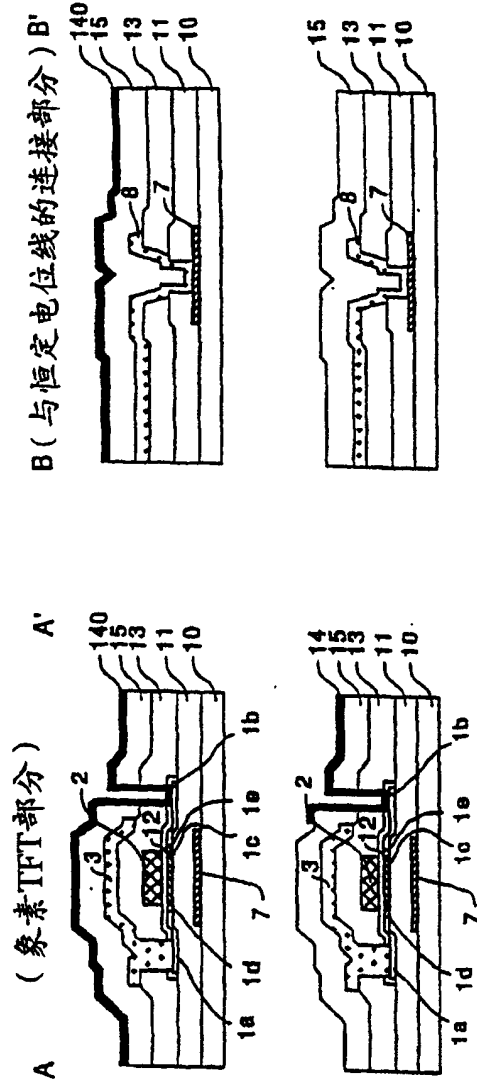
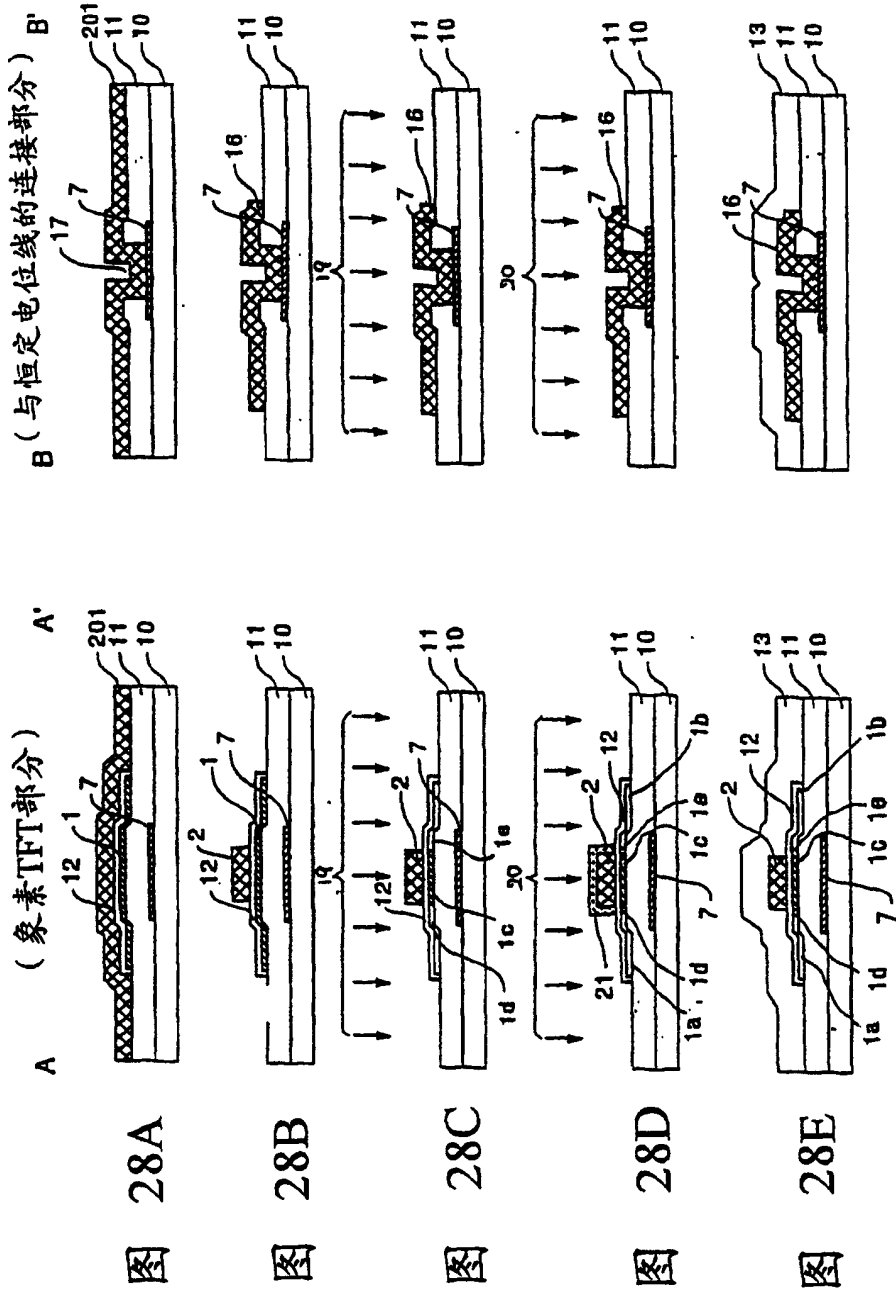


图 27A

图 27B



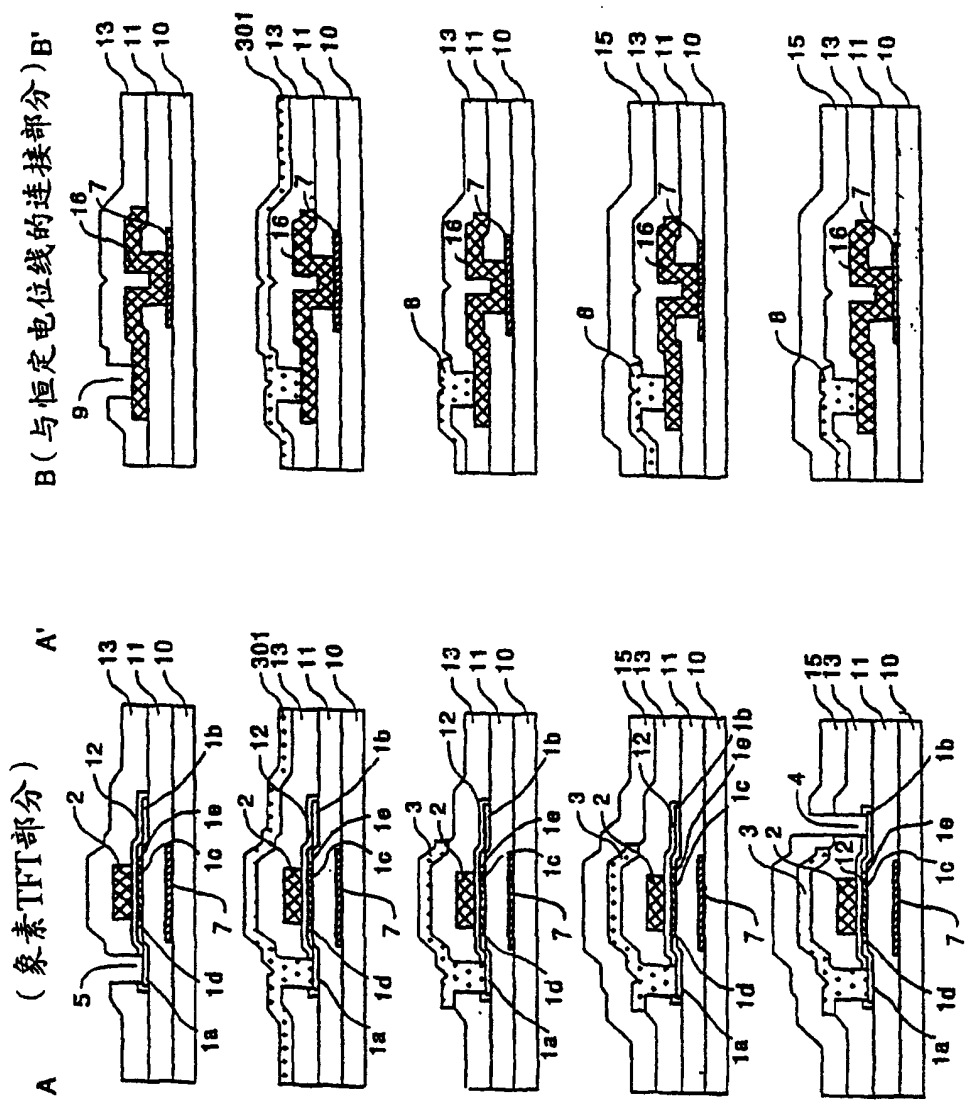


图 29A

图 29B

图 29C

图 29D

图 29E

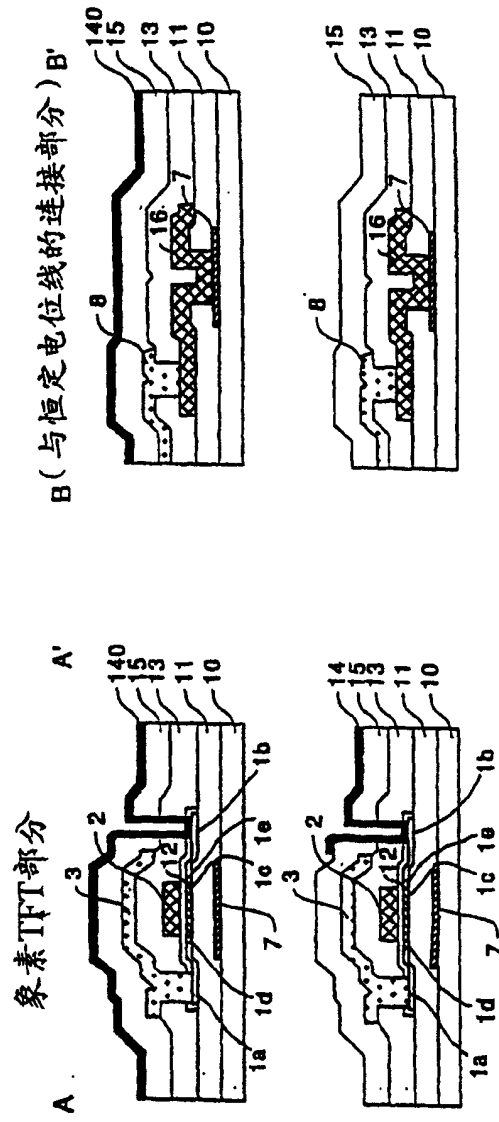


图 30A

图 30B

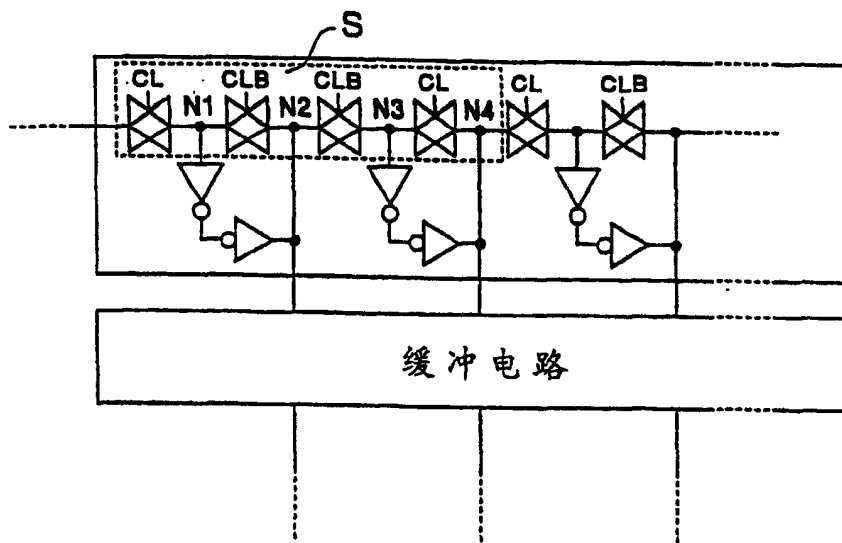


图 31

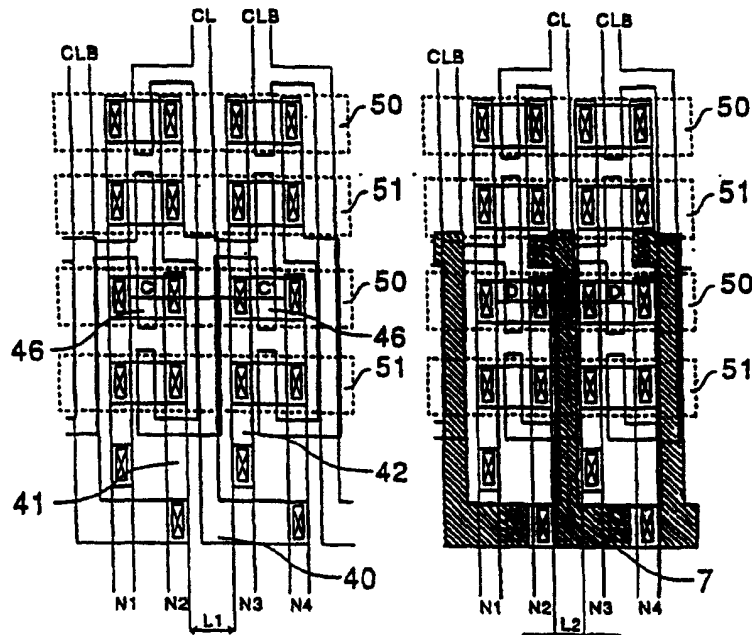


图 32A

图 32B

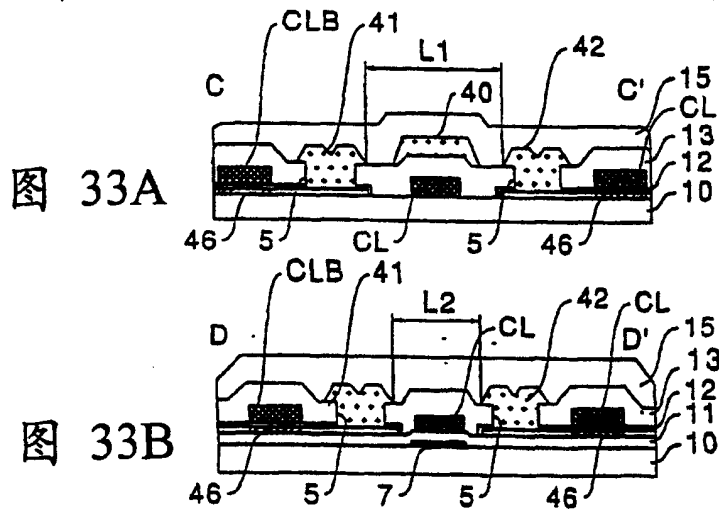


图 33A

图 33B

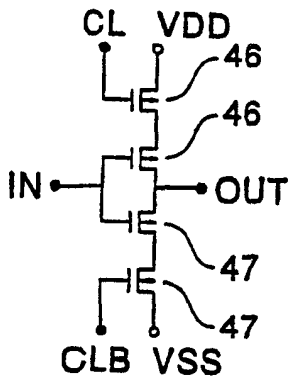


图 34A

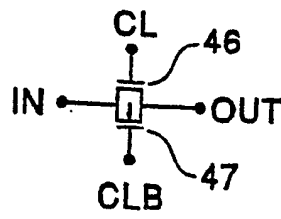


图 34B

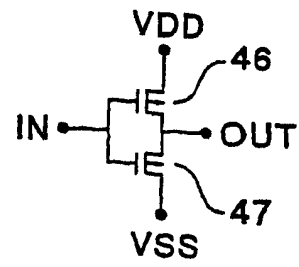


图 34C

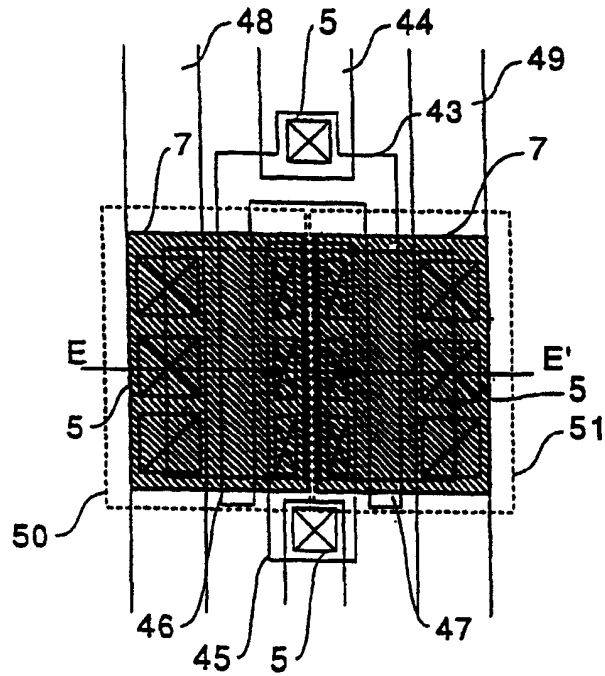


图 35A

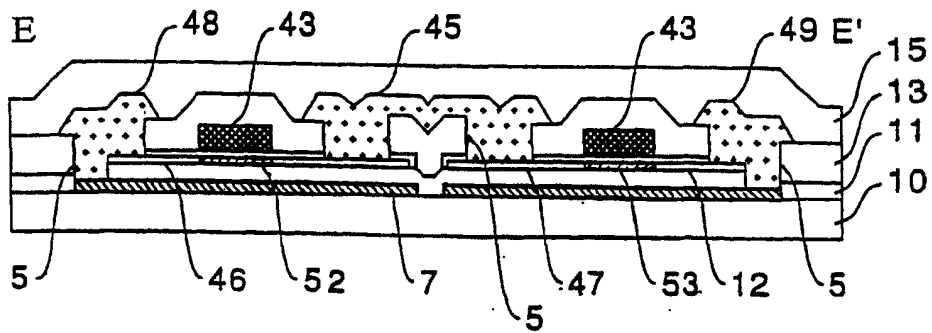
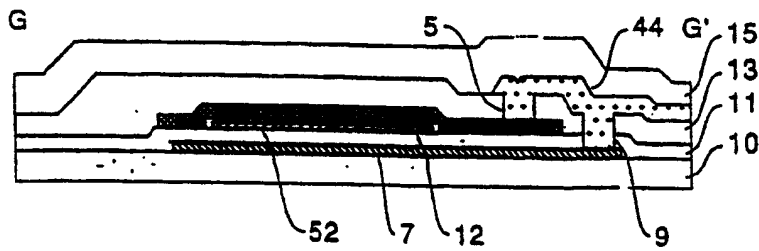
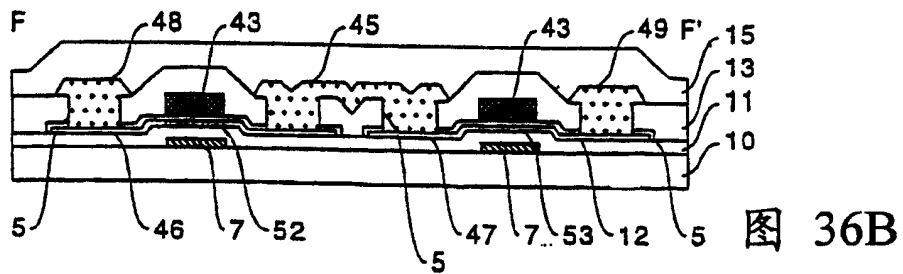
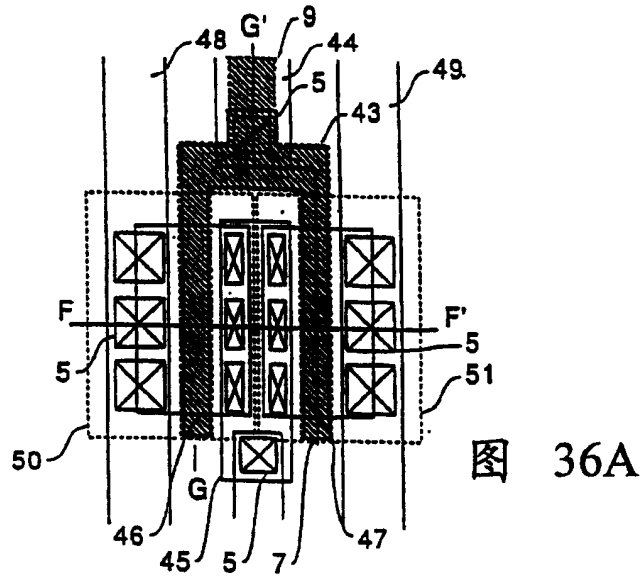


图 35B



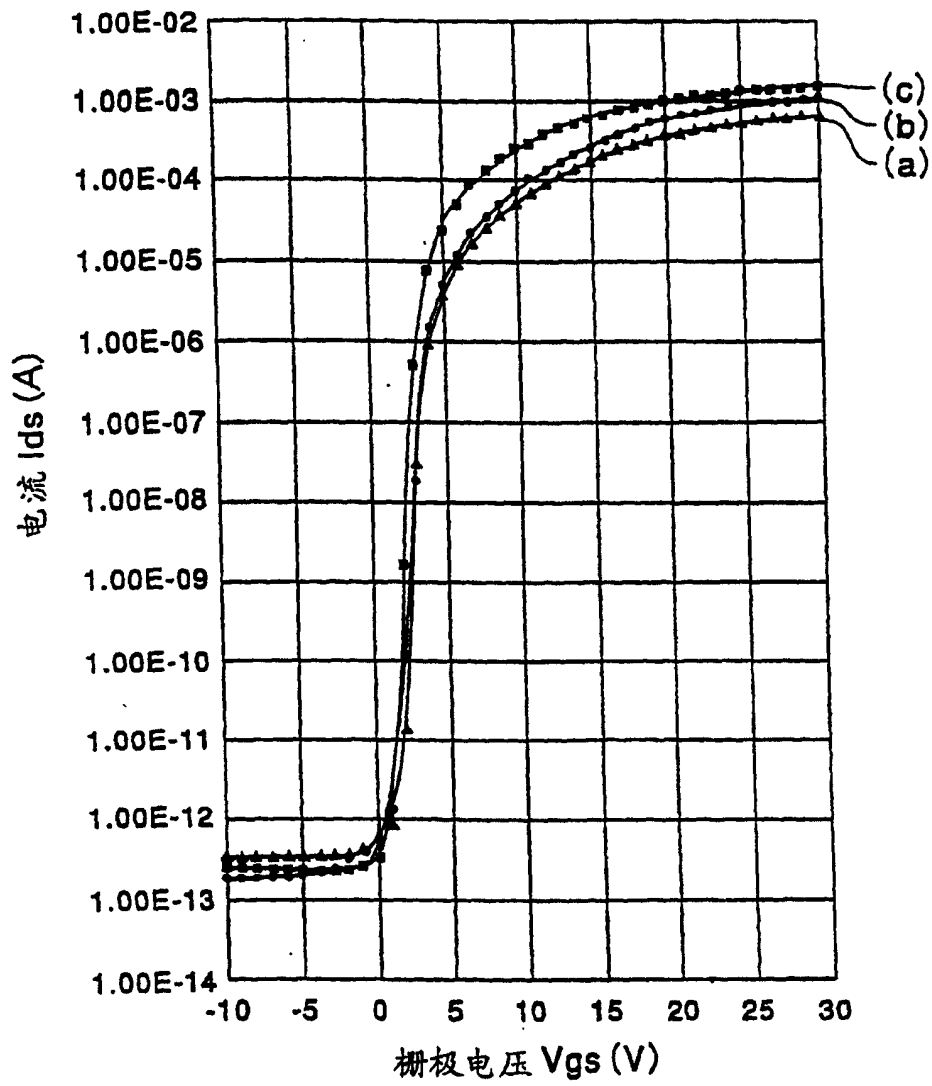


图 37

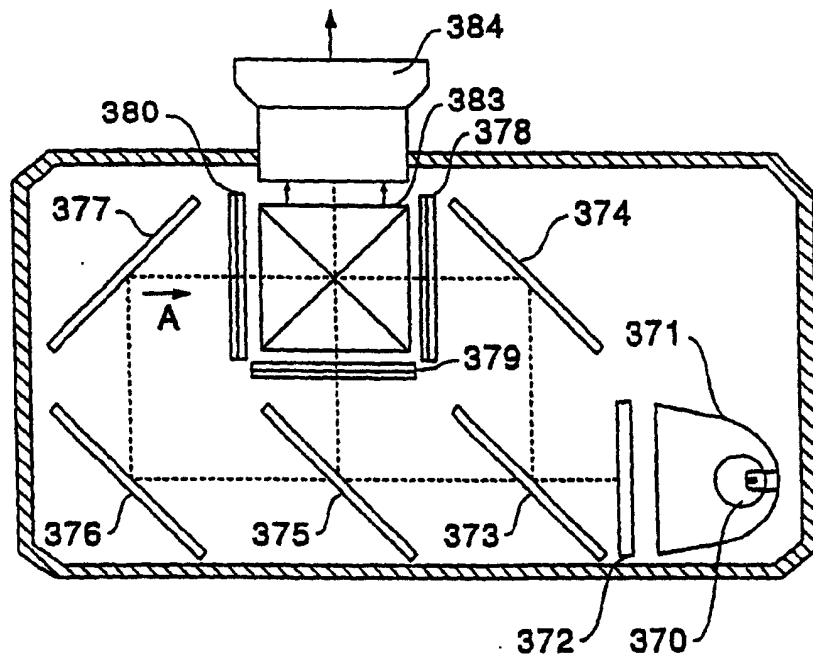


图 38

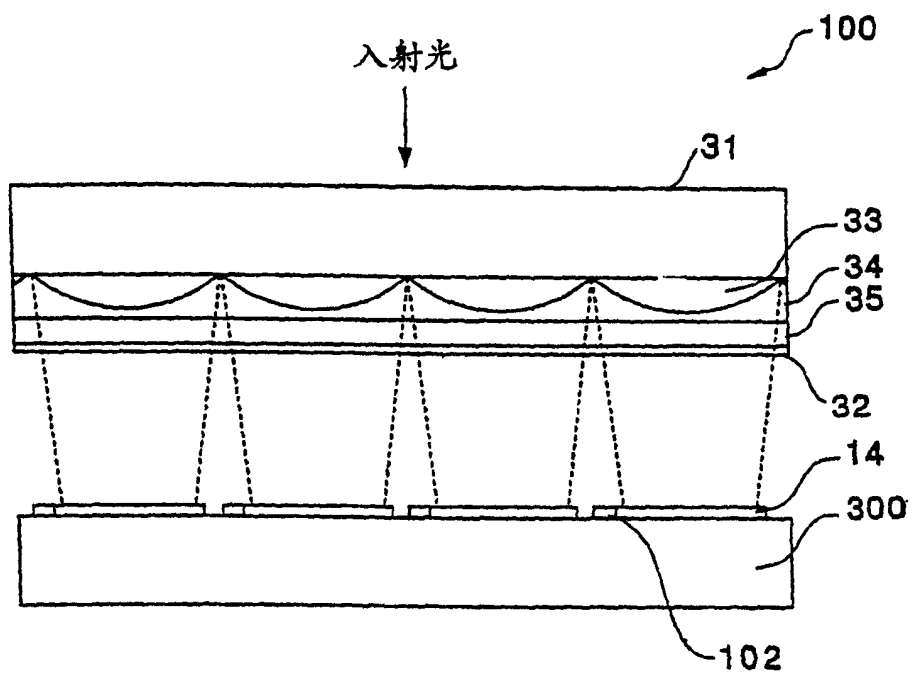


图 39