

#### 四、聲明事項：

主張專利法第二十二條第二項  第一款或  第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

## 九、發明說明：

### 【發明所屬之技術領域】

本發明是有關於一種半導體發光元件(semiconductor emitting device)結構及其製造方法，且特別是有關於一種具有奈米晶體(Nano crystal)結構之半導體發光元件的基板及其製造方法。

### 【先前技術】

半導體發光元件(如發光二極體)的發光原理是利用半導體特有性質，不同於一般日光燈或白熾燈發熱的發光原理，所以發光二極體所發的光稱為冷光(cold luminescence)。發光二極體具有壽命長、輕巧、耗電量低等優點，且不含水銀等有害物質，因此對於使用發光二極體取代照明能夠節省相當多的能源。

而近來為改良發光二極體，提出一種所謂的奈米晶體(Nano Crystal)發光二極體。就像電磁波在週期性介電質中的傳播狀態具有頻帶結構，研究發現利用兩種以上不同折射率(或介電常數)材料做週期性變化能達成光子能帶的物質，進而發展出上述奈米晶體發光二極體。

圖 1 是習知一種奈米晶體發光二極體的剖面示意圖，主要是在發光層上的半導體層製作周期性排列的奈米晶體結構。

請參考圖 1，習知的發光二極體主要包括基板 100、n 型氮化鎵(GaN)層 102、p 型氮化鎵(GaN)層 104、發光層 106、透明導電層 108、電極 110 與 112 以及絕緣層 114，

其中 p 型氮化鎵層 104 的表面具有圖案 104a。在基板 100 上依序是 n 型氮化鎵層 102 與 p 型氮化鎵層 104，而發光層 106 是介於 n 型氮化鎵層 102 與 p 型氮化鎵層 104 之間。透明導電層 108 則是位於 p 型氮化鎵層 104 表面，而電極 110 與 112 分別位於 n 型氮化鎵層 102 與透明導電層 108 上，其中絕緣層 114 位於透明導電層 108 下方將電極 112 與 p 型氮化鎵層 104 分隔開。

由於奈米晶體主要的功能就是改變光的折射、使得主動發光層發出的光能夠順利的發散出來，而不會全反射至發光二極體內部，所以上述奈米晶體發光二極體具有較傳統發光二極體高的“光取出效率(extraction efficiency)”。

不過，因為 p 型氮化鎵層 104 的圖案 104a (亦即奈米晶體結構) 通常是以蝕刻方式製作的，所以在被蝕刻部份的缺陷密度會變高而導致阻值增加，故不利於發光二極體的電性。

#### 【發明內容】

本發明的目的就是在提供一種半導體發光元件的基板，能使利用此基板所成長製作的半導體發光元件獲得較高的發光效率。

本發明的另一目的是提供一種半導體發光元件的基板，能使利用此基板所成長製作的半導體發光元件獲得較高的輸出功率。

本發明的再一目的是提供一種半導體發光元件的基板的製造方法，能夠降低成長於這種基板上的半導體發光元件的缺陷和應力。

本發明提出一種半導體發光元件的基板，其特徵為：這種基板為一種單晶材料，並具有可造成電磁波繞射之奈米晶體結構，而奈米晶體結構位在基板之一表面部分並具有一個被蝕刻過的區域及一個未被蝕刻過的區域，其中被蝕刻過的區域的深度範圍由 10nm 到 200nm。

本發明另提出一種半導體發光元件的基板，包括一個單晶材料與一層未摻雜的氮化物半導體層。其中所述單晶材料具有可造成電磁波繞射之奈米晶體結構，而這個奈米晶體結構在單晶材料之表面部分並具有一個被蝕刻過的區域及一個未被蝕刻過的區域，其中被蝕刻過的區域的深度範圍由 10nm 到 200nm。所述未摻雜的氮化物半導體層則是位於單晶材料的上述表面上，其中單晶材料與未摻雜的氮化物半導體層組成一個基板。

依照本發明的實施例所述之半導體發光元件的基板，上述奈米晶體結構為一種週期性的結構，這種週期性的結構具有數個晶體。而所述晶體的大小為 100nm~900nm，且各晶體的形狀可以是四邊形，五邊形，六邊形或多邊形。

依照本發明的實施例所述之半導體發光元件的基板，上述奈米晶體結構為一種週期性的結構，其中週期性的結構至少包括四方晶格或六方晶格的週期性圖案。

依照本發明的實施例所述之半導體發光元件的基板，上述基板的材料在可見光和紅外光的波長範圍是可以穿透的，且不吸收。而且，單晶材料包括  $\text{Al}_2\text{O}_3$ 、 $\text{LiAlO}_2$ 、 $\text{LiGaO}_2$ 、 $\text{SiC}$ 、 $\text{GaN}$ 、 $\text{AlN}$ 、 $\text{AlGaN}$  或其他適合的單晶材料。

依照本發明的實施例所述之半導體發光元件的基板，上述被蝕刻過的區域之表面粗糙度大於未被蝕刻過的區域的表面粗糙度。

依照本發明的實施例所述之半導體發光元件的基板，上述未摻雜的氮化物半導體層至少含有銦(In)、鋁(Al)和鎵(Ga)其中之一。

本發明又提出一種製造半導體發光元件的基板的方法，包括先準備一個單晶材料。然後，在單晶材料之一表面形成一個奈米晶體結構，其中奈米晶體結構具有被蝕刻過的區域及未被蝕刻過的區域。之後，利用磊晶製程在單晶材料的上述表面成長氮化物半導體材料，以形成一個基板。

依照本發明的實施例所述之方法，上述基板的材料在可見光和紅外光的波長範圍是可以穿透的，且不吸收。而單晶材料可以是  $\text{Al}_2\text{O}_3$ 、 $\text{LiAlO}_2$ 、 $\text{LiGaO}_2$ 、 $\text{SiC}$ 、 $\text{GaN}$ 、 $\text{AlN}$ 、 $\text{AlGaIn}$  或其他適合的單晶材料。

依照本發明的實施例所述之方法，上述形成奈米晶體結構的步驟包括先利用一道微影製程，在單晶材料之表面定義一個圖案，而上述圖案為一具有週期性排列的幾何圖案，其中幾何圖案至少包括四方晶格或六方晶格的週期性圖案。接著，利用一道蝕刻製程，在單晶材料之表面蝕刻出所述奈米晶體結構。

依照本發明的實施例所述之方法，上述蝕刻製程包括乾式蝕刻或濕式蝕刻；上述微影製程包括雷射干涉微影、雷射全像微影術(Halo-lithography)、電子束微影(E-beam lithography)、

X-光微影(X-ray lithography)、奈米尺寸微影(nano lithography)或奈米壓印(nano imprinting)。

依照本發明的實施例所述之方法，上述磊晶製程包括分子束磊晶法(molecular beam epitaxy, MBE)、金屬有機氣相沈積法(metal organic chemical vapor deposition, MOCVD)、有機金屬氣相磊晶法(organometallic vapor phase epitaxy, OMVPE)、氫化物氣相磊晶法(hydride vapor phase epitaxy, HVPE)、電漿輔助化學氣相沈積法(plasma enhanced chemical vapor deposition, PECVD)或濺鍍(sputter)。

依照本發明的實施例所述之方法，上述氮化物半導體材料至少含有銦、鋁和鎵其中之一。

本發明因為在基板的表面上具有週期性的奈米晶體結構，所以有以下優點：1.利用此基板所成長製作的半導體材料有較少的缺陷、2.利用此基板所成長製作的半導體發光元件有較高的發光效率、3.利用此基板所成長製作的半導體發光元件有較高的光輸出功率、4.降低成長在此基板上半導體發光元件的材料應力。

為讓本發明之上述和其他目的、特徵和優點能更明顯易懂，下文特舉較佳實施例，並配合所附圖式，作詳細說明如下。

### 【實施方式】

圖 2 是依照本發明之一第一實施例的半導體發光元件的基板之剖面示意圖。

請參照圖 2，第一實施例之半導體發光元件的基板 200

具有奈米晶體結構 210，其為一種週期性的結構。而奈米晶體結構 210 是位在基板 200 之一表面 200a 部分，並具有一個被蝕刻過的區域 202 及一個未被蝕刻過的區域 204。其中，基板 200 的材料為一種單晶材料，例如在可見光和紅外光的波長範圍是可以穿透的，且不吸收。而上述單晶材料例如  $\text{Al}_2\text{O}_3$ (又稱 sapphire)、 $\text{LiAlO}_2$ 、 $\text{LiGaO}_2$ 、 $\text{SiC}$ 、 $\text{GaN}$ 、 $\text{AlN}$ 、 $\text{AlGaN}$  或其他適合的單晶材料。

請繼續參照圖 2，上述奈米晶體結構 210 之形成步驟可以先利用一道微影製程，在單晶材料之表面 200a 定義一個圖案，其為奈米晶體結構 210 所呈現的圖案，如網狀、柱狀或著其它具有週期性排列的幾何圖案，如圖 3 至圖 6 所示。

圖 3 代表的幾何圖案是四方堆積排列柱狀奈米晶體 300、圖 4 代表的幾何圖案是四方堆積排列網狀奈米晶體 400、圖 5 代表的幾何圖案是六方最密堆積柱狀排列奈米晶體 500、圖 6 代表的幾何圖案是六方最密堆積網狀奈米晶體 600。而且，上述具有數個晶體之週期性的結構內的各晶體大小約為 100nm~900nm，且各晶體的形狀如圖所示可以是四邊形、五邊形、六邊形或多邊形。

請再度參照圖 2，上述微影製程例如雷射干涉微影、雷射全像微影(Halo-lithography)、電子束微影(E-beam lithography)、X-光微影(X-ray lithography)、奈米尺寸微影(nano lithography)或奈米壓印(nano imprinting)等製程。接著，利用一道蝕刻製程，在單晶材料之表面 200a 蝕刻出所述奈米晶體結構 210。其中，蝕刻製程包括乾式蝕刻或濕

式蝕刻。而且，上述被蝕刻過的區域 202 之表面粗糙度大於未被蝕刻過的區域 204 的表面粗糙度。

第一實施例的基板可直接應用於目前所有的藍、綠、白光發光二極體上。以下將舉一個實例來說明利用本發明之第一實施例的基板所製作出來的一種半導體發光元件，但並非用以限定其應用範圍。

請參照圖 7，其為根據圖 2 之半導體發光元件的基板製作出來的發光二極體的剖面示意圖。圖中的發光二極體包括基板 200、第一型摻雜半導體層 702、第二型摻雜半導體層 704、發光層 706、透明導電層 708、電極 710 與 712 以及絕緣層 714，其中基板 200 的表面 200a 有奈米晶體結構 210。

請繼續參照圖 7，在基板 200 上依序是第一型摻雜半導體層 702 與第二型摻雜半導體層 704，而發光層 706 是介於第一型與第二型摻雜半導體 702 與 704 之間，其中第一型摻雜半導體層 702 例如是 n 型氮化鎵(GaN)層、第二型摻雜半導體層 704 例如是 p 型氮化鎵(GaN)層。而透明導電層 708 則是位於第二型摻雜半導體層 704 表面，電極 710 與 712 分別位於第一型摻雜半導體層 702 與透明導電層 708 上，其中絕緣層 714 位於透明導電層 708 下方將電極 712 與第二型摻雜半導體層 704 分隔開。

由於基板 200 本身有奈米晶體結構 210，所以可使利用此基板 200 所成長製作的半導體發光元件有較高的光輸出功率和較高的發光效率；特別是當這種半導體發光元件應用於覆晶封裝(Flip-chip)製程，更能夠提高光取出效率。



圖 8 則是依照本發明之一第二實施例的半導體發光元件的基板之剖面示意圖。

請參照圖 8，第二實施例與上一實施例雷同，差別在於第二實施例的基板 800 除了具有奈米晶體結構 810 的單晶材料 801 之外，在單晶材料 801 的表面上還有一層未摻雜的氮化物半導體層 806，兩者組成一個基板，而奈米晶體結構 810 同樣具有一個被蝕刻過的區域 802 及一個未被蝕刻過的區域 804。上述基板的材料例如在可見光和紅外光的波長範圍是可以穿透的，且不吸收。其中，未摻雜的氮化物半導體層 806 例如是至少含有銦(In)、鋁(Al)和鎵(Ga)其中之一的一種氮化物半導體材料，如：GaN、AlN、InN、AlGaN、InGaN、AlInN、InGaAlN 等。而且，這層氮化物半導體材料(亦即未摻雜的氮化物半導體層 806)是利用磊晶製程形成的，其中磊晶製程包括分子束磊晶法(molecular beam epitaxy, MBE)、金屬有機氣相沈積法(metal organic chemical vapor deposition, MOCVD)、有機金屬氣相磊晶法(organometallic vapor phase epitaxy, OMVPE)、氮化物氣相磊晶法(hydride vapor phase epitaxy, HVPE)、電漿輔助化學氣相沈積法(plasma enhanced chemical vapor deposition, PECVD)或濺鍍(sputter)。

以下舉一實例來說明利用本發明之第二實施例的基板所製作出來的一種半導體發光元件，但並非用以限定本發明之應用範圍。

請參照圖 9，其為根據圖 8 之半導體發光元件的基板製作出來的發光二極體的剖面示意圖。圖中的發光二極體包括基板

800 以及與圖 7 相同的第一型摻雜半導體層 702、第二型摻雜半導體層 704、發光層 706、透明導電層 708、電極 710 與 712 以及絕緣層 714，而上述各層所在的位置與圖 7 相同。其中，基板 800 與圖 8 相同，在單晶材料 801 的表面上有一層未摻雜的氮化物半導體層 806。

由於基板 800 本身具有週期性結構的奈米晶體結構 810，所以利用磊晶成長時的側向生長(lateral overgrowth)的特性，可使成長出來的未摻雜的氮化物半導體層 806 具有較一般少的缺陷，另外也因為奈米晶體結構 810 的關係，而使形成在這種基板 800 上的半導體發光元件有較高的光輸出功率和較高的發光效率；特別是當這種半導體發光元件應用於覆晶封裝(Flip-chip)製程，更能夠提高光取出效率。

綜上所述，本發明之基板表面因為具有週期性的奈米晶體結構，所以在磊晶的過程中可以降低成長在此基板上半導體材料的缺陷，同時也具有降低成長在此基板上半導體發光元件的材料應力(stress)。另外，因為原本奈米晶體的優點，所以利用此基板所成長製作的半導體發光元件將會有較高的光輸出功率和較高的發光效率。再者，因為形成在本發明的基板上的發光二極體可省略製作圖 1 所示的圖案 104a(亦即奈米晶體結構)，所以能夠避免因蝕刻而導致的缺陷密度變高問題，進而可防止阻值增加。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

**【圖式簡單說明】**

圖 1 是習知一種奈米晶體發光二極體的剖面示意圖。

圖 2 是依照本發明之第一實施例的半導體發光元件的基板之剖面示意圖。

圖 3 與圖 4 是本發明之第一實施例的基板表面的兩種四方晶格圖案之上視圖。

圖 5 與圖 6 是本發明之第一實施例的基板表面的兩種六方晶格圖案之上視圖。

圖 7 是根據圖 1 之半導體發光元件的基板製作出來的發光二極體的剖面示意圖。

圖 8 是依照本發明之第二實施例的半導體發光元件的基板之剖面示意圖。

圖 9 是根據圖 8 之半導體發光元件的基板製作出來的發光二極體的剖面示意圖。

**【主要元件符號說明】**

100、200、800：基板

102：n 型氮化鎵(GaN)層

104：p 型氮化鎵(GaN)層

104a：圖案

106、706：發光層

108、708：透明導電層

110、112、710、712：電極

114、714：絕緣層

200a：表面

- 202、802：被蝕刻過的區域
- 204、804：未被蝕刻過的區域
- 210、810：奈米晶體結構
- 300：四方堆積排列柱狀奈米晶體
- 400：四方堆積排列網狀奈米晶體
- 500：六方最密堆積柱狀排列奈米晶體
- 600：六方最密堆積網狀排列奈米晶體
- 702：第一型摻雜半導體層
- 704：第二型摻雜半導體層
- 801：單晶材料
- 806：未摻雜的氮化物半導體層

## 五、中文發明摘要：

一種半導體發光元件的基板，其特徵為：這種基板為一種單晶材料，並具有可造成電磁波繞射之奈米晶體結構。而奈米晶體結構位在基板之一表面部分並具有一個被蝕刻過的區域及一個未被蝕刻過的區域，且這種基板的材料為一種單晶材料。其中，上述蝕刻過區域的深度範圍由 10nm 到 200nm。因為具有週期性之奈米晶體結構，所以利用此基板所成長的半導體材料有較少的缺陷，並可降低材料應力。

## 六、英文發明摘要：

A substrate for semiconductor emitting devices is provided. And, it is characterized that the substrate is a single crystal material and has a nano crystal structure resulting in the diffraction of electromagnetic wave. The nano crystal structure is disposed on a surface portion of the substrate and includes a etched region and an un-etched region, wherein the etched region has a depth of 10-200 nm. Because of the periodic nano crystal structure, less defects are formed in a semiconductor material grown on the substrate, and the material stress is reduced.

## 七、指定代表圖：

(一)本案指定代表圖為：圖 2。

(二)本代表圖之元件符號簡單說明：

200：基板

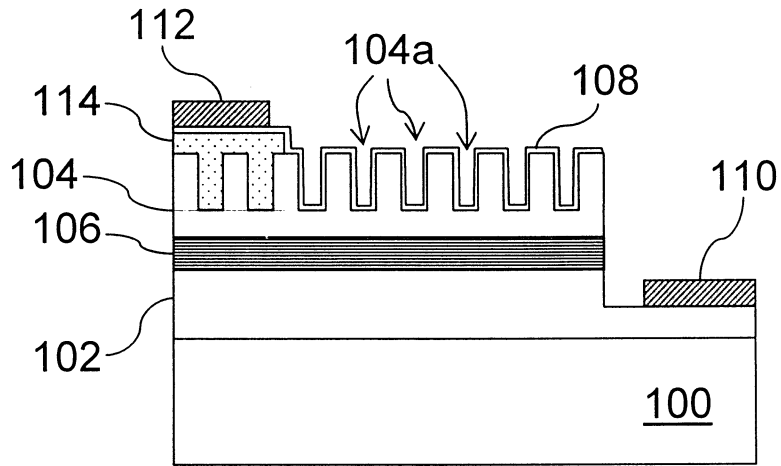


圖 1

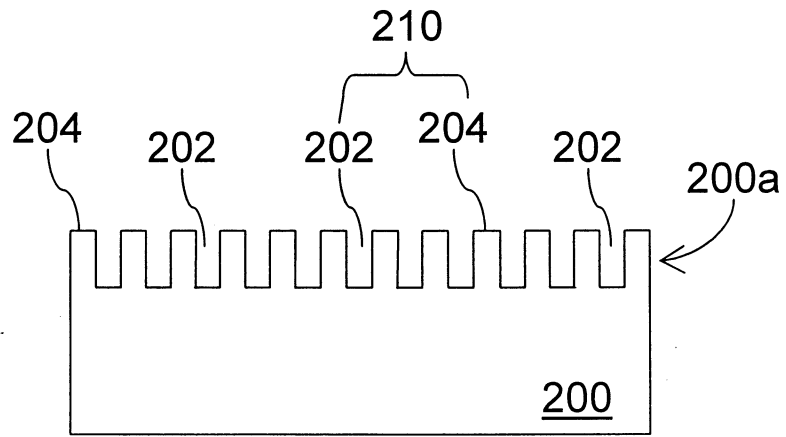


圖 2

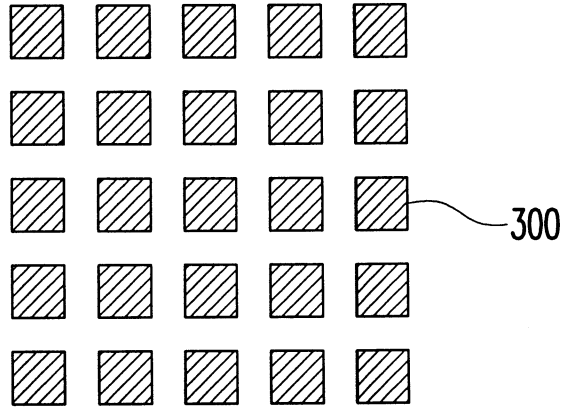


圖 3

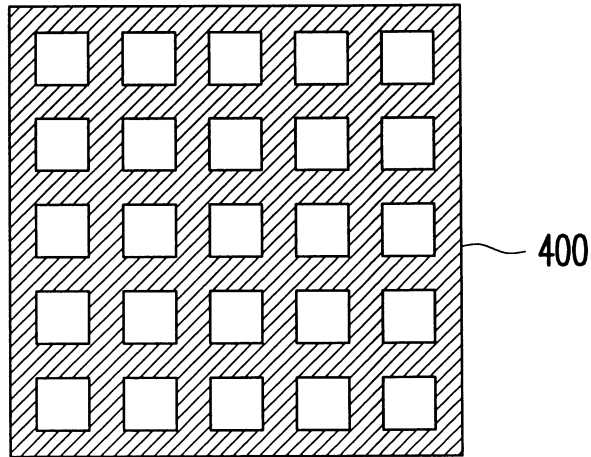


圖 4

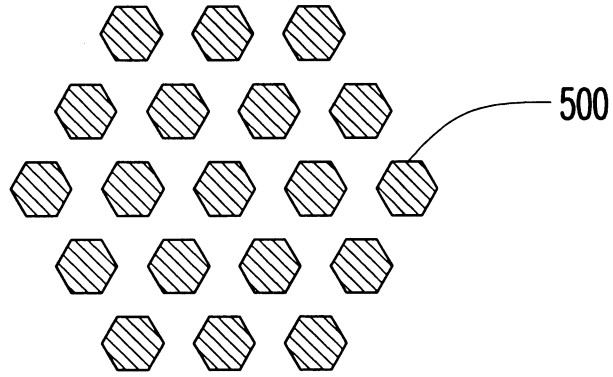


圖 5

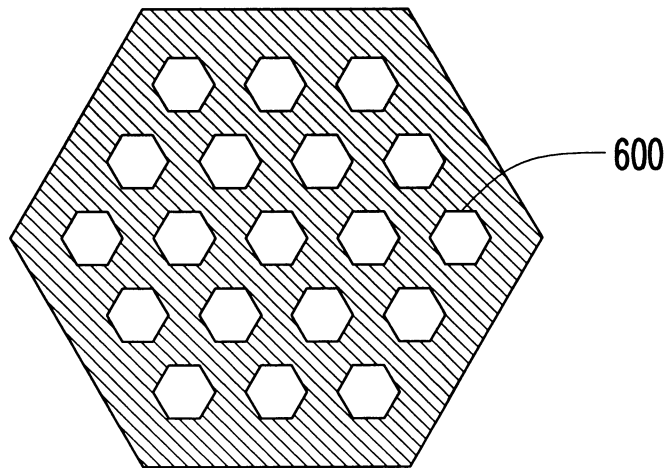


圖 6



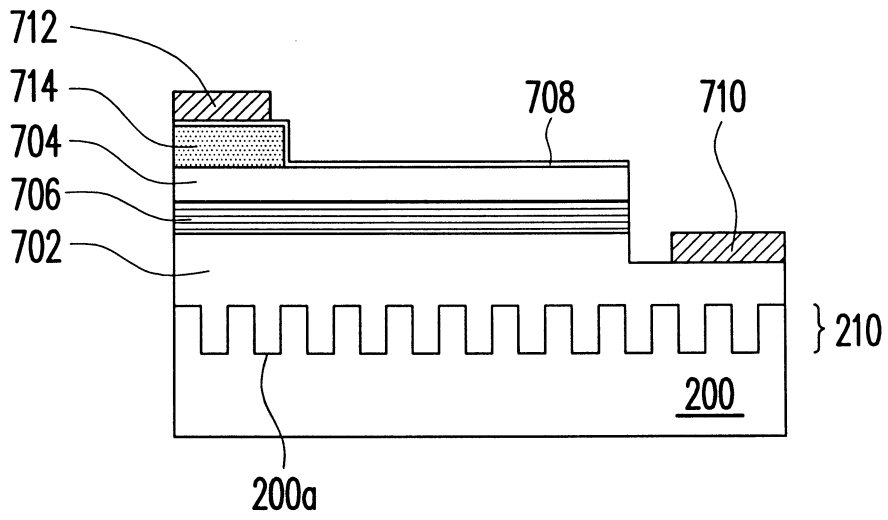


圖 7

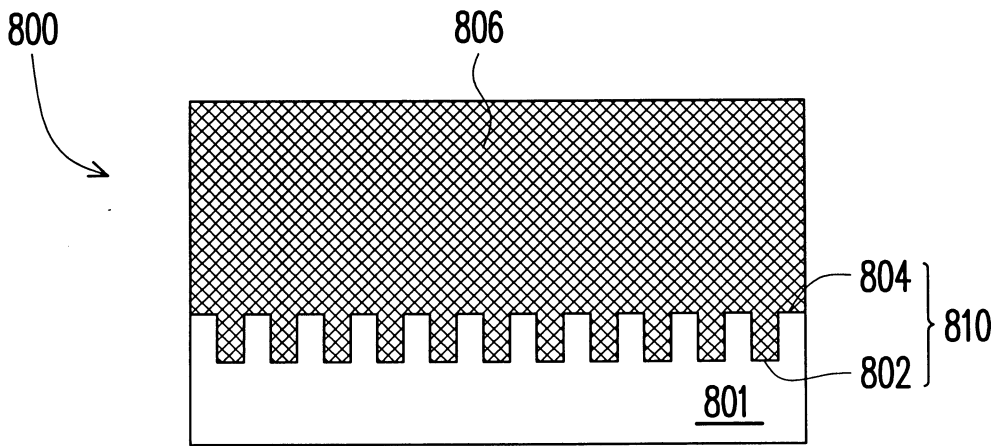


圖 8

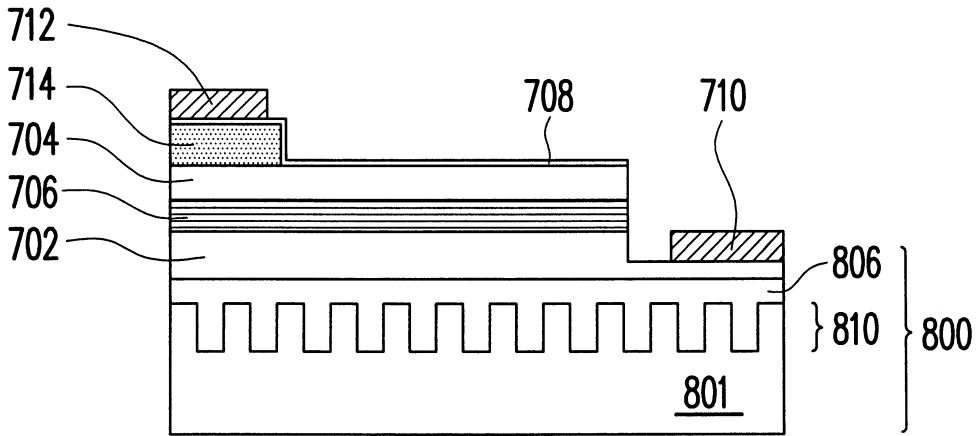


圖 9

## 五、中文發明摘要：

一種半導體發光元件的基板，其特徵為：這種基板為一種單晶材料，並具有可造成電磁波繞射之奈米晶體結構。而奈米晶體結構位在基板之一表面部分並具有一個被蝕刻過的區域及一個未被蝕刻過的區域，且這種基板的材料為一種單晶材料。其中，上述蝕刻過區域的深度範圍由 10nm 到 200nm。因為具有週期性之奈米晶體結構，所以利用此基板所成長的半導體材料有較少的缺陷，並可降低材料應力。

## 六、英文發明摘要：

A substrate for semiconductor emitting devices is provided. And, it is characterized that the substrate is a single crystal material and has a nano crystal structure resulting in the diffraction of electromagnetic wave. The nano crystal structure is disposed on a surface portion of the substrate and includes a etched region and an un-etched region, wherein the etched region has a depth of 10-200 nm. Because of the periodic nano crystal structure, less defects are formed in a semiconductor material grown on the substrate, and the material stress is reduced.

## 七、指定代表圖：

(一)本案指定代表圖為：圖 2。

(二)本代表圖之元件符號簡單說明：

200：基板

200a：表面

202：被蝕刻過的區域

204：未被蝕刻過的區域

210：奈米晶體結構

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

# 發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：95/21557

※ 申請日期：95.6.16

※IPC 分類：H01L 33/00 (2006.01)

## 一、發明名稱：(中文/英文)

半導體發光元件的基板及其製造方法

SEMICONDUCTOR EMITTING DEVICE SUBSTRATE  
AND METHOD OF FABRICATING THE SAME

## 二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

財團法人工業技術研究院/ INDUSTRIAL TECHNOLOGY  
RESEARCH INSTITUTE

代表人：(中文/英文) 史欽泰/ SHIH CHIN-TAY

住居所或營業所地址：(中文/英文)

新竹縣竹東鎮中興路四段 195 號/ NO. 195, SECTION 4, CHUNG  
HSING ROAD, CHUTUNG, HSINCHU, TAIWAN, R.O.C.

國 籍：(中文/英文) 中華民國/TW

## 三、發明人：(共 2 人)

姓 名：(中文/英文)

1. 卓昌正 / CHANG-CHENG CHUO

2. 賴志銘 / CHIH-MING LAI

國 籍：(中文/英文) 1-2. 中華民國/TW

## 十、申請專利範圍：

1. 一種半導體發光元件的基板，包括：

一單晶材料，且具有可造成電磁波繞射之一奈米晶體結構，該奈米晶體結構在該基板之一表面部分並具有一被蝕刻過的區域及一未被蝕刻過的區域，其中該被蝕刻過的區域的深度範圍由 10nm 到 200nm，其中該奈米晶體結構為一週期性的結構，該週期性的結構具有複數個晶體，各該晶體的大小為 100nm~900nm。

2. 如申請專利範圍第 1 項所述之半導體發光元件的基板，其中各該晶體的形狀包括四邊形、五邊形、六邊形或多邊形。

3. 如申請專利範圍第 2 項所述之半導體發光元件的基板，其中該週期性的結構至少包括四方晶格或六方晶格的週期性圖案。

4. 如申請專利範圍第 1 項所述之半導體發光元件的基板，其中該基板的材料在可見光和紅外光的波長範圍是可以穿透的，且不吸收。

5. 如申請專利範圍第 4 項所述之半導體發光元件的基板，其中該單晶材料包括  $\text{Al}_2\text{O}_3$ 、 $\text{LiAlO}_2$ 、 $\text{LiGaO}_2$ 、 $\text{SiC}$ 、 $\text{GaN}$ 、 $\text{AlN}$  或  $\text{AlGaN}$ 。

6. 如申請專利範圍第 1 項所述之半導體發光元件的基板，其中該被蝕刻過的區域之表面粗糙度大於該未被蝕刻過的區域之表面粗糙度。

7. 一種半導體發光元件的基板，包括：

一單晶材料，且具有可造成電磁波繞射之一奈米晶體結構，該奈米晶體結構在該基板之一表面部分並具有一被蝕刻過的區域及一未被蝕刻過的區域，其中該被蝕刻過的區域的深度範圍由 10nm 到 200nm，其中該奈米晶體結構為一週期性的結構，該週期性的結構具有複數個晶體，各該晶體的大小為 100nm~900nm，以及

一未摻雜的氮化物半導體層，位於該單晶材料的該表面上，其中該單晶材料與該未摻雜的氮化物半導體層組成一基板。

8.如申請專利範圍第 7 項所述之半導體發光元件的基板，其中該未摻雜的氮化物半導體層至少含有銦(In)、鋁(Al)和鎵(Ga)其中之一。

9.如申請專利範圍第 7 項所述之半導體發光元件的基板，其中各該晶體的形狀包括四邊形、五邊形、六邊形或多邊形。

10.如申請專利範圍第 9 項所述之半導體發光元件的基板，其中該週期性的結構至少包括四方晶格或六方晶格的週期性圖案。

11.如申請專利範圍第 7 項所述之半導體發光元件的基板，其中該基板的材料在可見光和紅外光的波長範圍是可以穿透的，且不吸收。

12.如申請專利範圍第 7 項所述之半導體發光元件的基板，其中該單晶材料包括  $\text{Al}_2\text{O}_3$ 、 $\text{LiAlO}_2$ 、 $\text{LiGaO}_2$ 、 $\text{SiC}$ 、 $\text{GaN}$ 、 $\text{AlN}$  或  $\text{AlGaN}$ 。

13.如申請專利範圍第 7 項所述之半導體發光元件的

基板，其中該被蝕刻過的區域之表面粗糙度大於該未被蝕刻過的區域之表面粗糙度。

14. 一種製造半導體發光元件的基板的方法，包括：  
準備一單晶材料；

在該單晶材料之一表面形成一奈米晶體結構，其中該奈米晶體結構具有一被蝕刻過的區域及一未被蝕刻過的區域，其中該被蝕刻過的區域的深度範圍由 10nm 到 200nm，其中該奈米晶體結構為一週期性的結構，該週期性的結構具有複數個晶體，各該晶體的大小為 100nm~900nm；以及

利用一磊晶製程在該單晶材料之該表面成長一氮化物半導體材料，以形成一基板。

15. 如申請專利範圍第 14 項所述之製造半導體發光元件的基板的方法，其中該基板的材料在可見光和紅外光的波長範圍是可以穿透的，且不吸收。

16. 如申請專利範圍第 14 項所述之製造半導體發光元件的基板的方法，其中該單晶材料包括  $\text{Al}_2\text{O}_3$ 、 $\text{LiAlO}_2$ 、 $\text{LiGaO}_2$ 、 $\text{SiC}$ 、 $\text{GaN}$ 、 $\text{AlN}$  或  $\text{AlGaN}$ 。

17. 如申請專利範圍第 14 項所述之製造半導體發光元件的基板的方法，其中形成該奈米晶體結構的步驟包括：

利用一微影製程，在該單晶材料之該表面定義一圖案；以及

利用一蝕刻製程，在該單晶材料之該表面蝕刻出該奈米晶體結構。

18. 如申請專利範圍第 17 項所述之製造半導體發光元件



的基板的方法，其中該蝕刻製程包括乾式蝕刻或濕式蝕刻。

19. 如申請專利範圍第 17 項所述之製造半導體發光元件的基板的方法，其中該微影製程包括雷射干涉微影、雷射全像微影(Halo-lithography)、電子束微影(E-beam lithography)、X-光微影(X-ray lithography)、奈米尺寸微影(nano lithography)或奈米壓印(nano imprinting)。

20. 如申請專利範圍第 17 項所述之製造半導體發光元件的基板的方法，其中該圖案為具有週期性排列的幾何圖案，且各該晶體的形狀包括四邊形、五邊形、六邊形或多邊形。

21. 如申請專利範圍第 20 項所述之製造半導體發光元件的基板的方法，其中該幾何圖案至少包括四方晶格或六方晶格的週期性圖案。

22. 如申請專利範圍第 14 項所述之製造半導體發光元件的基板的方法，其中該磊晶製程包括分子束磊晶法(MBE)、金屬有機氣相沈積法(MOCVD)、有機金屬氣相磊晶法(OMVPE)、氮化物氣相磊晶法(HVPE)、電漿輔助化學氣相沈積法(PECVD)或濺鍍(sputter)。

23. 如申請專利範圍第 14 項所述之製造半導體發光元件的基板的方法，其中該氮化物半導體材料至少含有銦、鋁和鎵其中之一。

24. 一種發光二極體，其特徵在於：該發光二極體的基板是申請專利範圍第 1 項至第 13 項中任一項的基板。