

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁶
H04N 7/18

(11) 공개번호 특2001-0045059
(43) 공개일자 2001년06월05일

| | |
|-----------|--|
| (21) 출원번호 | 10-1999-0048173 |
| (22) 출원일자 | 1999년11월02일 |
| (71) 출원인 | 삼성전자 주식회사 윤종용 |
| (72) 발명자 | 경기 수원시 팔달구 매탄3동 416 김선우 |
| (74) 대리인 | 경기도수원시권선구권선동1185-1삼성아파트3동903호 이영필, 권석흠, 이상용 |

심사청구 : 없음

(54) 동화상 단말기에서의 카메라 제어 장치

요약

본 발명은 동화상 단말기의 주변 회로 제어 장치에 관한 것으로서, 특히 동화상 단말기에 내장된 마이크로프로세서를 이용하여 제어 신호선을 이용하여 동화상 단말기에 부착된 카메라를 직접 제어하기 위한 동화상 단말기에서의 카메라 제어 장치에 관한 것이다.

본 발명에 의하면 동화상 단말기를 구성하는 카메라 모듈의 제어 계수들을 동화상 단말기의 메인 메모리에서 읽어내어 제어 신호선을 이용하여 카메라 모듈에 직접 라이팅하여 제어함으로써, 카메라 모듈에서는 제어 계수를 저장하기 위한 별도의 메모리가 필요하지 않아 자재비가 감소되고 회로가 단순화될 뿐만 아니라, 제어 신호선을 이용하여 직접 제어 계수를 변경시킬 수 있어 제어의 효율성을 높일 수 있는 효과가 있다.

대표도

도1

명세서

도면의 간단한 설명

도 1은 본 발명에 의한 동화상 단말기에서의 카메라 제어 장치의 블록 구성도이다.

도 2는 본 발명에 의한 제어 신호선을 통하여 제어 계수들을 라이팅하는 방법의 흐름도이다.

도 3은 도 2의 어드레스 라이팅 단계의 상세 흐름도이다.

도 4는 도 2의 데이터 라이팅 단계의 상세 흐름도이다.

도 5(a)~(d)는 본 발명에 의한 제어 신호선의 타이밍도를 도시한 것이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 동화상 단말기의 주변 회로 제어 장치에 관한 것으로서, 특히 동화상 단말기에 내장된 마이크로프로세서를 이용하여 제어 신호선을 이용하여 동화상 단말기에 부착된 카메라를 직접 제어하기 위한 동화상 단말기에서의 카메라 제어 장치에 관한 것이다.

일반적으로, 동화상 단말기에서의 카메라 제어 방법은 카메라 모듈의 제어에 사용되는 계수들을 프로그램화하여 카메라 모듈의 EEPROM에 저장한 후에, 동화상 단말기의 마이크로프로세서로부터 입력되는 명령에 따라서 EEPROM에 저장되어 있는 제어 계수들을 읽어내고 이를 판독한 후에 카메라의 동작을 제어하였다.

이러한 종래의 기술에 의하면, 동화상 단말기와 카메라 모듈에 각각 메모리를 설치하고, 이를 동화상 단말기의 마이크로프로세서의 제어신호에 따라 각각 독립적으로 동작하여 카메라 모듈을 동작시켰다. 이로 인하여, 동화상 단말기의 메모리만을 이용하여 카메라를 직접 제어하는 방식에 비하여 회로 구성이 복잡하고, 메모리의 개수가 증가되어 자재비가 상승되는 문제점이 있었다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 상술한 문제점을 해결하기 위하여 동화상 단말기에 내장된 메모리에 카메라 모듈을 제어하는 계수들을 저장한 후에, 제어 신호선을 이용하여 동화상 단말기의 마이크로프로세서에 의하여 직접 카메라를 제어하는 동화상 단말기에서의 카메라 제어 장치를 제공하는데 있다.

발명의 구성 및 작용

상기 기술적 과제를 달성하기 위하여 본 발명에 의한 동화상 단말기에서의 카메라 제어 장치는 동화상 단말기의 카메라 제어 장치에 있어서, 상기 동화상 단말기 및 상기 카메라의 동작을 제어하기 위한 각종 프로그램 및 제어 데이터를 저장하는 메모리, 상기 동화상 단말기의 동작 명령을 입력시키는 입력 수단, 상기 입력 수단의 명령을 입력하여 이에 상응하는 프로그램 또는 데이터를 상기 메모리에서 읽어내어 주변 블록들을 제어하는 마이크로프로세서, 상기 마이크로프로세서와 제어 신호선으로 연결되어, 상기 제어 신호선으로 입력되는 데이터를 판독하여 이에 상응하는 카메라 제어 신호를 발생시키는 카메라 디지털신호처리 블록 및 상기 카메라 제어 신호에 상응하여 카메라 렌즈를 회전시키는 카메라 이미지 센싱 블록을 포함함을 특징으로 한다.

이하 첨부된 도면을 참조하여 본 발명의 바람직한 일 실시 예에 대하여 상세히 설명하기로 한다.

도 1에 도시된 바와 같이, 본 발명에 의한 동화상 단말기에서의 카메라 제어 장치는 메모리 블록(11), 마이크로프로세서 블록(MPU; 12), 카메라 디지털신호 처리블록(13), 카메라 이미지 센싱 블록(14), I/F 컨트롤러 & DAC 블록(15), 표시부(16), 입력수단(17)을 구비한다.

여기에서, 카메라 디지털신호 처리블록(13) 및 카메라 이미지 센싱 블록(14)은 카메라 모듈에 포함된다.

메모리 블록(11)에는 동화상 단말기로 전원이 공급되는 경우에, 초기에 시스템을 부팅시키기 위한 프로그램 및 입력수단(17)을 통하여 사용자가 입력한 각종 입력 명령에 상응하여 동화상 단말기 및 카메라 모듈을 제어하는 각종 실행 프로그램 및 데이터들이 저장되어 있다.

마이크로프로세서 블록(MPU; 12)은 입력수단(17)을 통하여 사용자가 입력한 명령에 상응하는 프로그램을 실행시키기 위하여 메모리 블록(11)에 저장되어 있는 해당 프로그램 및 데이터를 읽어내고, 이를 판독하여 주변 블록들을 제어한다. 또한, 입력된 명령이 카메라 모듈 제어에 관계되는 명령인 경우에는 이에 상응하는 제어 데이터를 메모리 블록(11)에서 읽어내어 제어 신호선을 통하여 카메라 디지털신호 처리블록(13)으로 출력한다.

카메라 디지털신호 처리블록(13)에서는 제어 신호선을 통하여 입력되는 제어 데이터들을 내장된 버퍼의 해당 번지에 라이트(write)한다. 그리고 나서, 버퍼에 저장된 데이터를 판독하여 카메라 제어신호를 발생시킨다. 또한, 카메라 이미지 센싱 블록(14)에서 전송되는 신호를 소정의 규격으로 디지털 신호처리한다.

카메라 이미지 센싱 블록(14)에서는 카메라 제어신호를 입력하여, 이에 상응하여 카메라 렌즈를 회전시키거나, 이동시키는 등의 제어 동작을 실행하고, 렌즈를 통하여 입력되는 광신호를 전기적인 신호로 변환하여 카메라 디지털신호 처리블록(13)으로 전송한다.

I/F 컨트롤러 & DAC 블록(15)은 카메라 디지털신호 처리블록(13)에서 신호처리된 화상 데이터 및 모뎀(도면에 미도시)을 통하여 수신되는 화상 데이터를 입력하여, 표시부(16)의 출력 규격에 맞추어 신호를 변환시키고 아날로그신호로 변환시켜 출력한다.

표시부(16)에서는 입력되는 화상 신호를 액정 디스플레이 수단 등을 이용하여 출력한다.

입력수단(17)은 동화상 단말기를 사용자의 의도대로 동작시키기 위한 기능키를 구비하여, 입력되는 해당 키 명령을 마이크로프로세서 블록(12)으로 전송한다.

그러면, 동화상 단말기의 메모리 블록(11) 및 마이크로프로세서 블록(12)에 의하여 어떻게 메모리 블록(11)에서 읽어낸 카메라 모듈의 제어 계수들을 카메라 디지털신호 처리블록(13)의 버퍼에 라이팅시켜 카메라 모듈을 제어하는지를 도 2~도 4의 흐름도 및 도 5(a)~(d)의 타이밍도를 중심으로 구체적으로 설명하기로 한다.

우선, 마이크로프로세서 블록(12)과 카메라 디지털신호 처리블록(13)간의 핀 데이터 방향을 마이크로프로세서 블록(12)을 기준으로 출력 단자로 CTLDEN, CTLDOCK, CTLDIN을 두고, 입력 단자로 CTLDOUT로 설정한다(단계201). 여기에서, CTLDEN는 카메라 디지털신호 처리블록 계수 조정용 인에이블 제어신호선이고, CTLDOCK는 클럭 제어신호선이고, CTLDIN은 카메라 디지털신호 처리블록 계수 조정용 데이터 입력신호선이고, CTLDOUT는 카메라 디지털신호 처리블록 계수 조정용 출력신호선이다.

CTLDEN을 1로 세팅하여 계수 조정용 제어선을 인에이블시키면 제어 계수의 값이 반영되며, 상태 변화에 따른 전송 오류를 방지하기 위하여 10ns를 지연시킨다(단계202).

다음으로 어드레스를 라이팅한다(단계203).

이에 대한 동작은 도 3을 참조하여 설명하기로 한다.

라이팅 플레그인 A7비트의 값을 '1'로 세팅하고, 비트를 카운팅하기 위하여 N을 7로 세팅하며, CTLDIN 및 CTLDOCK의 값은 초기에 '0'이 된다(단계301).

N값의 크기를 판단하여(단계302), N값이 '0'보다 크거나 같은 경우에는 도 5(c)의 최상위 어드레스 비트부터 최하위 어드레스 비트(A0) 값을 도 5(b)의 CTLDOCK의 '하이'펄스 구간동안에 순차적으로 1 비트씩 라이팅하고 CTLDOCK의 딜레이 시간을 5ns로 설정하면서, 한 어드레스 비트 값을 라이팅할 때마다 N값을 '1' 감소시킨다(단계303~단계305).

그러면, A0비트까지 어드레스 비트값을 라이팅한 후에는 N값이 -1이 되어 단계302의 판단 결과 '0'보다 작게 되어 어드레스 라이팅 단계를 종료한다.

어드레스 비트를 라이팅한 후에는 데이터를 라이팅한다(단계204).

이에 대한 동작은 도 4를 참조하여 설명하기로 한다.

어드레스 비트수와 데이터 비트수를 동일하게 8비트로 설정한 경우에는 N값을 '7'로 설정하고, CTLDIN 및 CTLDCK의 값은 초기에 '0'이 된다(단계401).

N값의 크기를 판단하여(단계402), N값이 '0'보다 크거나 같은 경우에는 도 5(c)의 최상위 데이터 비트(D7)부터 최하위 데이터 비트(D0) 값을 도 5(b)의 CTLDCK의 '하이'펄스 구간동안에 순차적으로 1 비트씩 라이팅하고 CTLDCK의 딜레이 시간을 5ns로 설정하면서, 한 어드레스 비트 값을 라이팅할 때마다 N값을 '1'감소시킨다(단계403~단계405).

그러면, D0비트까지 데이터 비트값을 라이팅한 후에는 N값이 -1이 되어 단계402의 판단 결과 '0'보다 작게 되어 어드레스 라이팅 단계를 종료한다.

이와 같이, 어드레스와 데이터를 라이팅하고 나면 도 5(a)의 CTLDEN을 '0'으로 전환시켜 디스인에이블시키고 10ns를 딜레이시킨다(단계205).

그리고, 도 5(d)의 CTLDOUT로는 CTLDEN, CTLDCK 및 CTLDIN의 조합을 이용하여 데이터를 판독하여 출력한다.

이상과 같은 동작에 의하여, 동화상 단말의 마이크로프로세서 블록(12)에서 메모리 블록(11)에 저장되어 있는 카메라 모듈의 제어 계수들을 읽어내어 카메라 디지털신호 처리블록(13)의 버퍼에 라이팅하여 변경된 제어 계수에 의하여 카메라 렌즈의 회전 등의 제어를 실행시킬 수 있게 되었다.

발명의 효과

상술한 바와 같이, 본 발명에 의하면 동화상 단말기를 구성하는 카메라 모듈의 제어 계수들을 동화상 단말기의 메인 메모리에서 읽어내어 제어 신호선을 이용하여 카메라 모듈에 직접 라이팅하여 제어함으로써, 카메라 모듈에서는 제어 계수를 저장하기 위한 별도의 메모리가 필요하지 않아 자재비가 감소되고 회로가 단순화될 뿐만 아니라, 제어 신호선을 이용하여 직접 제어 계수를 변경시킬 수 있어 제어의 효율성을 높일 수 있는 효과가 있다.

(57) 청구의 범위

청구항 1

동화상 단말기의 카메라 제어 장치에 있어서,

상기 동화상 단말기 및 상기 카메라의 동작을 제어하기 위한 각종 프로그램 및 제어 데이터를 저장하는 메모리;

상기 동화상 단말기의 동작 명령을 입력시키는 입력 수단;

상기 입력 수단의 명령을 입력하여 이에 상응하는 프로그램 또는 데이터를 상기 메모리에서 읽어내어 주변 블록들을 제어하는 마이크로프로세서;

상기 마이크로프로세서와 제어 신호선으로 연결되어, 상기 제어 신호선으로 입력되는 데이터를 판독하여 이에 상응하는 카메라 제어 신호를 발생시키는 카메라 디지털신호 처리 블록; 및

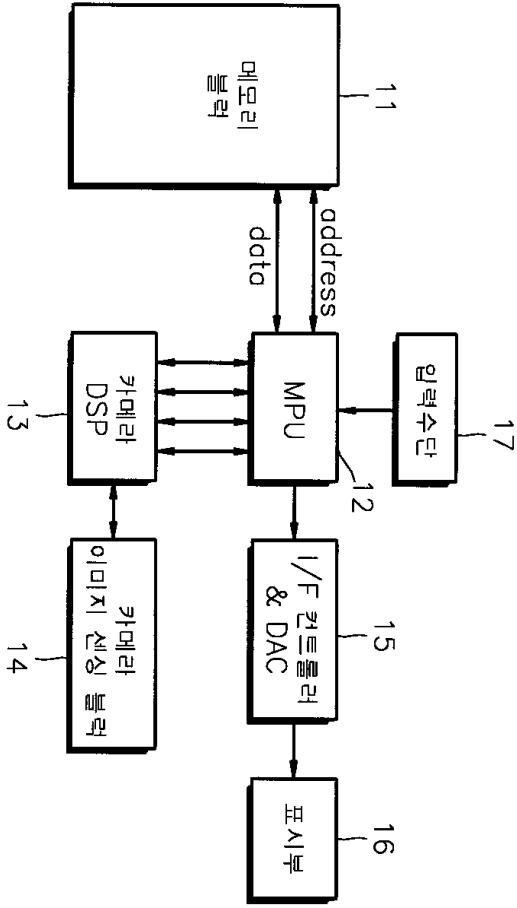
상기 카메라 제어 신호에 상응하여 카메라 렌즈를 회전시키는 카메라 이미지 센싱 블록을 포함함을 특징으로 하는 동화상 단말기에서의 카메라 제어 장치.

청구항 2

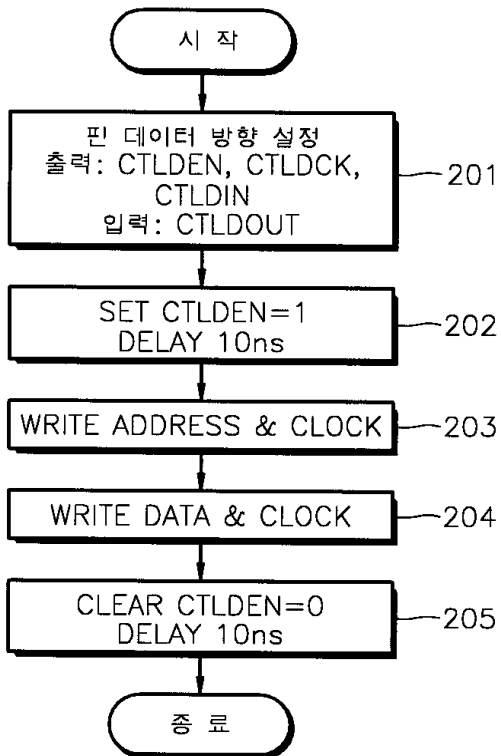
제1항에 있어서, 상기 제어 신호선은 인에이블 제어신호선, 클럭 제어신호선, 계수 조정용 데이터 입력신호선 및, 계수 조정용 데이터 출력신호선으로 구성됨을 특징으로 하는 동화상 단말기에서의 카메라 제어 장치.

도면

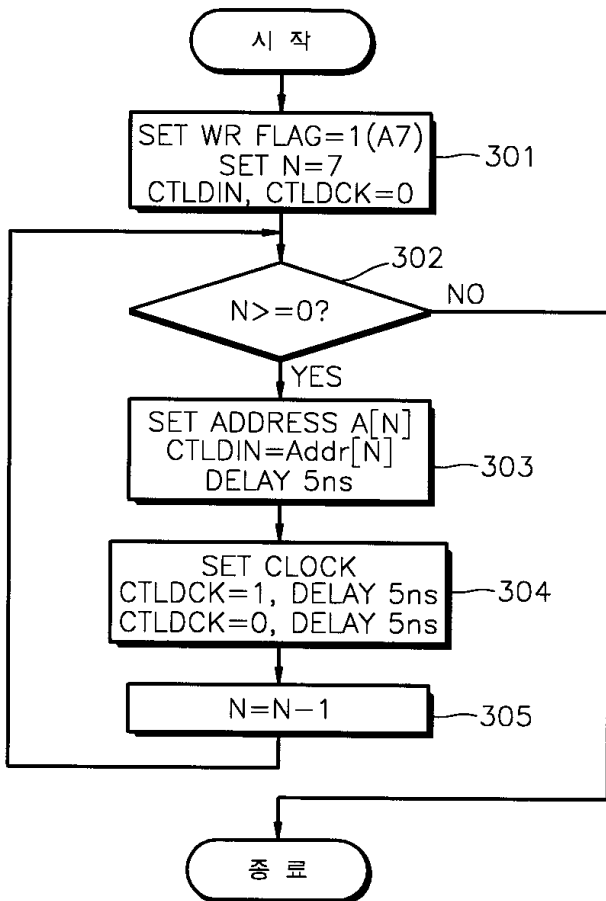
도면1



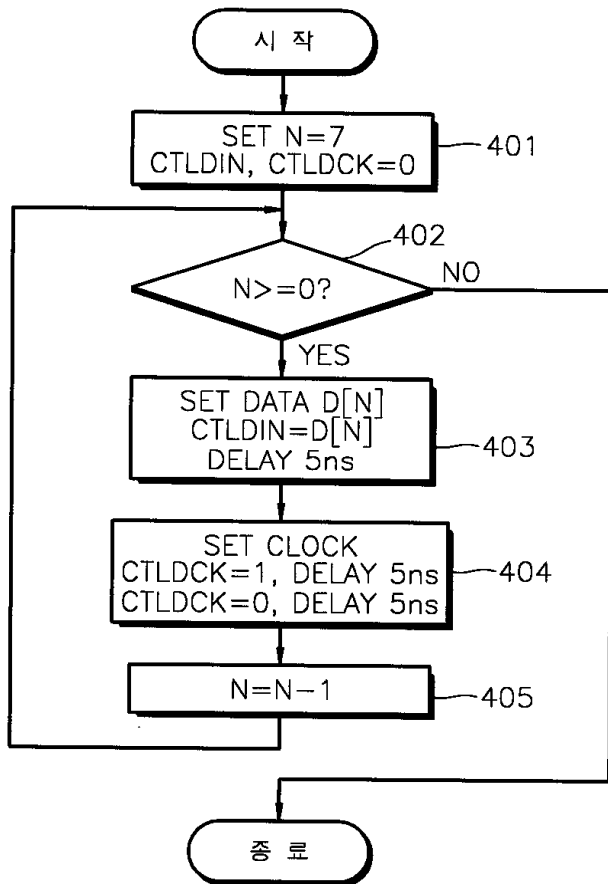
도면2



도면3



도면4



도면5

