



(12)发明专利申请

(10)申请公布号 CN 113035528 A

(43)申请公布日 2021.06.25

(21)申请号 201911347892.1

(22)申请日 2019.12.24

(71)申请人 佳邦科技股份有限公司

地址 中国台湾苗栗县竹南镇科义街11号

(72)发明人 游承翰 陈一诚

(74)专利代理机构 北京维澳专利代理有限公司

11252

代理人 王立民 曾晨

(51)Int.Cl.

H01F 27/28(2006.01)

H01F 41/076(2016.01)

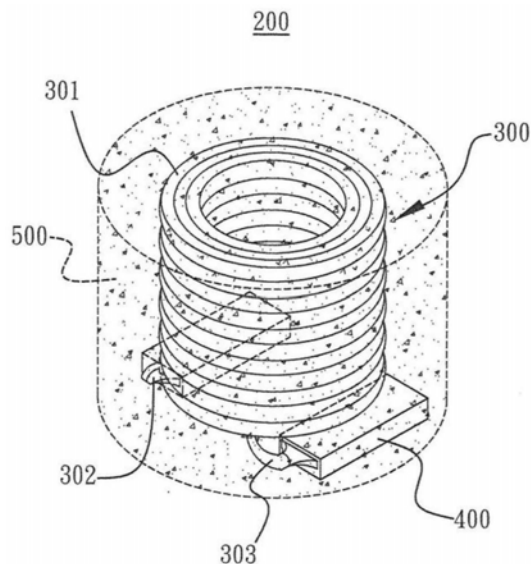
权利要求书2页 说明书7页 附图14页

(54)发明名称

无载具底部电极一体成型功率电感及其制造方法

(57)摘要

本发明公开了一种无载具底部电极一体成型功率电感及其制造方法,该功率电感器由导线、锡层、磁性粉末包覆体等所组成,其中所述线圈的线材,无须通过载具,直接引出至磁性粉末包覆体的底部作为电极,借此有效降低常见线圈与料片焊接点过小或不完全而造成电感开路的风险,并能大幅提升电感的特性、可靠度及制造良率。



1. 一种无载具底部电极一体成型功率电感,其特征在于,由线圈、锡层和磁性粉末包覆体组成;其中,所述线圈包括呈螺旋状绕线的线圈本体,以及自该线圈本体末端延伸出的第一导线与第二导线,所述第一导线与第二导线的末端外部包覆锡层,且所述线圈为所述磁性粉末包覆体所包覆;其特征在于:所述磁性粉末包覆体的内部不设置载具,所述线圈本体的第一导线与第二导线的末端自该磁性粉末包覆体的底部露出,以作为底部电极。

2. 如权利要求1所述的无载具底部电极一体成型功率电感,其特征在于,所述第一导线与第二导线自所述磁性粉末包覆体的底部露出的末端为扁片状导板。

3. 如权利要求2所述的无载具底部电极一体成型功率电感,其特征在于,所述扁片状导板的外部包覆锡层。

4. 如权利要求2所述的无载具底部电极一体成型功率电感,其特征在于,所述线圈本体的第一导线与第二导线的末端弯折后使所述扁平状导板位于所述线圈本体的下方。

5. 如权利要求2所述的无载具底部电极一体成型功率电感,其特征在于,所述第一导线与第二导线的扁片状导板为平行同向延伸设置或反向相对设置。

6. 一种如权利要求1所述的无载具底部电极一体成型功率电感的制造方法,其特征在于,其制造流程步骤,依序包括:线圈成型步骤、扁平化步骤、折弯至底部步骤及模铸步骤。

7. 如权利要求6所述的无载具底部电极一体成型功率电感的制造方法,其特征在于,所述线圈成型步骤为,制备螺旋状线圈,螺旋状线圈的线圈本体的线材可为圆形或扁平形,线圈本体的两末端伸出第一导线与第二导线。

8. 如权利要求7所述的无载具底部电极一体成型功率电感的制造方法,其特征在于,所述扁平化步骤为,将所述线圈本体的第一导线与第二导线的末端加压,使成为扁平状导板。

9. 如权利要求8所述的无载具底部电极一体成型功率电感的制造方法,其特征在于,所述折弯至底部步骤为,将所述线圈本体的第一导线与第二导线末端折弯,使其扁平状导板位于所述线圈本体的下方。

10. 如权利要求9所述的无载具底部电极一体成型功率电感的制造方法,其特征在于,所述模铸步骤为,将所述线圈本体及其第一导线与第二导线末端的扁平状导板置入模具中,于模具内填入磁性粉末,再经压铸及脱模作业后,制成整体为磁性粉末包覆体所包覆,且局部扁平状导板自该磁性粉末包覆体的底部露出以作为底部电极的功率电感。

11. 如权利要求10所述的无载具底部电极一体成型功率电感的制造方法,其特征在于,在所述折弯至底部步骤之前,增加一上锡层步骤,该上锡层步骤对所述扁平状导板的外部进行锡层包覆,以形成扁平状锡层。

12. 如权利要求10所述的无载具底部电极一体成型功率电感的制造方法,其特征在于,在所述模铸步骤后,对自所述磁性粉末包覆体的底部露出的扁平状导板进行电镀锡制程。

13. 如权利要求12所述的无载具底部电极一体成型功率电感的制造方法,其特征在于,在所述模铸步骤之后,进行电镀锡制程之前,对所述磁性粉末包覆体的外部进行绝缘涂装步骤,而于磁性粉末包覆体的外表面包覆一绝缘层。

14. 如权利要求10所述的无载具底部电极一体成型功率电感的制造方法,其特征在于,所述模铸步骤完成,而所述磁性粉末包覆体的底部未露出扁平状导板或扁平状锡层时,增加一研磨步骤,使所述扁平状导板或扁平状锡层自所述磁性粉末包覆体的底部露出,以作

为底部电极。

15. 如权利要求8所述的无载具底部电极一体成型功率电感的制造方法,其特征在于,所述扁平化步骤,不对所述线圈本体的第一导线与第二导线末端加压,而是以扁平状料片与所述第一导线与第二导线末端的导线焊接段落焊接连接。

## 无载具底部电极一体成型功率电感及其制造方法

### 技术领域

[0001] 本发明涉及一种功率电感,特别是指由导线、锡层、磁性粉末包覆体等一体成型的功率电感,利用线圈的线材,无须通过载具,直接引出至底部作为电极的无载具底部电极一体成型功率电感及其制造方法。

### 背景技术

[0002] 常见功率电感,主要包含线圈和磁性粉末包覆体,如图1所示,其线圈10包括1线圈本体11,以及自该线圈本体11延伸出的第一导线12与第二导线13。该线圈10主要使用截面为圆形或直角形的导线绕成螺旋状所形成,为了增加与电路板等电路组件的接触面积,其第一导线12、第二导线13的末端再与导线架20的料片21、22焊接连成一体。

[0003] 常见具备侧面电极与底部电极的功率电感,其制作流程为,步骤一,如图2A所示,先于导线架20上点焊数个相互间隔的线圈单元31、32、33,每个线圈单元31、32、33的第一导线12与第二导线13分别与导线架20上的料片21、22点焊连接;步骤二,如图2B所示,将上述包含线圈单元31、32、33的导线架20置入铸模中,并注入磁性粉末,经成型设备压铸及脱模作业后,成型出具有磁性粉末包覆体50的功率电感组件40;步骤三,如图2C所示,经分割制程,分离出单颗具有磁性粉末包覆体50的功率电感组件40,且功率电感组件40的两侧有向外延伸的料片21、22;步骤四,如图2D所示,将伸出磁性粉末包覆体50的料片,沿着磁性粉末包覆体50的侧面及底面弯折,制成同时具备侧面电极41与底部电极42的功率电感。

[0004] 随着产品需求的多样化与微小化发展,电子组件的空间利用率提升为业者努力的目标,因此仅具备底部电极的功率电感为现今设备需求的主流。常见仅具备底部电极的功率电感,为了使线圈置入模具后在进行模铸时可以保持固定,不致受到填入磁性粉末的影响而偏斜,设有一载具60(如图3左所示),该载具60于一平台61的上方中央形成一芯柱62,该芯柱62提供线圈组件34套设固定,线圈组件34的第一导线12与第二导线13可分别向下贯穿该平台61(如图3中上所示),或者使第一导线12与第二导线13同向平行地沿着平台61的表面延伸再折弯至平台61的底部(如图3中下所示)。经过铸模制程后,制成包覆线圈组件34的磁性粉末包覆体50(如图3右),伸至磁性粉末包覆体50底部的第一导线12与第二导线13再折弯作为底部电极。

[0005] 常见仅具备底部电极的功率电感,其另一制作方法为,使用不具备芯柱的平台载具70(如图4左所示),通过平台载具70提供线圈组件34放置其上,线圈组件34的第一导线12与第二导线13可向下贯穿该平台载具70(如图4中上所示),或者使第一导线12与第二导线13同向平行地沿着平台载具70的表面延伸再折弯至平台载具70的底部(如图4中下所示)。经过铸模制程后,制成包覆线圈组件34的磁性粉末包覆体50(如图4右所示),伸至磁性粉末包覆体50底部的第一导线12与第二导线13再折弯作为底部电极。

[0006] 但,上述常见具备侧面电极与底部电极的功率电感,如图2A所示,为了使料片21、22在模铸过程中保持一定强度,在邻接线圈单元31、32、33周遭设有向外凸出的补强部21A、22A,如此却使料片21、22在磁性粉末包覆体内部占据相当大(约25%)的设计空间,大幅降

低磁性粉末的利用率与电感的规格；而基于空间利用率的考虑，常见线圈导线与料片采用点焊连接的方式，容易因为点焊的接点过小或焊接不完全而增加可靠度风险，于磁性粉末包覆体成型后再弯折料片，则会增加组件侧面出现裂痕的机会，增加不良率的变量。再者，常见仅具备底部电极的功率电感，不论是使用有芯柱的载具，或无芯柱的平台载具，制造程序相对复杂，制造成本也居高不下，载具的使用同样也会在磁性粉末包覆体内部占据相当大的设计空间，大幅降低磁性粉末的利用率与电感的规格。

## 发明内容

[0007] 本发明的目的是提供一种无载具底部电极一体成型功率电感及其制造方法，该功率电感不使用载具，仅由线圈、锡层、磁性粉末三个部份组成，并以线圈的导线直接引出至底部作为底部电极。

[0008] 依本发明的无载具底部电极一体成型功率电感及其制造方法，引出至底部作为底部电极的导线可经扁平化处理而成为扁平状导板，可有效改善常见线圈与料片点焊连接的缺失，大幅提高电感的可靠度，缩短制造程序及提升制造良率，为本发明的又一目的。

[0009] 依本发明的无载具底部电极一体成型功率电感及其制造方法，通过使线圈的线材直接引出至底部作为电极，可大幅提高电感的可靠度，及提升制造良率，为本发明的又一目的。

[0010] 依本发明的无载具底部电极一体成型功率电感及其制造方法，引出至底部的导线又可不经扁平化处理，而以扁平状料片经长条段焊接而作为底部电极，同样可避免常见线圈与料片点焊连接的缺失，为本发明的又一目的。

[0011] 依本发明的无载具底部电极一体成型功率电感及其制造方法，主要应用于车用电子(Automotive)、中央处理器(CPU)、图形处理器(GPU)、服务器(Server)等所需电源管理系统的必要被动组件，并以新颖制程技术满足客户对转换效率与产品小型化的要求，为本发明的又一目的。

[0012] 本发明提供了一种无载具底部电极一体成型功率电感，由线圈、锡层和磁性粉末包覆体组成；其中，所述线圈包括呈螺旋状绕线的线圈本体，以及自该线圈本体末端延伸出的第一导线与第二导线，所述第一导线与第二导线的末端外部包覆锡层，且所述线圈为所述磁性粉末包覆体所包覆；其特征在于：所述磁性粉末包覆体的内部不设置载具，所述线圈本体的第一导线与第二导线的末端自该磁性粉末包覆体的底部露出，以作为底部电极。

[0013] 进一步地，所述第一导线与第二导线自所述磁性粉末包覆体的底部露出的末端为扁片状导板。

[0014] 进一步地，所述扁片状导板的外部包覆锡层。

[0015] 进一步地，所述线圈本体的第一导线与第二导线的末端弯折后使所述扁平状导板位于所述线圈本体的下方。

[0016] 进一步地，所述第一导线与第二导线的扁片状导板为平行同向延伸设置或反向相对设置。

[0017] 本发明还提供了无载具底部电极一体成型功率电感的制造方法，其制造流程步骤，依序包括：线圈成型步骤、扁平化步骤、折弯至底部步骤及模铸步骤。

[0018] 进一步地，所述线圈成型步骤为，制备螺旋状线圈，螺旋状线圈的线圈本体，其线

材可为圆形或扁平形,线圈本体的两末端伸出第一导线与第二导线。

[0019] 进一步地,所述扁平化步骤为,将所述线圈本体的第一导线与第二导线的末端加压,使成为扁平状导板。

[0020] 进一步地,所述折弯至底部步骤为,将所述线圈本体的第一导线与第二导线末端折弯,使其扁平状导板位于所述线圈本体的下方。

[0021] 进一步地,所述模铸步骤为,将所述线圈本体及其第一导线与第二导线末端的扁平状导板,置入模具中,于模具内填入磁性粉末,再经压铸及脱模作业后,制成整体为磁性粉末包覆体所包覆,且局部扁平状导板自该磁性粉末包覆体的底部露出以作为底部电极的功率电感。

[0022] 进一步地,在所述折弯至底部步骤之前,增加一上锡层步骤,该上锡层步骤对所述扁平状导板的外部进行锡层包覆,以形成扁平状锡层。

[0023] 进一步地,在所述模铸步骤后,对自所述磁性粉末包覆体的底部露出的扁平状导板,进行电镀锡层制程。

[0024] 进一步地,在所述模铸步骤之后,进行电镀锡层制程之前,对所述磁性粉末包覆体的外部进行绝缘涂装步骤,而于磁性粉末包覆体的外表面包覆一绝缘层。

[0025] 进一步地,所述模铸步骤完成,而所述磁性粉末包覆体的底部未露出扁平状导板或扁平状锡层时,增加一研磨步骤,使所述扁平状导板或扁平状锡层自所述磁性粉末包覆体的底部露出,以作为底部电极。

[0026] 进一步地,所述扁平化步骤,不对所述线圈本体的第一导线与第二导线末端加压,而是以扁平状料片与所述第一导线与第二导线末端的导线焊接段落焊接连接。

## 附图说明

[0027] 图1为常见螺旋线圈与导线架连接的立体示意图。

[0028] 图2A~2D为常见具备侧面电极与底部电极的功率电感的各个制造步骤的成品示意图。

[0029] 图3为常见仅具备底部电极的功率电感其使用载具的各个制造步骤的成品示意图。

[0030] 图4为常见仅具备底部电极的功率电感其使用平台载具的各个制造步骤的成品示意图。

[0031] 图5A为本发明无载具底部电极一体成型功率电感及其制造方法的功率电感立体示意图。

[0032] 图5B为图5A的侧视示意图。

[0033] 图6为本发明无载具底部电极一体成型功率电感的制造方法的制造步骤流程图。

[0034] 图7A为本发明无载具底部电极一体成型功率电感的制造方法于线圈成型步骤的线圈侧视图。

[0035] 图7B为图7A的仰视图。

[0036] 图8A为本发明无载具底部电极一体成型功率电感的制造方法于扁平化步骤的线圈侧视图。

[0037] 图8B为图8A的仰视图。

[0038] 图9A为本发明无载具底部电极一体成型功率电感的制造方法于上锡层步骤的线圈侧视图。

[0039] 图9B为图9A的仰视图。

[0040] 图10A为本发明无载具底部电极一体成型功率电感的制造方法于折弯至底部步骤的线圈侧视图。

[0041] 图10B为图10A的仰视图。

[0042] 图11A为本发明无载具底部电极一体成型功率电感的制造方法于模铸步骤的功率电感侧视图。

[0043] 图11B为图11A的仰视图。

[0044] 图12A为本发明无载具底部电极一体成型功率电感的制造方法于绝缘涂装步骤的功率电感侧视图。

[0045] 图12B为图12A的仰视图。

[0046] 图13A为本发明无载具底部电极一体成型功率电感的制造方法于研磨步骤的功率电感侧视图。

[0047] 图13B为图13A的仰视图。

[0048] 图14A为本发明无载具底部电极一体成型功率电感的制造方法的另一线圈立体示意图。

[0049] 图14B为本发明无载具底部电极一体成型功率电感的制造方法的再一线圈立体示意图。

[0050] 图14C为本发明无载具底部电极一体成型功率电感的制造方法的又线圈侧视图。

[0051] 图14D为本发明无载具底部电极一体成型功率电感的制造方法的另一扁平化步骤的线圈立体示意图。

[0052] 图15为本发明无载具底部电极一体成型功率电感与习知电感经实验测试的饱和电流特性曲线相对比较图。

[0053] 图16为本发明无载具底部电极一体成型功率电感与习知电感经轻负载实验测试的转换效率曲线相对比较图。

[0054] 图17为本发明无载具底部电极一体成型功率电感与习知电感经重负载实验测试的转换效率曲线相对比较图。

[0055] 附图标记说明：

[0056] 10:线圈

[0057] 11:线圈本体

[0058] 12:第一导线

[0059] 13:第二导线

[0060] 20:导线架

[0061] 21、22:料片

[0062] 21A、22A:补强部

[0063] 31、32、33:线圈单元

[0064] 34:线圈组件

[0065] 40:功率电感组件

- [0066] 41:侧面电极
- [0067] 42:底部电极
- [0068] 50:磁性粉末包覆体
- [0069] 60:载具
- [0070] 61:平台
- [0071] 62:芯柱
- [0072] 70:平台载具
- [0073] 200:功率电感
- [0074] 200A:线圈成型步骤
- [0075] 200B:扁平化步骤
- [0076] 200C:上锡层步骤
- [0077] 200D:折弯至底部步骤
- [0078] 200E:模铸步骤
- [0079] 200F:绝缘涂装步骤
- [0080] 200G:研磨步骤
- [0081] 300:线圈
- [0082] 301:线圈本体
- [0083] 302:第一导线
- [0084] 303:第二导线
- [0085] 302A、303A:扁平状导板
- [0086] 400:锡层
- [0087] 500:磁性粉末包覆体
- [0088] 501:绝缘层
- [0089] 600:扁平线材螺旋线圈
- [0090] 601:第一导线材
- [0091] 602:第二导线材
- [0092] 701、702:扁平状导板
- [0093] 801:扁平状料片
- [0094] 802:导线焊接段落。

### 具体实施方式

[0095] 下面通过参考附图描述的实施例是示例性的,仅用于解释本发明,而不能解释为对本发明的限制。

[0096] 本发明的无载具底部电极一体成型功率电感,如图5A、5B所示,该功率电感200由线圈300、锡层400和磁性粉末包覆体500组成,该磁性粉末包覆体500的外观可为任意形状。如图所示,所述线圈300包括呈螺旋状绕线的线圈本体301,以及自线圈本体301末端水平延伸出的第一导线302与第二导线303;所述第一导线302与第二导线303的末端为扁平状导板302A、303A,扁平状导板302A、303A的外部包覆锡层400,并弯折至线圈本体301的下方,当整体经磁性粉末包覆体500模铸包覆后,露出磁性粉末包覆体500底部的锡层400则作为底部



电极。

[0097] 本发明的无载具底部电极一体成型功率电感,其制造流程步骤,如第6图所示,依序包括:线圈成型步骤200A、扁平化步骤200B、上锡层步骤200C、折弯至底部步骤200D、模铸步骤200E、绝缘涂装步骤200F及研磨步骤200G;其中:

[0098] 线圈成型步骤200A:如图7A、7B所示,制备螺旋状线圈,线圈本体301的线材可为圆形、扁平形或其他形状,以使用铜线为较佳。线圈本体301两末端线材的第一导线302与第二导线303于两侧向前伸出;

[0099] 扁平化步骤200B:如图8A、8B所示,将线圈本体301的第一导线302与第二导线303的末端加压,使成为扁平状导板302A、303A;

[0100] 上锡层步骤200C:如图9A、9B所示,对两扁平状导板302A、303A进行锡层包覆制程,使每1扁平状导板302A、303A的外部均以锡层400包覆;

[0101] 折弯至底部步骤200D:如图10A、10B所示,将外部包覆锡层400的扁平状导板302A、303A,向下折弯至线圈本体301的下方;

[0102] 模铸步骤200E:如图11A、11B所示,经模铸制程,将螺旋状线圈300及下方包覆锡层400的扁平状导板302A、303A整体,一起置入模具中;螺旋状线圈300可通过反折至其底部的扁平状导板302A、303A的支撑而于模具中保持固定;当于模具内填入磁性粉末,再经压铸及脱模作业后,即得制成以磁性粉末包覆体500包覆的功率电感200;

[0103] 绝缘涂装步骤200F:如图12A、12B所示,于磁性粉末包覆体500的外表面进行绝缘涂装,使形成绝缘层501,借此可保护磁性粉末包覆体500避免受到后续制程影响;

[0104] 研磨步骤200G:如图13A、13B所示,对磁性粉末包覆体500的底部进行研磨,使扁平状导板302A、303A底部的锡层400露出,作为底部电极,以连接至电路板等电器组件。

[0105] 本发明的无载具底部电极一体成型功率电感,通过导线的扁平状导板302A、303A于外部包覆锡层400,并于磁性粉末包覆体500的底部露出,作为底部电极的结构,除了可经由上述制造流程制作,实施时亦可作调整。例如,可如图14A所示,使用扁平状线材绕成的扁平线材螺旋线圈600;或如图14B所示,使线圈两端的第一导线材601与第二导线材602分别往相反方向延伸;或如图14C所示,使螺旋线圈的两侧导线材的扁平状导板701、702相对反向弯折设置。

[0106] 此外,所述扁平化步骤,亦可不对第一导线与第二导线的末端进行加压扁平,而是如图14D所示,直接在导线的末端焊接一扁平状料片801,通过导线末端的导线焊接段落802的长度相当于扁平状料片801的长度,由于焊接部位延长,焊接强度增加,可避免习知点焊的缺失,亦不影响磁性粉末包覆体内部的设计空间

[0107] 再者,所述上锡层步骤200C可省略,改为当完成研磨步骤200G后,再对磁性粉末包覆体下方露出作为底部电极的扁平状导板或扁平状料片,进行电镀锡层制程。

[0108] 又,所述研磨步骤200F亦可省略,直接通过模具的设计,于完成模铸步骤200E后,直接在磁性粉末包覆体500的底部露出锡层400,作为底部电极。

[0109] 本发明的无载具底部电极一体成型功率电感,经过实验证明,如图15所示,以相同规格产品,本发明的一体成型功率电感,在直流偏置电流(BIAS)为0到30安培期间,本发明功率电感的饱和电流(Staurat ion current)特性明显优于常见功率电感。可得出以下规格比较数据:

	电感值	直流阻抗 [mΩ]		饱和电流 [A]	
	+/-20% [μH]	平均值	最差值	平均值	最佳值
[0110] 本专利	1	5	5.2	23	21
习知技艺	1	5.5	6.1	19	16

[0111] 此外,如图16及17所示,不论是使用手机等负载电流在0.5至8安培间的轻负载产品或电器设备等负载电流在10至40安培间的高负载产品,本发明功率电感于中央处理器的转换效率均优于常见功率电感。

[0112] 因此,本发明经由上述制造流程所制成的无载具底部电极一体成型功率电感,具有如下特点:

[0113] 一、不使用载具,使得磁性粉末包覆体内可达到优化空间利用率,获得较高的磁饱和电流与较低的直流阻抗。

[0114] 二、以线圈导线直接作为底部电极,可辅助降低磁性粉末损耗,对于客户端的电源转换管理系统,可以提供较佳的转换效率,满足客户对能源规范的要求。

[0115] 三、可防止电感排列过于密集所造成的短路风险,让客户端的电源转换管理系统可以有更多的利用空间或满足客户系统小型化要求。

[0116] 四、有别于常见功率电感以线材点焊于料片上当作电极,本发明让线材直接引出至底部当电极,可以有效降低线材与料片点焊不完全,造成电感开路的风险,大幅提高电感的可靠度。

[0117] 五、降低料片造成的组件侧边裂痕风险。

[0118] 以上依据图式所示的实施例详细说明了本发明的构造、特征及作用效果,以上所述仅为本发明的较佳实施例,但本发明不以图面所示限定实施范围,凡是依照本发明的构想所作的改变,或修改为等同变化的等效实施例,仍未超出说明书与图示所涵盖的精神时,均应在本发明的保护范围内。

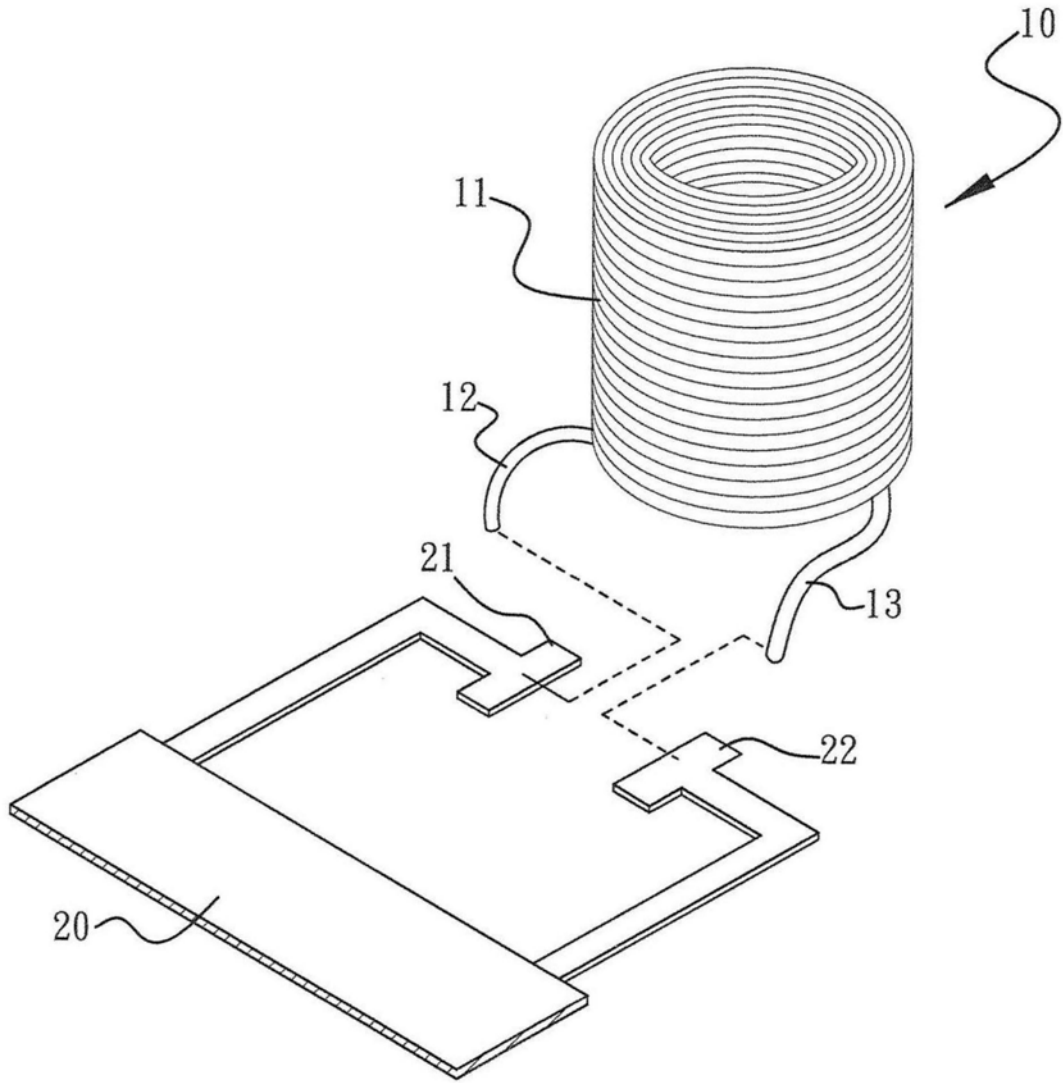


图1

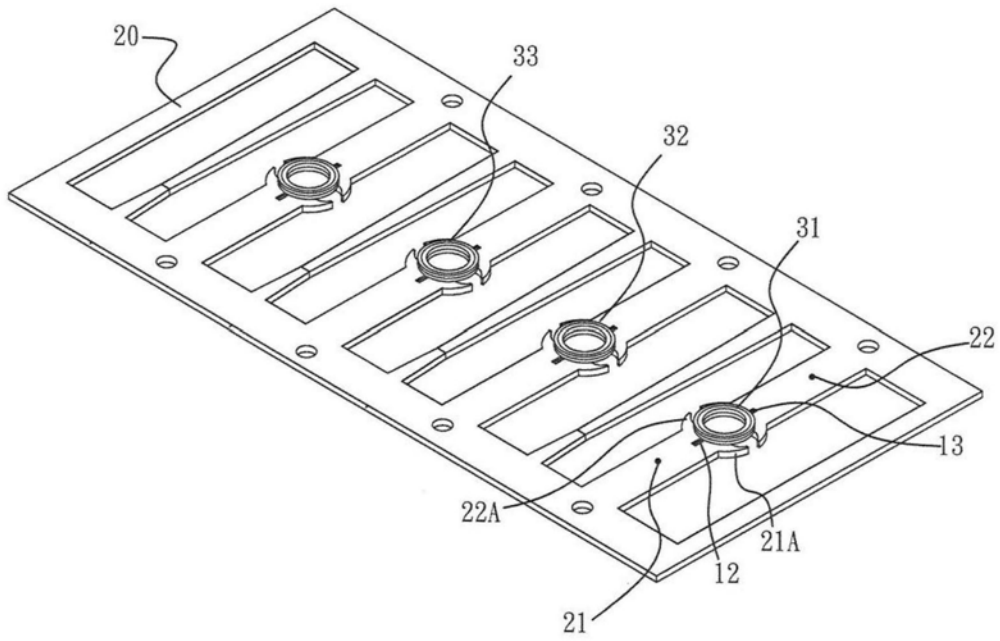


图2A

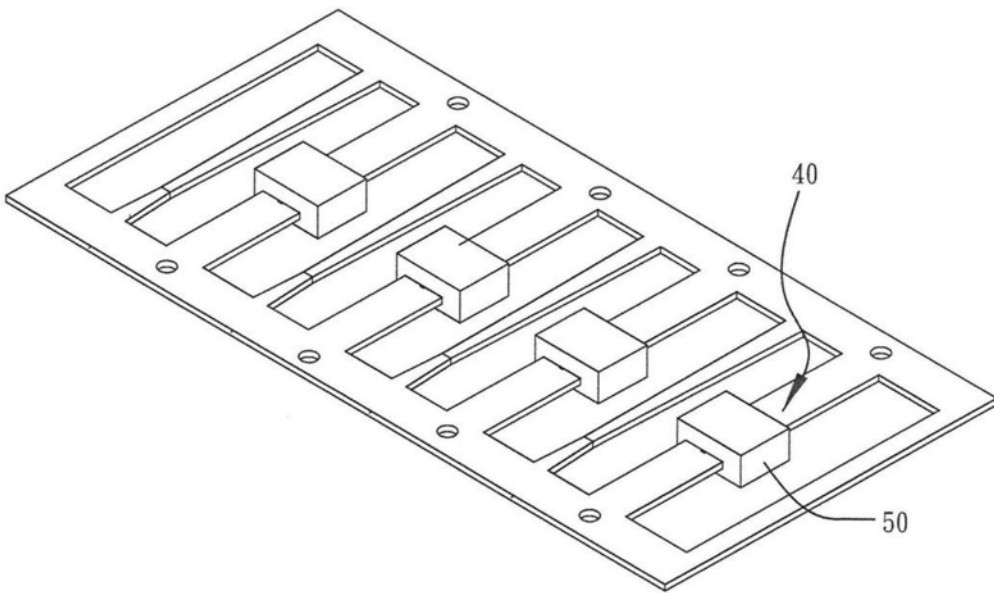


图2B

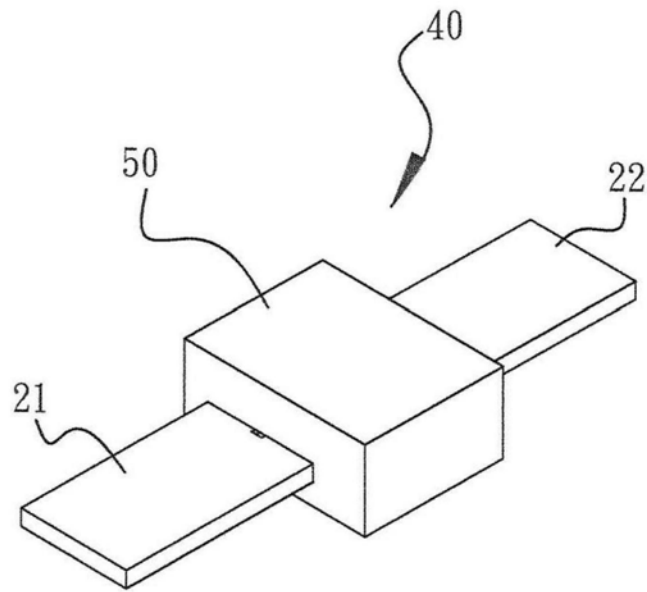


图2C

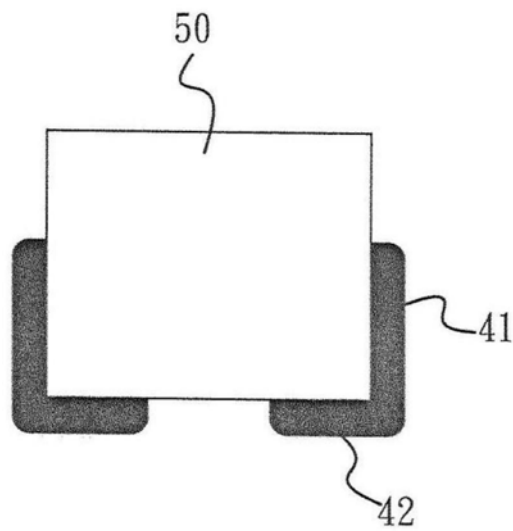


图2D

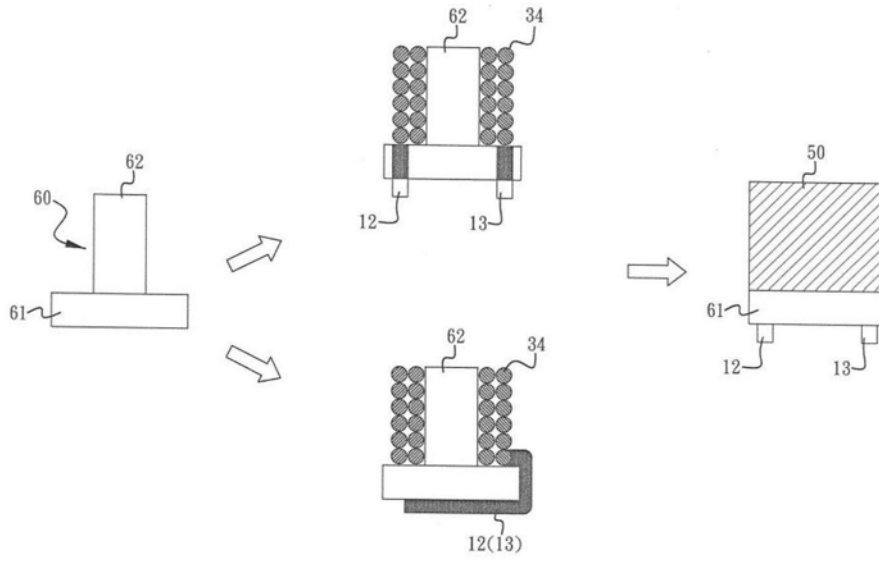


图3

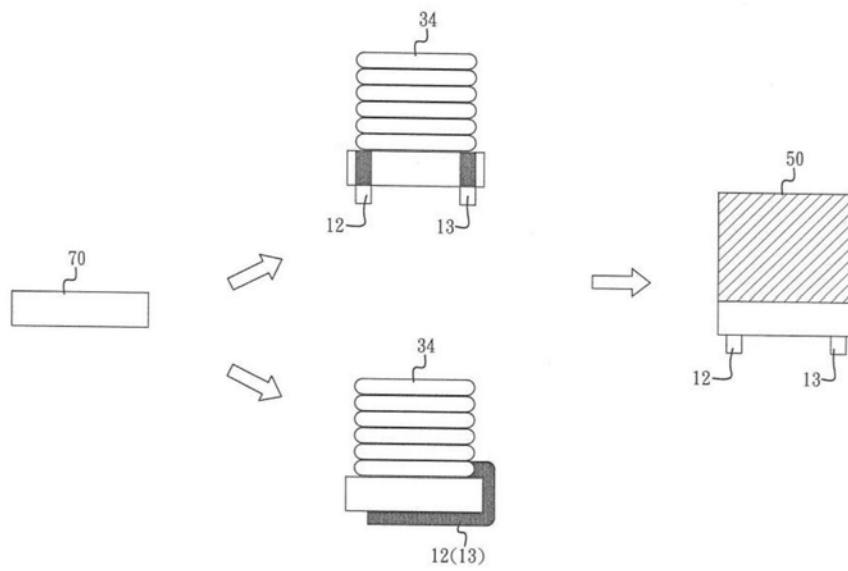


图4

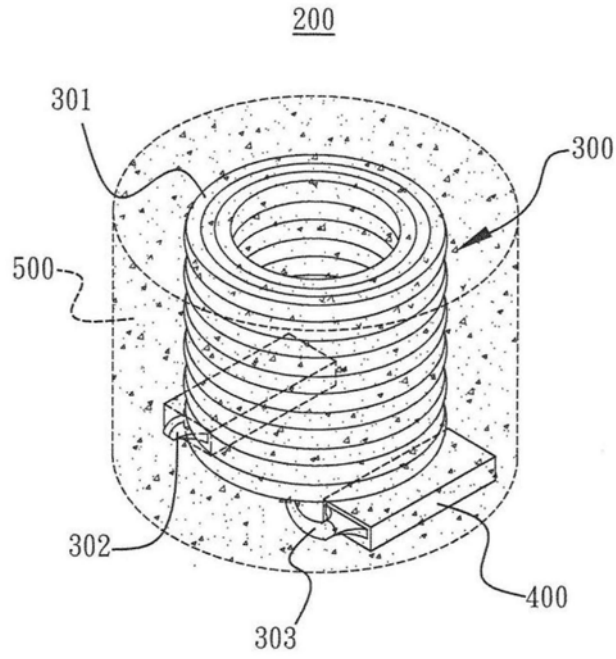


图5A

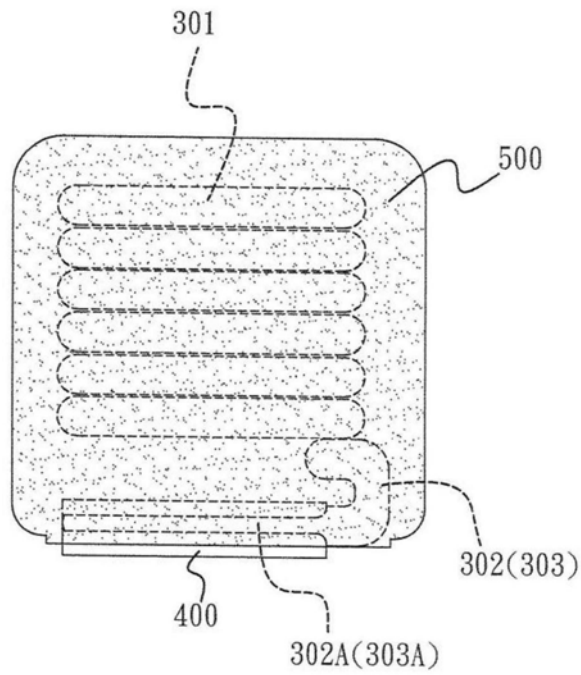


图5B

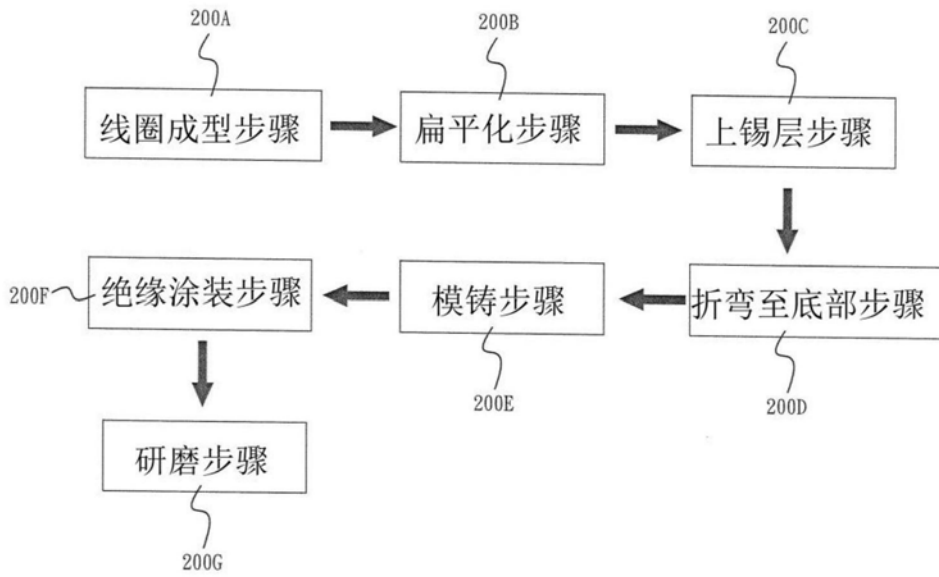


图6

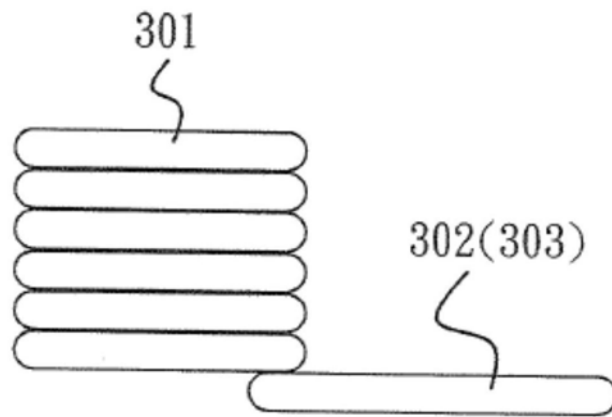


图7A

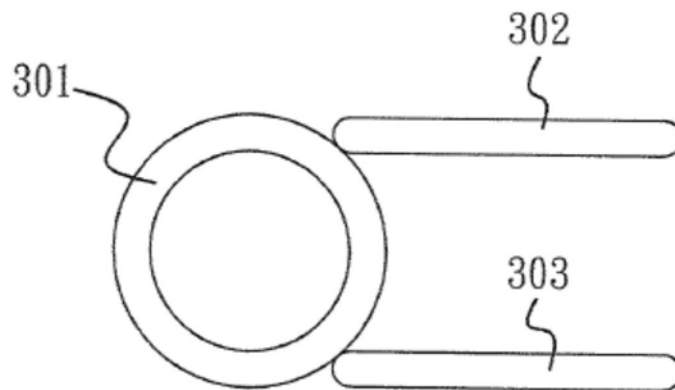


图7B



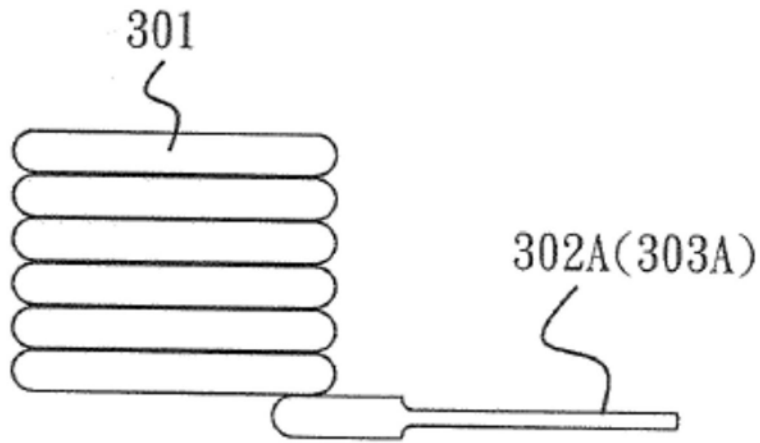


图8A

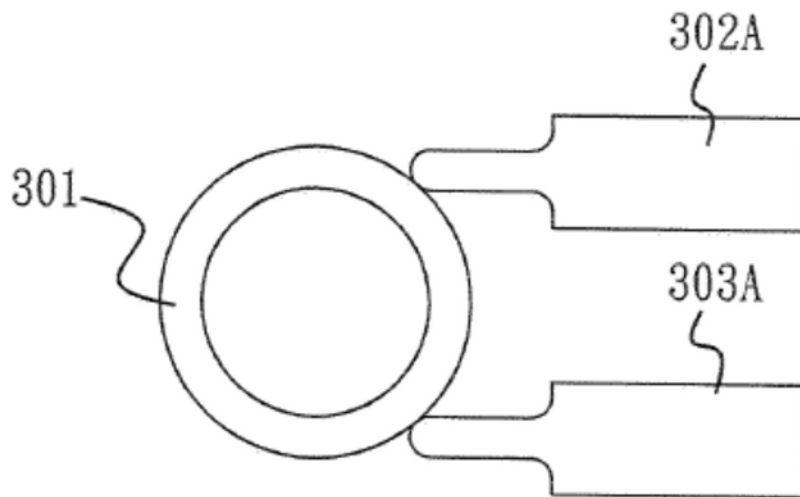


图8B

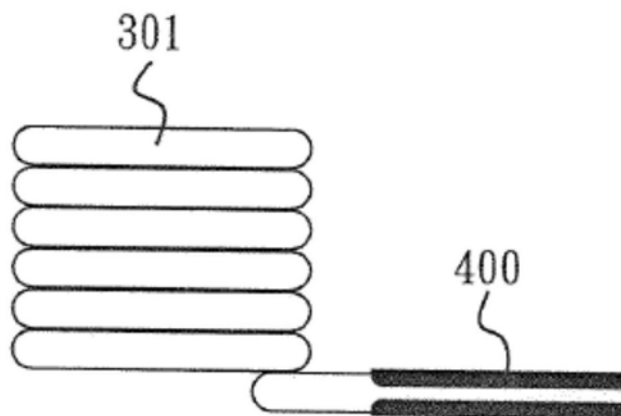


图9A

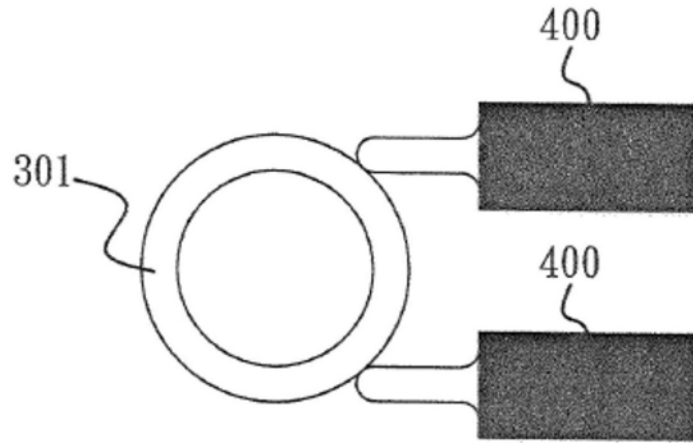


图9B

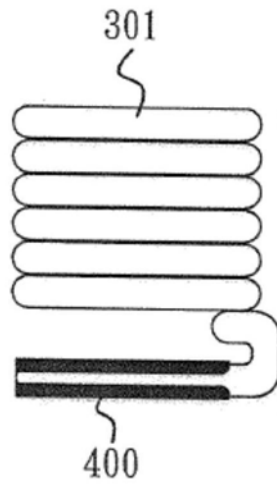


图10A

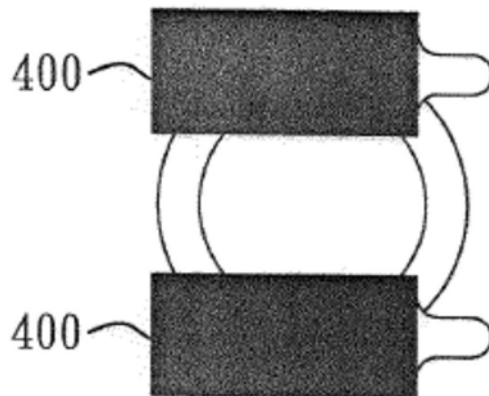


图10B

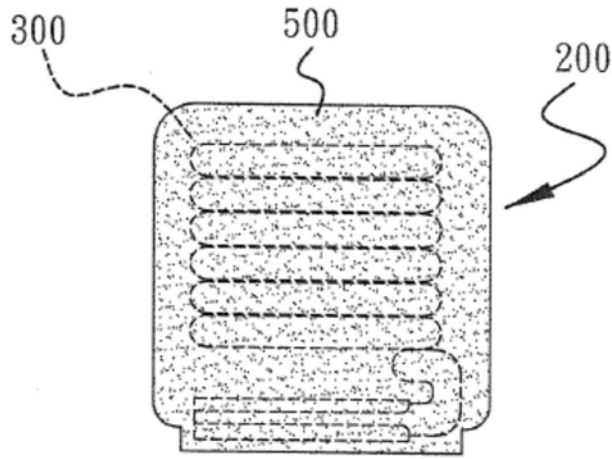


图11A

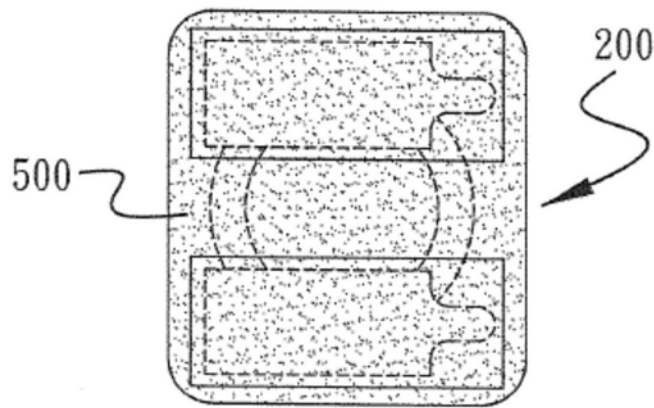


图11B

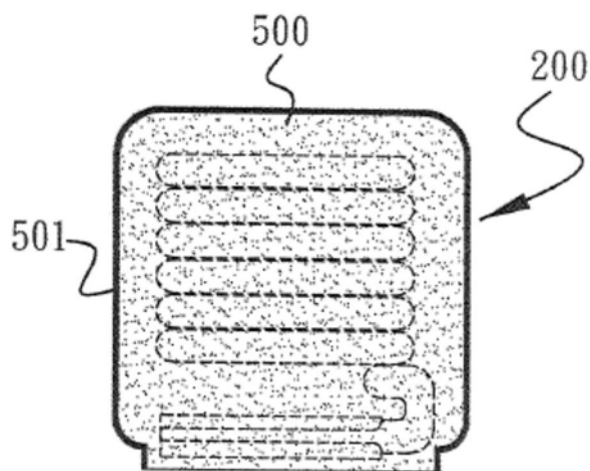


图12A

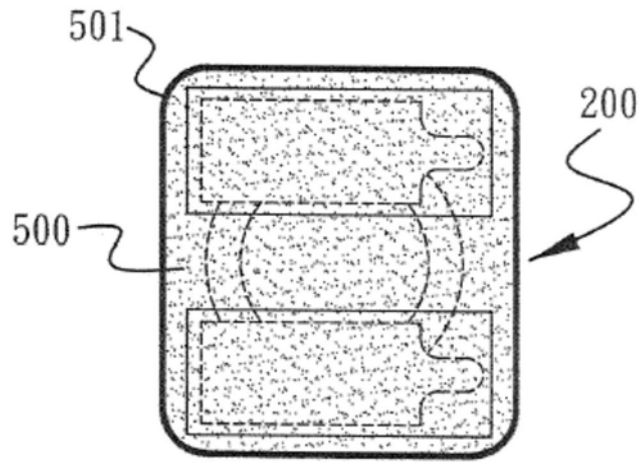


图12B

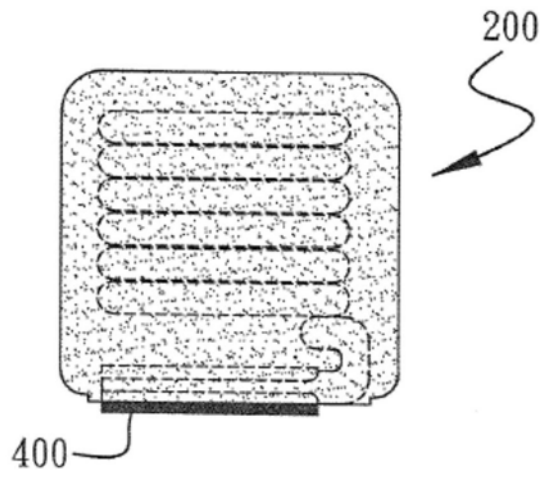


图13A

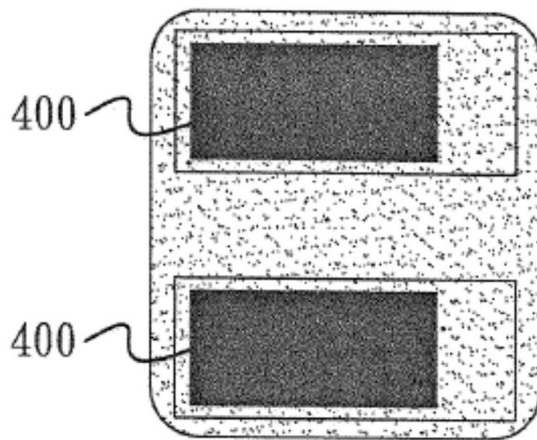


图13B

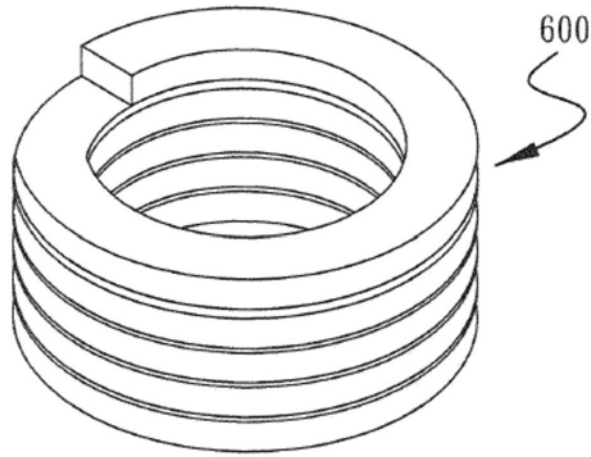


图14A

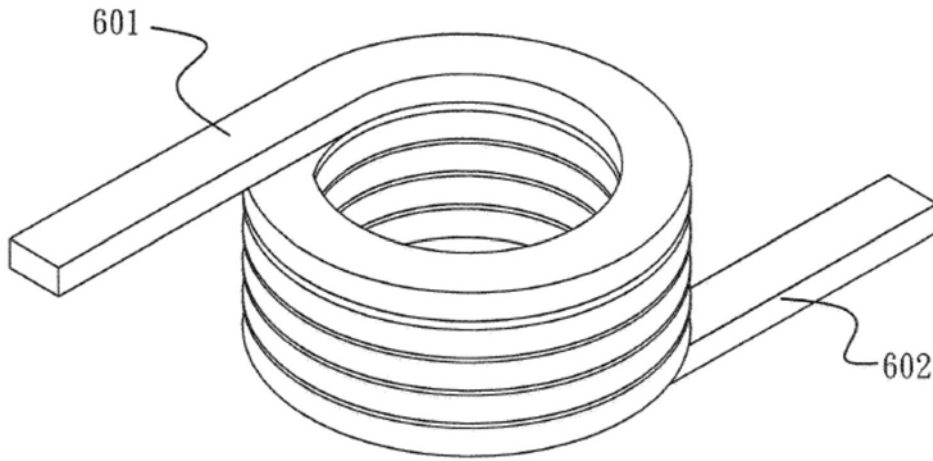


图14B

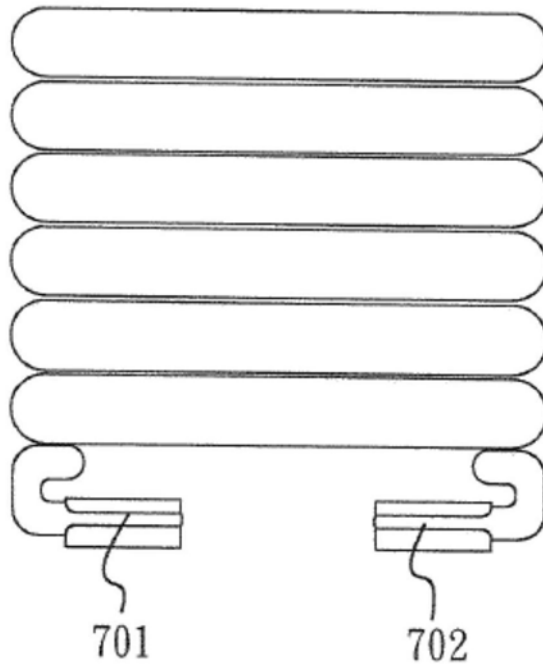


图14C

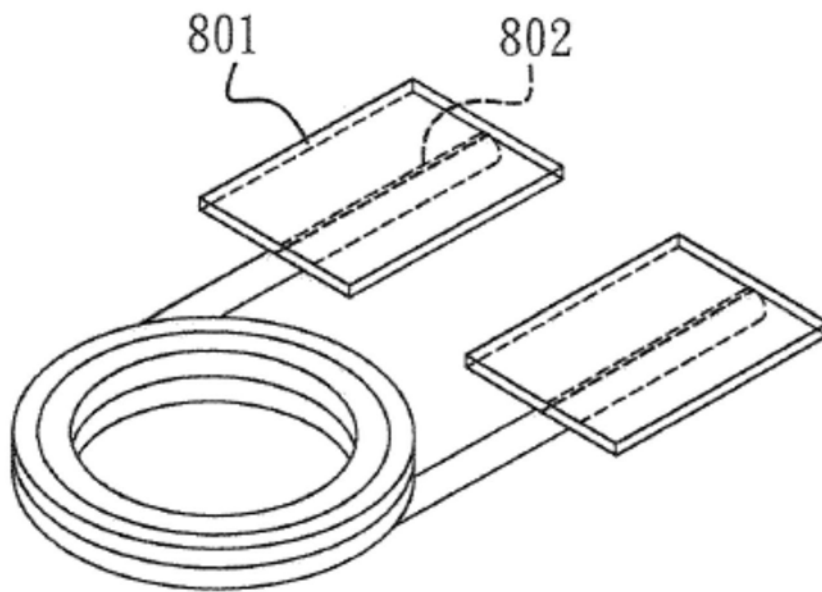


图14D

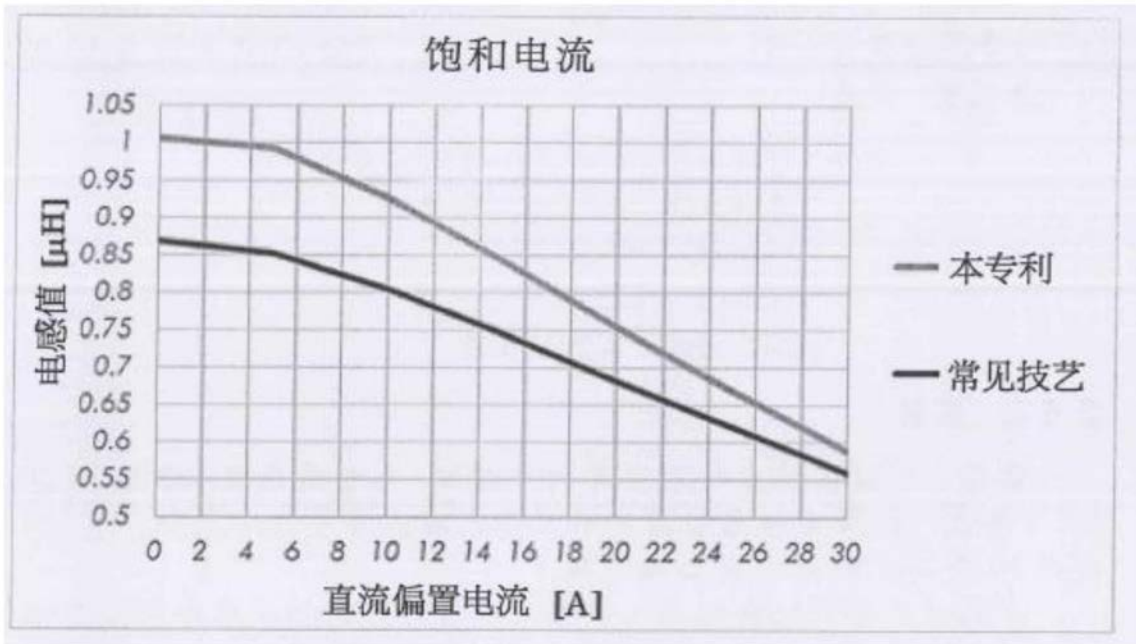


图15

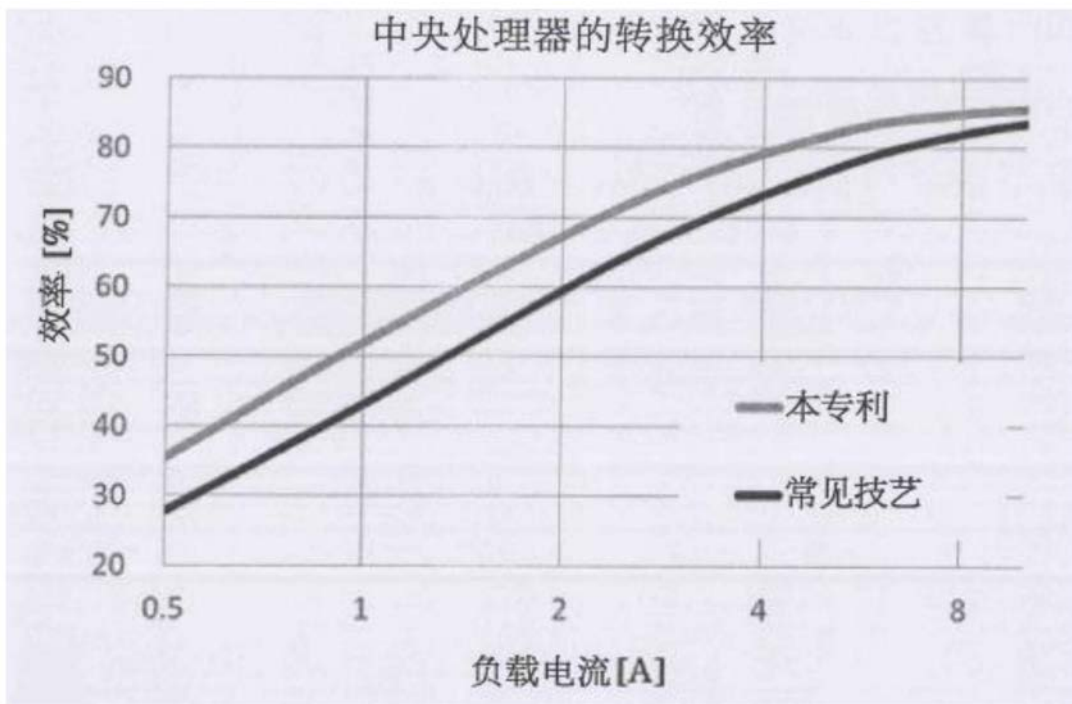


图16

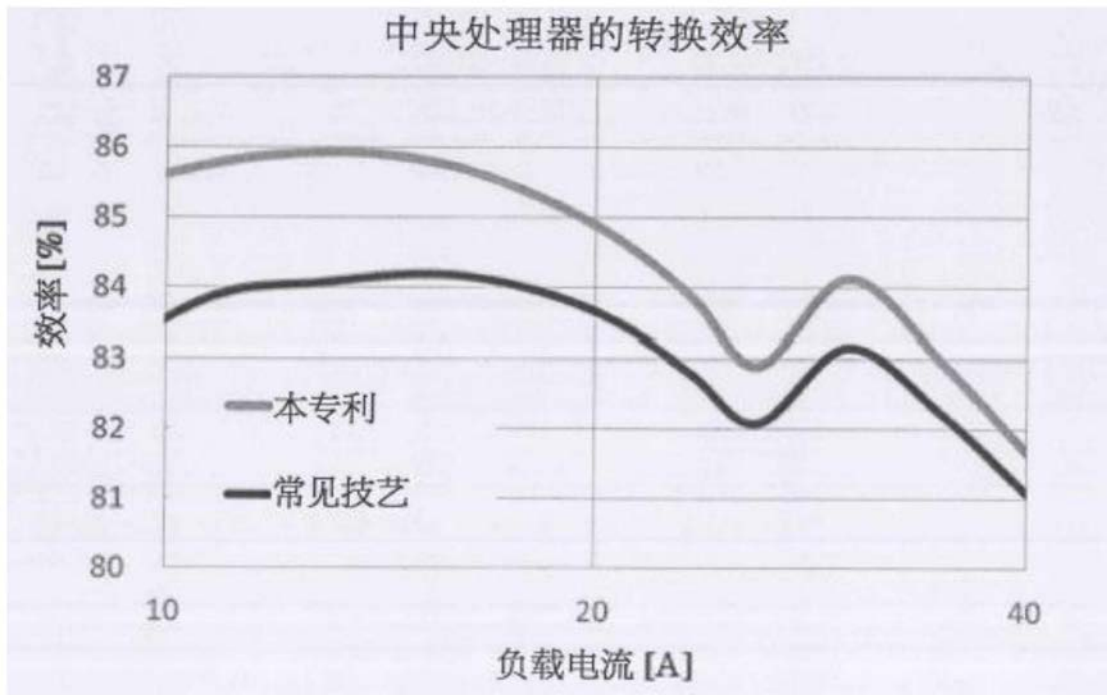


图17