

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4628185号  
(P4628185)

(45) 発行日 平成23年2月9日(2011.2.9)

(24) 登録日 平成22年11月19日(2010.11.19)

(51) Int.Cl.		F I			
HO4B	10/04	(2006.01)	HO4B	9/00	Y
HO4B	10/06	(2006.01)	HO1L	33/00	J
HO4B	10/14	(2006.01)	HO4B	9/00	R
HO4B	10/26	(2006.01)			
HO4B	10/28	(2006.01)			

請求項の数 15 (全 16 頁) 最終頁に続く

(21) 出願番号	特願2005-155611 (P2005-155611)	(73) 特許権者	000116024
(22) 出願日	平成17年5月27日(2005.5.27)		ローム株式会社
(65) 公開番号	特開2006-333208 (P2006-333208A)		京都府京都市右京区西院溝崎町2-1番地
(43) 公開日	平成18年12月7日(2006.12.7)	(74) 代理人	100064746
審査請求日	平成20年5月20日(2008.5.20)		弁理士 深見 久郎
		(74) 代理人	100085132
			弁理士 森田 俊雄
		(74) 代理人	100083703
			弁理士 仲村 義平
		(74) 代理人	100096781
			弁理士 堀井 豊
		(74) 代理人	100098316
			弁理士 野田 久登
		(74) 代理人	100109162
			弁理士 酒井 将行

最終頁に続く

(54) 【発明の名称】 半導体装置、モジュールおよび携帯端末機器

(57) 【特許請求の範囲】

【請求項1】

負荷を駆動する半導体装置であって、  
 第1の入力信号に応じ、第1の駆動信号を出力する第1の駆動回路と、  
 第2の入力信号に応じ、前記第1の駆動回路とともに前記負荷を駆動する第2の駆動信号を出力する第2の駆動回路とを備え、  
 前記第2の駆動回路は、  
 前記第1の駆動回路の動作タイミングに応じたタイミング制御信号と前記第2の入力信号とを受け、活性期間を定めて出力制御信号を出力するタイミング制御部と、  
 前記第2の入力信号および前記出力制御信号を受け、前記出力制御信号の活性期間において前記第2の入力信号を増幅して前記第2の駆動信号を出力する増幅部とを含む、半導体装置。

【請求項2】

前記第2の駆動回路は、前記第2の入力信号を遅延させて前記第2の駆動信号を出力する、請求項1に記載の半導体装置。

【請求項3】

前記タイミング制御部は、前記第2の入力信号の活性化に応じて前記出力制御信号を活性化し、前記タイミング制御信号の非活性化に応じて前記出力制御信号を非活性化させる、請求項1に記載の半導体装置。

【請求項4】

- 前記第 1 の駆動回路は、  
 前記第 1 および第 2 の入力信号を受け、前記タイミング制御信号を出力するプリアンプ回路と、  
 前記タイミング制御信号を受けるための第 1 のノードにドレインおよびゲートが接続される第 1 の N チャンネル MOS トランジスタと、  
 前記第 1 の N チャンネル MOS トランジスタのソースと接地ノードとの間に接続される第 1 の抵抗と、  
 前記第 1 および第 2 の駆動信号を出力するための第 2 のノードにドレインが接続され、前記第 1 のノードにゲートが接続される第 2 の N チャンネル MOS トランジスタと、  
 前記第 2 の N チャンネル MOS トランジスタのソースと前記接地ノードとの間に接続される第 2 の抵抗とを含み、  
 前記増幅部は、  
 前記第 2 のノードにドレインが接続される第 3 の N チャンネル MOS トランジスタと、  
 前記第 3 の N チャンネル MOS トランジスタのソースと前記接地ノードとの間に接続される第 3 の抵抗と、  
 前記第 1 のノードと前記第 3 の N チャンネル MOS トランジスタのゲートとの間に接続され、前記出力制御信号に応じて導通するトランスマッションゲートとを含む、請求項 1 に記載の半導体装置。
- 【請求項 5】
- 前記負荷は、発光素子である、請求項 1 に記載の半導体装置。
- 【請求項 6】
- 負荷と、前記負荷を駆動する半導体装置とを備えるモジュールであって、  
 前記半導体装置は、  
 第 1 の入力信号に応じ、第 1 の駆動信号を出力する第 1 の駆動回路と、  
 第 2 の入力信号に応じ、前記第 1 の駆動回路とともに前記負荷を駆動する第 2 の駆動信号を出力する第 2 の駆動回路とを備え、  
 前記第 2 の駆動回路は、  
 前記第 1 の駆動回路の動作タイミングに応じたタイミング制御信号と前記第 2 の入力信号とを受け、活性期間を定めて出力制御信号を出力するタイミング制御部と、  
 前記第 2 の入力信号および前記出力制御信号を受け、前記出力制御信号の活性期間において前記第 2 の入力信号を増幅して前記第 2 の駆動信号を出力する増幅部とを含む、モジュール。
- 【請求項 7】
- 前記第 2 の駆動回路は、前記第 2 の入力信号を遅延させて前記第 2 の駆動信号を出力する、請求項 6 に記載のモジュール。
- 【請求項 8】
- 前記タイミング制御部は、前記第 2 の入力信号の活性化に応じて前記出力制御信号を活性化し、前記タイミング制御信号の非活性化に応じて前記出力制御信号を非活性化させる、請求項 6 に記載のモジュール。
- 【請求項 9】
- 前記第 1 の駆動回路は、  
 前記第 1 および第 2 の入力信号を受け、前記タイミング制御信号を出力するプリアンプ回路と、  
 前記タイミング制御信号を受けるための第 1 のノードにドレインおよびゲートが接続される第 1 の N チャンネル MOS トランジスタと、  
 前記第 1 の N チャンネル MOS トランジスタのソースと接地ノードとの間に接続される第 1 の抵抗と、  
 前記第 1 および第 2 の駆動信号を出力するための第 2 のノードにドレインが接続され、前記第 1 のノードにゲートが接続される第 2 の N チャンネル MOS トランジスタと、  
 前記第 2 の N チャンネル MOS トランジスタのソースと前記接地ノードとの間に接続され

る第 2 の抵抗とを含み、

前記増幅部は、

前記第 2 のノードにドレインが接続される第 3 の N チャネル MOS トランジスタと、

前記第 3 の N チャネル MOS トランジスタのソースと前記接地ノードとの間に接続される第 3 の抵抗と、

前記第 1 のノードと前記第 3 の N チャネル MOS トランジスタのゲートとの間に接続され、前記出力制御信号に応じて導通するトランスマッションゲートとを含む、請求項 6 に記載のモジュール。

【請求項 10】

前記負荷は、発光素子である、請求項 6 に記載のモジュール。

10

【請求項 11】

モジュールを内蔵する携帯端末機器であって、

前記モジュールは、

負荷と、

前記負荷を駆動する半導体装置とを備え、

前記半導体装置は、

第 1 の入力信号に応じ、第 1 の駆動信号を出力する第 1 の駆動回路と、

第 2 の入力信号に応じ、前記第 1 の駆動回路とともに前記負荷を駆動する第 2 の駆動信号を出力する第 2 の駆動回路とを含み、

前記第 2 の駆動回路は、

20

前記第 1 の駆動回路の動作タイミングに応じたタイミング制御信号と前記第 2 の入力信号とを受け、活性期間を定めて出力制御信号を出力するタイミング制御部と、

前記第 2 の入力信号および前記出力制御信号を受け、前記出力制御信号の活性期間において前記第 2 の入力信号を増幅して前記第 2 の駆動信号を出力する増幅部とを有する、携帯端末機器。

【請求項 12】

前記第 2 の駆動回路は、前記第 2 の入力信号を遅延させて前記第 2 の駆動信号を出力する、請求項 11 に記載の携帯端末機器。

【請求項 13】

前記タイミング制御部は、前記第 2 の入力信号の活性化に応じて前記出力制御信号を活性化し、前記タイミング制御信号の非活性化に応じて前記出力制御信号を非活性化させる、請求項 11 に記載の携帯端末機器。

30

【請求項 14】

前記第 1 の駆動回路は、

前記第 1 および第 2 の入力信号を受け、前記タイミング制御信号を出力するプリアンプ回路と、

前記タイミング制御信号を受けるための第 1 のノードにドレインおよびゲートが接続される第 1 の N チャネル MOS トランジスタと、

前記第 1 の N チャネル MOS トランジスタのソースと接地ノードとの間に接続される第 1 の抵抗と、

40

前記第 1 および第 2 の駆動信号を出力するための第 2 のノードにドレインが接続され、前記第 1 のノードにゲートが接続される第 2 の N チャネル MOS トランジスタと、

前記第 2 の N チャネル MOS トランジスタのソースと前記接地ノードとの間に接続される第 2 の抵抗とを有し、

前記増幅部は、

前記第 2 のノードにドレインが接続される第 3 の N チャネル MOS トランジスタと、

前記第 3 の N チャネル MOS トランジスタのソースと前記接地ノードとの間に接続される第 3 の抵抗と、

前記第 1 のノードと前記第 3 の N チャネル MOS トランジスタのゲートとの間に接続され、前記出力制御信号に応じて導通するトランスマッションゲートとを有する、請求項 1

50

1に記載の携帯端末機器。

【請求項15】

前記負荷は、発光素子である、請求項1\_1に記載の携帯端末機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置、この半導体装置を備えるモジュール、および、このモジュールを備える携帯端末機器に関するものである。より特定的には、本発明は発光素子に駆動電流を供給する半導体装置、この半導体装置を備えるモジュール、および、このモジュールを備える携帯端末機器に関する。

10

【背景技術】

【0002】

近年、携帯電話に代表される携帯端末機器が広く普及するに伴い、携帯端末機器には多くの機能が搭載される。たとえば、赤外線通信機能を利用してデータ通信を行ったり、リモコン機能を利用して家電製品を遠隔操作したりすることが可能な携帯電話がある。

【0003】

赤外線を用いたデータ通信の場合、一般にはIrDA (Infrared Data Association: 赤外線を使ったデータ通信の相互接続を推進する標準化団体) によって定められた規格に準ずる通信が行なわれる。IrDA規格に従うデータ通信に用いられる光信号(以下IrDA信号と称する)の波長は、家電製品の遠隔操作に用いられる光信号(以下、リモコン信号と称する)の波長とほぼ同一である。ただし、リモコン信号は、IrDA信号よりも遠くまで伝播しなければならない。このためリモコン信号の強度はIrDA信号の強度より高くなる。

20

【0004】

赤外線を発するLED (Light Emitting Diode) には供給される駆動電流の大きさに応じて放射強度を変化させることができるものがある。LEDの駆動電流を変化させることで、単一のLEDを用いてIrDA信号とリモコン信号との双方を切替えて送信することが可能なモジュールが実用化されている。

【0005】

図8は、従来のモジュールの概略構成を示すブロック図である。図8を参照して、モジュールはLED110およびLED110を駆動する半導体装置111を含んで構成される。

30

【0006】

半導体装置111は、IrDA通信における送信データに応じた信号SDAを増幅するプリアンプ122Aと、プリアンプ122Aの出力を増幅し、LED110に駆動電流を供給するアンプ123と、家電製品を遠隔操作する際の操作コマンドに応じた信号SRCを増幅するプリアンプ122Bと、プリアンプ122Bの出力を増幅し、LED110に駆動電流を供給するアンプ124と、半導体装置111の各種の動作を制御するための制御回路130とを含む。

【0007】

従来の受発光電子部品の例として、たとえば特開平9-284217号公報(特許文献1)では、駆動回路、増幅回路、および論理回路が1チップのIC(Integrated Circuit)で形成され、そのICと発光素子および受光素子が1つのパッケージに組み込まれることにより小型化された光通信デバイスが開示される。

40

【0008】

また、特開2005-65229号公報(特許文献2)では、データ通信のために発光素子を駆動するための電流と、リモコン信号を送信するために発光素子を駆動するための電流とを選択的に切替えて発光素子に与える受発光電子部品が開示される。

【特許文献1】特開平9-284217号公報

【特許文献2】特開2005-65229号公報

50

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0009】

図8に示すように、従来のモジュールではIrDA信号の送信とリモコン信号の送信との各用途に対してプリアンプおよびアンプが設けられている。その理由は、上述するようにIrDA信号とリモコン信号とでは、半導体装置111がLED110に供給する駆動電流の大きさが異なるためである。一例を示すと、IrDA信号を送信する場合の駆動電流は40mAであり、リモコン信号を送信する場合の駆動電流は200mAである。

## 【0010】

しかしながら、用途ごとにプリアンプおよびアンプが設けられると、半導体装置の面積が大きくなるという問題が発生する。従来の半導体装置では、たとえば全体の面積の約50%がプリアンプおよびアンプで占められている。

## 【0011】

本発明の目的は、従来と同じ電流供給能力を有し、かつ小型化が可能な半導体装置、この半導体装置を備えるモジュールおよび、このモジュールを備える携帯端末機器を提供することである。

## 【課題を解決するための手段】

## 【0012】

本発明は要約すれば、負荷を駆動する半導体装置であって、第1の入力信号に応じ、第1の駆動信号を出力する第1の駆動回路と、第2の入力信号に応じ、第1の駆動回路とともに負荷を駆動する第2の駆動信号を出力する第2の駆動回路とを備える。

## 【0013】

好ましくは、第2の駆動回路は、第2の入力信号を遅延させて第2の駆動信号を出力する。

## 【0014】

より好ましくは、第2の駆動回路は、第1の駆動回路の動作タイミングに応じたタイミング制御信号と第2の入力信号とを受け、活性期間を定めて出力制御信号を出力するタイミング制御部と、第2の入力信号および出力制御信号を受け、出力制御信号の活性期間において第2の入力信号を増幅して第2の駆動信号を出力する増幅部とを含む。

## 【0015】

さらに好ましくは、タイミング制御部は、第2の入力信号の活性化に応じて出力制御信号を活性化し、タイミング制御信号の非活性化に応じて出力制御信号を非活性化させる。

## 【0016】

さらに好ましくは、第1の駆動回路は、プリアンプ回路と、第1のNチャンネルMOSトランジスタと、第1の抵抗と、第2のNチャンネルMOSトランジスタと、第2の抵抗とを含み、増幅部は、第3のNチャンネルMOSトランジスタと、第3の抵抗と、トランスミッションゲートとを含む。プリアンプ回路は第1および第2の入力信号を受け、タイミング制御信号を出力する。第1のNチャンネルMOSトランジスタは、タイミング制御信号を受けるための第1のノードにドレインおよびゲートが接続される。第1の抵抗は、第1のNチャンネルMOSトランジスタのソースと接地ノードとの間に接続される。第2のNチャンネルMOSトランジスタは、第1および第2の駆動信号を出力するための第2のノードにドレインが接続され、第1のノードにゲートが接続される。第2の抵抗は、第2のNチャンネルMOSトランジスタのソースと接地ノードとの間に接続される。第3のNチャンネルMOSトランジスタは、第2のノードにドレインが接続される。第3の抵抗は、第3のNチャンネルMOSトランジスタのソースと接地ノードとの間に接続される。トランスミッションゲートは、第1のノードと第3のNチャンネルMOSトランジスタのゲートとの間に接続され、出力制御信号に応じて導通する。

## 【0017】

より好ましくは、負荷は、発光素子である。

本発明の他の局面に従うと、負荷と、負荷を駆動する半導体装置とを備えるモジュール

10

20

30

40

50

であって、半導体装置は、第1の入力信号に応じ、第1の駆動信号を出力する第1の駆動回路と、第2の入力信号に応じ、第1の駆動回路とともに負荷を駆動する第2の駆動信号を出力する第2の駆動回路とを備える。

【0018】

好ましくは、第2の駆動回路は、第2の入力信号を遅延させて第2の駆動信号を出力する。

【0019】

より好ましくは、第2の駆動回路は、第1の駆動回路の動作タイミングに応じたタイミング制御信号と第2の入力信号とを受け、活性期間を定めて出力制御信号を出力するタイミング制御部と、第2の入力信号および出力制御信号を受け、出力制御信号の活性期間において第2の入力信号を増幅して第2の駆動信号を出力する増幅部とを含む。

10

【0020】

さらに好ましくは、タイミング制御部は、第2の入力信号の活性化に応じて出力制御信号を活性化し、タイミング制御信号の非活性化に応じて出力制御信号を非活性化させる。

【0021】

さらに好ましくは、第1の駆動回路は、プリアンプ回路と、第1のNチャンネルMOSトランジスタと、第1の抵抗と、第2のNチャンネルMOSトランジスタと、第2の抵抗とを含み、増幅部は、第3のNチャンネルMOSトランジスタと、第3の抵抗と、トランスミッションゲートとを含む。プリアンプ回路は第1および第2の入力信号を受け、タイミング制御信号を出力する。第1のNチャンネルMOSトランジスタは、タイミング制御信号を受けるための第1のノードにドレインおよびゲートが接続される。第1の抵抗は、第1のNチャンネルMOSトランジスタのソースと接地ノードとの間に接続される。第2のNチャンネルMOSトランジスタは、第1および第2の駆動信号を出力するための第2のノードにドレインが接続され、第1のノードにゲートが接続される。第2の抵抗は、第2のNチャンネルMOSトランジスタのソースと接地ノードとの間に接続される。第3のNチャンネルMOSトランジスタは、第2のノードにドレインが接続される。第3の抵抗は、第3のNチャンネルMOSトランジスタのソースと接地ノードとの間に接続される。トランスミッションゲートは、第1のノードと第3のNチャンネルMOSトランジスタのゲートとの間に接続され、出力制御信号に応じて導通する。

20

【0022】

より好ましくは、負荷は、発光素子である。

本発明のさらに他の局面に従うと、モジュールを内蔵する携帯端末機器であって、モジュールは、負荷と、負荷を駆動する半導体装置とを備える。半導体装置は、第1の入力信号に応じ、第1の駆動信号を出力する第1の駆動回路と、第2の入力信号に応じ、第1の駆動回路とともに負荷を駆動する第2の駆動信号を出力する第2の駆動回路とを含む。

30

【0023】

好ましくは、第2の駆動回路は、第2の入力信号を遅延させて第2の駆動信号を出力する。

【0024】

より好ましくは、第2の駆動回路は、第1の駆動回路の動作タイミングに応じたタイミング制御信号と第2の入力信号とを受け、活性期間を定めて出力制御信号を出力するタイミング制御部と、第2の入力信号および出力制御信号を受け、出力制御信号の活性期間において第2の入力信号を増幅して第2の駆動信号を出力する増幅部とを有する。

40

【0025】

さらに好ましくは、タイミング制御部は、第2の入力信号の活性化に応じて出力制御信号を活性化し、タイミング制御信号の非活性化に応じて出力制御信号を非活性化させる。

【0026】

さらに好ましくは、第1の駆動回路は、プリアンプ回路と、第1のNチャンネルMOSトランジスタと、第1の抵抗と、第2のNチャンネルMOSトランジスタと、第2の抵抗とを含み、増幅部は、第3のNチャンネルMOSトランジスタと、第3の抵抗と、トランスミッ

50

ションゲートとを有する。プリアンプ回路は第1および第2の入力信号を受け、タイミング制御信号を出力する。第1のNチャンネルMOSトランジスタは、タイミング制御信号を受けるための第1のノードにドレインおよびゲートが接続される。第1の抵抗は、第1のNチャンネルMOSトランジスタのソースと接地ノードとの間に接続される。第2のNチャンネルMOSトランジスタは、第1および第2の駆動信号を出力するための第2のノードにドレインが接続され、第1のノードにゲートが接続される。第2の抵抗は、第2のNチャンネルMOSトランジスタのソースと接地ノードとの間に接続される。第3のNチャンネルMOSトランジスタは、第2のノードにドレインが接続される。第3の抵抗は、第3のNチャンネルMOSトランジスタのソースと接地ノードとの間に接続される。トランスミッションゲートは、第1のノードと第3のNチャンネルMOSトランジスタのゲートとの間に接続され、出力制御信号に応じて導通する。

10

【0027】

より好ましくは、負荷は、発光素子である。

【発明の効果】

【0028】

本発明の半導体装置によれば、負荷に与える駆動電流の値が異なる2つの駆動状態において、各駆動状態の各々において動作するアンプが一部共通するように構成されているので、従来の半導体装置よりも面積を縮小することができる。

【0029】

また、本発明の半導体装置によれば、各駆動状態での動作時に用いられるプリアンプが共通であるので、従来の半導体装置よりも面積を縮小することができる。

20

【発明を実施するための最良の形態】

【0030】

以下において、本発明の実施の形態について図面を参照して詳しく説明する。なお、図中同一符号は同一または相当部分を示す。

【0031】

図1は、本発明の実施の形態の一例を示す図である。図1を参照して、携帯端末機器50は、IrDA信号とリモコン信号との双方を切替えて送信することが可能なモジュール1を含む。モジュール1は携帯端末機器50がデータ通信装置として利用される際には、IrDA規格に従って赤外線通信を行ない、IrDA信号を送信または受信する。携帯端末機器50がリモコン装置として利用される際には、モジュール1は遠隔操作の対象となる家電製品等の電子機器に対し、ユーザによる携帯端末機器50の操作に応じた赤外線信号をリモコン信号として発する。

30

【0032】

携帯端末機器50は、さらに、データ通信の際にモジュール1を駆動するタイミングを制御するコントローラ2と、リモコン動作の際にモジュール1を駆動するタイミングを制御するコントローラ3と、コントローラ2,3を制御するとともに携帯端末機器50の動作の全体を制御するためのCPU(Central Processing Unit)4とを含む。携帯端末機器50は、さらに、図1には示さない各種の回路(たとえば表示回路等)を含む。

40

【0033】

図2は、図1のモジュール1の概略ブロック図である。図2を参照して、モジュール1は、LED10と、IrDA信号およびリモコン信号の送信のためにLED10に電流IDを与えてLED10を駆動する送信部11と、他の携帯端末から送られるIrDA信号を受信するための受信部12とを含む。

【0034】

送信部11はIrDA信号送信時とリモコン信号送信時とで電流IDの値を変化させる。LED10は電流IDが供給されると赤外線の光信号を発生し、電流IDの大きさに応じて光信号の放射強度を変化させることができる。たとえば電流IDの大きさはIrDA信号送信時には40mAであり、リモコン信号送信時には200mAである。なお、モジ

50

ユーラ 1 は LED 10 に代えてレーザダイオードを含んでもよい。

【 0035 】

送信部 11 は本発明の半導体装置に相当する。送信部 11 は、駆動回路 201, 202 を含む。駆動回路 201 はコントローラ 2 から送られる信号 SDA、および、コントローラ 3 から送られる信号 SRC に応じ、LED 10 に与える電流 I1 を変化させる。駆動回路 202 は信号 SRC に応じ、電流 I1 とともに LED 10 を駆動するための電流 I2 を変化させる。信号 SDA は LED 10 から IrDA 信号を送信するために入力される信号であり、信号 SRA は LED 10 からリモコン信号を送信するために入力される信号である。IrDA 信号の送信時には電流 ID は電流 I1 に等しくなり、リモコン信号の送信時には電流 ID は電流 I1 と電流 I2 との合計に等しくなる。

10

【 0036 】

なお、信号 SDA, SRC は、本発明における第 1 および第 2 の入力信号にそれぞれ相当する。また、信号 SDA に応じて変化する電流 I1 は本発明における第 1 の駆動信号に相当し、信号 SRC に応じて変化する電流 I2 は本発明における第 2 の駆動信号に相当する。

【 0037 】

駆動回路 201 は、OR 回路 21 と、プリアンプ 22 と、アンプ 23 とを含む。

OR 回路 21 はコントローラ 2 から送られる信号 SDA、および、コントローラ 3 から送られる信号 SRC を受ける。OR 回路 21 は、信号 SDA か信号 SRC かのいずれか一方が入力された場合、その入力された信号をそのまま出力する。

20

【 0038 】

プリアンプ 22 は、OR 回路 21 から出力される信号 SDA または信号 SRC を増幅して信号 S2 を出力する。アンプ 23 は信号 S2 を増幅し、LED 10 のカソードから引き抜く電流 I1 を変化させる。

【 0039 】

駆動回路 202 は信号 SRC の変化のタイミングよりも遅れて電流 I2 を変化させる。駆動回路 202 は、アンプ 24 と、タイミング制御部 25 とを含む。

【 0040 】

アンプ 24 はリモコン信号の送信時に信号 S2 を増幅し、LED 10 のカソードから引き抜く電流 I2 を変化させる。なおアンプ 24 は IrDA 信号の送信時には動作しない。よって、IrDA 信号の送信時には電流 ID は電流 I1 に等しくなり、リモコン信号の送信時には電流 ID は電流 I1 と電流 I2 との合計に等しくなる。

30

【 0041 】

タイミング制御部 25 は、リモコン信号の送信時に電流 I1 の変化と電流 I2 の変化とを同期させるため、アンプ 24 に対して信号 S3 を出力する。アンプ 24 は信号 S3 が H レベルの状態にある期間に信号 S2 が入力された場合、信号 S2 を増幅して電流 I2 を変化させる。

【 0042 】

なお、信号 S2 は本発明におけるタイミング制御信号に相当し、信号 S3 は本発明における出力制御信号に相当する。

40

【 0043 】

電流 I1 よりも電流 I2 のほうが大きいため、アンプ 23 のサイズよりもアンプ 24 のサイズのほうが大きい。よって、タイミング制御部 25 が設けられていない場合、信号 S2 の入力に対してアンプ 23 が電流 I1 を変化させるタイミングとアンプ 24 が電流 I2 を変化させるタイミングとにずれが生じる。電流 I1 の変化と電流 I2 の変化とが同期しない場合には、リモコン信号の送信時に、LED 10 に対して十分な電流を供給することができない。タイミング制御部 25 により電流 I1 の変化と電流 I2 の変化とを同期させることにより、リモコン信号の送信時に LED 10 に対して十分な電流を供給することができる。

【 0044 】

50



このように、送信部 11 においては、LED 10 からリモコン信号を送信する場合には信号 SRC に応じてアンプ 23 とアンプ 24 とが動作して LED 10 に電流 I1, I2 を与え、LED 10 から IrDA 信号を送信する場合には信号 SDA に応じてアンプ 23 のみ動作し、LED 10 に電流 I1 を与える。リモコン信号の送信時のほうが IrDA 信号の送信時よりも LED 10 に与える駆動電流が大きくなるが、送信部 11 はリモコン信号送信用のアンプの一部を IrDA 信号送信用のアンプとして共有する構成を有することで回路面積を縮小することができる。

**【0045】**

また、送信部 11 は図 8 に示す半導体装置 111 と比較して、備えるプリアンプの数が 1 つ少なくなる。よって、本発明の半導体装置は従来の半導体装置に比較して面積を縮小

10

**【0046】**

なお、図 2 に示す送信部 11 の構成は一例である。たとえば、送信部 11 は、駆動回路 201 に信号 SDA のみ入力されるよう構成されてもよい。この場合、駆動回路 202 は、送信部 11 の外部に設けられ、駆動回路 201 の動作タイミングに応じて信号 SRC を増幅するアンプ（図示せず）から信号 S2 に相当する信号を受けるとともに、信号 SRC を受けることで電流 I2 を変化させるよう構成されてもよい。

**【0047】**

図 3 は、図 2 に示すアンプ 23 およびアンプ 24 の等価回路図である。図 3 を参照して、アンプ 23 は N チャネル MOS トランジスタ 31, 32 と、抵抗 33, 34 とを含む。N チャネル MOS トランジスタ 31 はドレインおよびゲートがノード N1 に接続される。N チャネル MOS トランジスタ 32 はドレインがノード N2 に接続され、ゲートがノード N1 に接続される。抵抗 33 は N チャネル MOS トランジスタ 31 のソースと接地ノードとの間に接続される。抵抗 34 は N チャネル MOS トランジスタ 32 のソースと接地ノードとの間に接続される。

20

**【0048】**

アンプ 24 は N チャネル MOS トランジスタ 35, 39 と、抵抗 36, 38 と、トランスミッションゲート 37 とを含む。N チャネル MOS トランジスタ 35 はドレインがノード N2 に接続される。抵抗 36 は N チャネル MOS トランジスタ 35 のソースと接地ノードとの間に接続される。トランスミッションゲート 37 はノード N1 と N チャネル MOS

30

**【0049】**

抵抗 38 は一方の端子が N チャネル MOS トランジスタ 35 のゲートに接続され、他方の端子が N チャネル MOS トランジスタ 39 のドレインに接続される。

**【0050】**

タイミング制御部 25 は、D - ラッチ回路により構成される。D - ラッチ回路の入力端子 D は信号 SRC を受ける。D ラッチ回路の入力端子 E はプリアンプ 22 の出力を受ける。トランスミッションゲート 37 は D ラッチ回路の出力端子 Q から出力される信号 S3 を受ける。D - ラッチ回路における出力端子「/Q」からは信号 S3 を反転させた信号が出力される。ここで「/」は反転出力を示す記号である。出力端子「/Q」から出力された

40

**【0051】**

D - ラッチ回路は、入力端子 E に入力される信号が L レベルの間には入力端子 D に入力される信号を出力端子 Q からそのまま出力し、入力端子 E に入力される信号が L レベルから H レベルに切換わるときには、切換時において入力端子 D に入力された信号のレベルを保持する。入力端子 E に入力される信号が H レベルである期間には入力端子 D に入力される信号の論理レベルが変化しても出力端子 Q から出力される信号のレベルは変化しない。

**【0052】**

つまり、信号 S2 が L レベルの期間内は信号 S3 のレベルは信号 SRC のレベルに等しく、信号 S2 が H レベルである期間内は信号 S2 が L レベルから H レベルに切換わった時

50

の信号SRCのレベルがそのまま信号S3のレベルとして保持される。

【0053】

なお、広い意味での「D-ラッチ回路」には、上述のDラッチ回路を2つ組み合わせて構成される「D-フリップフロップ回路」も含まれるが、本発明においては「D-フリップフロップ回路」は含まれない。

【0054】

トランスマッションゲート37は出力端子QからHレベルの信号S3を受けると導通状態になり、Lレベルの信号S3を受けると非導通状態となる。信号S3がHレベルおよびLレベルの場合とは、リモコン信号の送信時およびIrDA信号の送信時である。

【0055】

NチャンネルMOSトランジスタ31, 32と、抵抗33, 34とはカレントミラー回路を構成する。また、トランスマッションゲート37の導通時にはNチャンネルMOSトランジスタ31, 32, 35と、抵抗33, 34, 36とはカレントミラー回路を構成する。

【0056】

なお、トランスマッションゲート37の非導通時には出力端子/QからNチャンネルMOSトランジスタ39のゲートにHレベルの信号が与えられる。よって、NチャンネルMOSトランジスタ39は導通し、NチャンネルMOSトランジスタ35のゲートの電位は接地電位レベル(Lレベル)に変化する。

【0057】

図8に示す従来のモジュールにおいて、アンプ124はLED110に対して駆動電流の供給が否かを切替えるためのスイッチとして用いられている。よって、LED110のアノードに印加される電圧が高くなるとLED110には必要以上に駆動電流が流れる可能性があり、半導体装置111では無駄に電力が消費されて許容損失が大きくなる。本発明の半導体装置ではアンプ24がカレントミラー回路により構成されているので、リモコン信号の送信時において仮にLED110のアノード側に印加される電圧が変動したとしても電流I2は一定に保たれる。よってモジュール1の許容損失の増加を抑えることが可能になる。

【0058】

図4は、図3に示すタイミング制御部25として用いられるD-ラッチ回路の構成例を示す図である。

【0059】

図4を参照して、タイミング制御部25はインバータ41, 42およびNAND回路43~46を含む。

【0060】

インバータ41の入力端子は入力端子Eに接続される。インバータ42の入力端子は入力端子Dに接続される。AND回路43の一方の入力端子は入力端子Dに接続され、他方の入力端子はインバータ41の出力を受け、AND回路44の一方の入力端子はインバータ41の出力を受け、他方の入力端子はインバータ42の出力を受け、AND回路45の一方の入力端子はAND回路43の出力を受け、他方の入力端子は出力端子/Qに接続される。AND回路46の一方の入力端子はAND回路44の出力を受け、他方の入力端子は出力端子Qに接続される。

【0061】

なお、D-ラッチ回路の構成は図4に示す回路に限定されず、他の構成であってもよい。

【0062】

図5は、本発明の半導体装置においてタイミング制御部が含まれない場合における各信号の波形を示す図である。図5を参照して、IrDA信号送信に用いられる信号SDA, リモコン信号送信に用いられるSRC, 図2に示す信号S1~S3および図2に示す電流I1, I2, IDの各波形が示される。なお(V)、(A)は信号波形がそれぞれ電圧波形および電流波形であることを示す。

10

20

30

40

50

## 【0063】

なお、信号SRCおよび信号SDAの各々は複数のパルスを含むが、図5では便宜上、1つのパルスについてのみ説明する。パルスの周期はたとえば40kHzであり、パルスのデューティ比はたとえば25%である。

## 【0064】

信号SDAは時刻t1以前はLレベルであり、時刻t1から時刻t3までの間はLレベルまたはHレベルのいずれかであり、時刻t3以後はLレベルである。時刻t1において信号SRCの立ち上がりに応じて信号S1が立ち上がる。時刻t1において信号S1が立ち上がると時刻t2において信号S2が立ち上がる。時刻t4において信号SRCの立ち下がりに応じて信号S1が立ち下がる。時刻t4において信号S1が立ち下がる

10

## 【0065】

本発明の半導体装置においてタイミング制御部が含まれない場合、信号S2の変化に対する電流I1、I2の変化のタイミングが異なる。時刻t2における信号S2の立ち上がり

## 【0066】

電流I1、I2の大きさをそれぞれIP1、IP2とすると、電流IDの大きさは時刻t2から時刻t3までの間はIP1となり、時刻t3から時刻t5までの間はIP1+IP2となり、時刻t5から時刻t6までの間はIP2となる。よって、電流IDがリモコン信号を送信するために必要な大きさ(IP1+IP2)を有する期間は時刻t3から時刻t5までの間のみになる。この期間が短すぎると、リモコン信号を受ける電子機器側で信号を読み誤る可能性が生じる。

20

## 【0067】

図6は、リモコン信号送信時における各信号の波形を示す図である。図6を参照して、時刻t1から時刻t4までの間における信号SDA、SRC、S1、S2の変化は、図5において対応する信号の時刻t1から時刻t6までの間における変化とそれぞれ同様であるので、以後の説明は繰り返さない。

30

## 【0068】

時刻t1において信号S1が立ち上がると時刻t2において信号S2が立ち上がる。時刻t1から時刻t2までの間は、図3に示すD-ラッチ回路(タイミング制御部25)の入力端子EにはLレベルの信号が入力される。D-ラッチ回路は時刻t1から時刻t2までの間には、入力端子Dに入力される信号SRCを出力端子Qにそのまま通過させる。よって時刻t1において信号SRCの立ち上がりに応じて信号S3が立ち上がる。

## 【0069】

信号S3の立ち上がりに応じてトランSMissionゲート37は導通状態になる。また、時刻t2において信号S2の立ち上がりに応じて、NチャネルMOSトランジスタ31、32に電流が流れるので電流I1が変化する。

40

## 【0070】

さらに、時刻t2ではトランSMissionゲート37が導通しているため、NチャネルMOSトランジスタ31に電流が流れたことに応じて、NチャネルMOSトランジスタ35にも電流が流れる。よって時刻t2において電流I2は変化する。

## 【0071】

時刻t2で電流I1、I2が変化したことに応じて、電流IDも変化する。時刻t2において電流IDの大きさはIP1+IP2となる。

## 【0072】

なお、時刻t2から時刻t4までの間、信号S2はHレベルである。この間、図3に示すD-ラッチ回路はラッチ状態になり、出力端子Qから出力される信号S3のレベルは時

50

時刻  $t_2$  (信号  $S_2$  の立ち上がり時) において保持された信号  $S_{RC}$  のレベルに等しくなる。よって、時刻  $t_2$  から時刻  $t_4$  までの間、信号  $S_3$  は H レベルになる。

【0073】

続いて、時刻  $t_3$  において信号  $S_{RC}$  が L レベルに変化したことに応じ、信号  $S_1$  が L レベルに変化する。ただし、時刻  $t_3$  では信号  $S_3$  は変化しない。信号  $S_1$  が L レベルに変化したことに応じ、時刻  $t_4$  において信号  $S_2$  が L レベルに変化する。信号  $S_2$  が L レベルに変化すると、D - ラッチ回路は再び入力端子 D に入力される信号  $S_{RC}$  をそのまま通過させる。時刻  $t_4$  において信号  $S_{RC}$  は L レベルである。よって時刻  $t_4$  において信号  $S_3$  は L レベルに変化する。

【0074】

時刻  $t_4$  において信号  $S_2$  が L レベルに変化したことに応じ、電流  $I_1$  が L レベルに変化する。同様に、時刻  $t_4$  において信号  $S_3$  が L レベルに変化したことに応じ、N チャネル MOS トランジスタ 39 がオンする。N チャネル MOS トランジスタ 39 がオンすると N チャネル MOS トランジスタ 35 のゲート電位が L レベルに変化するので、N チャネル MOS トランジスタ 35 がオフする。

【0075】

よって、時刻  $t_4$  では電流  $I_2$  が L レベルに変化する。時刻  $t_4$  において電流  $I_1$  ,  $I_2$  がともに流れなくなるので電流  $I_D$  が流れなくなるので電流  $I_D$  は L レベルになる。

【0076】

このように D - ラッチ回路 (タイミング制御部 25) は、時刻  $t_1$  において信号  $S_{RC}$  が H レベルに変化したことに応じて信号  $S_3$  を H レベルに変化させ、時刻  $t_4$  において信号  $S_2$  が L レベルに変化したことに応じて信号  $S_3$  を L レベルに変化させる。特に、タイミング制御部 25 は、信号  $S_2$  が立ち上がる時刻 (時刻  $t_2$ ) よりも先の時刻 (時刻  $t_1$ ) に信号  $S_3$  を H レベルに変化させ、信号  $S_2$  の入力前に予めトランスミッションゲート 37 を導通させる。これにより、N チャネル MOS トランジスタ 32 , 35 の間に電流能力の差があったとしても信号  $S_2$  の入力に応じ、電流  $I_1$  の変化と電流  $I_2$  の変化とを同期させることができる。

【0077】

つまり本発明の半導体装置では、図 6 の電流  $I_D$  の波形に示されるように、電流  $I_1$  のタイミングと電流  $I_2$  のタイミングとが同期しているので、電子機器側ではリモコン信号を受けた場合に、正常な動作が行なわれる。

【0078】

図 7 は、 $I_{rDA}$  信号送信時における各信号の波形を示す図である。図 7 を参照して、信号  $S_{DA}$  が時刻  $t_1$  で H レベルに変化し、時刻  $t_3$  で L レベルに変化する。信号  $S_{RC}$  は時刻  $t_1$  ~ 時刻  $t_4$  までの間、常時 L レベルである。よって、図 3 の D - ラッチ回路 (タイミング制御部 25) は、時刻  $t_1$  ~ 時刻  $t_4$  までの間には信号  $S_2$  の論理レベルによらず、出力端子 Q から L レベルの信号  $S_3$  を出力する。

【0079】

L レベルの信号  $S_3$  により、トランスミッションゲート 37 は非導通になる。よって、時刻  $t_1$  ~ 時刻  $t_4$  までの間には、N チャネル MOS トランジスタ 35 はオフするので、電流  $I_2$  は変化せず L レベルのままである。

【0080】

時刻  $t_1$  で信号  $S_1$  が H レベルに変化すると、時刻  $t_2$  において信号  $S_2$  が H レベルに変化する。信号  $S_2$  が H レベルに変化すると電流  $I_1$  が H レベルに変化する。時刻  $t_2$  から時刻  $t_3$  までの間、電流  $I_2$  は L レベルのまま変化しないので、電流  $I_1$  の大きさは  $I_{P1}$  になる。よって、時刻  $t_2$  から時刻  $t_4$  までの間の電流  $I_D$  の大きさは  $I_{P1}$  に等しい。

【0081】

時刻  $t_3$  において信号  $S_1$  が L レベルに変化すると、時刻  $t_4$  において信号  $S_2$  が L レベルに変化する。信号  $S_2$  が L レベルに変化するのに応じて電流  $I_1$  が L レベルに変化す

10

20

30

40

50

る。よって、電流  $I_D$  は時刻  $t_4$  において、信号  $S_2$  が L レベルに変化するのに応じて L レベルに変化する。

【0082】

なお、上述の説明では本発明の半導体装置により駆動電流が供給される負荷の例として LED を示したが、本発明の半導体装置により駆動される負荷は、駆動電流に応じて動作する装置であれば、たとえばモータであってもよい。

【0083】

以上のように本実施の形態によれば、異なる駆動状態においてともに用いられるプリアンプを備えることで半導体装置の面積を縮小化させることができる。

【0084】

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【図面の簡単な説明】

【0085】

【図1】本発明の実施の形態の一例を示す図である。

【図2】図1のモジュール1の概略ブロック図である。

【図3】図2に示すアンプ23およびアンプ24の等価回路図である。

【図4】図3に示すタイミング制御部25として用いられるD-ラッチ回路の構成例を示す図である。

【図5】本発明の半導体装置においてタイミング制御部が含まれない場合における各信号の波形を示す図である。

【図6】リモコン信号送信時における各信号の波形を示す図である。

【図7】IrDA信号送信時における各信号の波形を示す図である。

【図8】従来のモジュールの概略構成を示すブロック図である。

【符号の説明】

【0086】

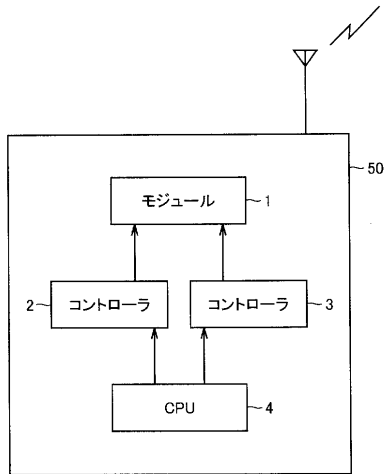
1 モジュール、2, 3 コントローラ、11 送信部、12 受信部、21 OR回路、22, 122A, 122B プリアンプ、23, 24, 123, 124 アンプ、25 タイミング制御部、31, 32, 35, 39 NチャネルMOSトランジスタ、33, 34, 36, 38 抵抗、37 トランスマッションゲート、41, 42 インバータ、43~46 NAND回路、50 携帯端末機器、111 半導体装置、130 制御回路、201, 202 駆動回路、D, E 入力端子、Q, /Q 出力端子、N1, N2 ノード。

10

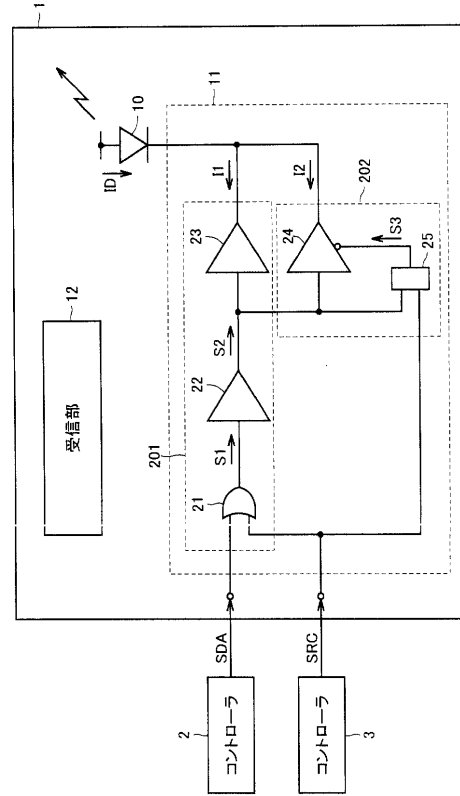
20

30

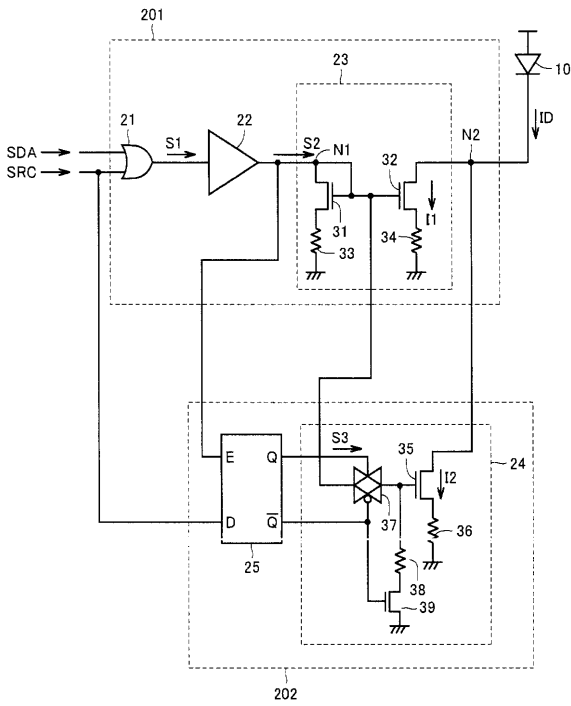
【図 1】



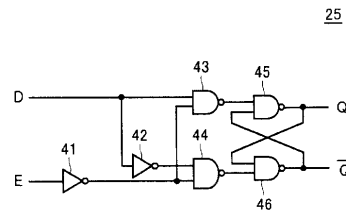
【図 2】



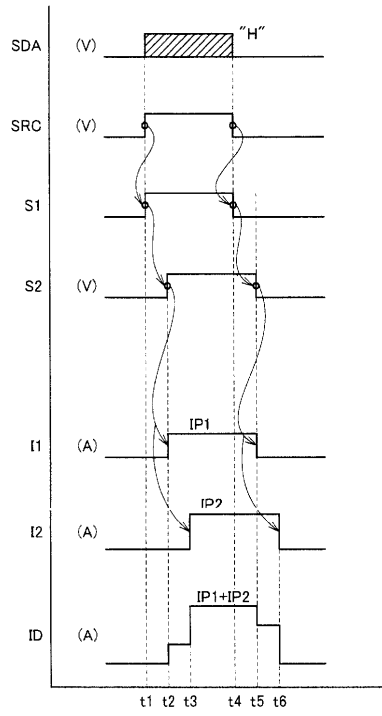
【図 3】



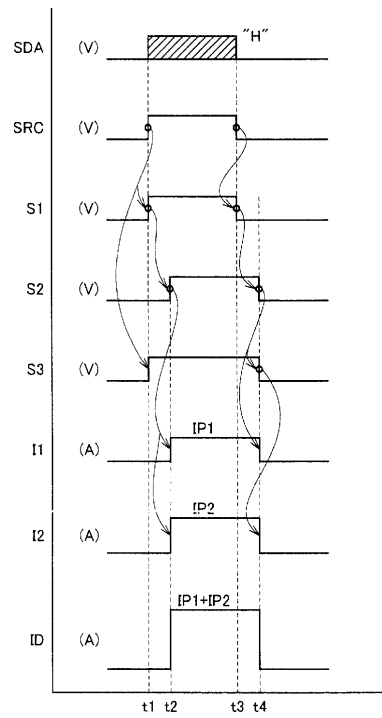
【図 4】



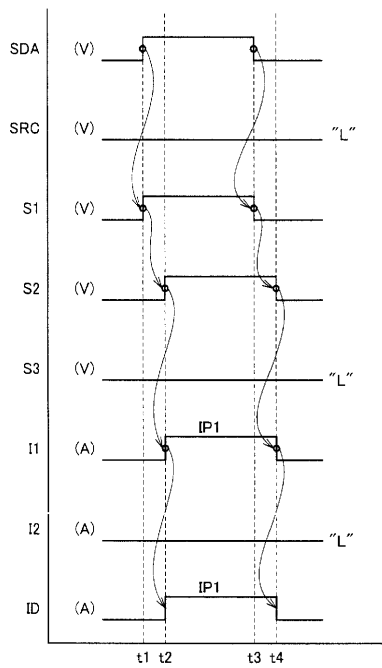
【図5】



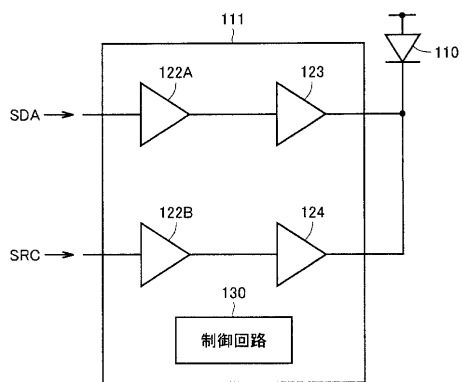
【図6】



【図7】



【図8】



---

フロントページの続き

(51)Int.Cl. F I

*H 0 1 L 33/00 (2010.01)*  
*H 0 4 B 10/10 (2006.01)*  
*H 0 4 B 10/105 (2006.01)*  
*H 0 4 B 10/22 (2006.01)*

(72)発明者 上平 祥嗣  
京都府京都市右京区西院溝崎町2 1 番地 ローム株式会社内

審査官 角田 慎治

(56)参考文献 特開2004 - 152839 (JP, A)  
特開2004 - 147024 (JP, A)  
特開2000 - 138640 (JP, A)  
特開2001 - 290569 (JP, A)  
特開平09 - 284217 (JP, A)  
特開2005 - 065229 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H 0 4 B 10 / 0 0 - 10 / 2 8  
H 0 4 J 14 / 0 0 - 14 / 0 8  
H 0 1 L 33 / 0 0