



(12) 发明专利申请

(10) 申请公布号 CN 103545411 A

(43) 申请公布日 2014. 01. 29

(21) 申请号 201310530075. 6

(22) 申请日 2013. 10. 30

(71) 申请人 华南理工大学

地址 510640 广东省广州市天河区五山路  
381 号

(72) 发明人 李国强 林志霆 何攀贵 乔田  
周仕忠 王海燕

(74) 专利代理机构 广州市华学知识产权代理有  
限公司 44245

代理人 陈文姬

(51) Int. Cl.

H01L 33/20(2010. 01)

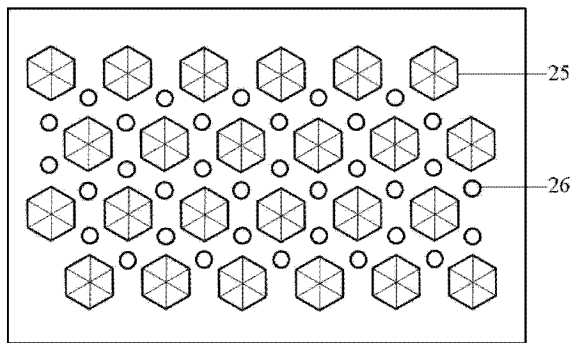
权利要求书1页 说明书5页 附图5页

(54) 发明名称

一种具有主副双图案的 LED 图形化衬底及  
LED 芯片

(57) 摘要

本发明公开了一种具有主副双图案的 LED 图  
形化衬底,衬底上的图案由排列在衬底表面的主  
图案和副图案组成;所述副图案的体积小于主图  
案的体积;所述副图案排布在主图案的间隙中。  
本发明还公开了包括上述具有主副双图案的 LED  
图形化衬底的 LED 芯片。本发明与普通 LED 图形  
化衬底相比,其衬底上的图案更加密集,有利于更  
多的光线射出 LED 芯片,尤其有利于更多的光线  
从芯片顶部射出,大大提高了 LED 的光提取率,为  
图形化衬底技术提供了新的研究与应用方向。



1. 一种具有主副双图案的 LED 图形化衬底,其特征在于,衬底上的图案由排列在衬底表面的主图案和副图案组成;所述副图案的体积小于主图案的体积;所述副图案排布在主图案的间隙中。

2. 根据权利要求 1 所述的具有主副双图案的 LED 图形化衬底,其特征在于,所述主图案采用矩形排布方式。

3. 根据权利要求 1 所述的具有主副双图案的 LED 图形化衬底,其特征在于,所述主图案采用六角排布方式。

4. 根据权利要求 1 所述的具有主副双图案的 LED 图形化衬底,其特征在于,所述主图案采用菱形排布方式。

5. 根据权利要求 1 所述的具有主副双图案的 LED 图形化衬底,其特征在于,所述主图案采用圆周分布排布方式。

6. 一种 LED 芯片,其特征在于,包含权利要求 1 ~ 5 任一项所述的具有主副双图案的 LED 图形化衬底。

## 一种具有主副双图案的 LED 图形化衬底及 LED 芯片

### 技术领域

[0001] 本发明涉及 LED 及 LED 芯片,特别涉及一种具有主副双图案的 LED 图形化衬底及 LED 芯片。

### 背景技术

[0002] 近年来,GaN 基 LED 因具有亮度高、能耗低、寿命长等诸多优点,被广泛应用于交通指示灯、LCD 背光源、全彩显示器和通用照明领域等。然而,GaN 材料的折射率( $n=2.45$ )与空气( $n=1.0$ )之间存在巨大差异,全反射临界角仅为 24 度左右,这导致光线在芯片内部发生显著的全反射现象而无法射出 LED,大大降低了 LED 的光提取率。后来针对这一问题提出了改善方案,如引入布拉格反射层、光子晶体,表面粗化和衬底图形化等。其中,图形化衬底技术不仅能提高光提取率,还能提高内量子效率。一方面,衬底上的图案通过折射和反射改变光的轨迹,使光在界面出射的入射角变小(小于全反射临界角),从而得以透射而出,提高光的提取率;另一方面,图案还可以使得后续的 GaN 生长出现侧向磊晶的效果,减少晶体缺陷,提高内量子效率。

[0003] 图形化衬底技术的关键在于对衬底图案的设计,其对 LED 的出光效率起着决定性作用。为满足器件性能的要求,图案的种类已几番更新,从最初的槽形到六角形、锥形、棱台型等,图形化衬底技术的应用效果已受到认可。S. Suihkonen 等人的实验证明:具有较大高度的六角形图案增强了对光线的反射、散射作用,并且具有尖锥状凸起结构的锥形图案的倾斜角对 LED 的出光有较大的影响。Lee 等人使用 ICP 刻蚀获得圆锥体图形化蓝宝石衬底,在 20mA 电流的驱动下,获得的 LED 的输出功率提高了 35%;Su 等人分别在蓝宝石衬底上制造出纳米级圆孔图案和微米级圆孔图案,其结果显示,纳米级图案相比微米级图案有更好的出光效率。C. C. Wang 等人认为单位面积内图形尺度的减小能够增加反射面从而提高光线的出射几率。

[0004] 目前的研究已经证明随着衬底上相邻图案之间距离的缩小,LED 芯片的光提取率明显增加。其原因在于,图案之间的距离缩小使单位面积的衬底表面上可以排布更多的图案,图案更加密集,从而能够更大限度地提高 LED 的光提取率。一直以来,图形化衬底技术的图案设计都仅限于对于单一种类图案的规则排布,如圆锥、六棱锥、三棱锥、半球等单一图案的矩形或六角排布。在这种传统的衬底图案设计中,图案间距不可能无极限地缩小,因此图案存着一个有限的最密排布度。但是,即使在最密排布的图案中,相邻图案之间仍然存在较多间隙,这部分间隙存在着进一步提升图形化衬底 LED 光提取率的空间。

### 发明内容

[0005] 为了克服现有技术的上述缺点与不足,本发明的目的在于提供一种具有主副双图案的 LED 图形化衬底及 LED 芯片,大大提高了 LED 的光提取率。

[0006] 本发明的目的通过以下技术方案实现:

[0007] 一种具有主副双图案的 LED 图形化衬底,衬底上的图案由排列在衬底表面的主图

案和副图案组成；所述副图案的体积小于主图案的体积；所述副图案排布在主图案的间隙中。

[0008] 所述主图案采用矩形排布方式。

[0009] 所述主图案采用六角排布方式。

[0010] 所述主图案采用菱形排布方式。

[0011] 所述主图案采用圆周分布排布方式。

[0012] 一种 LED 芯片，包含上述的具有主副双图案的 LED 图形化衬底。

[0013] 与现有技术相比，本发明具有以下优点和有益效果：

[0014] 本发明的 LED 图形化衬底的图案采用排列在衬底表面的主图案和副图案，副图案排布在主图案的间隙中，副图案的体积小于主图案的体积，该方案相对于单一种类图案的图形化衬底，衬底上的图案更加密集，有利于更多的光线射出 LED 芯片，尤其有利于更多的光线从芯片顶部射出，大大提高了 LED 光提取率，为图形化衬底技术提供了新的研究与应用方向。

### 附图说明

[0015] 图 1 为本发明的实施例 1 的 LED 芯片的示意图。

[0016] 图 2 为本发明的实施例 1 的具有主副双图案的 LED 图形化衬底的示意图。

[0017] 图 3 为本发明的实施例 1 的主图案的示意图。

[0018] 图 4 为本发明的实施例 2 的具有主副双图案的 LED 图形化衬底的示意图。

[0019] 图 5 为本发明的实施例 2 的主图案的示意图。

[0020] 图 6 为本发明的实施例 2 的副图案的示意图。

[0021] 图 7 为本发明的实施例 3 的具有主副双图案的 LED 图形化衬底的示意图。

[0022] 图 8 为本发明的实施例 3 的主图案的示意图。

[0023] 图 9 为本发明的实施例 3 的副图案的示意图。

### 具体实施方式

[0024] 下面结合实施例，对本发明作进一步地详细说明，但本发明的实施方式不限于此。

[0025] 实施例 1

[0026] 图 1 为本实施例的 LED 芯片的示意图，由依次排列的具有主副双图案的 LED 图形化衬底 11，N 型 GaN 层 12，MQW 量子阱层 13，P 型 GaN 层 14 组成。

[0027] 如图 2 所示，本实施例的具有主副双图案的 LED 图形化衬底，衬底上的图案由排列在衬底表面的主图案 15 和副图案 16 组成；主图案和副图案主图案采用同一种图案，即圆锥图案；其中，如图 2～3 所示，主图案圆锥的底面圆半径  $r_1$  为  $1.5\ \mu\text{m}$ ，倾角  $\alpha_1$  为  $60^\circ$ ，相邻主图案中心的间距为  $5.0\ \mu\text{m}$ ，排布方式为六角排布；副图案圆锥的底面圆半径为  $0.7\ \mu\text{m}$ ，倾角为  $45^\circ$ ，排布在主图案圆锥的间隙中。

[0028] 采用光学分析软件 TracePro 对本发明的 LED 芯片的图形化衬底做模拟测试，模拟测试过程如下：

[0029] (1) 衬底构建：采用 TracePro 自带的建模功能实现衬底的制作，衬底尺寸为  $120\ \mu\text{m} \times 120\ \mu\text{m} \times 100\ \mu\text{m}$ ，呈长方体状。

[0030] (2) 主图案制作 : 采用 SolidWorks 的作图功能实现圆锥图案的制作, 圆锥的倾角为  $60^{\circ}$ , 底面半径为  $1.5 \mu\text{m}$ , 相邻圆锥中心的间距为  $5.0 \mu\text{m}$ 。

[0031] (3) 副图案制作 : 圆锥的底面圆半径为  $0.7 \mu\text{m}$ , 倾角为  $45^{\circ}$ 。

[0032] (4) 图案的排布 : 主图案圆锥排布方式为六角排布, 副图案排布在主图案的间隙之中, 如图 2 所示。

[0033] (5) 外延层构建 : 采用 TracePro 自带的建模功能实现 N 型 GaN 层、MQW 量子阱层、P 型 GaN 层的制作, N 型 GaN 层尺寸为  $120 \mu\text{m} \times 120 \mu\text{m} \times 4 \mu\text{m}$ , MQW 量子阱层尺寸为  $120 \mu\text{m} \times 120 \mu\text{m} \times 75\text{nm}$ , P 型 GaN 层尺寸为  $120 \mu\text{m} \times 120 \mu\text{m} \times 0.2 \mu\text{m}$ , 均呈长方体状。

[0034] (6) 靶面构建 : 采用 TracePro 自带的建模功能实现六层靶面的制作, 六层靶面分别置于 LED 芯片的上、下、前、后、左、右方向, 上、下靶面尺寸为  $120 \mu\text{m} \times 120 \mu\text{m} \times 0.01 \mu\text{m}$ , 前、后、左、右靶面尺寸为  $100 \mu\text{m} \times 104.275 \mu\text{m} \times 0.01 \mu\text{m}$ 。

[0035] (7) N 型 GaN 层与图形化衬底接触面相应图案构建 : 插入 SolidWorks 建立的图案层于衬底层之上, 采用 TracePro 的差集功能实现 N-GaN 层相应图案构建。

[0036] (8) 各材料层的参数设定 : 蓝宝石衬底的折射率为 1.67, N 型 GaN、MQW 量子阱、P 型 GaN 材质折射率均为 2.45, 三者均针对 450nm 的光, 温度设置为 300K, 不考虑吸收与消光系数的影响。

[0037] (9) 量子阱层表面光源设定 : 量子阱层上下表面各设置一个表面光源属性, 发射形式为光通量, 场角分布为 Lambertian 发光场型, 光通量为 5000a. u., 总光线数 3000 条, 最少光线数 10 条。

[0038] (10) 光线追迹 : 利用软件附带的扫光系统, 对上述构建的 LED 芯片模型进行光线追踪, 分别获取顶部、底部、侧面的光通量数据。

[0039] 测试结果如下 : 顶部光通量 1993a. u., 底部光通量 2324a. u., 侧面光通量 3332a. u., 总光通量 7649a. u.。与无图案衬底相比, 顶部光通量提升 172%, 底部光通量提升 163%, 侧面光通量提升 147%, 总光通量提升 158%。与单图案 (仅有本实施例的主图案) 衬底相比, 顶部光通量提升 80%, 底部光通量提升 63%, 侧面光通量提升 34%, 总光通量提升 66%。可知具有主副双图案的 LED 图形化衬底可大幅度提升 LED 光提取率。

[0040] 实施例 2

[0041] 本实施例的 LED 芯片由依次排列的具有主副双图案的 LED 图形化衬底, N 型 GaN 层, MQW 量子阱层, P 型 GaN 层组成。

[0042] 如图 4 所示, 本实施例的具有主副双图案的 LED 图形化衬底, 衬底上的图案由排列在衬底表面的主图案 25 和副图案 26 组成 ; 主图案 25 和副图案 26 主图案采用不同种图案。如图 4 ~ 5 所示, 主图案采用正六棱锥图案, 正六棱锥图案的倾角  $\alpha_2$  为  $60^{\circ}$ , 边长  $a_2$  为  $1.0 \mu\text{m}$ , 相邻正六棱锥中心的间距为  $3.2 \mu\text{m}$ , 排布方式为六角排布 ; 如图 4、6 所示, 副图案为半球, 底面圆半径  $r_2$  为  $0.5 \mu\text{m}$ , 排布在主图案的间隙中。

[0043] 采用光学分析软件 TracePro 对本发明的 LED 芯片的图形化衬底做模拟测试, 模拟测试过程如下 :

[0044] (1) 衬底构建 : 采用 TracePro 自带的建模功能实现衬底的制作, 衬底尺寸为  $120 \mu\text{m} \times 120 \mu\text{m} \times 100 \mu\text{m}$ , 呈长方体状。

[0045] (2) 主图案制作 : 采用 SolidWorks 的作图功能实现六棱锥图案的制作 : 正六棱锥

的倾角为  $60^\circ$ ，底面边长为  $1.0\ \mu\text{m}$ ，相邻正六棱锥中心的间距为  $3.2\ \mu\text{m}$ 。

[0046] (3) 副图案制作：采用 SolidWorks 的作图功能实现半球图案的制作：半球的底面圆半径为  $0.5\ \mu\text{m}$ 。

[0047] (4) 图案的排布：主图案的排布方式为六角排布，副图案排布在主图案的间隙之中，如图 4 所示。

[0048] (5) 外延层构建：采用 TracePro 自带的建模功能实现 N 型 GaN 层、MQW 量子阱层、P 型 GaN 层的制作，N 型 GaN 层尺寸为  $120\ \mu\text{m}\times 120\ \mu\text{m}\times 4\ \mu\text{m}$ ，MQW 量子阱层尺寸为  $120\ \mu\text{m}\times 120\ \mu\text{m}\times 75\text{nm}$ ，P 型 GaN 层尺寸为  $120\ \mu\text{m}\times 120\ \mu\text{m}\times 0.2\ \mu\text{m}$ ，均呈长方体状。

[0049] (6) 靶面构建：采用 TracePro 自带的建模功能实现六层靶面的制作，六层靶面分别置于 LED 芯片的上、下、前、后、左、右方向，上、下靶面尺寸为  $120\ \mu\text{m}\times 120\ \mu\text{m}\times 0.01\ \mu\text{m}$ ，前、后、左、右靶面尺寸为  $100\ \mu\text{m}\times 104.275\ \mu\text{m}\times 0.01\ \mu\text{m}$ 。

[0050] (7) N 型 GaN 层与图形化衬底接触面相应图案构建：插入 SolidWorks 建立的图案层于衬底层之上，采用 TracePro 的差集功能实现 N-GaN 层相应图案构建。

[0051] (8) 各材料层的参数设定：蓝宝石衬底的折射率为 1.67，N 型 GaN、MQW 量子阱、P 型 GaN 材质折射率均为 2.45，四者均针对 450nm 的光，温度设置为 300K，不考虑吸收与消光系数的影响。

[0052] (9) 量子阱层表面光源设定：量子阱层上下表面各设置一个表面光源属性，发射形式为光通量，场角分布为 Lambertian 发光场型，光通量为 5000a. u.，总光线数 3000 条，最少光线数 10 条。

[0053] (10) 光线追迹：利用软件附带的扫光系统，对上述构建的 LED 芯片模型进行光线追踪，分别获取顶部、底部、侧面的光通量数据。

[0054] 测试结果如下：顶部光通量 2357a. u.，底部光通量 2472a. u.，侧面光通量 3009a. u.，总光通量 7838a. u.。与无图案衬底相比，顶部光通量提升 219%，底部光通量提升 176%，侧面光通量提升 104%，总光通量提升 153%。与单图案（仅有本实施例的主图案）衬底相比，顶部光通量提升 85%，底部光通量提升 62%，侧面光通量提升 33%，总光通量提升 67%。可知具有主副双图案的 LED 图形化衬底可大幅度提升 LED 光提取率，尤其对顶部光通量的优化效果十分显著。

[0055] 实施例 3

[0056] 本实施例的 LED 芯片由依次排列的具有主副双图案的 LED 图形化衬底，N 型 GaN 层，MQW 量子阱层，P 型 GaN 层组成。

[0057] 如图 7 所示，本实施例的具有主副双图案的 LED 图形化衬底，衬底上的图案由排列在衬底表面的主图案 35 和副图案 36 组成；主图案 35 和副图案 36 主图案采用不同种图案。如图 7~8 所示，主图案采用的正三棱锥的倾角  $\alpha_3$  为  $45^\circ$ ，正三棱锥边长  $a_3$  为  $2.0\ \mu\text{m}$ ，相邻主图案的间距为  $5.0\ \mu\text{m}$ ，排布方式为矩形排布；如图 7、9 所示，副图案采用正六棱锥，倾角  $\alpha_4$  为  $55^\circ$ ，正六棱锥边长  $a_4$  为  $0.5\ \mu\text{m}$ ，排布在主图案三棱锥的间隙中。

[0058] 采用光学分析软件 TracePro 对本发明的 LED 芯片的图形化衬底做模拟测试，模拟测试过程如下：

[0059] (1) 衬底构建：采用 TracePro 自带的建模功能实现衬底的制作，衬底尺寸为  $120\ \mu\text{m}\times 120\ \mu\text{m}\times 100\ \mu\text{m}$ ，呈长方体状。

[0060] (2) 主图案制作 : 采用 SolidWorks 的作图功能实现三棱锥图案的制作 : 正三棱锥的倾角为  $45^{\circ}$  , 底面边长为  $2.0 \mu\text{m}$  , 相邻正三棱锥中心的间距为  $5.0 \mu\text{m}$  。

[0061] (3) 副图案制作 : 采用 SolidWorks 的作图功能实现六棱锥图案的制作 : 正六棱锥的底面边长为  $0.5 \mu\text{m}$  , 倾角为  $55^{\circ}$  。

[0062] (4) 图案的排布 : 主图案六棱锥的排布方式为矩形排布, 副图案排布在主图案的间隙之中, 如图 7 所示。

[0063] (5) 外延层构建 : 采用 TracePro 自带的建模功能实现 N 型 GaN 层、MQW 量子阱层、P 型 GaN 层的制作, N 型 GaN 层尺寸为  $120 \mu\text{m} \times 120 \mu\text{m} \times 4 \mu\text{m}$  , MQW 量子阱层尺寸为  $120 \mu\text{m} \times 120 \mu\text{m} \times 75\text{nm}$  , P 型 GaN 层尺寸为  $120 \mu\text{m} \times 120 \mu\text{m} \times 0.2 \mu\text{m}$  , 均呈长方体状。

[0064] (6) 靶面构建 : 采用 TracePro 自带的建模功能实现六层靶面的制作, 六层靶面分别置于 LED 芯片的上、下、前、后、左、右方向, 上、下靶面尺寸为  $120 \mu\text{m} \times 120 \mu\text{m} \times 0.01 \mu\text{m}$  , 前、后、左、右靶面尺寸为  $100 \mu\text{m} \times 104.275 \mu\text{m} \times 0.01 \mu\text{m}$  。

[0065] (7) N 型 GaN 层与图形化衬底接触面相应图案构建 : 插入 SolidWorks 建立的图案层于衬底层之上, 采用 TracePro 的差集功能实现 N-GaN 层相应图案构建。

[0066] (8) 各材料层的参数设定 : 蓝宝石衬底的折射率为 1.67, N 型 GaN、MQW 量子阱、P 型 GaN 材质折射率均为 2.45, 四者均针对 450nm 的光, 温度设置为 300K, 不考虑吸收与消光系数的影响。

[0067] (9) 量子阱层表面光源设定 : 量子阱层上下表面各设置一个表面光源属性, 发射形式为光通量, 场角分布为 Lambertian 发光场型, 光通量为 5000a. u. , 总光线数 3000 条, 最少光线数 10 条。

[0068] (10) 光线追迹 : 利用软件附带的扫光系统, 对上述构建的 LED 芯片模型进行光线追踪, 分别获取顶部、底部、侧面的光通量数据。

[0069] 测试结果如下 : 顶部光通量 2760a. u. , 底部光通量 1163a. u. , 侧面光通量 4695a. u. , 总光通量 8618a. u. 。与无图案衬底相比, 顶部光通量提升 252%, 底部光通量提升 31%, 侧面光通量提升 248%, 总光通量提升 191%。与单图案(仅有本实施例的主图案)衬底相比, 顶部光通量提升 88%, 底部光通量降低 21%, 侧面光通量提升 121%, 总光通量提升 74%。可知具有主副双图案的 LED 图形化衬底可大幅度提升 LED 光提取率, 尤其对顶部光通量的优化效果十分显著。

[0070] 上述实施例为本发明较佳的实施方式, 但本发明的实施方式并不受所述实施例的限制, 本发明的主图案、副图案还可选用其它常用的图案, 主图案还可采用菱形、圆周分布等排布方式, 其他的任何未背离本发明的精神实质与原理下所作的改变、修饰、替代、组合、简化, 均应为等效的置换方式, 都包含在本发明的保护范围之内。

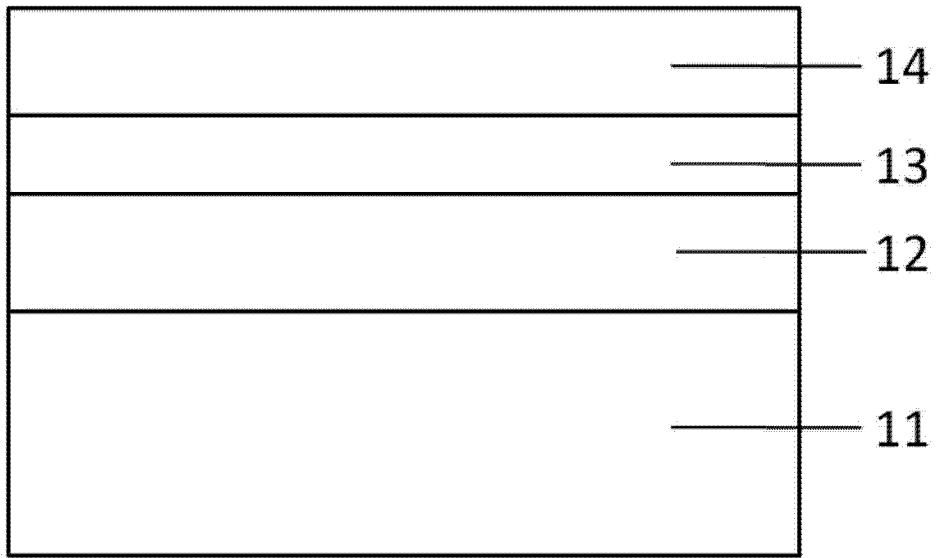


图 1

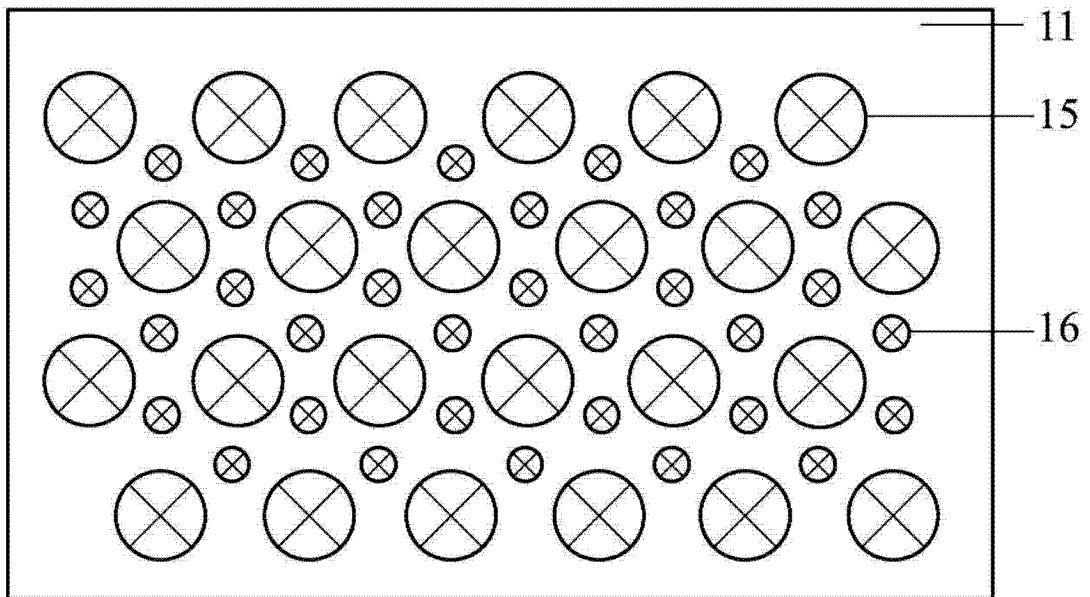


图 2



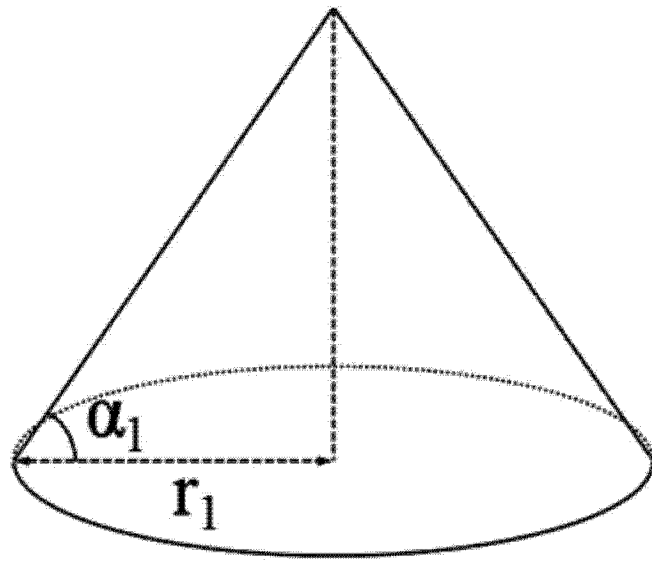


图 3

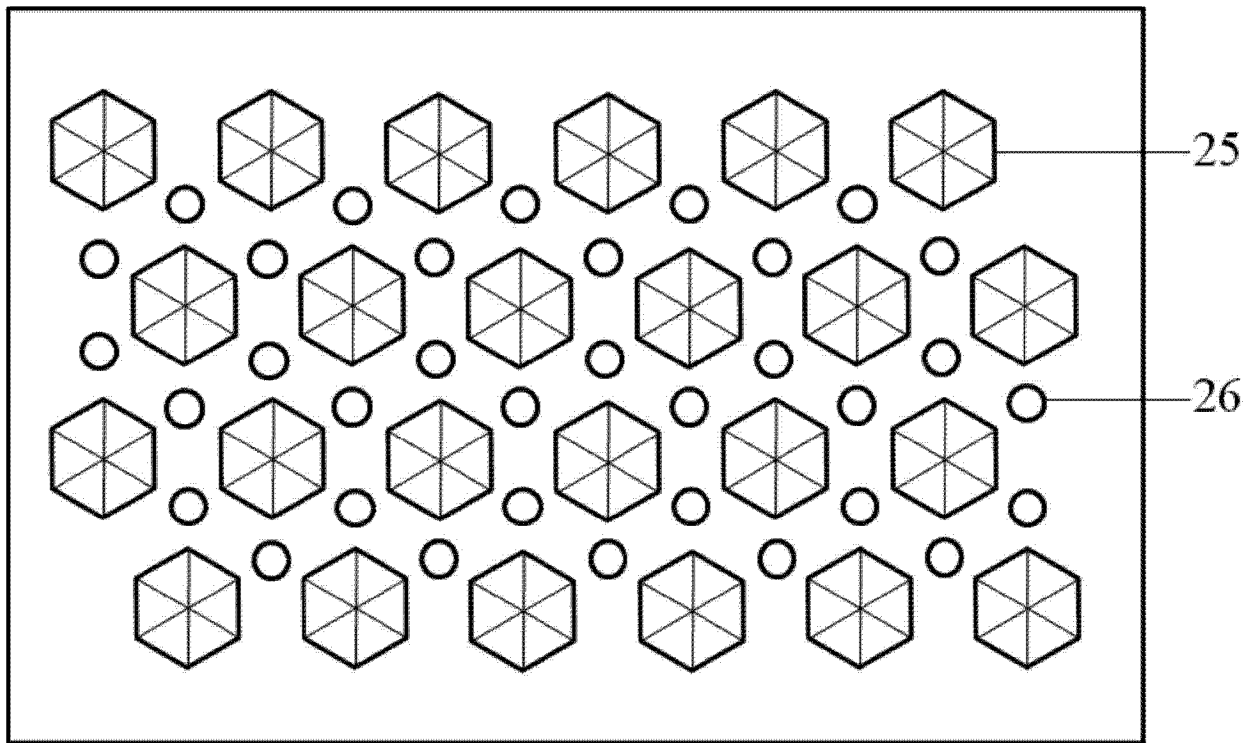


图 4

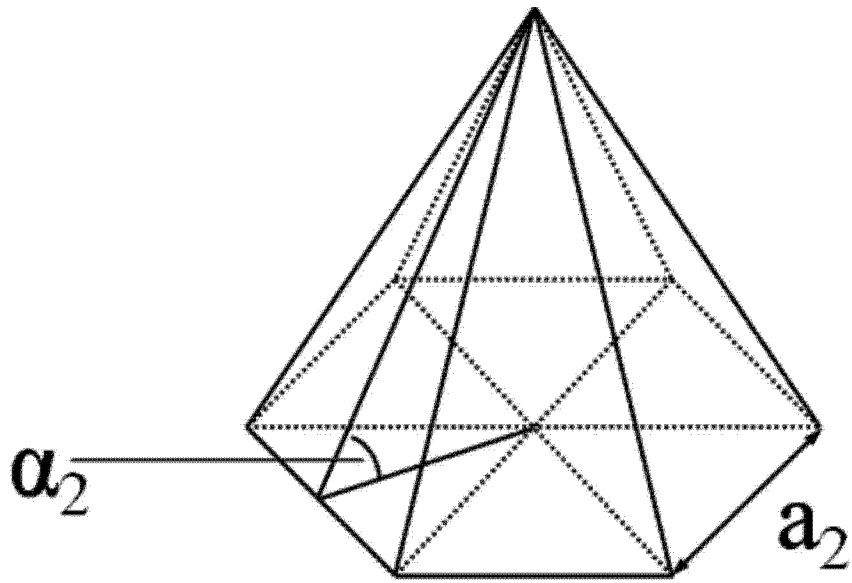


图 5

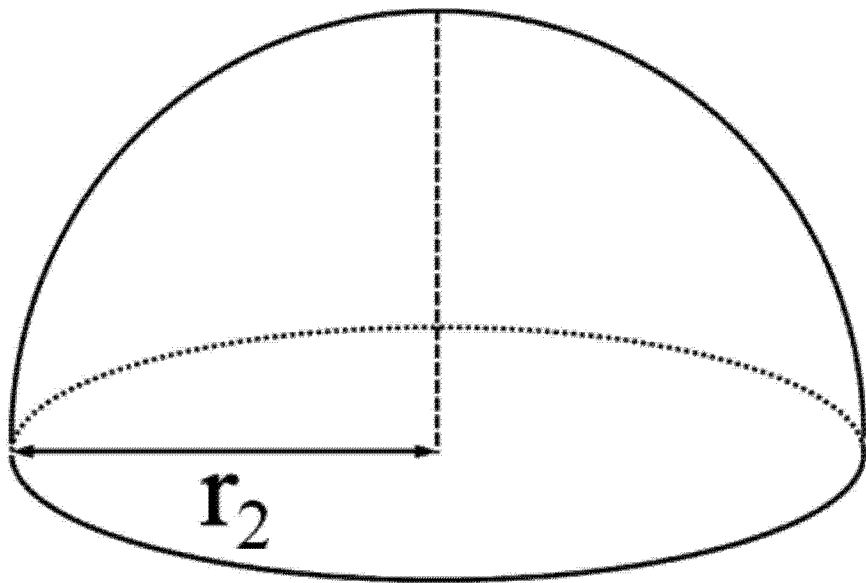


图 6

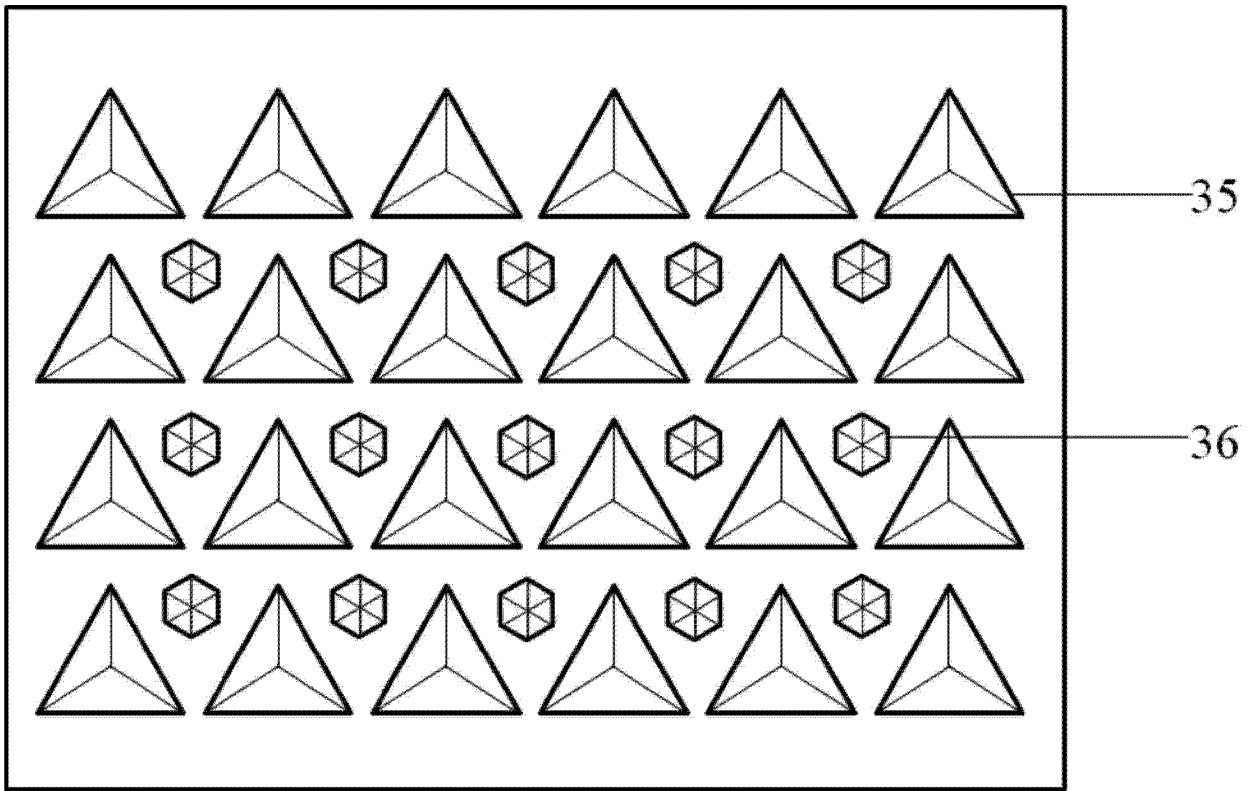


图 7

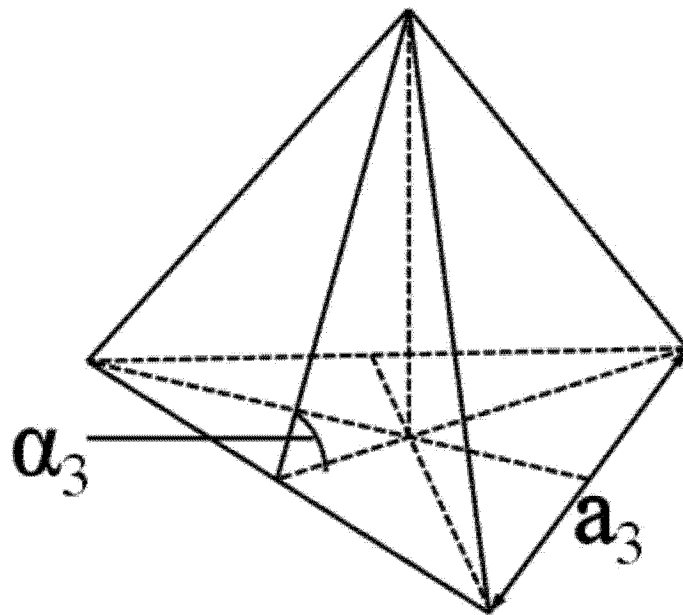


图 8

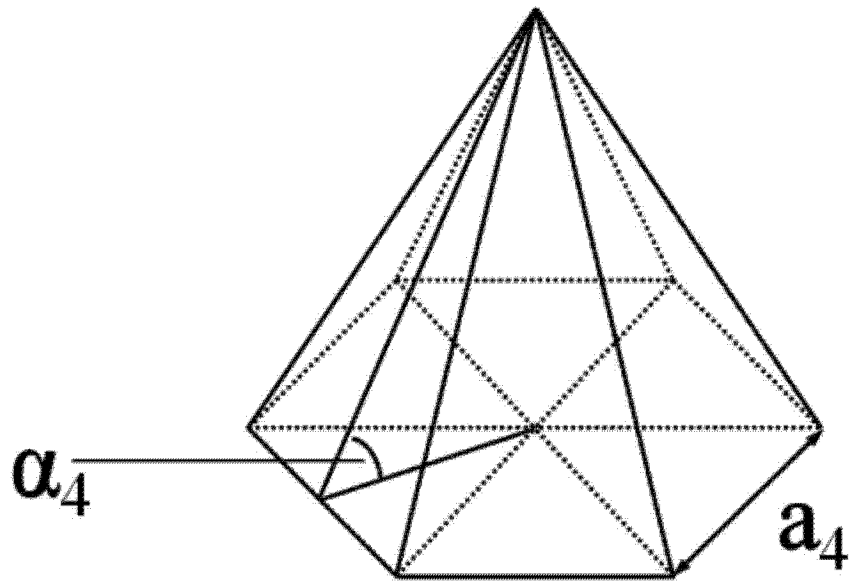


图 9