

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H02H 9/04 (2006.01)

H02H 9/06 (2006.01)

H01R 13/648 (2006.01)



[12] 发明专利说明书

专利号 ZL 02822709.3

[45] 授权公告日 2009年4月29日

[11] 授权公告号 CN 100483886C

[22] 申请日 2002.11.14 [21] 申请号 02822709.3

[30] 优先权

[32] 2001.11.14 [33] US [31] 09/990,794

[32] 2002.5.24 [33] US [31] 10/155,786

[32] 2002.11.14 [33] US [31] 10/294,966

[86] 国际申请 PCT/US2002/036488 2002.11.14

[87] 国际公布 WO2003/043138 英 2003.5.22

[85] 进入国家阶段日期 2004.5.14

[73] 专利权人 FCI 公司

地址 法国凡尔赛

[72] 发明人 克利福德·L·文格斯

约瑟夫·B·舒叶 斯蒂芬·瑟库

斯蒂芬·B·史密斯

蒂莫西·A·雷马克

格埋戈里·S·赫尔

蒂莫西·W·霍特兹

[56] 参考文献

US5174770A 1992.12.29

US5224867A 1993.7.6

US6293827B1 2001.9.25

审查员 唐述灿

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

代理人 冯赓宣

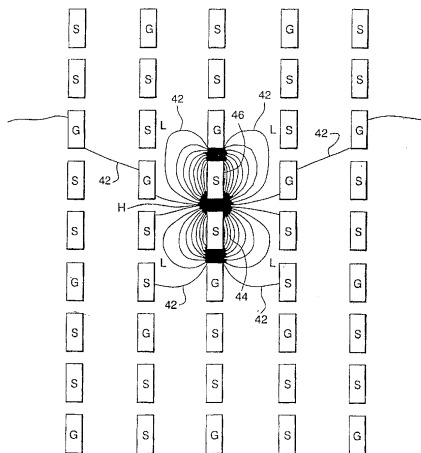
权利要求书3页 说明书21页 附图38页

[54] 发明名称

用于电连接器的串扰减小

[57] 摘要

在此公开一种轻量、低成本、高密度的电连接器，其即使在没有接头之间的屏蔽时，提供阻抗受控、高速、低干扰的通信，并且提供低插入损失。在该连接器中的信号接头(S)和接地接头(G)可以被按比例缩小并且相互相对设置，使得在第一差分对中的差分信号在形成该信号对的接头之间的间隙中产生高场(H)并且在相邻信号对附近产生低场(L)。



1. 一种电连接器，其中包括：

多个信号接头；以及

多个接地接头；

其特征在于：

所述多个信号接头和所述多个接地接头以包括差分信号对和接地接头的接头列排列，及

第一接头列与第二接头列相邻，且第二接头列与第三接头列相邻，及

第一接头列与第二接头列隔开一个列间距，第三接头列与第二接头列隔开所述列间距，及

该连接器在第一接头列、第二接头列和第三接头列之间没有屏蔽，及

该连接器具有 10Gbit/s 的通信速度。

2. 根据权利要求 1 所述的电连接器，其中包括第一信号接头和第二信号接头，该第一和第二信号接头之间具有 0.3-0.4mm 间隙并且形成第一差分信号对。

3. 根据权利要求 2 所述的电连接器，其中所述第一信号接头与所述第二信号接头边缘耦合。

4. 根据权利要求 1 所述的电连接器，其中包括信号接头的边缘耦合对的阵列。

5. 根据权利要求 1 所述的电连接器，所述电连接器具有 1.4mm 的行间距。

6. 根据权利要求 1 所述的电连接器, 其中相邻列之间的列间距为 1.8-2.0mm。

7. 根据权利要求 1 所述的电连接器, 其包括夹物模压塑料托架, 所述多个信号接头和所述多个接地接头贯穿该夹物模压塑料框架。

8. 根据权利要求 1 所述的电连接器, 其中该壳体被填充绝缘所述多个信号接头和所述多个接地接头的介电材料。

9. 根据权利要求 8 所述的电连接器, 其中该介电材料是空气。

10. 根据权利要求 9 所述的电连接器, 其中该连接器是一个直角球栅阵列连接器。

11. 根据权利要求 1 所述的电连接器, 其对于每线性英寸 63.5 个配对信号对, 具有小于 3% 的近端串扰。

12. 根据权利要求 1 所述的电连接器, 其对于每线性英寸 63.5 个配对信号对, 具有小于 4% 的远端串扰。

13. 根据权利要求 1 所述的电连接器, 其中所述多个差分信号对中的每一个包括垂射耦合于第二信号接头的第一信号接头。

14. 根据权利要求 13 所述的电连接器, 其中所述多个差分信号对排列成行和列。

15. 根据权利要求 1 所述的电连接器, 其具有每线性英寸 63.5 个配对信号对的接头密度。

16. 根据权利要求 1 所述的电连接器，其具有大于每线性英寸 63.5 个配对信号对的接头密度。

17. 根据权利要求 1 所述的电连接器，其在 5GHz 具有小于 0.7dB 的插入损失。

18. 根据权利要求 1 所述的电连接器，其在 40 皮秒的上升时间具有 100Ω 的阻抗匹配。

用于电连接器的串扰减小

对相关申请的交叉引用

本申请是在 2001 年 11 月 14 日提交的共同未决美国专利申请 No. 09/990,794, 以及在 2002 年 5 月 24 日提交的共同未决美国专利申请 No. 10/155,786 的部分继续申请, 上述每个专利的内容通过引用的方式被包含于此。

技术领域

通常, 本发明涉及电连接器的场。特别地, 本发明涉及轻量、低成本、高密度的电连接器, 其即使在没有接头之间的屏蔽时, 提供阻抗受控、高速、低干扰的通信, 并且提供在现有的连接器中没有的各种其他优点。

背景技术

电连接器使用信号接头提供电子设备之间的信号连接。通常, 该信号接头间隔如此接近, 使得在相邻信号接头之间出现不希望的干扰或者“串扰”。如在此所用, 当由于混合的电场导致一个信号接头在相邻的信号接头中感应电干扰时出现串扰, 从而破坏信号的完整性。随着电子设备的小型化和高速度, 高信号完整性的电通信变得更加普遍, 该串扰的减小变为在连接器设计中的一个重要因素。

一种通常使用的用于减小串扰的技术是例如以金属板的形式把分离的电屏蔽设置在信号接头之间。该屏蔽用于通过阻止接头电场的混合而阻断信号接头之间的串扰。图 1A 和 1B 示出用于使用阻断串扰的屏蔽的电连接器的示意接头结构。

图 1A 示出一种结构, 其中信号接头 S 和接地接头 G 被设置为使得该差分信号对 S+、S- 被沿着列 101-106 放置。如图所示, 屏蔽 112 可以

置于接头列 101-106 之间。该列 101-106 可以包括信号接头 S+、S-以及接地接头 G 之间的任何组合。该接地接头用于阻断相同列中差分信号对之间的串扰。该屏蔽 112 用于阻断在相邻列中在差分信号对之间的串扰。

图 1B 示出一种结构,其中信号接头 S 和接地接头 G 被设置为使得差分信号对 S+、S-被沿着行 111-116 放置。如图所示,屏蔽 122 可以置于行 111-116 之间。一个行 111-116 可以信号接头 S+、S-和接地接头 G 的任何组合来表示。该接地接头 G 用于阻断在相同行中的差分信号对之间的串扰。该屏蔽 122 用于阻断在相邻行中的差分信号对之间的串扰。

由于需要更小、更轻的通信设备,希望该连接器被制作得更小和更轻,并且提供相同的性能。屏蔽占用该连接器内的有效空间,否则可以用于提供附加的信号接头,因此限制接头密度(以及连接器尺寸)。另外,制造和插入这样的屏蔽大大地增加与制造该连接器相关的整体成本。在一些应用中,已知屏蔽占据该连接器的成本的 40%或更多。该屏蔽的另一个已知缺点是它们具有较低的阻抗。因此,为了使得在高接头密度中的阻抗足够高,需要使得该接头如此小,以至于它们在许多应用中不够坚固。

一般用于绝缘该接头并且保持它们在该连接器中的位置的电介质还增加不希望出现的成本和重量。

因此,需要一种轻量、高速的电连接器(即,工作在超过 1Gb/s 并且一般工作在大约 10Gb/s 的范围内),这减小串扰的出现,而不需要分离屏蔽,并且提供在现有连接器中没有的各种其他优点。

发明内容

本发明提供高速连接器(工作在 1Gb/s 以上,并且一般在大约 10Gb/s 的范围内),其中差分信号对和接地接头被设置为限制相邻差分信号对之间的串扰级别。这样一个连接器可以包括沿着第一接头列设置的第一差分信号对和沿着第二接头列与第一信号对相邻设置的第二差

分信号对。该连接器可以并且最好在第一信号对和相邻信号对之间没有屏蔽。该接头被设置为使得在第一信号对中的差分信号在形成该信号对的接头之间的间隙中产生高场，并且在第二信号对附近产生低场。

根据本发明的一方面，提供了一种电连接器，其中包括：多个信号接头；以及多个接地接头；其特征在于：所述多个信号接头和所述多个接地接头以包括差分信号对和接地接头的接头列排列，及第一接头列与第二接头列相邻，且第二接头列与第三接头列相邻，及第一接头列与第二接头列隔开一个列间距，第三接头列与第二接头列隔开所述列间距，及该连接器在第一接头列、第二接头列和第三接头列之间没有屏蔽，及该连接器具有 10Gbit/s 的通信速度。

这种连接器还包括用于减小插入损失并且沿着接头长度基本上保持恒定阻抗的新接头结构。使用空气作为主要电介质来绝缘该接头，导致适用于作为直角球栅阵列连接器的轻量连接器。

附图说明

下面参照附图通过本发明非限制性的示意实施例进一步详细描述本发明，其中在附图中相同的参考标号表示相同的部件，其中：

图 1A 和 1B 示出用于使用屏蔽来阻止串扰的电连接器的示意接头结构；

图 2A 为一种电连接器的示意图，其中导电和绝缘元件通常被设置为“I”形的几何结构；

图 2B 示出在信号接头和接地接头的分布中的等势区；

图 3A 示出用于测量偏移对多作用串扰的影响的导体分布；

图 3B 为示出根据本发明一个方面在多作用串扰和相邻列端子的偏移之间的关系的曲线图；

图 3C 示出用于在最坏情况下确定串扰的接头分布；

图 4A-4C 示出把信号对设置在列中的导体分布；

图 5 示出信号对被排列在行中的导体分布；

图 6 为示出根据本发明一个方面而设置的 6 列端子的阵列的示意

图；

图 7 为示出根据本发明另一个实施例设置的 6 个列的阵列的示意

图；

图 8 为示出根据本发明的示意直角电连接器的透视图；

图 9 为图 8 的直角电连接器的侧视图；

图 10 为沿着线 A-A 截取的直角电连接器的一部分的侧视图；

图 11 为沿着线 B-B 截取的直角电连接器的一部分的侧视图；

图 12 为沿着线 B-B 截取的图 8 的直角电连接器的导体的顶部切除视图；

图 13 为沿着线 A-A 截取的图 8 的直角电连接器的导一部分侧面切除视图；

图 13A 为沿着图 13 的线 C-C 截取的截面视图；

图 14 为根据本发明的直角电连接器的示意导体的透视图；

图 15 为图 8 的直角电连接器的另一个示意导体的透视图；

图 16A 为具有示意直角电连接器的一个底板系统的透视图；

图 16B 为具有具有直角电连接器的底板系统的另一个实施例的简化视图；

图 16C 为具有垂直连接器的板靠板系统的简化视图；

图 17 为图 16A 中所示的导体的连接器插塞部分的透视图；

图 18 为图 17 的插塞连接器的侧视图；

图 19 为图 17 的插塞连接器的引线组件的侧视图；

图 19B 示出在配合过程中图 19 的引线组件；

图 20 为根据本发明一个实施例的两列端子的侧视图；

图 21 为图 20 的端子的正视图；

图 22 为根据本发明另一个实施例的插座的透视图；

图 23 为图 22 的插座的侧视图；

图 24 为单列插座接头的透视图；

图 25 为根据本发明另一个实施例的连接器的透视图；

图 26 为根据本发明另一个方面的直角端子的侧视图；

图 27 和 28 分别为沿着线 A-A 和线 B-B 截取的直角端子的正视图；
图 29 示出在根据本发明另一个方面作为到电子设备上的通孔的端子连接的端子的截面；
图 30 为根据本发明的示出直角电连接器的透视图；
图 31 为根据本发明的示出另一种直角电连接器的透视图；
图 32 为容器连接器的替换实施例的透视图；以及
图 33 为用于制造根据本发明的连接器的方法的流程图。

具体实施方式

仅仅为了方便起见，在下文的描述中使用特定术语，并且这不应当被认为是在任何方式对本发明的限制。例如，术语“顶”、“底”、“左”、“右”、“上”和“下”表示在图中作为参考的方向。类似地，术语“向内”和“向外”分别表示向着或远离参考物体的几何中心的方向。该术语包括上文具体描述的词语及其变型和类似含义的词语。

用于电连接器理论模型的 I 形几何结构

图 2A 为导电和绝缘元件一般设置为“I”形几何结构的电连接器的示意图。这样的连接器体现在受让人的“I 梁”技术中，并且在名称为“Low Cross And Impedance Controlled Electric Connector”的美国专利 N0. 5,741,144 号中描述并要求保护，该专利的公开内容通过引用的方式被包含于此。已经发现由于使用这种几何结构而获得低串扰和受控阻抗。

该原来设想的 I 形传输线几何结构可以被垂直插入两个平行电介质和接地面元件之间。作为 I 形的传输线几何结构的描述来自一般用数字 10 表示的在具有一个介电常数 ϵ 的两个水平介电层 12 和 14 之间的信号导体以及对称地置于该导体的上下边缘的接地面 13 和 15 的垂直分布。该导体的侧边 20 和 22 向着具有空气介电常数 ϵ_0 的空气 24。在一个连接器应用中，该导体可以包括两个部分 26 和 28，其端到端或面到面地相邻。该介电层 12 和 14 的厚度 t_1 和 t_2 首先控制传输线的特性阻抗，

并且整体高度 h 与电介质宽度 W_d 的比率控制透过相邻接头的电磁场。最初的实验导致这样的结论，即，使得超过 A 和 B 的干扰最小化所需的比率 h/W_d 可以近似统一（如图 2A 所示）。

在图 2A 的线 30、32、34、36 和 38 为在空气-电介质间隔中的电压的等势线。取接近于一个接地面的一条等势线，随后它向着边界 A 和 B 方向向外延伸，可以看出边界 A 或边界 B 非常接近于地电势。这意味着，在每个边界 A 和边界 B 处存在虚拟接地表面。因此，如果两个或多个 I 形模块被并排放置，则在该模块之间存在虚拟接地表面，并且存在很少或没有模块的场的混合。通常，该导体宽度 W_c 和电介质厚度 t_1 、 t_2 与电介质宽度 W_d 或模块间距（即，相邻模块之间的距离）相比应当较小。

给定对实际连接器设计的机械限制，实际发现信号导体（叶片/梁接头）宽度和电介质厚度可能偏离优选的比率，并且在相邻信号导体之间可能存在一些最小干扰。但是，使用上述 I 形几何结构的设计倾向于比常规设计具有更小的串扰。

影响相邻接头之间的串扰的示例因素

根据本发明，上述基本原理被进一步分析和扩展，并且用于通过确定信号接头和接地接头的适当分布和几何结构，即使在该接头之间没有屏蔽时也可以确定如何进一步限制相邻信号接头之间的串扰。图 2B 包括在根据本发明的信号接头 S 和接地接头 G 的接头分布中在基于活跃对的差分信号对 S+、S- 附近的电压等势线图。如图所示，轮廓线 42 最接近于 0 电压，轮廓线 44 接近于 -1 电压，并且轮廓线 46 接近于 +1 电压。我们已经观察到尽管该电压在最接近于活跃对（active pair）的“静止”差分信号对处的电压不一定接近于 0，但是对静止对的干扰接近于 0。也就是说，作用在正向静止差分对信号接头上的电压近似于与作用在负向静止差分对信号接头上的电压相同。结果，作为正负向信号之间的电压差的作用在静止对上的噪声接近于 0。

因此，如图 2B 所示，信号接头 S 和接地接头 G 可以相互相对地按

比例缩小和设置,使得在第一差分信号对中的差分信号在形成该信号对的该接头之间的间隙中产生高场 H 并且在相邻信号对附近产生低场 L (即,接近于地电势)。结果,对于特定应用来说,在相邻信号接头之间的串扰可以被限制为可以接受的水平。在这样的连接器中,即使在高速、高信号完整性应用中,在相邻信号接头之间的串扰水平可以被限制到不需要在相邻接头之间的屏蔽的程度。

通过上述 I 形模型的进一步分析,可以发现长与宽的单一比率不像最初看起来那样重要。还可以发现多种因素可以影响相邻信号接头之间的串扰水平。多种这样的因素在下文中详细描述,但是还可能还有其他因素。另外,尽管最好所有这些因素都被考虑,但是应当知道,每个因素可能单独充分地限制对于特定的应用的串扰。在对特定连接器设计确定适当的接头分布中可以考虑如下任何或所有如下因素:

a)当相邻接头是边缘耦合型时(即,一个接头的边缘与一个相邻接头的边缘相邻)比相邻接头是宽边耦合型(即,一个接头的宽边与一个相邻接头的宽边相邻)时出现更少的串扰。边缘耦合得更紧,则耦合信号对的电场延伸向相邻对的情况更少,并且连接器的应用更加不必近似于原始的 I 形理论模型的单一高宽比。边缘耦合还允许相邻连接器之间更小的间隙宽度,因此便于在高接头密度连接器中实现所需阻抗电平,而不要求该接头太小以至于不能适当地使用。例如,我们发现在该接头是边缘耦合型时,大约 03.-0.4mm 的间隙适用于提供大约 100Ω 的阻抗;而当相同的接头是宽边耦合型时为了实现相同的阻抗,需要大约 1mm 的间隙。当该接头贯穿电介质区、接头区等等时,边缘耦合还便于改变接头宽度以及间隙宽度;

b)我们发现通过改变“纵横比”,即,列间距(即相邻列之间的距离)与在给定列中的相邻接头之间的间隙,可以有效地减小串扰;

c)相邻列相互相对地“交错”也可以减小串扰水平。也就是说,在第一列相对于在相邻列中的相邻信号接头偏移时,可以有效地限制串扰。例如,偏移量可以是整个行间距(即,相邻行之间的距离)、半个行间距或者对于特定连接器设计导致可接受的低串扰水平的任何其他

距离。我们发现最佳偏移量取决于多种因素，例如列间距、行间距、端子的形状以及在端子周围的绝缘材料的介电常数 (ϵ)。我们还发现最佳偏移量不一定是通常所认为的“在间距方面的偏移”。也就是说，最佳偏移可以是任何数值，并且不限于行间距的整分数比例（例如，整个或半个行间距）。

图 3A 示出用于测量相邻列之间的偏移量对串扰的影响的接头分布。快速（例如，40ps）上升时间差分信号被应用于每个活跃对 1 和活跃对 2。在相邻列之间的偏移量 d 从 0 至 5.0mm 变化时，在没有施加信号的静止对处确定近端串扰 N_{xt1} 和 N_{xt2} 。当从一个活跃对中的载流接头在该静止对上感应噪声时，出现近端串扰。

如图 3B 的曲线图中所示，在大约 1.3mm 和大约 3.65mm 的偏移量处多作用串扰（在图 3B 中的暗线）的发生率被最小化。在该实验中，多作用串扰被认为是来自每个活跃对 1（在图 3B 中的虚线）和活跃对 2（在图 3B 中的细线）的每一个的串扰的绝对值之和。因此，已经示出相邻列可以相互相对地偏移，直到获得相邻对之间的最佳串扰水平（在本例中大约为 1.3mm）。

d) 通过添加外部接地，即把接地接头置于相邻接头列的交替端，可以进一步减小近端串扰（“NEXT”）和远端串扰（“FEXT”）；

e) 我们发现按比例缩小接头（即，减小接头的绝对尺寸并且保持它们的比例和几何关系）用于增加接头密度（即，每线性英寸的接头数目），而不对该连接器的电特性具有不良影响。

通过考虑任何或所有这些因素，可以设计该连接器，以便于即使在相邻接头之间没有屏蔽时也可以进行高性能（即，低串扰）、高速度（例如，大于 1Gb/s 并且一般大约为 10Gb/s）的通信。还应当知道这种能够提供这样的高速通信的连接器和技术的还用于较低速度。在最坏的情况下，在 40 皮秒的上升时间以及每线性英寸 63.5 个配对信号对的密度，根据本发明的连接器具有小于大约 3% 的近端串扰和小于大约 4% 的远端串扰。这样的连接器可以在 5GHz 具有约小于 0.7dB 的插入损失，以及在 40 皮秒上升时间测量的大约 $100 \pm 8\Omega$ 的阻抗匹配。

图 3C 示出在最坏情况下确定串扰的接头分布。在一个“受害 (victim)”对 V 处确定来自 6 个侵犯对 (attacking pair) S1、S2、S3、S4、S5 和 S6 的每一个的串扰。侵犯对 S1、S2、S3、S4、S5 和 S6 是 8 个与信号对 V 最接近的 8 个相邻对中的 6 个。已经确定从侵犯对 S7 和 S8 在受害对 V 处的串扰的附加影响可以忽略。通过对来自每个对的峰值串扰的绝对值求和而确定来自 6 个最近的侵犯对的组合串扰, 这假设在同一时间每个对处于最高电平。因此, 应当知道这是最坏的情况, 并且在实践中, 可以获得好得多的结果。

根据本发明的接头分布的例子

图 4A 示出具有基于列的差分信号对 (即, 差分信号对被排列为列) 的根据本发明的连接器 100。(如在此所用, “列”是指沿着接头边缘耦合的方向。“行”是与列垂直的方向)。如图所示, 每个列 401-406 按照从上到下的次序包括第一差分信号对、第一接地导体、第二差分信号对、以及第二接地导体。如图所示, 第一列 401 按照从上到下的次序包括: 具有信号导体 S1+ 和 S1- 的第一差分信号对、第一接地接头 G、具有信号导体 S7+ 和 S7- 的第二差分信号对、以及第二接地接头 G。每个行 413 和 416 包括多个接地接头 G。行 411 和 412 一同包括六个差分信号对, 并且行 514 和 515 一同包括另外 6 个差分信号对。该接地导体的行 413 和 416 限制在行 411-412 中的信号对和在行 414-415 中的信号对之间的串扰。在图 4A 中所示的实施例中, 36 个接头排列为列可以提供 12 个差分信号对。因为该连接器没有屏蔽, 因此该接头可以被制造为相对较大 (与具有屏蔽的连接器中的接头相比)。因此, 需要较小的连接器空间来实现所需的阻抗。

图 4B 和 4C 示出根据本发明的包括外部接地的连接器。如图 4B 中所示, 接地接头 G 可以置于每个列的每一端。如图 4C 所示, 接地接头 G 可以置于相邻列的交替端。我们发现与其他方面相同但是没有这样的外部接地的接头分布的连接器相比, 把接地接头 G 置于相邻列的交替端导致 NEXT 减小 35%, 并且 FEXT 减小 65%。我们还发现, 通过把

接地接头置于每个接头列的两端可以实现基本上相同的效果，如图 4B 中所示。结果，最好，为了（相对于外部接地置于每个列的两端的连接器）增加接头密度而不增加串扰水平，最好把外部接地置于相邻列的交替端。

另外，如图 5 中所示，差分信号对可以被设置为行。如图 5 中所示，每个行 511-516 包括两个接地导体和差分信号对的重复序列。第一行 511 按照从左到右的次序包括两个接地导体 G、差分信号对 S1+、S1-和两个接地导体 G。该接地导体阻止相邻信号对之间的串扰。在图 5 中所示的实施例中，把 36 个接头排列为行仅仅提供 9 个差分信号对。

通过把图 4A 中所示的分布的与图 5 中所示的分布相比较，可以理解差分信号对的列分布比行分布获得更高的信号接头密度。但是，对于排列为列的直角连接器，在差分信号对内的接头具有不同长度，因此这样的差分信号对可能具有对内倾斜。类似地，由于不同差分信号对的不同导体长度，把信号对设置为行或列可能导致对间倾斜。因此，应当知道，尽管把信号对排列为列获得更高的接头密度，但是可以对特定的应用选择把信号对排列为列或行。

无论该信号对是否被排列为行或列，每个差分信号对在该差分信号对的正导体 S_{x+} 和负导体 S_{x-} 之间具有差分阻抗 Z_0 。该差分阻抗被定义为在沿着该差分信号对的长度的特定点处，存在于相同差分信号对的两个信号导体之间的阻抗。众所周知，需要控制该差分阻抗 Z_0 ，以便于与连接该连接器的电子设备的阻抗相匹配。把该差分阻抗 Z_0 与电子设备的阻抗相匹配使得可能限制整个系统带宽的信号反射和/或系统谐振最小化。另外，希望控制差分阻抗 Z_0 使得它沿着差分信号对的长度方向基本上为常量，即，使得每个差分信号对具有基本上一致的差分阻抗特性。

该差分阻抗特性可以通过设置信号导体和接地导体而控制。具体来说，通过把信号导体的边缘接近于相邻“地”并且相距在一个差分信号对内的信号导体的边缘之间的间隙而确定差分阻抗。

如图 4A 中所示，包括信号导体 S6+ 和 S6- 的差分信号对被设置为

与行 413 中的一个接地导体 G 相邻。包括信号导体 S12+ 和 S12- 的差分信号对被设置为与两个接地导体 G 相邻，该接地导体 G 中的一个在行 413 中，一个在行 416 中。常规的连接器的包括与每个差分信号对相邻的两个接地导体，以使得阻抗匹配问题最小化。除去一个接地导体一般导致减小通信速度的阻抗失配。但是，通过减小该差分信号对导体与仅仅一个相邻接地导体之间的间隙，可以补偿一个相邻接地导体的缺失。例如，如图 4A 中所示，信号导体 S6+ 和 S6- 可以被设置为相互相距距离 d_1 ，信号导体 S12+ 和 S12- 可以被设置为相互相距不同距离 d_2 。可以通过使得信号导体 S6+ 和 S6- 的宽度比信号导体 S12+ 和 S12- 的宽度更宽而控制该距离（在沿着列的方向测量导体宽度的情况下）。

对于单端信号传输，还可以通过设置该信号导体和接地导体而控制单端阻抗（Single ended impedance）。具体来说，通过信号导体和相邻接地之间的间隔确定单端阻抗。单端阻抗被定义为在沿着单端信号导体的长度方向，存在于信号导体和“地”之间的阻抗。

为了保持用于高带宽系统的差分阻抗控制，希望把接头之间的间隙控制在千分之几英寸。超过千分之几英寸的间隙变化可能导致阻抗特性不可接受的变化；但是，可接受的变化取决于所需的速度、可接受的误码率以及其他设计因素。

图 6 示出差分信号对和接地接头的阵列，其中每列端子偏移每个相邻列。从一个端子的边缘到相邻列中的相应端子的相同边缘的偏移量。如图 6 中所示，该列间距和间隙宽度的纵横比是 P/X 。我们发现大约为 5 的纵横比（即，2mm 的列间距；0.4mm 间隙宽度）适合于限制串扰，其中该列也是交错的。当该列不是交错时，需要大约 8-10 的纵横比。

如上文所述，通过偏移该列，在任何特定端子中出现的多作用串扰的水平可以被限制为对于特定连接器应用来说可接受的水平。如图 6 中所示，每个列沿着列的方向相对于相邻列偏移距离 d 。具体来说，列 601 相对于列 602 偏移距离 d ，列 602 相对于列 603 偏移距离 d ，如此等等。由于每个列相对于相邻列偏移，因此每个端子在相对于在相邻列中的相

邻端子偏移。例如，在差分对 DP3 中的信号接头 680 相对于在差分对 DP4 中的信号接头 681 偏移距离 d ，如图所示。

图 7 示出差分对的另一个结构，其中端子的每个列相对于相邻列偏移。例如，如图所示，在列 701 中的差分对 DP1 相对于在列 702 中的差分对 DP2 偏移距离 d 。但是，在该实施例中，该端子的阵列不包括分离每个差分对的接地接头。而是，在每个列中的差分对相互分离的距离大于在一个差分对中的一个端子相对于在相同差分对中的第二端子分离的距离。例如，当在每个差分对中的端子之间的距离为 Y 时，差分对分离的距离可以是 $Y+X$ ，其中 $Y+X/Y \gg 1$ 。我们发现这样的间隔也可以用于减小串扰。

根据本发明的示意连接器系统

图 8 为根据本发明的直角电连接器的透视图，其针对于一种高速电连接器，其中差分信号对的信号导体沿着该差分信号对的长度方向具有基本上恒定的差分阻抗。如图 8 中所示，连接器 800 包括第一部分 801 和第二部分 802。第一部分 801 被电连接到第一电子设备 810，并且第二部分 802 被电连接到第二电子设备 812。这样的连接可以是 SMT、PIP、焊锡球栅阵列、压配合或者其他这样的连接。一般来说，这样的连接是在连接引脚之间具有常规连接间隔的常规连接；但是，这样的连接可以具有在连接引脚之间的其他间隔。第一部分 801 和第二部分 802 可以电连接在一起，从而把第一电子设备 810 电连接到第二电子设备 812。

如图所示，第一部分 801 包括多个模块 805。每个模块 805 包括一系列导体 830。如图所示，第一部分 801 包括 6 个模块 805，并且每个模块 805 包括 6 个导体 830；但是，可以使用任何数目的模块 805。第二部分 802 包括多个模块 806。每个模块 806 包括一系列导体 840。如图所示，第二部分 802 包括 6 个模块 806，并且每个模块 806 包括 6 个导体 840；但是，可以使用任何数目的模块 806 和导体 840。

图 9 为连接器 800 的侧视图。如图 9 中所示，每个模块 805 包括固

定在框架 850 上的多个导体 830。每个导体 830 包括从框架 850 延伸的用于连接到第一电子设备 810 的连接引脚 832、从框架 850 延伸的用于连接到第二部分 802 的叶片 836、以及把连接引脚 832 连接到叶片 836 的导体段 834。

每个模块 806 包括固定在框架 852 中的多个导体 840。每个导体 840 包括接触界面 841 和连接引脚 842。每个接触界面 841 从框架 852 延伸，用于连接到第一部分 801 的叶片 836。每个导体 840 还电连接到从框架 852 延伸的用于电连接到第二电子设备 812 的连接引脚 842。

每个模块 805 包括用于与模块 805 对齐的第一孔 856 和第二孔 857。因此，多列导体 830 可以被对齐。每个模块 806 包括用于与相邻模块 806 对齐的第一孔 847 和第二孔 848。因此，可以对齐多列导体 840。

连接器 800 的模块 805 被示出为直角模块。也就是说，一组第一连接引脚 832 被置于第一面（例如，与第一电子设备 810 共面）上，并且一组连接引脚 842 被置于与第一面垂直的第二面（例如，与第二电子设备 812 共面）上。为了把第一面连接到第二面，每个导体 830 总共转 90 度（直角），以把第一电子设备 810 和 812 连接在一起。

为了简化导体放置，导体 830 可以具有一个矩形截面；但是，导体 830 可以具有任何形状。在该实施例中，导体 830 具有较高的宽厚比，以便于制造。该特定宽厚比可以根据包括所需通信速度、连接端分布等等这样的各种设计参数来选择。

图 10 为沿着线 A-A 截取连接器 800 的两个模块的侧视图，并且图 11 为沿着线 B-B 截取连接器 800 的两个模块的顶视图。如图所示，每个叶片 836 被设置在接触界面 841 的两个单梁接头 849 之间，从而提供第一部分 801 和第二部分 802 之间的电连接，并且在下文中更加详细地描述。连接引脚 832 被置于模块 805 的中央线的附近，使得连接引脚 832 可以配合到具有常规连接间隔的一个设备。连接引脚 842 被置于模块 806 的中央线的附近，使得连接引脚 842 可以配合到具有常规连接间隔的设备。但是，如果这样的连接间隔被该配合设备所支承，则连接引脚可以被设置为相对于模块 806 的中央线偏移。另外，尽管在该图中示

出连接引脚，但是可以考虑使用其他连接技术，例如焊锡球等等。

现在转到图 8 的连接器 800，以讨论连接引脚和导体的分布，连接器 800 的第一部分 801 包括 6 列和 6 行导体 830。导体 830 可以是信号导体 S 或接地导体 G。一般来说，每个信号导体 S 被用作为差分信号对的正导体或负导体；但是，信号导体可以被用作为用于单端信号传输（single ended signaling）的导体。另外，这样的导体 830 可以被设置为列或行。

除了导体布置之外，差分阻抗和插入损失还受到接近于导体的介电性质的影响。通常，希望使得具有非常低的介电常数的材料相邻并且尽可能地与该导体相接触。空气是最理想的电介质，因为它使得连接器变轻，并且具有最好的介电性质。尽管框架 850 和框架 852 可以包括聚合物、塑料等等，以固定导体 830 和 840，从而可以保持所需的间隙容限，所用的塑料的量被最小化。因此，导体的其他部分包括空气电介质，并且导体 830 和 840 被置于空气中，并且仅仅最低限度地在具有第二介电性质的第二材料（例如，聚合物）中。因此，为了提供基本上恒定的差分阻抗特性，在该第二材料中，差分信号对的导体之间的间隔可以变化。

如图所示，该导体可以主要暴露于空气中而不是被包在塑料中。使用空气而不是塑料作为电介质具有多个优点。例如，使用空气使得该连接器使用比常规连接器少得多的塑料来形成。因此，根据本发明的连接器可以比使用塑料作为电介质的常规连接器的重量更轻。空气还使得接头之间的间隙更小，从而用相对较大的接头提供更好的阻抗和串扰控制，减小串扰，提供更少的介电损失，增加信号速度（即，更小的传播延迟）。

通过使用空气作为主要电介质，可以提供适合用作为球栅组件（“BGA”）直角连接器的轻量、低阻抗、低串扰的连接器。一般来说，一个直角连接器是“不稳的”，即在该配合区中重量不平衡。从而，该连接器倾向于在配合区的方向上“倾斜”。由于 BGA 的焊锡球，在熔化时仅仅可以支承特定的重量，现有的连接器一般不能够包括附加质量来平衡该连接器。通过使用空气而不是塑料作为电介质，可以减小该连接

器的质量。从而，可以添加附加质量来平衡该连接器，而不导致该熔化的焊锡球脱离。

图 12 当导体从被空气包围到被框架 850 所包围时在行中的导体之间的间隔改变。如图 12 中所示，在连接引脚 832 处导体 S+ 和 S- 之间的距离为 D1。距离 D1 可以被选择为与在第一电子设备 810 上的常规连接器间隔相配合，或者可以被选择为优化该差分阻抗特性。如图所示，距离 D1 被选择为与常规连接器相配合，并且被置于模块 805 的中央线附近。当导体 S+ 和 S- 从连接引脚 832 通过框架 850 时，导体 S+ 和 S- 相互靠近，最后在空气区 860 中到达距离 D2。给定其他参数，例如接近于接地导体 G，距离 D2 被选择以给出在导体 S+ 和 S- 之间的所需差分阻抗。所需差分阻抗 Z_0 取决于该系统阻抗（例如，第一电子设备 810），并且可以是 100Ω 或者其他数值。一般来说，希望有大约 5% 的容限；但是对于一些应用来说可以接受 10% 的容限。在 10% 或更小的范围内被认为是基本上恒定的差分阻抗。

如图 13 中所示，导体 S+ 和 S- 被设置为从空气区 860 向着叶片 836，并且在框架 850 内相互向外分离，使得叶片 836 在离开框架 850 之后分离距离 D3。叶片 836 被接收在接触界面 841 中，从而提供第一部分 801 和第二部分 802 之间的电连接。接触界面 841 从空气区 860 向着框架 852 方向相互向外分离，最终到达相距距离 D4 的连接引脚 842。如图所示，连接引脚 842 被设置为接近于框架 852 的中央线，以与常规连接器间隔相配合。

图 14 为导体 830 的透视图。如图所示，在框架 850 内，导体 830 向内靠近或向外分离，以沿着导电路径保持基本上恒定的差分阻抗特性。

图 15 为包括两个单梁接头 849 的导体 840 的透视图，在叶片 836 的每一侧上各有一个梁接头 849。该设计可以提供减小的串扰性能，因为每个单梁接头 849 进一步远离其相邻的接头。并且，该设计可以提供增加的接头可靠性，因为其具有“真正的”双重接头。该设计还可以减小用于接头的定位以及接头的形成的紧密度容限要求。

如图所示,在框架 852 内,导体 840 向内靠近或向外分离,以保持基本上恒定的差分阻抗特性,并且与第二电子设备 812 上的连接器相配合。为了排列为列,导体 830 和 840 被分别沿着框架 850、852 的中央线放置。

图 13A 为沿着图 13 的线 C-C 截取的截面视图。如图 13A 中所示,叶片 836 被接收在接触界面 841 中,使得梁接头 839 与叶片 836 的各个侧面相啮合。最好,在该连接器的配合和分离过程中,该梁接头 839 具有在足以保持该连接器的电特性的组合表面区域上提供叶片 836 和接触界面 841 之间的接触的尺寸和形状。

如图 13A 中所示,该接头设计在该配合区中保持边缘耦合纵横比。也就是说,被选择为限制在该连接器中的串扰的列间距与间隙宽度的纵横比也存在于该接头区中,从而限制该配合区中的串扰。并且,由于未配合的叶片接头的截面近似于与配合接头的组合截面相同,因此即使该连接器部分地未配合,也可以保持阻抗特性。这至少部分地因为该配合接头的组合截面包括一个或两个以上的金属厚度(该叶片和接头界面的厚度),而不是在现有连接器中典型的三个厚度(例如,参见图 13B)。拔下如图 13B 中所示的连接器导致截面的较大改变,因此,阻抗变化较大(如果该连接器是不正确或完全地配合,则造成显著的电子性能下降)。由于当该连接器未配合时,该接头截面不发生显著改变,则当部分未配合时(即,相差 1-2mm 的未配合)与完全配合时相同,该连接器(如图 13A 中所示)可以提供近似相同的电特性。

图 16A 为根据本发明一个实施例的具有示意直角电连接器的底板系统的透视图。如图 16A 中所示,连接器 900 包括插塞 902 和插座 1100。

插塞 902 包括壳体 905 和多个引线组件 908。该壳体 905 被配置为包含和对齐多个引线组件 908,以通过插座 1100 在电子设备 910 和电子设备 912 之间进行适用于信号通信的电连接。在本发明的一个实施例中,电子设备 910 是一个底板,并且电子设备 912 是一个子插件板。但是,电子设备 910 和 912 可以是任何电子设备,而不脱离本发明的范围。

如图所示,连接器 902 包括多个引线组件 908。每个引线组件 908

包括将在下文中描述的一系列端子或导体 930。每个引线组件 908 包括任何数目的端子 930。

图 16B 为类似于图 16A 的底板系统，只是连接器 903 是单个设备，而不是配合插塞和插座。该连接器 903 包括一个壳体 and 多个引线组件（为示出）。该壳体被配置为包含和对齐多个引线组件（为示出），以在第一电子设备 910 和第二电子设备 912 之间形成适用于信号通信的电连接。

图 16C 为类似于图 16A 的板到板系统，只是插塞壳体 905 是一个垂直插塞连接器而不是一个直角插塞连接器。该实施例在两个平行电子设备 910 和 913 之间进行电连接。根据本发明的一个垂直底板插座连接器例如可以被夹物模压（insert molded）到一个板上。因此，可以保持间隔和性能。

图 17 为示出没有电子设备 910 和 912 以及插座连接器 1100 的插塞连接器的透视图。如图所示，缝隙 907 形成在其中包含和对齐引线组件 908 的壳体 905 中。图 17 还示出连接引脚 932、942。连接引脚 942 把连接器 902 连接到电子设备 912。连接引脚 932 把连接器 902 通过插座 1100 电连接电子设备 910。连接引脚 932 和 942 可以适用于提供到电子设备（为示出）的贯穿安装或表面安装连接。

在一个实施例中，该壳体 905 由塑料所制成，但是，可以使用任何适当的材料。到电子设备 910 和 912 的连接可以是表面或贯穿安装连接。

图 18 为如图 17 中所示的插塞连接器 902 的侧视图。如图所示，包含在每个引线组件 908 中的端子列相对于在相邻引线组件中的另一个端子列偏移距离 D。这样的偏移在上文结合图 6 和 7 更加完整地描述。

图 19 为单个引线组件 908 的侧视图。如图 19 中所示，引线组件 908 的一个实施例包括金属引线框架 940 和夹物模压塑料框架 933。按照这种方式，该夹物模压引线框架 933 用于包括一系列端子或导体 930。该端子可以包括差分对或接地接头。按照这种方式，每个引线组件 908 包括一系列差分对 935A 和 935B 以及接地接头 937。

如图 19 中所示，包含在每个引线组件 908 中的差分对和接地接头

的列被设置为一个信号 - 信号 = 地结构。按照这种方式，在引线组件 908 中的接头列的顶部接头为接地接头 937A。与接地接头 937A 相邻的是一个包括两个信号接头的差分对 935A，一个具有正极性并且一个具有负极性。

如图所示，该接地接头 937A 和 937B 从夹物模压引线框架 933 延伸更大的距离。如图 19B 中所示，这样一种结构，在信号接头 935 与相应的插座接头 1102S 相配合之前，允许接地接头 937 与在插座 1100 中的相应的插座接头 1102G 相配合。因此，在发生信号传输之前，被连接的设备（未在图 19B 中示出）可以共地（common ground）。这提供该设备的“热”连接。

连接器 900 的引线组件 908 被示出为一个直角模块。为了说明，一组第一连接引脚 932 被置于第一面上（例如，与第一电子设备 910 共面），并且一组连接引脚 942 被置于与第一面相垂直的第二面上（例如，与第二电子设备 912 共面）。为了把第一面连接到第二面，每个导体 930 被形成总共大约 90 度（直角），以电连接电子设备 910 和 912。

图 20 和 21 分别为根据本发明的一个方面的两个端子列的侧视图和正视图。如图 20 和 21 中所示，相邻端子列相互相对交错。换句话说，在相邻引线组件中在端子之间存在偏移。具体如图 20 和 21 中所示，在列 1 的端子和列 2 的端子之间存在距离 d 的偏移量。如图所示，偏移量 d 在该端子的全长上保持。如上文所述，该偏移量通过进一步增加信号承载接头之间的距离而减小串扰的出现。

为了简化导体的放置，导体 930 具有如图 20 中所示的矩形截面。但是，导体 930 可以是任何形状。

图 22 为在图 16A 中所示的连接器的插座部分的透视图。插座 1100 可以与连接器插塞 902 相配合（如图 16A 中所示）并且用于连接两个电子设备（为示出）。具体来说，连接引脚 932（在图 17 中所示）可以被插入到孔 1142，以把连接器 902 电连接到插座 1100。插座 1100 还包括对齐结构 1120，以有助于对齐，并且把连接器 900 插入到插座 1100。一旦插入时，结构 1120 还用于把插入的连接器的固定到插座 1100。从而

这样的结构 1120 避免可能在该连接器和插座之间出现的可能导致机械断裂的任何运动。

插座 1100 包括多个插座引线组件 1160, 每个插座引线组件 1160 包含多个端子 (仅仅示出其末端)。该端子提供连接器 900 和任何配合的电子设备 (为示出) 之间的电通路。

图 23 为包括结构 1120、壳体 1150 和插座引线组件 1160 的图 22 的插座的侧视图。如图所示, 图 23 还示出根据本发明该插座引线组件可以相互偏移。如上文所述, 这样的偏移减小上述多作用串扰的出现。

图 24 为不包含在插座壳体 1150 中的单个插座接头组件的透视图。如图所示, 该组件 1160 包括多个双梁导电端 1175 和由绝缘材料所制成的支架 1168。在一个实施例中, 该支架 1168 由包围该接头的塑料注模所制成; 但是, 可以使用任何适当的绝缘材料, 而不脱离本发明的范围,

图 25 为根据本发明另一个实施例的连接器的透视图。如图所示, 连接器 1310 和插座 1315 被组合使用, 以把例如电路板 1305 这样的电子设备连接到电缆 1325。具体来说, 当连接器 1310 与插座 1315 相配合时, 在电路板 1305 和电缆 1325 之间建立电连接。然后, 电缆 1325 把信号发送到适用于接收这样的信号的任何电子设备 (为示出)。

在本发明的另一个实施例中, 考虑偏移距离 d 可以在该连接器中的端子长度上变化。按照这种方式, 该偏移距离可以沿着该端子的长度以及在该导体的任何端部变化。为了说明该实施例, 现在参见图 26, 其中示出单列直角端子的侧视图。如图所示, 在部分 A 中的端子的高度为高度 $H1$, 并且在部分 B 中的端子的截面的高度为高度 $H2$ 。

图 27 和 28 分别为沿着线 A-A 和线 B-B 截取的直角端子的列的正视图。除了在图 26 中所示的单列之外, 图 27 和 28 还示出包含在连接器壳体的相邻引线组件内的相邻端子列。

根据本发明, 相邻列的偏移量可以沿着该引线组件内的端子的长度变化。更加具体来说, 在相邻列之间的偏移量根据端子的相邻部分而变化。按照这种方式, 在端子的部分 A 和端子的部分 B 之间, 在列之间的偏移距离方面不同。

如图 27 和 28 中所示, 在端子的部分 A 中沿着线 A-A 截取的端子截面高度为 H_1 , 并且在部分 B 中沿着线 B-B 截取的截面高度为高度 H_2 。如图 27 中所示, 在端子的截面高度为 H_1 时, 在部分 A 中的端子偏移量为距离 D_1 。

类似地, 图 28 示出在端子的部分 B 中端子的偏移量。如图所示, 在端子的部分 B 中端子之间的偏移距离为 D_2 。最好, 由于间隔或其他参数不同, 该距离 D_2 被选择为使得串扰最小化, 并且可以与偏移量 D_1 不同。因此可以减小在端子之间出现的多作用串扰, 从而增加信号完整性。

在本发明的另一个实施例中, 为了进一步减小串扰, 在相邻端子列之间的偏移量与在配合的印刷电路板上的通孔之间的偏移量不同。一个通孔是在一个印刷电路板上的两个或多个层之间的导电路径。一般来说, 通过在两个或多个导体互连的适当的位置对该印刷电路板钻孔而产生一个通孔。

为了说明这样一个实施例, 图 29 示出当端子与在一个电子设备上的通孔配合时 4 列端子的截面的正视图。这样的电子设备可以类似于图 16A 中所示的设备。通过连接引脚 (为示出), 把该连接器 (为示出) 的端子 1710 插入到通孔 1700。但是, 该连接引脚可以类似于图 17 中所示。

根据本发明的这一实施例, 在相邻端子列之间的偏移量与在配合的印刷电路板上的通孔之间的偏移量不同。具体来说, 如图 29 中所示, 在相邻列端子的偏移量之间的距离为 D_1 , 并且在电子设备中的通孔的偏移量之间的距离为 D_2 。根据本发明, 通过把两个偏移距离改变为它们的最佳数值, 减小本发明的连接器中出现的串扰, 并且保持相应信号完整性。

图 30 为一个直角电连接器 1100 的另一个实施例的透视图。如图 30 中所示, 导体 930 被设置为从第一面连接到与第一面相垂直的第二面。即使导体 930 的宽度可以变化并且即使导体 930 的路径可以连续, 在相邻导体 930 之间的距离 D 基本上为常量。该基本上恒定的间隙 D 沿着

该导体的长度方向提供基本上恒定的差分阻抗。

图 31 为直角电连接器 1200 的另一个实施例的透视图。如图 12 中所示，模块 1210 被置于框架 1220 中，以提供相邻模块 1210 之间的适当间隔。

图 32 为插座连接器 1100' 的另一个实施例的透视图。如图 32 所示，该连接器 1100' 包括框架 1190，以提供在连接引脚 1175' 之间适当的间隔。框架 1190 包括固定导体 1175' 的凹陷。每个导体 1175' 包括单个接触界面 1191 和连接引脚 1192。每个接触界面 1191 从框架 1190 延伸，用于连接到相应的插塞接头，如上文所述。每个连接引脚 1192 从框架 1190 延伸，用于电连接到第二电子设备。插座连接器 1190 可以通过压合处理而组装。

为了在导体 902 上实现所需的间隙容限，连接器 900 可以通过如图 33 中所示的方法来制造。如图 33 中所示，在步骤 1400 中，导体 930 被置于模具坯料，在导体 930 之间具有预定间隙。在步骤 1410 中，聚合物被注入到该模具坯料，以形成连接器 900 的框架。导体 930 的相对位置由框架 950 所保持。由剩余应力所造成的随后翘曲和扭曲可能对可变性具有影响，但是如果良好设计的话，所获得的框架 950 应当具有足够的稳定性，以保持所需的间隙容限。按照这种方式，在导体 930 之间的间隙可以被控制为具有千分之几英寸的可变性。

最好，为了提供最佳性能，通过导体的载流路径应当被制造为具有尽可能高的导电性。因为，该载流路径在该接头的外侧部分，希望该接头被镀上高导电性材料的薄外层。这种高导电性材料的例子包括金、铜、银、锡合金。

应当知道，上述示意实施例仅仅为了说明的目的而提供的，并且不被认为是对本发明的限制。在此所用的术语是描述性和说明性的术语，而不是限制性的术语。另外，尽管本发明已经在此参照特定结构、材料和/或实施例而描述，但是本发明不限于在此所公开的特定实施例。而是，本发明扩展到在所附权利要求的范围内的所有功能等效的结构、方法和用途。本领域的普通技术人员在获得该说明书中教导的优点之后，可以实现各种变型和改变，而不脱离本发明的精神和范围。

图1A

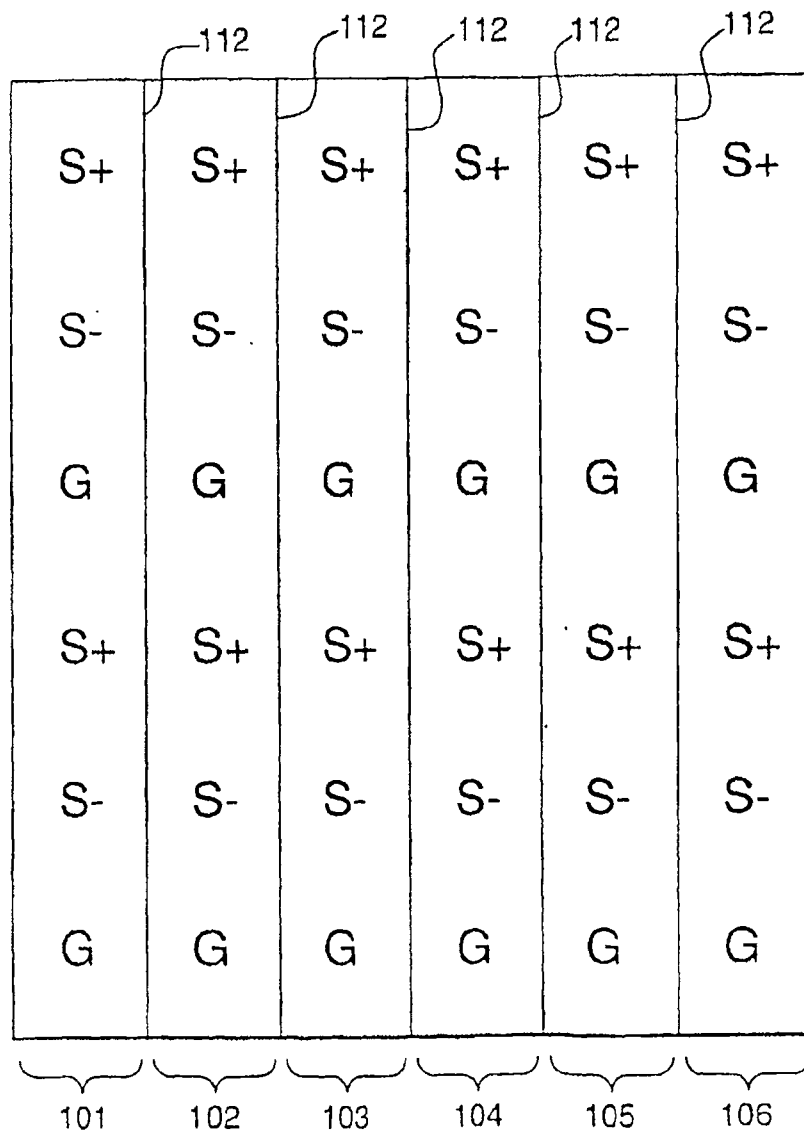


图1B

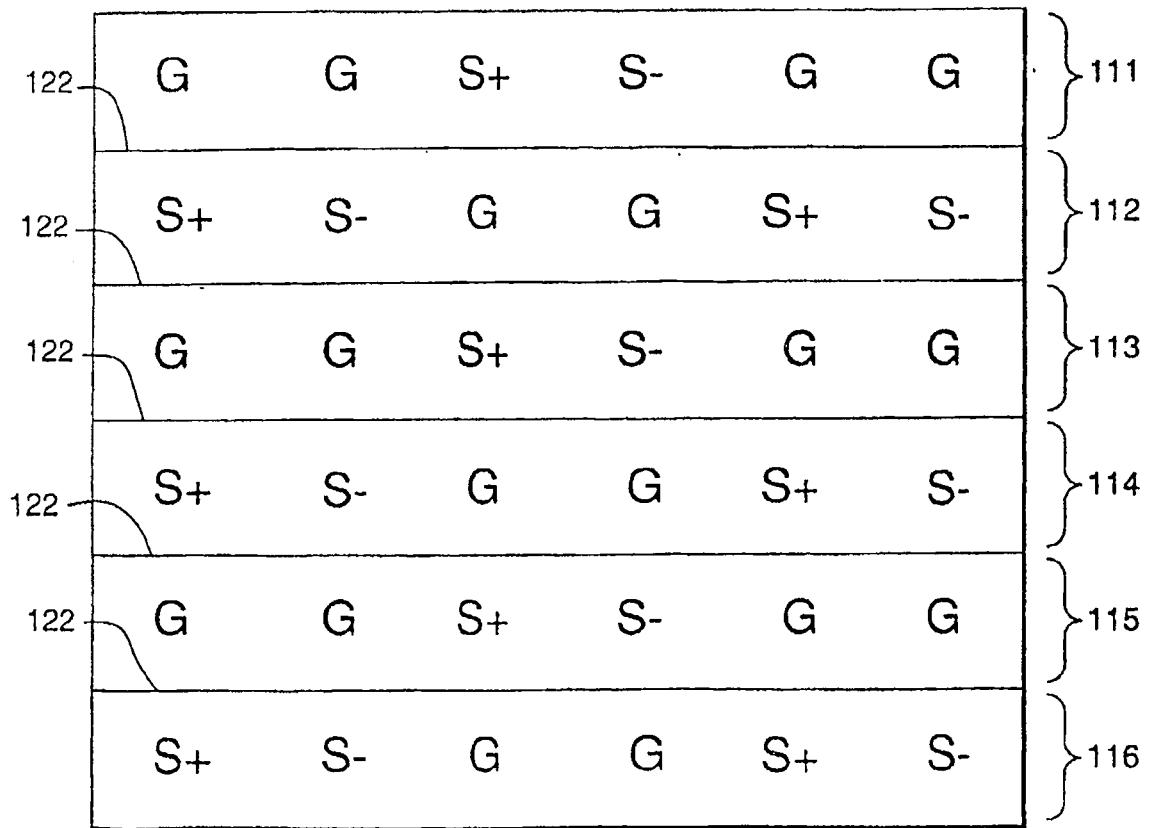


图2A

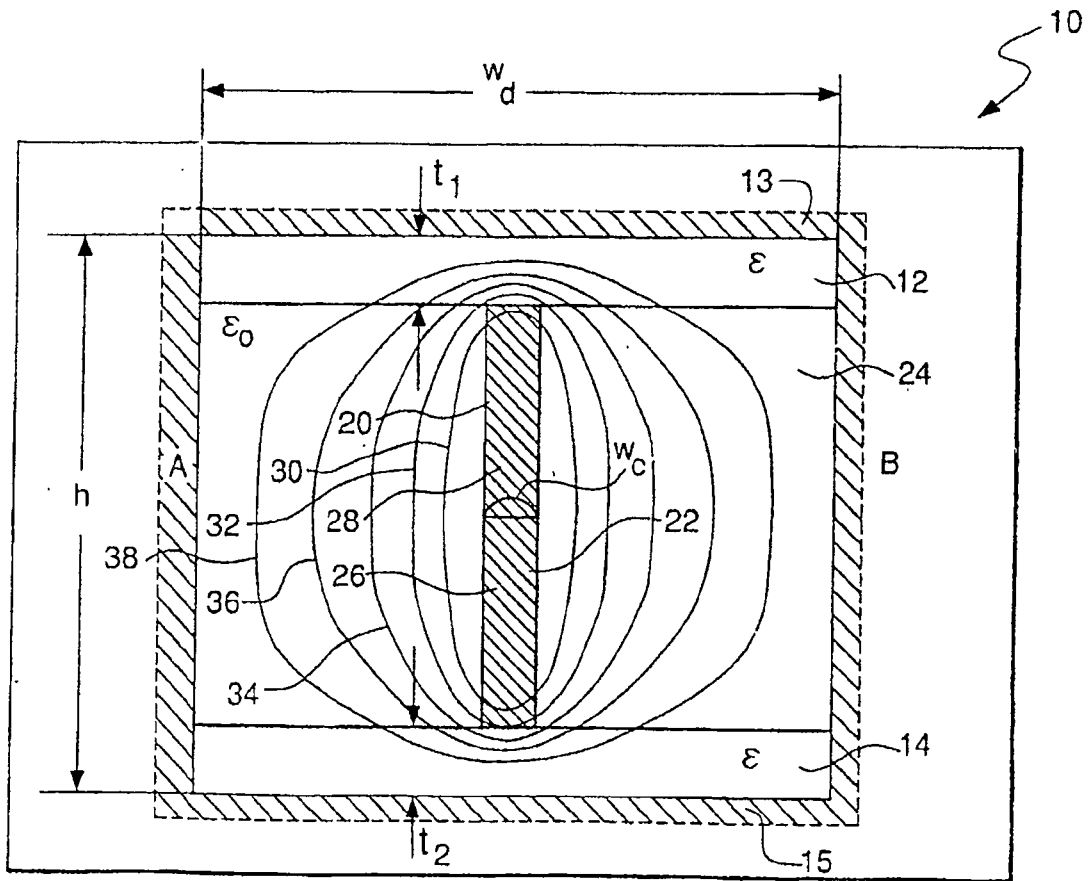


图 2B

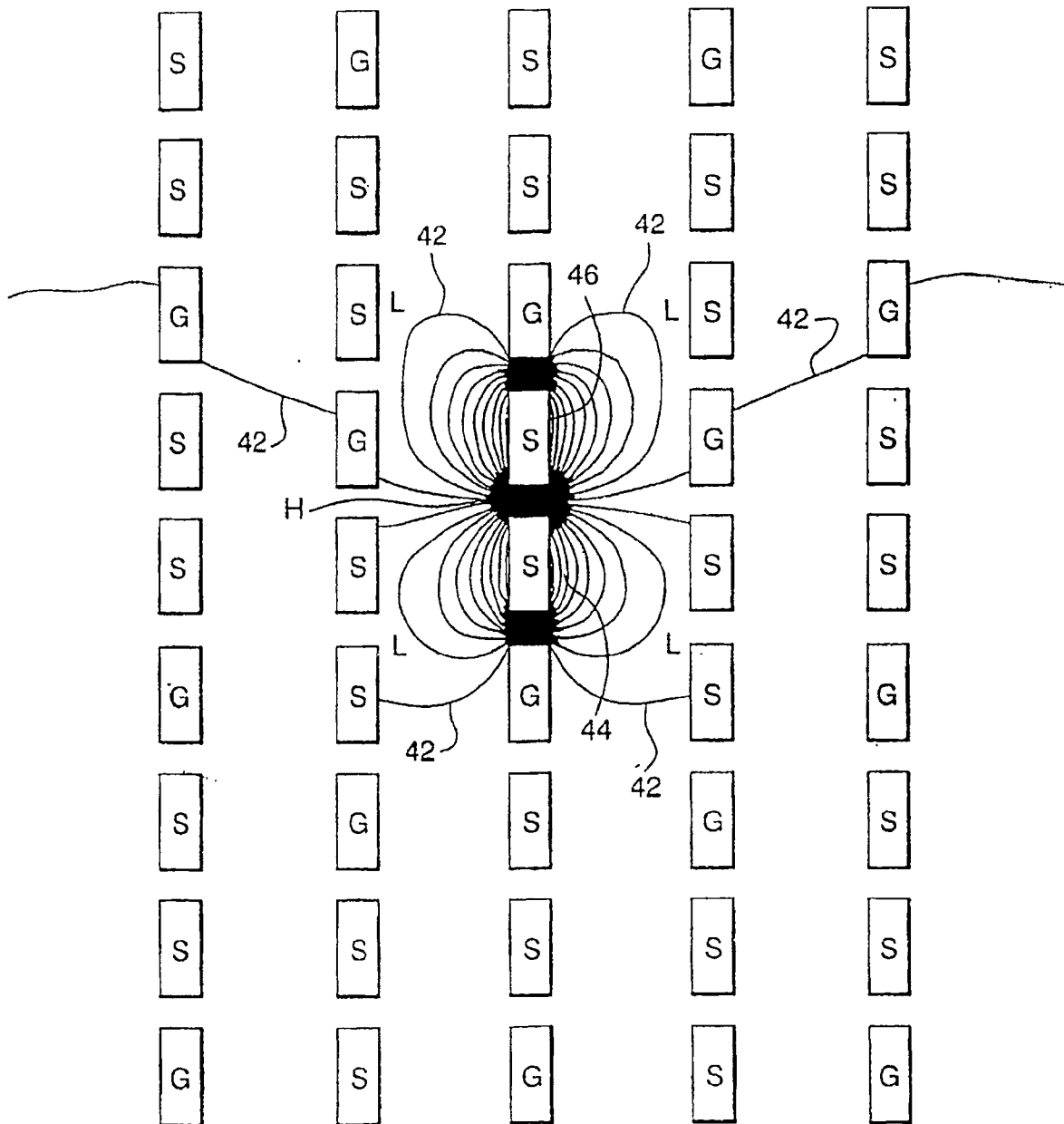


图 3A

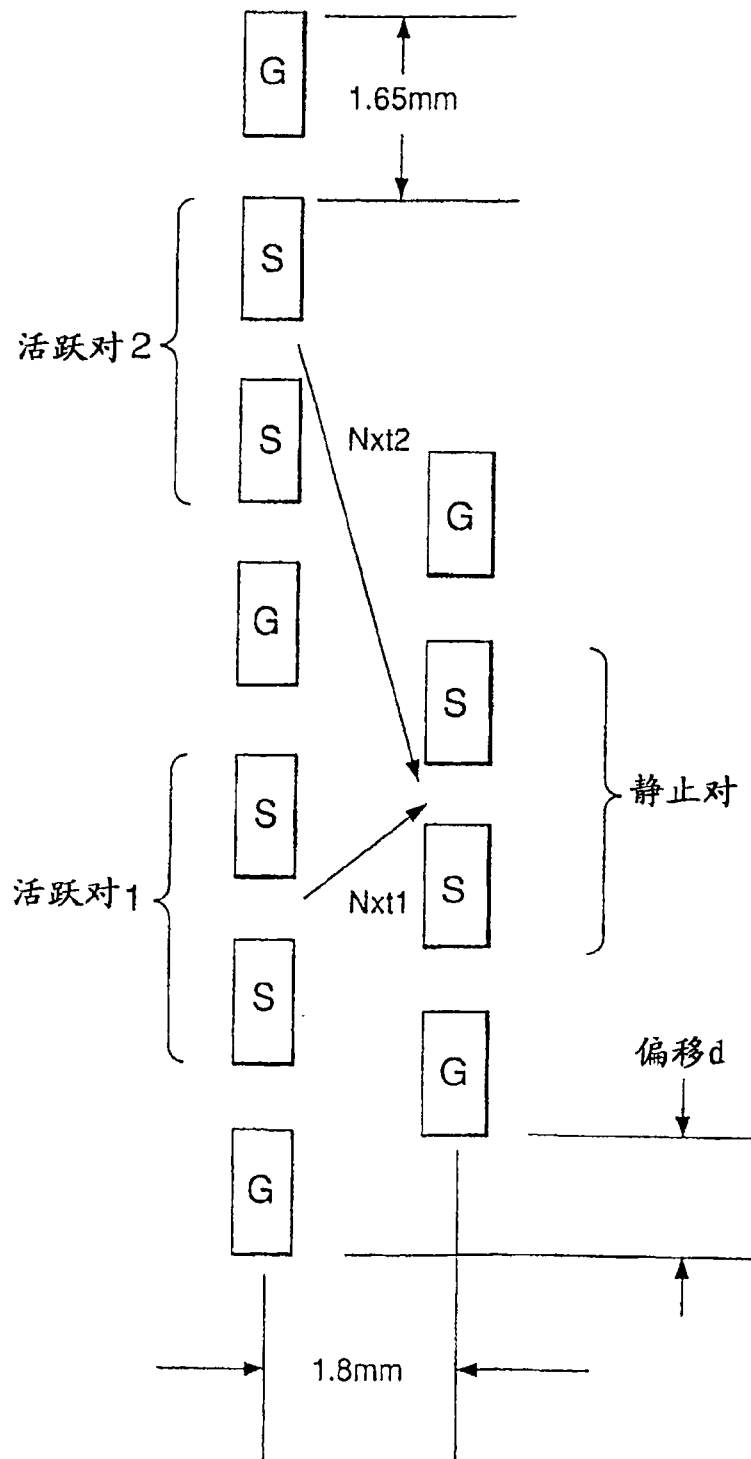


图 3B

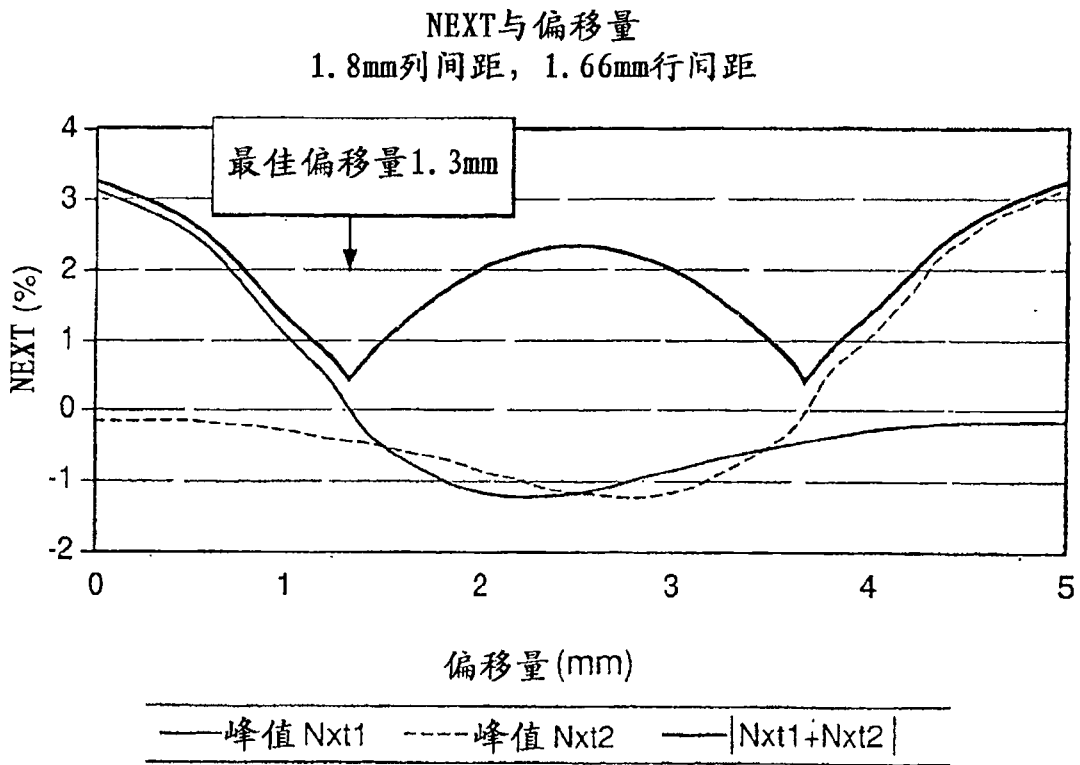


图 3C

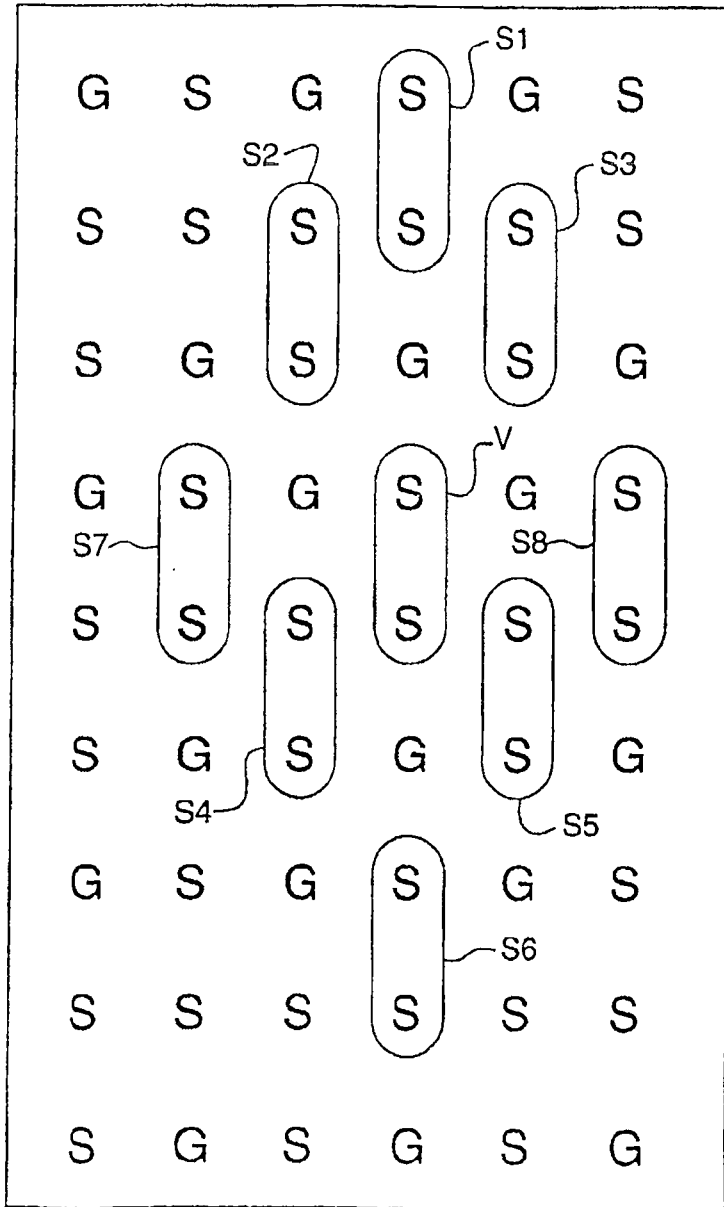


图 4A

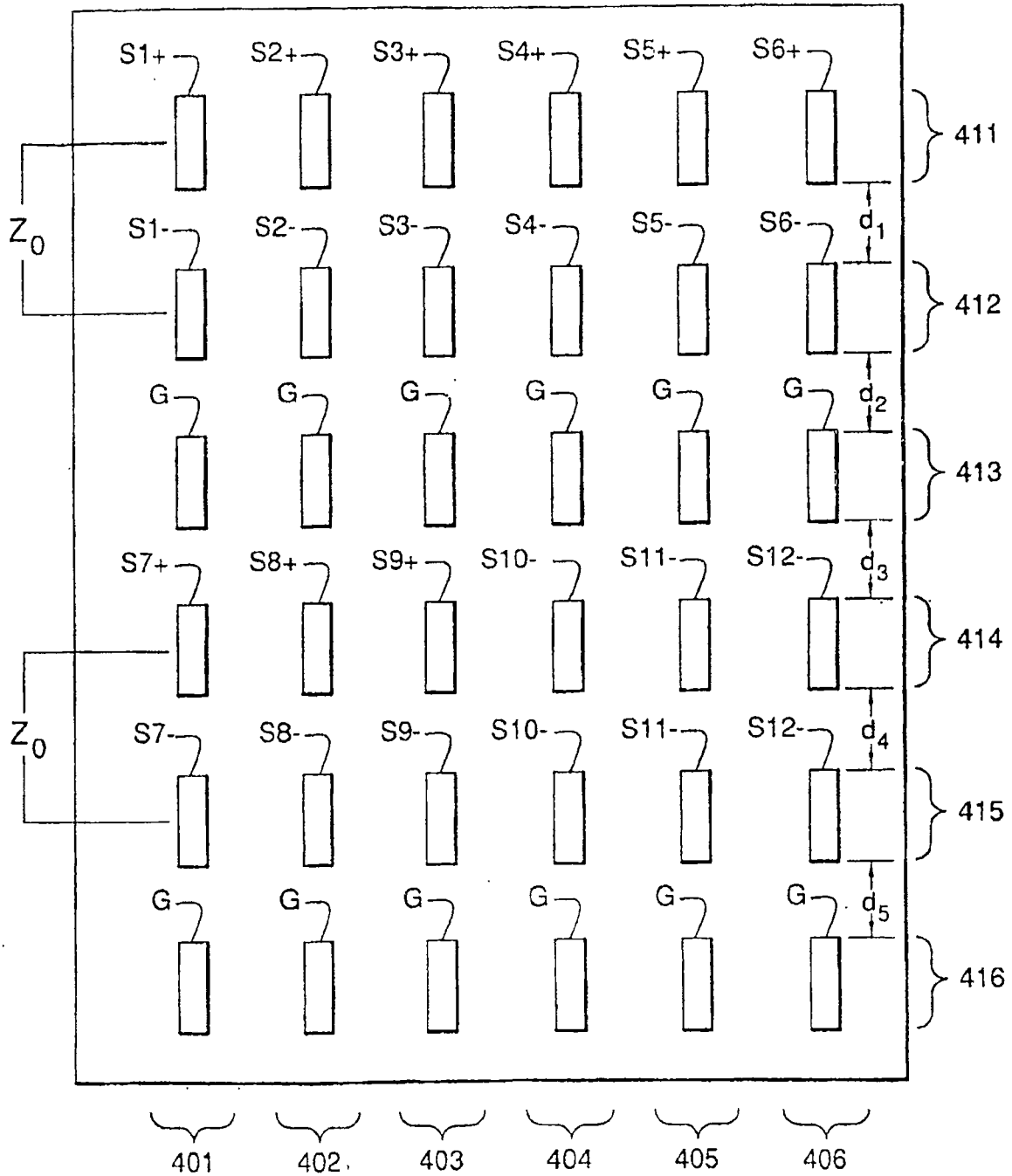


图4B

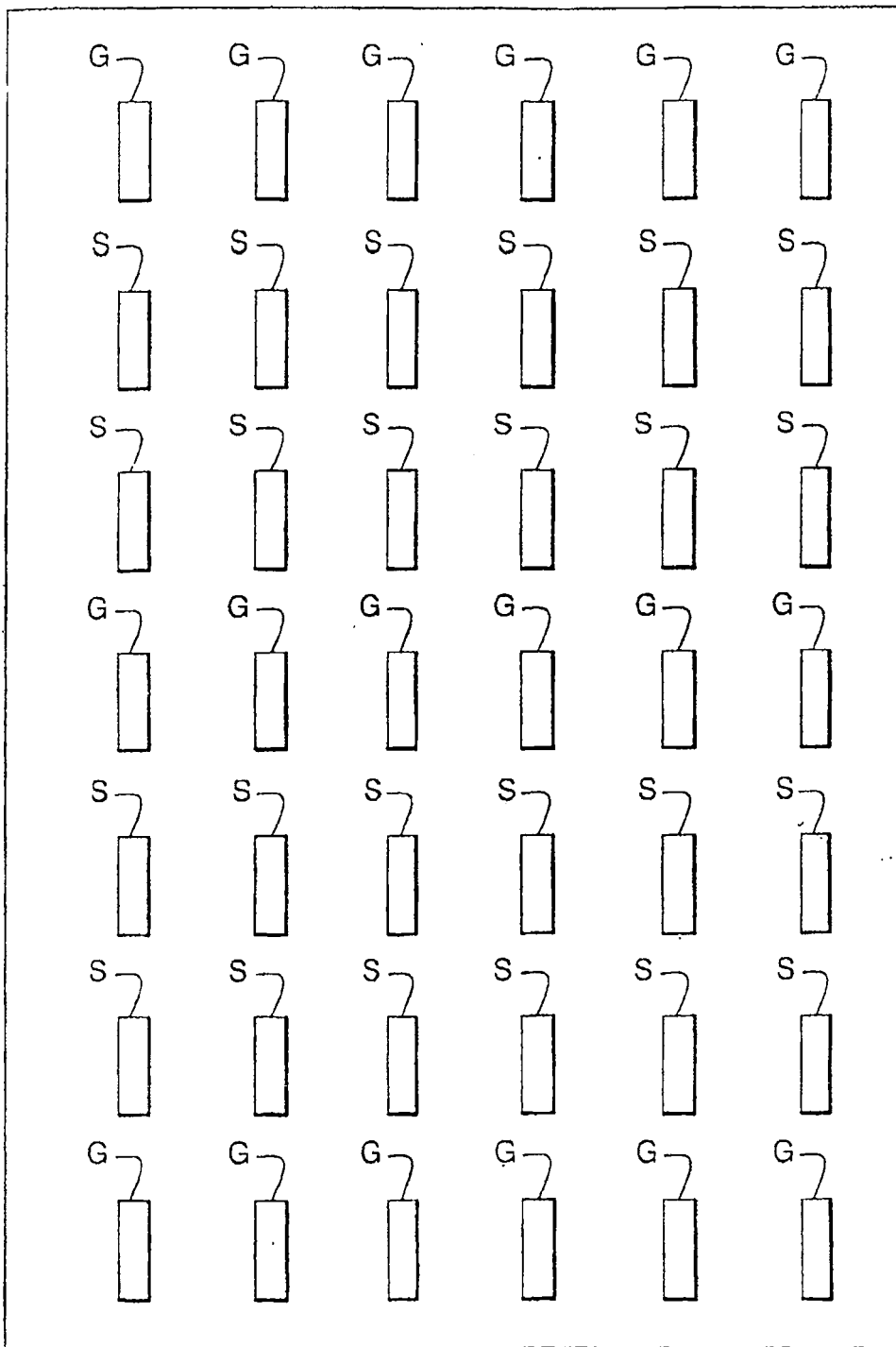


图4C

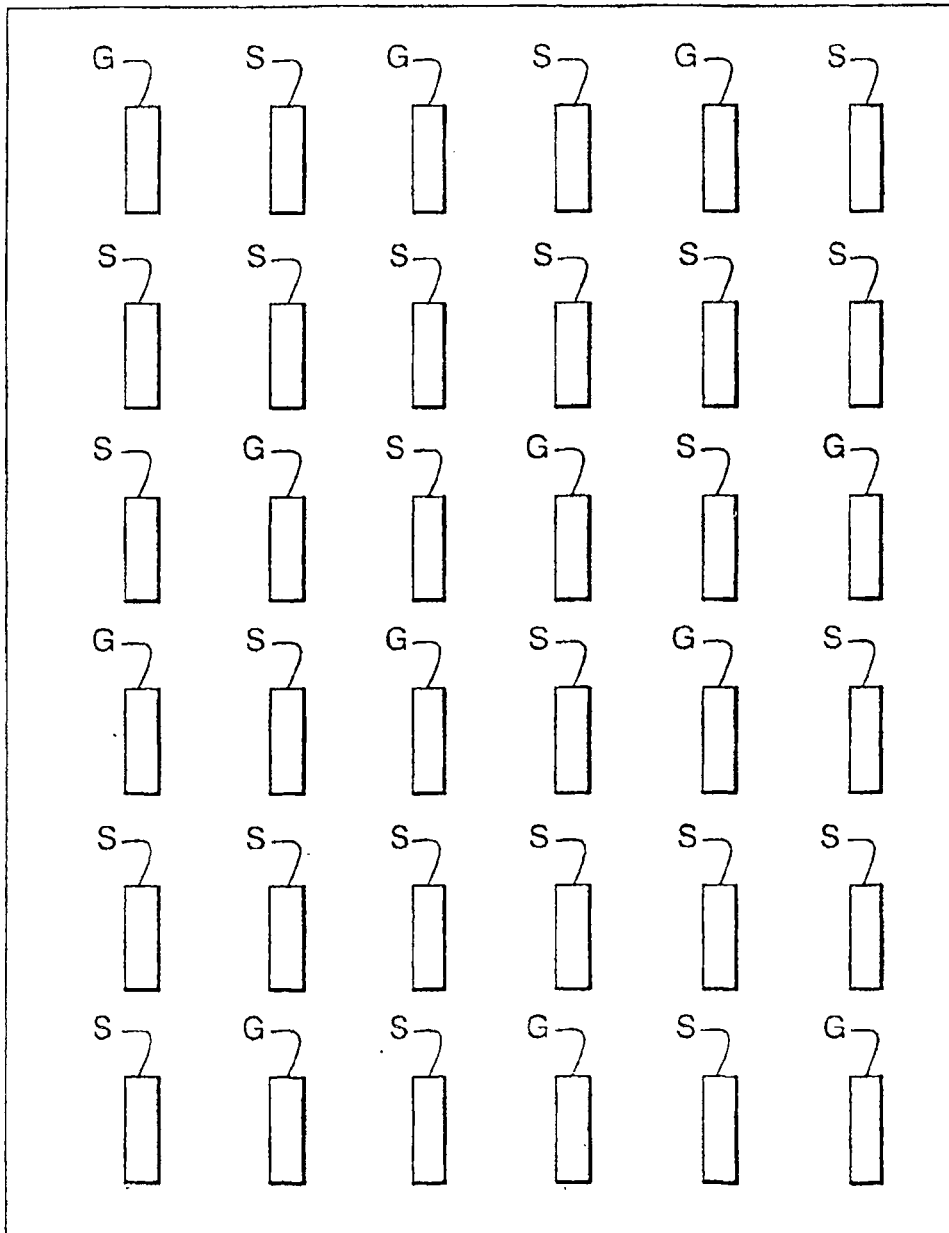


图5

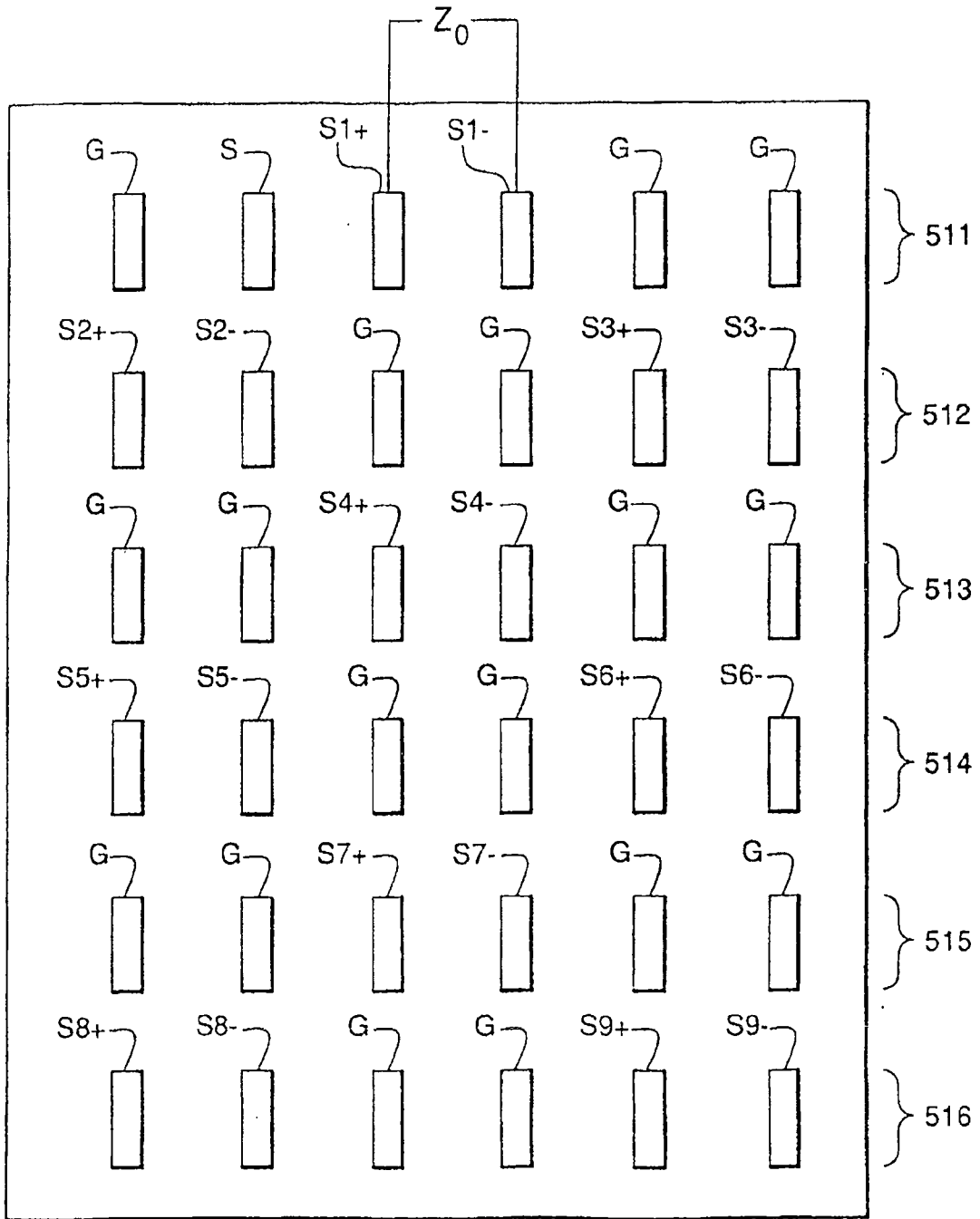


图6

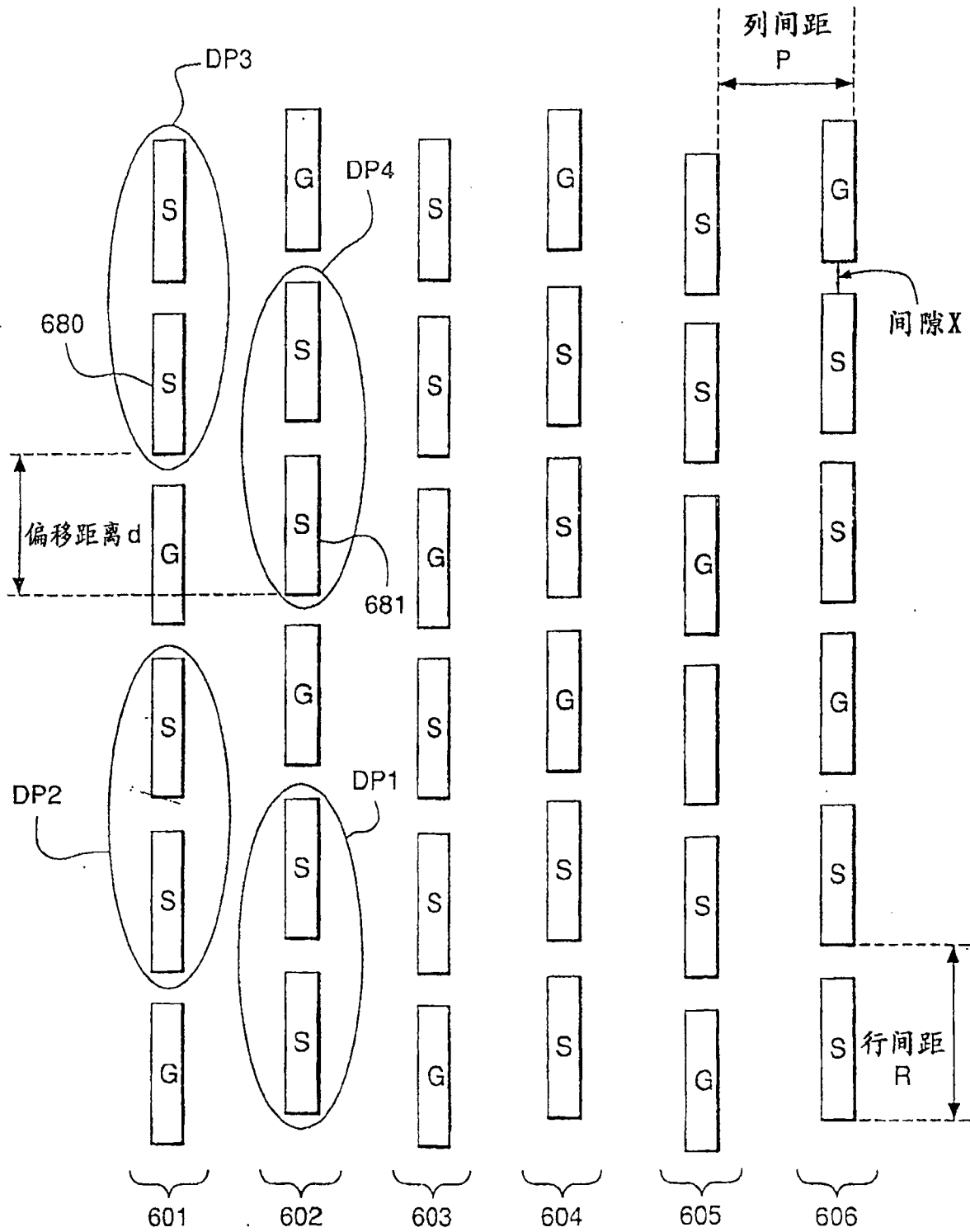
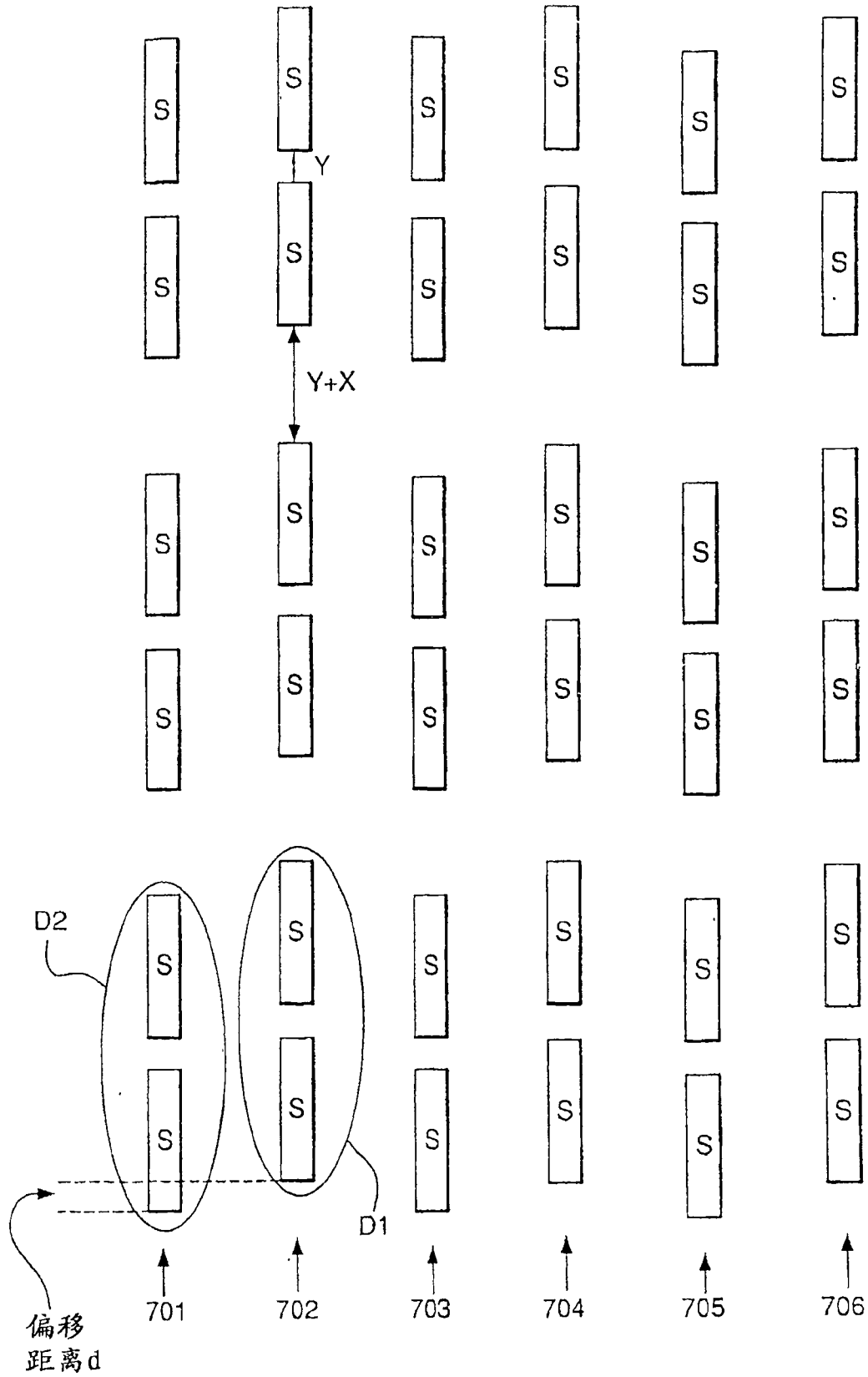


图7



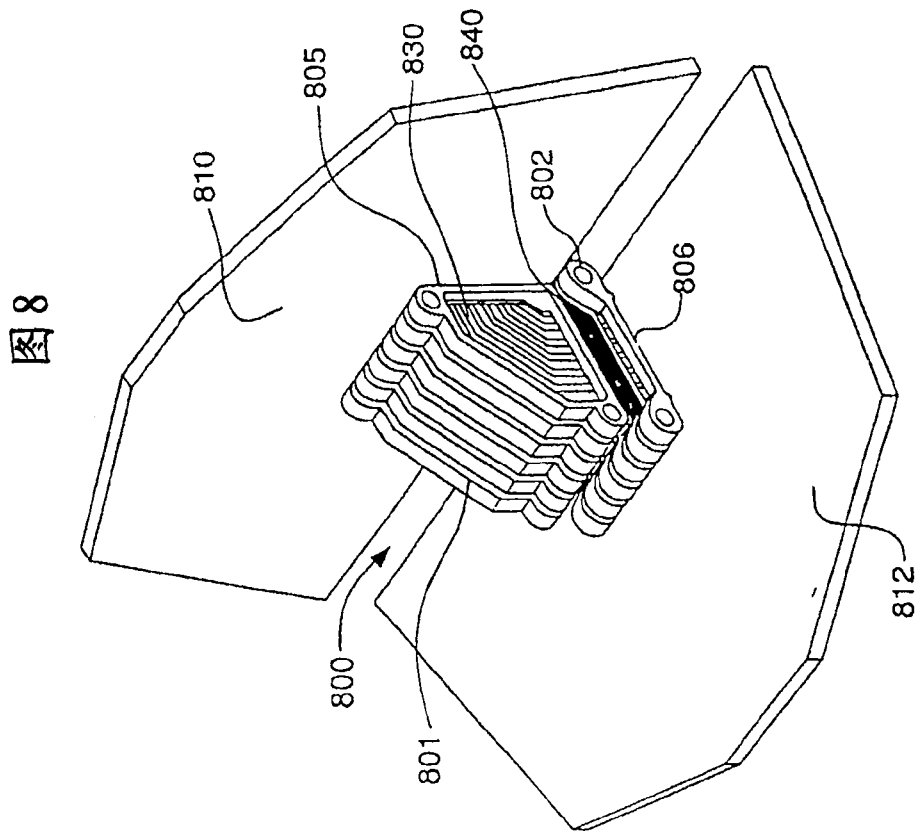


图11

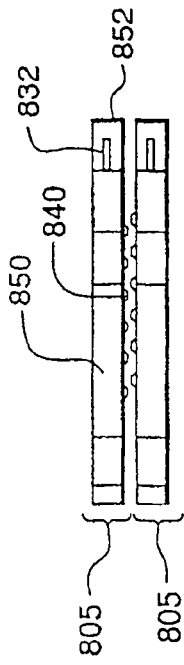


图10

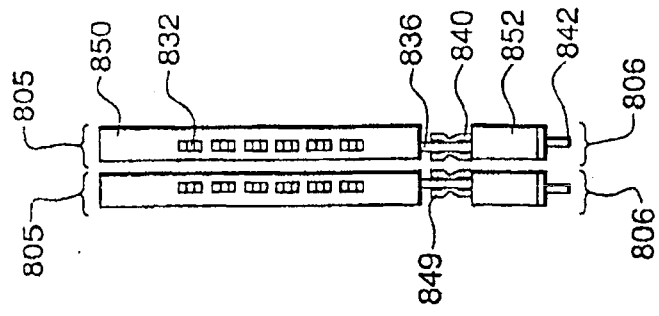


图9

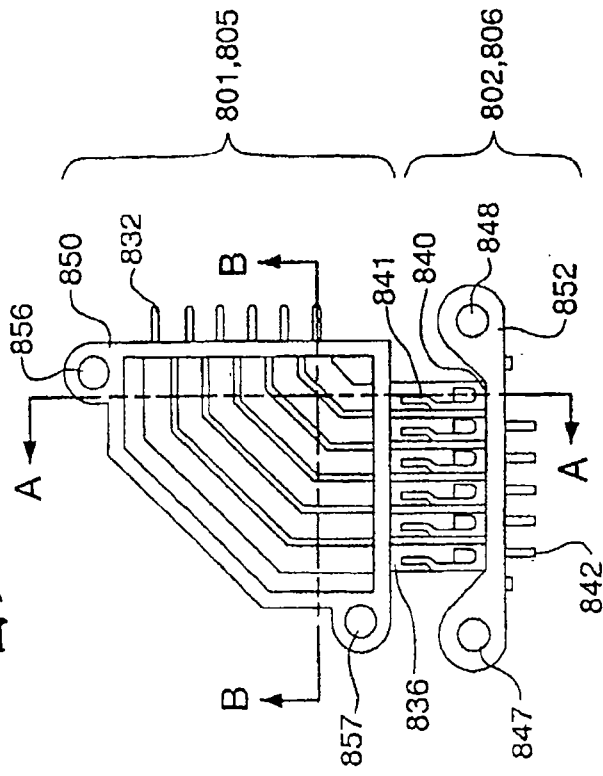


图13

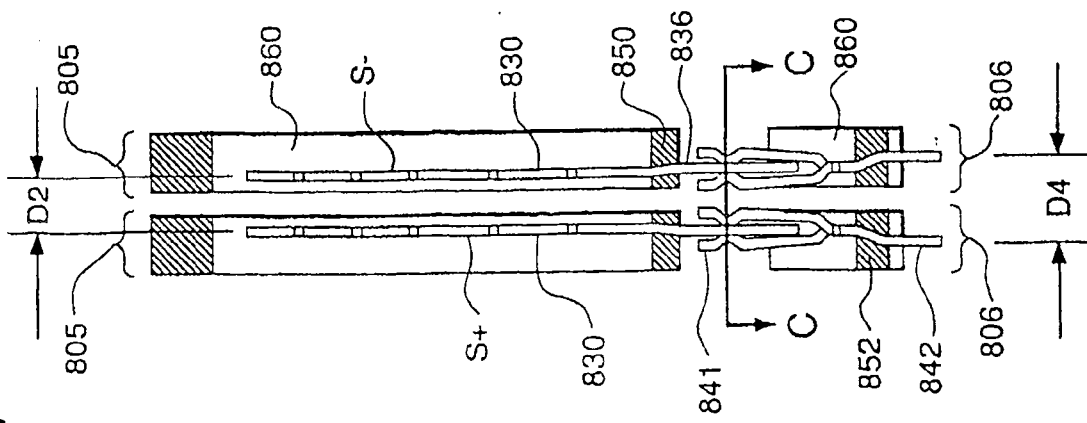


图12

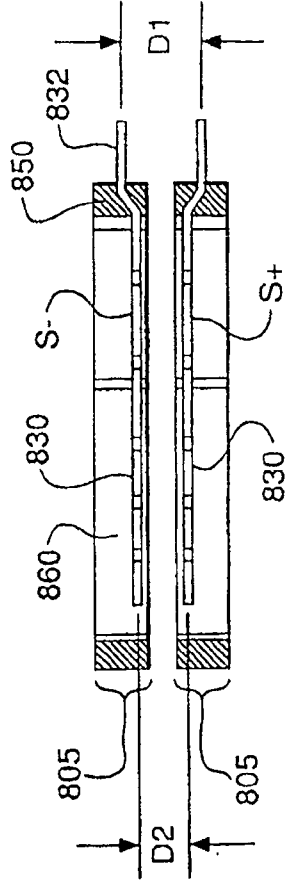
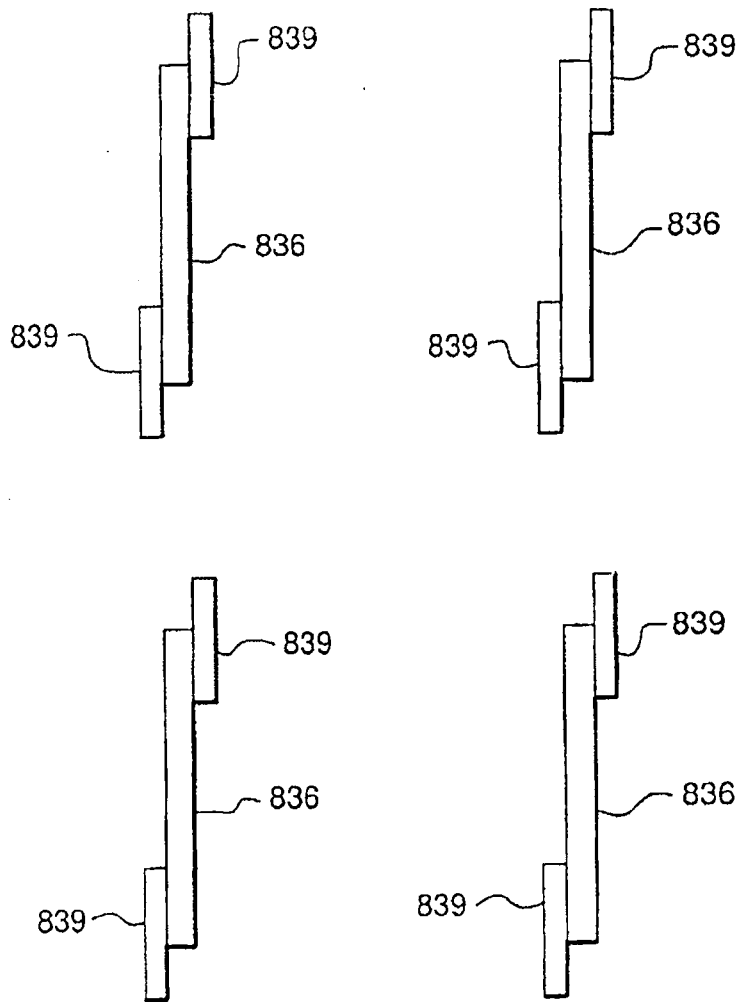


图13A



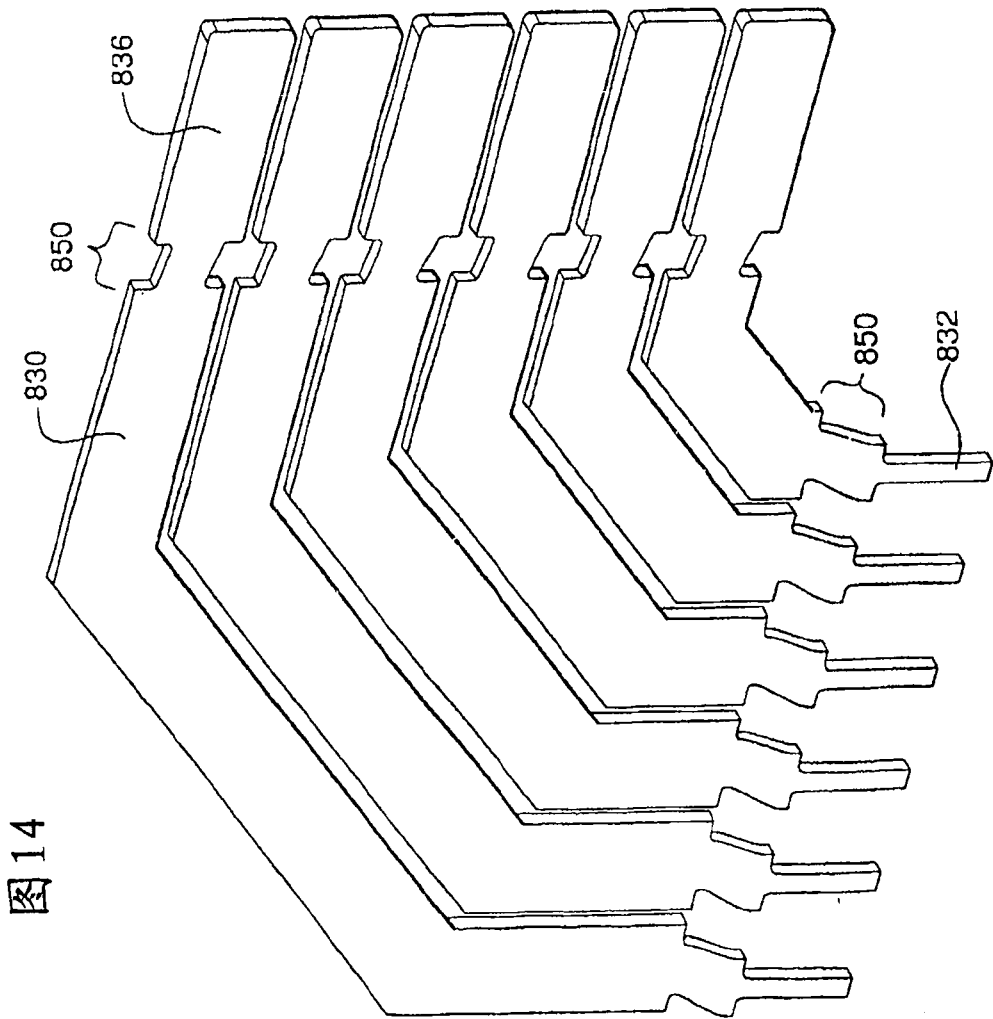
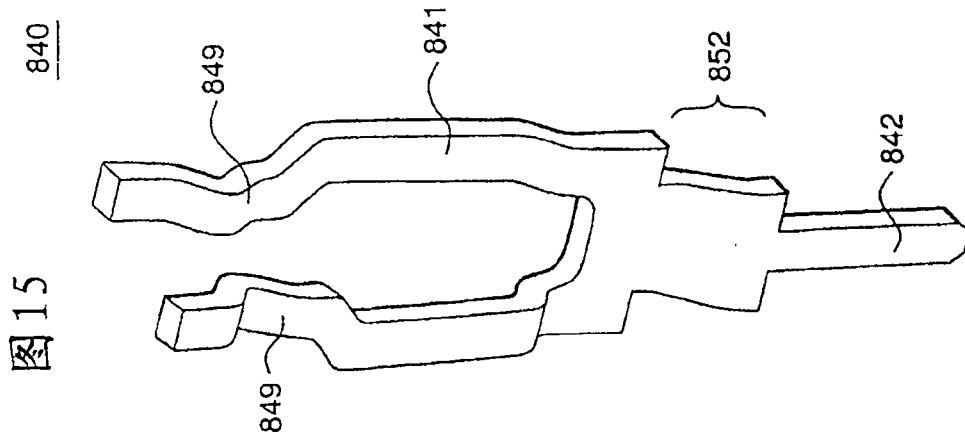


图14



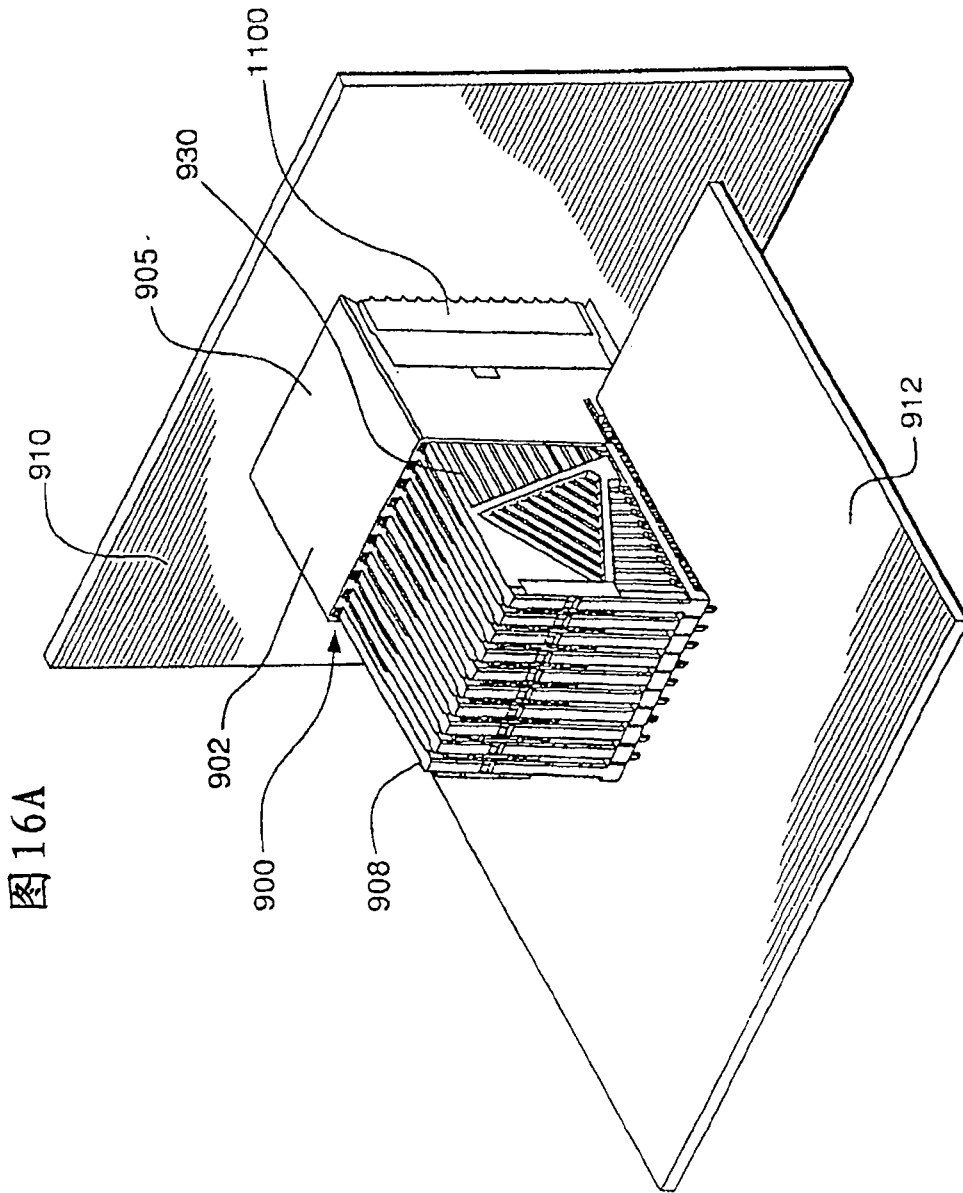


图16B

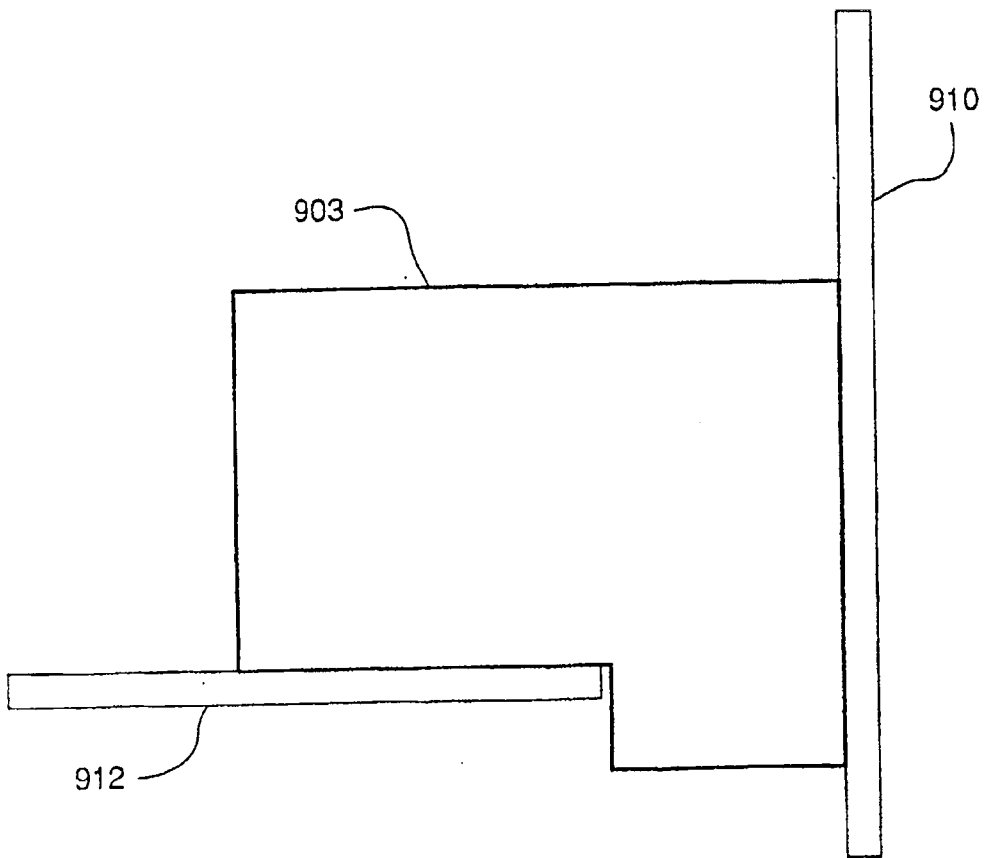


图16C

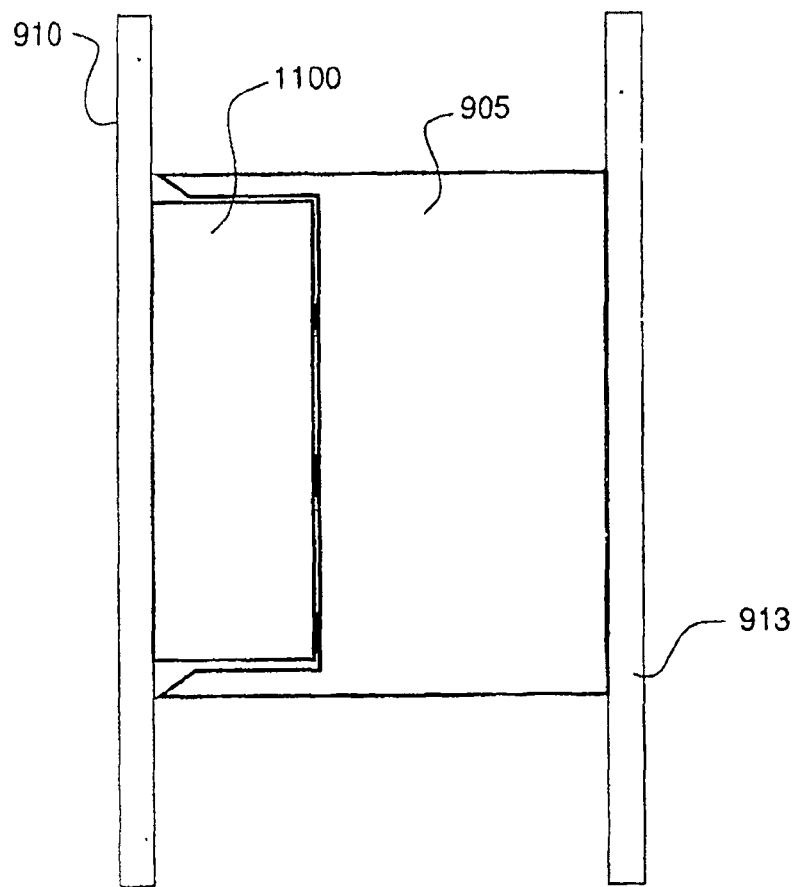


图17

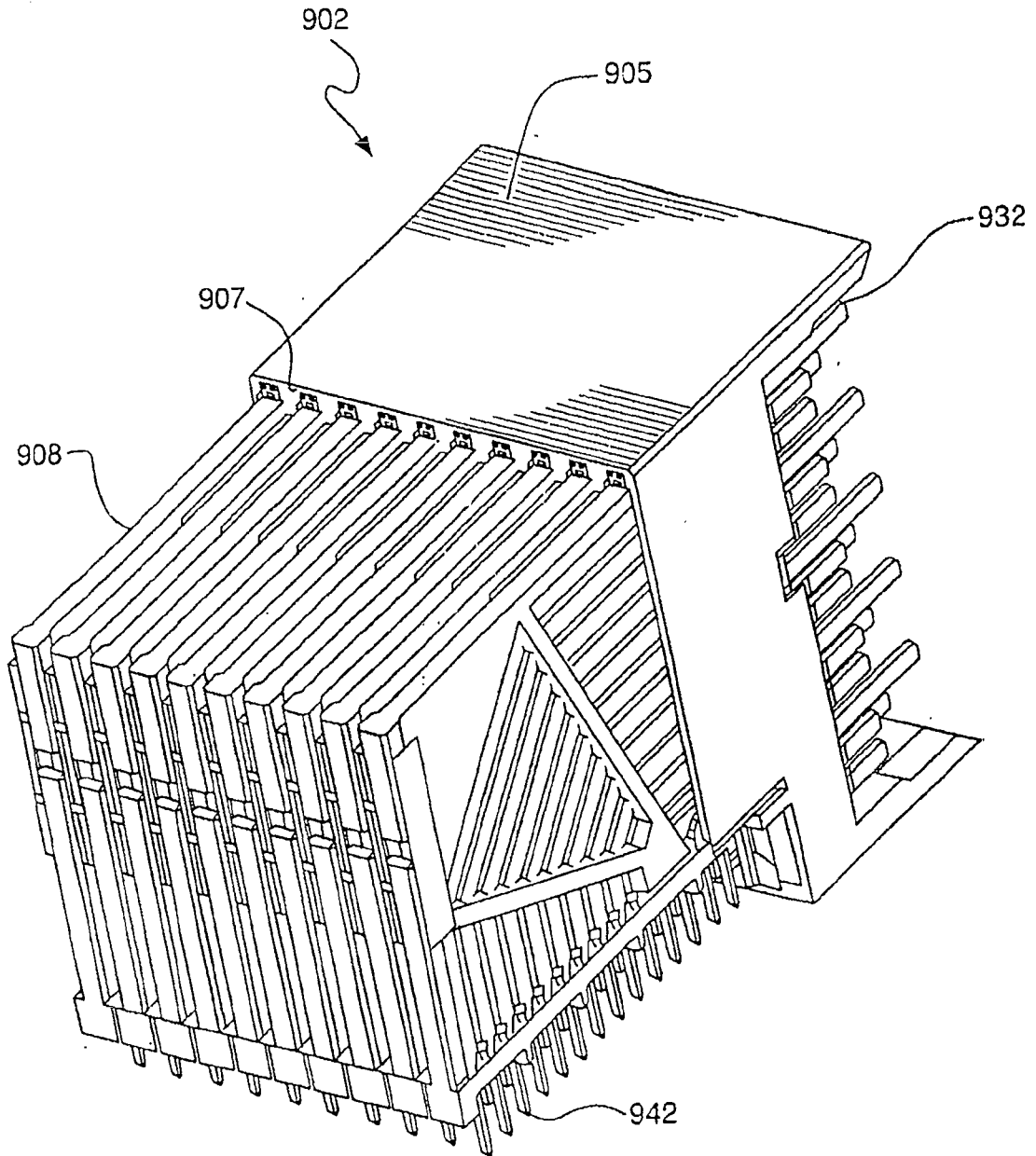


图18

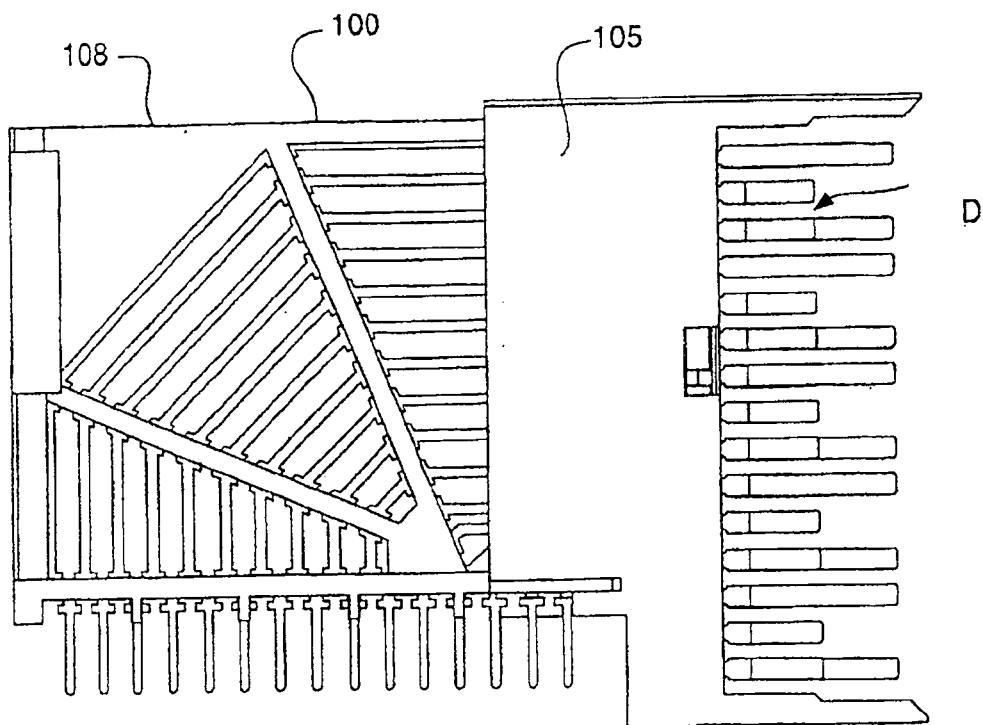


图19

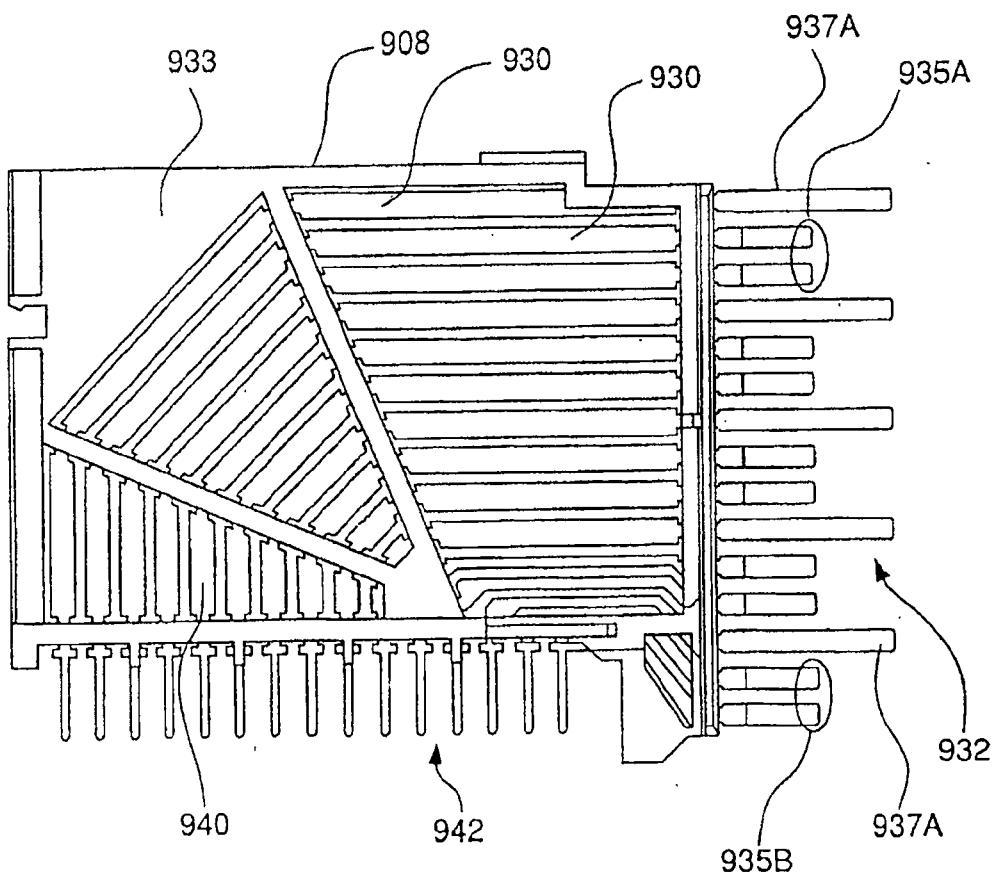


图19B

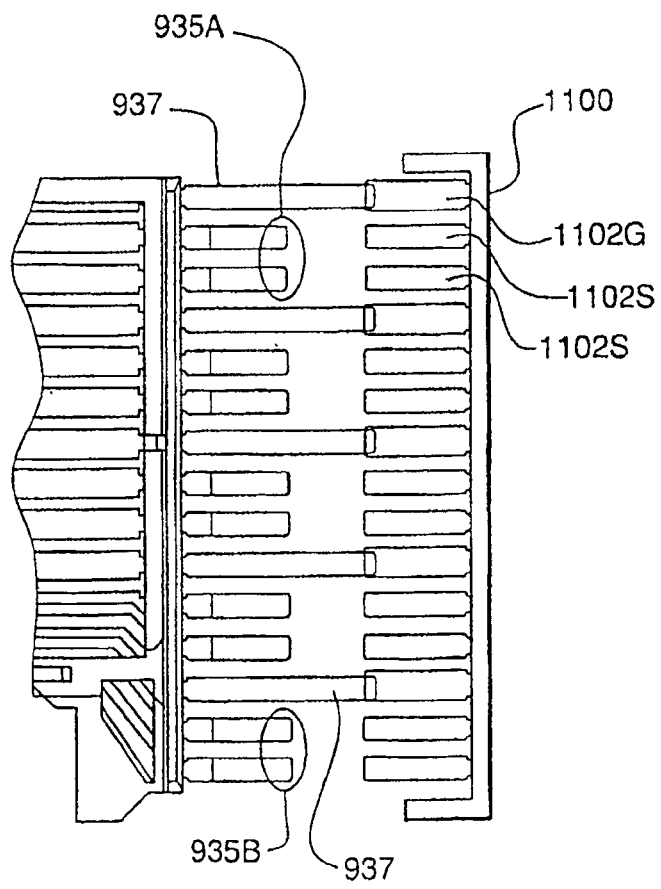


图 20

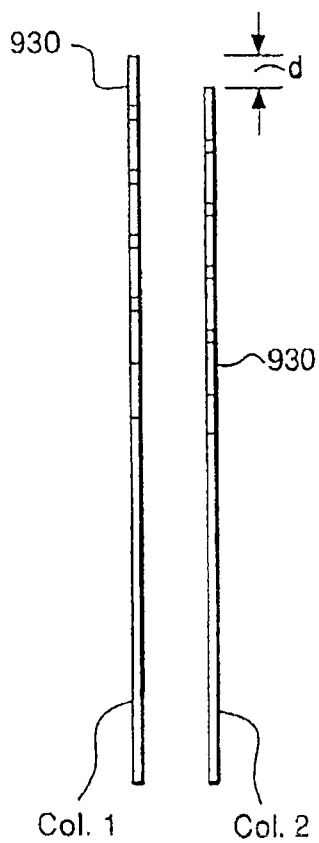


图 21

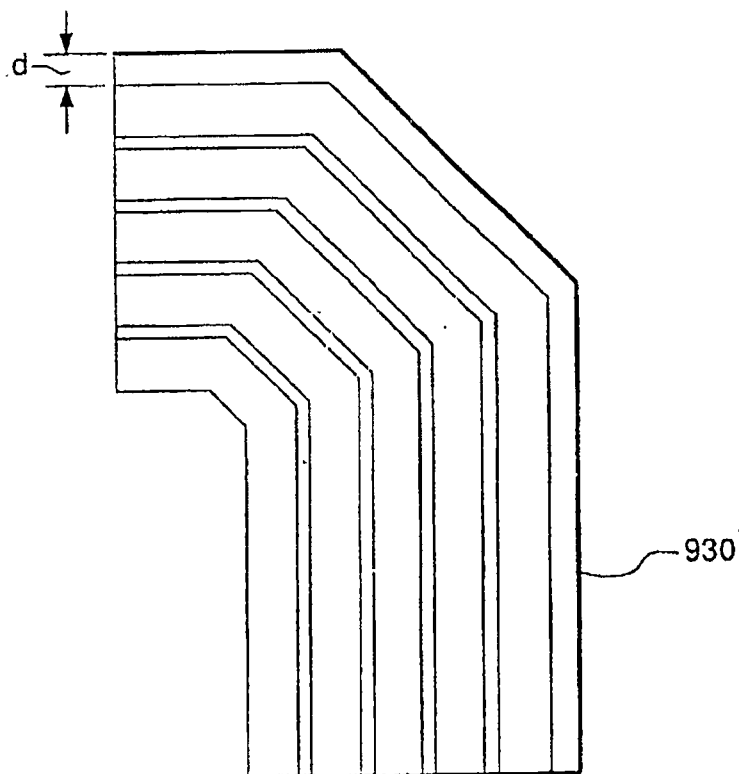


图22

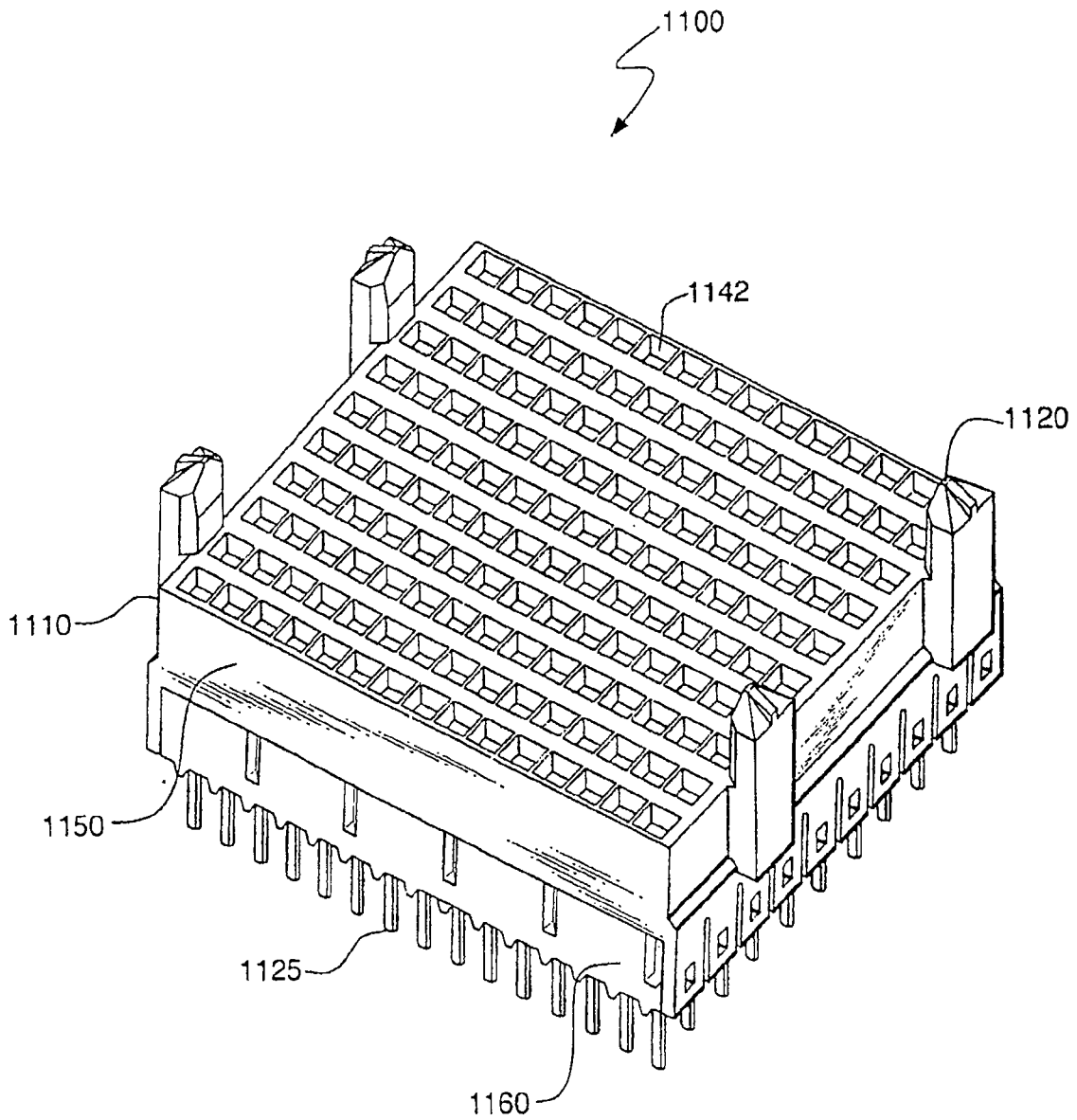


图 23

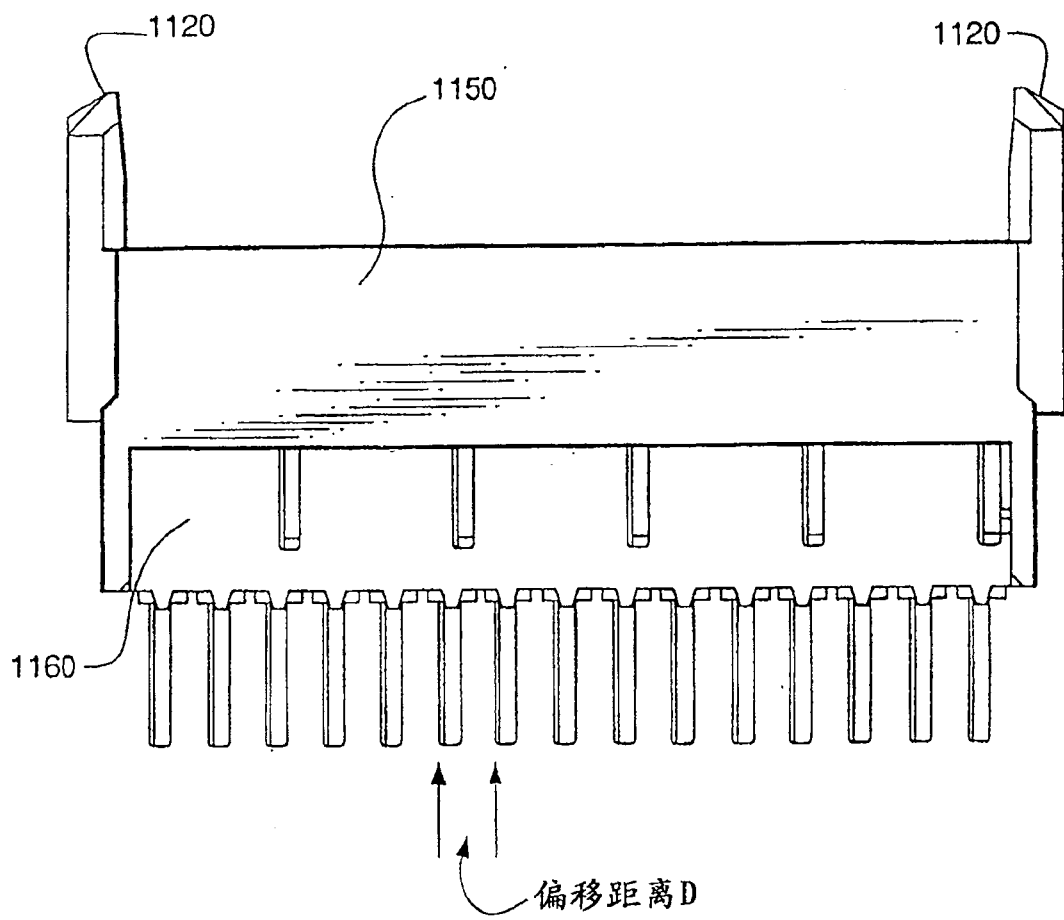
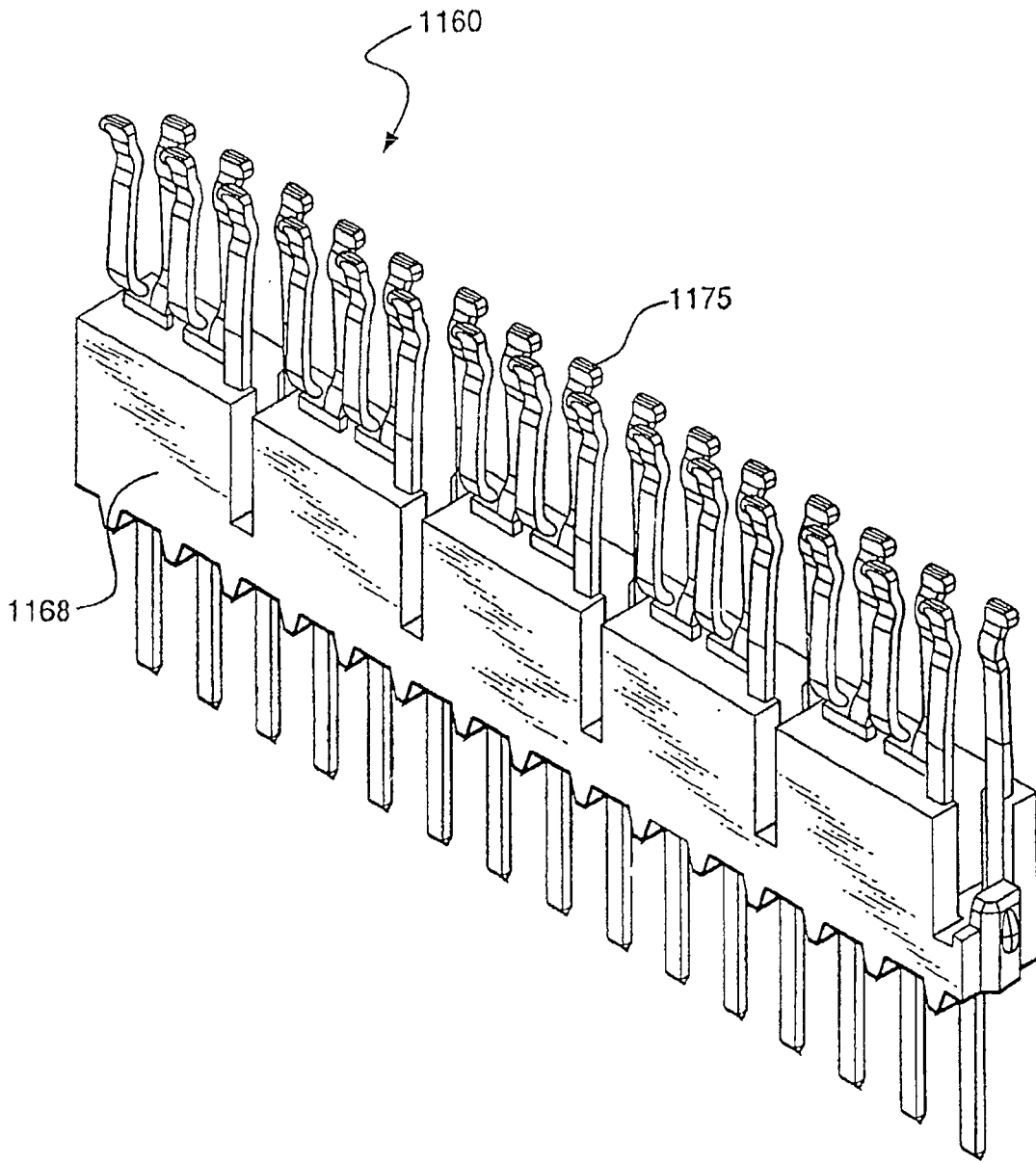


图24



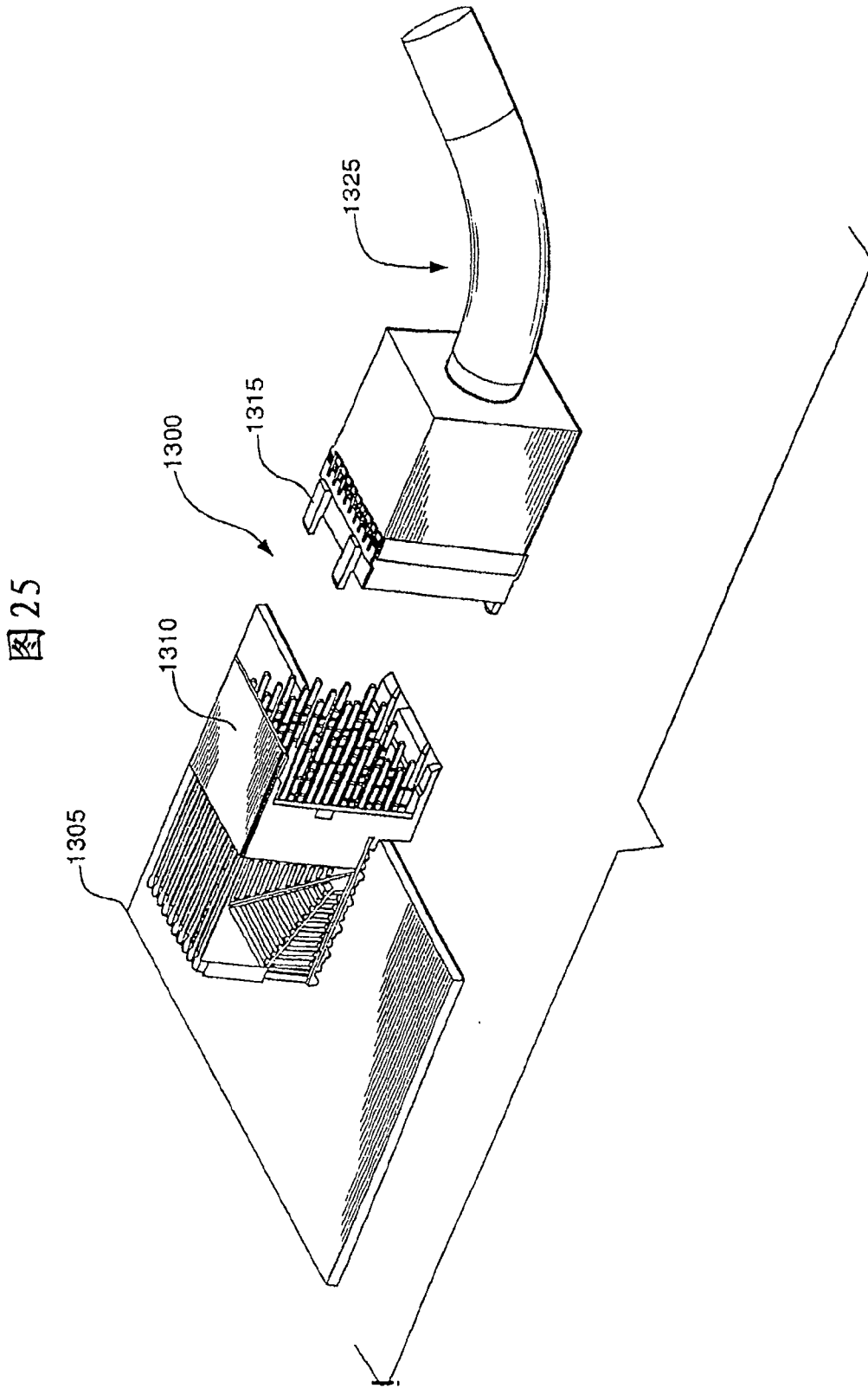


图 26

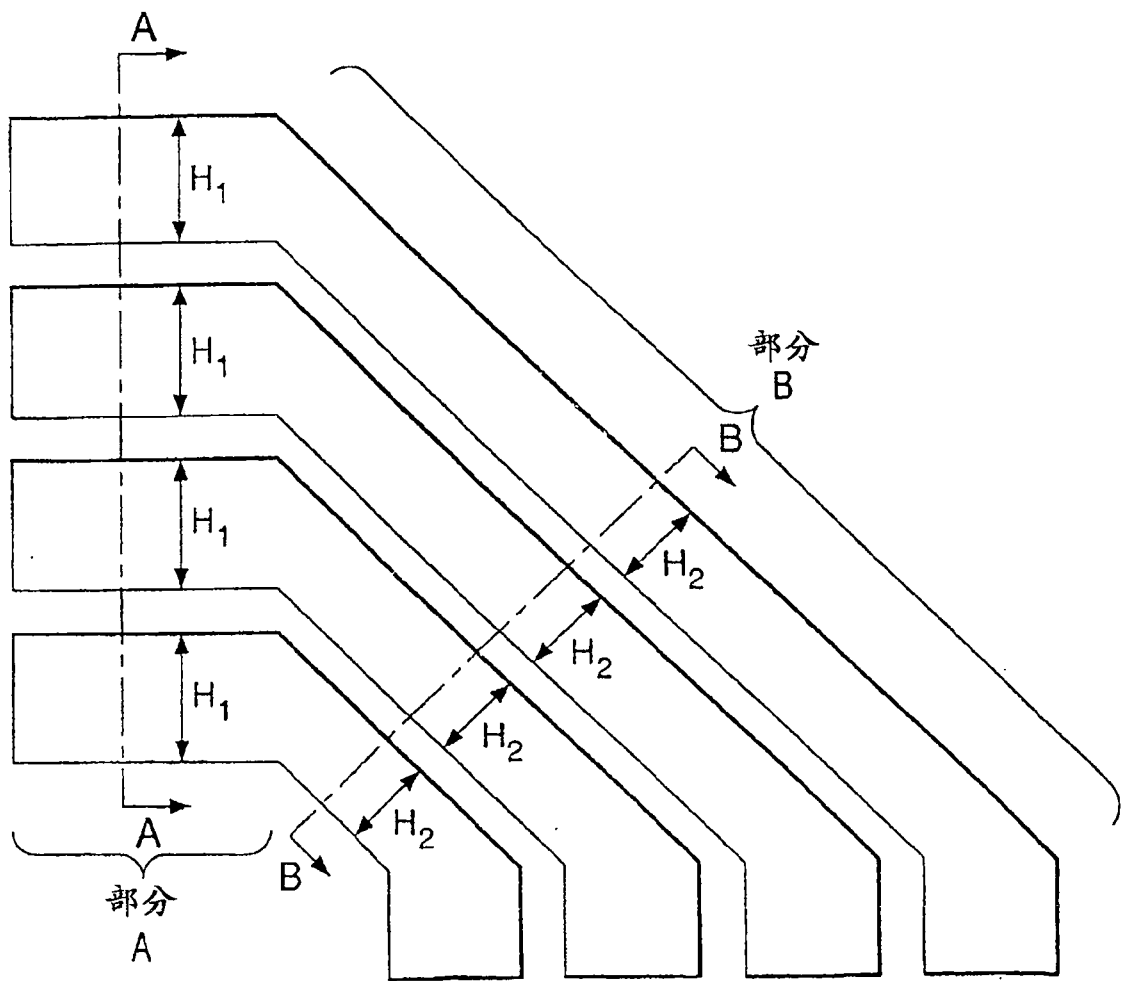


图27

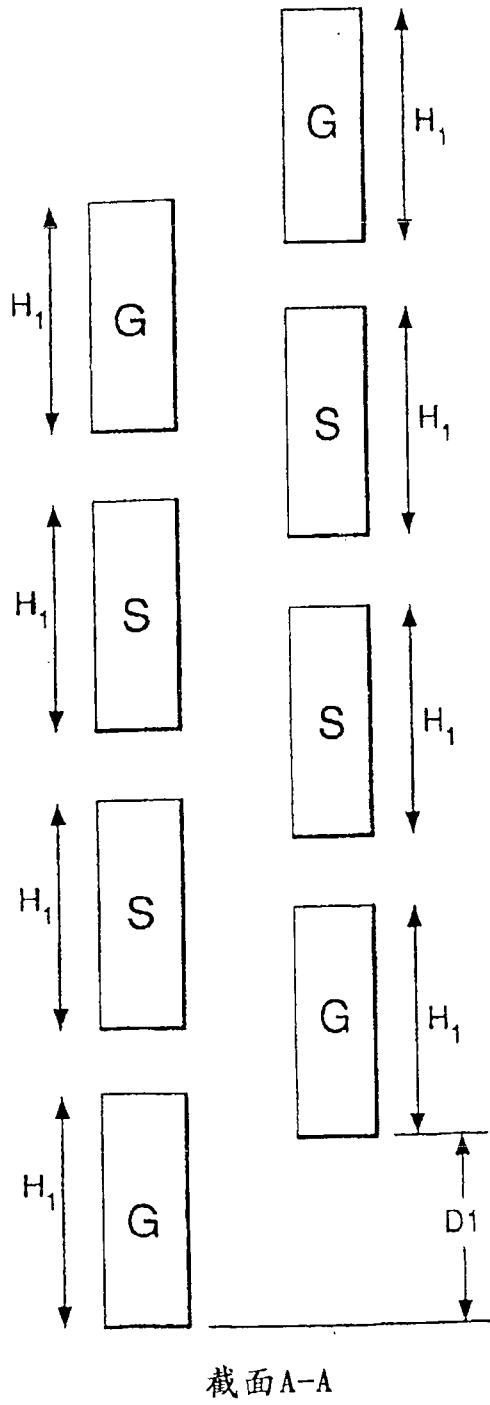


图28

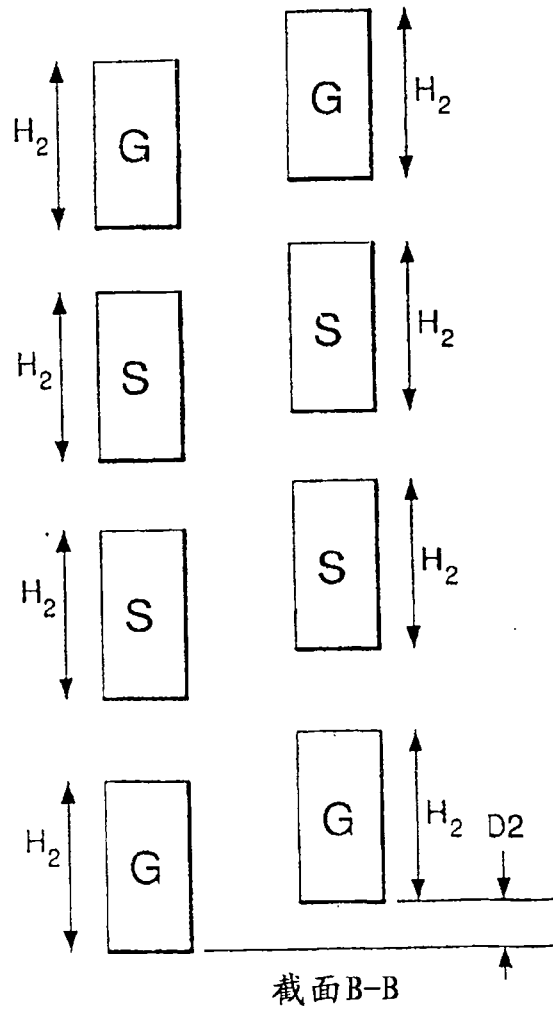


图 29

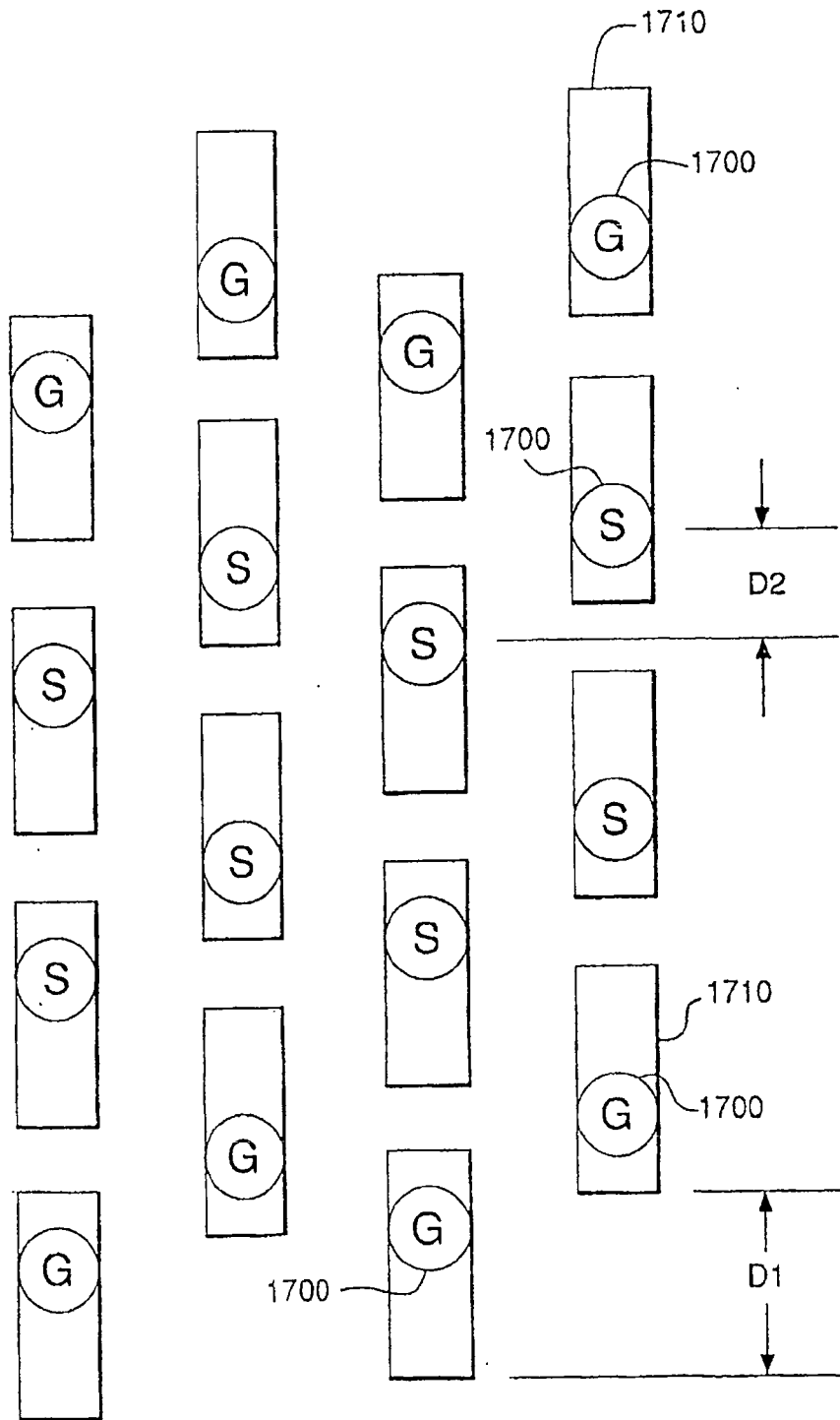
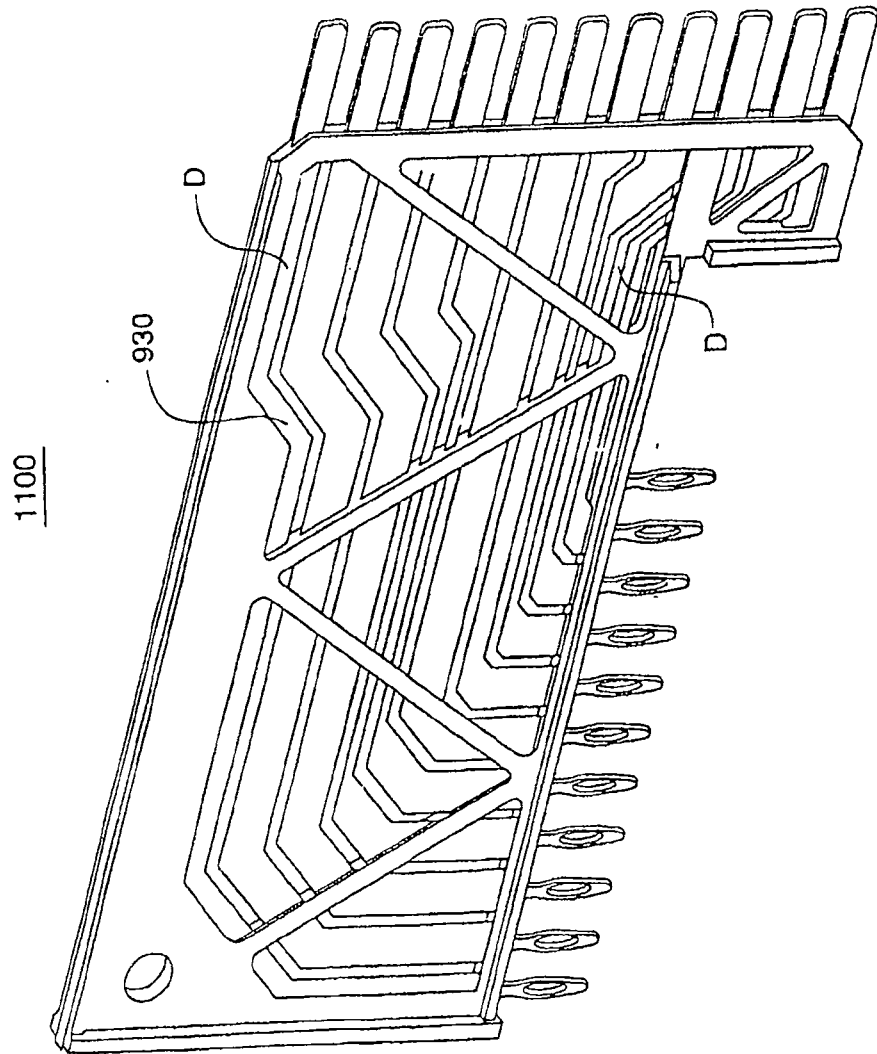


图 30



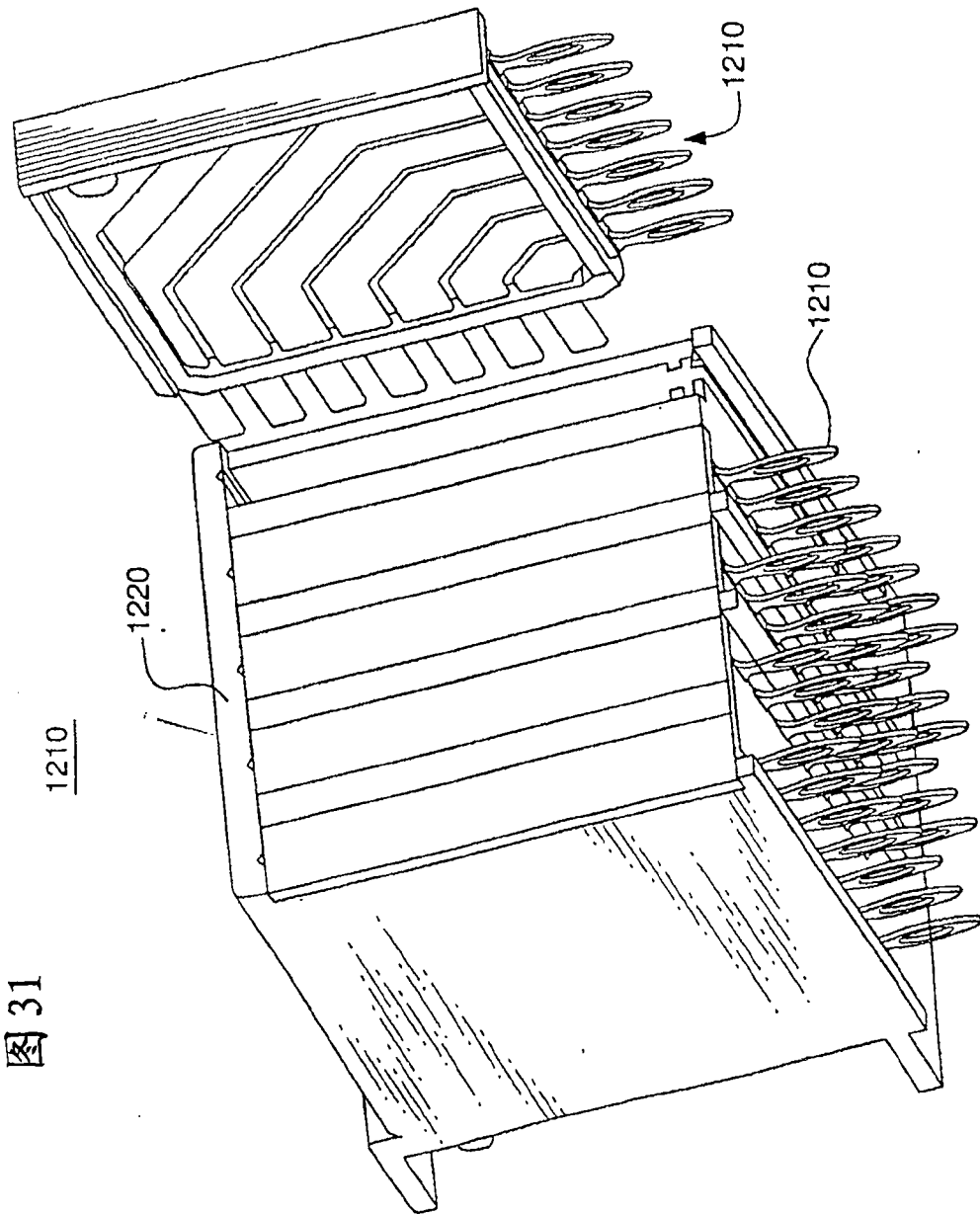


图 31

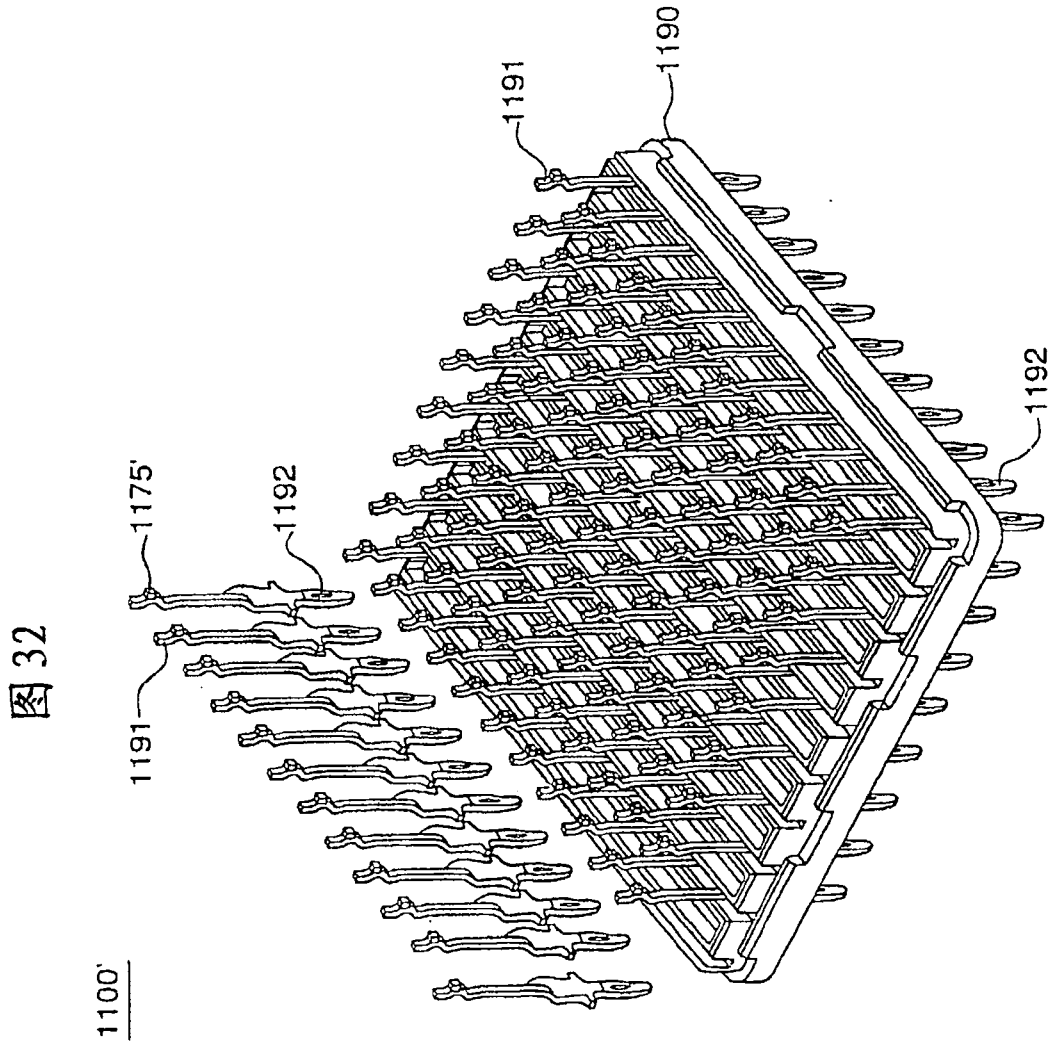


图 33

