

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4503462号  
(P4503462)

(45) 発行日 平成22年7月14日(2010.7.14)

(24) 登録日 平成22年4月30日(2010.4.30)

(51) Int.Cl. F I  
H O 1 L 21/60 (2006.01) H O 1 L 21/92 G O 2 J

請求項の数 3 (全 13 頁)

(21) 出願番号	特願2005-40429 (P2005-40429)	(73) 特許権者	000005186
(22) 出願日	平成17年2月17日(2005.2.17)		株式会社フジクラ
(65) 公開番号	特開2006-228940 (P2006-228940A)		東京都江東区木場1丁目5番1号
(43) 公開日	平成18年8月31日(2006.8.31)	(74) 代理人	100064908
審査請求日	平成19年11月26日(2007.11.26)		弁理士 志賀 正武
		(74) 代理人	100108578
			弁理士 高橋 詔男
		(74) 代理人	100089037
			弁理士 渡邊 隆
		(74) 代理人	100101465
			弁理士 青山 正和
		(72) 発明者	宗像 浩次
			千葉県佐倉市六崎1-4-0番地 株式会社 フジクラ 佐倉事業所内

最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

電極を含む半導体基板上に絶縁性の樹脂層を形成する樹脂層形成工程と、  
前記樹脂層を選択除去することで、突起状樹脂と、該突起状の樹脂の上面に該突起状樹脂の高さと略等しい深さを有する凹部とを同時に形成する突起状樹脂形成工程と、  
この凹部上に一端部が前記電極に電氣的に接続される再配線層を形成する再配線層形成工程と、この凹部上の再配線層上にはんだバンプを形成するはんだバンプ形成工程とを備えてなることを特徴とする半導体装置の製造方法。

【請求項2】

前記突起状樹脂は、ネガ型感光性樹脂またはポジ型感光性樹脂からなることを特徴とする請求項1記載の半導体装置の製造方法。

10

【請求項3】

前記再配線層形成工程の後に、前記半導体基板及び前記突起状樹脂を、前記凹部上の再配線層を除き絶縁性の樹脂層により封止する樹脂封止工程を有することを特徴とする請求項1または2記載の半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置及びそれを備えた電子機器並びに半導体装置の製造方法に関し、特に詳しくは、配線基板（インタポーザ）を使用しないウエハレベル（WL）のCSP（

20

Chip Size/Scale Package)等の半導体装置に好適に用いられ、はんだバンプと再配線層との接合界面近傍におけるボイドを無くすことで、このボイドに起因するはんだバンプの割れやクラック等の不具合を防止し、その結果、はんだバンプと電極との間のボイドに起因する基板実装後の信頼性への影響を無くすことができ、よって、デバイスとしての信頼性を高めることが可能な技術に関するものである。

【背景技術】

【0002】

従来の半導体パッケージでは、例えば、一主面に集積回路が形成されたシリコンチップを樹脂により封止した、いわゆるデュアル・インライン・パッケージ (Dual Inline Package) やクアド・フラット・パッケージ (Quad Flat Package) では、樹脂パッケージの側面部や周辺部に、外方に突出する金属リードを配置した周辺端子配置型が主流であった。

10

これに対し、近年急速に普及している半導体パッケージとして、金属リードが突出しないチップ・サイズ/スケール・パッケージ (CSP: Chip Size/Scale Package) が提案され、実用に供されている。

このCSPは、いわゆるボールグリッドアレイ (BGA) 技術を採用することで、パッケージの平坦な表面に複数個の電極を口の字状あるいは格子状に配置した構造 (BGA構造) のリードレス半導体パッケージであり、電極端子数が同じでもパッケージの占有面積を狭くすることができ、したがって、従来のデュアル・インライン・パッケージ等より狭い面積で電子回路基板に高密度実装することを可能としたものである。

【0003】

20

ボールグリッドアレイ (BGA) タイプの半導体パッケージでは、パッケージの占有面積が半導体チップの占有面積にほぼ等しい、いわゆるCSP構造と称される構造が上述したBGA構造と共に開発され、電子機器の小型・軽量化に大きく貢献している。

このCSP構造は、複数の集積回路が一主面に形成されたシリコンウエハを、ダイシングソー等により切断して個々のシリコンチップとし、これらのシリコンチップに個別にパッケージを施したものである。

【0004】

これに対し、一般的に「ウエハレベル (WL) CSP」と称される半導体パッケージがある (例えば、特許文献1、2参照)。

このWLCSPは、シリコンウエハ上に絶縁層、再配線層、封止層等を形成し、再配線層上にはんだバンプを形成し、その後、このシリコンウエハを所定のチップ寸法に切断することにより、パッケージ構造のシリコンチップとしたもので、この製造方法の特徴は、パッケージを構成する材料を全てシリコンウエハ上にて加工する点にある。すなわち、絶縁層、再配線層、封止樹脂層、はんだバンプ等は、全てシリコンウエハをハンドリングすることで形成される。この点は、例えば、はんだバンプを形成する工程においても同様である。

30

従来のWLCSPの製造工程では、シリコンウエハの表面上の複数の電極形成位置各々にはんだ材料を必要量付着させ、その後のリフロー工程により、このはんだ材料を略球状のはんだバンプとする。

リフロー工程では、はんだ材料をはんだ融点以上の温度にて加熱溶融させ、次いで、この溶融したはんだをはんだ融点以下の温度まで冷却して凝固させることにより、その形状が球状に近いはんだバンプを得ることができる。

40

【0005】

図7は、従来のWLCSPのバンプ部を示す断面図であり、図において、1はシリコンウエハ等の半導体ウエハ、2は半導体ウエハ1上に形成されたアルミニウム等からなる金属パッド (電極)、3は金属パッド2上に形成された略球形状のはんだバンプである。

このはんだバンプ3は、半導体ウエハ1上の所定位置に、はんだ材料を付着させ、その後、このはんだ材料をはんだ溶融温度以上に加熱するリフロー工程を経て形成される。

半導体ウエハ1上にはんだ材料を付着させる方法としては、電解はんだめっき法、はんだボール搭載法、はんだペースト印刷法、はんだペーストディスペンス法、はんだ蒸着法

50

等がある。

これらの方法のいずれにおいても、ウエハ全面の電極形成位置に形成されたはんだと濡れ性の良好な表面性状を有する金属パッド 2 上に、所定の面積および高さを有するはんだ材料を形成することができる。

【 0 0 0 6 】

その後、リフロー工程により、このはんだ材料をはんだ溶融温度（融点）以上に加熱し、溶融させる。

このはんだ材料としては、はんだ成分を含有するめっき層、予め所定のバンプ形状に近い形状に分粒されたはんだボール、微細なはんだ粒子をフラックス成分と共に混合したはんだペースト、真空蒸着法により成膜されたはんだ蒸着膜、のいずれも用いることができる。

10

いずれの場合においても、はんだ材料は、はんだ溶融温度以上の温度に到達すると、溶融し、その表面張力により全体形状が変形する。その形状は下地の金属パッド 2 周縁における金属の濡れ性、はんだの表面張力、はんだ自体の重さによる変形等により、形状が決定される。

溶融したはんだは、リフロー工程の後半において、はんだ融点以下の温度まで冷却され、凝固する。これにより、球状に近い形状のはんだ塊、いわゆるはんだバンプが得られる。

【 0 0 0 7 】

このリフロー工程としては、大別して次の様な二種類の方法がある。

20

第 1 の方法は、図 8 に示すように、内蔵されたヒータにより表面の温度分布が均一になるように加熱可能なホットプレート 5 を用い、このホットプレート 5 の上に半導体ウエハ 1 を載置し、ホットプレート 5 の表面温度を可変させて半導体ウエハ 1 の表面温度をコントロールすることで金属パッド 2 上のはんだ 6 を溶融させ、この金属パッド 2 上に略球形状のはんだバンプ 3 を形成する方法である。

【 0 0 0 8 】

第 2 の方法は、図 9 に示すベルト搬送方式のリフロー炉 1 1 を用いて半導体ウエハ 1 の金属パッド上に略球形状のはんだバンプ 3 を形成する方法である。

リフロー炉 1 1 は、長尺の炉体 1 2 の中央部に長手方向に貫通する搬送路 1 3 が形成され、この搬送路 1 3 には、半導体ウエハ 1 が載置されるポート 1 4 を搬送するためのベルトコンベア（あるいはチェーン等）1 5 が配設されている。このリフロー炉 1 1 は、搬送路 1 3 の入口（図中左側）から搬送方向に沿って所定の温度勾配で温度が上昇し、かつ、その最高温度領域がはんだの融点（mp）より 10 ~ 20 程度高い温度領域となる様に設定されている。

30

このリフロー炉 1 1 内に搬入された半導体ウエハ 1 は、ベルトコンベア 1 5 により搬送路 1 3 内を移動する間にヒータ 1 4 により徐々に加熱され、最高温度領域に到達すると半導体ウエハ 1 の表面温度がはんだの融点以上の温度に加熱されて金属パッド上のはんだ 6 が溶融し、その後の冷却過程を経て金属パッド上に略球形状のはんだバンプ 3 が形成される。

【特許文献 1】特開 2 0 0 3 - 1 2 4 2 4 4 号公報

40

【特許文献 2】国際公開第 0 0 / 7 7 8 4 3 号パンフレット

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 9 】

ところで、従来のリフロー工程により作製されたはんだバンプでは、はんだリフロー工程後の凝固したはんだバンプ内部の金属パッドに近い部分にバンプより小さいボイド（空隙）が複数個形成されることがある。この様なボイドが形成された場合、金属パッドとはんだバンプとの接合界面付近に、このボイドに起因するクラックが発生し易くなり、その結果、はんだバンプと金属パッドとの間の接合強度が低下してしまい、はんだバンプの品質が低下するという問題点があった。

50

## 【 0 0 1 0 】

図 1 0 は、内部にボイドが形成されたはんだバンプの一例を示す断面図であり、はんだバンプ 3 と金属パッド 2 との接合界面近傍にボイド 1 7 が集中して形成された例である。

このボイド 1 7 は、はんだバンプ 3 が比較的小さい場合には殆ど認められないものであるが、C S P のように比較的大きなはんだバンプ 3 を形成する場合に発生し易くなる。

特に、W L C S P のバンプ形成時にはんだバンプ 3 と金属パッド 2 との接合界面付近に発生するボイドは、その後、他の部品と共に電子機器の基板に実装されて再度リフロー工程が施された場合においても、リフロー工程時にそのまま残ってしまい、リフロー工程を再度施してもはんだバンプ 3 と金属パッド 2 との接合界面付近のボイドを減少させることは難しいという問題点があった。

10

## 【 0 0 1 1 】

はんだバンプ 3 と金属パッド 2 との接合界面付近にボイドが発生する原因としては、リフロー時に、熔融状態のはんだ融液内に元々共存している、例えば、はんだ間の空隙に存在する空気等の気体、はんだペースト中のフラックス成分が加熱・分解することにより発生する気体等が外部に放散される前に、はんだが凝固してしまい、これらの気体のはんだバンプ内の金属パッド 2 との接合界面付近に閉じ込められてしまう等が挙げられる。

特に、C S P の様に、従来の半導体パッケージよりも大きなバンプを必要とする半導体装置においては、その下地層となる金属パッドが相対的に大きくなる。したがって、はんだ熔融時にはんだ内部に生じた気体は、金属パッドが相対的に大きくなった分、熔融はんだの表面に移動するまでの距離が長くなり、その結果、内部に発生した気体のはんだバンプ内の金属パッド 2 との接合界面付近にそのまま取り残されてしまい、はんだが凝固した際にボイドとなって残ってしまうこととなる。

20

## 【 0 0 1 2 】

また、はんだバンプを電極や配線等の導電体と接合した場合、その接合部に応力が集中し易く、その結果、接合部近傍に応力に起因する割れやクラック等が発生し易くなるという問題点があった。例えば、図 1 1 に示す様なはんだバンプと導電体とを接合した構造の場合、絶縁樹脂基板 2 1 の表面に形成された電極 2 2 と、絶縁樹脂基板 2 3 の表面の枠 2 4 内に形成された電極 2 5 とを、はんだバンプ 2 6 を用いて接合しているために、はんだバンプ 2 6 のくびれ部 2 6 a に応力が加わると、はんだバンプ 2 6 中にクラック 2 7 が外側から内側に向かって発生する傾向があった。

30

この場合、はんだバンプ 2 6 の内部、特に電極 2 2 、 2 5 との接合界面近傍にボイドが存在すると、発生したクラック 2 7 の進行を促すことになる。この様なクラックは断線不良を招き、ひいてははんだバンプ 2 6 の崩壊を招く虞があることから、半導体装置の信頼性を著しく低下させる一因になっている。

## 【 0 0 1 3 】

本発明は、上記の事情に鑑みてなされたものであって、はんだバンプと再配線層との接合界面近傍におけるクラックを発生または成長させる虞のあるボイドの影響を少なくすることにより、このボイドに起因するはんだバンプの割れやクラック等の不具合を防止し、デバイスとしての信頼性を高めることが可能な半導体装置の製造方法を提供することを目的とする。

40

## 【課題を解決するための手段】

## 【 0 0 1 4 】

上記課題を解決するために、本発明は次の様な半導体装置の製造方法を提供した。

すなわち、請求項 1 記載の半導体装置の製造方法は、電極を含む半導体基板上に絶縁性の樹脂層を形成する樹脂層形成工程と、前記樹脂層を選択除去することで、突起状樹脂と、該突起状の樹脂の上面に該突起状樹脂の高さと略等しい深さを有する凹部とを同時に形成する突起状樹脂形成工程と、この凹部上に一端部が前記電極に電気的に接続される再配線層を形成する再配線層形成工程と、この凹部上の再配線層上にはんだバンプを形成するはんだバンプ形成工程とを備えてなることを特徴とする。

## 【 0 0 1 5 】

50

請求項 2 記載の半導体装置の製造方法は、請求項 1 記載の半導体装置の製造方法において、前記突起状樹脂は、ネガ型感光性樹脂またはポジ型感光性樹脂からなることを特徴とする。

【 0 0 1 6 】

請求項 3 記載の半導体装置の製造方法は、請求項 1 または 2 記載の半導体装置の製造方法において、前記再配線層形成工程の後に、前記半導体基板及び前記突起状樹脂を、前記凹部上の再配線層を除き絶縁性の樹脂層により封止する樹脂封止工程を有することを特徴とする。

【 0 0 1 7 】

さらに、本発明により作製された半導体装置を電子機器に搭載させてもよい。

10

【発明の効果】

【 0 0 2 1 】

本発明の請求項 1 記載の半導体装置によれば、一主面に電極が形成された半導体基板と、この電極を含む半導体基板上の所定位置に形成されかつ上面に凹部が形成された絶縁性の突起状樹脂と、前記凹部に形成され一端部が前記電極に電氣的に接続された再配線層と、この再配線層上に搭載されたはんだバンプとを備え、前記凹部の深さを前記突起状樹脂の高さの 50% 以上としたので、はんだバンプと再配線層との接合界面近傍におけるクラックを発生または成長させる虞のあるボイドの影響を少なくすることができ、このボイドに起因するはんだバンプの割れやクラック等の不具合を防止することができ、デバイスとしての信頼性を高めることができる。

20

【 0 0 2 2 】

また、ボイドに起因するはんだバンプの割れやクラック等の不具合を防止するので、製造工程における製造歩留まりを向上させることができ、半導体装置の低価格化を図ることができる。

【 0 0 2 3 】

本発明の請求項 4 記載の電子機器によれば、本発明の半導体装置を備えたので、はんだバンプと電極との接合界面近傍のボイドに起因する電子機器の製造工程における工程不良の発生頻度を低減させることができ、電子機器の品質を向上させることができ、その製造コストの削減を図ることができる。したがって、電子機器の使用時における信頼性を向上させることができ、電子機器の低価格化を図ることができる。

30

【 0 0 2 4 】

本発明の請求項 5 記載の半導体装置の製造方法によれば、電極を含む半導体基板上に絶縁性の樹脂層を形成する樹脂層形成工程と、前記樹脂層を選択除去して突起状樹脂を形成すると同時に該突起状樹脂にその高さと同程度の深さを有する凹部を形成する突起状樹脂形成工程とを有するので、突起状樹脂の上面に該突起状樹脂の高さと同程度の深さを有する凹部を容易かつ低コストで形成することができる。

【 0 0 2 5 】

その後、この凹部上に一端部が前記電極に電氣的に接続される再配線層を形成する再配線層形成工程と、この凹部上の再配線層上にはんだバンプを搭載するはんだバンプ搭載工程とを有するので、ボイドの影響が少ない半導体装置を容易にかつ低コストにて製造することができる。

40

【発明を実施するための最良の形態】

【 0 0 2 6 】

本発明の半導体装置及びそれを備えた電子機器並びに半導体装置の製造方法の一実施形態について説明する。なお、本実施形態は、本発明の趣旨をより理解し易いように具体的に説明したものであり、本発明は、本実施形態に限定されない。

【 0 0 2 7 】

図 1 は、本発明の一実施形態のウエハレベル・チップ・サイズ/スケール・パッケージ (WLCSP) のバンプ部を示す断面図であり、図において、31 はシリコンウエハ等の半導体ウエハ 1 の表面 (一主面上) に形成された電極、32 は絶縁樹脂層、33 は絶縁性

50

の樹脂ポスト（突起状樹脂）、34は樹脂ポスト33の上面に形成された凹部、35は再配線層、36は再配線層35上に形成されたはんだバンプ、37は封止樹脂層である。

【0028】

電極31は、半導体ウエハ1上に形成されたIC等の集積回路に電氣的に接続される電極である。この電極31は、例えば、アルミニウム、銅、クロム、チタン、金、チタン-タングステン合金等の導電性を有する金属により構成されている。

絶縁樹脂層32は、電極31の上面を除く半導体ウエハ1の表面全面に形成された絶縁性の樹脂層であり、例えば、ポリイミド系樹脂、エポキシ系樹脂、シリコン系樹脂（シリコーン）等により構成され、その厚みは5～50μm程度である。

【0029】

樹脂ポスト33は、絶縁樹脂層32上の所定位置に形成された略円錐台状の絶縁性の樹脂で、例えば、ポリイミド系樹脂、エポキシ系樹脂、シリコン系樹脂（シリコーン）等、感光性を有する絶縁性樹脂により構成されている。この樹脂ポスト33の形状は、例えば、高さが10～100μm、直径が50～500μmである。

【0030】

凹部34は、樹脂ポスト33の上面に形成された断面円形状かつ縦長（すなわち、円筒形状）の凹部で、この凹部34の深さDは、樹脂ポスト33の高さHの50%以上とされている。

この凹部34の深さDの具体的な数値は、例えば、樹脂ポスト33の高さが10～100μmの場合、この凹部34の深さDは5～100μm、内径Lは3～80μmである。

【0031】

再配線層35は、はんだバンプを搭載するために樹脂ポスト33の上面および凹部34上に形成された第1の再配線層38と、この第1の再配線層38の一端から外方へ延びその一端部が電極31に電氣的に接続される第2の再配線層39とにより構成されている。

これら第1及び第2の再配線層38、39は、例えば、銅、クロム、アルミニウム、チタン、金、チタン-タングステン合金等が好適に用いられ、その厚みは2～40μmが好ましく、さらに好ましくは5～20μmである。

【0032】

はんだバンプ36は、ボイドの数が極めて少ない高密度のハンダボールにより構成され、単位体積当たりのボイドの数は70～700個/mm<sup>3</sup>程度である。

このはんだバンプ36は、共晶はんだ、鉛を含まない高温はんだ等を用いることができる。

封止樹脂層37は、電極31、絶縁樹脂層32及び第2の再配線層39を保護するためのもので、例えば、ポリイミド系樹脂、エポキシ系樹脂、シリコン系樹脂（シリコーン）等により構成され、その厚みは5～50μm程度である。

【0033】

次に、このWLCSPの製造方法について説明する。

まず、図2(a)に示すように、半導体ウエハ1上に、真空蒸着法やスパッタ法等により、例えば、アルミニウム、銅、クロム、チタン、金、チタン-タングステン合金等の導電性を有する金属膜を成膜し、次いで、この金属膜をパターニングし、半導体ウエハ1上の所定位置に所定の形状の電極31を形成する。

【0034】

次いで、スピンコート法、キャスト法、ディスペンス法等により、電極31の上面を除く半導体ウエハ1全面にポリイミド系樹脂等の絶縁性の液状樹脂を塗布し、その後、この液状樹脂を電極部が開口するように露光、現像、硬化させ、電極31の上面に開口32aを有する厚みが5～50μm程度の絶縁樹脂層32を形成する。

この絶縁樹脂層32は、スクリーン印刷法によっても形成することができる。また、ポリイミド系樹脂シート等の樹脂シートを貼り付けることによっても形成することができる。

【0035】

10

20

30

40

50

次いで、図2(b)に示すように、フォトリソグラフィ技術を用いて絶縁樹脂層32上に、樹脂ポスト33および凹部34を形成する。ここでは、ネガ型感光樹脂を用いて樹脂ポスト33および凹部34を同時に形成する。

まず、スピコート法、キャスト法、ディスペンス法等により、電極31及び絶縁樹脂層32の全面に、ポリイミド系樹脂、エポキシ系樹脂、シリコン系樹脂(シリコン)等からなるネガ型感光樹脂を塗布・乾燥してネガ型感光樹脂層41とする。

【0036】

次いで、このネガ型感光樹脂層41の樹脂ポスト33および凹部34に対応する位置に開口42aが形成されたフォトマスク42を用いて、このネガ型感光樹脂層41に紫外線(UV)43を露光し、その後ネガ型感光樹脂層41を現像する。

10

その結果、図2(c)に示すように、絶縁樹脂層32上の所定位置に樹脂ポスト33および凹部34が同時に形成されることとなる。

【0037】

この樹脂ポスト33は、ポジ型感光樹脂を用いても形成することができる。

まず、図3(d)に示すように、スピコート法、キャスト法、ディスペンス法等により、電極31及び絶縁樹脂層32の全面に、ポリイミド系樹脂、エポキシ系樹脂、シリコン系樹脂(シリコン)等からなるポジ型感光樹脂を塗布・乾燥してポジ型感光樹脂層51とする。次いで、このポジ型感光樹脂層51の樹脂ポスト33および凹部34に対応する位置を覆うマスク52を用いて、このポジ型感光樹脂層51に紫外線(UV)53を露光する。

20

【0038】

次いで、図3(e)に示すように、樹脂ポスト33に対応する位置のうち凹部34に対応する位置以外を覆うマスク54を用いて、このポジ型感光樹脂層51に紫外線(UV)55を露光する。

ここで、凹部34の深さと樹脂ポスト33の高さが異なる場合には、紫外線(UV)55の光強度を、紫外線(UV)53の光強度の1/10以上かつ等倍未満とする。なお、凹部34の深さと樹脂ポスト33の高さが等しい場合には、一度の露光で形成可能である。これらの露光の後、ポジ型感光樹脂層51を現像する。

これにより、ネガ型感光樹脂を用いた場合と同様、図2(c)に示す様に、絶縁樹脂層32上の所定位置に樹脂ポスト33および凹部34が形成されることとなる。

30

【0039】

次いで、図4(f)に示すように、電極31、絶縁樹脂層32、樹脂ポスト33および凹部34が形成された半導体ウエハ1上に、真空蒸着法やスパッタ法等によりめっき層の種となる、下地の絶縁樹脂層32や樹脂ポスト33との密着性を確保するための厚み10~100nmの密着層61aと、めっき工程により再配線層25を形成する際に給電に使用する厚み100~500nmの給電層61bとの2層構造のシード層61を形成する。

この密着層61aに用いられる金属としては、クロム他、ニッケル、チタン、チタン-タングステン合金等が用いられる。また、給電層61bには、銅他、クロム、アルミニウム、チタン、チタン-タングステン合金、金等が用いられる。

【0040】

40

次いで、図4(g)に示すように、シード層61上にレジスト62を形成する。このレジスト62には、後述するめっき工程により再配線層35を形成するための開口62aが形成されている。このレジスト62の厚み(t)は、次工程のめっき工程により形成する再配線層35の厚みよりも厚くする。

次いで、図4(h)に示すように、電解めっき法、無電解めっき法のいずれかの方法により、露出されているシード層61上に、銅、クロム、アルミニウム、チタン、チタン-タングステン合金、金等の導電性金属からなる再配線層35を形成する。この再配線層35は、第1の再配線層38と第2の再配線層39とにより構成される。

【0041】

次いで、レジスト62を剥離する。この場合、再配線層35を除く領域にはシード層6

50

1が残っているので、このシード層61をエッチング除去することにより、図5(i)に示すように、絶縁樹脂層32を露出させる。

次いで、再配線層35のうち第2の再配線層39を保護する目的のために、この第2の再配線層39上に、厚みが5～50μm程度の封止樹脂層37を形成する。

#### 【0042】

この封止樹脂層37は、スピンコート法、キャスト法、ディスペンス法等の塗膜形成法を用い、エポキシ系樹脂、シリコン系樹脂(シリコン)等の感光性の液状樹脂を塗布・乾燥したもので、フォトリソグラフィ技術を用いてパターンニングすることができる。

ここでは、再配線層35全体を覆う様に封止樹脂層を形成した後、この封止樹脂層をマスクを用いて露光・現像することにより、再配線層35のうち第2の再配線層39を覆う一方、はんだバンプを搭載する第1の再配線層38を露出させる。

この封止樹脂層37は、スクリーン印刷法によっても形成することができる。

#### 【0043】

次いで、はんだペースト印刷法により、凹部34内および露出された第1の再配線層38上にはんだペースト63aを埋め込み、さらに、このはんだペースト63a上にはんだペースト63bを塗布する。これにより、凹部34内および露出された第1の再配線層38上にはんだペースト63が形成される。

このはんだペースト63のはんだ成分としては、共晶はんだ、鉛を含まない高温はんだ等を用いることができる。

#### 【0044】

このはんだペースト63は、はんだペースト印刷法その他、電解はんだめっき法、はんだボール搭載法、はんだペーストディスペンス法、はんだ蒸着法等によっても形成することができる。

はんだペースト印刷法においては、印刷時の圧力や速度、はんだペーストの量等の諸条件を適当に選択することにより、一回の印刷工程ではんだペーストの塗布が可能である。

#### 【0045】

次いで、リフロー炉等を用いて、はんだペースト63を溶融させ、図5(j)に示す様に、第1の再配線層38上にはんだバンプ36を形成する。

これにより、このはんだバンプ36をリフローした場合、製造過程において発生するボイド65は、樹脂ポスト33の凹部34の底部に偏在することとなり、はんだバンプ36の球面には生じ難くなる。

#### 【0046】

この様にしてはんだバンプ36を形成することにより、このWLCSPを基板上に実装した際においても、ボイドに起因するはんだバンプ36のクラックや割れを防止することができる。

以上により、はんだバンプ36と第1の再配線層38との接合部の露出面にボイドに起因するクラックや割れが生じ難く、しかも、接合強度が高いはんだバンプ36を形成することができる。したがって、このはんだバンプ36をWLCSPに適用すれば、クラックや割れが生じ難く、しかも、接合強度が高いはんだバンプを有するWLCSPを容易かつ低コストで作製することができる。

#### 【0047】

次に、このWLCSPの評価を行った。

##### (1) BLR試験

本実施形態のWLCSPと従来のWLCSPとを、回路基板上に実装したのち、BLR試験を実施した。

このBLR試験は、これらのWLCSPが実装された回路基板を、-40の低温中に30分放置した後、125の高温中に30分放置するという温度サイクルを1サイクルとする試験を繰り返し行い、電気抵抗の増加等の異常が発生した時点における試験回数(サイクル数)を処理回数とした。

10

20

30

40

50

## 【 0 0 4 8 】

このBLR試験の結果、本実施形態のWLCSPでは、処理回数が1500回を超えても、電気抵抗の増加等の異常は発生せず、信頼性が高いことが分かった。

一方、従来のWLCSPでは、処理回数の平均値が1200回で電気抵抗の増加等の異常が認められた。

## 【 0 0 4 9 】

## (2) バンプシヤテスト

本実施形態のはんだバンプおよび従来のはんだバンプそれぞれの接合強度をバンプシヤテストにより評価した。

ここでは、シェアツールによりはんだボールを水平方向に押し、ボールが破断(剪断)したときの荷重値を測定した。

10

## 【 0 0 5 0 】

このバンプシヤテストの結果、本実施形態のはんだバンプでは、バンプ内破壊値が平均で290gf程度であったのに対し、従来のはんだバンプでは、バンプ内破壊値が平均で250gf程度であった。したがって、本実施形態のはんだバンプは、従来のはんだバンプに対して接合強度が高く、バンプ内破壊がし難くなっていることが分かった。

## 【 0 0 5 1 】

本実施形態のWLCSPによれば、絶縁性の樹脂ポスト33の上面に、深さDが樹脂ポスト33の高さHと略一致する凹部34を形成したので、はんだバンプ36と第1の再配線層38との接合部におけるボイドを減少させることができ、このボイドに起因するはんだバンプ36の割れやクラック等の不具合を防止することができる。

20

## 【 0 0 5 2 】

本実施形態のWLCSPの製造方法によれば、ネガ型感光樹脂またはポジ型感光樹脂を用いて絶縁樹脂層32上の所定位置に樹脂ポスト33および凹部34を形成するので、樹脂ポスト33および凹部34を容易かつ低コストで形成することができる。

その後、この凹部34上に再配線層38を形成し、この凹部34上の再配線層38上にはんだバンプ36を搭載するので、製造過程において発生するボイド65は主に樹脂ポスト33の凹部34の底部に発生することとなり、はんだバンプ36の表面におけるボイドの発生を抑制することができる。したがって、はんだバンプ36と第1の再配線層38との接合部、すなわちはんだバンプ36と電極31との間のクラックや割れを防止することができ、はんだバンプ36と電極31との間のボイドの数が極めて少ないWLCSPを容易にかつ低コストにて製造することができる。

30

## 【 産業上の利用可能性 】

## 【 0 0 5 3 】

本発明の半導体装置では、はんだバンプと電極との接合界面のボイドを減少させることができ、このボイドに起因するはんだバンプの割れやクラック等の不具合を防止することができるので、WLCSP等のチップサイズの半導体装置はもちろんのこと、さらに狭ピッチ化された高密度のチップサイズの半導体装置に対しても適用可能であり、その効果は非常に大きなものである。

## 【 図面の簡単な説明 】

40

## 【 0 0 5 4 】

【 図 1 】 本発明の一実施形態のWLCSPのバンプ部を示す断面図である。

【 図 2 】 本発明の一実施形態のWLCSPの製造方法を示す過程図である。

【 図 3 】 本発明の一実施形態のWLCSPの製造方法を示す過程図である。

【 図 4 】 本発明の一実施形態のWLCSPの製造方法を示す過程図である。

【 図 5 】 本発明の一実施形態のWLCSPの製造方法を示す過程図である。

【 図 6 】 本発明の一実施形態のWLCSPのはんだバンプ内におけるボイドの発生位置を示す模式図である。

【 図 7 】 従来のWLCSPのバンプ部の一例を示す断面図である。

【 図 8 】 従来のWLCSPのリフロー工程に用いられるホットプレートを示す側面図であ

50

る。

【図9】従来のWLCSPのリフロー工程に用いられるベルト搬送方式のリフロー炉を示す断面図である。

【図10】従来のバンプ部の不具合の例を示す断面図である。

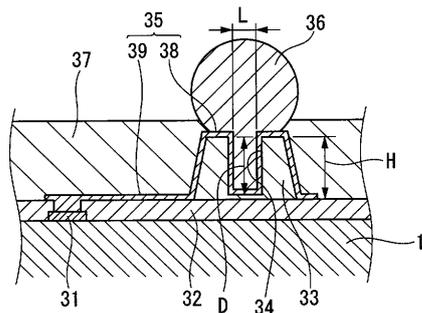
【図11】従来のバンプ部の不具合の他の例を示す側面図である。

【符号の説明】

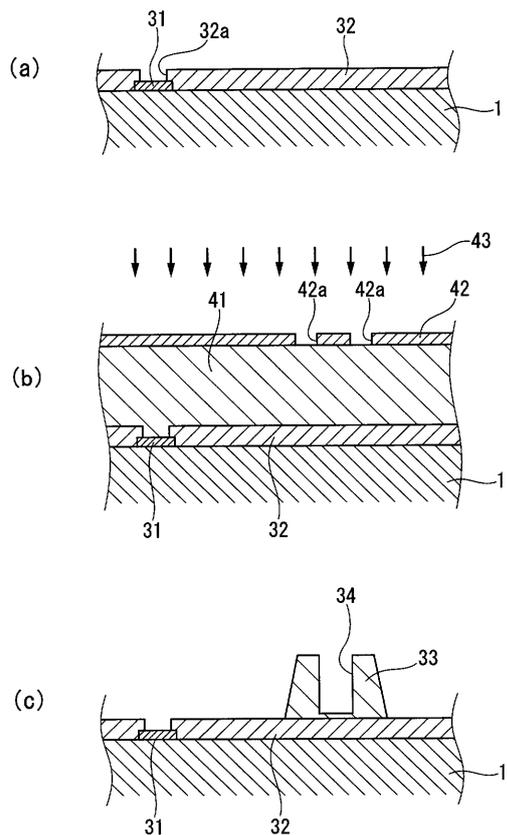
【0055】

1 ... 半導体ウエハ、 31 ... 電極、 32 ... 絶縁樹脂層、 33 ... 絶縁性の樹脂ポスト（突起状樹脂）、 34 ... 凹部、 35 ... 再配線層、 36 ... はんだバンプ、 37 ... 封止樹脂層、 38 ... 第1の再配線層、 39 ... 第2の再配線層、 41 ... ネガ型感光樹脂層、 42 ... フォトマスク、 43 ... 紫外線（UV）、 51 ... ポジ型感光樹脂層、 52、 54 ... マスク、 53、 55 ... 紫外線（UV）、 61 ... シード層、 62 ... レジスト、 63 ... はんだペースト、 65 ... ボイド。

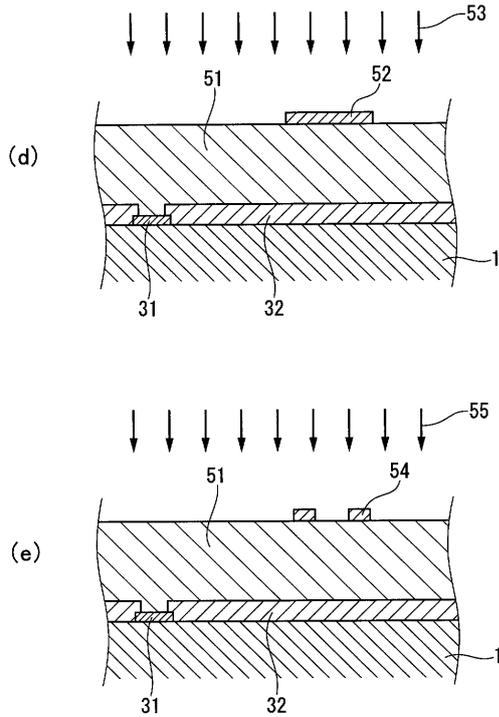
【図1】



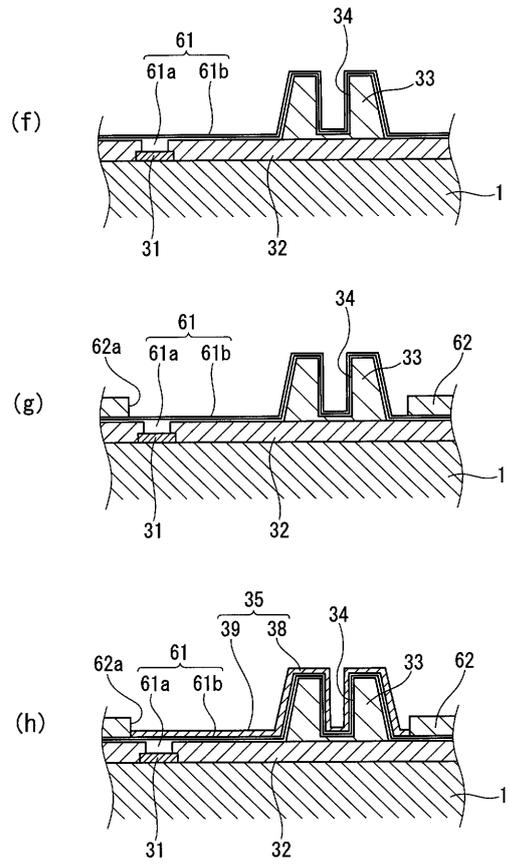
【図2】



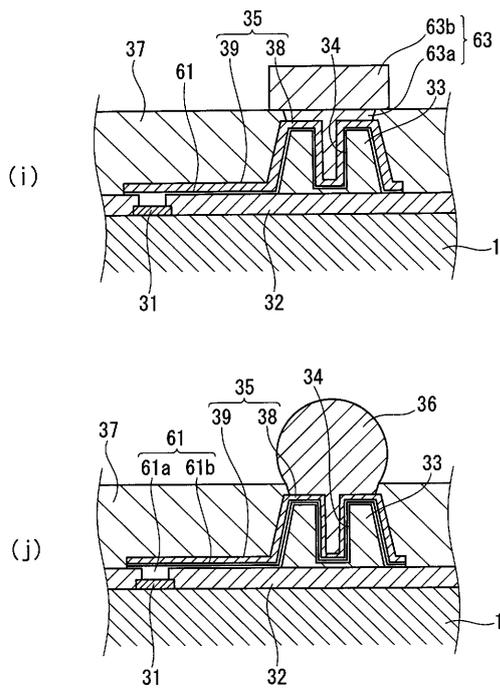
【 図 3 】



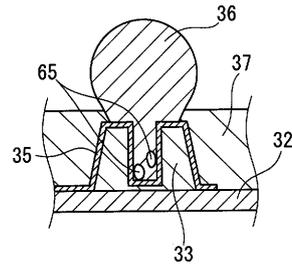
【 図 4 】



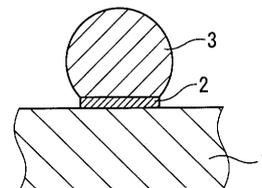
【 図 5 】



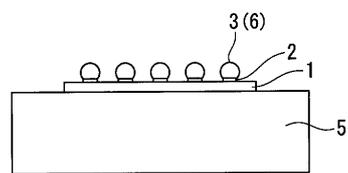
【 図 6 】



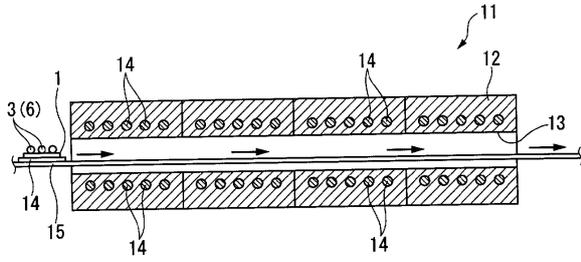
【 図 7 】



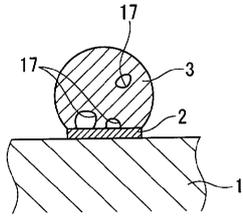
【 図 8 】



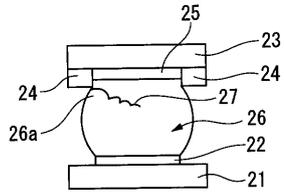
【 図 9 】



【 図 10 】



【 図 11 】



---

フロントページの続き

審査官 石野 忠志

(56)参考文献 特開2002-280484(JP,A)  
特開2004-193456(JP,A)  
特開2004-311842(JP,A)

(58)調査した分野(Int.Cl., DB名)  
H01L 21/60  
H01L 23/12