



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2022년09월29일
(11) 등록번호 10-2449192
(24) 등록일자 2022년09월26일

(51) 국제특허분류(Int. Cl.)
G06F 12/02 (2018.01)
(52) CPC특허분류
G06F 12/0253 (2013.01)
G06F 12/0292 (2013.01)
(21) 출원번호 10-2015-0128407
(22) 출원일자 2015년09월10일
심사청구일자 2020년09월03일
(65) 공개번호 10-2017-0030906
(43) 공개일자 2017년03월20일
(56) 선행기술조사문헌
US20150324284 A1*
(뒷면에 계속)

(73) 특허권자
삼성전자주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)
(72) 발명자
정명진
경기도 용인시 기흥구 덕영대로 1871, 101동 140
1호 (하갈동, 청명호수마을신안인스빌1
단지아파트)
오상윤
경기도 수원시 영통구 태장로82번길 32, 301동
801호 (망포동, 망포마을 동수원 엘지빌리지)
(뒷면에 계속)
(74) 대리인
리엔목특허법인

전체 청구항 수 : 총 10 항

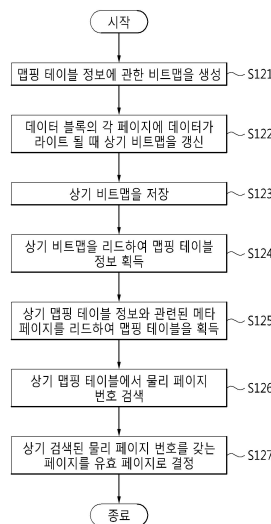
심사관 : 김계준

(54) 발명의 명칭 데이터 저장 장치의 작동 방법과 이를 포함하는 데이터 처리 시스템의 작동 방법

(57) 요약

본 발명의 실시 예에 따른 로컬리티 정보를 이용하여 최적화된 가비지 컬렉션 방법을 수행하기 위한 데이터 저장 장치의 작동 방법은, 데이터 블록에 포함된 복수의 페이지들에 대한 �핑 테이블 정보를 획득하는 단계와, 상기 획득된 �핑 테이블 정보와 관련된 �핑 테이블들 각각을 스캔하면서, 상기 복수의 페이지들 중에서 상기 �핑 테이블들 각각에 할당된 페이지들 각각에 대한 유효성을 판단하는 단계를 포함한다.

대표도 - 도7



(72) 발명자

윤현식

경기도 화성시 영통로26번길 24, 307동 403호 (반월동, 반달마을푸르지오아파트)

최현진

경기도 수원시 영통구 태장로82번길 32, 105동 1002호 (망포동, 망포마을 동수원 엘지빌리지)

(56) 선행기술조사문헌

US20100180145 A1

US20140059279 A1

US20140089569 A1

US20140281172 A1

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

데이터 블록에 포함된 복수의 페이지들에 대한 맵핑 테이블 정보를 획득하는 단계; 및

상기 획득된 맵핑 테이블 정보와 관련된 맵핑 테이블들 각각을 스캔하면서, 상기 복수의 페이지들 중에서 상기 맵핑 테이블들 각각에 할당된 페이지들 각각에 대한 유효성을 판단하는 단계를 포함하는 데이터 저장 장치의 작동 방법.

청구항 2

제1항에 있어서, 상기 유효성을 판단하는 단계는,

상기 획득된 맵핑 테이블 정보에 기초하여 상기 맵핑 테이블의 개수를 판단하는 단계; 및

상기 판단된 개수와 기준 개수를 비교하고, 비교 결과에 따라 상기 유효성을 판단하는 단계를 포함하는 데이터 저장 장치의 작동 방법.

청구항 3

제1항에 있어서,

상기 맵핑 테이블 정보는 상기 맵핑 테이블들 각각의 인덱스 중 적어도 하나를 포함하는 데이터 저장 장치의 작동 방법.

청구항 4

제1항에 있어서, 상기 맵핑 테이블 정보를 획득하는 단계는,

상기 맵핑 테이블 정보와 관련된 비트맵을 리드하여 수행되며, 상기 비트맵은 상기 복수의 페이지들 중 적어도 하나에 저장되는 데이터 저장 장치의 작동 방법.

청구항 5

제4항에 있어서,

상기 비트맵은 상기 복수의 페이지들 각각에 해당하는 데이터가 라이트될 때마다 업데이트되는 데이터 저장 장치의 작동 방법.

청구항 6

복수의 페이지들을 제1그룹과 제2그룹으로 나누어 저장하는 데이터 블록을 포함하는 데이터 저장 장치의 작동 방법에 있어서,

상기 제1그룹에 대한 제1 맵핑 테이블과 상기 제2그룹에 대한 제2 맵핑 테이블을 포함한 맵핑 테이블 정보를 획득하는 단계; 및

상기 제1 맵핑 테이블을 참고하여 상기 제1그룹에 포함된 페이지들 각각에 대한 유효성을 결정하여 상기 제1그룹에 대한 제1가비지 컬렉션을 수행하고,

상기 제1가비지 컬렉션과 개별적으로, 상기 제2 맵핑 테이블을 참고하여 상기 제2그룹에 포함된 페이지들에 각각에 대한 유효성을 결정하여 상기 제2그룹에 대한 제2가비지 컬렉션을 수행하는 단계를 포함하는 방법.

청구항 7

제1항에 있어서, 상기 유효성을 판단하는 단계는,

상기 맵핑 테이블 정보를 저장하는 메타 페이지를 리드하여 상기 맵핑 테이블들을 획득하는 단계;
 상기 맵핑 테이블들로부터 상기 복수의 페이지들 각각에 할당된 물리 페이지 번호를 검색하는 단계; 및
 상기 검색된 각각의 물리 페이지 번호를 갖는 페이지를 유효 페이지로 결정하는 단계를 포함하는 데이터 저장 장치의 작동 방법.

청구항 8

제1항에 있어서,
 상기 유효성 판단 결과에 기초하여, 상기 복수의 페이지들 중에서 유효한 페이지들 각각의 데이터를 다른 데이터 블록으로 이동시키는 단계를 더 포함하는 데이터 저장 장치의 작동 방법.

청구항 9

데이터 저장 장치와 상기 데이터 저장 장치에 접속된 호스트를 포함하는 데이터 처리 시스템의 작동 방법에 있어서,
 상기 데이터 저장 장치가, 데이터 블록에 포함된 복수의 페이지들에 대한 맵핑 테이블 정보를 획득하는 단계; 및
 상기 획득된 맵핑 테이블 정보와 관련된 맵핑 테이블들 각각을 스캔하면서, 상기 복수의 페이지들 중에서 상기 맵핑 테이블들 각각에 할당된 페이지들 각각에 대한 유효성을 판단하는 단계를 포함하는 데이터 처리 시스템의 작동 방법.

청구항 10

제9항에 있어서, 상기 유효성을 판단하는 단계는,
 상기 맵핑 테이블 정보로부터 상기 맵핑 테이블들을 획득하는 단계;
 상기 맵핑 테이블들로부터 상기 복수의 페이지들 각각에 할당된 물리 페이지 번호를 검색하는 단계; 및
 상기 검색된 각각의 물리 페이지 번호를 갖는 페이지를 유효 페이지로 결정하는 단계를 포함하는 데이터 처리 시스템의 작동 방법.

발명의 설명

기술 분야

[0001] 본 발명의 개념에 따른 실시 예는 데이터 저장 장치의 작동 방법에 관한 것으로, 특히 로컬리티(locality) 정보를 이용하여 최적화된 가비지 컬렉션을 수행할 수 있는 데이터 저장 장치의 작동 방법과 이를 포함하는 데이터 처리 시스템의 작동 방법에 관한 것이다.

배경 기술

[0002] 자원(resource)이 부족한 플래시-기반 데이터 저장 장치는 자원이 충분한 데이터 저장 장치에 비해 상기 플래시-기반 데이터 저장 장치의 상기 자원에 저장될 수 있는 정보가 적다.

[0003] 상기 플래시-기반 데이터 저장 장치에 대한 가비지 컬렉션을 수행하기 위해서 상기 플래시-기반 데이터 저장 장치는 상기 자원에 저장된 정보를 리드하고, 리드된 정보에 기초하여 상기 가비지 컬렉션에 필요한 정보를 구축해야 한다. 따라서, 가비지 컬렉션에 대한 코스트는 매우 크다. 예컨대, 상기 자원은 DRAM(dynamic random access memory)과 같은 버퍼 메모리를 의미할 수 있다.

[0004] 플래시-기반 데이터 저장 장치에 저장되는 데이터가 점차 늘어남에 따라, 가비지 컬렉션이 빈번하게 수행되면 상기 플래시-기반 데이터 저장 장치의 성능은 급격히 떨어진다. 따라서, 가비지 컬렉션을 최적화하여 플래시-기반 데이터 저장 장치의 성능을 향상시키고 상기 성능을 유지하는 것은 자원이 부족한 플래시-기반 데이터 저장 장치에서 중요한 기술들 중에서 하나이다.

발명의 내용

해결하려는 과제

[0005] 본 발명이 이루고자 하는 기술적인 과제는, 가비지 컬렉션을 위한 로컬리티 정보를 생성하고, 상기 로컬리티 정보를 이용하여 상기 가비지 컬렉션에 대한 최적화된 방법을 선택하고, 선택된 방법에 따라 유효 페이지에 대한 정보를 구축하기 위한 데이터 저장 장치의 작동 방법과 이를 포함하는 데이터 처리 시스템의 작동 방법을 제공하는 것이다.

과제의 해결 수단

[0006] 본 발명의 실시 예에 따른 데이터 저장 장치의 작동 방법은, 데이터 블록에 포함된 복수의 페이지들에 대한 맵핑 테이블 정보를 획득하는 단계와, 상기 획득된 맵핑 테이블 정보와 관련된 맵핑 테이블들 각각을 스캔하면서, 상기 복수의 페이지들 중에서 상기 맵핑 테이블들 각각에 할당된 페이지들 각각에 대한 유효성을 판단하는 단계를 포함한다.

[0007] 상기 유효성을 판단하는 단계는, 상기 획득된 맵핑 테이블 정보에 기초하여 상기 맵핑 테이블의 개수를 판단하는 단계와, 상기 판단된 개수와 기준 개수를 비교하고, 비교 결과에 따라 상기 유효성을 판단하는 단계를 포함한다.

[0008] 상기 맵핑 테이블 정보는 상기 맵핑 테이블들의 개수와 상기 맵핑 테이블들 각각의 인덱스 중 적어도 하나를 포함한다. 상기 맵핑 테이블 정보는 상기 복수의 페이지들 중에서 적어도 하나에 저장된다. 상기 맵핑 테이블 정보는 상기 복수의 페이지들 중에서 적어도 하나의 스페어 영역에 저장된다.

[0009] 상기 맵핑 테이블 정보를 획득하는 단계는 상기 맵핑 테이블 정보와 관련된 비트맵을 리드하여 수행되며, 상기 비트맵은 상기 복수의 페이지들 중 적어도 하나에 저장된다. 상기 비트맵은 상기 복수의 페이지들 각각에 해당하는 데이터가 라이트될 때마다 업데이트 된다.

[0010] 상기 복수의 페이지들이 복수의 그룹으로 분리되고, 가비지 컬렉션이 상기 복수의 그룹들 각각에 대하여 수행될 때, 상기 맵핑 테이블 정보는 상기 그룹들에 대응하여 복수개로 형성되며, 상기 복수의 그룹들 각각에 포함되는 페이지들 중에서 어느 하나에 저장된다.

[0011] 상기 유효성을 판단하는 단계는 상기 맵핑 테이블 정보와 관련된 메타 페이지를 리드하여 상기 맵핑 테이블들을 획득하는 단계와, 상기 맵핑 테이블들로부터 상기 복수의 페이지들 각각에 할당된 물리 페이지 번호를 검색하는 단계와, 상기 검색된 각각의 물리 페이지 번호를 갖는 페이지를 유효 페이지로 결정하는 단계를 포함한다.

[0012] 상기 데이터 저장 장치의 작동 방법은 상기 유효성 판단 결과에 기초하여, 상기 복수의 페이지들 중에서 유효한 페이지들 각각의 데이터를 다른 데이터 블록으로 이동시키는 단계를 더 포함한다.

[0013] 본 발명의 실시 예에 따른 데이터 저장 장치와 상기 데이터 저장 장치에 접속된 호스트를 포함하는 데이터 처리 시스템의 작동 방법은, 상기 데이터 저장 장치가, 데이터 블록에 포함된 복수의 페이지들에 대한 맵핑 테이블 정보를 획득하는 단계와, 상기 획득된 맵핑 테이블 정보와 관련된 맵핑 테이블들 각각을 스캔하면서, 상기 복수의 페이지들 중에서 상기 맵핑 테이블들 각각에 할당된 페이지들 각각에 대한 유효성을 판단하는 단계를 포함한다.

[0014] 상기 맵핑 테이블 정보는 상기 맵핑 테이블들의 개수와 상기 맵핑 테이블들 각각의 인덱스 중 적어도 하나를 포함한다. 상기 맵핑 테이블 정보는 상기 복수의 페이지들 중에서 적어도 하나의 페이지에 저장된다.

[0015] 상기 유효성을 판단하는 단계는, 상기 맵핑 테이블 정보로부터 상기 맵핑 테이블들을 획득하는 단계와, 상기 맵핑 테이블들로부터 상기 복수의 페이지들 각각에 할당된 물리 페이지 번호를 검색하는 단계와, 상기 검색된 각각의 물리 페이지 번호를 갖는 페이지를 유효 페이지로 결정하는 단계를 포함한다.

[0016] 상기 데이터 처리 시스템의 작동 방법은 상기 데이터 처리 장치가 상기 유효성 판단 결과를 이용하여 가비지 컬렉션을 수행하는 단계를 더 포함한다.

발명의 효과

[0017] 본 발명의 실시 예에 따른 데이터 저장 장치의 작동 방법은 로컬리티 정보를 이용하여 최적화된 가비지 컬렉션

을 수행할 수 있다. 따라서 자원이 부족한 데이터 저장 장치의 성능은 향상되는 효과가 있다.

도면의 간단한 설명

- [0018] 본 발명의 상세한 설명에서 인용되는 도면을 보다 충분히 이해하기 위하여 각 도면의 상세한 설명이 제공된다.
 도 1은 본 발명의 실시 예들에 따른 데이터 처리 시스템의 개략적인 구성을 나타내는 블록도이다.
 도 2는 도 1에 도시된 불휘발성 메모리들의 논리적 저장 영역들을 나타내는 블록도이다.
 도 3은 본 발명의 실시 예들에 따른 가비지 컬렉션을 나타내는 플로우 차트이다.
 도 4는 도 2에 도시된 논리적 저장 영역들 각각에 포함된 데이터 블록이 서로 다른 블록으로 정의되는 과정을 나타내는 개념도이다.
 도 5는 본 발명의 실시 예들에 따라 로컬리티를 갖지 않는 데이터 블록에 포함된 페이지들 각각에 대한 유효성을 판단하는 방법을 나타내는 플로우 차트이다.
 도 6은 도 1에 도시된 컨트롤러가 데이터 블록의 페이지들 각각에 대한 유효성을 판단하는 작동을 설명하기 위한 개념도이다.
 도 7은 본 발명의 실시 예들에 따라 로컬리티를 갖는 데이터 블록에 포함된 페이지들 각각에 대한 유효성을 판단하는 방법을 나타내는 플로우 차트이다.
 도 8은 본 발명의 실시 예들에 따른 데이터 블록의 로컬리티를 설명하기 위한 블록도이다.
 도 9는 본 발명의 실시 예들에 따른 데이터 블록의 로컬리티 정보를 관리하는 방법을 설명하기 위한 블록도이다.
 도 10은 본 발명의 실시 예들에 따른 데이터 블록의 로컬리티 정보를 저장하는 메모리 맵을 나타낸다.
 도 11은 본 발명의 실시 예들에 따른 로컬리티 정보를 이용하여 데이터 블록의 페이지들 각각에 대한 유효성 판단을 선택적으로 수행하는 방법을 나타내는 플로우 차트이다.

발명을 실시하기 위한 구체적인 내용

- [0019] 본 명세서에 개시되어 있는 본 발명의 개념에 따른 실시 예들에 대해서 특정한 구조적 또는 기능적 설명은 단지 본 발명의 개념에 따른 실시 예들을 설명하기 위한 목적으로 예시된 것으로서, 본 발명의 개념에 따른 실시 예들은 다양한 형태로 실시될 수 있으며 본 명세서에 설명된 실시 예들에 한정되지 않는다.
- [0020] 본 발명의 개념에 따른 실시 예들은 다양한 변경들을 가할 수 있고 여러 가지 형태들을 가질 수 있으므로 실시 예들을 도면에 예시하고 본 명세서에서 상세하게 설명하고자 한다. 그러나 이는 본 발명의 개념에 따른 실시 예들을 특정한 개시 형태들에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물, 또는 대체물을 포함한다.
- [0021] 제1 또는 제2 등의 용어는 다양한 구성 요소들을 설명하는데 사용될 수 있지만, 상기 구성 요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성 요소를 다른 구성 요소로부터 구별하는 목적으로만, 예컨대 본 발명의 개념에 따른 권리 범위로부터 벗어나지 않은 채, 제1구성 요소는 제2구성 요소로 명명될 수 있고 유사하게 제2구성 요소는 제1구성 요소로 명명될 수 있다.
- [0022] 어떤 구성 요소가 다른 구성요소에 “연결되어” 있다거나 “접속되어” 있다고 언급된 때에는, 그 다른 구성 요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성 요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성 요소가 다른 구성 요소에 “직접 연결되어” 있다거나 “직접 접속되어” 있다고 언급된 때에는 중간에 다른 구성 요소가 존재하지 않는 것으로 이해되어야 할 것이다. 구성 요소들 간의 관계를 설명하는 다른 표현들, 즉 “~사이에” 와 “바로 ~사이에” 또는 “~에 이웃하는” 과 “~에 직접 이웃하는” 등도 마찬가지로 해석되어야 한다.
- [0023] 본 명세서에서 사용한 용어는 단지 특정한 실시 예를 설명하기 위해 사용된 것으로서, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 명세서에서, “포함하다” 또는 “가지다” 등의 용어는 본 명세서에 기재된 특징, 숫자, 단계, 작동, 구성 요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

- [0024] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 나타낸다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 의미를 갖는 것으로 해석되어야 하며, 본 명세서에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.
- [0025] 이하, 본 명세서에 첨부된 도면을 참조하여 본 발명의 실시 예들을 상세히 설명한다.
- [0026] 도 1은 본 발명의 실시 예들에 따른 데이터 처리 시스템의 개략적인 블록도를 나타낸다. 도 1을 참조하면, 데이터 처리 시스템(100)은 인터페이스(150)를 통해 접속된 호스트(200)와 데이터 저장 장치(300)를 포함할 수 있다.
- [0027] 실시 예들에 따라, 데이터 처리 시스템(100)은 PC(personal computer), 데스크 탑 컴퓨터, 랩-탑 컴퓨터, 워크스테이션 컴퓨터, 또는 모바일 컴퓨팅 장치로 구현될 수 있으나 이에 한정되는 것은 아니다.
- [0028] 상기 모바일 컴퓨팅 장치는 이동 전화기, 스마트 폰(smart phone), 태블릿 (tablet) PC, PDA(personal digital assistant), EDA(enterprise digital assistant), 디지털 스틸 카메라(digital still camera), 디지털 비디오 카메라(digital video camera), PMP(portable multimedia player), 멀티미디어 장치(multimedia device), PND(personal navigation device 또는 portable navigation device), 휴대용 게임 콘솔(handheld game console), 모바일 인터넷 장치(mobile internet device(MID)), 웨어러블 장치(또는 웨어러블 컴퓨터), 사물 인터넷(internet of things(IoT)) 장치, 만물 인터넷(internet of everything(IoE)) 장치, 또는 e-북(e-book)으로 구현될 수 있다.
- [0029] 인터페이스(150)는 SATA(serial advanced technology attachment) 인터페이스, SATAe(SATA express) 인터페이스, SAS(serial attached small computer system interface(SCSI)), PCIe(peripheral component interconnect express) 인터페이스, NVMe(non-volatile memory Express) 인터페이스, AHCI(advanced host controller interface), NAND-타입 플래시 메모리 인터페이스, 또는 멀티미디어 카드 (multimedia card(MMC)) 인터페이스로 구현될 수 있으나, 인터페이스(150)가 이에 한정되는 것은 아니다. 실시 예들에 따라, 인터페이스(150)는 전기 신호들 또는 광신호들을 전송할 수 있다.
- [0030] 호스트(200)는 인터페이스(150)를 통해 데이터 저장 장치(300)의 데이터 처리 작동(예컨대, 라이트 작동(또는 프로그램 작동) 또는 리드 작동)을 제어할 수 있다. 예컨대, 호스트(200)는 호스트 컨트롤러를 의미할 수 있다.
- [0031] 실시 예에 따라, 호스트(200)는 집적 회로(IC), 마더 보드(mother board), 애플리케이션 프로세서(application processor(AP)), 모바일 AP, 또는 시스템 온 칩(system on chip(SoC))으로 구현될 수 있으나, 호스트(200)가 이에 한정되는 것은 아니다.
- [0032] CPU(220)와 호스트 인터페이스(230)는 버스 구조(210)를 통해 명령 및/또는 데이터를 서로 주거나 받을 수 있다. 도 1에 도시된 호스트(200)의 블록도는 예시적으로 도시된 것으로서, 본 발명의 기술적 사상이 도 1에 도시된 블록도에 한정되는 것은 아니다.
- [0033] 버스 구조(210)는 AMBA(advanced microcontroller bus architecture), AHB(advanced high-performance bus), APB(advanced peripheral bus), AXI(advanced eXtensible interface), ASB(advanced system bus) 또는 이들의 결합으로 구현될 수 있으나, 버스 구조(210)가 이에 한정되는 것은 아니다.
- [0034] CPU(220)는 데이터 저장 장치(300)의 라이트 작동(write operation)을 제어할 수 있는 라이트 요청 또는 데이터 저장 장치(300)의 리드 작동(read operation)을 제어할 수 있는 리드 요청을 생성할 수 있다. 상기 라이트 요청은 라이트 어드레스를 포함할 수 있고, 상기 리드 요청은 리드 어드레스를 포함할 수 있다. 예컨대, CPU(220)는 하나 또는 그 이상의 코어들을 포함할 수 있다. 요청(request)은 명령(command)을 의미할 수 있다.
- [0035] 호스트 인터페이스(230)는 데이터 저장 장치(300)로 전송될 명령 및/또는 데이터의 포맷(format)을 변경하고, 변경된 명령 및/또는 변경된 데이터를 인터페이스(150)를 통해 데이터 저장 장치(300)로 전송할 수 있다. 또한, 호스트 인터페이스(230)는 데이터 저장 장치(300)로부터 전송된 응답(response) 및/또는 데이터의 포맷을 변경하고, 변경된 응답 및/또는 변경된 데이터를 버스 구조(210)를 통해 CPU(220)로 전송할 수 있다. 실시 예에 따라, 호스트 인터페이스(230)는 명령 및/또는 데이터를 송수신할 수 있는 송수신기를 포함할 수 있다. 호스트 인터페이스(230)의 구조와 작동은 인터페이스(150)의 구조와 작동에 적합하게 구현될 수 있다.
- [0036] 데이터 저장 장치(300)는 컨트롤러(310)와 불휘발성 메모리들(400)을 포함할 수 있다. 실시 예들에 따라, 데이

터 저장 장치(300)는 버퍼(380)를 더 포함할 수 있다.

- [0037] 데이터 저장 장치(300)는, 컨트롤러(310)의 제어에 따라, 호스트(200)로부터 출력된 데이터를 불휘발성 메모리들(400)에 저장할 수 있다.
- [0038] 데이터 저장 장치(300)는 플래시 메모리-기반 메모리 장치로 구현될 수 있으나, 데이터 저장 장치(300)가 이에 한정되는 것은 아니다. 예컨대, 데이터 저장 장치(300)는 스마트 카드, SD(secure digital) 카드, 멀티미디어 카드(multimedia card(MMC)), 임베디드 MMC(embedded MMC (eMMC)), 임베디드 멀티-칩 패키지 (embeded multi-chip package(eMCP)), PPN(perfect page NAND), 유니버설 플래시 스토리지(universal flash storage(UFS)), USB 플래시 드라이브, 솔리드 스테이트 드라이브(solid state drive(SSD)), 또는 임베디드 SSD(embedded SSD(eSSD))로 구현될 수 있으나, 데이터 저장 장치(300)가 이에 한정되는 것은 아니다.
- [0039] 컨트롤러(310)는 호스트(200)와 불휘발성 메모리들(400) 사이에서 주거나 받는 명령 및/또는 데이터를 제어할 수 있다. 실시 예들에 따라, 컨트롤러(310)는 IC 또는 SoC로 구현될 수 있다. 컨트롤러(310)는 버스 구조(320), 장치 인터페이스(330), CPU(340), 내부 메모리(350), 메모리 컨트롤러(360), 및 버퍼 매니저 (370)를 포함할 수 있다.
- [0040] 버스 구조(320)는 AMBA, AHB, APB, AXI, ASB, 또는 이들의 결합으로 구현될 수 있으나, 버스 구조(320)가 이에 한정되는 것은 아니다.
- [0041] 장치 인터페이스(330)는 호스트(200)로 전송될 응답 및/또는 데이터의 포맷을 변경하고, 변경된 응답 및/또는 변경된 데이터를 인터페이스(150)를 통해 호스트(200)로 전송할 수 있다. 또한, 장치 인터페이스(330)는 호스트(200)로부터 전송된 명령 및/또는 데이터를 수신하고, 수신된 명령 및/또는 데이터의 포맷을 변경하고, 변경된 명령 및/또는 변경된 데이터를 CPU(340) 및/또는 버퍼 매니저(370)로 전송할 수 있다. 실시 예에 따라, 장치 인터페이스(330)는 신호 및/또는 데이터를 송수신할 수 있는 송수신기를 포함할 수 있다. 장치 인터페이스(330)의 구조와 작동은 인터페이스(150)의 구조와 작동에 적합하게 구현될 수 있다.
- [0042] CPU(340)는, 버스 구조(320)를 통해, 장치 인터페이스(330), 내부 메모리 (350), 메모리 컨트롤러(360) 및 버퍼 매니저(370)를 제어할 수 있다. CPU(340)는 데이터 저장 장치(300)의 작동을 제어할 수 있는 펌웨어(또는 컴퓨터 프로그램)를 실행할 수 있다. 도 1에서는 설명의 편의를 위해 하나의 CPU(340)가 도시되어 있으나, 실시 예들에 따라 컨트롤러(310)는 호스트(200)로부터 출력된 명령 및/또는 데이터를 처리하는 제1CPU와 불휘발성 메모리들(400)에 대한 액세스 작동, 예컨대 라이트 작동, 리드 작동 및/또는 이레이즈 작동을 제어하는 제2CPU를 포함할 수 있다. CPU(340)에서 실행되는 펌웨어의 작동은 도 3 내지 도 6을 참조하여 상세히 설명될 것이다.
- [0043] 내부 메모리(350)는 컨트롤러(310)의 작동에 필요한 데이터 또는 컨트롤러 (310)에 의해 수행된 데이터 처리 작동(예컨대, 라이트 작동 또는 리드 작동)에 의해 생성된 데이터를 저장할 수 있다. 실시 예들에 따라, 내부 메모리(350)는 RAM (random access memory), DRAM(dynamic RAM), SRAM(static RAM), 버퍼(buffer), 버퍼 메모리, 캐시(cache), 또는 강하게 결합된 메모리(tightly coupled memory(TCM))으로 구현될 수 있으나, 내부 메모리(315)가 이에 한정되는 것은 아니다.
- [0044] 내부 메모리(350)는 불휘발성 메모리들(400) 중에서 적어도 하나로부터 로드되는 플래시 변환 레이어(flash translation layer(FTL)); 355)를 저장할 수 있다. FTL(355)은 호스트(200)로부터 출력된 논리 주소(logical address)를 불휘발성 메모리들(400)의 물리 주소(physical address)로 맵핑하는 주소 맵핑(address mapping), 웨어-레벨링(wear-leveling), 및/또는 가비지 컬렉션(gabage collection)을 수행하기 위한 펌웨어를 의미할 수 있다.
- [0045] 메모리 컨트롤러(360)는, CPU(340)의 제어에 따라, 불휘발성 메모리들(400)에 대한 데이터 처리 작동들(예컨대, 라이트 작동, 리드 작동, 및/또는 이레이즈 작동)을 제어할 수 있다. 예컨대, 불휘발성 메모리들(400)이 플래시 메모리로 구현될 때, 메모리 컨트롤러(360)는 플래시 메모리 컨트롤러의 기능을 수행할 수 있다. 메모리 컨트롤러(360)와 불휘발성 메모리들(400)은 채널들을 통해 제어 신호 및/또는 데이터를 주거나 받을 수 있다.
- [0046] 메모리 컨트롤러(360)는 불휘발성 메모리들(400)에 포함된 데이터 블록들에 대하여 가비지 컬렉션의 수행을 제어할 수 있다. 실시 예들에 따라, 메모리 컨트롤러(360)는 가비지 컬렉션 수행과 관련된 데이터 블록의 맵핑 테이블 정보를 관리할 수 있다.
- [0047] 실시 예들에 따라, 메모리 컨트롤러(360)는 SATA 인터페이스, SATAe 인터페이스, SAS, PCIe 인터페이스, NVMe 인터페이스, AHCI, MMC 인터페이스, NAND-타입 플래시 메모리 인터페이스, 또는 NOR-타입 플래시 메모리 인터페

이스를 지원할 수 있으나 이에 한정되는 것은 아니다.

- [0048] 버퍼 매니저(370)는 버퍼(380)에 데이터를 라이트하거나 버퍼(360)로부터 데이터를 리드할 수 있다. 실시 예들에 따라, 버퍼(360)는 RAM, SRAM, 또는 DRAM으로 구현될 수 있으나 이에 한정되는 것은 아니다.
- [0049] 버퍼(380)는 불휘발성 메모리들(400)에 대한 논리 주소-물리 주소 변환을 위한 맵핑 테이블과, 불휘발성 메모리들(400)에 포함된 데이터 블록들 각각에 대한 맵핑 테이블 정보와 관련된 비트맵을 저장할 수 있다. 상기 비트맵은 해당 데이터 블록에 대한 맵핑 테이블의 개수와 인덱스 정보를 포함할 수 있다. 상기 맵핑 테이블과 상기 비트맵은 FTL(355)에 의해 업데이트될 수 있다.
- [0050] 버퍼(380)는 불휘발성 메모리들(400)로 전송될 라이트 데이터를 임시로 저장하는 캐시(cache)의 기능을 수행할 수도 있다.
- [0051] 실시 예들에 따라, 컨트롤러(310)와 버퍼(360) 각각이 서로 다른 반도체 칩으로 구현될 때, 컨트롤러(310)와 버퍼(380)는 하나의 패키지, 예컨대, 패키지-온-패키지(package-on-package(PoP)), 멀티-칩 패키지(multi-chip package(MCP)) 또는 시스템-인 패키지(system-in package(SiP))로 구현될 수 있으나 이에 한정되는 것은 아니다.
- [0052] 불휘발성 메모리들(400)은 운영 체제(operation system(OS)), 각종 프로그램들, 및 각종 데이터를 저장할 수 있다. 불휘발성 메모리들(400) 각각은 적어도 하나의 메모리 셀 어레이를 포함할 수 있다. 불휘발성 메모리들(400) 각각은 반도체 칩 또는 반도체 패키지로 구현될 수 있다. 메모리 컨트롤러(360)와 불휘발성 메모리들(400) 사이에는 적어도 하나의 채널이 배치(또는 형성)될 수 있다. 상기 채널은 명령 및/또는 데이터를 전송하는 전송 라인들을 포함할 수 있다. 실시 예들에 따라, 불휘발성 메모리들(400)은 A채널*B웨이로 구현될 수 있다. 여기서, A와 B 각각은 1이상의 자연수일 수 있다.
- [0053] 상기 메모리 셀 어레이는 2차원 메모리 셀 어레이 또는 3차원 메모리 셀 어레이를 포함할 수 있다. 상기 3차원 메모리 셀 어레이는 실리콘 기판 위(on or above)에 배치된 액티브(active) 영역을 갖는 메모리 셀들의 어레이의 하나 또는 그 이상의 물리적인 레벨들 내에서 모노리식하게(monolithically) 형성되고, 상기 메모리 셀들의 작동에 관련된 회로를 포함할 수 있다. 상기 회로는 상기 기판의 내부 또는 위(on or above)에 형성될 수 있다.
- [0054] 모노리식(monolithic) 이라는 용어는 어레이의 각 레벨의 레이어들(layers)이 상기 어레이의 각 하부 레벨(each underlying level)의 레이어들에 직접 증착 (directly deposited)되는 것을 의미한다.
- [0055] 3차원 메모리 셀 어레이는 적어도 하나의 메모리 셀이 다른 메모리 셀의 위에 위치하도록 수직으로 배향되는 (vertically oriented) 수직 NAND 스트링을 포함할 수 있다. 상기 적어도 하나의 메모리 셀은 전하 트랩 레이어(charge trap layer)를 포함할 수 있다.
- [0056] 도 2는 도 1에 도시된 불휘발성 메모리들의 논리적 저장 영역들을 나타내는 블록도이다. 도 1과 도 2를 참조하면, 불휘발성 메모리들(400)의 논리적 저장 영역 (405)은 데이터(data) 영역(410)과 메타(meta) 영역(420)을 포함할 수 있다.
- [0057] 데이터 영역(410)은 사용자 데이터가 라이트될 수 있는 영역일 수 있고, 메타 영역(420)은 데이터 영역(410)에 저장되는 데이터(예컨대, 사용자 데이터)에 대한 정보를 저장하기 위한 영역일 수 있다. 예컨대, 데이터 영역(410)에 저장되는 데이터의 이름, 크기, 논리 주소들 등에 대한 정보가 메타 영역(420)에 저장될 수 있다. 또한, FTL(355)에 의해 이용되는 맵핑 테이블은 메타 영역(420)에 저장될 수 있다.
- [0058] 데이터 영역(410)은 복수의 데이터 블록들(410-1~410-n; n은 4 이상의 자연수)을 포함할 수 있으며, 메타 영역(420)은 복수의 메타 블록들(420-1~420-m; m은 4이상의 자연수)을 포함할 수 있다. 예컨대, n=m 또는 n≠m일 수 있다.
- [0059] 데이터 블록들(410-1~410-n) 각각과 메타 블록들(420-1~420-m) 각각은 복수의 페이지들을 포함할 수 있다. 비록, 도 4에서는 각 블록(410-1~410-n, 및 420-1~420-m)이 8개의 페이지를 포함하는 것으로 가정하나 본 발명의 기술적 사상이 각 블록(410-1~410-n, 및 420-1~420-m)에 포함되는 페이지들의 개수에 한정되는 것은 아니다. 또한, 메타 블록들(420-1, 420-2, 420-3, 420-m) 각각의 페이지는 메타 페이지(meta page)로 불릴 수 있다.
- [0060] 데이터 저장 장치(300)에서, 이레이즈 작동은 블록 단위로 수행되고, 라이트 작동 또는 리드 작동은 페이지 단위로 수행될 수 있다. 각각의 페이지들은 사용자 데이터가 저장되는 메인 영역과 메타 데이터가 저장되는 스페어 영역으로 구분될 수 있다.

- [0061] 도 3은 본 발명의 실시 예들에 따른 가비지 컬렉션을 나타내는 플로우 차트이고, 도 4는 도 2에 도시된 논리적 저장 영역들 각각에 포함된 데이터 블록이 서로 다른 블록으로 정의되는 과정을 나타내는 개념도이다.
- [0062] 도 1부터 도 4를 참조하면, 도 4의 (a)의 제1데이터 블록(410-1)은 이레이즈 상태의 프리 블록들(free blocks) 중에서 데이터를 라이트하기 위해 할당된 액티브 블록(active block)일 수 있다.
- [0063] 도 4의 (a)와 (b)를 참조하면, 제1데이터 블록(410-1)의 각 페이지(410-11~410-18)에는, 컨트롤러(310)의 제어에 따라, 호스트(200)로부터 전송된 각 데이터(DATA1~DATA8)가 라이트될 수 있다. 제1데이터 블록(410-1)의 각 페이지(410-11~410-18)에 각 데이터(DATA1~DATA8)가 저장되면, 제1데이터 블록(410-1A)은 사용된 블록(used block)으로 정의될 수 있다. 이후, 사용된 블록(410-1A)은 더 이상 리드될 수 없는 무효(invalid) 페이지와 계속하여 리드될 수 있는 유효(valid) 페이지를 포함할 수 있다.
- [0064] 컨트롤러(310)는, 호스트(200)의 라이트 명령에 따라 또는 일정한 주기로, 가비지 컬렉션을 수행할 수 있다. 도 4의 (b)와 (c)에 도시된 바와 같이, 컨트롤러(310)는 불휘발성 메모리들(400) 중에서 적어도 하나에 포함된 데이터 블록들(410-1~410-n) 중에서 어느 하나(예컨대, 사용된 블록(410-1A))를 가비지 컬렉션의 대상 블록(410-1B), 즉 희생 블록(410-1B)으로 지정할 수 있다.
- [0065] 이후, 도 4의 (a)와 (c)를 참조하면, 컨트롤러(310)는 희생 블록(410-1B)에 포함된 복수의 페이지들(410-11~410-18) 각각에 대한 유효성을 판단할 수 있다 (S100). 판단 결과에 따라, 도 4의 (a), (c), 및 (e)에 도시된 바와 같이, 컨트롤러(310)는 각 유효한 페이지(410-11, 410-17, 및 410-18)에 저장된 각 페이지 데이터(DATA1, DATA7, 및 DATA8)를 제3데이터 블록(410-3), 즉 프리 블록(free-block; 410-3)으로 이동시킬 수 있다 (S200).
- [0066] 이후, 도 4의 (c)와 (d)를 참조하면, 컨트롤러(320)는 희생 블록(410-1B)에 대한 이레이즈 작동을 수행할 수 있다. 이에 따라 희생 블록(410-1B)은 도 4의 (d)와 같이 프리 블록(410-1C)으로 될 수 있다. 프리 블록(410-1C)은 도 4의 (a)와 같이 나중에 액티브 블록(410-1)이 될 수 있다.
- [0067] 이하에서는, 데이터 블록들 각각에 대한 가비지 컬렉션 작동에서, 상기 데이터 블록들 각각에 존재하는 적어도 하나의 유효 페이지에 대한 정보를 구축하는 방법도 도 5부터 도 11을 참조하여 상세히 설명될 것이다
- [0068] 도 5는 본 발명의 실시 예들에 따른 로컬리티를 갖지 않는 데이터 블록에 포함된 페이지들 각각에 대한 유효성을 판단하는 방법을 나타내는 플로우 차트이고, 도 5는 본 발명의 실시 예들에 따른 데이터 블록의 페이지들 각각에 대한 유효성을 판단하는 방법을 나타내는 플로우 차트이고, 도 6은 도 1에 도시된 컨트롤러가 데이터 블록의 페이지들 각각에 대한 유효성을 판단하는 작동을 설명하기 위한 개념도이다.
- [0069] 도 1, 도 5 및 도 6을 참조하면, 제1데이터 블록(410-1)은 제1페이지 내지 제8페이지(410-11~410-18)를 포함하며, 각 페이지(410-11~410-18)에는 각 물리 페이지 번호(physical page number; PPN)가 할당될 수 있다.
- [0070] 예컨대, 제1페이지(410-11)에는 PPN0이 할당되고, 제2페이지(410-12)에는 PPN1이 할당되고, 제3페이지(410-13)에는 PPN2이 할당되고, 제4페이지(410-14)에는 PPN3이 할당되고, 제5페이지(410-15)에는 PPN4가 할당되고, 제6페이지(410-16)에는 PPN5가 할당되고, 제7페이지(410-17)에는 PPN6이 할당되고, 제8페이지(410-18)에는 PPN7이 할당될 수 있다.
- [0071] 제1데이터 블록(410-1)의 각 페이지(410-11~410-18)에는 호스트(200)로부터 전송된 각 데이터(DATA1~DATA8)와 각 데이터(DATA1~DATA8)에 대한 논리 페이지 번호(logical page number(LPN))가 함께 저장될 수 있다.
- [0072] 예컨대, 제1페이지(410-11)에는 논리 페이지 번호(LPN013)에 해당하는 제1데이터(DATA1)가 저장될 수 있고, 제2페이지(410-12)에는 논리 페이지 번호(LPN055)에 해당하는 제2데이터(DATA2)가 저장될 수 있고, 제3페이지(410-13)에는 논리 페이지 번호(LPN056)에 해당하는 제3데이터(DATA3)가 저장될 수 있고, 제4페이지(410-14)에는 논리 페이지 번호(LPN321)에 해당하는 제4데이터(DATA4)가 저장될 수 있고, 제5페이지(410-15)에는 논리 페이지 번호(LPN322)에 해당하는 제5데이터(DATA5)가 저장될 수 있고, 제6페이지(410-16)에는 논리 페이지 번호(LPN323)에 해당하는 제6데이터(DATA6)가 저장될 수 있고, 제7페이지(410-17)에는 논리 페이지 번호(LPN324)에 해당하는 제7데이터(DATA7)가 저장될 수 있고, 제8페이지(410-18)에는 논리 페이지 번호(LPN325)에 해당하는 제8데이터(DATA8)가 저장될 수 있다.
- [0073] 예컨대, 각 데이터(DATA1~DATA8)는 메인 영역(411)에서 저장될 수 있고, 각 데이터(DATA1~DATA8)와 관련된 각 논리 페이지 번호(LPN013, LPN055, LPN321, LPN322, LPN323, LPN324, 및 LPN325)는 스페어 영역(412)에 저장될

수 있다.

- [0074] 메타 블록(420-1)은 제1메타 페이지(420-11) 내지 제8메타 페이지(420-12)를 포함하고, 각 메타 페이지(420-11~420-18)에는 FTL(355)에 의해 관리되는 각 맵핑 테이블이 저장될 수 있다.
- [0075] 각 맵핑 테이블은 일정한 범위를 갖는 논리 페이지 번호들에 대한 맵핑 정보를 포함할 수 있다. 예컨대, 제1메타 페이지(420-11)에 저장되는 맵핑 테이블(MTA)은 100개의 논리 페이지 번호들(LPN000~LPN099)에 대한 맵핑 정보를 포함할 수 있고, 제4메타 페이지(420-14)에 저장되는 맵핑 테이블(MTD)은 100개의 논리 페이지 번호들(LPN300~LPN399)에 대한 맵핑 정보를 포함할 수 있다. 각 메타 페이지(420-11~420-18)에 포함된 맵핑 테이블(MTB, MTC, MTE, MTF, MTG, 및 MTG)은 100개의 논리 페이지 번호들에 대한 맵핑 정보를 포함할 수 있다.
- [0076] 비록, 도 6에서는 각 맵핑 테이블(MTA~MTH)이 100개의 논리 페이지 번호들에 대한 맵핑 정보를 포함하는 것으로 예시되어 있으나, 본 발명의 기술적 사상은 각 맵핑 테이블(MTA~MTH)에 포함되는 논리 페이지들의 개수에 한정되는 것은 아니다.
- [0077] 도 4의 (c)와 도 6을 참조하면, 컨트롤러(310)는, 호스트(200)의 라이트 명령에 따라 또는 일정한 주기로, 무효 페이지들을 포함하는 제1데이터 블록(410-1B)을 가비지 컬렉션의 희생 블록으로 선택하고, 희생 블록(410-1B)의 페이지들(410-11~410-18) 각각에 대한 유효성을 판단할 수 있다.
- [0078] 실시 예들에 따라, 컨트롤러(310)는 데이터 블록에 포함된 하나의 페이지를 리드하여 논리 페이지 번호를 획득하고(S111), 상기 논리 페이지 번호에 대한 맵핑 테이블을 저장하는 메타 블록의 메타 페이지를 리드하여 상기 맵핑 테이블을 획득하고(S112), 상기 맵핑 테이블에서 상기 하나의 페이지에 대한 유효성을 확인한다 (S113). 컨트롤러(310)는 단계들(S111~S113)을 상기 데이터 블록에 포함된 모든 페이지들 각각에 대해 수행하고, 수행 결과에 따라 상기 모든 페이지들 각각에 대한 유효성을 판단할 수 있다.
- [0079] 도 6에 예시적으로 도시된 바와 같이, 컨트롤러(310)는 제1데이터 블록(410-1B)의 제1페이지(410-11)를 리드하여 논리 페이지 번호(LPN013)를 획득할 수 있다 (S111). 컨트롤러(310)는 논리 페이지 번호(LPN013)에 대한 맵핑 테이블(MTA)을 저장하는 메타 블록(420-1)의 제1메타 페이지(420-11)를 리드하여 맵핑 테이블(MTA)을 획득할 수 있다(S112).
- [0080] 컨트롤러(310)는 획득된 맵핑 테이블(MTA)에 저장된 논리 페이지 번호 (LPN013)와 물리 페이지 번호(PPN0)를 이용하여 제1페이지(410-11)를 유효 페이지로 판단할 수 있다(S113). 예컨대, 물리 페이지 번호(PPN0)에 해당하는 제1페이지 (410-11)에는 원래 데이터가 저장되어 있으므로, 컨트롤러(310)는 상기 원래 데이터를 읽을 수 있으므로, 컨트롤러(310)는 제1페이지(410-11)를 유효 페이지로 판단할 수 있다(S113).
- [0081] 컨트롤러(310)는 제1데이터 블록(410-1B)의 제2페이지(410-12)를 리드하여 논리 페이지 번호(LPN055)를 획득할 수 있다(S111). 컨트롤러(310)는 논리 페이지 번호(LPN055)에 대한 맵핑 테이블(MTA)을 저장하는 메타 블록(420-1)의 제1메타 페이지(420-11)를 리드하여 맵핑 테이블(MTA)을 획득하고(S112), 획득된 맵핑 테이블(MTA)에 저장된 논리 페이지 번호(LPN055)와 물리 페이지 번호(PPN272)를 이용하여 제2페이지(410-12)를 무효 페이지로 판단할 수 있다(S113).
- [0082] 데이터(DATA2)가 물리 페이지 번호(PPN1)에 해당하는 제2페이지(410-12)에 저장되어 있었으나, 데이터(DATA2)가 업데이트에 의해 물리 페이지 번호(PPN1)에 해당하는 제2페이지(410-12)로부터 물리 페이지 번호(PPN272)에 해당하는 다른 페이지로 이동되었다. 제2페이지(410-12)에는 올드 데이터가 저장되어 있으므로, 컨트롤러(310)는 상기 올드 데이터를 저장하는 제2페이지(410-12)를 더 이상 리드하지 않는다. 따라서, 컨트롤러(310)는 제2페이지(410-12)를 무효 페이지로 판단할 수 있다(S113).
- [0083] 컨트롤러(310)는 제2페이지(410-12)를 무효 페이지로 판단한 과정과 동일 또는 유사하게 제3페이지(410-13)를 무효 페이지로 판단할 수 있다. 데이터(DATA3)가 물리 페이지 번호(PPN2)에 해당하는 제3페이지(410-13)에 저장되어 있었으나, 데이터(DATA3)가 업데이트에 의해 물리 페이지 번호(PPN2)에 해당하는 제3페이지(410-13)로부터 물리 페이지 번호(PPN280)에 해당하는 다른 페이지로 이동되었다. 제3페이지(410-13)에는 올드 데이터가 저장되어 있으므로, 컨트롤러(310)는 상기 올드 데이터를 저장하는 제3페이지(410-13)를 더 이상 리드하지 않는다. 따라서, 컨트롤러(310)는 제3페이지(410-13)를 무효 페이지로 판단할 수 있다.
- [0084] 도 6을 다시 참조하면, 컨트롤러(310)는 제1데이터 블록(410-1B)의 제4페이지(410-14)를 리드하여 논리 페이지 번호(LPN321)를 획득할 수 있다(S111). 컨트롤러(310)는 논리 페이지 번호(LPN321)에 대한 맵핑 테이블(MTD)을 저장하는 메타 블록(420-1)의 제4메타 페이지(420-14)를 리드하여 맵핑 테이블(MTD)을 획득할 수 있다(S112).

- [0085] 컨트롤러(310)는 획득된 맵핑 테이블(MTD)에 저장된 논리 페이지 번호(LPN321)와 물리 페이지 번호(PPN103)를 이용하여 제4페이지(410-14)를 무효 페이지로 판단할 수 있다(S113). 데이터(DATA4)가 물리 페이지 번호(PPN3)에 해당하는 제4페이지(410-14)에 저장되어 있었으나, 데이터(DATA4)가 업데이트에 의해 물리 페이지 번호(PPN3)에 해당하는 제4페이지(410-14)로부터 물리 페이지 번호(PPN103)에 해당하는 다른 페이지로 이동되었다. 제4페이지(410-14)에는 올드 데이터가 저장되어 있으므로, 컨트롤러(310)는 상기 올드 데이터를 저장하는 제4페이지(410-14)를 더 이상 리드하지 않는다. 따라서, 컨트롤러(310)는 제4페이지(410-14)를 무효 페이지로 판단할 수 있다(S113).
- [0086] 컨트롤러(310)는 제4페이지(410-14)를 무효 페이지로 판단한 과정과 동일 또는 유사하게 각 페이지(410-15과 410-16)를 무효 페이지로 판단할 수 있다.
- [0087] 컨트롤러(310)는 제1페이지(410-11)를 유효 페이지로 판단한 과정과 동일 또는 유사하게 각 페이지(410-17과 410-18)를 유효 페이지로 판단할 수 있다.
- [0088] 도 5를 참조하여 설명된 바와 같이 컨트롤러(310)가 로컬리티를 갖지 않는 제1데이터 블록(410-1B)의 페이지들(410-11~410-18) 각각에 대한 유효성을 판단할 때, 유효성 판단 비용(VDC)은 수학적 식 1로부터 계산될 수 있다.
- [0089] [수학적 식 1]
- [0090] $VDC = NPR = NPAGE * 2$
- [0091] 여기서, NPR은 페이지 리드 횟수를 나타내고, NPAGE는 데이터 블록에 포함된 총 페이지 개수를 나타낸다.
- [0092] 로컬리티를 갖지 않는 데이터 블록에 포함된 페이지들 각각에 대한 유효성 판단을 위해, 컨트롤러(310)는 불휘발성 메모리(400)에 대해서 두 번의 리드 작동들을 수행한다. 예컨대, 데이터 블록(410-1B)의 제1페이지(410-11)에 대한 유효성 판단을 위해, 컨트롤러(310)는 데이터 블록(410-1)의 제1페이지(410-11)를 리드하고, 메타 블록(420-1)의 제1메타 페이지(420-11)를 리드한다.
- [0093] 그러나 데이터 블록(410-1B)에 로컬리티(locality)가 존재하는 경우, 데이터 블록(410-1B)의 제1페이지(410-11) 내지 제3페이지(410-13)는 모두 맵핑 테이블(MTA)을 참조하고, 데이터 블록(410-1)의 제4페이지(410-14) 내지 제8페이지(410-18)는 모두 맵핑 테이블(MTD)을 참조한다.
- [0094] 도 7은 본 발명의 실시 예들에 따라 로컬리티를 갖는 데이터 블록에 포함된 페이지들 각각에 대한 유효성을 판단하는 방법을 나타내는 플로우 차트이고, 도 8은 본 발명의 실시 예들에 따른 데이터 블록의 로컬리티를 설명하기 위한 블록도이고, 도 9는 본 발명의 실시 예들에 따른 데이터 블록의 로컬리티 정보를 관리하는 방법을 설명하기 위한 블록도이다.
- [0095] 도 8의 (a)는 로컬리티가 존재하는 제1데이터 블록(410-1B)을 나타내고, 도 8의 (b)는 로컬리티가 존재하지 않는 제2데이터 블록(410-2)을 나타낸다.
- [0096] 본 명세서에서 로컬리티(locality)라 함은 데이터 블록에 라이트되는 데이터의 논리 페이지 번호들이 좁은 범위에 집중되는 패턴을 의미할 수 있다.
- [0097] 예컨대, 전체 논리 페이지 번호들이 800개의 논리 페이지 번호들(LPN000~LPN799)을 포함하고, 100개씩의 논리 페이지들 단위로 나누어지면, 상기 전체 논리 페이지 번호들은 8개 범위로 나누어질 수 있다. 제1범위는 논리 페이지 번호들(LPN000~LPN099)로 정의될 수 있고, 제8범위는 논리 페이지 번호들(LPN700~LPN799)로 정의될 수 있다.
- [0098] 도 8의 (a)에 도시된 바와 같이, 제1데이터 블록(410-1B)의 논리 페이지 번호들(LPN013, LPN055, 및 LPN056)은 제1범위에 포함되는 제1패턴(P1)을 형성하고, 제1데이터 블록(410-1B)의 논리 페이지 번호들(LPN321~325)은 제4범위에 포함되는 제2패턴(P2)을 형성한다고 가정한다.
- [0099] 도 8의 (b)에 도시된 바와 같이, 제2데이터 블록(410-2)의 논리 페이지 번호들(LPN013, LPN143, LPN247, LPN366, LPN432, LPN571, LPN683, 및 LPN745)은 8개의 범위들 각각에 분포되어 있다고 가정한다.
- [0100] 제1데이터 블록(410-1B)에서, 각 데이터(DATA1, DATA2, 및 DATA3)를 저장하는 각 페이지는 제1범위에 포함된 논리 페이지 번호들을 관리하는 맵핑 테이블(MTA)을 참조하고, 각 데이터(DATA4, DATA5, DATA6, DATA7, 및 DATA8)를 저장하는 각 페이지는 제4범위에 포함된 논리 페이지 번호들을 관리하는 맵핑 테이블(MTD)을 참조한다. 즉, 본 명세서에서, 로컬리티는 하나의 데이터 블록에 포함된 모든 페이지들 중에서 동일한 맵핑 테

이블을 참조하는 페이지들의 집단(또는 집합)을 의미할 수도 있다.

- [0101] 도 9는 본 발명의 실시 예들에 따른 데이터 블록의 로컬리티 정보를 관리하는 방법을 설명하기 위한 블록도이다. 컨트롤러(310)는 데이터 블록(410-1D)의 페이지들(410-11~410-18) 각각에 대한 유효성을 판단하기 전에 데이터 블록(410-1D)의 로컬리티 정보를 관리할 수 있다.
- [0102] 본 명세서에서 로컬리티 정보는 맵핑 테이블 정보를 의미할 수 있다. 맵핑 테이블 정보는 데이터 블록의 페이지들 각각의 유효성을 판단하기 위해 필요한 맵핑 테이블들의 개수 및/또는 상기 맵핑 테이블들 각각의 인덱스 정보를 포함할 수 있다.
- [0103] 도 9에 도시된 바와 같이, 데이터 블록(140-1D)에 대한 맵핑 테이블 정보에 포함된 #MAP2는 각 페이지(410-11~410-18)에 대한 유효성 판단을 위해 필요한 맵핑 테이블들이 2개임을 지시하고, 상기 맵핑 테이블 정보에 포함된 인덱스(INA)는 맵핑 테이블(MTA)의 인덱스를 나타내고, 상기 맵핑 테이블 정보에 포함된 인덱스(IND)는 맵핑 테이블(MTD)의 인덱스를 나타낸다.
- [0104] 컨트롤러(310)는 데이터 블록(410-1D)의 페이지들(410-11~410-18) 각각에 대한 맵핑 정보를 관리하는 비트맵(BITMAP K=430)을 생성할 수 있다(S121).
- [0105] 비트맵(430)은 FTL(355)에 의해 정의된 전체 맵핑 테이블들의 개수에 상응하는 복수의 비트들을 포함할 수 있다. 예컨대, 비트맵(430)은 8개의 맵핑 테이블들(MTA-MTH)과 관련된 8비트들을 포함할 수 있다. 상기 8비트들 각각은 로직 1 또는 로직 0을 포함할 수 있다.
- [0106] 예컨대, 맵핑 테이블(MTA)과 관련된 비트의 로직이 로직 1일 때, 데이터 블록(410-1D)에 포함된 페이지들 중에서 적어도 하나는 맵핑 테이블(MTA)을 참조하고 있음을 나타낸다. 맵핑 테이블(MTB)과 관련된 비트의 로직이 로직 0일 때, 데이터 블록(410-1D)에 포함된 페이지들 중에서 어느 하나도 맵핑 테이블(MTB)을 참조하고 있지 않음을 나타낸다.
- [0107] 비트맵(430)에 포함된 비트들 각각은, 데이터 블록(410-1D)에 포함된 페이지들 중에서 적어도 하나의 페이지에 데이터가 라이트될 때마다, 업데이트될 수 있다(S122).
- [0108] 예컨대, 호스트(200)로부터 논리 페이지 번호(LPN013)와 관련된 제1데이터(DATA1)에 대한 라이트 요청이 수신될 때, 컨트롤러(310)는 제1데이터(DATA1)를 제1데이터 블록(410-1)의 제1페이지(410-11)에 라이트하고, 논리 페이지 번호(LPN013)와 관련된 맵핑 테이블(MTA)을 업데이트 할 수 있다. 예컨대, 컨트롤러(310)는 비트맵(430)에 포함되고 맵핑 테이블(MTA)과 관련된 제1비트(430-1)를 로직 0으로부터 로직 1로 업데이트(또는 설정)할 수 있다.
- [0109] 호스트(200)로부터 논리 페이지 번호(LPN055)와 관련된 제2데이터(DATA2)에 대한 라이트 요청이 수신될 때, 컨트롤러(310)는 제2데이터(DATA2)를 제1데이터 블록(410-1)의 제2페이지(410-12)에 라이트하고, 논리 페이지 번호(LPN055)와 관련된 맵핑 테이블(MTA)를 업데이트 할 수 있다. 컨트롤러(310)는 제1비트(430-1)에 설정된 로직 1을 그대로 유지할 수 있다.
- [0110] 호스트(200)로부터 논리 페이지 번호(LPN321)와 관련된 제4데이터(DATA4)에 대한 라이트 요청이 수신될 때, 컨트롤러(310)는 제4데이터(DATA4)를 제1데이터 블록(410-1)의 제4페이지(410-14)에 라이트하고, 논리 페이지 번호(LPN321)와 관련된 맵핑 테이블(MTD)를 업데이트 할 수 있다. 예컨대, 컨트롤러(310)는 비트맵(430)에 포함되고 맵핑 테이블(MTD)과 관련된 제4비트(430-4)를 로직 0으로부터 로직 1로 업데이트(또는 설정)할 수 있다.
- [0111] 상술한 과정과 동일 또는 유사한 과정을 통해, 데이터 블록(410-1D)에 포함된 모든 페이지들 각각에 해당 데이터가 라이트되면, 비트맵(430)은 데이터 블록(410-1D)의 맵핑 테이블 정보를 포함한다.
- [0112] 비트맵(430)의 각 비트(430-1과 430-4)가 로직 1로 설정되었으므로, 데이터 블록(410-1D)에 포함된 페이지들(410-11~410-18) 각각에 대한 페이지의 유효성을 판단하기 위해 필요한 맵핑 테이블들의 개수는 2개이고, 2개의 맵핑 테이블들 각각의 인덱스는 INA와 IND이다.
- [0113] 비트맵(430)과 맵핑 테이블 정보는 데이터 블록(410-1D)의 페이지들(410-11 내지 410-18) 중 적어도 하나에 저장될 수 있다(S123). 예컨대, 비트맵(430)은 제8페이지(410-18)의 메인 영역(411)에 저장될 수 있고, 맵핑 테이블들의 개수와 맵핑 테이블들 각각의 인덱스를 나타내는 맵핑 테이블 정보는 제8페이지(410-18)의 스페어 영역(412)에 저장될 수 있다. 비트맵(430)과 맵핑 테이블 정보를 저장하기 위해, 컨트롤러(310)는 제8페이지(410-18)를 빈 페이지로 남겨둘 수 있다. 또한, 제8데이터(DATA8)에 대한 라이트 요청이 수신되면, 컨트롤러(310)는

제8데이터(DATA8)와 함께 비트맵(430) 및/또는 맵핑 테이블 정보를 제8페이지(410-18)에 저장할 수 있다.

- [0114] 도 10은 본 발명의 실시 예들에 따른 데이터 블록의 로컬리티 정보를 저장하는 메모리 맵을 나타낸다. 도 9에 도시된 데이터 블록(410-1D)과 비트 맵(430)은 데이터 블록(410-1D)의 페이지들 전체에 대해 가비지 컬렉션이 동시에 수행된 경우를 설명하기 위한 실시 예이다. 그러나 데이터 블록(410-1E)에 포함된 페이지들의 개수가 많은 경우, 컨트롤러(310)는 데이터 블록(410-1E)에 포함된 페이지들을 2개 이상의 그룹들로 나누고 그룹별로 가비지 컬렉션을 수행할 수 있다.
- [0115] 예컨대, 도 10에 도시된 바와 같이, 제1그룹(G1)이 페이지들(410-11~410-14)을 포함하고, 제2그룹(G2)이 페이지들(410-15~410-18)을 포함한다고 가정할 때, 제1가비지 컬렉션은 제1그룹(G1)에 포함된 페이지들(410-11~410-14)에 대해 수행될 수 있고, 제2가비지 컬렉션은 제2그룹(G2)에 포함된 페이지들(410-15~410-18)에 대해 수행될 수 있다. 상기 제1가비지 컬렉션과 상기 제2가비지 컬렉션은 순차적으로 수행될 수 있고, 동시에(또는 병렬적으로) 수행될 수 있으나 이에 한정되는 것은 아니다.
- [0116] 컨트롤러(310)는 제1그룹(G1)과 관련된 제1비트맵과 제1맵핑 테이블 정보를 생성할 수 있고, 제2그룹(G2)과 관련된 제2비트맵과 제2맵핑 테이블 정보를 생성할 수 있다. 실시 예들에 따라, 제1비트맵, 제1맵핑 테이블 정보, 제2비트맵, 및 제2맵핑 테이블 정보는 동일한 페이지(들)에 저장될 수 있고 서로 다른 페이지들 각각에 독립적으로 저장될 수 있다.
- [0117] 예컨대, 제1비트맵(BITMAP X)은 제1그룹(G1)에 포함된 페이지들(410-11~410-14) 중에서 적어도 하나에 데이터가 라이트 될 때 업데이트될 수 있다. 제1비트맵 (BITMAP X)은 제1그룹(G1)에 대한 제1맵핑 테이블 정보를 포함할 수 있다. 제1비트맵과 제1맵핑 테이블 정보는 제1그룹(G1)에 포함된 페이지들(410-11~410-14) 중에서 하나의 페이지(410-14)에 저장될 수 있다. 비록, 도 10에서는 제1비트맵(BITMAP X)과 제1맵핑 테이블 정보가 하나의 페이지(410-14)에 저장된 실시 예가 도시되어 있으나 제1비트맵(BITMAP X)과 제1맵핑 테이블 정보는 제1그룹(G1)에 포함된 페이지들(410-11~410-14) 중에서 적어도 2개의 페이지들에 저장될 수 있다.
- [0118] 제2비트맵(BITMAP Y)은 제2그룹(G2)에 포함된 페이지들(410-15~410-18) 중에서 적어도 하나에 데이터가 라이트 될 때 업데이트될 수 있다. 제2비트맵(BITMAP Y)은 제2그룹(G2)에 대한 제2맵핑 테이블 정보를 포함할 수 있다. 제2비트맵과 제2맵핑 테이블 정보는 제2그룹(G2)에 포함된 페이지들(410-15~410-18) 중에서 하나의 페이지(410-18)에 저장될 수 있다. 비록, 도 10에서는 제2비트맵(BITMAP Y)과 제2맵핑 테이블 정보가 하나의 페이지(410-18)에 저장된 실시 예가 도시되어 있으나 제2비트맵(BITMAP Y)과 제2맵핑 테이블 정보는 제2그룹(G2)에 포함된 페이지들 (410-15~410-18) 중에서 적어도 2개의 페이지들에 저장될 수 있다.
- [0119] 컨트롤러(310)는 데이터 블록(410-1D 또는 410-1E)에 대한 로컬리티 정보, 즉 맵핑 테이블 정보를 관리할 수 있다. 컨트롤러(310)는 상기 맵핑 테이블 정보를 이용하여 데이터 블록(410-1D 또는 410-1E)에 포함된 페이지들(410-11~410-18) 각각에 대한 유효성을 판단할 수 있다.
- [0120] 도 6과 도 9를 참조하면, 컨트롤러(310)는 데이터 블록(410-1B 또는 410-1D)의 페이지들(410-11~410-18)에 대한 맵핑 테이블 정보를 저장하는 제8페이지(410-18)를 리드하여 상기 맵핑 테이블 정보를 획득할 수 있다 (S124).
- [0121] 예컨대, 컨트롤러(310)는 도 9의 제8페이지(410-18)의 메인 영역(411)에 저장된 비트맵(BITMAP K) 및/또는 제8페이지(410-18)의 스페어 영역(412)에 저장된 맵핑 테이블 정보를 리드할 수 있다.
- [0122] 제8페이지(410-18)에 비트맵(BITMAP K)만이 저장된 경우, 컨트롤러(310)는 비트맵(BITMAP K)을 리드하여 해석하고, 해석 결과에 기초하여 맵핑 테이블 정보를 획득할 수 있다.
- [0123] 제8페이지(410-18)에 맵핑 테이블 정보만이 저장된 경우, 컨트롤러(310)는 스페어 영역(412)에 저장된 맵핑 테이블 정보를 리드할 수 있다.
- [0124] 제8페이지(410-18)에 비트맵(BITMAP K)과 맵핑 테이블 정보가 저장된 경우, 컨트롤러(310)는 비트맵(BITMAP K)과 상기 맵핑 테이블 정보를 리드할 수 있다. 실시 예들에 따라, 제8페이지(410-18)에 비트맵(BITMAP K)과 맵핑 테이블 정보가 저장된 경우, 컨트롤러(310)는 비트맵(BITMAP K) 또는 맵핑 테이블 정보를 리드할 수 있다.
- [0125] #MAP2는 데이터 블록(410-1D)에 포함된 페이지들(410-11~410-18) 각각에 대한 유효성을 판단하기 위해 필요한 맵핑 테이블의 개수가 2개임을 나타내고, INA는 맵핑 테이블(MTA)의 인덱스를 나타내고, IND는 맵핑 테이블(MTD)의 인덱스를 나타낸다. 따라서, 컨트롤러(310)는 인덱스(INA 또는 IND)를 이용하여 맵핑 테이블 (MTA 또는

MTD)을 참조할 수 있다.

- [0126] 컨트롤러(310)는 데이터 블록(410-1D)의 페이지들(410-11~410-18)에 대한 맵핑 테이블 정보로부터 적어도 하나의 맵핑 테이블을 획득하고(S125), 상기 적어도 하나의 맵핑 테이블로부터 데이터 블록(410-1D)의 페이지들(410-11~410-18) 각각에 할당된 물리 페이지 번호를 검색하고(S126), 검색된 물리 페이지 번호를 갖는 페이지를 유효 페이지로 판단할 수 있다(S127).
- [0127] 도 6을 참조하여 설명한 바와 같이, 컨트롤러(310)는 메타 블록 (420-1)의 제1메타 페이지(420-11)를 리드하여 맵핑 테이블(MTA)을 획득하고 (S125), 맵핑 테이블(MTA)을 스캔하여 로컬리티를 형성하는 페이지들(410-11~410-13) 각각에 대한 유효성을 한 번에 판단할 수 있다. 예컨대, 컨트롤러(310)는 맵핑 테이블(MTA)로부터 페이지들(410-11~410-13) 각각에 할당된 물리 페이지 번호를 검색하고(S126), 검색된 물리 페이지 번호(PPN0)와 관련된 제1페이지(410-11)를 유효 페이지로 판단하고, 각 물리 페이지 번호(PPN1과 PPN2)와 관련된 각 페이지(410-12와 410-13)를 무효 페이지를 판단할 수 있다(S127).
- [0128] 다음으로, 컨트롤러(310)는 메타 블록(420-1)의 제4메타 페이지(420-14)를 리드하여 맵핑 테이블(MTD)을 획득하고(S125), 맵핑 테이블(MTD)을 스캔하여 로컬리티를 형성하는 페이지들(410-14~410-18) 각각에 대한 유효성을 판단할 수 있다.
- [0129] 예컨대, 컨트롤러(310)는 맵핑 테이블(MTD)로부터 페이지들(410-14~410-18) 각각에 할당된 물리 페이지 번호를 검색하고(S126), 검색된 각 물리 페이지 번호(PPN6과 PPN7)와 관련된 각 페이지(410-17과 410-18)를 유효 페이지로 판단하고, 각 물리 페이지(PPN3, PPN4, 및 PPN5)와 관련된 각 페이지(410-13, 410-14, 및 410-15)를 무효 페이지로 판단할 수 있다(S127).
- [0130] 도 7에 도시된 플로우 차트를 참조하여 설명된 방법을 적용하여 데이터 블록 (410-1B 또는 410-1D)에 포함된 페이지들(410-11~410-18) 각각에 대한 유효성을 판단할 때, 상기 유효성 판단 비용(VDC)은 수학식 2로부터 계산될 수 있다.
- [0131] [수학식 2]
- [0132] $VDC = NPR + A = (NOL + 1) + A$
- [0133] NOL는 로컬리티 개수 또는 참조해야 하는 맵핑 테이블들의 개수를 나타내고, A는 상기 맵핑 테이블들 각각을 스캔하는데 필요한 비용을 나타낸다.
- [0134] 도 7을 참조하여 설명한 바와 같이, 데이터 블록에 포함된 페이지들 각각에 대한 유효성 판단을 위해 불휘발성 메모리(400)에 대한 리드 횟수는 로컬리티 개수에 의해 결정될 수 있다. 예컨대, 데이터 블록(410-1B 또는 410-1D)의 페이지들 각각에 대한 유효성 판단을 위해, 컨트롤러(310)는 데이터 블록(410-1B 또는 410-1D)의 제8페이지(410-18)를 리드하고, 메타 블록(420-1)의 제1페이지(420-11)를 리드하고, 메타 블록(420-1)의 제4페이지(420-14)를 리드한다. 즉, 컨트롤러(310)는 총 3회의 리드를 수행할 수 있다. 컨트롤러(310)는 맵핑 테이블(MTA)을 리드하고, 맵핑 테이블(MTD)을 리드한다. 즉, 컨트롤러(310)는 2개의 맵핑 테이블들(MTA와 MTD)을 리드하고, 리드된 2개의 맵핑 테이블들(MTA와 MTD) 각각을 스캔할 수 있다.
- [0135] 도 11은 본 발명의 실시 예들에 따른 로컬리티 정보를 이용하여 데이터 블록의 페이지들 각각에 대한 유효성 판단을 선택적으로 수행하는 방법을 나타내는 플로우 차트이다.
- [0136] 도 1부터 도 11을 참조하면, 컨트롤러(310)는 데이터 블록(410-1B 또는 410-1D)의 페이지들(410-11~410-18) 각각에 대한 유효성 판단을 수행하기 전에 데이터 블록(410-1B 또는 410-1D)에 대한 로컬리티 정보, 즉 맵핑 테이블 정보를 관리할 수 있다.
- [0137] 도 9에 도시된 바와 같이, 컨트롤러(310)는 데이터 블록(410-1B 또는 410-1D)의 페이지들(410-11~410-18) 각각에 대한 맵핑 정보를 관리하기 위해 비트맵 (430)을 생성할 수 있다(S131). 데이터 블록(410-1B 또는 410-1D)에 포함된 페이지들(410-11~410-18) 중에서 적어도 하나의 페이지에 데이터가 라이트 될 때, 컨트롤러(310)는 비트맵(430)을 갱신할 수 있다(S132).
- [0138] 컨트롤러(310)는 비트맵(430)과 관련된 맵핑 테이블 정보를 데이터 블록 (410-1D)의 페이지들(410-11~410-18) 중에서 적어도 하나에 저장할 수 있다(S133). 단계들(S131~S133) 각각은 도 7에 도시된 단계들(S121~S123) 각각과 동일 또는 유사하므로 단계들(S131~S133) 각각에 대한 구체적인 설명은 생략한다.
- [0139] 컨트롤러(310)는 데이터 블록(410-1B 또는 410-1D)에 대한 맵핑 테이블 정보를 관리할 수 있고, 컨트롤러(310)

는 상기 맵핑 테이블 정보를 이용하여 데이터 블록(410-1B 또는 410-1D)의 페이지들(410-11~410-18) 각각에 대한 유효성 판단을 수행할 수 있다.

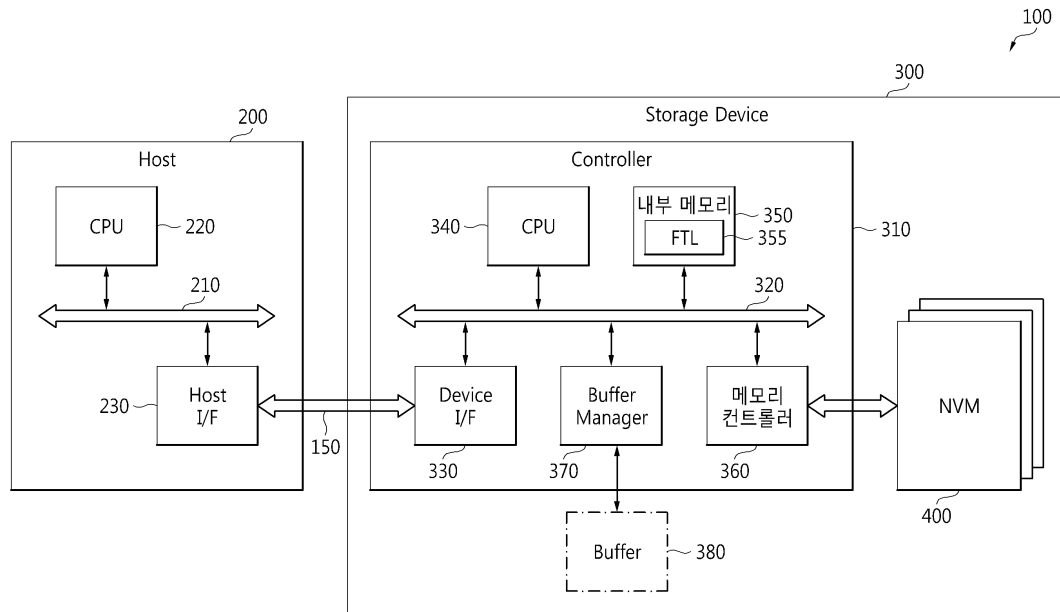
- [0140] 컨트롤러(310)는 데이터 블록(410-1B 또는 410-1D)의 페이지들(410-11~410-18) 각각에 대한 맵핑 테이블 정보를 포함하는 제8페이지(410-18)를 리드하여 상기 맵핑 테이블 정보를 획득할 수 있다(S134).
- [0141] 예컨대, 컨트롤러(310)는 제8페이지(410-18)의 메인 영역(411)에 저장된 비트맵(430)을 리드하여, 데이터 블록(410-1B 또는 410-1D)의 페이지들(410-11~410-18) 각각에 대한 유효성을 판단하기 위해 필요한 맵핑 테이블의 개수는 2개이고 맵핑 테이블들 각각의 인덱스는 INA와 IN라는 정보를 획득할 수 있다. 실시 예들에 따라, 컨트롤러(310)는 제8페이지(410-18)의 스페어 영역(412)으로부터 직접 맵핑 테이블의 개수(#MAP 2)와 맵핑 테이블들 각각의 인덱스(INA와 IND)를 획득할 수도 있다.
- [0142] 컨트롤러(310)는 획득된 맵핑 테이블 정보에 기초하여 데이터 블록(410-1B 또는 410-1D)의 페이지들(410-11~410-18) 각각에 대한 유효성 판단 방법을 선택할 수 있다. 예컨대, 컨트롤러(310)는 맵핑 테이블의 개수와 FTL(355)에 의해 사전 정의된 기준 개수를 비교할 수 있다(S135).
- [0143] 상기 맵핑 테이블의 개수가 기준 개수보다 작을 때, 컨트롤러(310)는 도 7을 참조하여 설명된 방법을 수행할 수 있다. 상기 맵핑 테이블의 개수가 기준 개수보다 클 때, 컨트롤러(310)는 도 5를 참조하여 설명된 방법을 수행할 수 있다.
- [0144] 데이터 블록(410-1B 또는 410-1D)에 대한 맵핑 테이블 개수가 기준 개수보다 작을 때, 컨트롤러(310)는 데이터 블록(410-1B 또는 410-1D)의 페이지들(410-11~410-18) 각각에 대한 맵핑 테이블 정보로부터 맵핑 테이블을 획득하고(S141), 상기 맵핑 테이블로부터 데이터 블록(410-1B 또는 410-1D)의 페이지들(410-11~410-18) 각각에 할당된 물리 페이지 번호를 검색하고(S142), 검색된 물리 페이지 번호와 관련된 페이지를 유효 페이지 또는 무효 페이지로 판단할 수 있다(S143).
- [0145] 데이터 블록(410-1B 또는 410-1D)에 대한 맵핑 테이블 개수가 기준 개수보다 클 때, 컨트롤러(310)는 데이터 블록(410-1B 또는 410-1D)에 포함된 페이지를 리드하여 논리 페이지 번호를 획득하고(S151), 상기 논리 페이지 번호에 대한 맵핑 테이블을 저장하는 메타 블록(420-1)의 메타 페이지를 리드하여 상기 맵핑 테이블을 획득하고(S152), 상기 맵핑 테이블로부터 상기 페이지에 대한 유효성을 확인한다(S153). 단계들(S151~S153)은 데이터 블록(410-1B 또는 410-1D)에 포함된 모든 페이지들 각각에 대한 유효성을 판단하기 위해 수행될 수 있다.
- [0146] 데이터 저장 장치(300)는 도 11을 참조하여 설명된 단계들을 이용하여 데이터 블록에 대한 로컬리티를 판단하고, 판단 결과에 따라 상기 데이터 블록에 포함된 페이지들 각각에 대한 유효성을 판단하기 위한 최적의 방법(예컨대, 도 5 또는 도 7을 참조하여 설명된 방법)을 선택할 수 있다. 따라서, 데이터 저장 장치(300)는 가비지 컬렉션 비용을 최소화할 수 있다.
- [0147] 본 발명은 도면에 도시된 실시 예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시 예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 등록청구범위의 기술적 사상에 의해 정해져야 할 것이다.

부호의 설명

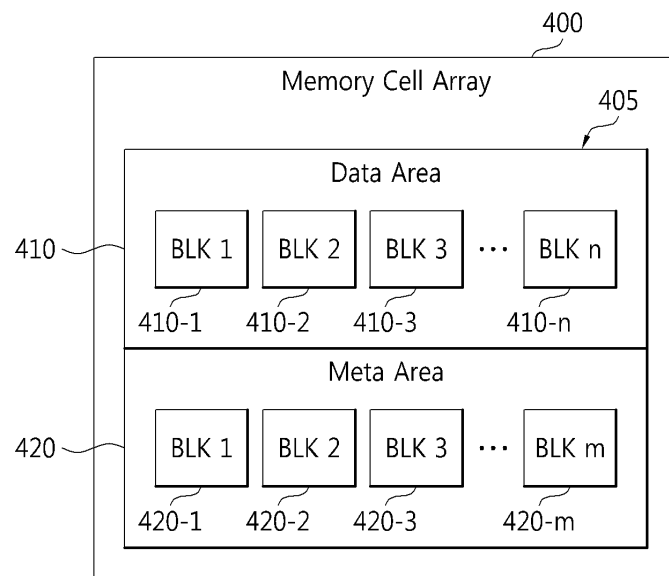
- [0148] 100 : 데이터 처리 시스템
- 200 : 호스트
- 300 : 데이터 저장 장치
- 310 : 컨트롤러
- 400 : 불휘발성 메모리

도면

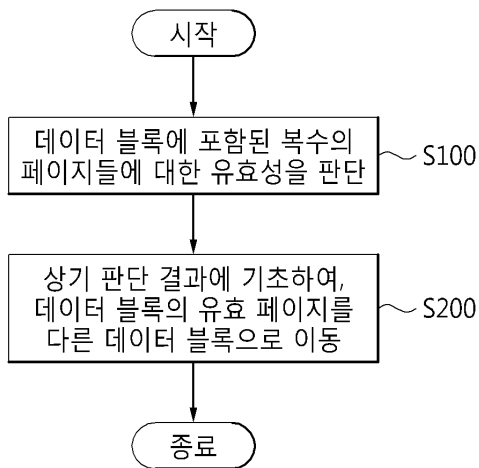
도면1



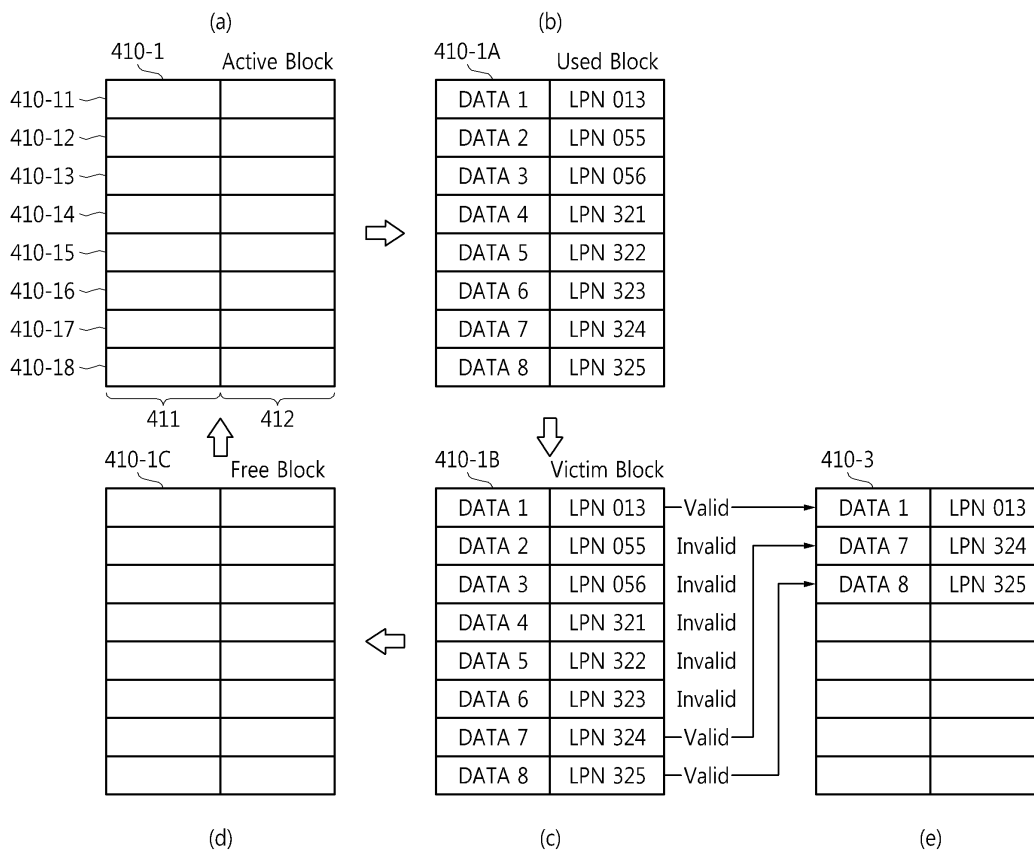
도면2



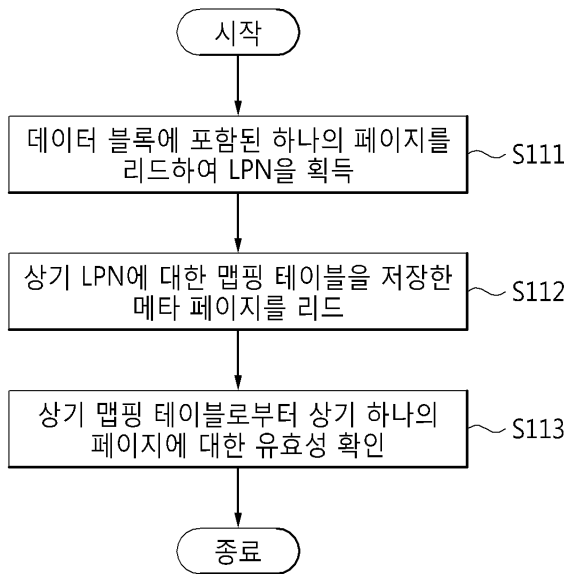
도면3



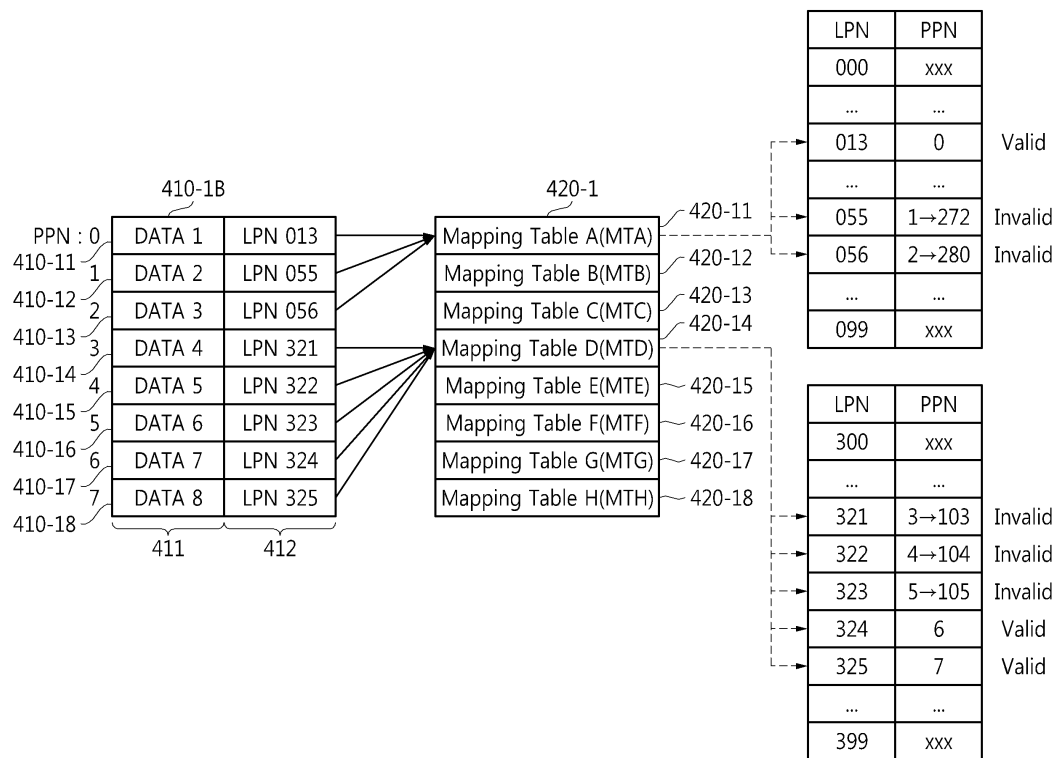
도면4



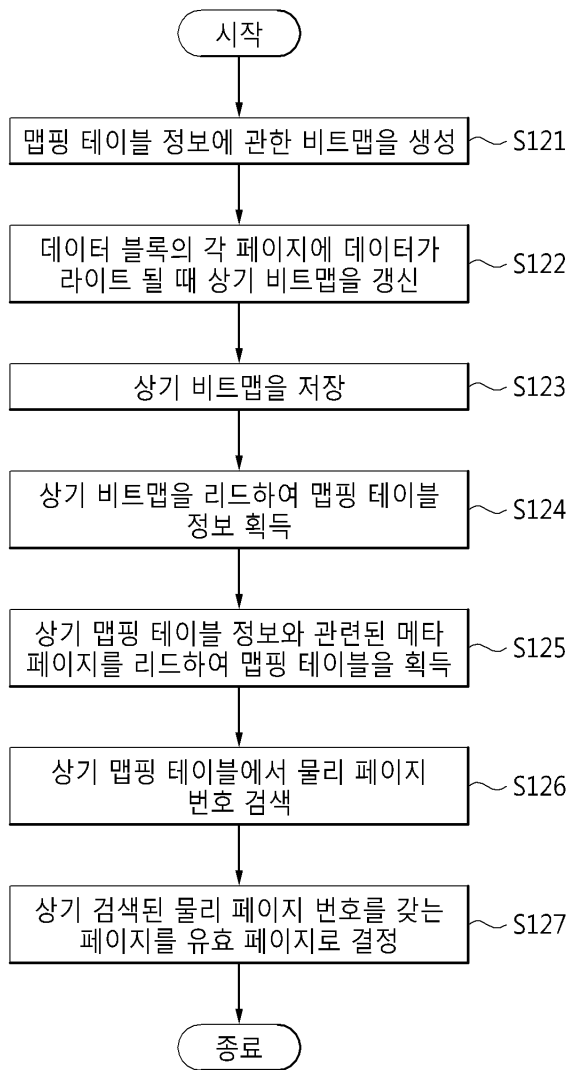
도면5



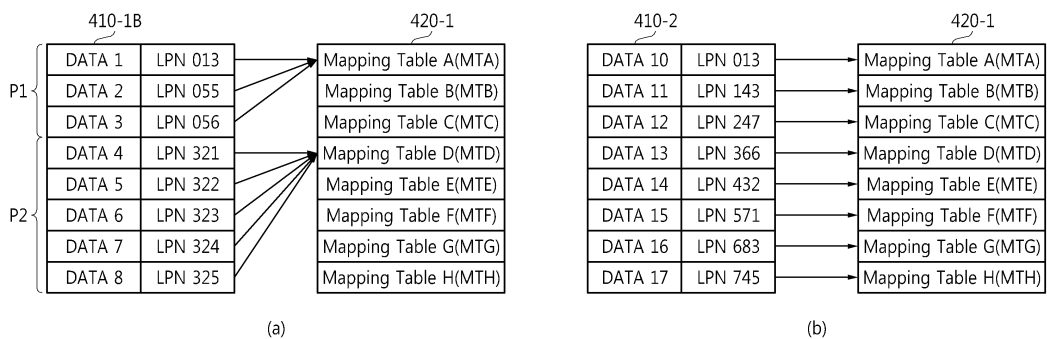
도면6



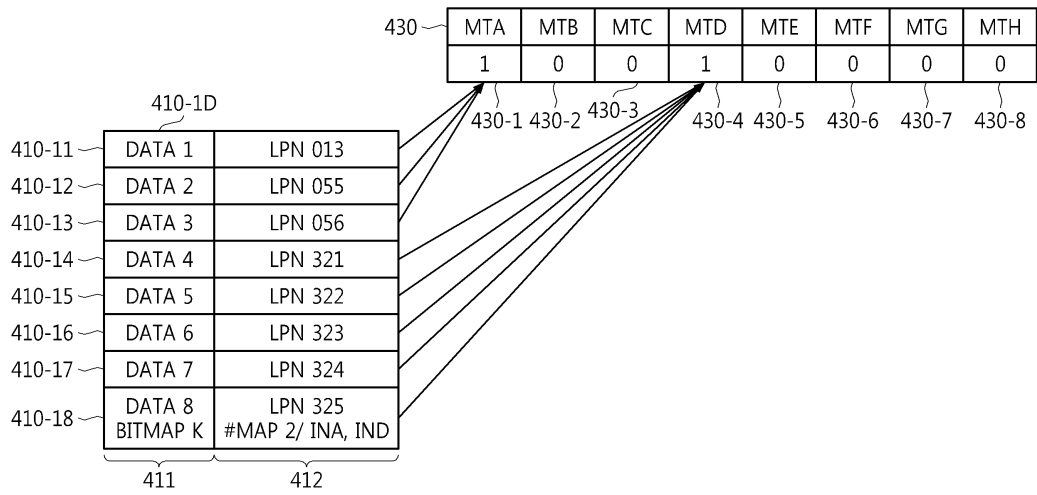
도면7



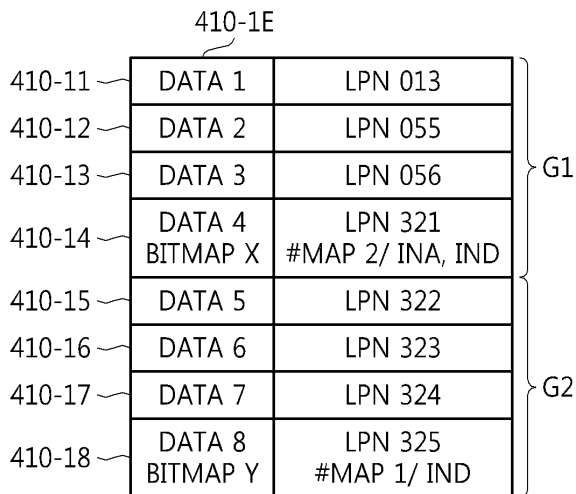
도면8



도면9



도면10



도면11

