

申請日期	85. 2. 15
案 號	85101898
類 別	(G02B 26/00, 5/00 Int. Cl.)

A4

C4

305943

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	用於光學投影系統之薄膜致動鏡陣列
	英 文	THIN FILM ACTUATED MIRROR ARRAY FOR USE IN AN OPTICAL PROJECTION SYSTEM
二、發明 人	姓 名	閔庸基
	國 籍	韓 國
	住、居所	大韓民國漢城特別市中區南大門路5街541番地
三、申請人	姓 名 (名稱)	韓商・大宇電子股份有限公司
	國 籍	韓 國
	住、居所 (事務所)	大韓民國漢城特別市中區南大門路5街541番地
代表人 姓 名	裴洵勳	

305943

(由本局填寫)

承辦人代碼：
大類：
I P C 分類：

A6

B6

本案已向：

韓國(地區)申請專利，申請日期： 案號：
1995.4.21 95-9394
1995.4.21 95-9398

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明（1）

本發明係關於一種光學投影系統，且尤指一種供系統使用之 $M \times N$ 薄膜致動鏡面陣列及其製法。

在本技藝中不得之各種視頻顯示系統中，據知一光學投影系統可以一大規模方式提供高品質之顯示。在此一光學投影系統中，來自一燈具之光線不均勻地照射在一，例如， $M \times N$ 致動鏡面陣列上，其中每一鏡面均與每一致動器相連。致動器可由一電位移材料（例如一壓電或一電致伸縮材料）所製成而該材料會響應一施加於該材料上之電場而變形。

來自每一鏡面之反射光束係入射至，例如，一光學擋板之開口上。藉著施加一電氣信號至每一致動器之方式，每一鏡面相對於入射光束之位置即改變，藉此造成來自每一鏡面之反射光束之光學路徑之偏移。當每一反射光束之光學路徑變化時，由每一鏡面反射並通過開口之光線量即改變，藉此可調制光束強度。經過開口之調制光束係經由一適當光學裝置（例如一投影鏡片）而傳送至一投影螢幕上，以藉此於其上顯示一影像。

第 1A 至 1G 圖中，係揭示製造一 $M \times N$ 薄膜致動鏡面 101 之陣列 100 時所涉及之製造步驟，其中 M 及 N 均為整數，該等製造步驟係揭露於名稱為 "THIN FILM ACTUATED MIRROR ARRAY" 之共有申請案第 08/430,628 中。

陣列 100 之製程以製備一主動矩陣 10 為始，該矩陣包含一基質 12，一 $M \times N$ 電晶體陣列（未顯示）以及一 $M \times N$ 連接端子 14 之陣列。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (2)

在一後續步驟中，利用一噴鍍或一蒸發法（假設薄膜犧牲層24由金屬製成時），一化學氣相沈積(CVD)或一自旋塗覆法（假設薄膜犧牲層24由矽化磷玻璃(PSG)製成時），或一CVD法（假設薄膜犧牲層24由一多晶矽製成時）而於主動矩陣10之頂面上形成一薄膜犧牲層24。

接著，形成一支持層20其包括薄膜犧牲層24所圍包之M×N支持構件22之陣列，其中支持層20乃藉以下方式形成：利用光刻法於薄膜犧牲層24上產生一M×N空槽陣列（未顯示），每一空槽均圍繞連接端子14而設；以及利用一噴鍍或一CVD法於每一圍繞連接端子14而設之空槽內形成一支持構件22，如第1A圖所示。支持構件22乃由一絕緣材料製成。

在一後續步驟中，一以相同於支持構件22者之絕緣材料所製成之彈性層30係利用一Sol-Gel，一噴鍍或一CVD法而形成於支持層20之頂面上。

接著，一由金屬製成之管道26係藉著以下方式形成於每一支持構件22內：首先產生一M×N孔洞陣列（未顯示），每一孔洞利用一蝕刻法由彈性層30之頂面延伸至連接端子14之頂面；以及以金屬充填該孔洞內部以藉此形成管道26，如第1B圖所示。

在次一步驟中，一由導電材料製成之第二薄膜層40係利用噴鍍法形成於包括管道26之彈性層30之頂面上。第二薄膜層40係經由支持構件22內所形成之管道26而電連至電晶體。

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
—
—
—

線

五、發明說明（3）

接著，一由壓電材料（例如鈦酸鉛鋯（PZT））製成之薄膜電位移層50係利用噴鍍法，CVD法或Sol-Gel法而形成於第二薄膜層40之頂面上，如第1C圖所示。

在一隨後步驟中，薄膜電位移層50，第二薄膜層40侑彈性層30係利用光刻法或雷射修整法直到支持層20中之薄膜犧牲層24外露為止之方式而樣式化成一 $M \times N$ 薄膜電位移構件55之陣列，一 $M \times N$ 第二薄膜電極45之陣列，以及一 $M \times N$ 彈性構件35之陣列，如第1D圖所示。每一第二薄膜電極45均經由每一支持構件22內所形成之管道26而電連至一相關電晶體，並充作薄膜致動鏡面101中之一信號電極之用。

其次，每一薄膜電位移構件55係在約650°C之高溫下進行例如（PZT）熱處理以容許產生相位轉換而藉此形成一 $M \times N$ 熱處理結構之陣列（未顯示）。因每一熱處理薄膜電位移構件55均足夠薄，所以在其由壓電材料製成之情形下無需將其極化：此因其可以薄膜致動鏡面101運作期間所施加之電氣信號加以極化之故。

以上步驟之後，一由導電及反光材料製成之 $M \times N$ 第一薄膜電極65之陣列係藉以下步驟形成於 $M \times N$ 熱處理結構陣列中之薄膜電位移構件55之頂面上，即首先利用噴鍍法形成一由導電及反光材料製成之層60，完全覆蓋 $M \times N$ 熱處理結構之陣列之頂面，包括支持層20中外露薄膜犧牲層24，如第1E圖所示，以及接著利用一蝕刻法選擇式移除層60，產生一 $M \times N$ 致動鏡面結構111之陣列110，其中每一致動

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (4)

鏡面結構 111 包括一頂面及四側面，如第 1F 圖所示。每一第一薄膜電極 65 充作薄膜致動鏡面 101 中之一鏡面及一偏壓電極之用。

先前步驟隨後接著以一薄膜保護層 (未顯示) 完全覆蓋每一致動鏡面結構 111 中之頂面及四側面。

接著支持層 20 中之薄膜犧牲層利用一蝕刻法移除。最後，移除薄膜保護層以藉此形成 $M \times N$ 薄膜致動鏡面 101 之陣列 100，如第 1G 圖所示。

上述 $M \times N$ 薄膜致動鏡面 101 之陣列 100 之製法存有相關之將定缺失。通常薄膜犧牲層 24 移除後，接著利用一沖洗劑沖洗移除時所用之蝕刻劑或化學品，該沖洗劑依序藉蒸發而移除。在沖洗劑移除期間，沖洗劑之表面張力可能將彈性構件 35 朝主動矩陣 10 下拉，藉此使彈性構件 35 黏著於主動矩陣 10 而影響個別薄膜致動鏡面 101 之性能。當足夠之薄膜致動鏡面 101 因此受到影響時，且陣列 100 之整體性能亦可能劣化。

此外，為利用蝕刻法移除支持層 20 中之薄膜犧牲層 24 以產生每一薄膜致動鏡面 101 之驅動空間，蝕刻劑或化學品即經由一薄膜保護層加以覆蓋之致動鏡面結構 111 間之間隙而嵌入。然而，需花費極長時間以完全移除支持層 20 中之薄膜犧牲層 24，以及此外薄膜犧牲層 24 可能無法被完全移除，留下殘餘質於所欲之驅動空間中，此將依序劣化受此影響之薄膜致動鏡面之性能。再度，當足夠之薄膜致動鏡面 101 受到如此之影響時，陣列 100 之整體性能亦會劣

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明（5）

化。

除上述製法中之缺失外，如此製備之陣列100具有一主要缺點，該缺點為整體光學效率。當每一薄膜致動鏡面101響應橫跨薄膜電位移構件55所施加之電場而變形時，連接至該處之第一薄膜電極65（其亦充作一鏡面之用）亦會變形以藉此產生一彎曲頂面（而非產生一平面頂面）而光束即由該彎曲頂面反射。因此，陣列100之整體光學效率遞減。

因此，本發明之一主要目的係提供一種 $M \times N$ 薄膜致動鏡面之陣列，每一薄膜致動鏡面均具有一新穎結構其易於在製程中於程除沖洗劑期間防止發生彈性構件黏附至主動矩陣之現象。

本發明之另一目的係提供一 $M \times N$ 薄膜致動鏡面之陣列，每一薄膜致動鏡面均具有一新穎結構其在製程中將易於使薄膜犧牲層之移除作業完全且更具效率。

本發明之又一目的係提供一 $M \times N$ 具有改良光學效率之薄膜致動鏡面之陣列。

本發明之再一目的係提供一種如此之 $M \times N$ 薄膜致動鏡面之陣列的製法。

依據本發明之一觀點，係提供一種 $M \times N$ 薄膜致動鏡面之陣列，其中M及N為整數，俾用於一光學投影系統內，該陣列包含：一主動矩陣其包括一基質，一 $M \times N$ 電晶體之陣列以及一 $M \times N$ 連接端子之陣列，其中每一連接端子均電連至電晶體陣列中之一相關電晶體處；一鈍化層形成於主動

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (6)

矩陣之頂面上；一蝕刻劑止擋層形成於鈍化層之頂面上；以及一 $M \times N$ 致動結構之陣列列，每一致動結構設有一近端與一遠端，每一致動結構具有一位於遠端端頭及一橫向貫穿之蝕刻開口，每一致動結構包括一第一薄膜電極，一薄膜電位移構件，一第二薄膜電極，一彈性構件及一管道，其中第一薄膜電極設於薄膜電位移構件之頂面且藉一水平條紋件分成一致動部與一反光部，水平條紋件電氣式斷開致動部與反光部，致動部電氣式接地，藉此容許致動部與反光部分別充作一鏡面與一偏壓電極以及一鏡面，薄膜電位移構件位於第二薄膜電極之頂面上，第二薄膜電極形成於彈性構件之頂面上，第二薄膜電極經由管道與連接端子而電連至一相關電晶體，並與其他薄膜致動鏡面中之第二薄膜電極電氣式斷開，以藉此容許其充作一信號電極，彈性構件設於第二薄膜電極之底部且遠端之一底部連至主動矩陣之頂面而蝕刻劑止擋層與鈍化層則部分地插入於其間，藉此使致動結構呈懸臂狀，以及管道由薄膜電位移構件之頂面延伸至一相關連接端子之頂面處，而將第二薄膜電極電連接至連接端子處。

依本發明之另一觀點，係提供一種 $M \times N$ 薄膜致動鏡面之陣列之製法，其中 M 與 N 為整數且每一薄膜致動鏡面相關於一圖元，俾使用於一光學投影系統中，該方法包含以下步驟：提供一包括一基質之主動矩陣，一 $M \times N$ 連接端子之陣列及一 $M \times N$ 電晶體之陣列，其中每一連接端子均電連至電晶體陣列中之一相關電晶體處；沈積一鈍化層至主動矩陣

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (7)

之頂面上；沈積一蝕刻劑止擋層至鈍化層之頂面上；沈積一薄膜犧牲層至蝕刻劑止擋層之頂面上，其中薄膜犧牲層具有一頂面，平坦化薄膜犧牲層之頂面；以如此之方式於薄膜犧牲層內產生一 $M \times N$ 對稱空腔之陣列使得每對中之一空槽圍包一連接端子；順序沈積一彈性層與一第二薄膜層至包括空腔之薄膜犧牲層之頂面上；等同切割第二薄膜層成一 $M \times N$ 第二薄膜電極之陣列，其中每一一第二薄膜電極均相互電氣式斷開；順序沈積一薄膜電位移層與一第一薄膜層至 $M \times N$ 第二薄膜電極之陣列之頂面上以藉此形成一多層結構；以如此之方式將多層結構樣式化成一 $M \times N$ 致動鏡面結構之陣列直到薄膜犧牲層外露為止，使得每一致動鏡面結構具有一位於遠端之端頭及一橫向貫穿之蝕刻開口，每一致動鏡面結構包括一第一薄膜電極，一薄膜電位移構件，一第二薄膜電極及一彈性構件，其中第一薄膜電極藉一水平條紋件分成一致動評與一反光部，水平條紋件電氣式斷開致動部與反光部，致動部電氣式接地；產生一 $M \times N$ 孔洞之陣列，每一孔洞由薄膜電位移構件之頂面延伸至一相關連接端子之頂面；以金屬充填每一孔洞以藉此於其內形成一管道，並藉此形成一 $M \times N$ 半成品致動鏡面之陣列；藉著在主動矩陣處形成一切口以半切割主動矩陣；以一薄膜保護層完全覆蓋每一半成品致動鏡面；利用蝕刻劑或化學品移除薄膜犧牲層，其中蝕刻劑或化學品嵌入每一半成品致動鏡面中之蝕刻開口及半成品致動鏡面間之間隙內；移除薄膜保護層；以及完全切割主動矩陣成一所希形狀以

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (8)

藉此形成 $M \times N$ 薄膜致動鏡面之陣列。

本發明之以上及其他目的與特點將由下列較佳實施例配合隨附圖式之說明而成為明顯者，其中

第 1A 至 1G 圖為示意橫截面視圖其揭示一先前揭露之 $M \times N$ 薄膜致動鏡面之陣列之製法；

第 2 圖為橫截面視圖其宣示本發明 $M \times N$ 薄膜致動鏡面之陣列；

第 3A 至 3N 圖為示意橫截面視圖其揭示第 2 圖所示 $M \times N$ 薄膜致動鏡面之陣列之製法；以及

第 4A 至 4D 圖為構成第 2 圖所示每一薄膜致動鏡面之薄膜層之頂視圖。

第 2 、 3A 至 3N 與 4A 至 4D 圖係分別提供一橫截面視圖其宣示一 $M \times N$ 薄膜致動鏡面 301 之陣列 300 ，其中 M 與 N 為整數，俾使用於一光學投影系統，示意橫截面視圖其揭示 $M \times N$ 薄膜致動鏡面 301 之陣列 300 之製法，以及構成本發明每一薄膜致動鏡面 301 之薄膜層之頂視圖。吾人應注意第 2 、 3A 銜 3N 與 4A 至 4D 中所顯現之類似零件均以類似參考號碼加以代表。

第 2 圖中，提供一橫截面視圖其宣示本發明一 $M \times N$ 薄膜致動鏡面 301 之陣列 300 ，該陣列 300 包含一主動矩陣 210 ，一鈍化層 220 ，一蝕刻劑止擋層 230 及一 $M \times N$ 致動結構 200 之陣列。

主動矩陣 210 包括一基質 212 ，一 $M \times N$ 電晶體之陣列（未顯示）及一 $M \times N$ 連接端子 214 之陣列。每一連接端子電

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (9)

連至電晶體陣列中之一相關電晶體處。

由，例如，矽化磷玻璃 (PSG) 或氮化矽製成且具有 $0.1 \sim 2 \mu m$ 厚度之鈍化層 220 係位於主動矩陣 210 之頂面上。

由氮化矽製成且具有 $0.1 \sim 2 \mu m$ 厚度之蝕刻劑止擋層 230 係位於鈍化層 220 之頂面上。

每一致動結構 200 具有一遠端與一近端，且另包括一位於遠端之端頭（未顯示）與一橫向貫穿之蝕刻開口（未顯示）。每一致動結構 200 設有一第一薄膜電極 285，一薄膜電位移構件 275，一第二薄膜電極 265，一彈性構件 255 及一管道 295。由導電材料與反光材料例如鋁 (Al) 或銀 (Ag) 製成之第一薄膜電極 285 係位於薄膜電位移構件 275 之頂面上，且藉一水平條紋件 287 分成一致動部與一反光部 190，195，其中水平條紋件 287 電氣式斷開啟動部與反光部 190，195。致動部 190 電氣式托接地，藉此充作一鏡面及一公用偏壓電極之用。反光部 195 充作鏡面之用。由壓電材料（例如鈦酸鉛鋯 (PZT) 或電致伸縮材料（例如鋸酸鉛鎂 (PWN) 製成之薄膜電位移構件 275 係置於第二薄膜電極 265 之頂面上。由導電材料（例如鉑／鉭 (Pt/Ta) 製成之第二薄膜電極 265 係設於彈性構件 255 之頂面上，且經由管道 295 與連接端子 214 而電連至一相關電晶體處並與其他薄膜致動鏡面 301 中之第二薄膜電極 265 電氣式斷開，藉此容許其充作一信號電極。由氮化物（例如氮化矽）製成之彈性構件 255 係位於第二薄膜電極 265 下側。一位於近端之底部係連接至主動矩陣 210 之頂面而蝕刻劑止擋層與鈍化層 220 部分間插

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (10)

於其間，藉此使致動結構 200 呈懸臂狀。由金屬(例如鎢(W))製成之管道 295 係自薄膜電位移構件 275 之頂面延伸至一相關連接端子 214 之頂面，藉此將第二薄膜電極 265 電連至連接端子 214。由薄膜電位移構件 275 之頂面朝下延伸之管道 295 及每一薄膜致動鏡面 301 中之薄膜電位移構件 275 之頂面上所置之第一薄膜電極 285 並未相互電氣式連接。

第 3A 至 3N 圖中，提供示意截面視圖其揭示第 2 所示之 $M \times N$ 薄膜致動鏡面 301 之陣列 300 之製法。

陣列 300 之製程始於主動矩陣 210 之製備，該主動矩陣包括一基質 212，一 $M \times N$ 連接端子 214 之陣列及一 $M \times N$ 電晶體之陣列(未顯示)，如第 3A 圖所示。基質 212 由一絕緣材料(例如一矽薄片)製成。每一連接端子 214 均電連至電晶體陣列中之一相關電晶體處。

在一後續步驟中，利用，例如，一 CVD 法成一自旋塗覆法於主動矩陣 210 之頂面上形成一，例如，由 PSG 或氯化矽製成且具 $0.1\text{--}2 \mu\text{m}$ 厚度之鈍化層，如第 3B 圖所示。

接著，利用，例如，一噴鍍法或一 CVD 法於鈍化層 220 之頂面上沈積一由氯化矽製成且具 $0.1\text{--}2 \mu\text{m}$ 厚度之蝕刻劑止擋層 230，如第 3C 圖所示。

接著，一薄膜犧牲層 240 形成至蝕刻劑止擋層 230 之頂上，如第 3D 圖所示。薄膜犧牲層 240 係利用噴鍍法或蒸發法(假設薄膜犧牲層 240 由金屬製成時)，CVD 法或自旋塗覆法(假設薄膜犧牲層 240 由 PSG 製成時)，或 CVD 法(假設薄膜犧牲層 240 由多晶矽製成時)而形成。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (11)

其次，薄膜犧牲層 240 之頂面利用玻璃自旋 (SOG) 法或化學機械拋光 (CMP) 法而平坦化，接著進行一洗滌法，如第 3E 圖所示。

接著，一 $M \times N$ 對空腔之陣列係以如此之方式產生於薄膜犧牲層 240 內使得每對中之一空腔 245 利用一轉式或濕式蝕刻法圍包一連接端子 241，如第 3F 圖所示。

在次一步驟中，利用一 CVD 法於包括空腔 245 之薄膜犧牲層 240 之頂面上沈積一由氮化物 (例如氮化矽) 製成且具有 $0.1\text{--}2 \mu\text{m}$ 厚度之彈性層 250，如第 3G 圖所示。沈積期間，彈性層 250 內側之應力係藉著改變氣體比值為時間函數之方式加以控制。

接著，利用噴鍍或真空蒸發法於彈性層 250 之頂面上形成一由導電材料 (例如 Pt/Ta) 製成且具有 $0.1\text{--}2 \mu\text{m}$ 厚度之第二薄膜層 (未顯示)。接著第二薄膜層利用一乾式蝕刻法等同切割成一 $M \times N$ 第二薄膜電極 265 之陣列，其中每一第二薄膜電極 265 均與其他第二薄膜電極 265 電氣式斷開，如第 3H 圖所示。

接著，利用一蒸發法，一 Sol-Gel 法，一噴鍍法或一 CVD 法，於 $M \times N$ 第二薄膜電極 265 之陣列之頂面上沈積一由壓電材料 (例如 PZT) 或一電致伸縮材料 (例如 PMN) 製成且具有 $0.1\text{--}2 \mu\text{m}$ 厚度之薄膜電位移層 270，如第 3I 圖所示。接著薄膜電位移層 270 利用快速熱退火 (RTA) 法進行熱處理以容許發生相位轉換。

因薄膜電位移層 270 足夠薄，所以在該層由壓電材料

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (12)

製成之情形下無需將該層極化；此因該層可以於薄膜致動鏡面 301 之操作期間所施加之電氣信號加以極化故也。

接著，利用噴鍍或真空蒸發法於薄膜電位移層 270 之頂面上形成一由導電與反光材料（例如鋁（Al）或銀（Ag））製成且具有 $0.1\text{--}2 \mu\text{m}$ 厚度之第一薄膜層 280，藉此形成一多層結構 350，如第 3J 圖所示。

在一隨後步驟中，如第 3K 圖所示，多層結構 350 係以如此之方式利用光刻法或雷射修整法直到薄膜犧牲層 240 外露為止而樣式化成一 $M \times N$ 致動鏡面結構 345 之陣列 340 使得每一致動鏡面結構 345 具有在遠端（未顯示）及一橫向貫穿之蝕刻開口（未顯示）。每一致動鏡面結構 345 包括一第一薄膜電極 285，一薄膜電位移構件 275，第二薄膜電極 265 及一彈性構件 255。第一薄膜電極 285 藉一水平條紋件分成一致動部與一反光部 190, 195，其中水平條紋件 287 將致動部與反光部 190, 195 電氣式斷開，致動部 190 電氣式接地。

在後續步驟中，利用一蝕刻法產生一 $M \times N$ 孔洞 290 之陣列，其中每一孔洞由薄膜電位移構件 275 之頂面延伸至一相關連接端子 214 之頂面，如第 3L 圖所示。

在後續步驟中，管道 295 係利用，例如，一舉離法以一金屬（例如鎢（W））充填每一孔洞 290 而形成，藉此形成一 $M \times N$ 半成品致動鏡面 335 之陣列 330，如第 3M 圖所示。

在以上步驟之後，利用光刻法製成一具有深度的達主動矩陣 210 之 $1/3$ 厚度之切口（未顯示）。此步驟亦以半切割

（請先閱讀背面之注意事項再填寫本頁）

裝
訂

線

五、發明說明 (13)

作業而為人所知。

前項步驟之後接著以一薄膜保護層(未顯示)完全覆蓋每一半成品致動鏡面335。

接著利用一採用蝕刻劑或化學品(例如氟化氫(HF)蒸氣)之濕式蝕刻法來移除薄膜犧牲層240，其中蝕刻劑或化學品係經由蝕刻開口而嵌入每一半成品致動鏡面335及半成品致動鏡面335間之間隙內以藉此形成每一薄膜致動鏡面301之一驅動空間。

其次，移除薄膜保護層。

最後，主動矩陣利用光刻法或電射修整法完全切割成一所希形狀以藉此形成M×N薄膜致動鏡面301之陣列300，如第3N圖所示。

第4A至4D圖中，分別提供構成本發明每一薄膜致動鏡面301之第一薄膜電極285，薄膜電位移構件275，第二薄膜電極265與彈性構件255之頂視圖。每一薄膜層具有一在遠端處之端頭205及一蝕刻開口289。如第4C圖所示，第二薄膜電極265與陣列300中之其他薄膜致動鏡面301中之第二薄膜電極265係呈電氣式斷開者。

本發明M×N薄膜致動鏡面301之陣列300及其製法中，每一薄膜致動鏡面301中之第一薄膜電極285係藉水平條紋件287而分成致動部與反光部190，195，以及每一薄膜致動鏡面301之操作期間，僅有薄膜電位移構件275，第二薄膜電極265與位於第一薄膜電極285之致動部190下側之彈性構件255之部分成變形，而其餘部分保持平坦，以容許

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (14)

反光部 195 更有效率地將射至其上之光束加以反射，藉此提升陣列 300 之光學效率。

此外，通常薄膜犧牲層 240 移除後，利用一沖洗劑沖洗移除作業中使用之蝕刻劑或化學品，該沖洗劑依序藉蒸發方式移除。移除沖洗劑期間，沖洗劑會聚集在每一薄膜致動鏡面 301 之端頭 205 處而易於移除，藉此可降低彈性構件 255 黏附至主動矩陣 210 之可能性，此舉將依序有助於保存結構完整性與薄膜致動鏡面 301 之性能，提升陣列 300 之整體性能。

此外，因薄膜犧牲層 240 中所採用之蝕刻劑或化學品係嵌入蝕刻開口 289 及致動結構 200 間之間隙，所以薄膜犧牲層 240 可以更有效率及完全之方式而被移除。

吾人應提及，即使薄膜致動鏡面 301 及其製法係相關於每一薄膜致動鏡面均具有一單形結構之例子加以說明，以上呈現之觀念可等同地適用於每一薄膜致動鏡面均具有雙形結構之例子上，此因後者僅包含一額外電位移與電極層及其形成方式而已。

雖然本發明僅相關於特定較佳實施例加以說明，惟亦可有其他改良及變化而不致偏離本發明下列申請專利範圍中所宣示之範疇。

(請先閱讀背面之注意事項再填寫本頁)

裝
訂

線

五、發明說明 (15)

元件標號對照

10....主動矩陣	212....基質
12....基質	214....連接端子
14....連接端子	220....鈍化層
20....支持層	230....蝕刻劑止擋層
22....支持構件	240....薄膜犧牲層
24....薄膜犧牲層	245....空腔
26....管道	250....彈性層
30....彈性層	255....彈性構件
35....彈性構件	265....第二薄膜電極
40....第二薄膜層	270....薄膜電位移層
45....第二薄膜電極	275....薄膜電位移構件
50....薄膜電位移層	280....第一薄膜層
55....薄膜電位移構件	285....第一薄膜電極
60....導電與反光材料層	287....水平條紋件
65....第一薄膜電極	289....蝕刻開口
100....陣列	290....孔洞
101....薄膜致動鏡面	295....管道
110....陣列	300....陣列
111....致動鏡面結構	301....薄膜致動鏡面
190....致動部	330....陣列
195....反光部	335....半成品致動鏡面
200....致動結構	340....陣列
205....端頭	345....致動鏡面結構
210....主動矩陣	350....多層結構

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要（發明之名稱：用於光學投影系統之薄膜致動鏡陣列）

本發明之 $M \times N$ 薄膜致動鏡面陣列包括一主動矩陣、一絕緣層、一蝕刻劑止擋層、及一 $M \times N$ 致動結構陣列。每一致動結構之遠端具有一端頭及一橫貫之蝕刻開口，以及進一步包括一具水平條紋件之第一薄膜電極，一薄膜電位移構件，一第二薄膜電極，一彈性構件及一管道。水平條紋件，端頭，及蝕刻開口係產生用以分別提升每一薄膜致動鏡面之光學效率，易於沖洗之移除以及容許薄膜犧牲層之簡層移除。

(請先閱讀背面之注意事項再填寫本頁各欄)

英文發明摘要（發明之名稱： THIN FILM ACTUATED MIRROR ARRAY FOR USE IN AN OPTICAL PROJECTION SYSTEM)

An inventive array of $M \times N$ thin film actuated mirrors includes an active matrix, an insulating layer, an etchant stopping layer, and an array of $M \times N$ actuating structures. Each of the actuating structures has a tip at a distal end thereof and an etching aperture traversing therethrough, and further includes a first thin film electrode with a horizontal stripe, a thin film electrodisplacive member, a second thin film electrode, an elastic member and a conduit. The horizontal stripe, the tip and the etching aperture are created in order to increase the optical efficiency of each of the thin film actuated mirrors, facilitate the removal of the rinse and allow easy removal of the thin film sacrificial layer, respectively.

六、申請專利範圍

1. 一種 $M \times N$ 薄膜致動鏡面之陣列，其中 M 及 N 為整數，俾用於光學投影系統中，該陣列包含：

一主動矩陣包含一基質，一 $M \times N$ 電晶體之陣列及一 $M \times N$ 連接端子之陣列，其中每一連接端子電連至電晶體陣列中之一相關電晶體處；

一鈍化層其形成於主動矩陣之頂面上；

一蝕刻劑止擋層其形成於鈍化層之頂面上；以及一 $M \times N$ 致動結構之陣列，每一致動結構設有一近端與一遠端，每一致動結構具有一在遠端處之端頭及一橫向貫穿之蝕刻開口，每一致動結構包括一第一薄膜電極，一薄膜電位移構件，一第二薄膜電極，一彈性構件及一管道，其中第一薄膜電極位於薄膜電位移構件之頂面上，且藉一水平條紋件分成一致動部與一反光部，該水平條紋件電氣式斷開致動部與反光部，致動部係電氣式接地，藉此容許致動部與反光部分別充作一鏡面與一偏壓電壓及充作一鏡面之用，薄膜電位移構件位於第二薄膜電極之頂面上，第二薄膜電極形成於彈性構件之頂面上，第二薄膜電極經由管道與連接端子而電連至一相關電晶體處，並與其他薄膜致動鏡面中之第二薄膜電極電氣式斷開，以藉此容許其充作一信號電極之用，彈性構件位於第二薄膜電極之底部處且一在其近端處之底部係連接至主動矩陣之頂面上而蝕刻劑止擋層與鈍化層部分地間插於其間，藉此使致動結構呈懸臂狀，以及管道由薄膜電位移構件

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

六、申請專利範圍

之頂面延伸至一相關連接端子之頂面處，將第二薄膜電極電連至連接端子處。

2. 如申請專利範圍第1項之陣列，其中鈍化層由矽化矽玻璃(PSG)或氮化矽製成。
3. 如申請專利範圍第1項之陣列，其中蝕刻劑止擋層由氮化矽製成。
4. 一種 $M \times N$ 薄膜致動鏡面之陣列之製法，其中M及N為整數且每一薄膜致動鏡面相關於一圓元，俾用於光學投影系統中，該方法包含以下步驟：

提供一主動矩陣其包含一基質，一 $M \times N$ 連接端子之陣列及一 $M \times N$ 電晶體之陣列，其中每一連接端子均電連至電晶體陣列中之一相關電晶體處；

沈積一鈍化層至主動矩陣之頂面上；

沈積一蝕刻劑止擋層至鈍化層之頂面上；

沈積一薄膜犧牲層至蝕刻劑止擋層之頂面上，其中薄膜犧牲層具有一頂面；

平坦化薄膜犧牲層之頂面；

以如此之方式在薄膜犧牲層中產生一 $M \times N$ 對空腔之陣列使得每對中之一空腔用包一連接端子；

順序地沈積一彈性層與一第二薄膜層至包括空腔之薄膜犧牲層之頂面上；

等同切割第二薄膜層成一 $M \times N$ 第二薄膜電極之陣列，其中每一第二薄膜電極相互電氣式斷開；

順序地沈積一薄膜電位移層與一第一薄膜層至M

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

$\times N$ 第二薄膜電極之陣列之頂面上以藉此形成一多層結構；

以如此之方式樣式化多層結構成一 $M \times N$ 致動鏡面結構之陣列，直到薄膜犧牲層外露為止，使得每一致動鏡面結構具有一在遠端處之端頭及一橫向貫穿之蝕刻開口，每一致動鏡面結構包括一第一薄膜電極，一薄膜電位移構件，一第二薄膜電極及一彈性構件，其中第一薄膜電極藉一水平條紋件分成一致動部與一反光部，該水平條紋件電氣式斷開致動部與反光部，致動部乃電氣式接地；

產生一 $M \times N$ 孔洞之陣列，每一孔洞由薄膜電位移構件之頂面延伸至一相關連接端子之頂面處；

以一金屬充填每一孔洞以藉此於其內形成一管道，以藉此形成一 $M \times N$ 半成品致動鏡面之陣列；

藉著在主動矩陣處形成一切口之方式半切割主動矩陣；

以一薄膜保護層完全覆蓋每一半成品致動鏡面；

利用蝕刻劑或化學品移除薄膜犧牲層，其中蝕刻劑或化學品係嵌入每一半成品致動鏡面中之蝕刻開口及半成品致動鏡面間之間隙內；

移除薄膜保護層；以及

完全切割主動矩陣成一所希形狀以藉此形成 $M \times N$ 薄膜致動鏡面之陣列。

5. 如申請專利範圍第4項之製法，其中鈍化層由矽化磷

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

六、申請專利範圍

玻璃 (PSG) 或氮化矽製成。

6. 如申請專利範圍第 5 項之製法，其中鈍化層形成 0.1-
 $2 \mu m$ 之厚度。
7. 如申請專利範圍第 6 項之製法，其中鈍化層利用 CVD
法或自旋塗覆法而形成。
8. 如申請專利範圍第 4 項之製法，其中蝕刻劑止擋層由
氮化矽製成。
9. 如申請專利範圍第 8 項之製法，其中蝕刻劑擋止擋層
形成 0.1-2 μm 之厚度。
10. 如申請專利範圍第 9 項之製法，其中蝕刻劑止擋層利
用噴鍍法或 CVD 法而形成。
11. 如申請專利範圍第 4 項之製法，其中薄膜犧牲層之頂
面係利用自旋玻璃 (SOG) 法或化學機械拋光 (CMP) 法及
隨後之洗滌法來加以平坦化。
12. 如申請專利範圍第 4 項之製法，其中空腔之陣列係利
用乾式或濕式蝕刻法加以產生。
13. 如申請專利範圍第 4 項之製法，其中第二薄膜層利用
乾式蝕刻法加以等同切割。
14. 如申請專利範圍第 8 項之製法，其中薄膜電位移層利
用快速熱退火 (RTA) 法加以熱處理。
15. 如申請專利範圍第 4 項之製法，其中主動矩陣處之切
口係形成一達主動矩陣厚度之 $1/3$ 之深度。
16. 如申請專利範圍第 4 項之製法，其中切口係利用光刻
法加以形成。

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

六、申請專利範圍

17. 如申請專利範圍第4項之製法，其中主動矩陣利用光刻法或雷射修整法加以完全切割。

(請先閱讀背面之注意事項再填寫本頁)

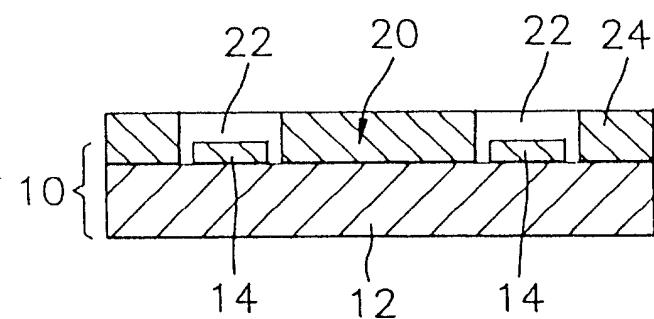
裝
訂
線

505043

85101898

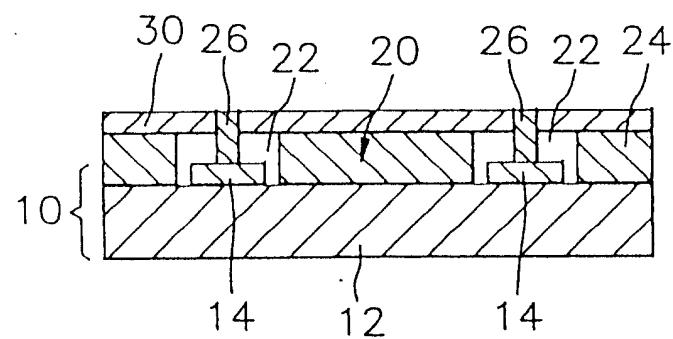
第 1A 圖

習知技術



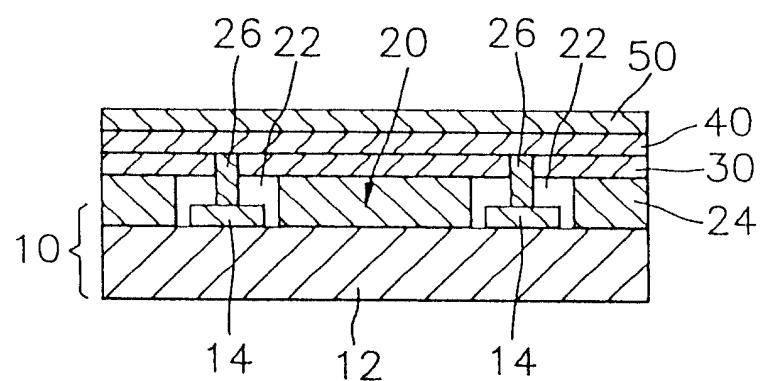
第 1B 圖

習知技術



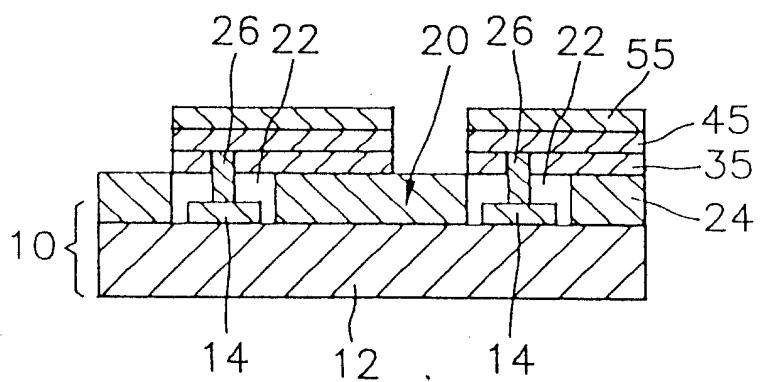
第 1C 圖

習知技術



第 1D 圖

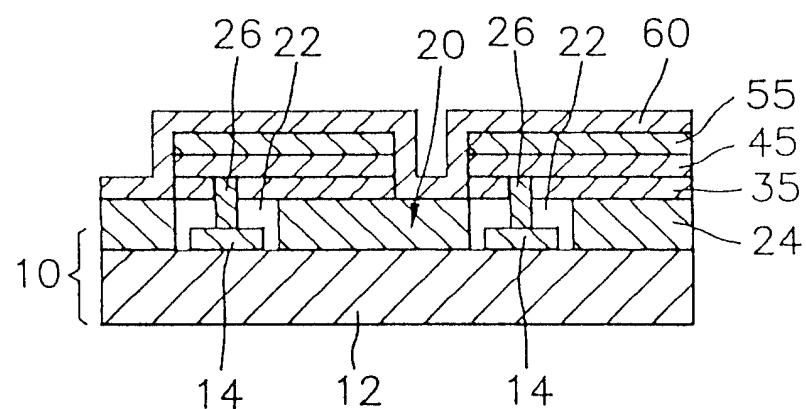
習知技術



305943

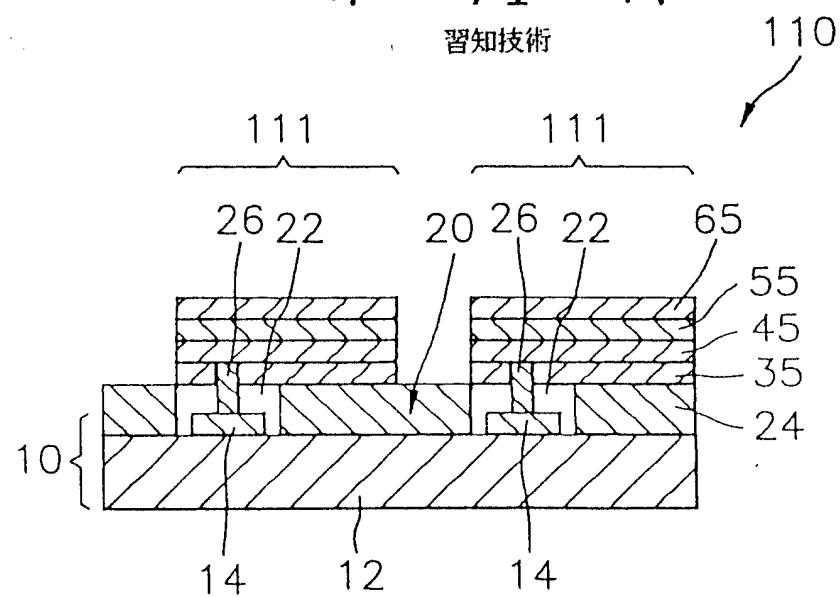
第 1E 圖

習知技術



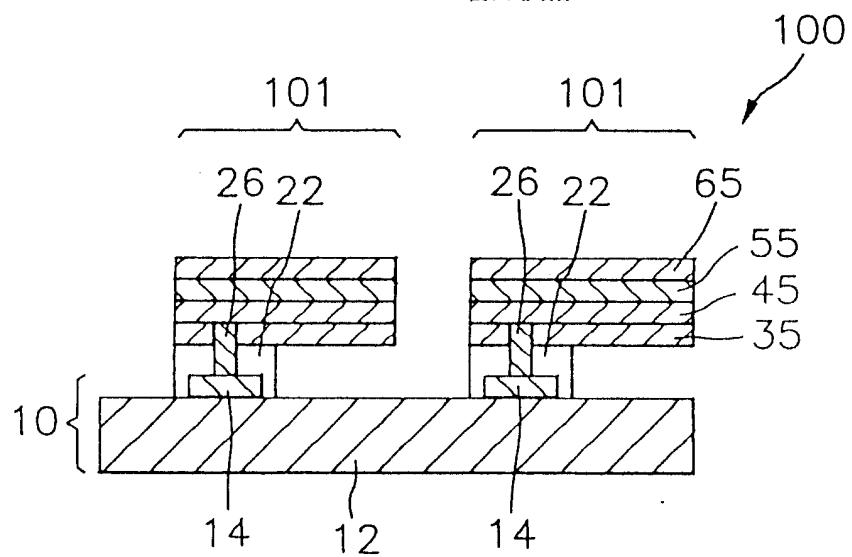
第 1F 圖

習知技術



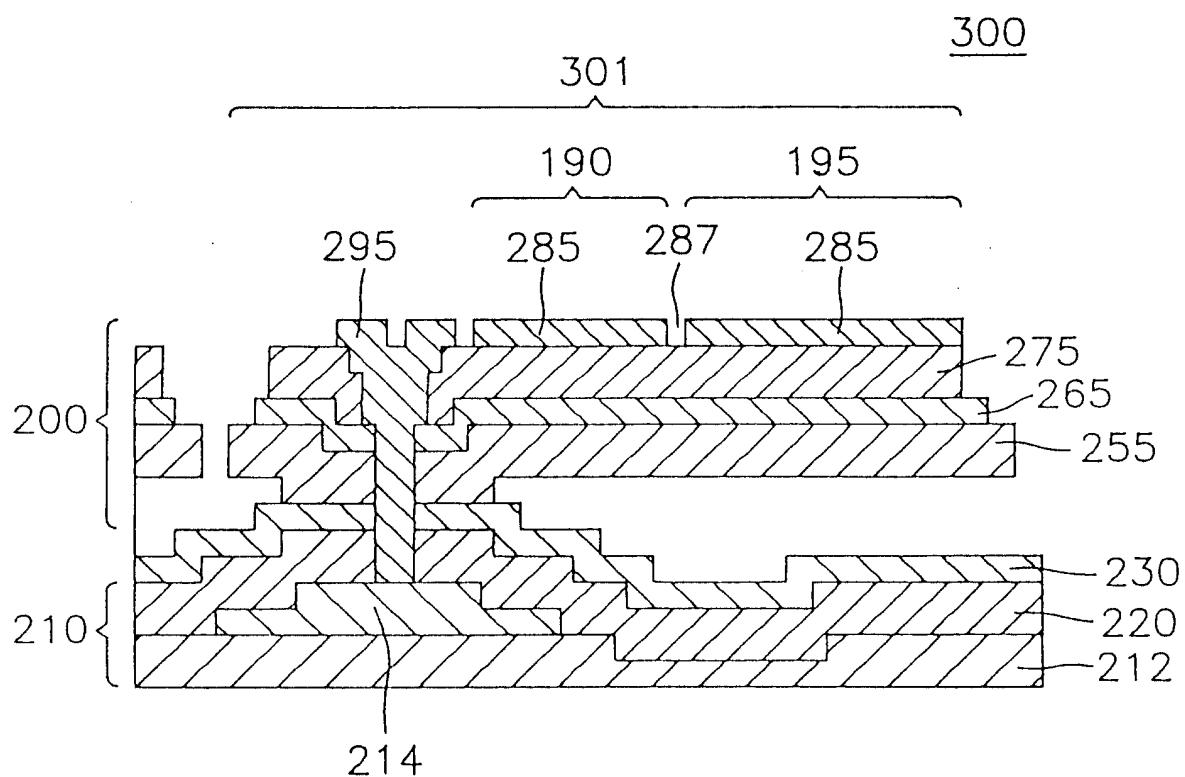
第 1G 圖

習知技術

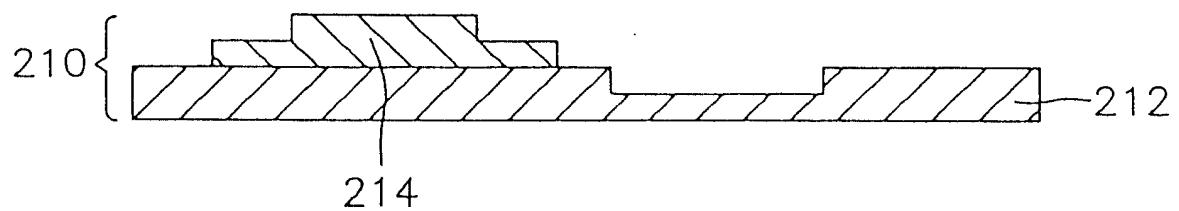


305943

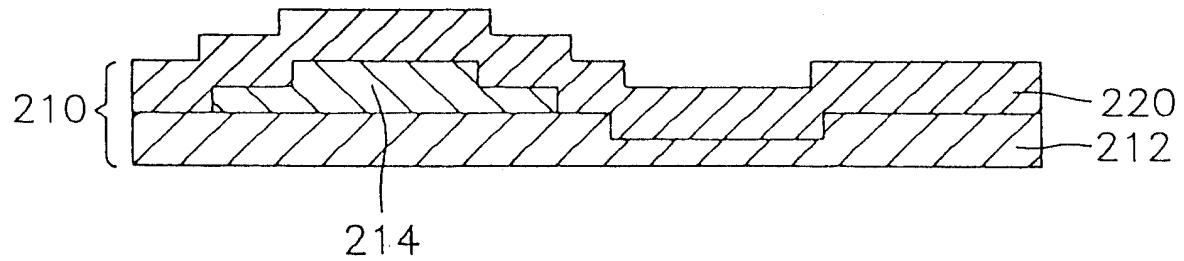
第 2 圖



第 3A 圖

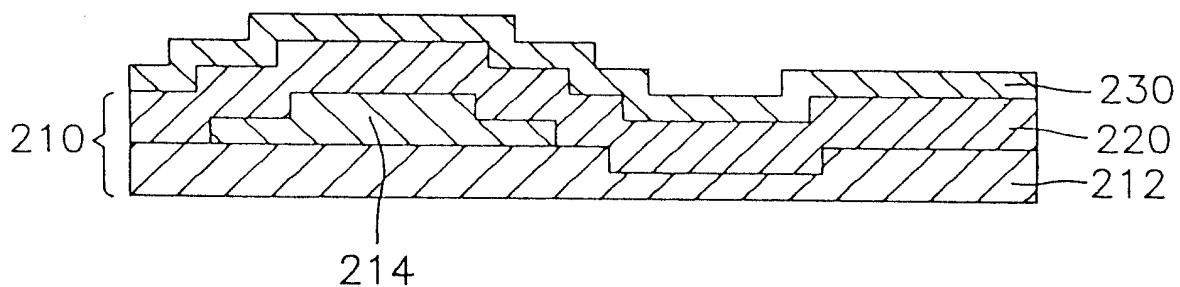


第 3B 圖

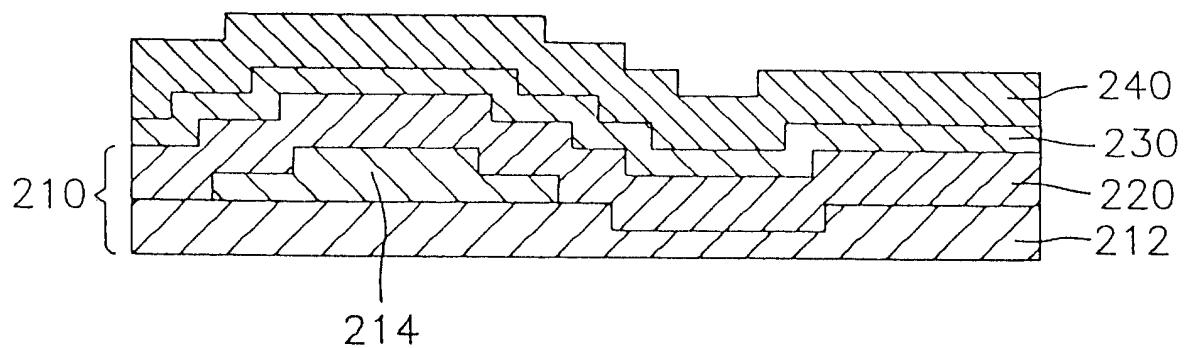


305943

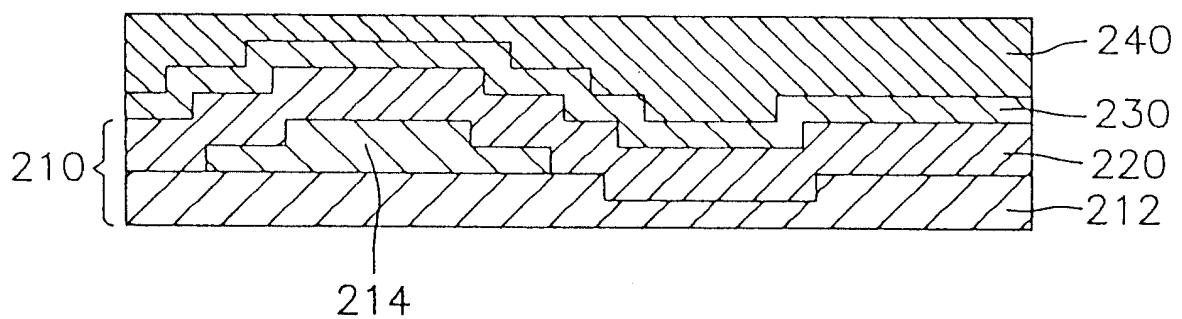
第 3C 圖



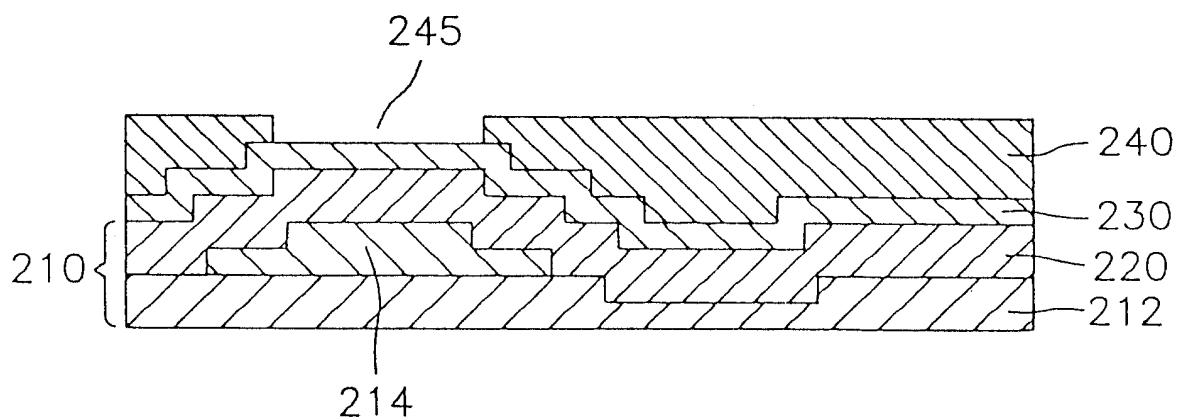
第 3D 圖



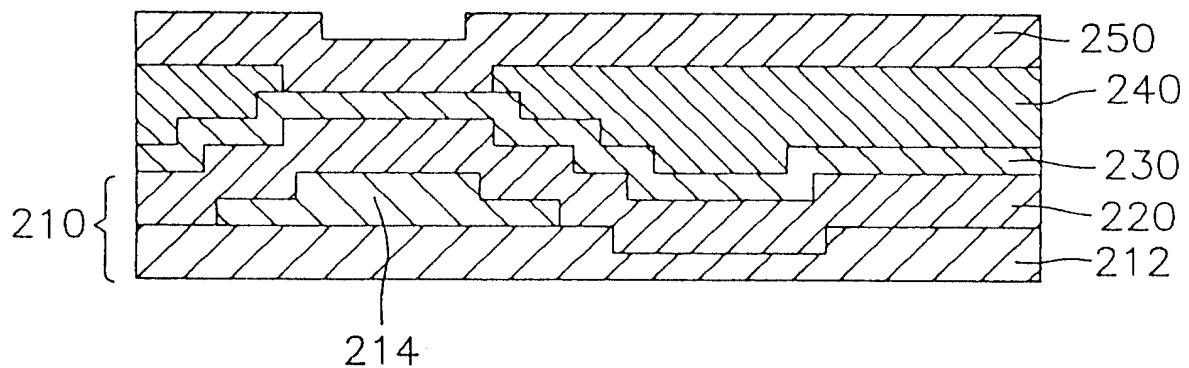
第 3E 圖



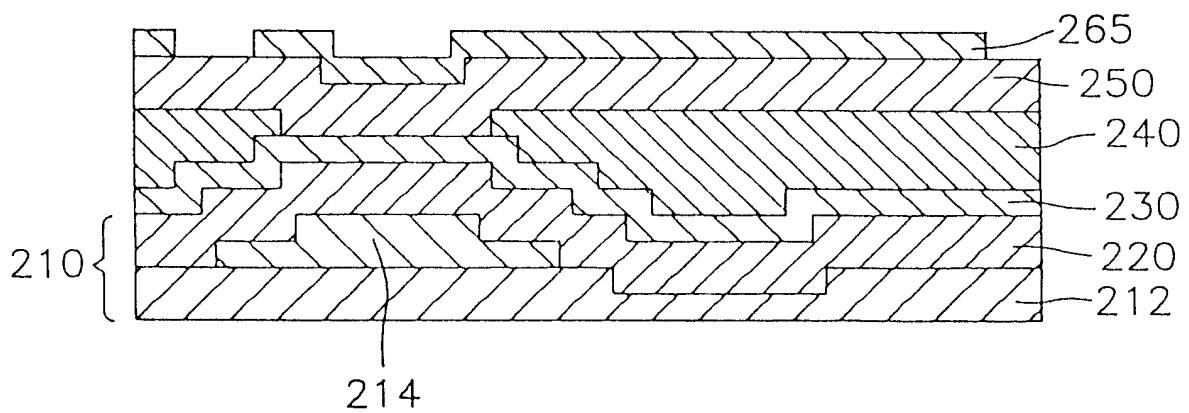
第 3F 圖



第 3G 圖

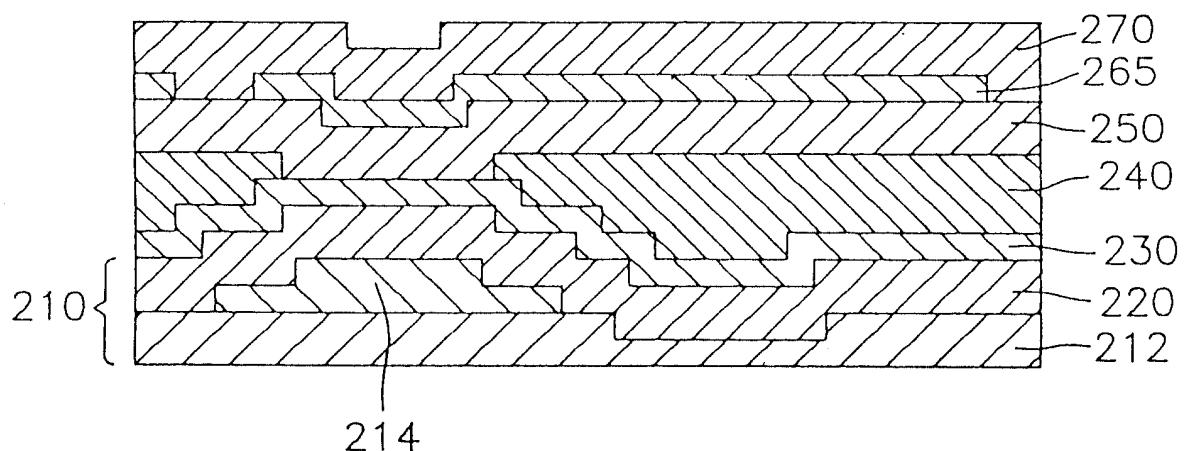


第 3H 圖

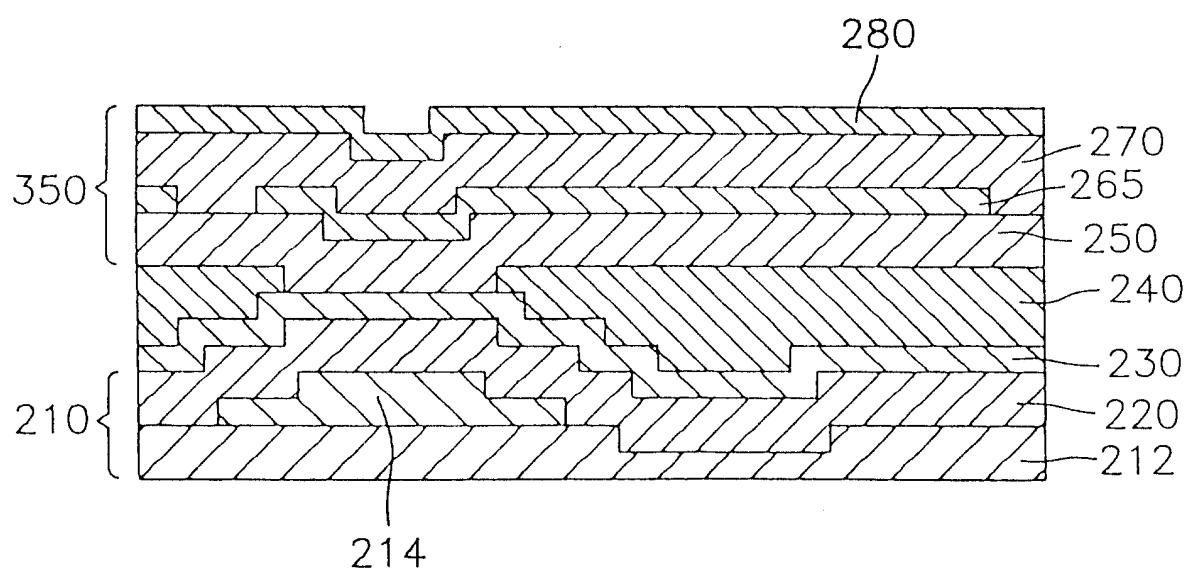


305943

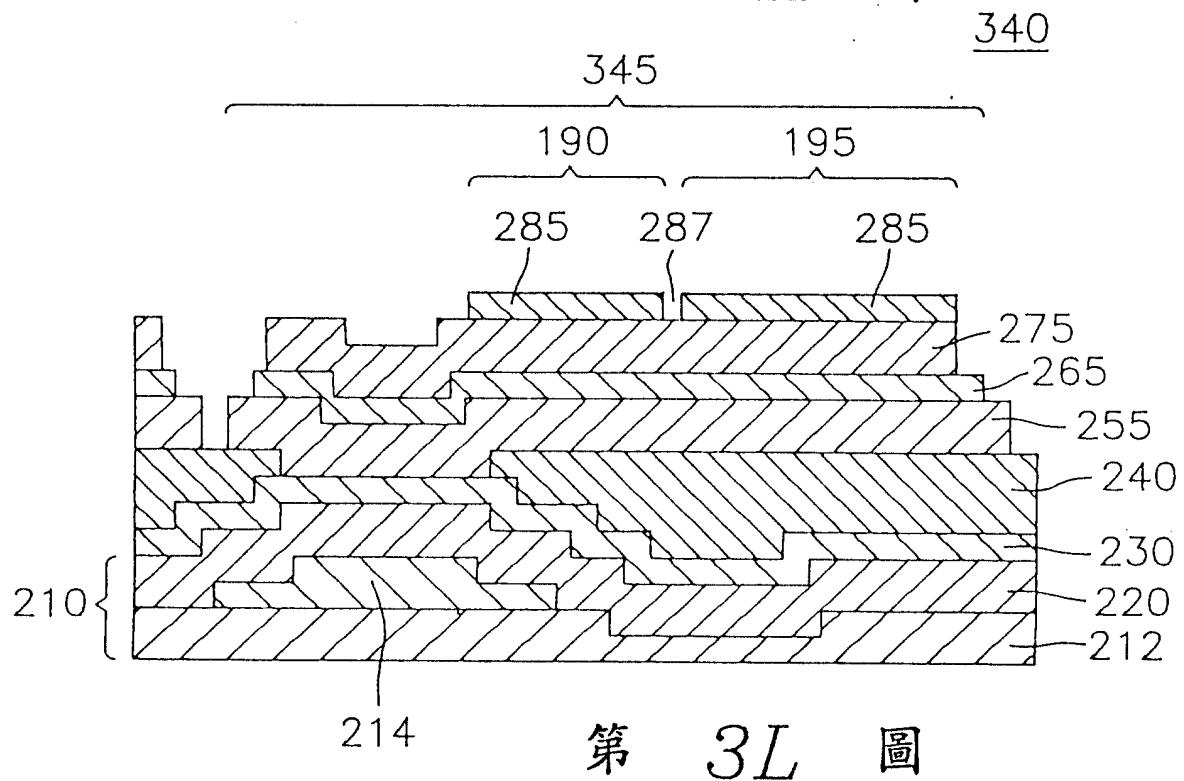
第 3I 圖



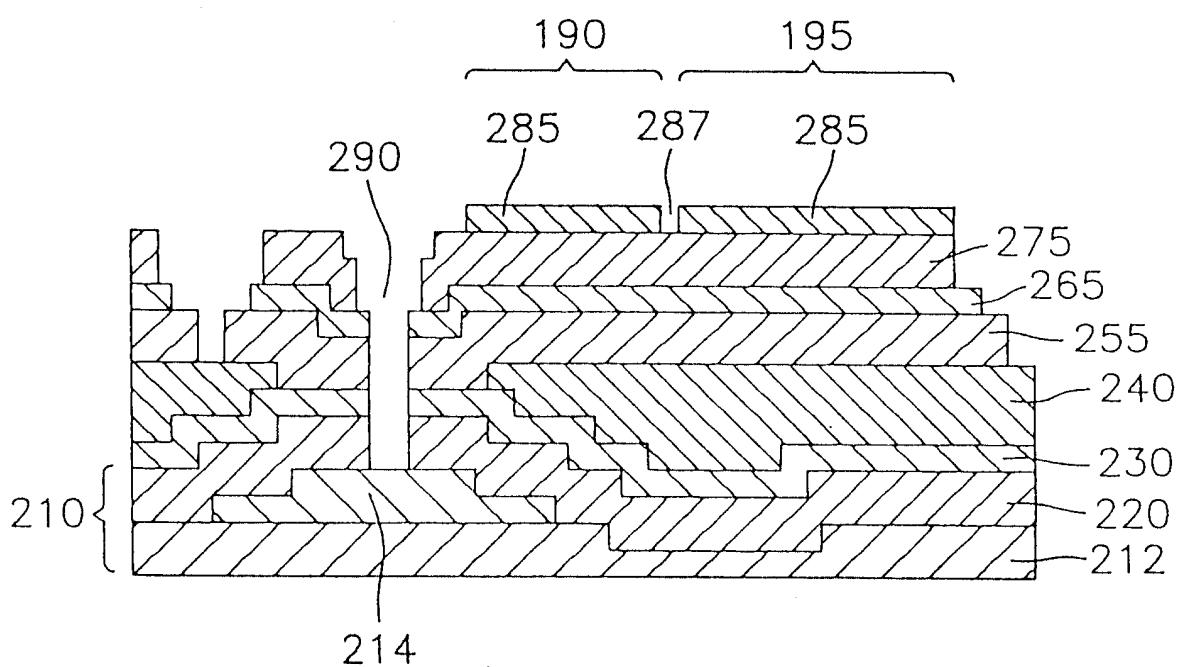
第 3J 圖



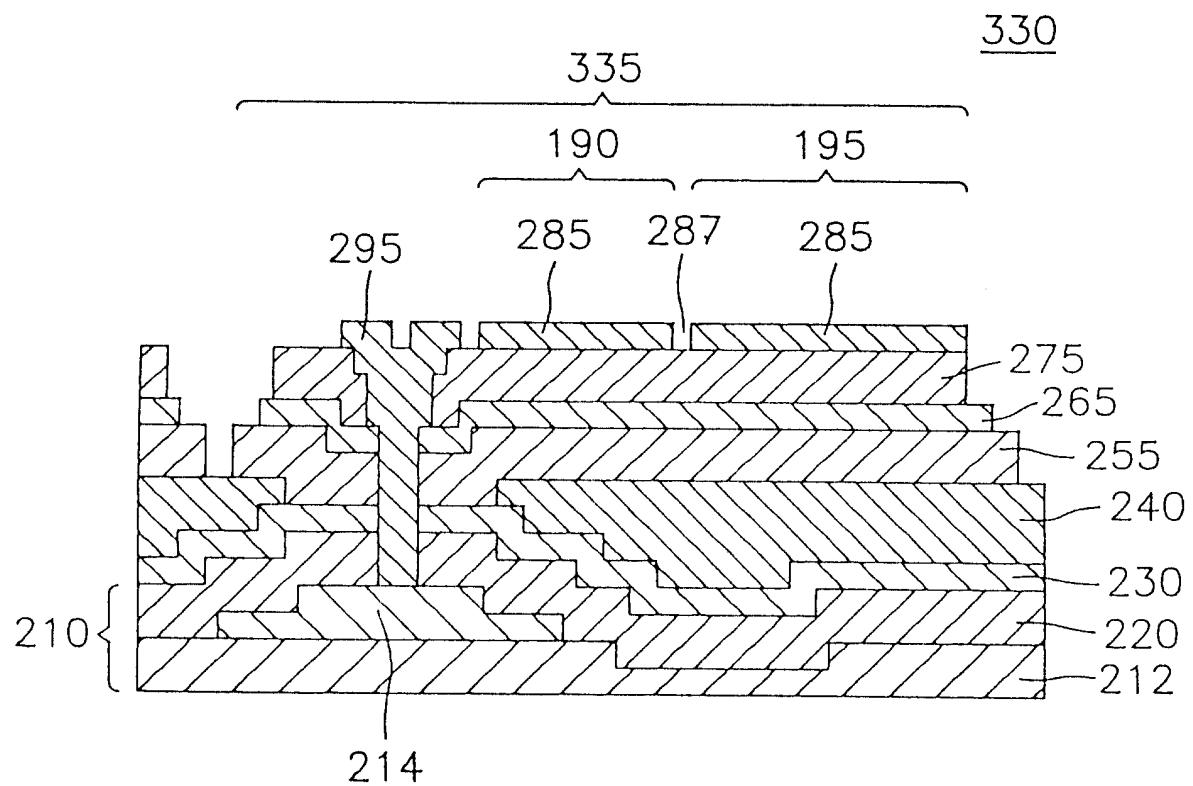
第 3K 圖



第 3L 圖

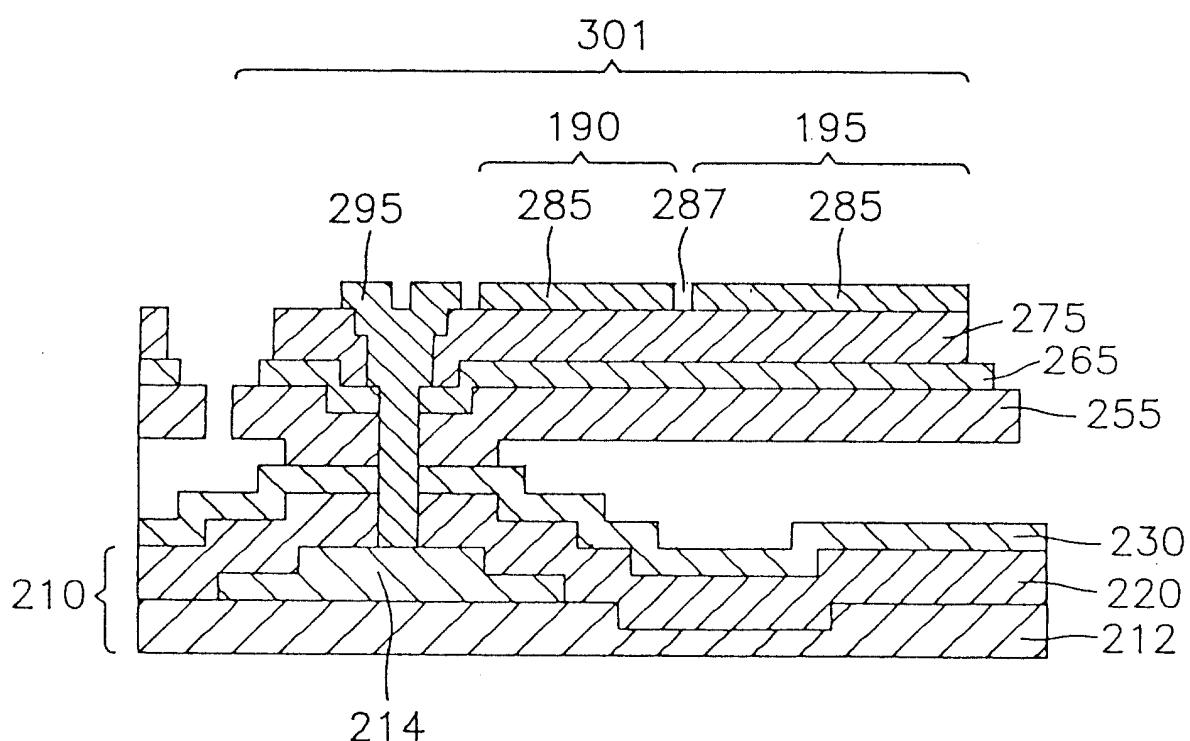


第 3M 圖

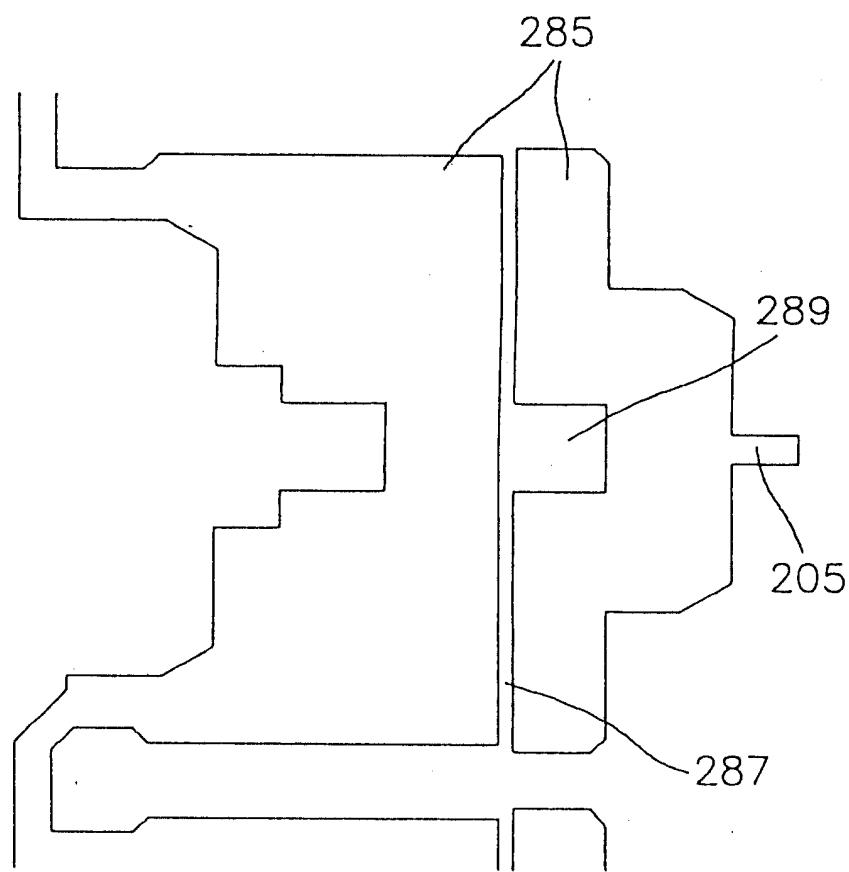


第 3N 圖

300

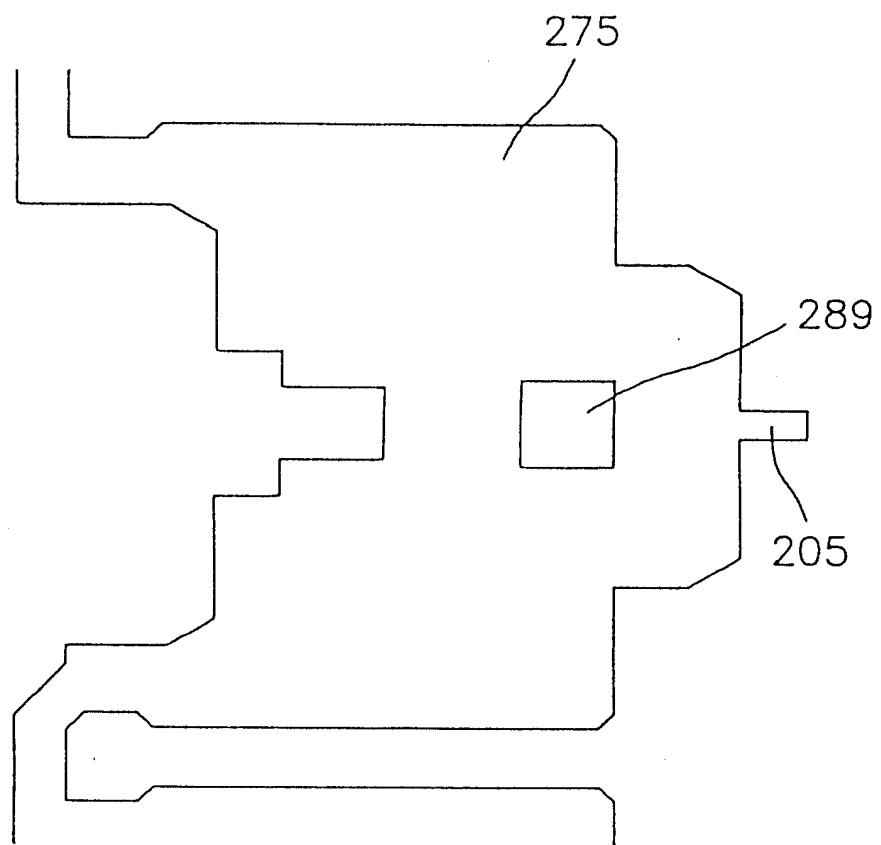


第 4A 圖



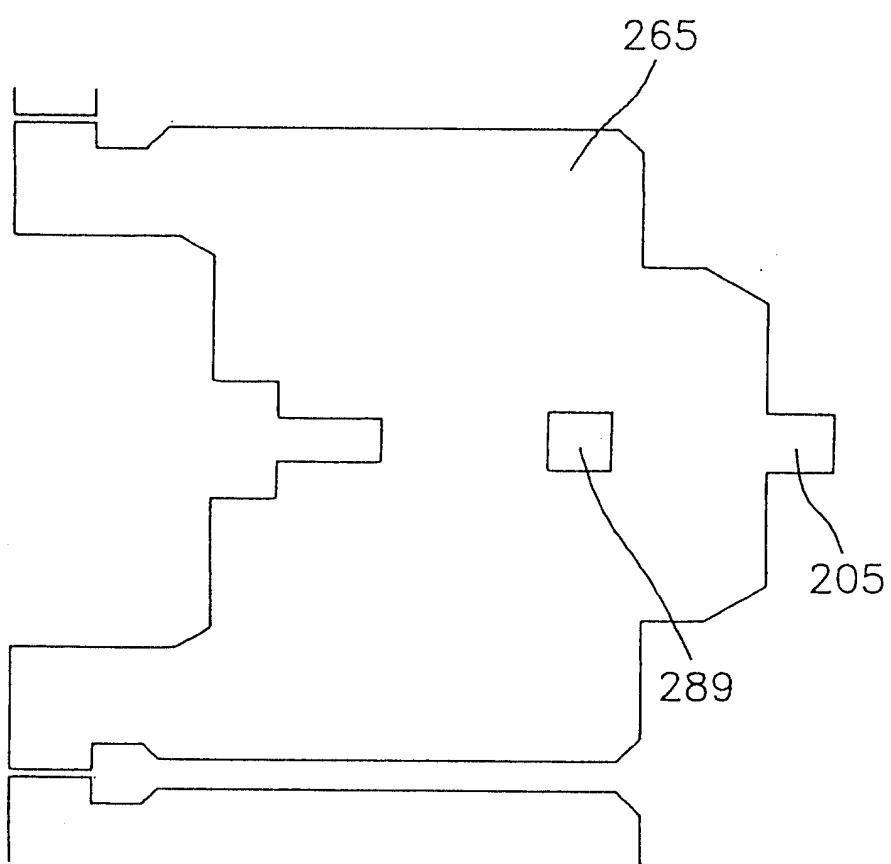
000043

第 4B 圖



305343

第 4C 圖



305943

第 4D 圖

