



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2021년09월13일  
(11) 등록번호 10-2301031  
(24) 등록일자 2021년09월06일

(51) 국제특허분류(Int. Cl.)  
G06F 13/14 (2006.01)  
(21) 출원번호 10-2014-0194748  
(22) 출원일자 2014년12월31일  
심사청구일자 2019년12월30일  
(65) 공개번호 10-2016-0082149  
(43) 공개일자 2016년07월08일  
(56) 선행기술조사문헌  
US20080117994 A1\*  
\*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
삼성전자주식회사  
경기도 수원시 영통구 삼성로 129 (매탄동)  
(72) 발명자  
이대영  
경기도 성남시 분당구 정자일로 177 인텔리지Ⅱ  
C동 1803호  
김재화  
경기도 화성시 동탄중앙로 189 시범다운마을월드  
메르디앙반도유보라아파트 340동 301호  
(74) 대리인  
이건주, 김정훈

전체 청구항 수 : 총 11 항

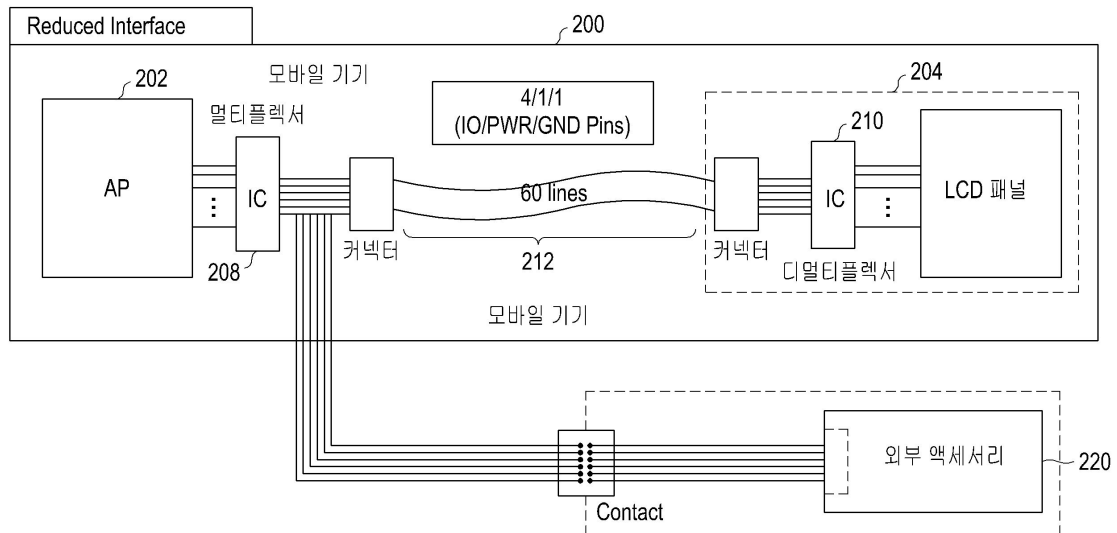
심사관 : 김세영

(54) 발명의 명칭 모바일 기기에서 신호를 처리하는 방법 및 장치

(57) 요약

본 발명은, 모바일 기기에서 신호를 처리하는 방법에 있어서, 메인 프로세서와, 상기 모바일 기기를 통해서 이용할 수 있는 부가 기능들을 지원하는 부가 기기들 간에 송수신되는 신호들을 미리 결정된 적어도 2개의 속도에 따라 분류하는 과정과, 상기 분류된 신호들을 상기 적어도 2개의 속도 각각을 지원하는 전송 선로를 이용하여 송수신하는 과정을 포함한다.

대표도



(72) 발명자

**고일석**

서울특별시 송파구 올림픽로32길 50-17

**구명하**

경기도 수원시 영통구 매영로 10 삼성2차아파트 5동 503호

**김재현**

경기도 수원시 영통구 매탄로 82 우남퍼스트빌아파트 204동 704호

**김원기**

경기도 수원시 영통구 영통로154번길 56 망포한양수자인에듀파크 102동 801호

**김현무**

경기도 성남시 분당구 야탑로 20 탐마을선경아파트 113동 201호

**홍승표**

경기도 수원시 영통구 매탄로126번길 66 주공그린빌아파트 202동 903호

**명세서**

**청구범위**

**청구항 1**

모바일 기기에 의해 신호를 처리하는 방법에 있어서,

상기 모바일 기기 내 메인 프로세서와 상기 메인 프로세서에 연결된 비디오 기기 간에 송수신되는 복수의 신호들을, 제1 속도를 지원하는 데이터 선로 및 제2 속도를 지원하는 제어 선로로 분류하는 동작, 여기서 상기 데이터 선로는 양방향 통신을 지원하고;

상기 데이터 선로를 통해, 상기 데이터 선로에서의 통신 방향 변경을 나타내는 전환 신호를 전송하는 동작; 및

상기 전환 신호에 따라, 상기 분류된 신호들을 상기 데이터 선로 및 상기 제어 선로를 통해 송수신하는 동작을 포함하며,

상기 전환 신호는 별도의 채널을 통해서 전송되거나, 미리 결정된 패턴을 가진 신호 형태로 전송되는 방법.

**청구항 2**

제1항에 있어서,

상기 복수의 신호들은 상기 비디오 기기와 관련된 데이터 신호들 및 제어 신호를 포함하고,

상기 데이터 선로는 상기 제1 속도를 지원하고,

상기 제어 선로는 상기 제1 속도에 비해 느린 상기 제2 속도를 지원하는 방법.

**청구항 3**

삭제

**청구항 4**

삭제

**청구항 5**

제1항에 있어서,

상기 데이터 선로는 차등 시그널링을 위한 와이어 페어로 구성되고,

상기 제어 선로는 공용 모드 시그널링을 위한 와이어 페어로 구성되는 방법.

**청구항 6**

제1항에 있어서,

상기 데이터 선로는 상기 메인 프로세서 및 상기 비디오 기기 간의 차등 시그널링 와이어 페어(a differential signaling pair of wires)로 구성되고,

차등 시그널링 신호들 및 직류 전력이 상기 데이터 선로의 상기 차등 시그널링 와이어 페어를 통해 동시에 전송되는 방법.

**청구항 7**

제1항에 있어서,

상기 제어 선로는 양방향 통신을 지원하고,

상기 제어 선로에서의 양방향 통신 시작이 검출되는 것에 기반하여 상기 모바일 기기의 전력 상태가 제어되는 방법.

**청구항 8**

신호를 처리하는 모바일 기기에 있어서,

상기 모바일 기기 내 메인 프로세서와 상기 메인 프로세서에 연결된 비디오 기기 간에 송수신되는 복수의 신호들을, 제1 속도를 지원하는 데이터 선로 및 제2 속도를 지원하는 제어 선로로 분류하도록 구성된 제어부; 및

상기 제어부의 지시에 따라 상기 분류된 신호들을 상기 데이터 선로 및 상기 제어 선로를 통해 송수신하도록 구성된 송수신부를 포함하고,

상기 데이터 선로는 양방향 통신을 지원하고,

상기 송수신부는, 상기 분류된 신호들을 송수신하기 전에 상기 데이터 선로에서의 통신 방향 변경을 나타내는 전환 신호가 상기 데이터 선로를 통해 전송되도록 구성되고,

상기 전환 신호는 별도의 채널을 통해서 전송되거나, 미리 결정된 패턴을 가진 신호 형태로 전송되는 모바일 기기.

**청구항 9**

제8항에 있어서,

상기 분류된 신호들을 직렬 신호로 변환하고, 상기 데이터 선로 및 상기 제어 선로를 통해서 수신된 직렬 신호를 병렬 신호들로 변환하는 변환부를 더 포함하는 모바일 기기.

**청구항 10**

제8항에 있어서,

상기 복수의 신호들은 상기 비디오 기기와 관련된 데이터 신호들 및 제어 신호를 포함하고,

상기 데이터 선로는 상기 제1 속도를 지원하고,

상기 제어 선로는 상기 제1 속도에 비해 느린 상기 제2 속도를 지원하는 모바일 기기.

**청구항 11**

삭제

**청구항 12**

삭제

**청구항 13**

제8항에 있어서,

상기 데이터 선로는 차등 시그널링을 위한 와이어 페어로 구성되고,

상기 제어 선로는 공용 모드 시그널링을 위한 와이어 페어로 구성되는 모바일 기기.

**청구항 14**

제8항에 있어서,

상기 데이터 선로는 상기 메인 프로세서 및 상기 비디오 기기 간의 차등 시그널링 와이어 페어(a differential signaling pair of wires)로 구성되고,

차등 시그널링 신호들 및 직류 전력이 상기 데이터 선로의 상기 차등 시그널링 와이어 페어를 통해 동시에 전송되도록 구성된 모바일 기기.

**청구항 15**

제8항에 있어서,

상기 제어 신호는 양방향 통신을 지원하고,

상기 제어 신호에서의 양방향 통신 시작이 검출되는 것에 기반하여 상기 모바일 기기의 전력 상태가 제어되도록 구성된 모바일 기기.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 모바일 기기에서 신호를 처리하는 방법 및 장치에 관한 것이다.

**배경 기술**

[0002] 모바일 기기를 통해서 다양한 기능 및 성능을 지원할 수 있도록 여러 구성요소들이 결합됨으로 인하여, 무선 상에서 동작하는 모바일(mobile) 기기에서 칩(chip) 간 또는 디바이스 간 통신을 위한 고속 데이터 전송에 대한 요구는 계속 증가 추세이다. 예를 들어, 모바일 기기의 디스플레이 장치의 경우 FHD(Full High Definition)을 넘어 QHD(Quad HD)로 해상도가 증가하고 있으며, 이미지 센서의 경우도 1300만 픽셀 이상의 해상도를 지원할 수 있다. 또한, 액세서리 용품 중에도 카메라나 디스플레이를 활용하기 위해서 고대역의 신호 전송을 필요로 하는 용품들이 등장하고 있는 추세이다. 이러한 고대역의 신호를 칩 간 혹은 디바이스 간에 전달하기 위해서, 모바일 기기를 구성하는 각각의 구성 요소들 사이의 인터페이스(IF: interface)를 규정하는 MIPI(Mobile Industry Processor Interface) 규격이 널리 사용되고 있다.

[0003] 도 1은 일반적인 MIPI 규격을 기반으로 모바일 기기 내에서 각 용도별로 정의되는 인터페이스들의 예를 도시한 도면이다.

[0004] 도 1을 참조하면, 모바일 디바이스는 상기 모바일 디바이스의 전반적 신호 처리를 제어하는 어플리케이션 프로세서(AP: application processor, 102)와, 모뎀(104), RFIC(Radio Frequency Integrated Circuit, 106) 등을 포함하여 구성되며, 다양한 성능 및 기능들을 지원하는 부가 장치들과 연결될 수 있다. 도 1의 구성은 설명의 편의상, 모바일 디바이스의 개략적인 구성을 도시한 도면이다. 예를 들어, MIPI 규격에서는 디스플레이 유닛(108)을 위한 인터페이스로 DSI(Display Serial Interface)가 정의되고, 카메라(110)를 위한 인터페이스로 CSI(Camera Serial Interface)가 정의된다. 그 외에도 마이크(112) 및 스피커(114)는 모뎀과 슬림버스(slimbus)를 통해서 링크가 설정될 수 있다. 이 외에도, 모바일 장치 내에 센서들이 장착되거나, 배터리 등이 장착될 수 있다. 도 1에 도시한 각 기기별 인터페이스를 통해서, 해당 기기들 각각은 AP(102)와 신호를 송수신할 수 있다.

[0005] MIPI 규격에서는 모바일 기기의 내부 디바이스간 인터페이스를 위하여 시리얼 방식을 주로 사용하며, 시리얼 방식을 사용하여 하드웨어의 구성을 단순화하고, 고속의 인터페이스를 가능하도록 하기 위한 디퍼런셜 페어(differential pair) 방식을 사용한다. 이러한 디퍼런셜 페어 방식의 시리얼 인터페이스는 D-PHY와 M-PHY를 사용한다. 이러한 PHY 스펙이 고대역폭을 전송하는데 한계가 있기 때문에 물리적 레인(lane)의 수를 늘리는 방법으로 고대역폭 신호를 전송하고 있다.

[0006] 또한, 모바일 기기 자체에도 GPS(Global Positioning System)나 가속도 센서 등 기존의 부가 장치 이외에 심박 센서나 습도 센서 등의 다양한 센서나 부가 장치들이 사용되는 추세이다. 이러한 부가 장치들에 대한 제어 신호들은 영상 또는 이미지 신호에 비해 대역폭이 낮다. 하지만, 각 부가 장치는 해당 부가 장치를 직관적으로 제어하기 위해서 제어 신호용 레인을 따로 구비하고 있다. 따라서 제어 신호를 위한 레인들의 수 역시 무시할 수 없는 상황이다.

[0007] 이러한 이유들을 통해서 모바일 기기에서 사용하는 칩 간 혹은 디바이스 간 인터페이스의 물리적 레인 수가 증가하고 있으며, 서로 간의 간섭으로 인한 신호 무결성(Signal Integrity) 저하, 전자 방해(EMI: Electro-magnetic Interference), 물리적인 연결을 위한 칩 배치 측면에서 많은 문제들이 야기된다.

**발명의 내용**

**해결하려는 과제**

[0008] 이하 본 발명의 실시 예에서는 모바일 기기 내에서 신호를 처리하는 물리적 연결선들을 효율적으로 감소시키는 장치 구성 및 그에 따른 동작을 제안한다.

**과제의 해결 수단**

[0009] 본 발명의 실시 예에 따른 방법은; 모바일 기기에서 신호를 처리하는 방법에 있어서, 메인 프로세서와, 상기 모바일 기기를 통해서 이용할 수 있는 부가 기능들을 지원하는 부가 기기들 간에 송수신되는 신호들을 미리 결정된 적어도 2개의 속도에 따라 분류하는 과정과, 상기 분류된 신호들을 상기 적어도 2개의 속도 각각을 지원하는 전송 선로를 이용하여 송수신하는 과정을 포함한다.

[0010] 본 발명의 실시 예에 따른 장치는; 모바일 기기에서 신호를 처리하는 방법에 있어서, 메인 프로세서와, 상기 모바일 기기를 통해서 이용할 수 있는 부가 기능들을 지원하는 부가 기기들 간에 송수신되는 신호들을 미리 결정된 적어도 2개의 속도에 따라 분류하는 제어부와, 상기 제어부의 지시에 따라 상기 분류된 신호들을 상기 적어도 2개의 속도 각각을 지원하는 전송 선로를 이용하여 송수신하는 송수신부를 포함한다.

**발명의 효과**

[0011] 본 발명의 실시 예에 따른 모바일 기기는 메인 프로세서와, 상기 모바일 기기를 통해서 이용할 수 있는 부가 기능들을 지원하는 부가 기기들 간에 송수신되는 신호들을 미리 결정된 적어도 2개의 속도에 따라 분류하고, 상기 분류된 신호들을 상기 적어도 2개의 속도 각각을 지원하는 전송 선로를 이용하여 송수신함에 따라 모바일 기기에서 신호 처리시 연결선들의 수량 및 전력 소모를 감소시키고, 다른 프로토콜 및 인터페이스를 지원하는 신호들을 연결선 추가 없이 송수신할 수 있다.

**도면의 간단한 설명**

[0012] 도 1은 일반적인 MIPI 규격을 기반으로 모바일 기기 내에서 각 용도별로 정의되는 인터페이스들의 예를 도시한 도면,

도 2a는 일반적인 모바일 기기의 구성 예를 도시한 도면,

도 2b는 도 2a의 모바일 기기에 본 발명의 실시 예가 적용된 경우의 구성 예를 도시한 도면,

도 2c는 발명의 실시 예에 따라 모바일 기기 내에 장착되는 멀티플렉서 및 디멀티플렉서의 개략적인 구성도의 일 예,

도 3a는 본 발명의 실시 예에 따른 멀티플렉서의 세부 블록 구성도의 일 예,

도 3b는 본 발명의 실시 예에 따른 디멀티플렉서의 세부 블록 구성도의 일 예,

도 4a,b는 본 발명의 실시 예에 따른 데이터 경로 및 제어 경로에서 전송되는 신호가 시간축에서 구성된 예를 도시한 도면,

도 5는 본 발명의 실시 예에 따라 제어 경로 내에서의 송수신 전환 시 지연을 최소화하기 위한 모바일 기기의 구성 예,

도 6은 본 발명의 실시 예에 따라 IC2 기반 신호를 처리하는 모바일 기기의 구성 예,

도 7a는 본 발명의 실시 예에 따른 SLIMbus 기반 신호를 처리하기 위한 모바일 기기의 구성 예,

도 7b는 본 발명의 실시 예에 따른 가상 슬레이브 또는 가상 마스터 내에 포함된 데이터 생성부의 블록 구성도의 일 예,

도 8a는 본 발명의 실시 예에서 적용할 차등 및 공용 모드 시그널링이 적용된 신호의 예를 도시한 도면,

도 8b는 본 발명의 실시 예에 따라 차등 및 공용 모드 시그널링을 적용한 모바일 기기의 구성 예를 도시한 도면,

도 8c는 본 발명의 실시 예에 따른 공용 모드 시그널링을 DC 전력의 전송에 적용한 예를 도시한 도면,

도 9는 본 발명의 다른 실시 예에 따른 공용 모드 성분 신호를 이용한 TDD 양방향 통신에서 별도의 채널을 통해서 전환 신호를 전송함에 따라 통신 전환을 수행하는 경우의 동작 흐름도의 일 예.

**발명을 실시하기 위한 구체적인 내용**

[0013] 이하 첨부된 도면을 참조하여 본 발명의 바람직한 실시 예에 대한 동작 원리를 상세히 설명한다. 도면상에 표시

된 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 참조번호로 나타내었으며, 다음에서 본 발명을 설명함에 있어 관련된 공지 기능 또는 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략할 것이다. 그리고 후술되는 용어들은 본 발명에서의 기능을 고려하여 정의된 용어들로서 이는 사용자, 운용자의 의도 또는 관례 등에 따라 달라질 수 있다. 그러므로 그 정의는 본 명세서 전반에 걸친 내용을 토대로 내려져야 할 것이다.

- [0014] 이하, 본 발명의 실시 예에서는 모바일 기기를 통해서 수행되는 기능 및 서비스들을 수행하기 위해서 모바일 기기 내에서 송수신되는 신호들에 대한 연결선들을 최소화하는 방법 및 그에 다른 장치 구성을 제안한다. 이에 따라 본 발명의 실시 예에서는 모바일 기기 내에서 송수신되는 신호들을 적어도 2개의 속도를 기준으로 분류하고, 분류된 신호들에 대해 서로 다른 속도가 적용되는 전송 선로를 분배한다. 이하, 본 발명의 실시 예가 적용될 수 있는 모바일 기기는 스마트 폰(smart phone), 태블릿 PC(tablet Personal Computer) 등을 예로 들 수 있다.
- [0015] 도 2a는 일반적인 모바일 기기의 구성 예를 도시한 도면이다.
- [0016] 도 2a를 참조하면, 모바일 기기(200)에 장착될 수 있는 부가 장치들 중 일 예로, LCD 패널(panel, 204)과 AP(Application Processor, 202) 간의 인터페이스에 대한 구성 예를 도시하고 있다. AP(202)는 해당 모바일 기기에서 요구되는 운영 체제(OS: operating system), 어플리케이션들을 구동시키고, 다수의 부가 장치들과의 인터페이스를 제어하는 기능을 수행한다. 즉, AP(202)는 모바일 기기(200) 내에서 송수신되는 신호들의 전반적인 처리를 담당한다. 이러한 AP(202)는 시스템 온 칩(system on chip) 형태로 모바일 기기(200) 내에 장착될 수 있다. 그리고, 도 2a에 도시한 바와 같이, AP(202)와 LCD 패널(204)간의 인터페이스를 위해서 일 예로, 총 40개의 케이블(cable, 206)이 장착될 수 있다.
- [0017] 도 2b는 도 2a의 모바일 기기에 본 발명의 실시 예가 적용된 경우의 구성 예를 도시한 도면이다.
- [0018] 도 2b를 참조하면, 모바일 기기(202)는 AP(202)의 입/출력선들(이하, 연결선'이라 칭함)과 연결되는 멀티플렉서(208)를 구비하고, 상기 LCD 패널(204)의 연결선들과 연결되는 디멀티플렉서(210)를 구비한다. 그리고, 상기 멀티플렉서(208)는 모바일 기기 내에 장착된 부가 장치뿐만 아니라, 외부에서 상기 모바일 기기(202)에 연결되는 외부 액세서리(220)에게 상기 AP(202)에서 발생한 신호들을 전달하는 역할 역시 수행할 수 있다.
- [0019] 그리고, 상기 멀티플렉서(208) 및 디멀티플렉서(210) 각각은 본 발명의 실시 예에 따라 자신의 연결선들을 통해서 입/출력되는 신호를 미리 결정된 기준에 따라 2개의 속도로 분류하고, 분류된 연결선들을 도 2a에서의 인터페이스를 구성하는 케이블 수에 비해 훨씬 줄어든 6개의 케이블(212)로 연결시키는 기능을 수행한다. 도 2a,b에서 AP 및 부가 장치간에 연결선들의 수는 일 예로서 설명한 것일 뿐, 본 발명의 실시 예는 다양한 연결선들의 수를 지원할 수 있다.
- [0020] 도 2c는 발명의 실시 예에 따라 모바일 기기 내에 장착되는 멀티플렉서 및 디멀티플렉서의 개략적인 구성도의 일 예이다. 설명의 편의상, 도 2c의 멀티플렉서 및 디멀티플렉서가 도2b의 멀티플렉서(208) 및 디멀티플렉서(210)에 대응되는 경우를 가정하자.
- [0021] 도 2c를 참조하면, 먼저, 멀티플렉서(208)의 경우, D-PHY IF(222)부는 상기 AP(202)의 연결선들 중 클럭 신호가 입출력되는 연결선들과 데이터 신호들이 입출력되는 연결선들이 연결된다. 그리고, CTRL IF부(224)는 상기 AP(202)의 연결선들 중 제어 신호들이 입출력되는 연결선들이 멀티플렉서(208)과 연결된다. 마찬가지로, 디멀티플렉서(210) 역시, 상기 LCD 패널(204)의 연결선들 중 클럭 신호들 및 데이터 신호들이 입출력되는 연결선들이 D-PHY IF(232)부와 연결된다. 그리고 상기 연결선들 중 제어 신호들이 입출력되는 연결선들이 CTRL IF부(234)와 연결된다. 그리고, 본 발명의 실시 예에 따른 멀티플렉서(208) 및 디멀티플렉서(210) 각각은 입출력되는 병렬 신호를 직렬 신호로 변환하는 SerDes(serializer/deserializer)를 각각 포함한다. 그리고, 멀티플렉서(208)에 포함된 SerDes(246)와 디멀티플렉서(210)에 포함된 SerDes(236) 각각은 본 발명의 실시 예에 따라 서로 다른 속도를 갖는 케이블들과 연결된다. 구체적으로, 본 발명의 실시 예에서는 일 예로, SerDes들(236, 246)이 연결되는 케이블들을 상대적으로 빠른 속도가 요구되며, 단방향으로 전송되는 신호들 예를 들어, 데이터 신호들이 입력되는 7.5Gbps의 속도를 지원하는 케이블들(248)과, 상대적으로 느린 속도가 요구되며, 양방향으로 전송될 수 있는 신호들 예를 들어, 제어 신호들이 입력되는 3.75Gbps의 속도를 지원하는 케이블들(249)로 구성된 경우를 가정하여 설명한다. 도 2c의 경우, 설명의 편의상, 각 속도별 케이블이 2개씩 구성되는 경우를 예시하였다. 그러나, 본 발명의 실시 예에 따라 멀티플렉서 및 디멀티플렉서 각각에 대한 SerDes들의 연결선들이 지원하는 속도 및 대응하는 케이블들의 수는, 반드시 앞서 설명한 속도 및 개수에 대응하는 경우에만 한정되는 것이 아니며 다양한 속도 및 개수가 적용될 수 있다. 본 발명의 실시 예에 따른 SerDes들은 구체적인 예로 상기 LCD 패널을

통해서 비디오 신호를 전송하는 경우를 가정하면, 7.5Gbps의 속도를 지원하는 케이블들(248) 및 3.75Gbps의 속도를 지원하는 케이블들(249)을 이용하여, 총 10가닥의 비디오 신호 연결선 및 총 24개의 제어 신호 연결선을 통해서 수신되는 신호들을 합쳐서 직렬 신호 형태로 전송할 수 있다.

[0022] 이하, 본 발명의 실시 예에서는 모바일 기기 내에 설치한 멀티플렉서/디멀티플렉서를 이용하여 서로 다른 규격 별 신호들에 대한 인터페이스를 통합하고, 지연(latency)을 최소화하면서 해당 기능은 동일하게 유지하는 방법을 제안한다. 이를 위해서, 멀티플렉서/디멀티플렉서의 입출력 신호는 기존 프로토콜의 위반없이 터널링할 수 있어야 한다. 이러한 터널링을 지원하기 위해서, 본 발명의 실시 예에서는 다른 프로토콜 별 신호들 각각에 대응하는 신호를 첫번째 레벨인 PHY 계층(layer)에서만 멀티플렉싱하는 L1 터널링 방식을 사용할 수 있다. 본 발명의 실시 예에서는 L1 터널링 방식을 사용함에 따라 다른 프로토콜을 위반하는 케이스를 최소화하면서 동시에 전력소모와 면적에 최적화된 시스템을 설계할 수 있다. 이하, 본 발명의 실시 예에서는 모바일 기기 내에서 AP 및 부가 장치간에 송수신되는 신호들을 데이터 신호와 제어 신호로 분류하고, 각 신호의 송수신에 대해 서로 다른 속도를 지원하는 레인을 사용한다. 데이터 신호는 이미지, 비디오 신호등에 해당하고, 제어 신호는 GPIO(General Purpose Input/output) 핀(PIN)을 통해서 입출력될 수 있는 신호에 대응한다. GPIO 핀은 모바일 디바이스 내에 특정 부가 장치를 제어하기 위한 키 입력을 수신하거나, 소프트웨어상의 특정 상황에 대해 해당 장치가 동작하도록 하는 제어 신호를 입력받을 수도 있다.

[0023] 도 3a와 3b 각각은 본 발명의 실시 예에 따른 멀티플렉서와 디멀티플렉서의 세부 블록 구성도의 일 예이다. 여기서, 파란색은 데이터 신호 일 예로, 비디오 신호 전송을 위한 데이터 경로를 표기한 것이다.

[0024] 도 3a를 참조하면, 멀티플렉서(300)는 AP를 통해서 데이터 경로들로 입력되는 데이터 신호들을 DSI에서 지원하는 총 4개의 D-PHY에 매핑시키는 HS(Hign Speed) 버퍼들(302)과, 입/출력 신호들의 직렬 및 병렬 변환을 위한 SerDes(310)를 포함한다. 본 발명의 실시 예에 따른 SerDes(310)는 시리얼라이저1(312)과, 시리얼 라이저2(314) 및 디시리얼라이저(316)를 포함한다. 상기 시리얼 라이저1(312)은 상기 4개의 D-PHY 각각을 통해서 입력되는 데이터 신호들을 하나의 차동 페어(differential pair)로 묶어서 직렬 신호 형태로 출력한다. 본 발명의 실시 예에서는 데이터 신호의 대표적인 예로, 비디오 신호를 가정하여, 비디오 신호의 크기(1080p기준)와 상기 비디오 신호를 지원하는 프로토콜에서 추가되는 오버헤드를 감안하여, 각 D-PHY에 대응하는 라인마다 1.875Gbps의 신호를 처리할 수 있도록 상기 시리얼 라이저1(310)이 최저 7.5Gbps의 데이터 전송 속도를 지원하도록 구성할 수 있다.

[0025] 한편, 도 3a 내지 3b에서 붉은색은 제어 신호를 위한 제어 경로를 표기한 것이다. 상기 멀티플렉서(300)는 양방향으로 전송되는 제어 신호들을 분류하여 저장하는 LP(Low power) 버퍼들(304)을 포함한다. 그리고, 시리얼 라이저2(314)는 제어 신호의 대표적인 예로, GPIO 신호들을 양방향을 지원하는 하나의 차동 페어로 묶어서 직렬 형태로 출력한다. 상기 시리얼 라이저2(314)는 일 예로, 3.75Gbps의 데이터 전송 속도를 지원하도록 구성한다. 그리고, 상기 SerDes(310)는 양방향으로 송수신되는 제어 신호의 특성에 따라 하나의 차동 페어로 묶어서 직렬 형태로 수신되는 제어 신호를 4개의 신호로 분리하여 출력하는 디시리얼라이저(316)를 포함한다.

[0026] 도 3b를 참조하면, 디멀티플렉서(320)는 도3a의 멀티플렉서(300)의 송신 측면 장치들에 대응하는 수신 측면 장치들을 포함한다. 상기 디멀티플렉서(320)는 상기 멀티플렉서(300)의 SerDes를 통해서 하나의 차동 페어로 묶여 수신되는 직렬 신호를 다시 4개의 데이터 신호들로 분류하여 각 D-PHY에 매핑시켜 출력하는 디시리얼라이저(332)를 포함한다. 상기 디시리얼라이저(332)는 일 예로, 7.5Gbps의 데이터 전송 속도를 지원하도록 구성한다. 그리고, 멀티플렉서(300)에서 양방향 제어 신호 처리를 위한 LP 버퍼들(302), 시리얼 라이저2(314) 및 디시리얼라이저(316) 각각에 대응하는 LP 버퍼들(324), 시리얼 라이저1(334) 및 디시리얼 라이저(336)를 포함한다.

[0027] 시리얼 라이저들 또는 디시리얼 라이저 각각의 데이터 전송 속도인 7.5Gbps, 3.75Gbps는 일 예로 설명한 것일 뿐, 본 발명의 실시 예에 따른 SerDes는 다양한 데이터 전송 속도를 지원하도록 구현될 수 있다. 예를 들어, D-PHY에 대응하는 라인별 전송 속도가 N이라 가정하면, 상기 시리얼 라이저1(310)에서 요구되는 데이터 전송 속도는 4\*N이 될 수 있다.

[0028] 도 4a,b는 본 발명의 실시 예에 따른 데이터 경로 및 제어 경로에서 전송되는 신호가 시간축에서 구성된 예를 도시한 도면이다. 설명의 편의상, 도 3a,b에서의 멀티플렉서 및 디멀티플렉서 각각에서의 데이터 경로 및 제어 경로에서 전송되는 신호인 경우를 가정하자.

[0029] 도 4a를 참조하면, 데이터 경로는 제어 경로보다 빠른 전송 속도 일 예로, 7.5Gbps의 데이터 전송 속도를 지원하며 단방향 통신을 지원한다. 이에 따라, 데이터 경로를 통해서 전송되는 데이터 신호는 D-PHY를 통해서 동일



시점에서 병렬 신호 형태로 입력된 각 데이터 신호들(400) 즉, H0 내지 H7을 직렬 형태 신호로 구성한다. 그리고, 상기 데이터 신호는 다음 시점에서 입력되는 병렬 신호들과 상기 데이터 신호들(400)을 구분하기 위해서 패킷 구분 신호(402) 즉, P1 및 P2를 삽입한 형태로 구성된다.

[0030] 도 4b를 참조하면, 제어 경로는 데이터 경로에 비해 상대적으로 느린 속도 일 예로, 3.75Gbps의 데이터 전송 속도를 지원하며 양방향 통신을 지원한다. 이에 따라 제어 경로를 통해서 전송되는 제어신호(420)는 동일 시점에서 병렬 신호 형태로 입력된 각 제어 신호들(410) 즉, G0 내지 G7을 직렬 형태로 구성한다. 마찬가지로 상기 제어 신호는 다음 시점에서 입력되는 제어 신호들과 상기 제어 신호들(410, 414)을 구분하기 위해서 패킷 구분 신호(412, 416)를 제어 신호들(410, 414) 사이에 삽입한다. 상기 제어 신호(420)는 TDD(Time Division Duplex) 방식의 양방향 통신을 지원하기 위해서 업스트림(up stream)과 다운스트림(down stream)에 사용되는 시간을 동일하게 나누어 서로 번갈아 가면서 전송하는 방식을 사용할 수 있다. 이에 따라 상기 패킷 구분 신호들(412, 416)은, 각 업 스트림(414) 및 다운 스트림(416) 사이에 삽입되는, 일 예로, 2.667ns의 GI(guard interval)에 대응하며, 송신과 수신 시 데이터의 충돌을 방지하기 위해서 사용될 수 있다.

[0031] 상기한 바와 같이, 모바일 기기 내에서 제어 경로를 통해서 송수신되는 제어 신호는 양방향 신호이므로, 상기 제어 경로 내에서 송수신 전환 시 지연을 최소화하는 구현이 요구된다.

[0032] 도 5는 본 발명의 실시 예에 따라 제어 경로 내에서의 송수신 전환 시 지연을 최소화하기 위한 모바일 기기의 구성 예이다.

[0033] 도 5를 참조하면, 본 발명의 실시 예에 따른 모바일 기기는 양방향 통신을 지원하는 레인(이하, '양방향 레인'이라 칭함) 앞단에 해당 양방향 레인의 양방향 통신 시작 여부를 미리 감지하기 위한 검출부(509)를 설치한다. 그리고, 상기 검출부(509)는 상기 검출 결과에 따라 모바일 기기의 전력 상태를 총 4가지 경우로 제어할 수 있다. 도 5의 마스터 및 슬레이브는 앞서 설명한 멀티플렉서/디멀티플렉서 각각에 대응한다. 마스터(500)는 모바일 기기의 AP로부터 SerDes(502)에서 사용되는 고속 클럭인 MIPI CLK(Clock) 신호를 입력받아 상기 PLL(506)에 전달하는 D-PHY 수신부(508)를 포함한다. 본 발명의 실시 예에 따른 검출부(509)는 하기 <표 1>에서 나타낸 바와 같이 메인 클럭 및 소스 클럭과 상기 PLL(phase locked loop) 회로(506)의 온 오프를 제어하여 총 4개의 전력 상태로 모바일 기기를 운용할 수 있다.

표 1

[0034]

	PLL	source clock	main clock
stand by	off	slow clock	slow clock
sub-tunneling	on	slow clock	PLL-out
normal	on	MIPI clock	PLL-out
ULP	off	slow clock	slow clock

[0035] 상기 <표 1>을 참조하면, 본 발명의 실시 예에 따른 모바일 기기의 전력 상태는, 상기 검출부(509)의 검출 결과에 따라서 스탠바이(stand by) 상태, 서브 터널링(sub-tunneling) 상태, 노멀 상태 및 ULP(Ultra Low Power) 상태 중 하나로 운용될 수 있다. 상기 노멀 상태는 모바일 기기의 전력 소모량이 최대인 상태로, 상기 PLL회로(506)의 전원을 오프하고, 소스 클럭 및 메인 클럭으로 슬로우 클럭이 입력된 상태이다. 상기 서브 터널링 상태는 상대적으로 느린 속도를 가진 서브 SerDes(504b)만을 동작시키는 상태로, 상기 PLL회로(506)의 전원을 온하고, 소스 클럭에 슬로우 클럭을 입력하고, 메인 클럭으로 상기 PLL회로(506)의 출력 신호를 연결한다. 마지막으로, 가장 낮은 전력 소모량을 갖는 ULP 및 스탠바이 상태의 경우, 해당 모바일 기기가 아이들 모드로 동작하는 전력 소모 상태에 대응한다. ULP 및 스탠바이 상태의 경우, 상기 PLL회로(506)의 전원을 오프하고, 소스 클럭 및 메인 클럭으로 슬로우 클럭이 입력된다.

[0036] 본 발명의 실시 예에 따른 검출부(509)는 미리 결정된 주기 또는 실시간으로 검출되는 양방향 레인의 검출 결과에 따라 전력 상태를 조정할 수 있다. 예를 들어, 전체 레인이 모두 최고 속도로 동작할 경우, 모바일 기기의 전력 상태는 앞서 설명한 노멀 상태로 운용된다. 만약, 모바일 기기 내에서 고속의 비디오 신호의 발생 없이 CTRL IF부만이 동작하는 경우를 가정하자. 이 경우, 상기 모바일 기기의 전력 상태를 ULP 상태로 운용하여 모바일 기기의 전력 소모를 최소화할 수 있다. 상기한 바와 같은 모바일 기기의 전력 상태에 대한 조정은 각 IF부 및 레인의 사용 유무에 따라 능동적으로 조절 가능하다.

[0037] 이하, 본 발명의 다른 실시 예에서는, 모바일 기기 내의 연결선들을 최소화하는 구성에서 특히, I2C(Inter-

Intergrated circuit) 프로토콜 신호를 처리하기 위한 방법 및 이를 위한 모바일 기기의 구조를 제안한다.

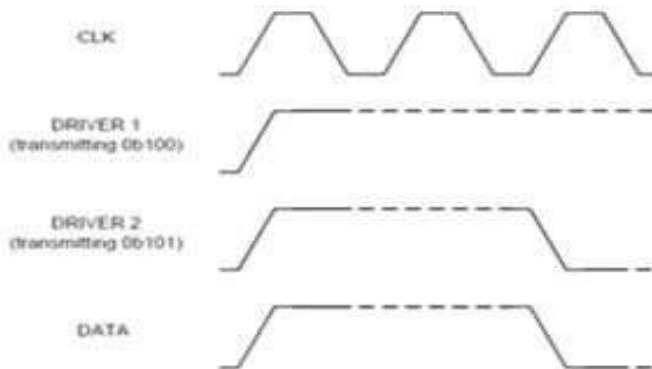
[0038] I2C 프로토콜은 속도가 느린 예를 들어, 100 Kbps/ 400 Kbps /1 Mbps /3.4 Mbps 정도의 데이터 전송 속도를 지원하는 시스템 설정(System Setting)용으로 주로 사용된다. I2C 프로토콜을 기반으로 하는 디바이스들의 신호들을 직렬로 연결할 수 있고, 마스터와 슬레이브로 동작하는 기기간 데이터 송수신을 위해서 2개의 케이블을 공유할 수 있다. I2C 프로토콜은 양방향 버스(Bus)이기 때문에, 다수의 마스터들이 다수의 슬레이브들과 통신 시 슬레이브로부터의 응답 지연, 또는 전기적 특성 변형으로 인해 변형될 가능성이 있다. 또한, I2C 프로토콜 신호의 경로에 중계기 역할을 수행하는 송수신부(transceiver)나 브릿지(bridge)를 삽입할 경우, 슬레이브로부터 발생하는 응답 지연에 삽입된 중계기로 인해 발생하는 라운드 트립 지연(round trip latency)이 더해져서, 응답 지연이 보다 길어지게 된다. 그러므로, 본 발명의 실시 예에서는 도 6에 도시한 바와 같이, 마스터와 슬레이브 각각의 IC2 프로토콜 신호의 아날로그 처리를 담당하는 부분(600a, 610a)에 대칭되는 구조의 가상 마스터(600b) 및 가상 슬레이브(601b)를 삽입한다. 가상 마스터(600b) 및 가상 슬레이브(601b)는 오픈 드레인(Open drain) 혹은 오픈 컬렉터(open collector) 구조를 갖는다. 마스터로 입력된 신호가 가상 마스터를 통해서 SerDes(602a)로 입력되어 다른 규격의 신호들과 합쳐져 직렬 형태로 출력된다. 마찬가지로, 슬레이브에 입력된 신호 역시 가상 슬레이브를 통해서 SerDes(604b)로 입력되어 다른 규격의 신호들과 합쳐져 직렬 형태로 출력된다. 상기한 바와 같이 마스터 및 슬레이브로 입력된 신호들이 다른 규격의 신호들과 합쳐져 직렬 형태로 출력됨에 따라 전체 신호들을 모두 확인하여 출력하는 경우에 비해 지연 시간이 최소화될 수 있다.

[0039] 이하, 본 발명의 다른 실시 예에서는, 모바일 기기 내의 연결선들을 최소화하는 구성에서 특히, SLIM(Serial low-power inter-chip media)bus 프로토콜 신호를 처리하는 방법 및 이를 위한 모바일 기기의 구조를 제안한다.

[0040] SLIMbus 인터페이스는 래거시 인터 칩(legacy inter-chip) 인터페이스인 SPI(Serial Peripheral interface), SSI(Synchronous Serial Interface), I2C, I2S(Integrated Interchip Sound)의 단점을 보완하기 위해서 제안되었다. 래거시 인터칩 인터페이스들은 슬레이브가 증가할때마다 와이어(wire)가 증가하고, P2P(peer to peer) 통신을 지원하는 반면, SLIMbus 인터페이스는 2개의 와이어(wire)를 사용하여 다중 슬레이브 및 다중 마스터를 지원할 수 있다. 이러한 SLIMbus 인터페이스는 디바이스(Device), 프로토콜, 프레임 계층(Frame layer) 및 물리 계층(Physical layer)을 포함하는 총 4개의 계층으로 구성된다. 이하, 본 발명의 실시 예에서는 SLIMbus 인터페이스에서 물리 계층의 기능을 유지하면서, SLIMbus 기반 신호들이 터널링될 수 있도록 한다. SLIMbus의 물리 계층은 물리적 미디엄 독립(PMI: Physical medium independent) 부분과 물리적 미디엄 종속(PMD: Physical medium dependent) 부분으로 나뉜다. 그리고, SLIMbus 인터페이스는 CLK 신호 및 데이터 신호 각각이 송수신되는 2개의 와이어로 구성되며, 비동기, 멀티 드랍(multi-drop) 버스 규격을 가지고 있다. 각 와이어는 단방향 통신을 지원하는 single-ended 모드, Ground referenced, Voltage mode로 동작할 수 있다. 여기서, Ground referenced는 전압 ground, 즉, '0V' 레벨을 기준으로 신호가 변하는 것을 의미하며, Voltage mode는 전압의 차이에 의해서 신호가 전달되는 것을 의미한다. 데이터 신호는 하기 <표 2>에 도시한 바와 같이, CLK 신호의 와이어에 대응하는 rising-edge에서 출력 또는 드라이브(drive)되고 falling-edge에서 캡처(capture)된다.

[0041] 하기 <표 2>는 SLIMbus 인터페이스에서의 신호 상태의 일 예를 나타낸 도면이다.

[0042] <표 2>



[0043]

[0044] 상기 <표 2>를 참조하면, 첫번째 파형은 CLK 신호의 파형을 나타내고, 마지막 파형은 DATA 신호의 파형을 나타

낸다. 그리고, 두번째 파형은 드라이버 1을 통해서 '0b100' 신호를 전송할 때의 파형을 나타내고, 세번째 파형은 드라이버 2를 통해서 '0b101' 신호를 전송할 때의 파형을 나타낸다.

[0045] SLIMbus 인터페이스에서 데이터 신호는 high, low, hold등의 3개의 상태를 가질 수 있다. CLK 신호는 Framer로 동작하는 디바이스를 통해서 생성가능하고, 나머지 디바이스들은 데이터 신호의 입력으로 사용된다. CLK 신호는 un-encoding 상태로 사용되고, 데이터 신호는 NRZI(Non-Return-to-Zero)로 인코딩(encoding)된다. NRZI는 이전 데이터 신호와 현재 데이터 신호가 상이(이하, '천이(transision)' 이라 칭함)하면 High 상태가 되고, 이전 데이터 신호와 현재 데이터 신호가 동일하면 Low 상태가 된다. 데이터 신호는 logic-OR 시그널링 방법을 사용한다. 이때, 각 컴포넌트(component)는 CLK 신호의 high 구간에서 High, Low상태로 데이터 신호를 드라이빙한다. 만약, 데이터 신호가 low상태일 경우, NRZI에 따라서 CLK 신호가 high 구간일지라도 데이터 신호를 hold한다. 그리고, CLK 신호의 low구간에서는 데이터 신호의 이전 상태를 hold한다. 이러한 특성은 다중 컴포넌트들이 멀티 드라이빙(multi-driving)을 할 경우 logical-OR 로 동작하게 한다. 앞서 설명한 NRZI와 logic-OR 시그널링은 다중 드라이빙을 방지하는 기술이다. NRZI는 데이터 신호가 High 상태일 때, 이전 값을 반전시키는 특징을 가지고 있다. 이러한 NRZI 특성으로 인해서, 서로 다른 컴포넌트가 DATA 신호를 high 상태로 드라이빙 할 경우, 서로 같은 상태(high또는 low)로 드라이빙하게 되어 충돌이 발생하지 않게 된다. 또한, 데이터 신호를 low 상태로 드라이빙할 경우, 각 logic-OR 시그널링에 따라 해당 드라이빙이 불필요하게 되어 컴포넌트간 충돌이 발생하지 않게 된다. 이하, 본 발명의 실시 예에서는 SLIMbus의 물리 계층에서의 기능을 유지하면서 신호 전달이 가능한 터널링 방식을 제안한다.

[0046] 도 7a는 본 발명의 실시 예에 따른 SLIMbus 기반 신호를 처리하기 위한 모바일 기기의 구성 예이다.

[0047] 도 7a를 참조하면, 본 발명의 실시 예에 따른 모바일 기기는 SLIMbus 기반 신호의 터널링을 위해서 멀티플렉서(702) 및 디멀티플렉서(710) 각각에 가상 슬레이브(704) 및 가상 마스터(7414)를 포함하도록 구성된다. 그리고, 상기 멀티플렉서(702) 및 디멀티플렉서(710) 각각은 상기 가상 슬레이브(704) 및 상기 가상 마스터(714)로부터 입력되는 데이터들의 변환을 위한 SerDes(706, 712)를 구성한다. 여기서, 일 예로, SerDes(706, 712) 각각은 32개의 병렬 신호를 1개의 직렬 신호로 변환하여 출력하고, 1개의 직렬 신호를 32개의 병렬 신호를 32개의 직렬 신호로 변환하여 출력하는 경우를 일 예로서 설명하였다. 그러나, 본 발명의 실시 예에 따른 SLIMbus 기반 신호를 처리하기 위해서 모바일 기기 내에 장착되는 SerDes 데이터 변환율은 다양하게 적용될 수 있다.

[0048] 상기 가상 슬레이브(704)는 SLIMbus 인터페이스를 위한 가상의 다비이스 구성소자에 해당하며, 2개의 와이어를 통해서 AP(700)로부터의 CLK 신호 및 데이터 신호를 입력받을 수 있다. 상기 데이터 신호에 대한 와이어는 양방향 통신을 지원한다. 상기 가상 마스터(7414)는 SLIMbus 인터페이스를 위한 가상의 Framer/manager에 해당하며, CLK 신호가 출력되고, 양방향 통신을 지원하며 데이터 신호가 출력되는 2개의 와이어가 슬레이브 디바이스(718)와 연결된다.

[0049] 본 발명의 실시 예에 따른 가상 슬레이브(704)는 SLIMbus 터널링을 위해서 특정 CMOS(complementary metal-oxide semiconductor) 양방향 입출력(IO: input output) 장치(720)와, 업 스트리머(Up-streamer)1,2(722a,b) 및 데이터 생성부(Data generator, 722c)를 포함한다. 상기 CMOS IO 장치(720)는 CLK 신호 및 데이터 신호 각각에 대응하는 2개의 입력부를 구비하고, 상기 CLK 신호를 상기 업 스트리머1(722 a)로 출력하고, 상기 데이터 신호를 상기 업 스트리머2(722b) 및 상기 데이터 생성부(722c)로 출력한다. 상기 CMOS IO 장치(720)는 입력 신호의 Low, High 상태를 명확하게 하기 위한 풀 업/다운(pull-up/down) 저항을 조절한다. 상기 업스트리머 1,2(722a, 722b)는 high 구간의 CLK 신호를 기반으로 데이터 신호를 높은 주파수로 샘플링(sampling)하여 Serdes(706)에게 전달한다. 그리고, 상기 Serdes(706)로부터 입력 신호를 수신하면, 상기 데이터 생성부(722c)는 SLIMbus 인터페이스에서 물리 계층의 특성에 따라서 입력된 데이터 신호의 천이를 확인하고, 천이가 발생하면 CLK 신호의 high인 구간에서 데이터 신호를 출력한다. 마찬가지로, 상기 가상 마스터(714) 역시 상기 가상 슬레이브(704)에 대응하게 CMOS IO 장치(730)와, 업스트리머(732c), 데이터 생성부(732b) 및 다운스트리머(732a)를 포함한다. 상기 가상 마스터(714)는 프레임 역할 수행하므로, CMOS IO 장치(730)가 SerDes(712)로부터 출력된 신호에 대해 발생하는 Slew rate를 조정하는 기능을 수행한다. 상기 업 스트리머(732c)는 상기 CMOS IO 장치(730)로부터 입력된 데이터 신호를 높은 주파수로 샘플링하여 SerDes(712)에게 전달한다. 상기 다운스트리머(732a)의 경우, 상기 SerDes(712)로부터 출력된 신호로부터 CLK 신호를 획득하여 상기 CMOS IO 장치(730)에게 출력한다. 그리고, 상기 데이터 생성부(732b)는 상기 SerDes(712)로부터 출력된 신호의 데이터 신호를 획득하여 상기 데이터 신호의 천이를 검출하면, CLK 신호가 High 인 구간에서 상기 데이터 신호를 상기 CMOS IO 장치(730)에게 출력한다. 그리고, 상기 데이터 생성부(732b)는 상기 SerDes(712)로부터 입력된 CLK 신호를

SLIMbus CLK 신호로 사용한다.

- [0050] 도 7b는 본 발명의 실시 예에 따른 가상 슬레이브 또는 가상 마스터 내에 포함된 데이터 생성부의 블록 구성도의 일 예이다. 설명의 편의상, 여기서 데이터 생성부는 도 7a의 데이터 생성부(722c 또는 732b)에 대응하는 경우를 가정하자.
- [0051] 도 7b를 참조하면, 본 발명의 실시 예에 따른 데이터 생성부는 입력되는 데이터 신호의 천이를 검출하고, 천이가 검출된 경우, CLK 신호의 high 구간에서 데이터 신호를 드라이빙하도록 구성된다. 구체적으로, 상기 데이터 생성부(722c 또는 732b)는 크게 데이터 신호 출력부(740a)와 데이터 신호의 천이 검출부(740b)로 구성된다. 상기 천이 검출부(740b)에서 출력 인에이블(output enable) 신호를 생성하고, 데이터 신호 출력부(740a)에서 이전 SLIMbus 데이터 신호의 반전 신호를 출력한다. 도 7c는 본 발명의 실시 예에 따른 데이터 생성부에서 처리되는 신호들의 파형 예를 도시한 도면이다. 도 7 c를 참조하면, t1 시점에서 천이 검출부(740)는 SerDes로부터 입력된 데이터 신호의 천이를 검출한다. 그러면, 상기 데이터 구성부(740a)는 t1 시점에서 SLIMbus CLK 신호의 high 구간동안 SLIMbus 데이터 신호를 High 상태로 유지한다. 그리고, 천이 검출부(740)는 SerDes로부터 입력된 데이터 신호의 천이가 검출되지 않을 경우, t2시점에서의와 같이 상기 데이터 구성부(740a)는 풀 업/다운 저항을 이용하여 SLIMbus 데이터 신호를 High 상태를 약하게 유지한다.
- [0052] 이하, 본 발명의 다른 실시 예에서는 차등 및 공용 모드(common mode signaling)을 사용하여 모바일 기기 내에서 사용되는 다수의 신호 전송 선로를 최소화하는 방법을 제안한다.
- [0053] 본 발명의 실시 예에서는 모바일 기기 내에서 수백Mbps 급 이상의 고속 신호 전송을 고려하여 차등 시그널링을 고려한다. 차등 시그널링은 2개의 선로를 이용하지만 낮은 신호 진폭(amplitude)에 따라 신호 전달 시 간섭을 최소화할 수 있다.
- [0054] 도 8a는 본 발명의 실시 예에서 적용할 차등 및 공용 모드 시그널링이 적용된 신호의 예를 도시한 도면이다.
- [0055] 도 8a를 참조하면, 차등 시그널링의 경우, 180도의 위상차를 갖는 2개의 신호들의 진폭을 감산하여, 감산 전 신호들의 진폭 대비 2배의 진폭을 갖는 차등 신호를 생성할 수 있다. 구체적인 예로, 진폭 크기가 1인 실선 신호(800a)에 대해 상기 실선 신호(800a)와 180도의 위상 차를 갖으며, 진폭 크기가 -1인 점선 신호(800b)의 진폭을 감산하여 총 진폭 크기가 2인 차등 신호(800c)가 출력될 수 있다. 일반적인 차등 신호에서 파형의 기준에 해당하는 공통 모드 성분(802a,b)은 DC (direct current) 레벨로 고정된다. 반면, 본 발명의 실시 예에서는 차등 신호의 공통 모드 성분 신호를 양방향 신호 전송에 이용한다.
- [0056] 도 8b는 본 발명의 실시 예에 따라 차등 및 공용 모드 시그널링을 적용한 모바일 기기의 구성 예를 도시한 도면이다. 도 8b의 구성을 통해서 기존의 차등 시그널링을 사용할 경우, 모바일 기기에서 요구되는 전송 선로의 수를 증가시키지 않고도 데이터 전송률을 높일 수 있다.
- [0057] 공용 모드 성분 신호는 단방향 통신을 지원하기 때문에, 공용 모드 성분 신호에 일부 데이터를 실을 경우, 차등 신호의 전송 속도보다는 낮은 전송 속도를 갖는다. 그러므로, 본 발명의 실시 예에서는 제어 신호를 공용 모드 성분 신호를 통해서 전송하고, 데이터 신호를 차등 신호를 통해서 전송하도록 도 8b에서와 같이 송수신기를 구성할 수 있다. 이러한 송수신기는 본 발명의 실시 예에 따른 모바일 기기 내의 멀티플렉서 및 디멀티플렉서를 대체할 수 있다.
- [0058] 차등 신호와 공용 모드 성분 신호는 전기적으로 분리되어 있기 때문에 서로 다른 방향으로 사용할 수 있다. 즉, 차등 신호 형태로 전송되는 데이터 신호가 송신 방향으로 설정될 경우, 공용 모드 성분 신호에 실어서 전송되는 제어 신호의 송신 방향은 상기한 데이터 신호의 역방향으로 설정될 수 있다. 이에 따라, 본 발명의 실시 예에서는 도 8b에 도시한 바와 같이, 차등 신호의 전송 선로는 단방향 통신을 지원하면서, 동시에 공용 모드 성분 신호의 전송 선로는 양방향 통신을 지원하도록 구성할 수 있다. 이 경우, 도면에 도시하지는 않았으나, 입력 신호 판단부를 추가하여, 입력 신호의 속도를 확인하고, 확인된 속도에 따라 해당 입력 신호의 전송 선로를 차등 신호의 전송 선로 및 공용 모드 성분 신호의 전송 선로 중 하나로 분배한다. 구체적으로, 입력 신호가 데이터 신호인 경우, 상기 입력 신호 판단부는, 고속 신호에 해당하므로, 상기 데이터 신호를 차등 신호의 전송 선로로 분배한다. 상기 입력 신호가 제어 신호인 경우, 저속 신호에 해당하므로, 상기 입력 신호 판단부는 상기 제어 신호를 상기 공용 모드 성분 신호의 전송 선로로 분배한다.
- [0059] 일반적으로, 모바일 기기에서 DC 전력을 전송하기 위해서는 별도의 전력 라인을 사용하며, 실장되는 디바이스들이 많아지기 때문에 전력 라인이 추가로 인한 오버헤드 역시 증가하고 있다. 따라서, 본 발명의 다른 실시 예에서는 공용 모드 시그널링을 DC 전력의 전송에 적용할 수 있다. 도 8c는 본 발명의 실시 예에 따른 공용 모드 시

그널링을 DC 전력의 전송에 적용한 예를 도시한 도면이다.

[0060] 도 8c를 참조하면, 공용 모드 성분 신호의 전송에 bias-T 블록(820a,b)를 추가한다. 이에 따라 차등 신호 전송 선로(822)를 통해서 고속의 데이터 신호를 전송함과 동시에 DC 전력을 전송할 수도 있다. 여기서, 상기 Bias-T 블록(820a,b)은 직류 성분은 통과시키지 않고 교류 성분만 통과시키는 회로이다. 이러한 회로의 특징을 이용하여 직류 형태의 전력을 교류 형태인 제어 신호와 주파수 영역에서 분리하여 전송이 가능하다. 한편, 본 발명의 다른 실시 예에서는 공용 모드 성분 신호를 TDD(time division duplex) 방식의 양방향 통신에 활용하는 방안을 고려한다. TDD 방식의 양방향 통신에서는, 송신단과 수신단이 동시에 채널을 드라이브하는 경우를 피하기 위한 턴-어라운드 핸드 셰이킹(turn-around hand-shaking)이 필요하다. 이러한 턴-어라운드 핸드 셰이킹은 별도의 채널을 통해서 송신에서 수신으로 또는 수신에서 송신으로 통신이 전환됨을 지시하는 전환 신호를 전송하여 통신 전환을 수행하거나, 특정 프로토콜을 이용하여 통한 전환이 가능하다. 본 발명의 다른 실시 예에서는 공용 모드 성분 신호를 이용한 TDD 양방향 통신에서 두 가지 방법을 사용하는 경우를 제안한다. 첫번째 방법은, 별도의 채널을 통해서 전환 신호를 전송하는 방법이다.

[0061] 도 9는 본 발명의 다른 실시 예에 따른 공용 모드 성분 신호를 이용한 TDD 양방향 통신에서 별도의 채널을 통해서 전환 신호를 전송함에 따라 통신 전환을 수행하는 경우의 동작 흐름도의 일 예이다.

[0062] 도 9를 참조하면, 설명의 편의상 차등 및 공용 모드 시그널링을 적용한 모바일 기기 내에 차등 신호의 전송 선로와 공용 모드 성분 신호의 전송 선로 양 끝단에 위치한 기기들을 제1기기(900) 및 제2기기(902)로 칭하기로 한다. 그리고, 제1기기(900) 및 제2기기(902)간에 통신이 수행되지 않은 상태이다. 이때, 상기 제1기기(900)가 공용 모드 성분 신호에 대해 순방향 통신을 수행하기로 결정한 경우, 상기 공용 모드 성분 신호에 대한 송신 모드를 설정한 후, 904단계에서 상기 제1기기(900)는 공용 모드 성분 신호의 송신 모드를 지시하는 전환 신호를 상기 제2기기(902)에게 전달한다. 상기 전환 신호는 별도의 전환 신호 전송을 위해서 상기 제1기기(900) 및 제2기기(902)간에 설정된 채널을 통해서 전송할 수 있다. 그리고, 상기 전환 신호가 상기 공용 모드 성분 신호의 송신 모드 또는 수신 모드를 지시하는 지를 나타내는 정보는 상기 제1기기(900) 및 제2기기(902)간에 미리 설정되어 있는 경우를 가정하자. 상기 전환 신호를 수신한 제2기기(902)는 상기 공용 모드 성분 신호의 수신 모드로 설정된다. 그리고, 906단계에서 상기 제1기기(900)는 차등 신호의 전송 선로를 통해서 상기 제2기기(902)에게 차등 신호를 전송한다. 908단계에서 상기 제1기기(900)가 턴 어라운드 핸드 셰이킹을 시작하여, 상기 공용 모드 성분 신호의 역방향 통신을 결정한 경우를 가정하자. 그러면, 상기 제1기기(900)는 상기 공용 모드 성분 신호의 수신 모드를 지시하는 전환 신호를 상기 제2기기(902)에게 전달한다. 이에 따라, 910a단계에서 상기 제1기기(900)는 상기 공용 모드 성분 신호의 전송을 종료하고, 상기 공용 모드 성분 신호의 수신 모드로 설정한다. 마찬가지로, 910b단계에서 상기 제2기기(902)는 상기 공용 모드 성분 신호의 송신모드로 설정 후, 데이터 송신을 대기할 수 있다. 한편, 본 발명의 실시 예에 따른 두 번째 방법은, 특정 프로토콜을 사용하여 공용 모드 성분 신호의 송수신을 전환할 수 있다. 예를 들어, 비디오 신호에서 많이 사용되는 8b/10b 인코딩에서는, 사용되지 않는 특정 비트 패턴(bit pattern)들이 존재한다. 따라서, 이러한 특정 비트 패턴을 공용 모드 성분 신호의 송신과 수신에 대한 전환 신호로 사용할 수 있다. 이 경우, 도 9의 904단계 내지 908단계에서 전송되는 전환 신호 대신 상기 특정 비트 패턴을 전달함에 따라 공용 모드 성분 신호의 송수신이 전환됨을 지시할 수 있다. 상기 특정 비트 패턴은 제1기기 및 제2기기 간에 미리 설정되어 있다고 가정하자.

[0063] 도 10은 본 발명의 실시 예에 따라 모바일 장치가 신호 처리하는 동작 흐름도의 일 예이다.

[0064] 도 10을 참조하면, 1000단계에서 모바일 기기는 AP 및 부가 장치들을 통해서 발생하는 신호들에 대해 미리 결정된 적어도2개의 속도에 따라 분류한다. 여기서, 부가 장치들은 앞서 설명한 바와 같이 모바일 기기를 통해서 수행할 수 있는 기능 및 서비스를 제공하는 LCD 패널, 카메라, 스피커 등이 될 수 있다. 그리고, 적어도 2개의 속도는 설명의 편의상 데이터 신호 및 제어 신호 각각의 평균 속도에 대응하는 신호를 지원하는 2개의 신호 즉 7.5 Gbps 및 3.75Gbps 각각을 지원하는 경우를 예로서 설명하였다. 그러나, 본 발명의 실시 예에 따른 신호 분류 속도는 보다 다양한 속도를 지원하는 형태로 세분화될 수 있다.

[0065] 그리고, 1005단계에서 상기 모바일 기기는 상기 분류된 신호들을 상기 적어도 2개의 속도 각각을 지원하는 전송 선로를 이용하여 송수신한다. 여기서, 상기 분류된 신호들을 전송하는 과정은, I2C 기반 신호, SLIMBUS 기반 신호들의 경우, 본 발명의 실시 예 별로 해당 프로토콜을 지원하는 모바일 기기의 구성을 기반으로 수행된다. 그리고, 상기 적어도 2개의 속도는 발명의 실시 예에 따라 차등 및 공통 모드 성분 시그널링이 적용될 수 있다. 그리고, 상기 전송 선로들 중 제어 신호가 송수신되는 전송 선로의 경우, 송수신 전환을 지시하는 전환 신호가 별도의 채널 또는 미리 결정된 특정 패턴에 따라 상기 전송 선로의 종단에 위치한 기기에게 전달될 수 있다. 또

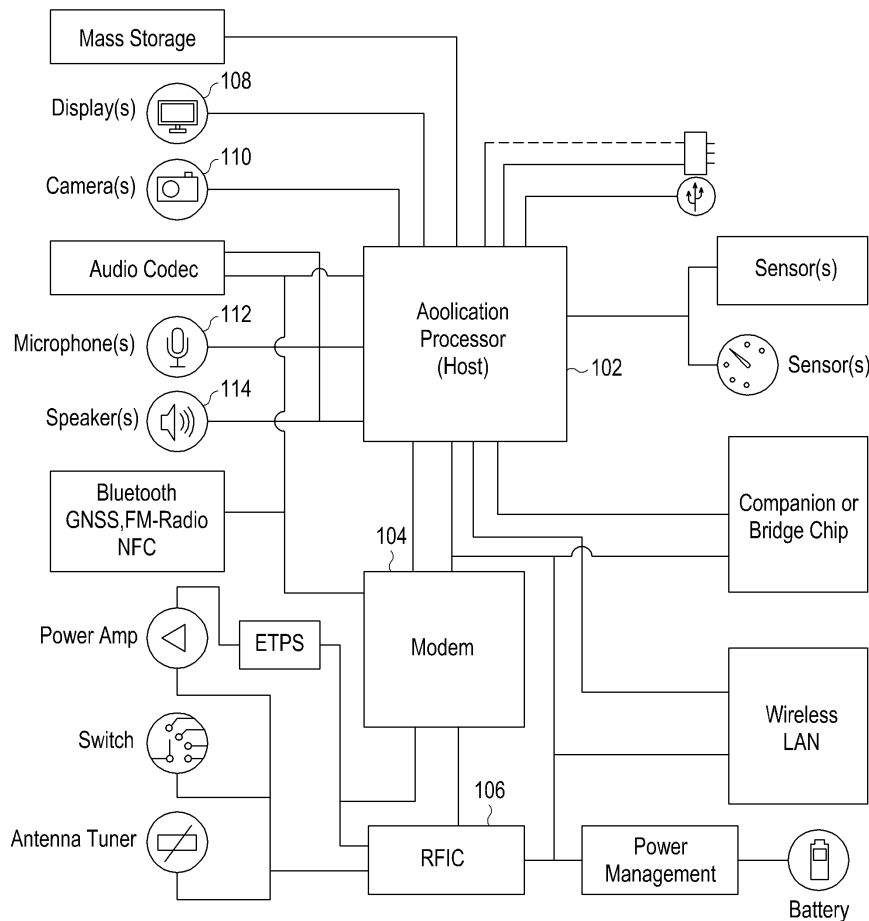
한, 공통 모드 성분 시그널링이 적용되는 전송 선로를 통해서 모바일 기기 내에 직류 전류가 공급되는 기기의 전원을 공급하는 방법 역시 지원 가능하다. 이러한 실시 예들에 대한 세부적인 내용은 이전 설명과 중복되므로 생략한다.

[0066] 상기한 바와 같은 실시 예에 따른 모바일 기기의 구성을 통해서 모바일 기기 내에 연결선들을 추가하지 않고도 효율적으로 신호를 처리할 수 있다.

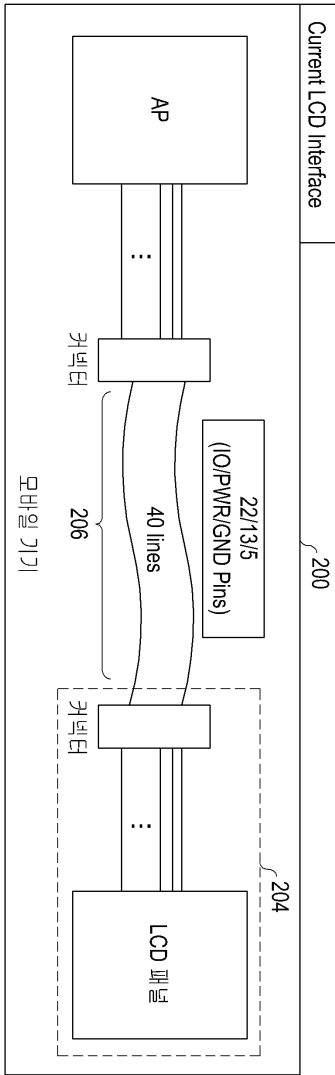
[0067] 한편 본 발명의 상세한 설명에서는 구체적인 실시 예에 관해 설명하였으나, 본 발명의 범위에서 벗어나지 않는 한도 내에서 여러 가지 변형이 가능함은 물론이다. 그러므로 본 발명의 범위는 설명된 실시 예에 국한되어 정해져서는 안되며 후술하는 특허 청구의 범위뿐만 아니라 이 특허 청구의 범위와 균등한 것들에 의해 정해져야 한다.

**도면**

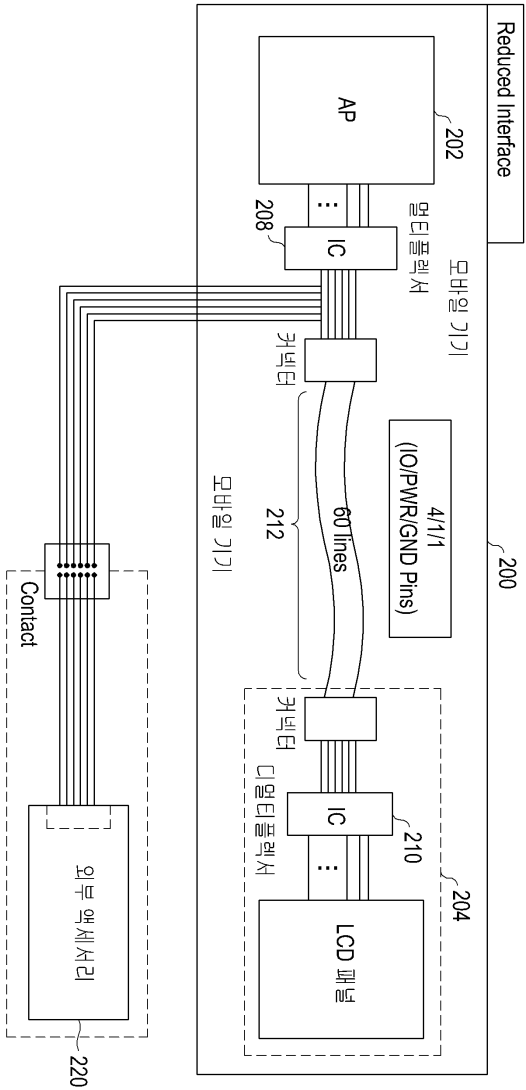
**도면1**



도면2a

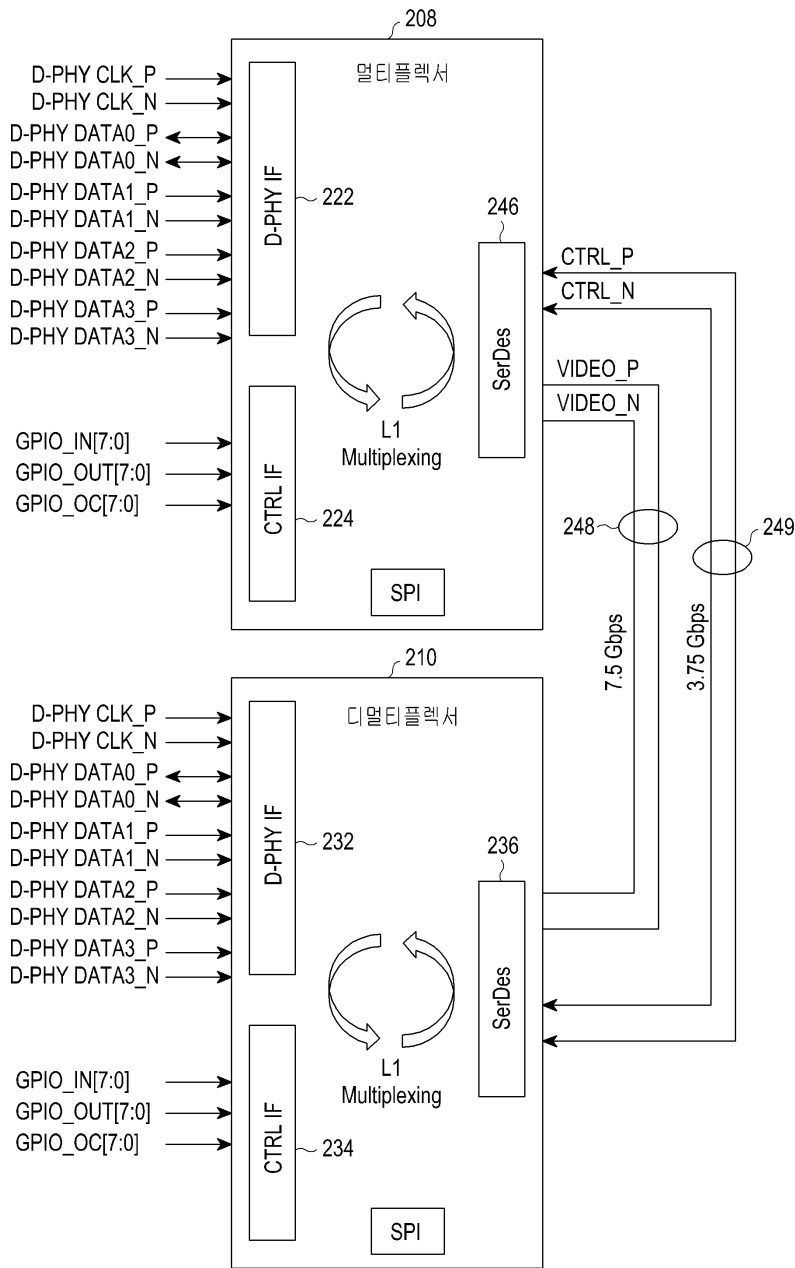


도면2b

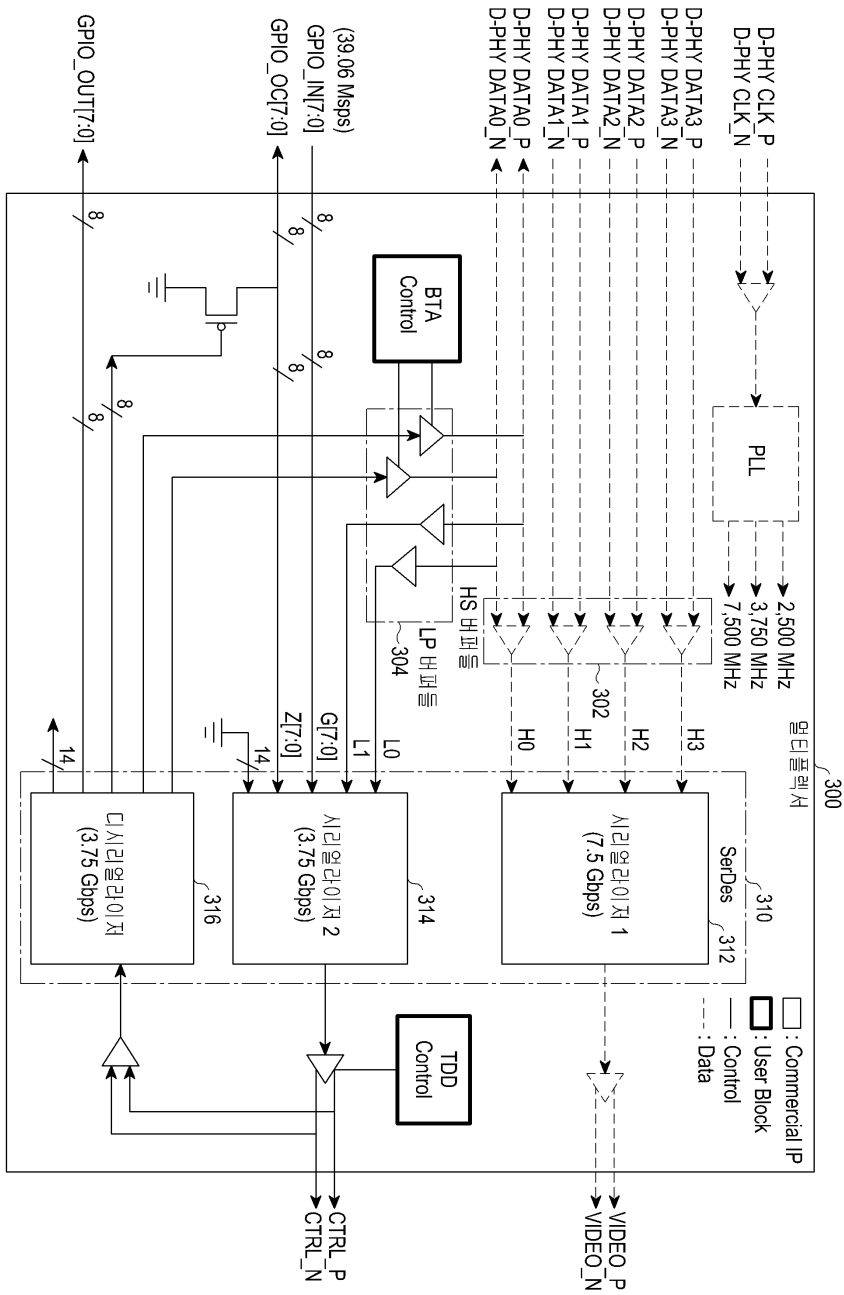




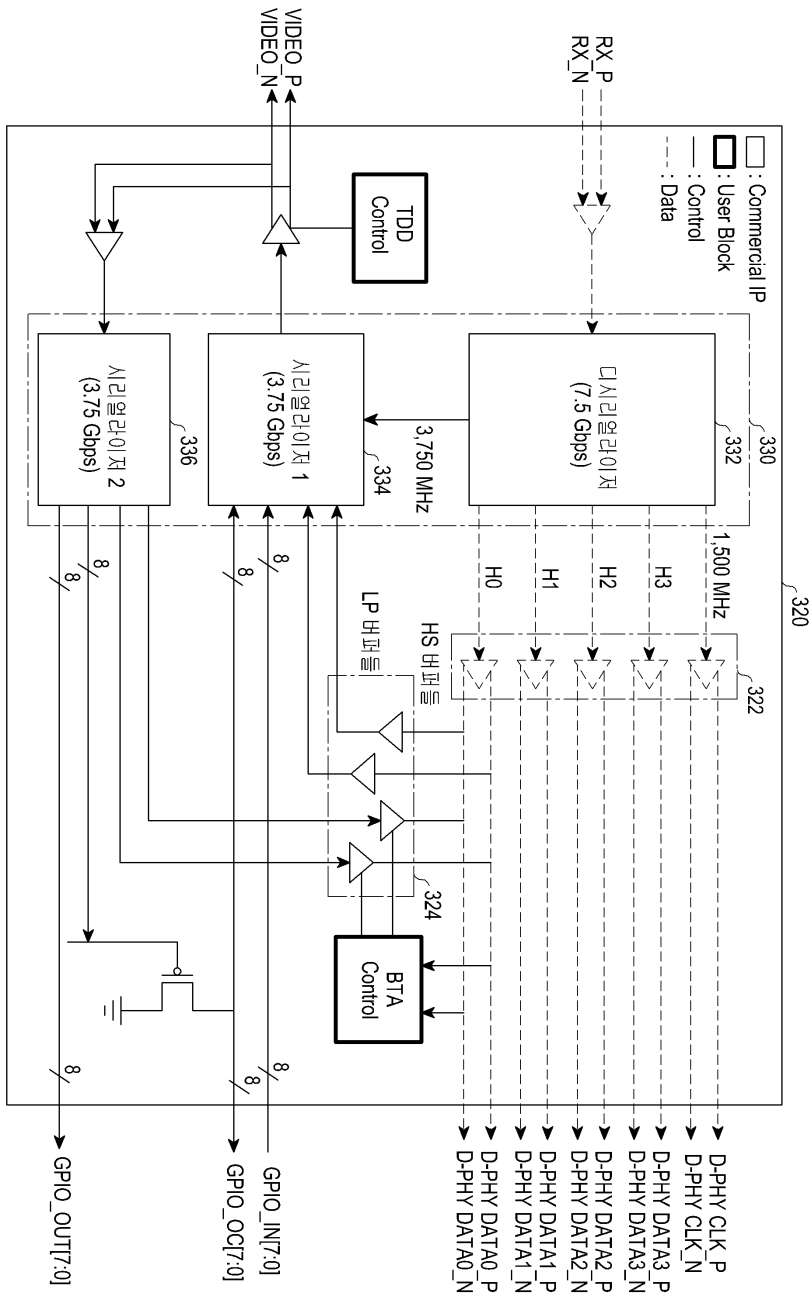
도면2c



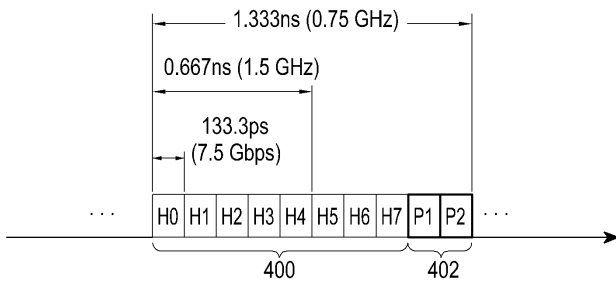
도면3a



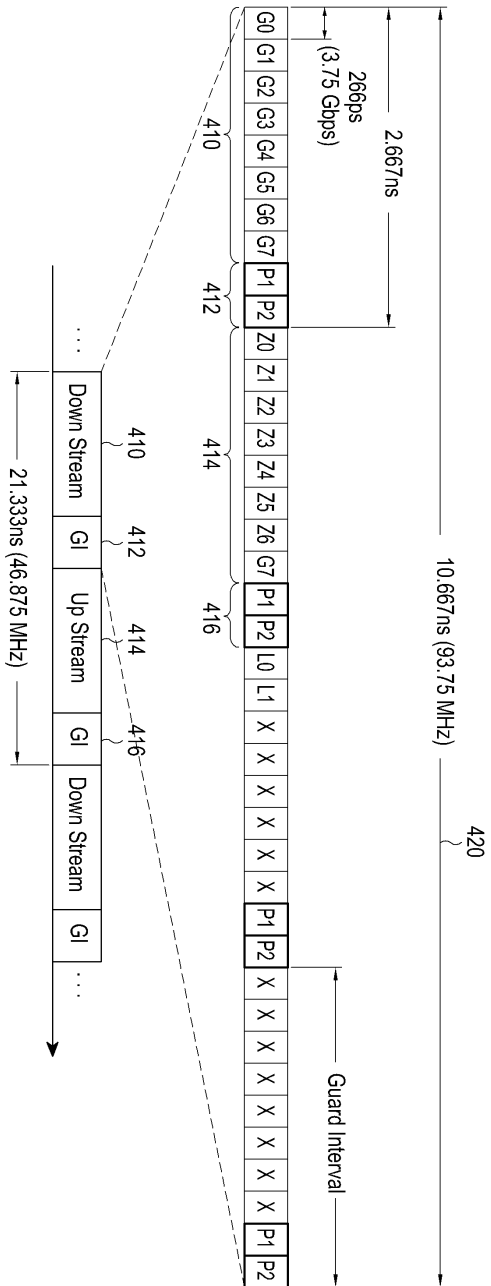
도면3b



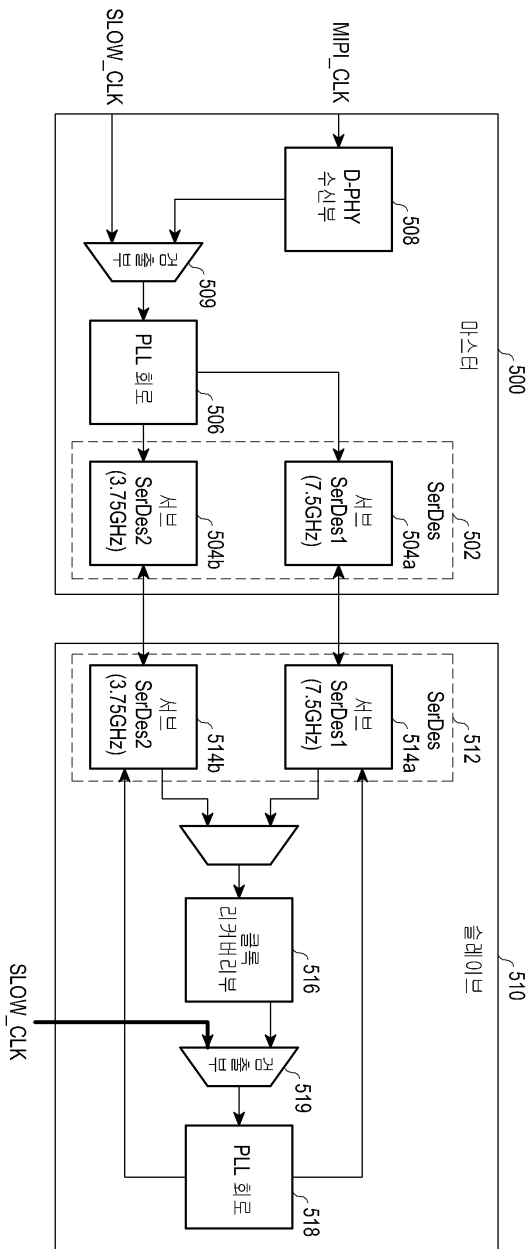
도면4a



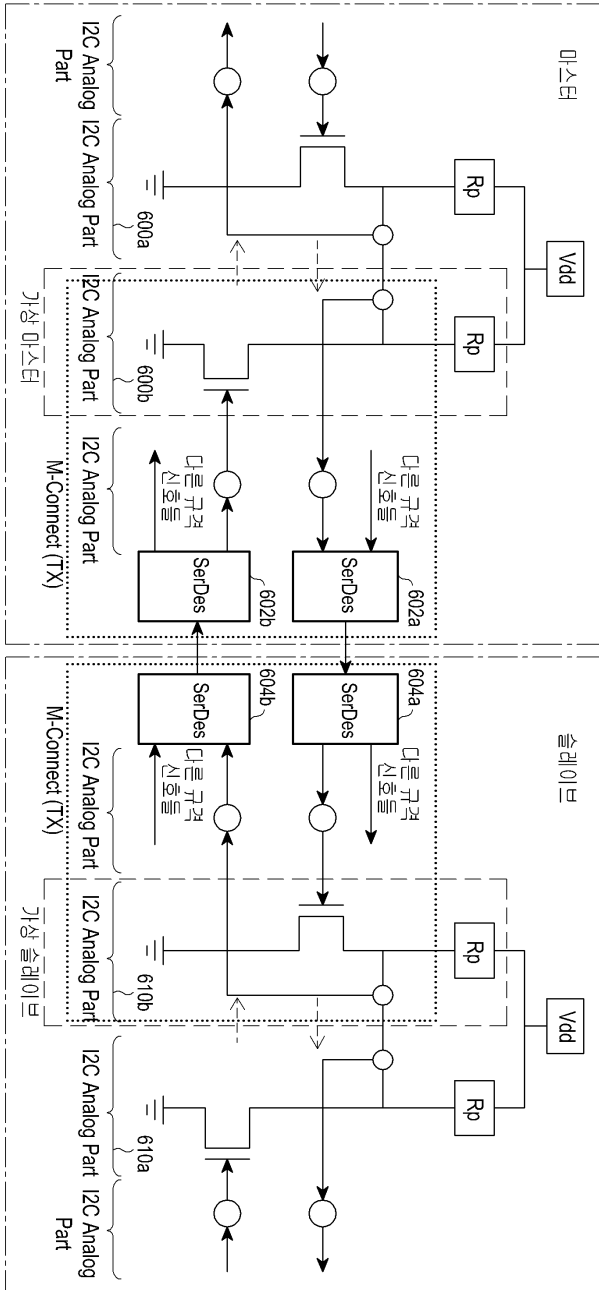
도면4b



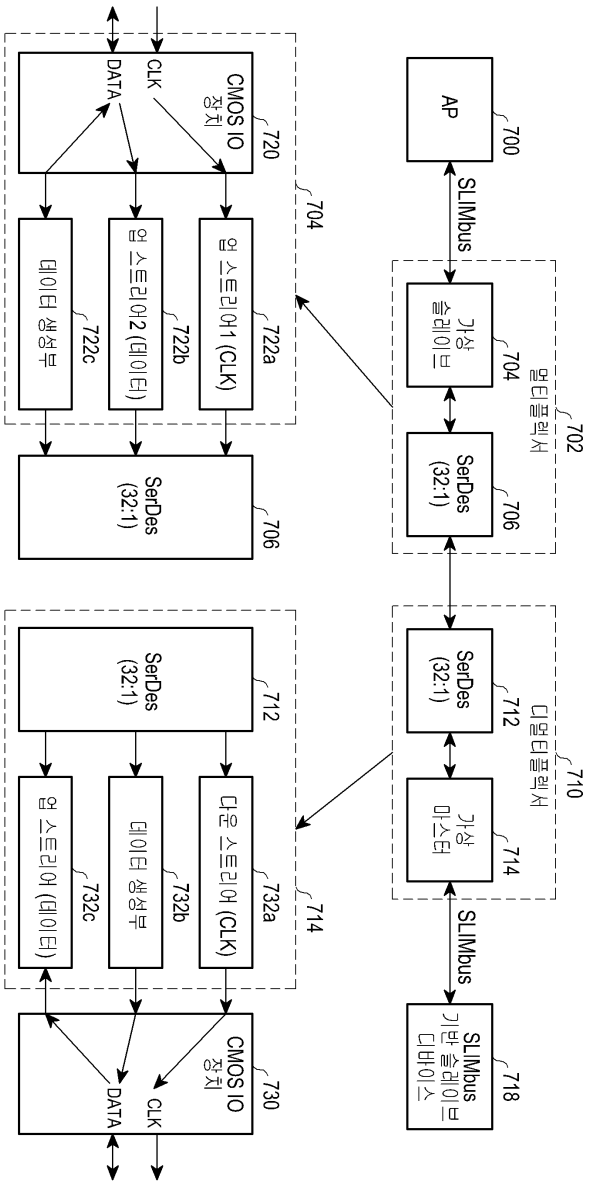
도면5



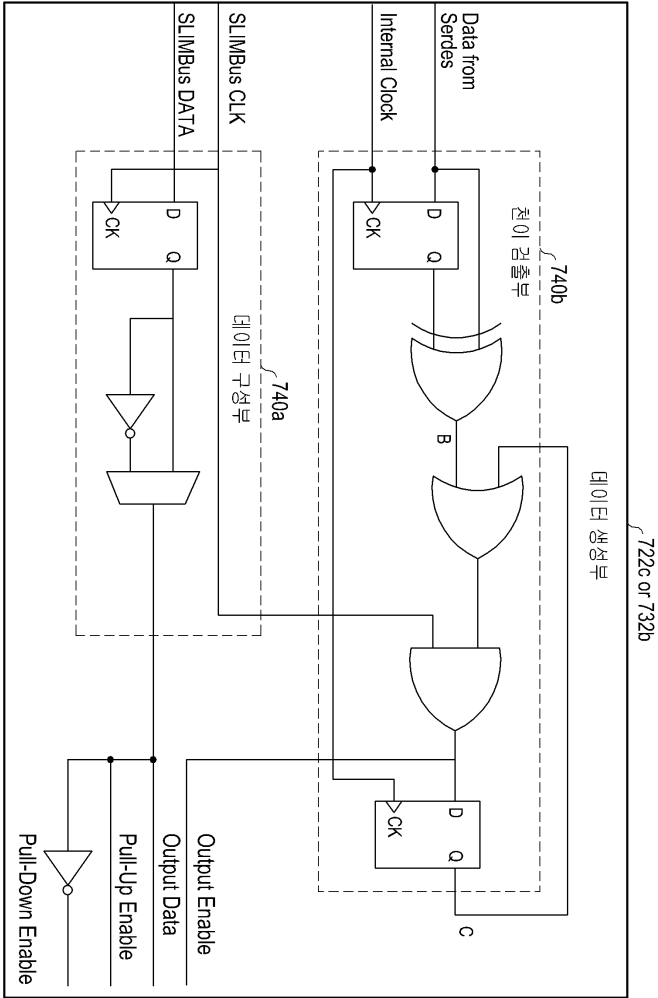
도면6



도면7a

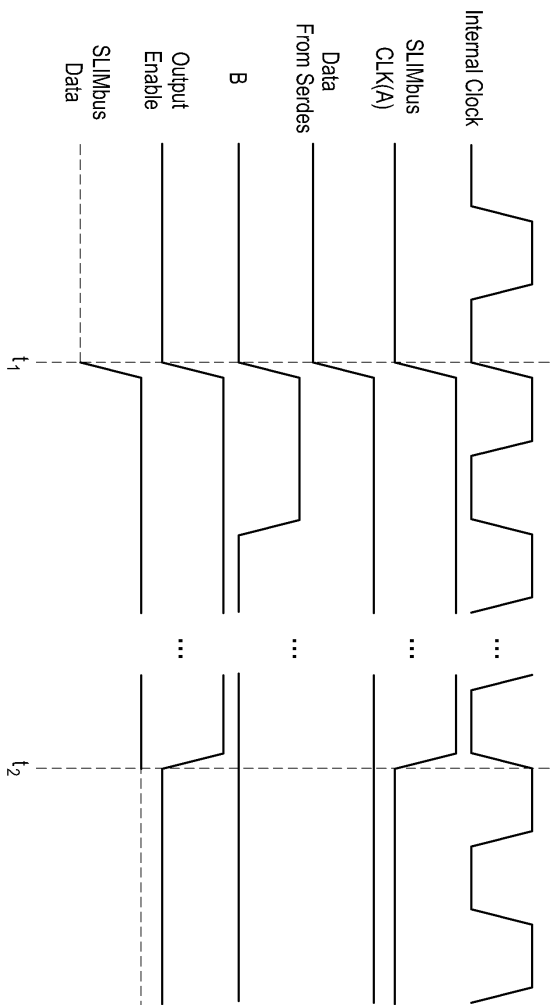


도면 7b

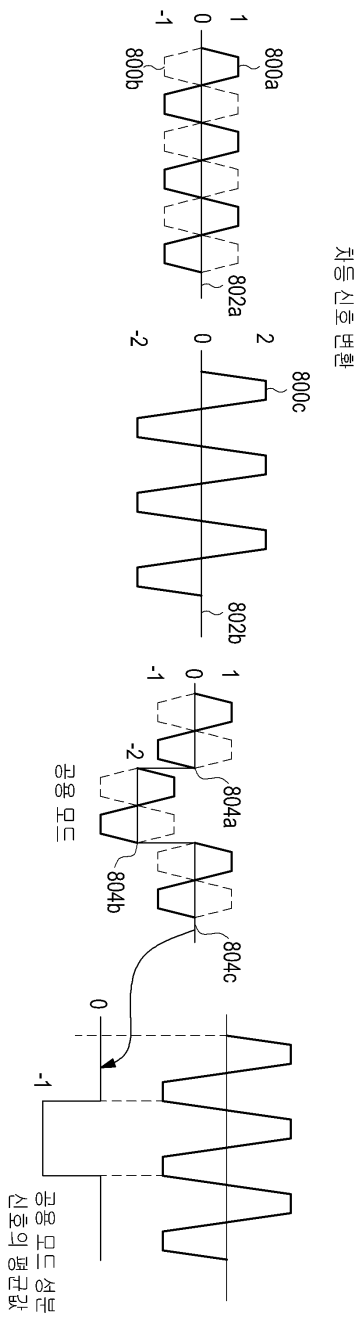




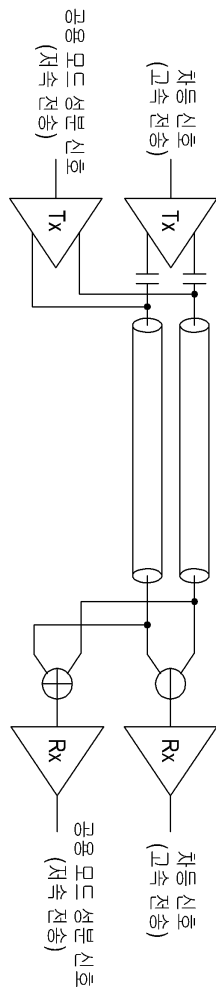
도면7c



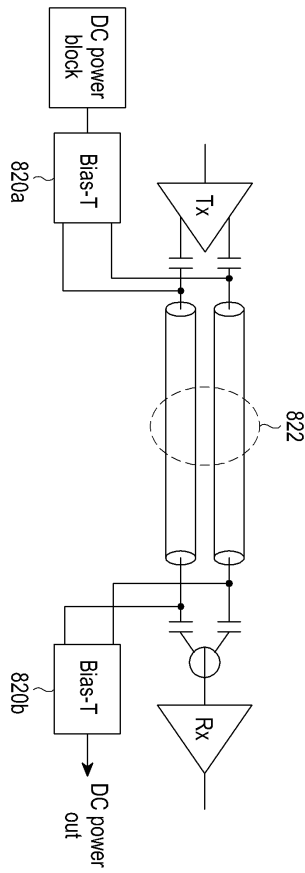
도면 8a



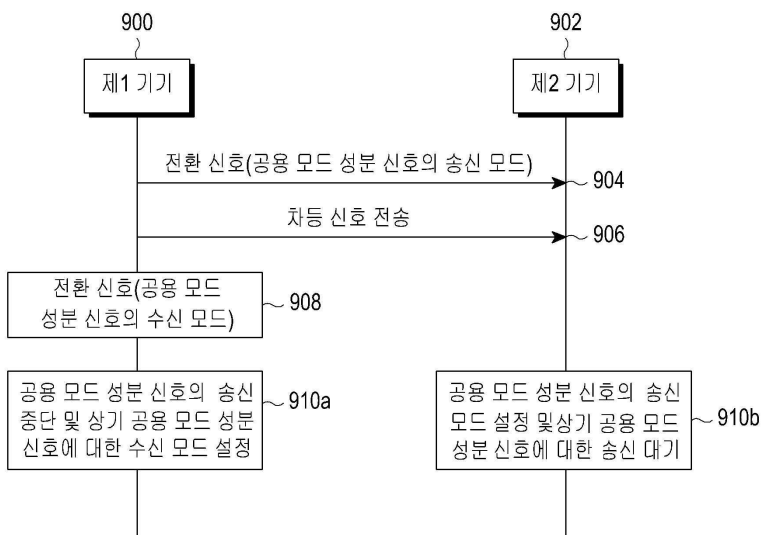
도면8b



도면8c



도면9



도면10

