

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3613982号

(P3613982)

(45) 発行日 平成17年1月26日(2005.1.26)

(24) 登録日 平成16年11月12日(2004.11.12)

(51) Int. Cl.<sup>7</sup>

F I

G05F 1/56

G05F 1/56 320H

H02M 7/06

H02M 7/06 H

請求項の数 1 (全 8 頁)

(21) 出願番号	特願平10-171081	(73) 特許権者	000002945 オムロン株式会社
(22) 出願日	平成10年6月18日(1998.6.18)		京都市下京区塩小路通堀川東入南不動堂町
(65) 公開番号	特開2000-10645(P2000-10645A)		801番地
(43) 公開日	平成12年1月14日(2000.1.14)	(74) 代理人	100086737 弁理士 岡田 和秀
審査請求日	平成14年7月22日(2002.7.22)	(72) 発明者	難波 勲 岡山県岡山市海吉2075番地 オムロン 岡山株式会社内
		審査官	櫻田 正紀
		(56) 参考文献	実開昭59-113810(JP, U) 実開昭61-143213(JP, U)

最終頁に続く

(54) 【発明の名称】 タイマIC用電源入力回路

(57) 【特許請求の範囲】

【請求項1】

100～240Vの交流電源出力を半波整流する半波整流回路と、

前記半波整流回路出力を入力する電圧制御回路と、

前記電圧制御回路出力を平滑する平滑回路と、

前記平滑回路出力を定電圧化する定電圧回路と、

を備え、

前記電圧制御回路は、

前記半波整流回路の出力側と前記平滑回路の入力側との間にコレクタエミッタが接続された制御トランジスタと、

前記制御トランジスタのコレクタとベースとの間に接続された抵抗と、前記トランジスタのベースに接続されたツェナー電圧が略100Vに設定された第1のツェナーダイオードとを含み、

前記制御トランジスタは、前記第1のツェナーダイオードが非導通のときは飽和動作し、

前記第1のツェナーダイオードが導通のときは通常動作するものであり、

前記平滑回路は、

前記電圧制御回路の略100V出力を分圧する少なくとも2つの第1および第2の分圧抵抗と、

前記分圧出力を一方の抵抗を介して充電する一方、他方の抵抗で放電が制限されかつ前記他方の抵抗を介して前記定電圧回路に電圧を出力するコンデンサとを備えるものであり、

10

20

前記定電圧回路は、

ツェナー電圧略5Vに設定された第2のツェナーダイオードを有するものである、  
ことを特徴とするタイマIC用電源入力回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、タイマ機器などの各種制御機器における電源入力回路に係り、より詳しくは、その機器内の各種回路に対し商用交流電源からの交流高電圧を直流低電圧に変換して供給入力する電源入力回路に関する。

【0002】

【従来の技術】

制御機器例えばタイマ機器では内部のタイマICは5V程度の直流低電圧で駆動される。タイマ機器においてそのタイマICだけを駆動するための電源を入力する回路は小容量の電源入力回路となる。このタイマ機器を欧州圏のように交流電源100~240Vの地域で使用する場合は電源入力回路について図7を参照して説明する。この電源入力回路は、交流電源1出力を入力端子INを介して半波整流する整流ダイオードD1で構成された半波整流回路2と、この半波整流回路2出力を平滑する平滑コンデンサC1で構成された平滑回路3と、この平滑回路3出力を電圧制御して直流低電圧に変換して負荷であるタイマIC5に出力端子OUTを介して供給するため制御トランジスタTR1と、抵抗R1と、ツェナーダイオードD2とで構成された電圧制御回路4とを具備している。

【0003】

電圧制御回路4において、制御トランジスタTR1のコレクタベースに抵抗R1が並列接続され、制御トランジスタTR1のベースに5,6V以上の電圧入力で導通する導通素子としてのツェナーダイオードD2とで構成されている。

【0004】

交流電源1からの100~240Vの出力電圧は半波整流回路2で半波整流され、平滑回路3で平滑されたうえで電圧制御回路4に入力される。電圧制御回路4においては、ツェナーダイオードD2が導通することで制御トランジスタ4のエミッタの電圧は常に5VとされてタイマIC5に供給入力される。

【0005】

【発明が解決しようとする課題】

こうした構成の電源入力回路では、制御トランジスタTR1のコレクタエミッタ間における電圧降下が非常に大きいために制御トランジスタTR1での発熱が非常に大きく、したがって、その発熱に耐え得るには大型のトランジスタが必要となる。また、これによって必然的に制御トランジスタTR1の発熱を放熱させるための大型で重量のあるヒートシンクが必要となる、という課題がある。

【0006】

この場合、制御トランジスタTR1では平滑回路3から、常時、平滑出力が与えられるので、その発熱は、常時、継続されることになり、その発熱量も多大となり、そのことも制御トランジスタTR1もヒートシングも、共に、より大型のものが要求されるという結果となる。

【0007】

また、平滑回路3における平滑コンデンサC1も高電圧の半波整流出力が与えられるので高耐圧で高価格のコンデンサが必要とされるうえ、高電圧の半波整流出力を平滑するためにその寿命にも影響を及ぼしている結果となる。

【0008】

【課題を解決するための手段】

本発明においては、100~240Vの交流電源出力を半波整流する半波整流回路と、前記半波整流回路出力を入力する電圧制御回路と、前記電圧制御回路出力を平滑する平滑回路と、前記平滑回路出力を定電圧化する定電圧回路と、を備え、前記電圧制御回路は、前

10

20

30

40

50

記半波整流回路の出力側と前記平滑回路の入力側との間にコレクタエミッタが接続された制御トランジスタと、前記制御トランジスタのコレクタとベースとの間に接続された抵抗と、前記トランジスタのベースに接続されたツェナー電圧が略100Vに設定された第1のツェナーダイオードとを含み、前記制御トランジスタは、前記第1のツェナーダイオードが非導通のときは飽和動作し、前記第1のツェナーダイオードが導通のときは通常動作するものであり、前記平滑回路は、前記電圧制御回路の略100V出力を分圧する少なくとも2つの第1および第2の分圧抵抗と、前記分圧出力を一方の抵抗を介して充電する一方、他方の抵抗で放電が制限されかつ前記他方の抵抗を介して前記定電圧回路に電圧を出力するコンデンサとを備えるものであり、前記定電圧回路は、ツェナー電圧略5Vに設定された第2のツェナーダイオードを有するものである、ことによって上述の課題を解決している。

10

## 【0009】

なお、上掲の請求項において交流電源出力、半波整流回路出力、電圧制御回路出力、平滑回路出力それぞれにおける「出力」の定義は、交流電源から半波整流回路に、半波整流回路から電圧制御回路に、電圧制御回路から平滑回路に、平滑回路から定電圧回路にそれぞれ与えられる直接の出力のみならず、何らかの他の回路、素子等が介在しそれらの介在を通じてそれぞれに与えられる間接の出力も請求項に含む広い概念に解釈される。

## 【0010】

## 【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

20

## 【0011】

図1を参照して、本実施の形態の電源入力回路について説明するが、図7と対応する部分には同一符号を付している。この電源入力回路は、交流電源1(100~240V)出力を半波整流する半波整流回路2と、この半波整流回路2出力を入力する電圧制御回路4と、この電圧制御回路4出力を平滑する平滑回路3と、この平滑回路3出力を定電圧化する定電圧回路6とを有している。この定電圧回路6は直流の低電圧に変換するために電圧変換回路とも言う。

## 【0012】

このように本実施の形態においては、電圧制御回路4を従来のように平滑回路3の出力側ではなく、半波整流回路2出力側に接続し、この電圧制御回路4出力を平滑回路3で平滑するようにしたことによって一つの特徴を有したものである。

30

## 【0013】

そして、本実施の形態における電圧制御回路4は、半波整流回路2の出力部と平滑回路3の入力部との間にコレクタエミッタが接続された制御トランジスタTR1と、制御トランジスタTR1のコレクタとベースとの間に接続された抵抗R1と、制御トランジスタTR1のベースに接続された導通素子としてのツェナーダイオードD2とを具備している。構成要素およびその接続関係としては図7に示される従来と同様ではあるが、制御トランジスタTR1のコレクタエミッタが半波整流回路2の出力部と平滑回路3の入力部との間に接続されているとともに、導通素子としてのツェナーダイオードD2のツェナー電圧が従来5.6Vではなく100Vに設定されていることにも他の特徴として有している。

40

## 【0014】

また平滑回路3は、従来のように単に平滑コンデンサだけで構成されるのではなく、電圧制御回路4の出力部と定電圧回路6の入力部との間に直列に接続された少なくとも第1および第2の抵抗R2、R3と、両抵抗R2、R3の接続部に接続された平滑コンデンサC1とを有して構成されている。定電圧回路6は、ツェナー電圧5VのツェナーダイオードD3で構成されている。この平滑コンデンサC1は電解コンデンサである。

## 【0015】

上記構成において、図2Aで示すように100Vの交流電源1が入力端子INに入力された場合は半波整流回路2による半波整流出力は図2Bで示すようになる。そして、この半

50

波整流出力ではツェナーダイオードD2は導通しないから制御トランジスタTR1は抵抗R1を介してベースに印加される半波整流出力で飽和動作し、その結果としてそのエミッタには図2Cで示すような出力が現れる。この場合の制御トランジスタTR1のコレクタエミッタ間の電圧降下は約0.1V程度となっているので発熱は殆ど無い。この制御トランジスタTR1のエミッタ出力は半波整流出力波形となっており、平滑回路3はこの半波整流出力波形を図2Dで示すように平滑したうえで、定電圧回路6に出力する。この定電圧回路6は図2Eで示すようにこの平滑出力を5Vに定電圧化して負荷であるタイマイC5に出力端子OUTを介して供給する。

**【0016】**

この場合、図1で示される本実施の形態の電源入力回路における制御トランジスタTR1での発熱を図7で示される従来の電源入力回路のそれと比較すると、本実施の形態での制御トランジスタTR1のコレクタエミッタ間の電圧降下は約0.1V程度であるのに対し、従来のそれでは94V以上となっている。したがって、本実施の形態の場合は従来と比較して制御トランジスタTR1の発熱は小さく低減されている。

10

**【0017】**

次に、交流電源1の電圧が図3Aで示すように100Vを越える、例えば240Vが入力端子INに入力された場合は半波整流回路2による半波整流出力は図3Bで示すようになる。そして、この半波整流出力ではツェナーダイオードD2は導通するから制御トランジスタTR1は通常動作しそのエミッタには図3Cで示すような出力が現れる。そして、平滑回路3はこの制御トランジスタTR1のエミッタ出力を図3Dで示すように平滑したうえで、定電圧回路6で出力する。定電圧回路6は図3Eで示すように5Vに定電圧して負荷であるタイマイC5に供給する。

20

**【0018】**

この場合、図1で示される本実施の形態の電源入力回路における制御トランジスタTR1での発熱を図7で示される従来の電源入力回路のそれと比較する。従来では交流電源1の電圧が240Vのときの制御トランジスタTR1のコレクタエミッタ間の電圧降下は235V以上であるが、本実施の形態の場合はツェナーダイオードD1のツェナー電圧の作用でそれより100V程度低くなっている。したがって、本実施の形態の場合は従来と比較して制御トランジスタTR1の発熱は大きく低減されることになる。

**【0019】**

以上のように本実施の形態では制御トランジスタTR1のコレクタエミッタ間の電圧降下は従来と比較して小さくなり、その発熱は低減される結果、制御トランジスタTR1もヒートシングも小型のもので済む。

30

**【0020】**

そして、この場合、本実施の形態の電源入力回路においては、その電圧制御回路4には半波整流出力が与えられるものであるために、制御トランジスタTR1が発熱されるタイミングは、その半波整流出力が与えられる期間だけとなっている。これを従来の電源入力回路と比較すると、従来では電源入力回路4には常時、平滑回路3から平滑回路出力が与えられているので、制御トランジスタTR1は、常時、発熱したもとなっている。

**【0021】**

したがって、本実施の形態においては、電源印加中における発熱の期間は従来の半分程度となり、その点からも発熱が大きく抑制され、制御トランジスタTR1もヒートシングもより小型のものが実装可能となっている。

40

**【0022】**

なお、電圧制御回路4の出力は平滑回路3で平滑されるのであるが、この場合、平滑回路3は上述した構成を有しているため、まず、電圧制御回路4出力は両抵抗R2, R3で分圧される。この分圧された電圧で平滑コンデンサC1が第1の抵抗R2を介して充電される。この場合の分圧電圧は定電圧回路6のツェナーダイオードD3のツェナー電圧より高いから、平滑コンデンサC1はツェナー電圧より高い電圧で充電されることになる。また、平滑コンデンサC1の放電は第2の抵抗R2で制限される。したがって、平滑コンデン

50

サ C 1 はその全部が放電されるまでに電圧制御回路 4 からの次の出力で充電されることによって、定電圧回路 6 はその定電圧動作を円滑にされ、定電圧回路 6 からは負荷であるタイマ IC 5 に 5 V の定電圧を供給できることになる。

【 0 0 2 3 】

本実施の形態ではこの平滑回路 3 の平滑コンデンサ C 1 への電圧制御回路 4 からの出力電圧が、100 V 以下の低電圧に制御される。これを従来と比較すると、従来では平滑コンデンサ C 1 には 100 V を越える高電圧を平滑する必要があるために高耐圧のコンデンサの実装が必要とされるが、本実施の形態では 100 V 程度の低電圧の平滑で済むから、従来と比較して低耐圧のコンデンサの実装使用が可能となっている。

【 0 0 2 4 】

なお、図 1 の平滑回路 3 の構成を図 4 で示される構成としても構わない。

【 0 0 2 5 】

なお、図 1 の電圧制御回路 4 の制御トランジスタ T R 1 は N P N 型であったが、図 5 で示すように P N P 型であっても構わない。

【 0 0 2 6 】

なお、図 5 の平滑回路 3 の構成を図 6 で示される構成としても構わない。

【 0 0 2 7 】

なお、上述の実施の形態においては導通素子としてツェナーダイオード D 2 を示したが、これと同等の作用を果たす素子であれば本発明に含むものである。

【 0 0 2 8 】

なお、上述の実施の形態においては電圧制御回路 4 には半波整流回路 2 出力が入力されたが、半波整流回路 2 に代えて全波整流回路出力が該電圧制御回路 4 に入力されるものであっても構わない。

【 0 0 2 9 】

【 発明の効果 】

以上のように本発明によれば、制御トランジスタのコレクタエミッタ間における電圧降下が従来と比較して小さくなるため制御トランジスタでの発熱を小さく低減でき、その結果として小型の制御トランジスタおよびヒートシングの実装が可能となる。なお、制御トランジスタおよびヒートシングが小型で済むことは、これを実装する小型のタイマ機器などの制御機器においては、その小型軽量化を図るうえで好ましい結果となる。

【 0 0 3 0 】

また、平滑回路における電解コンデンサも低電圧の平滑で済むので小型低価格の電解コンデンサの実装が可能となる。

【 図面の簡単な説明 】

【 図 1 】 本発明の実施形態に係る電源入力回路の回路図

【 図 2 】 図 1 の動作説明に供するタイミングチャート

【 図 3 】 図 1 の動作説明に供するタイミングチャート

【 図 4 】 本発明の他の実施形態に係る電源入力回路の回路図

【 図 5 】 本発明のさらに他の実施形態に係る電源入力回路の回路図

【 図 6 】 本発明のさらに他の実施形態に係る電源入力回路の回路図

【 図 7 】 従来の電源入力回路の回路図

【 符号の説明 】

1 交流電源

2 半波整流回路

3 平滑回路

4 電圧制御回路

5 負荷

6 定電圧回路

T R 1 制御トランジスタ

R 1 抵抗

10

20

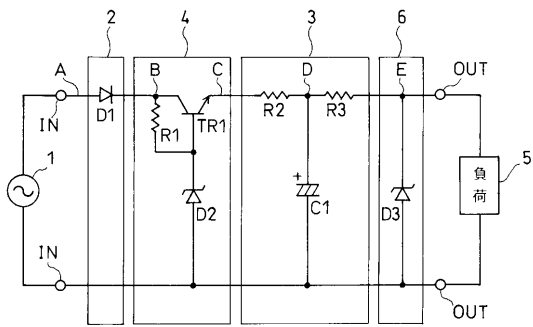
30

40

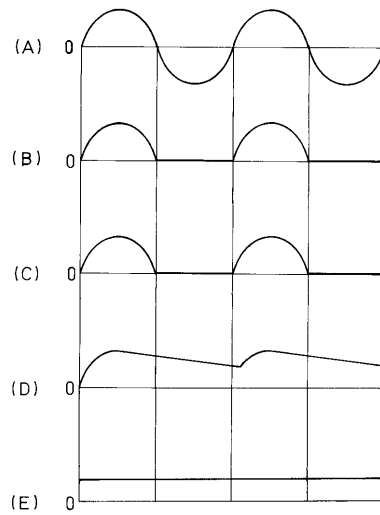
50

D 2 ツェナーダイオード (導通素子)

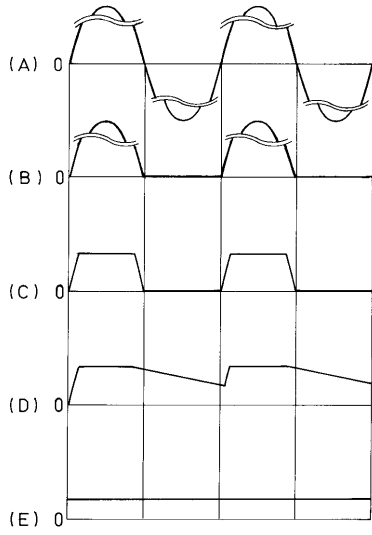
【 図 1 】



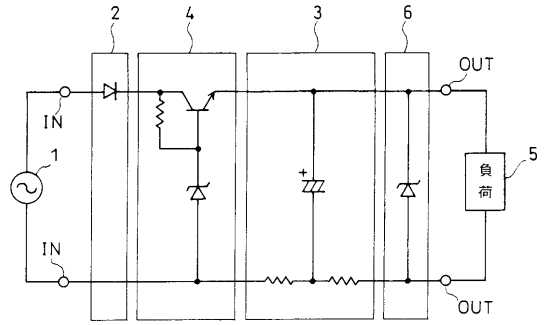
【 図 2 】



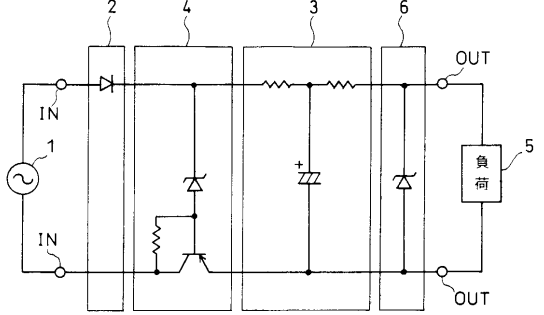
【 図 3 】



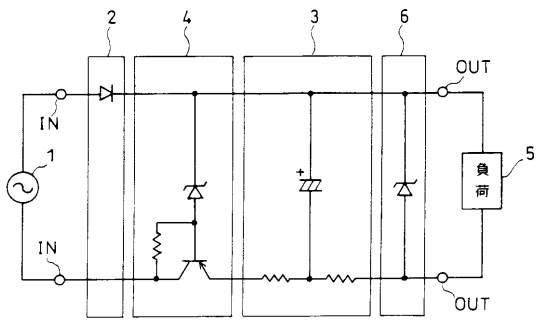
【 図 4 】



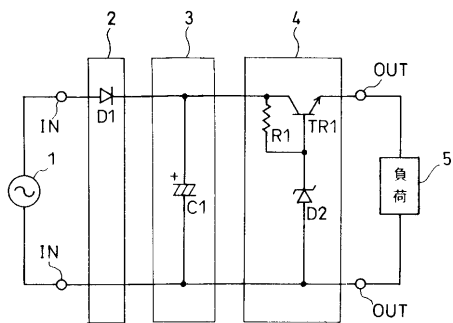
【 図 5 】



【 図 6 】



【 図 7 】



フロントページの続き

(58)調査した分野(Int.Cl.<sup>7</sup>, DB名)

G05F 1/00-1/70

H02M 7/00-7/40