



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I772253 B

(45) 公告日：中華民國 111 (2022) 年 08 月 01 日

(21) 申請案號：104137443

(22) 申請日：中華民國 104 (2015) 年 11 月 13 日

(51) Int. Cl. : H01L33/02 (2010.01)

H01L33/62 (2010.01)

(71) 申請人：晶元光電股份有限公司 (中華民國) EPISTAR CORPORATION (TW)

新竹市東區新竹科學工業園區力行路 21 號

(72) 發明人：陳昭興 CHEN, CHAO-HSING (TW)；王佳琨 WANG, JIA-KUEN (TW)；曾咨耀 TSENG, TZU-YAO (TW)；胡柏均 HU, BO-JIUN (TW)；蔣宗勳 CHIANG, TSUNG-HSUN (TW)；莊文宏 CHUANG, WEN-HUNG (TW)；李冠億 LEE, KUAN-YI (TW)；林昱伶 LIN, YU-LING (TW)；沈建賦 SHEN, CHIEN-FU (TW)；柯淙凱 KO, TSUN-KAI (TW)

(56) 參考文獻：

TW 200527724

TW 200715604

TW 200739963

TW 201210074A1

TW 201511367A

JP 2014-229626A

US 2006/0231852A1

US 2015/0311414A1

審查人員：何立瑋

申請專利範圍項數：10 項 圖式數：26 共 75 頁

(54) 名稱

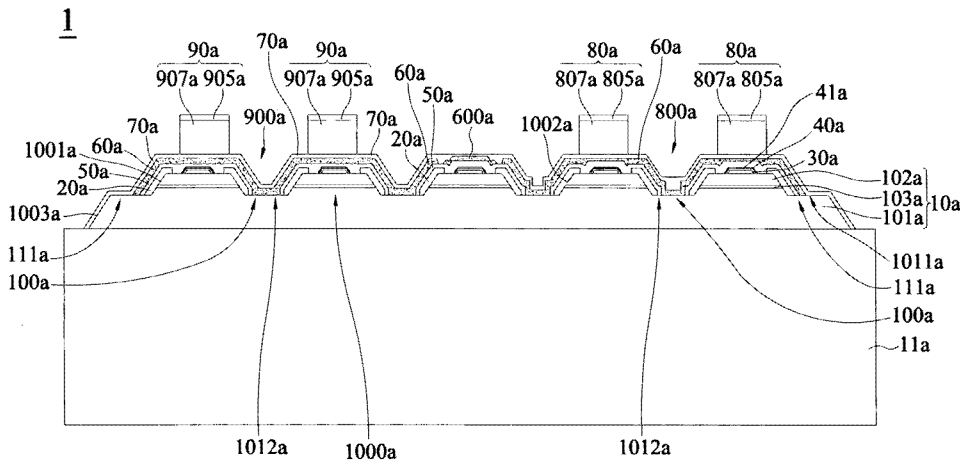
發光元件

(57) 摘要

一發光元件包含一半導體疊層具有一第一半導體層，一第二半導體層，以及一活性層位於第一半導體層及第二半導體層之間；一第一鐳墊位於半導體疊層上；一第二鐳墊位於半導體疊層上，與第一鐳墊相隔一距離，並於半導體疊層上定義出一區域位於第一鐳墊與第二鐳墊之間；以及多個孔部穿過活性層以裸露第一半導體層，其中於發光元件之上視圖上，第一鐳墊及第二鐳墊係形成於多個孔部以外的區域。

A light-emitting device comprises a semiconductor stack comprising a first semiconductor layer, a second semiconductor layer, and an active layer between the first semiconductor layer and the second semiconductor layer; a first bonding pad formed on the semiconductor stack; a second bonding pad formed on the semiconductor stack and separated from the first bonding pad by a distance to define a region therebetween on the semiconductor stack; and multiple vias penetrating through the active layer to expose the first semiconductor layer, wherein the first bonding pad and the second bonding pad are formed on regions outside of the multiple vias in top view.

指定代表圖：



第9A圖

符號簡單說明：

1 . . . 發光元件

11a . . . 基板

10a . . . 半導體疊層

101a . . . 第一半導體層

102a . . . 第二半導體層

103a . . . 活性層

100a . . . 孔部

1011a . . . 第一表面

1012a . . . 第二表面

111a . . . 環繞部

20a . . . 第一絕緣層

30a . . . 透明導電層

40a . . . 反射層

41a . . . 阻障層

50a . . . 第二絕緣層

60a . . . 接觸層

70a . . . 第三絕緣層

80a . . . 第一錫墊

90a . . . 第二錫墊

600a . . . 頂針區

800a . . . 第一錫墊開口

900a . . . 第二錫墊開口

805a . . . 第一上層錫墊

807a . . . 第一下層錫墊

905a . . . 第二上層錫墊

907a . . . 第二下層錫墊

1000a . . . 半導體結構

1003a . . . 第一外側壁

1001a . . . 第二外側
壁

1002a . . . 內側壁



I772253

【發明摘要】

【中文發明名稱】 發光元件

【英文發明名稱】 LIGHT-EMITTING DEVICE

【中文】一發光元件包含一半導體疊層具有一第一半導體層，一第二半導體層，以及一活性層位於第一半導體層及第二半導體層之間；一第一銲墊位於半導體疊層上；一第二銲墊位於半導體疊層上，與第一銲墊相隔一距離，並於半導體疊層上定義出一區域位於第一銲墊與第二銲墊之間；以及多個孔部穿過活性層以裸露第一半導體層，其中於發光元件之上視圖上，第一銲墊及第二銲墊係形成於多個孔部以外的區域。

【英文】A light-emitting device comprises a semiconductor stack comprising a first semiconductor layer, a second semiconductor layer, and an active layer between the first semiconductor layer and the second semiconductor layer; a first bonding pad formed on the semiconductor stack; a second bonding pad formed on the semiconductor stack and separated from the first bonding pad by a distance to define a region therebetween on the semiconductor stack; and multiple vias penetrating through the active layer to expose the first semiconductor layer, wherein the first bonding pad and the second bonding pad are formed on regions outside of the multiple vias in top view.

【指定代表圖】 第9A圖

【代表圖之符號簡單說明】

1 發光元件

- 11a 基板
- 10a 半導體疊層
- 101a 第一半導體層
- 102a 第二半導體層
- 103a 活性層
- 100a 孔部
- 1011a 第一表面
- 1012a 第二表面
- 111a 環繞部
- 20a 第一絕緣層
- 30a 透明導電層
- 40a 反射層
- 41a 阻障層
- 50a 第二絕緣層
- 60a 接觸層
- 70a 第三絕緣層
- 80a 第一銲墊
- 90a 第二銲墊
- 600a 頂針區
- 800a 第一銲墊開口
- 900a 第二銲墊開口
- 805a 第一上層銲墊
- 807a 第一下層銲墊
- 905a 第二上層銲墊

907a 第二下層鐳墊

1000a 半導體結構

1003a 第一外側壁

1001a 第二外側壁

1002a 內側壁

【特徵化學式】

無

【發明說明書】

【中文發明名稱】 發光元件

【英文發明名稱】 LIGHT-EMITTING DEVICE

【技術領域】

【0001】本發明係關於一種發光元件，且特別係關於一種發光元件，其包含一半導體疊層及一銲墊位於半導體疊層上。

【先前技術】

【0002】發光二極體(Light-Emitting Diode, LED)為固態半導體發光元件，其優點為功耗低，產生的熱能低，工作壽命長，防震，體積小，反應速度快和具有良好的光電特性，例如穩定的發光波長。因此發光二極體被廣泛應用於家用電器，設備指示燈，及光電產品等。

【發明內容】

【0003】一發光元件包含一半導體疊層具有一第一半導體層，一第二半導體層，以及一活性層位於第一半導體層及第二半導體層之間；一第一銲墊位於半導體疊層上；一第二銲墊位於半導體疊層上，其中第一銲墊與第二銲墊相隔一距離，並於半導體疊層上定義出一區域位於第一銲墊與第二銲墊之間；以及多個孔部穿過活性層以裸露第一半導體層，其中於發光元件之上視圖上，第一銲墊及第二銲墊係形成於多個孔部位置以外的區域。

【0004】一發光元件包含一半導體疊層具有一第一半導體層，一第二半導體層，以及一活性層位於第一半導體層及第二半導體層之間；一第一接觸層位於第二半導體層之上，包圍第二半導體層之一側壁，並與第一半導體層相連

接；一第二接觸層位於第二半導體層之上，並與第二半導體層相連接；一第一銲墊位於半導體疊層上並與第一接觸層相連接；一第二銲墊位於半導體疊層上並與第二接觸層相連接，其中第一銲墊與第二銲墊相隔一距離，並於半導體疊層上定義出一區域位於第一銲墊與第二銲墊之間，其中於發光元件之上視圖上，位於第二半導體層之上的第一接觸層環繞第二接觸層。

【圖式簡單說明】

【0005】 第1A~7C圖係本發明一實施例中所揭示之發光元件1或發光元件2的製造方法。

【0006】 第8圖係本發明一實施例中所揭示之發光元件1的上視圖。

【0007】 第9A圖係本發明一實施例中所揭示之發光元件1的剖面圖。

【0008】 第9B圖係本發明一實施例中所揭示之發光元件1的剖面圖。

【0009】 第10圖係本發明一實施例中所揭示之發光元件2的上視圖。

【0010】 第11A圖係本發明一實施例中所揭示之發光元件2的剖面圖。

【0011】 第11B圖係本發明一實施例中所揭示之發光元件2的剖面圖。

【0012】 第12A~18B圖係本發明一實施例中所揭示之發光元件3或發光元件4的製造方法。

【0013】 第19圖係本發明一實施例中所揭示之發光元件3的上視圖。

【0014】 第20圖係本發明一實施例中所揭示之發光元件3的剖面圖。

【0015】 第21圖係本發明一實施例中所揭示之發光元件4的上視圖。

【0016】 第22圖係本發明一實施例中所揭示之發光元件4的剖面圖。

【0017】 第23圖係本發明一實施例中所揭示之發光元件5的剖面圖。

【0018】 第24圖係本發明一實施例中所揭示之發光元件6的剖面圖。

【0019】 第25圖係為依本發明一實施例之發光裝置的結構示意圖。

【0020】 第26圖係為依本發明一實施例之發光裝置的結構示意圖。

【實施方式】

【0021】 為了使本發明之敘述更加詳盡與完備，請參照下列實施例之描述並配合相關圖示。惟，以下所示之實施例係用於例示本發明之發光元件，並非將本發明限定於以下之實施例。又，本說明書記載於實施例中的構成零件之尺寸、材質、形狀、相對配置等在沒有限定之記載下，本發明之範圍並非限定於此，而僅是單純之說明而已。且各圖示所示構件之大小或位置關係等，會由於為了明確說明有加以誇大之情形。更且，於以下之描述中，為了適切省略詳細說明，對於同一或同性質之構件用同一名稱、符號顯示。

【0022】 第1A~11B圖係本發明一實施例中所揭示之一發光元件1或一發光元件2的製造方法。

【0023】 如第1A圖之上視圖及第1B圖沿第1A圖線段A-A'之剖面圖所示，發光元件1或發光元件2的製造方法包含一平台形成步驟，其包含提供一基板11a；以及形成一半導體疊層10a於基板11a上，其中半導體疊層10a包含一第一半導體層101a，一第二半導體層102a，以及一活性層103a位於第一半導體層101a及第二半導體層102a之間。半導體疊層10a可藉由微影、蝕刻之方式進行圖案化以移除部分的第二半導體層102a及活性層103a，形成一或多個半導體結構1000a；以及一環繞部111a環繞一或多個半導體結構1000a。環繞部111a裸露出第一半導體層101a之一第一表面1011a。一或多個半導體結構1000a各包含複數個第一外側壁1003a，第二外側壁1001a，及複數個內側壁1002a，其中第一外側壁1003a為第一半導體層101a之側壁，第二外側壁1001a為活性層103a及/或第二半導體層102a之側壁，第二外側壁1001a之一端與第二半導體層102a之一表面102s相連，

第 3 頁，共 38 頁(發明說明書)

第二外側壁1001a之另一端與第一半導體層101a之第一表面1011a相連；內側壁1002a之一端與第二半導體層102a之表面102s相連，內側壁1002a之另一端與第一半導體層101a之第二表面1012a相連；多個半導體結構1000a藉由第一半導體層101a彼此相連。由第1B圖觀之，半導體結構1000a的內側壁1002a與第一半導體層101a的第二表面1012a之間具有一鈍角，半導體結構1000a的第一外側壁1003a與基板11a的表面11s之間具有一鈍角或一直角，半導體結構1000a的第二外側壁1001a與第一半導體層101a的第一表面1011a之間具有一鈍角。環繞部111a環繞半導體結構1000a之周圍，環繞部111a於發光元件1或發光元件2之上視圖上為一矩形或多邊形。

【0024】 於本發明之一實施例中，發光元件1或發光元件2包含一邊長小於30 mil。當一外部電流注入發光元件1或發光元件2時，藉由環繞部111a環繞半導體結構1000a之周圍，可使發光元件1或發光元件2的光場分佈均勻化，並可降低發光元件的正向電壓。

【0025】 於本發明之一實施例中，發光元件1或發光元件2包含一邊長大於30 mil。半導體疊層10a可藉由微影、蝕刻之方式進行圖案化以移除部分的第二半導體層102a及活性層103a，形成一或多個孔部100a穿過第二半導體層102a及活性層103a，其中一或多個孔部100a裸露出第一半導體層101a之一或多個第二表面1012a。當一外部電流注入發光元件1或發光元件2時，藉由環繞部111a及多個孔部100a的分散配置，可使發光元件1或發光元件2的光場分佈均勻化，並可降低發光元件的正向電壓。

【0026】 於本發明之一實施例中，發光元件1或發光元件2包含一邊長小於30 mil，發光元件1或發光元件2可不包含一或多個孔部100a。

【0027】 於本發明之一實施例中，一或多個孔部100a的開口形狀包含圓形、橢圓形、矩形、多邊形、或是任意形狀。多個孔部100a可排列成複數列，相鄰兩列上的孔部100a可彼此對齊或是錯開。

【0028】 於本發明之一實施例中，基板 11a 可為一成長基板，包括用以成長磷化鋁鎵銻(AlGaInP)之砷化鎵(GaAs)晶圓，或用以成長氮化銻鎵(InGaN)之藍寶石(Al₂O₃)晶圓、氮化鎵(GaN)晶圓或碳化矽(SiC)晶圓。於此基板 11a 上可利用有機金屬化學氣相沉積法(MOCVD)、分子束磊晶(MBE)、氮化物氣相沉積法(HVPE)、蒸鍍法或離子電鍍方法形成具有光電特性之半導體疊層 10a，例如發光(light-emitting)疊層。

【0029】 於本發明之一實施例中，第一半導體層 101a 和第二半導體層 102a，例如為包覆層(cladding layer)或限制層(confinement layer)，兩者具有不同的導電型態、電性、極性，或可依摻雜的元素以提供電子或電洞，例如第一半導體層 101a 為 n 型電性的半導體，第二半導體層 102a 為 p 型電性的半導體。活性層 103a 形成在第一半導體層 101a 和第二半導體層 102a 之間，電子與電洞於一電流驅動下在活性層 103a 複合，將電能轉換成光能，以發出一光線。藉由改變半導體疊層 10a 中一層或多層的物理及化學組成以調整發光元件 1 或發光元件 2 發出光線的波長。半導體疊層 10a 之材料包含 III-V 族半導體材料，例如 Al_xIn_yGa_(1-x-y)N 或 Al_xIn_yGa_(1-x-y)P，其中 $0 \leq x, y \leq 1$ ； $(x+y) \leq 1$ 。依據活性層 103a 之材料，當半導體疊層 10a 材料為 AlInGaP 系列材料時，可發出波長介於 610 nm 及 650 nm 之間的紅光，波長介於 530 nm 及 570 nm 之間的綠光，當半導體疊層 10a 材料為 InGaN 系列材料時，可發出波長介於 450 nm 及 490 nm 之間的藍光，或是當半導體疊層 10a 材料為 AlGaIn 系列材料時，可發出波長介於 400 nm 及 250 nm 之間的紫外光。活性層 103a 可為單異質結構(single heterostructure, SH)，雙異質結構(double heterostructure, DH)，雙側雙異質結構(double-side double

heterostructure, DDH), 多層量子井結構(multi-quantum well, MQW)。活性層 103a 之材料可為中性、p 型或 n 型電性的半導體。

【0030】 接續平台形成步驟，如第 2A 圖之上視圖及第 2B 圖係為沿著第 2A 圖線段 A-A' 之剖面圖所示，發光元件 1 或發光元件 2 的製造方法包含一第一絕緣層形成步驟。一第一絕緣層 20a 可藉由蒸鍍或沉積等方式形成於半導體結構 1000a 上，再藉由微影、蝕刻之方式進行圖案化，以覆蓋上述環繞部 111a 之第一表面 1011a 及孔部 100a 之第二表面 1012a，並包覆半導體結構 1000a 之第二半導體層 102a、活性層 103a 之第二外側壁 1001a 及內側壁 1002a，其中第一絕緣層 20a 包含一第一絕緣層環繞區 200a 以覆蓋上述環繞部 111a，使得位於環繞部 111a 的第一半導體層 101a 之第一表面 1011a 為第一絕緣層環繞區 200a 所覆蓋；一第一群組的第一絕緣層覆蓋區 201a 以覆蓋孔部 100a，使得位於孔部 100a 的第一半導體層 101a 之第二表面 1012a 為第一群組的第一絕緣層覆蓋區 201a 所覆蓋；以及一第二群組的第一絕緣層開口 202a 以裸露出第二半導體層 102a 之表面 102s。第一群組的第一絕緣層覆蓋區 201a 係彼此分離且分別對應多個孔部 100a。第一絕緣層 20a 可為單層或多層之構造。當第一絕緣層 20a 為單層膜時，第一絕緣層 20a 可保護半導體結構 1000a 之側壁以避免活性層 103a 被後續製程所破壞。當第一絕緣層 20a 為多層膜時，第一絕緣層 20a 可包含不同折射率的兩種以上之材料交替堆疊以形成一布拉格反射鏡(DBR)結構，選擇性地反射特定波長之光。第一絕緣層 20a 係為非導電材料所形成，包含有機材料，例如 Su8、苯并環丁烯(BCB)、過氟環丁烷(PFCB)、環氧樹脂(Epoxy)、丙烯酸樹脂(Acrylic Resin)、環烯烴聚合物(COC)、聚甲基丙烯酸甲酯(PMMA)、聚對苯二甲酸乙二酯(PET)、聚碳酸酯(PC)、聚醚醯亞胺(Polyetherimide)、氟碳聚合物(Fluorocarbon Polymer)，或是無機材料，例如矽膠(Silicone)、玻璃(Glass)，或是介電材料，例如氧化鋁(Al_2O_3)、氮化矽(SiN_x)、氧化矽(SiO_x)、氧化鈦(TiO_x)，

第 6 頁，共 38 頁(發明說明書)

或氟化鎂(MgF_x)。

【0031】 於本發明之一實施例中，接續第一絕緣層形成步驟，如第 3A 圖之上視圖及第 3B 圖係為沿著第 3A 圖線段 A-A' 之剖面圖所示，發光元件 1 或發光元件 2 的製造方法包含一透明導電層形成步驟。一透明導電層 30a 可藉由蒸鍍或沉積等方式形成於第二群組的第一絕緣層開口 202a 中，其中透明導電層 30a 的外緣 301a 與第一絕緣層 20a 相隔一距離以露出第二半導體層 102a 之表面 102s。由於透明導電層 30a 形成於第二半導體層 102a 之大致整個面，並與第二半導體層 102a 相接觸，因此，透明導電層 30a 能使電流均勻擴散於第二半導體層 102a 之整體。透明導電層 30a 之材料包含對於活性層 103a 所發出的光線為透明的材料，例如氧化銦錫(ITO)、或氧化銦鋅(IZO)。

【0032】 於本發明之另一實施例中，於平台形成步驟之後，可先進行透明導電層形成步驟，再進行第一絕緣層形成步驟。

【0033】 於本發明之另一實施例中，於平台形成步驟之後，可省略第一絕緣層之形成步驟，直接進行透明導電層形成步驟。

【0034】 於本發明之一實施例中，接續透明導電層形成步驟，如第 4A 圖之上視圖及第 4B 係為沿著第 4A 圖線段 A-A' 之剖面圖所示，發光元件 1 或發光元件 2 的製造方法包含一反射結構形成步驟。反射結構包含一反射層 40a 及/或一阻障層 41a，可藉由蒸鍍或沉積等方式直接形成於透明導電層 30a 上，其中反射層 40a 位於透明導電層 30a 及阻障層 41a 之間。於發光元件 1 或發光元件 2 的上視圖上，反射層 40a 的外緣 401a 可設置於透明導電層 30a 的外緣 301a 之內側、外側、或者設置成與透明導電層 30a 的外緣 301a 重合對齊，阻障層 41a 的外緣 411a 可設置於反射層 40a 的外緣 401a 之內側、外側、或者設置成與反射層 40a 的外緣 401a 重合對齊。

【0035】 於本發明之另一實施例中，可省略透明導電層之形成步驟，於平

台形成步驟或是第一絕緣層形成步驟之後，直接進行反射結構形成步驟，例如反射層 40a 及/或阻障層 41a 直接形成於第二半導體層 102a 上，反射層 40a 位於第二半導體層 102a 及阻障層 41a 之間。

【0036】 反射層 40a 可為一或多層之結構，多層之結構例如一布拉格反射結構。反射層 40a 之材料包含反射率較高的金屬材料，例如銀(Ag)、鋁(Al)、或銻(Rh)等金屬或上述材料之合金。在此所述具有較高的反射率係指對於發光元件 1 或發光元件 2 發出光線的波長具有 80%以上的反射率。於本發明之一實施例中，阻障層 41a 包覆反射層 40a 以避免反射層 40a 表面氧化而使反射層 40a 之反射率劣化。阻障層 41a 之材料包含金屬材料，例如鈦(Ti)、鎢(W)、鋁(Al)、銦(In)、錫(Sn)、鎳(Ni)、鉑(Pt)等金屬或上述材料之合金。阻障層 41a 可為一或多層之結構，多層結構例如為鈦(Ti)/鋁(Al)，及/或鈦(Ti)/鎢(W)。於本發明之一實施例中，阻障層 41a 包含鈦(Ti)/鋁(Al)之疊層結構於遠離反射層 40a 之一側，及鈦(Ti)/鎢(W)之疊層結構於靠近反射層 40a 之一側。於本發明之一實施例中，反射層 40a 及阻障層 41a 之材料優選地包含金(Au)、或銅(Cu)以外之金屬材料。

【0037】 於本發明之一實施例中，接續反射結構形成步驟，如第 5A 之上視圖、第 5B 係為第 5A 圖沿著 A-A' 之剖面圖及第 5C 圖係為沿著第 5A 圖線段 B-B' 之剖面圖所示，發光元件 1 或發光元件 2 的製造方法包含一第二絕緣層形成步驟。一第二絕緣層 50a 可藉由蒸鍍或沉積等方式形成於半導體結構 1000a 上，再藉由微影、蝕刻之方式進行圖案化，以形成一第一群組的第二絕緣層開口 501a 以裸露出第一半導體層 101a，以及一第二群組的第二絕緣層開口 502a 以裸露出反射層 40a 或阻障層 41a，其中在圖案化第二絕緣層 50a 的過程中，於前述第一絕緣層形成步驟中覆蓋於環繞部 111a 的第一絕緣層環繞區 200a 及孔部 100a 內的第一群組的第一絕緣層覆蓋區 201a 被部分蝕刻移除以裸露出第一半導體層 101a；於孔部 100a 內形成第一群組的第一絕緣層開口 203a 以裸露出

第一半導體層 101a。於本實施例中，於發光元件 1 或發光元件 2 之剖面圖上，如第 5B 圖所示，第一群組的第二絕緣層開口 501a 及第二群組的第二絕緣層開口 502a 具有不同的寬度、數目。第一群組的第二絕緣層開口 501a 及第二群組的第二絕緣層開口 502a 的開口形狀包含圓形、橢圓形、矩形、多邊形、或是任意形狀。於本實施例中，如第 5A 圖所示，第一群組的第二絕緣層開口 501a 彼此分離，排列成複數列，且分別對應多個孔部 100a 及第一群組的第一絕緣層開口 203a，第二群組的第二絕緣層開口 502a 係皆靠近基板 11a 之一側，例如基板 11a 中心線之左側或右側，第二群組的第二絕緣層開口 502a 係彼此分離且位於相鄰兩列的第一群組的第二絕緣層開口 501a 之間。第二絕緣層 50a 可為單層或多層之構造。當第二絕緣層 50a 為單層膜時，第二絕緣層 50a 可保護半導體結構 1000a 之側壁以避免活性層 103a 被後續製程所破壞。當第二絕緣層 50a 為多層膜時，第二絕緣層 50a 可包含不同折射率的兩種以上之材料交替堆疊以形成一布拉格反射鏡(DBR)結構，選擇性地反射特定波長之光。第二絕緣層 50a 係為非導電材料所形成，包含有機材料，例如 Su8、苯并環丁烯(BCB)、過氟環丁烷(PFCB)、環氧樹脂(Epoxy)、丙烯酸樹脂(Acrylic Resin)、環烯烴聚合物(COC)、聚甲基丙烯酸甲酯(PMMA)、聚對苯二甲酸乙二酯(PET)、聚碳酸酯(PC)、聚醯醯亞胺(Polyetherimide)、氟碳聚合物(Fluorocarbon Polymer)，或是無機材料，例如矽膠(Silicone)、玻璃(Glass)，或是介電材料，例如氧化鋁(Al_2O_3)、氮化矽(SiN_x)、氧化矽(SiO_x)、氧化鈦(TiO_x)，或氟化鎂(MgF_x)。

【0038】 接續第二絕緣層形成步驟，於本發明之一實施例中，如第6A圖之上視圖、第6B圖係為沿著第6A圖線段A-A' 之剖面圖及第6C圖係為沿著第6A圖線段B-B' 之剖面圖所示，發光元件1或發光元件2的製造方法包含一接觸層形成步驟。一接觸層60a可藉由蒸鍍或沉積等方式於第一半導體層101a及第二半導體層102a上，再藉由微影、蝕刻之方式進行圖案化，於第二群組的第

二絕緣層開口502a上形成一或多個接觸層開口602a以露出反射層40a或阻障層41a，並於發光元件1或發光元件2的幾何中心處定義出一頂針區600a。於發光元件1或發光元件2之剖面圖上，接觸層開口602a包含一寬度大於任一個第二群組的第二絕緣層開口502a的寬度。於發光元件1或發光元件2之上視圖上，多個接觸層開口602a係皆靠近基板11a之一側，例如基板11a中心線之左側或右側。接觸層60a可為一或多層之結構。為了降低與第一半導體層101a相接觸的電阻，接觸層60a之材料包含金屬材料，例如鉻(Cr)、鈦(Ti)、鎢(W)、金(Au)、鋁(Al)、銦(In)、錫(Sn)、鎳(Ni)、鉑(Pt)等金屬或上述材料之合金。於本發明之一實施例中，接觸層60a之材料優選地包含金(Au)、銅(Cu)以外之金屬材料。於本發明之一實施例中，接觸層60a之材料優選地包含具有高反射率之金屬，例如鋁(Al)、鉑(Pt)。於本發明之一實施例中，接觸層60a與第一半導體層101a相接觸之一側優選地包含鉻(Cr)或鈦(Ti)以增加與第一半導體層101a的接合強度。

【0039】 於本發明之一實施例中，接觸層60a覆蓋所有孔部100a，並延伸覆蓋於第二半導體層102a上，其中接觸層60a透過第二絕緣層50a與第二半導體層102a相絕緣，接觸層60a透過孔部100a與第一半導體層101a相接觸。當一外部電流注入發光元件1或發光元件2時，電流係藉由多個孔部100a傳導至第一半導體層101a。於本實施例中，位於同一列上的兩相鄰孔部100a之間包含一第一最短距離，鄰近發光元件邊緣之任一孔部100a與第一半導體層101a之第一外側壁1003a之間包含一第二最短距離，其中第一最短距離大於第二最短距離。

【0040】 於本發明之另一實施例中，接觸層60a覆蓋環繞部111a及孔部100a，並延伸覆蓋於第二半導體層102a上，其中接觸層60a透過第二絕緣層50a與第二半導體層102a相絕緣，接觸層60a藉由環繞部111a及孔部100a以與第一半導體層101a相接觸。當一外部電流注入發光元件1或發光元件2時，部分

第 10 頁，共 38 頁(發明說明書)

電流藉由環繞部111a傳導至第一半導體層101a，另一部分電流藉由多個孔部100a傳導至第一半導體層101a。於本實施例中，位於同一列上的兩相鄰孔部100a之間包含一第一最短距離，鄰近發光元件邊緣之任一孔部100a與第一半導體層101a之第一外側壁1003a之間包含一第二最短距離，其中第一最短距離小於或等於第二最短距離。

【0041】 於本發明之另一實施例中，多個孔部100a可排列成一第一列與一第二列，位於同一列上的兩相鄰孔部100a之間包含一第一最短距離，位於第一列上的孔部100a與位於第二列上的孔部100a之間包含一第二最短距離，其中第一最短距離大於或小於第二最短距離。

【0042】 於本發明之一實施例中，多個孔部100a可排列成一第一列，一第二列與一第三列，位於第一列上的孔部100a與位於第二列上的孔部100a之間包含一第一最短距離，位於第二列上的孔部100a與位於第三列上的孔部100a之間包含一第二最短距離，其中第一最短距離小於第二最短距離。

【0043】 於本發明之一實施例中，接續如第 6A 圖、第 6B 圖及第 6C 圖所示之接觸層形成步驟，發光元件 1 或發光元件 2 的製造方法包含一第三絕緣層形成步驟，如第 7A 圖之上視圖、第 7B 圖係為沿著第 7A 圖線段 A-A' 之剖面圖及第 7C 圖係為沿著第 7A 圖線段 B-B' 之剖面圖所示，一第三絕緣層 70a 可藉由蒸鍍或沉積等方式形成於半導體結構 1000a 上，再藉由微影、蝕刻之方式進行圖案化，於接觸層 60a 上形成一第一群組的第三絕緣層開口 701a 以裸露第 6A 圖所示之接觸層 60a，及於一或多個接觸層開口 602a 上形成一第二群組的第三絕緣層開口 702a 以裸露第 6A 圖所示之反射層 40a 或阻障層 41a，其中位於第二半導體層 102a 上的接觸層 60a 夾置於第二絕緣層 50a 及第三絕緣層 70a 之間，第一群組的第三絕緣層開口 701a 與第一群組的第二絕緣層開口 501a 係錯開，互不重疊。上述頂針區 600a 為第三絕緣層所環繞及包覆。於本實施

第 11 頁，共 38 頁(發明說明書)

例中，如第 7A 圖所示，第一群組的第三絕緣層開口 701a 係彼此分離，且與多個孔部 100a 錯開。第二群組的第三絕緣層開口 702a 係彼此分離，且分別對應多個接觸層開口 602a。於第 7A 圖之上視圖上，第一群組的第三絕緣層開口 701a 靠近基板 11a 之一側，例如右側，第二群組的第三絕緣層開口 702a 靠近基板 11a 之另一側，例如基板 11a 中心線之左側。於發光元件 1 或發光元件 2 之剖面圖上，任一個第二群組的第三絕緣層開口 702a 包含一寬度小於任一個接觸層開口 602a 的寬度，第三絕緣層 70a 順應接觸層開口 602a 填入包覆接觸層開口 602a 之側壁，暴露出反射層 40a 或阻障層 41a，構成第二群組的第三絕緣層開口 702a。第三絕緣層 70a 可為單層或多層之構造。當第三絕緣層 70a 為多層膜時，第三絕緣層 70a 可包含不同折射率的兩種以上之材料交替堆疊以形成一布拉格反射鏡(DBR)結構，選擇性地反射特定波長之光。第三絕緣層 70a 係為非導電材料所形成，包含有機材料，例如 Su8、苯并環丁烯(BCB)、過氟環丁烷(PFCB)、環氧樹脂(Epoxy)、丙烯酸樹脂(Acrylic Resin)、環烯烴聚合物(COC)、聚甲基丙烯酸甲酯(PMMA)、聚對苯二甲酸乙二酯(PET)、聚碳酸酯(PC)、聚醯醯亞胺(Polyetherimide)、氟碳聚合物(Fluorocarbon Polymer)，或是無機材料，例如矽膠(Silicone)、玻璃(Glass)，或是介電材料，例如氧化鋁(Al_2O_3)、氮化矽(SiN_x)、氧化矽(SiO_x)、氧化鈦(TiO_x)，或氟化鎂(MgF_x)。

【0044】 接續第三絕緣層形成步驟，發光元件 1 或發光元件 2 的製造方法包含一鍍墊形成步驟。如第 8 圖之上視圖所示，一第一鍍墊 80a 及一第二鍍墊 90a 可藉由電鍍、蒸鍍或沉積等方式形成於一或多個半導體結構 1000a 上，再藉由微影、蝕刻之方式進行圖案化。於第 8 圖之上視圖上，第一鍍墊 80a 靠近基板 11a 中心線之一側，例如右側，第二鍍墊 90a 靠近基板 11a 中心線之另一側，例如左側。第一鍍墊 80a 覆蓋所有第一群組的第三絕緣層開口 701a，以與接觸層 60a 相接觸，並透過接觸層 60a 及孔部 100a 與第一半導體層 101a 形成電連

第 12 頁，共 38 頁(發明說明書)

接。第二鐳墊 90a 覆蓋所有第二群組的第三絕緣層開口 702a，與反射層 40a 或阻障層 41a 相接觸，並透過反射層 40a 或阻障層 41a 以與第二半導體層 102a 形成電連接。第一鐳墊 80a 具有一或多個第一鐳墊開口 800a；以及一第一側邊 802a 及複數個第一凹部 804a 自第一側邊 802a 朝遠離於第二鐳墊 90a 之一方向延伸。第二鐳墊 90a 具有一或多個第二鐳墊開口 900a；以及一第二側邊 902a 及複數個第二凹部 904a 自第二側邊 902a 朝遠離於第一鐳墊 80a 之一方向延伸。第一鐳墊開口 800a 之位置及第二鐳墊開口 900a 之位置大致對應於孔部 100a 之位置，以及第一凹部 804a 之位置及第二凹部 904a 之位置大致對應於孔部 100a 之位置。換句話說，第一鐳墊 80a 及第二鐳墊 90a 未覆蓋任一孔部 100a，第一鐳墊 80a 及第二鐳墊 90a 係繞開孔部 100a，且形成於孔部 100a 周圍，以至於第一鐳墊開口 800a 或第二鐳墊開口 900a 包含一直徑大於任一孔部 100a 之直徑，以及第一凹部 804a 或第二凹部 904a 包含一寬度大於任一孔部 100a 之直徑。於本發明之一實施例中，複數個第一凹部 804a 於上視圖上大致對齊複數個第二凹部 904a。於本發明之另一實施例中，複數個第一凹部 804a 於上視圖上與複數個第二凹部 904a 係錯置。於本發明之一實施例中，於發光元件 1 或發光元件 2 之上視圖上，第一鐳墊 80a 的形狀與第二鐳墊 90a 的形狀相同或不同。

【0045】 第9A圖係為沿著第8圖線段A-A'之剖面圖，第9B圖係為沿著第8圖線段B-B'之剖面圖。根據本實施例所揭露的發光元件1為一覆晶式發光二極體元件。發光元件1包含基板11a；一或多個半導體結構1000a位於基板11a上；環繞部111a環繞一或多個半導體結構1000a；以及第一鐳墊80a及第二鐳墊90a位於半導體疊層10a上。一或多個半導體結構1000a各包含半導體疊層10a，半導體疊層10a包含第一半導體層101a，第二半導體層102a，及活性層103a位於第一半導體層101a及第二半導體層102a之間。多個半導體結構1000a藉由第一半導體層

101a彼此相連。如第8圖，第9A圖及第9B圖所示，一或多個半導體結構1000a周圍的第二半導體層102a及活性層103a被移除以裸露第一半導體層101a之第一表面1011a，換句話說，環繞部111a包含第一半導體層101a之第一表面1011a以環繞半導體結構1000a之周圍。

【0046】 發光元件1更包含一或多個孔部100a穿過第二半導體層102a及活性層103a以裸露第一半導體層101a之一或多個第二表面1012a；以及接觸層60a形成於第一半導體層101a之第一表面1011a上以環繞半導體結構1000a之周圍並與第一半導體層101a接觸以形成電連接，以及形成於第一半導體層101a之一或多個第二表面1012a上以覆蓋一或多個孔部100a並與第一半導體層101a接觸以形成電連接。於本實施例中，於發光元件1之上視圖上，接觸層60a包含一總表面積大於活性層103a之總表面積，或接觸層60a包含一外圍邊長大於活性層103a之外圍邊長。

【0047】 於本發明之一實施例中，第一鐳墊80a及/或第二鐳墊90a覆蓋多個半導體結構1000a。

【0048】 於本發明之一實施例中，第一鐳墊80a具有一或多個第一鐳墊開口800a，第二鐳墊90a具有一或多個第二鐳墊開口900a。第一鐳墊80a及第二鐳墊90a之形成位置係繞開孔部100a之形成位置，以至於第一鐳墊開口800a及第二鐳墊開口900a之形成位置係與孔部100a之形成位置重疊。

【0049】 於本發明之一實施例中，於發光元件1之上視圖上，第一鐳墊80a的形狀與第二鐳墊90a的形狀相同，例如第一鐳墊80a及第二鐳墊90a的形狀為梳狀，如第8圖所示，第一鐳墊80a之第一鐳墊開口800a之一曲率半徑以及第一凹部804a之一曲率半徑分別大於孔部100a之一曲率半徑，以使第一鐳墊80a形成於多個孔部100a位置以外的區域。第二鐳墊90a之第二鐳墊開口900a之一曲率半徑以及第二凹部904a之一曲率半徑分別大於孔部100a之一曲率半徑，以使第

二銲墊90a形成於多個孔部100a位置以外的區域。

【0050】 於本發明之一實施例中，於發光元件1之上視圖上，第一銲墊80a的形狀與第二銲墊90a的形狀不同，例如第一銲墊80a的形狀為矩形，第二銲墊90a的形狀為梳狀時，第一銲墊80a包含第一銲墊開口800a，以使第一銲墊80a形成於多個孔部100a以外的區域，第二銲墊90a包含第二凹部904a或者同時包含第二凹部904a及第二銲墊開口900a，以使第二銲墊90a形成於多個孔部100a以外的區域。

【0051】 於本發明之一實施例中，第一銲墊80a的尺寸與第二銲墊90a的尺寸不同，例如第一銲墊80a的面積大於第二銲墊90a的面積。第一銲墊80a及第二銲墊90a可為一或多層包含金屬材料之結構。第一銲墊80a及第二銲墊90a之材料包含金屬材料，例如鉻(Cr)、鈦(Ti)、鎢(W)、鋁(Al)、銦(In)、錫(Sn)、鎳(Ni)、鉑(Pt)等金屬或上述材料之合金。當第一銲墊80a及第二銲墊90a為多層結構時，第一銲墊80a包含一第一上層銲墊805a及一第一下層銲墊807a，第二銲墊90a包含一第二上層銲墊905a及一第二下層銲墊907a。上層銲墊與下層銲墊分別具有不同的功能。上層銲墊的功能主要用於焊接與形成引線。藉由上層銲墊，發光元件1能夠以倒裝晶片形式，使用solder焊料或AuSn共晶接合而安裝於封裝基板上。上層銲墊的具體金屬材料包含高延展性的材料，例如鎳(Ni)、鈷(Co)、鐵(Fe)、鈦(Ti)、銅(Cu)、金(Au)、鎢(W)、鋯(Zr)、鉬(Mo)、鉭(Ta)、鋁(Al)、銀(Ag)、鉑(Pt)、鈀(Pd)、銻(Rh)、銱(Ir)、鈳(Ru)、銱(Os)。上層銲墊可以為上述材料的單層、合金或多層膜。於本發明之一實施例中，上層銲墊之材料優選地包含鎳(Ni)及/或金(Au)，且上層銲墊為一單層或多層。下層銲墊的功能係與接觸層60a、反射層40a、或阻障層41a形成穩定的界面，例如提高第一下層銲墊807a與接觸層60a的介面接合強度，或是提高第二下層銲墊907a與反射層40a或阻障層41a的介面接合強度。下層銲墊的另一功能為防止solder焊料或AuSn共晶中的錫(Sn)

擴散進入到反射結構中，破壞反射結構的反射率。因此，下層鐳墊優選地包含金(Au)、銅(Cu)以外之金屬材料，例如鎳(Ni)、鈷(Co)、鐵(Fe)、鈦(Ti)、鎢(W)、鋯(Zr)、鉬(Mo)、鉭(Ta)、鋁(Al)、銀(Ag)、鉑(Pt)、鈀(Pd)、銠(Rh)、銱(Ir)、鈷(Ru)、銱(Os)，下層鐳墊可以為上述材料的單層、合金或多層膜。於本發明之一實施例中，下層鐳墊優選地包含鈦(Ti)、鋁(Al)的多層膜，或是鉻(Cr)、鋁(Al)的多層膜。

【0052】 於本發明之一實施例中，於發光元件1之剖面圖下，與第一半導體層101a相連接之接觸層60a之部分係位於第二鐳墊90a下方。

【0053】 於本發明之一實施例中，於發光元件1之剖面圖下，與第一半導體層101a相連接之接觸層60a之部分係位於反射層40a及/或阻障層41a上方。

【0054】 於本發明之一實施例中，於發光元件1之上視圖上，孔部100a包含一最大寬度小於第一鐳墊開口800a之一最大寬度；及/或孔部100a包含一最大寬度小於第二鐳墊開口900a之一最大寬度。

【0055】 於本發明之一實施例中，於發光元件1之上視圖下，多個孔部100a分別位於第一鐳墊80a之複數個第一凹部804a及第二鐳墊90a之複數個第二凹部904a中。

【0056】 第10圖係本發明一實施例中所揭示之發光元件2的上視圖。發光元件2與上述實施例中的發光元件1相比，發光元件2更包含一第一緩衝墊810a及一第二緩衝墊910a分別位於第一鐳墊80a及第二鐳墊90a下方，除此之外，發光元件2與發光元件1具有大致相同之結構，因此對於第10圖之發光元件2與第9圖之發光元件1具有相同名稱、標號之構造，表示為相同之結構、具有相同之材料、或具有相同之功能，在此會適當省略說明或是不再贅述。於本實施例中，發光元件2包含第一緩衝墊810a位於第一鐳墊80a及半導體疊

層10a之間，以及第二緩衝墊910a位於第二錫墊90a及半導體疊層10a之間，其中第一緩衝墊810a及第二緩衝墊910a覆蓋部分或全部的孔部100a；於本實施例中，由於錫墊80a、90a與半導體疊層10a之間包含多層絕緣層，發光元件2之錫墊80a、90a與solder焊料或AuSn共晶接合時所產生的應力會使錫墊80a、90a與絕緣層產生裂痕，因此緩衝墊810a、910a分別位於錫墊80a、90a及第三絕緣層70a之間，第一緩衝墊810a及第二緩衝墊910a覆蓋全部的孔部100a，第一錫墊80a及第二錫墊90a之形成位置係繞開孔部100a之形成位置，藉由選擇緩衝墊的材料，及減少厚度，以減少錫墊與絕緣層之間應力的產生。換句話說，第一錫墊80a及第二錫墊90a不覆蓋孔部100a。

【0057】 於本發明之一實施例中，如第10圖所示，於發光元件2之上視圖上，緩衝墊810a，910a的形狀分別與錫墊80a，90a的形狀相同，例如第一緩衝墊810a及第一錫墊80a的形狀為梳狀。

【0058】 於本發明之一實施例中，於發光元件2之上視圖上(圖未示)，緩衝墊810a，910a的形狀分別與錫墊80a，90a的形狀不同，例如第一緩衝墊810a的形狀為矩形，第一錫墊80a的形狀為梳狀。

【0059】 於本發明之另一實施例中，緩衝墊810a，910a的尺寸分別與錫墊80a，90a的尺寸不同，例如第一緩衝墊810a的面積大於第一錫墊80a的面積，第二緩衝墊910a的面積大於第二錫墊90a的面積。

【0060】 於本發明之另一實施例中，第一錫墊80a與第二錫墊90a間之一距離大於第一緩衝墊810a與第二緩衝墊910a間之一距離。

【0061】 於本發明之另一實施例中，相較於錫墊80a，90a，緩衝墊810a，910a具有較大的面積以釋放錫墊80a，90a於固晶時的壓力。於發光元件2之剖面圖下，第一緩衝墊810a包含一寬度為第一錫墊80a之一寬度的1.5~2.5倍，較佳為2倍。

【0062】 於本發明之另一實施例中，相較於錫墊80a，90a，緩衝墊810a，910a具有較大的面積以釋放錫墊80a，90a於固晶時的壓力。於發光元件2之剖面圖下，第一緩衝墊810a外擴距離為其自身厚度的1倍以上，較佳為自身厚度的2倍以上。

【0063】 於本發明之另一實施例中，錫墊80a，90a包含一厚度介於1~100 μm 之間，較佳為2~6 μm 之間，緩衝墊810a，910a包含一厚度大於0.5 μm 以釋放錫墊80a，90a於固晶時的壓力。

【0064】 於本發明之另一實施例中，第一緩衝墊810a及第二緩衝墊910a可為一或多層包含金屬材料之結構。第一緩衝墊810a及第二緩衝墊910a的功能係與接觸層60a、反射層40a、或阻障層41a形成穩定的界面，例如第一緩衝墊810a與接觸層60a相接觸，第二緩衝墊910a與反射層40a或阻障層41a相接觸。緩衝墊810a，910a優選地包含金(Au)、銅(Cu)以外之金屬材料，例鉻(Cr)、鎳(Ni)、鈷(Co)、鐵(Fe)、鈦(Ti)、鎢(W)、鋯(Zr)、鉬(Mo)、鉭(Ta)、鋁(Al)、銀(Ag)、鉑(Pt)、鈀(Pd)、銠(Rh)、銱(Ir)、鈦(Ru)、銱(Os)，以防止solder焊料或AuSn共晶中的錫(Sn)擴散進入到發光元件中。

【0065】 於本發明之另一實施例中，第一緩衝墊810a及/或第二緩衝墊910a為包含金屬材料之多層結構，其中多層結構包含一高延展性層和一低延展性層，以防止錫墊80a、90a與solder焊料或AuSn共晶接合時所產生的應力會使錫墊80a、90a與半導體疊層10a之間的絕緣層產生裂痕。高延展性層和低延展性層包含具有不同楊氏係數(Young's modulus)的金屬。

【0066】 於本發明之另一實施例中，第一緩衝墊810a及第二緩衝墊910a之高延展性層包含一厚度大於或等於低延展性層之一厚度。

【0067】 於本發明之另一實施例中，第一緩衝墊810a及第二緩衝墊910a為多層包含金屬材料之結構，第一錫墊80a及第二錫墊90a為多層包含金屬材料之

結構時，第一緩衝墊810a與第一鍍墊80a相接之一面包含相同的金屬材料，第二緩衝墊910a與第二鍍墊90a相接之一面包含相同的金屬材料，例如鉻(Cr)、鎳(Ni)、鈦(Ti)、鉑(Pt)，以提高鍍墊與緩衝墊的介面接合強度。

【0068】 如第 11A 圖及第 11B 圖所示，一第四絕緣層 110a 可藉由蒸鍍或沉積等方式形成於第一緩衝墊 810a 及第二緩衝墊 910a 上，再藉由微影、蝕刻之方式進行圖案化，第一鍍墊 80a 及第二鍍墊 90a 再藉由上述之方式分別形成於第一緩衝墊 810a 及第二緩衝墊 910a 上，其中第四絕緣層 110a 環繞第一緩衝墊 810a 及第二緩衝墊 910a 之側壁。第四絕緣層 110a 可為單層或多層之構造。當第四絕緣層 110a 為多層膜時，第四絕緣層 110a 可包含不同折射率的兩種以上之材料交替堆疊以形成一布拉格反射鏡(DBR)結構，選擇性地反射特定波長之光。第四絕緣層 110a 的材料為非導電材料所形成，包含有機材料，例如 Su8、苯并環丁烯(BCB)、過氟環丁烷(PFCB)、環氧樹脂(Epoxy)、丙烯酸樹脂(Acrylic Resin)、環烯烴聚合物(COC)、聚甲基丙烯酸甲酯(PMMA)、聚對苯二甲酸乙二酯(PET)、聚碳酸酯(PC)、聚醚醯亞胺(Polyetherimide)、氟碳聚合物(Fluorocarbon Polymer)，或是無機材料，例如矽膠(Silicone)、玻璃(Glass)，或是介電材料，例如氧化鋁(Al_2O_3)、氮化矽(SiN_x)、氧化矽(SiO_x)、氧化鈦(TiO_x)，或氟化鎂(MgF_x)。

【0069】 於本發明之一實施例中，第一鍍墊80a及第二鍍墊90a製造工序可直接接續於第一緩衝墊810a及第二緩衝墊910a之製造工序之後。於本發明之另一實施例中，於第一緩衝墊810a及第二緩衝墊910a之製造工序之後，先進行第四絕緣層110a之形成步驟，再接續第一鍍墊80a及第二鍍墊90a製造工序。

【0070】 第12A~22圖係本發明一實施例中所揭示之一發光元件3或一發光元件4的製造方法。

【0071】 如第12A圖之上視圖及第12B圖沿第12A圖線段A-A'之剖面圖所示，發光元件3或發光元件4的製造方法包含一平台形成步驟，其包含提供一基

板11b；以及形成一半導體疊層10b於基板11b上，其中半導體疊層10b包含一第一半導體層101b，一第二半導體層102b，以及一活性層103b位於第一半導體層101b及第二半導體層102b之間。半導體疊層10b可藉由微影、蝕刻之方式進行圖案化以移除部分的第二半導體層102b及活性層103b，形成一或多個半導體結構1000b；以及一環繞部111b環繞一或多個半導體結構1000b。環繞部111b裸露出第一半導體層101b之一第一表面1011b。一或多個半導體結構1000b各包含複數個第一外側壁1003b，第二外側壁1001b，及複數個內側壁1002b，其中第一外側壁1003b為第一半導體層101b之側壁，第二外側壁1001b為活性層103b及/或第二半導體層102b之側壁，第二外側壁1001b之一端與第二半導體層102b之一表面102s相連，第二外側壁1001b之另一端與第一半導體層101b之第一表面1011b相連；內側壁1002b之一端與第二半導體層102b之表面102s相連，內側壁1002b之另一端與第一半導體層101b之第二表面1012b相連；多個半導體結構1000b藉由第一半導體層101b彼此相連。由第12B圖觀之，半導體結構1000b的內側壁1002b與第一半導體層101b的第二表面1012b之間具有一鈍角，半導體結構1000b的第一外側壁1003b與基板11b的表面11s之間具有一鈍角或一直角，半導體結構1000b的第二外側壁1001b與第一半導體層101b的第一表面1011b之間具有一鈍角。環繞部111b環繞半導體結構1000b之周圍，環繞部111b於發光元件3或發光元件4之上視圖上為一矩形或多邊形。

【0072】 於本發明之一實施例中，發光元件3或發光元件4包含一邊長小於30 mil。當一外部電流注入發光元件3或發光元件4時，藉由環繞部111b環繞半導體結構1000b之周圍，可使發光元件3或發光元件4的光場分佈均勻化，並可降低發光元件的正向電壓。

【0073】 於本發明之一實施例中，發光元件3或發光元件4包含一邊長大於30 mil。半導體疊層10b可藉由微影、蝕刻之方式進行圖案化以移除部分的第

二半導體層102b及活性層103b，形成一或多個孔部100b穿過第二半導體層102b及活性層103b，其中一或多個孔部100b裸露出第一半導體層101b之一或多個第二表面1012b。當一外部電流注入發光元件3或發光元件4時，藉由環繞部111b及多個孔部100b的分散配置，可使發光元件3或發光元件4的光場分佈均勻化，並可降低發光元件的正向電壓。

【0074】 於本發明之一實施例中，一或多個孔部100b的開口形狀包含圓形、橢圓形、矩形、多邊形、或是任意形狀。多個孔部100b可排列成複數列，相鄰兩列上的孔部100b可彼此對齊或是錯開。多個孔部100在空間上互不相連。

【0075】 於本發明之一實施例中，基板 11b 可為一成長基板，包括用以成長磷化鋁鎵銻(AlGaInP)之砷化鎵(GaAs)晶圓，或用以成長氮化銻鎵(InGaN)之藍寶石(Al_2O_3)晶圓、氮化鎵(GaN)晶圓或碳化矽(SiC)晶圓。於此基板 11b 上可利用有機金屬化學氣相沉積法(MOCVD)、分子束磊晶(MBE)、氮化物氣相沉積法(HVPE)、蒸鍍法或離子電鍍方法形成具有光電特性之半導體疊層 10b，例如發光(light-emitting)疊層。

【0076】 於本發明之一實施例中，第一半導體層 101b 和第二半導體層 102b，例如為包覆層(cladding layer)或限制層(confinement layer)，兩者具有不同的導電型態、電性、極性，或可依摻雜的元素以提供電子或電洞，例如第一半導體層 101b 為 n 型電性的半導體，第二半導體層 102b 為 p 型電性的半導體。活性層 103b 形成在第一半導體層 101b 和第二半導體層 102b 之間，電子與電洞於一電流驅動下在活性層 103b 複合，將電能轉換成光能，以發出一光線。藉由改變半導體疊層 10b 中一層或多層的物理及化學組成以調整發光元件 3 或發光元件 4 發出光線的波長。半導體疊層 10b 之材料包含 III-V 族半導體材料，例如 $\text{Al}_x\text{In}_y\text{Ga}_{(1-x-y)}\text{N}$ 或 $\text{Al}_x\text{In}_y\text{Ga}_{(1-x-y)}\text{P}$ ，其中 $0 \leq x, y \leq 1$ ； $(x+y) \leq 1$ 。依據活性層 103b 之材料，當半導體疊層 10b 材料為 AlInGaP 系列材料時，可發出波長介於 610 nm

及 650 nm 之間的紅光，波長介於 530 nm 及 570 nm 之間的綠光，當半導體疊層 10b 材料為 InGaN 系列材料時，可發出波長介於 450 nm 及 490 nm 之間的藍光，或是當半導體疊層 10b 材料為 AlGaIn 系列材料時，可發出波長介於 400 nm 及 250 nm 之間的紫外光。活性層 103b 可為單異質結構(single heterostructure, SH)，雙異質結構(double heterostructure, DH)，雙側雙異質結構(double-side double heterostructure, DDH)，多層量子井結構(multi-quantum well, MQW)。活性層 103b 之材料可為中性、p 型或 n 型電性的半導體。

【0077】 接續平台形成步驟，如第 13A 圖之上視圖及第 13B 圖係為沿著第 13A 圖線段 A-A' 之剖面圖所示，發光元件 3 或發光元件 4 的製造方法包含一第一絕緣層形成步驟。一第一絕緣層 20b 可藉由蒸鍍或沉積等方式形成於半導體結構 1000b 上，再藉由微影、蝕刻之方式進行圖案化，以覆蓋上述環繞部 111b 之第一表面 1011b 及孔部 100b 之第二表面 1012b，並包覆半導體結構 1000b 之第二半導體層 102b、活性層 103b 之第二外側壁 1001b 及內側壁 1002b，其中第一絕緣層 20b 包含一第一絕緣層環繞區 200b 以覆蓋上述環繞部 111b，使得位於環繞部 111b 的第一半導體層 101b 之第一表面 1011b 為第一絕緣層環繞區 200b 所覆蓋；一第一群組的第一絕緣層覆蓋區 201b 以覆蓋孔部 100b，使得位於孔部 100b 的第一半導體層 101b 之第二表面 1012b 為第一群組的第一絕緣層覆蓋區 201b 所覆蓋；以及一第二群組的第一絕緣層開口 202b 以裸露出第二半導體層 102b 之表面 102s。第一群組的第一絕緣層覆蓋區 201b 係彼此分離且分別對應多個孔部 100b。第一絕緣層 20b 可為單層或多層之構造。當第一絕緣層 20b 為單層膜時，第一絕緣層 20b 可保護半導體結構 1000b 之側壁以避免活性層 103b 被後續製程所破壞。當第一絕緣層 20b 為多層膜時，第一絕緣層 20b 可包含不同折射率的兩種以上之材料交替堆疊以形成一布拉格反射鏡(DBR) 結構，選擇性地反射特定波長之光。第一絕緣層 20b 係為非導電材料所形成，包含有

機材料，例如 Su8、苯并環丁烯(BCB)、過氟環丁烷(PFCB)、環氧樹脂(Epoxy)、丙烯酸樹脂(Acrylic Resin)、環烯烴聚合物(COC)、聚甲基丙烯酸甲酯(PMMA)、聚對苯二甲酸乙二酯(PET)、聚碳酸酯(PC)、聚醚醯亞胺(Polyetherimide)、氟碳聚合物(Fluorocarbon Polymer)，或是無機材料，例如矽膠(Silicone)、玻璃(Glass)，或是介電材料，例如氧化鋁(Al_2O_3)、氮化矽(SiN_x)、氧化矽(SiO_x)、氧化鈦(TiO_x)，或氟化鎂(MgF_x)。

【0078】 於本發明之一實施例中，接續第一絕緣層形成步驟，如第 14A 圖之上視圖及第 14B 圖係為沿著第 14A 圖線段 A-A' 之剖面圖所示，發光元件 3 或發光元件 4 的製造方法包含一透明導電層形成步驟。一透明導電層 30b 可藉由蒸鍍或沉積等方式形成於半導體結構 1000b 上，並與第二半導體層 102b 相接觸，其中透明導電層 30b 未覆蓋孔部 100b。於發光元件 3 或發光元件 4 的上視圖上，透明導電層 30b 形成於第二半導體層 102b 之大致整個面。具體而言，透明導電層 30b 可藉由蒸鍍或沉積等方式形成於第二群組的第一絕緣層開口 202b 中，其中透明導電層 30b 的外緣 301b 與第一絕緣層 20b 相隔一距離以露出第二半導體層 102b 之表面 102s。透明導電層 30b 包含一或多個透明導電層開口 300b 分別對應一或多個孔部 100b 及/或分別對應第一群組的第一絕緣層覆蓋區 201b，其中透明導電層開口 300b 外緣 301b 與半導體結構 1000b 之內側壁 1002b 及/或孔部 100b 外緣相隔一距離，透明導電層開口 300b 外緣環繞孔部 100b 外緣或環繞第一群組的第一絕緣層覆蓋區 201b。透明導電層 30b 之材料包含對於活性層 103b 所發出的光線為透明的材料，例如氧化銦錫(ITO)、或氧化銦鋅(IZO)。

【0079】 於本發明之另一實施例中，於平台形成步驟之後，可先進行透明導電層形成步驟，再進行第一絕緣層形成步驟。

【0080】 於本發明之另一實施例中，於平台形成步驟之後，可省略第一絕

緣層之形成步驟，直接進行透明導電層形成步驟。

【0081】 於本發明之一實施例中，接續透明導電層形成步驟，如第 15A 圖之上視圖及第 15B 係為沿著第 15A 圖線段 A-A' 之剖面圖所示，發光元件 3 或發光元件 4 的製造方法包含一反射結構形成步驟。反射結構包含一反射層 40b 及/或一阻障層 41b，可藉由蒸鍍或沉積等方式直接形成於透明導電層 30b 上，其中反射層 40b 位於透明導電層 30b 及阻障層 41b 之間。於發光元件 3 或發光元件 4 的上視圖上，反射層 40b 及/或阻障層 41b 形成於第二半導體層 102b 之大致整個面。反射層 40b 的外緣 401b 可設置於透明導電層 30b 的外緣 301b 之內側、外側、或者設置成與透明導電層 30b 的外緣 301b 重合對齊，阻障層 41b 的外緣 411b 可設置於反射層 40b 的外緣 401b 之內側、外側、或者設置成與反射層 40b 的外緣 401b 重合對齊。反射層 40b 包含一或多個反射層開口 400b 分別對應一或多個孔部 100b，阻障層 41b 包含一或多個阻障層開口 410b 分別對應一或多個孔部 100b。透明導電層開口 300b，反射層開口 400b，以及阻障層開口 410b 係彼此重疊。反射層開口 400b 外緣及/或阻障層開口 410b 外緣係與孔部 100b 外緣相隔一距離，反射層開口 400b 外緣及/或阻障層開口 410b 外緣係環繞孔部 100b 外緣。

【0082】 於本發明之另一實施例中，可省略透明導電層之形成步驟，於平台形成步驟或是第一絕緣層形成步驟之後，直接進行反射結構形成步驟，例如反射層 40b 及/或阻障層 41b 直接形成於第二半導體層 102b 上，反射層 40b 位於第二半導體層 102b 及阻障層 41b 之間。反射層 40b 可為一或多層之結構，多層之結構例如一布拉格反射結構。反射層 40b 之材料包含反射率較高的金屬材料，例如銀(Ag)、鋁(Al)、或銠(Rh)等金屬或上述材料之合金。在此所述具有較高的反射率係指對於發光元件 3 發出光線的波長具有 80%以上的反射率。於本發明之一實施例中，阻障層 41b 包覆反射層 40b 以避免反射層 40b 表面氧化而使反

射層 40b 之反射率劣化。阻障層 41b 之材料包含金屬材料，例如鈦(Ti)、鎢(W)、鋁(Al)、銦(In)、錫(Sn)、鎳(Ni)、鉑(Pt)等金屬或上述材料之合金。阻障層 41b 可為一或多層之結構，多層結構例如為鈦(Ti)/鋁(Al)，及/或鈦(Ti)/鎢(W)。於本發明之一實施例中，阻障層 41b 包含鈦(Ti)/鋁(Al)之疊層結構於遠離反射層 40b 之一側，及鈦(Ti)/鎢(W) 之疊層結構於靠近反射層 40b 之一側。於本發明之一實施例中，反射層 40b 及阻障層 41b 之材料優選地包含金(Au)、或銅(Cu)以外之金屬材料。

【0083】 於本發明之一實施例中，接續反射結構形成步驟，如第 16A 之上視圖及第 16B 係為沿著第 16A 圖線段 A-A' 之剖面圖所示，發光元件 3 或發光元件 4 的製造方法包含一第二絕緣層形成步驟。一第二絕緣層 50b 可藉由蒸鍍或沉積等方式形成於半導體疊層 10b 上，再藉由微影、蝕刻之方式進行圖案化，以形成一第一群組的第二絕緣層開口 501b 以裸露出第一半導體層 101b 及一第二群組的第二絕緣層開口 502b 以裸露出反射層 40b 或阻障層 41b，其中在圖案化第二絕緣層 50b 的過程中，於前述第一絕緣層形成步驟中覆蓋於環繞部 111b 的第一絕緣層環繞區 200b 及孔部 100b 上的第一群組的第一絕緣層覆蓋區 201b 被蝕刻移除以裸露出第一半導體層 101b，並於孔部 100b 上形成第一群組的第一絕緣層開口 203b 以裸露出第一半導體層 101b。於本發明之一實施例中，如第 16A 圖所示，第一群組的第二絕緣層開口 501b 係彼此分離且分別對應多個孔部 100b，第二群組的第二絕緣層開口 502b 係皆靠近基板 11b 之一側，例如基板 11b 中心線之左側或右側，於一實施例中，第二群組的第二絕緣層開口 502b 數目包含一個或多個，於本實施例中，第二群組的第二絕緣層開口 502b 彼此相連以共同形成一個環狀開口 5020b，此環狀開口 5020b 於發光元件 3 之上視圖上可為梳狀、矩形、橢圓形、圓形、或多邊形。於本發明之一實施例中，第二絕緣層 50b 可為單層或多層之構造。當第二絕緣層 50b 為多層膜時，第二

絕緣層 50b 可包含不同折射率的兩種以上之材料交替堆疊以形成一布拉格反射鏡(DBR)結構，選擇性地反射特定波長之光。第二絕緣層 50b 係為非導電材料所形成，包含有機材料，例如 Su8、苯并環丁烯(BCB)、過氟環丁烷(PFCB)、環氧樹脂(Epoxy)、丙烯酸樹脂(Acrylic Resin)、環烯烴聚合物(COC)、聚甲基丙烯酸甲酯(PMMA)、聚對苯二甲酸乙二酯(PET)、聚碳酸酯(PC)、聚醚醯亞胺(Polyetherimide)、氟碳聚合物(Fluorocarbon Polymer)，或是無機材料，例如矽膠(Silicone)、玻璃(Glass)，或是介電材料，例如氧化鋁(Al_2O_3)、氮化矽(SiN_x)、氧化矽(SiO_x)、氧化鈦(TiO_x)，或氟化鎂(MgF_x)。

【0084】 接續第二絕緣層形成步驟，於本發明之一實施例中，如第 17A 圖之上視圖及第 17B 圖之剖面圖之剖面圖所示，發光元件 3 或發光元件 4 的製造方法包含一接觸層形成步驟。一接觸層 60b 可藉由蒸鍍或沉積等方式於半導體疊層 10b 上，再藉由微影、蝕刻之方式進行圖案化以形成一第一接觸層 601b 及一第二接觸層 602b。第一接觸層 601b 覆蓋所有第一群組的第二絕緣層開口 501b，填入於一或多個孔部 100b 中以與第一半導體層 101b 相接觸，並延伸覆蓋於第二絕緣層 50b 及第二半導體層 102b 上，其中第一接觸層 601b 透過第二絕緣層 50b 與第二半導體層 102b 相絕緣。第二接觸層 602b 形成於第二絕緣層 50b 的環狀開口 5020b 中以與反射層 40b 及/或阻障層 41b 相接觸，其中第二接觸層 602b 之側壁 6021b 與環狀開口 5020b 之側壁 5021b 相隔一距離。第一接觸層 601b 之側壁 6011b 與第二接觸層 602b 之側壁 6021b 相隔一距離，使得第一接觸層 601b 不與第二接觸層 602b 相接，且第一接觸層 601b 與第二接觸層 602b 藉由部分第二絕緣層 50b 做電性隔絕。於上視圖上，第一接觸層 601b 覆蓋半導體疊層 10b 之環繞部 111b，以至於第一接觸層 601b 環繞第二接觸層 602b。於第 17A 圖之上視圖上，第二接觸層 602b 係靠近基板 11b 之一側，例如基板 11b 中心線之左側或右側。接觸層 60b 並於

第 26 頁，共 38 頁(發明說明書)

半導體疊層 10b 上的幾何中心處定義出一頂針區 600b。頂針區 600b 不與第一接觸層 601b 及第二接觸層 602b 相接，且彼此電性隔絕，頂針區 600b 包含與第一接觸層 601b 及/或第二接觸層 602b 相同之材料。頂針區 600b 係作為保護磊晶層之結構以避免磊晶層於後段製程，例如晶粒分離、測試晶粒、封裝，為探針所損害。接觸層 60b 可為一或多層之結構。為了降低與第一半導體層 101b 相接觸的電阻，接觸層 60b 之材料包含金屬材料，例如鉻(Cr)、鈦(Ti)、鎢(W)、金(Au)、鋁(Al)、銦(In)、錫(Sn)、鎳(Ni)、鉑(Pt)等金屬或上述材料之合金。於本發明之一實施例中，接觸層 60b 之材料優選地包含金(Au)、銅(Cu)以外之金屬材料。於本發明之一實施例中，接觸層 60b 之材料優選地包含具有高反射率之金屬，例如鋁(Al)、鉑(Pt)。於本發明之一實施例中，接觸層 60b 與第一半導體層 101b 相接觸之一側優選地包含鉻(Cr)或鈦(Ti)以增加與第一半導體層 101b 的接合強度。

【0085】 於本發明之一實施例中，接續第 17A 圖及第 17B 圖所示之接觸層形成步驟，發光元件 3 或發光元件 4 的製造方法包含一第三絕緣層形成步驟，如第 18A 圖之上視圖及第 18B 圖為沿著第 18A 圖線段 A-A' 之剖面圖所示，一第三絕緣層 70b 可藉由蒸鍍或沉積等方式形成於半導體疊層 10b 上，再藉由微影、蝕刻之方式進行圖案化，於第一接觸層 601b 上形成一第三絕緣層開口 701b 以裸露第 17A 圖所示之第一接觸層 601b，及於第二接觸層 602b 上形成另一第三絕緣層開口 702b 以裸露第 17A 圖所示之第二接觸層 602b，其中部分位於第二半導體層 102b 上的第一接觸層 601b 夾置於第二絕緣層 50b 及第三絕緣層 70b 之間。於本實施例中，如第 18A 圖所示，第三絕緣層開口 701b 及另一第三絕緣層開口 702b 繞開一或多個孔部 100b。於本實施例中，第三絕緣層開口 701b 及/或另一第三絕緣層開口 702b 為一環狀開口，此環狀開口於上視圖上可為梳狀、矩形、橢圓形、圓形、或多邊形。於第 18A 圖之上視圖上，第三絕

緣層開口 701b 靠近基板 11b 中心線之一側，例如右側，另一第三絕緣層開口 702b 靠近基板 11b 中心線之另一側，例如左側。於剖面圖上，第三絕緣層開口 701b 包含一寬度大於另一第三絕緣層開口 702b 的寬度。第三絕緣層 70b 可為單層或多層之構造。當第三絕緣層 70b 為多層膜時，第三絕緣層 70b 可包含不同折射率的兩種以上之材料交替堆疊以形成一布拉格反射鏡(DBR)結構，選擇性地反射特定波長之光。第三絕緣層 70b 係為非導電材料所形成，包含有機材料，例如 Su8、苯并環丁烯(BCB)、過氟環丁烷(PFCB)、環氧樹脂(Epoxy)、丙烯酸樹脂(Acrylic Resin)、環烯烴聚合物(COC)、聚甲基丙烯酸甲酯(PMMA)、聚對苯二甲酸乙二酯(PET)、聚碳酸酯(PC)、聚醚醯亞胺(Polyetherimide)、氟碳聚合物(Fluorocarbon Polymer)，或是無機材料，例如矽膠(Silicone)、玻璃(Glass)，或是介電材料，例如氧化鋁(Al_2O_3)、氮化矽(SiN_x)、氧化矽(SiO_x)、氧化鈦(TiO_x)，或氟化鎂(MgF_x)。

【0086】 接續第三絕緣層形成步驟，發光元件 3 或發光元件 4 的製造方法包含一鍍墊形成步驟。如第 19 圖之上視圖所示，一第一鍍墊 80b 及一第二鍍墊 90b 可藉由電鍍、蒸鍍或沉積等方式形成於半導體疊層 10b 上，再藉由微影、蝕刻之方式進行圖案化。於第 19 圖之上視圖上，第一鍍墊 80b 靠近基板 11b 中心線之一側，例如右側，第二鍍墊 90b 靠近基板 11b 中心線之另一側，例如左側。第一鍍墊 80b 藉由第三絕緣層開口 701b 與第一接觸層 601b 相接觸，並透過第一接觸層 601b 與第一半導體層 101b 形成電連接。第二鍍墊 90b 藉由另一第三絕緣層開口 702b 與反射層 40b 及/或阻障層 41b 相接觸，並透過反射層 40b 及/或阻障層 41b 與第二半導體層 102b 形成電連接。第一鍍墊 80b 具有複數個第一凸部 801b 及複數個第一凹部 802b 彼此交替相連。第二鍍墊 90b 具有複數個第二凸部 901b 及複數個第二凹部 902b 彼此交替相連。第一鍍墊 80b 之第一凹部 802b 之位置及第二鍍墊 90b 之第二凹部 902b 之位置大致對應於孔部

第 28 頁，共 38 頁(發明說明書)

100b 之位置。換句話說，第一鐳墊 801b 及第二鐳墊 802b 未覆蓋任一孔部 100b，第一鐳墊 80b 之第一凹部 802b 及第二鐳墊 90b 之第二凹部 902b 係繞開孔部 100b，且形成於孔部 100b 周圍，以至於第一鐳墊 80b 之第一凹部 802b 之寬度或第二鐳墊 90b 之第二凹部 902b 之寬度大於任一孔部 100b 之直徑。於本發明之一實施例中，複數個第一凹部 802b 於上視圖上大致對齊複數個第二凹部 902b。於本發明之另一實施例中，複數個第一凹部 802b 於上視圖上與複數個第二凹部 902b 係錯置。

【0087】 於本發明之一實施例中，如第19圖所示，第一鐳墊80b覆蓋於第三絕緣層開口701b上，第二鐳墊90b覆蓋於另一第三絕緣層開口702b上，由於第三絕緣層開口701b包含一最大寬度大於另一第三絕緣層開口702b之一最大寬度，以至於第一鐳墊80b包含一最大寬度大於第二鐳墊90b之一最大寬度。不同大小的第一鐳墊80b及第二鐳墊90b可便於封裝焊接時辨識其鐳墊對應連接之電性，避免焊接至錯誤電性鐳墊的情形發生。

【0088】 於本發明之一實施例中，於發光元件的上視圖上，第三絕緣層開口701b包含一面積大於或小於第一鐳墊80b之一面積。

【0089】 於本發明之另一實施例中，第一凸部801b與第二凸部901b之間的最短距離小於第一凹部802b與第二凹部902b之間的最大距離。

【0090】 於本發明之另一實施例中，第一鐳墊80b包含一第一平邊803b與第一凸部801b及第一凹部802b相對，第二鐳墊90b包含一第二平邊903b與第二凸部901b及第二凹部902b相對。第一鐳墊80b之第一平邊803b與第一凸部801b之間包含一最大距離大於第一凸部801b與第二凸部901b之間的最短距離。第二鐳墊90b之第二平邊903b與第二凸部901b之間包含一最大距離大於第一凸部801b與第二凸部901b之間的最短距離。

【0091】 於本發明之另一實施例中，第一鐳墊80b之複數個第一凹部

802b之曲率半徑不同於第一鐳墊80b之複數個第一凸部801b之一曲率半徑，例如第一鐳墊80b之複數個第一凹部802b之一曲率半徑大於或小於第一鐳墊80b之複數個第一凸部801b之一曲率半徑。於本發明之另一實施例中，第二鐳墊90b之複數個第二凹部902b之曲率半徑大於或小於第二鐳墊90b之複數個第二凸部901b之一曲率半徑。

【0092】 於本發明之另一實施例中，第一鐳墊80b之第一凸部801b之一曲率半徑大於或小於第二鐳墊90b之第二凸部901b之一曲率半徑。

【0093】 於本發明之另一實施例中，第一鐳墊80b之複數個第一凹部802b與第二鐳墊90b之複數個第二凹部902b相對，複數個第一凹部802b之一曲率半徑大於或小於複數個第二凹部902b之一曲率半徑。

【0094】 於本發明之另一實施例中，第一鐳墊80b的形狀與第二鐳墊90b的形狀不同，例如第一鐳墊80b的形狀為矩形，第二鐳墊90b的形狀為梳狀。

【0095】 於本發明之另一實施例中，第一鐳墊80b的尺寸與第二鐳墊90b的尺寸不同，例如第一鐳墊80b的面積大於第二鐳墊90b的面積。

【0096】 第20圖係為第19圖沿著A-A'之剖面圖。根據本實施例所揭露的發光元件3為一覆晶式發光二極體元件。發光元件3包含一基板11b；一或多個半導體結構1000b位於基板11b上，其中半導體結構1000b包含一半導體疊層10，半導體疊層1011包含一第一半導體層101b，一第二半導體層102b，以及一活性層103b位於第一半導體層101b及第二半導體層102b之間，多個半導體結構1000b藉由第一半導體層101b彼此相連；一環繞部111b環繞一或多個半導體結構1000b，其中環繞部111b裸露出第一半導體層101b之一第一表面1011b；以及一第一鐳墊80b及一第二鐳墊90b位於一或多個半導體結構1000b上。如第19圖及第20圖所示，一或多個半導體結構1000b各包含複數個外側壁1001b及複數個內側壁1002b，其

中外側壁1001b之一端與第二半導體層102b之一表面102s相連，外側壁1001b之另一端與第一半導體層101b之第一表面1011b相連；內側壁1002b之一端與第二半導體層102b之表面102s相連，內側壁1002b之另一端與第一半導體層101b之第二表面1012b相連。

【0097】 於本發明之一實施例中，發光元件3包含一邊長大於30 mil時，發光元件3更包含一或多個孔部100b穿過第二半導體層102b及活性層103b裸露出第一半導體層101b之一或多個第二表面1012b；以及接觸層60b位於第一半導體層101b之一第一表面1011b上以環繞一或多個半導體結構1000b之周圍並與第一半導體層101b接觸以形成電連接，以及形成於第一半導體層101b之一或多個第二表面1012b上以覆蓋一或多個孔部100b並與第一半導體層101b接觸以形成電連接，其中接觸層60b包含第一接觸層601b及第二接觸層602b，第一接觸層601b位於第二半導體層之上，包圍第二半導體層之一側壁，並與第一半導體層相連接，第二接觸層位於第二半導體層之上，並與第二半導體層相連接，第二接觸層602b為第一接觸層601b所環繞，第一接觸層601b及第二接觸層602b彼此互不重疊。

【0098】 於本發明之一實施例中，發光元件3包含一邊長小於30 mil時，為了取得較多的發光面積，發光元件3可不包含任何孔部100b。

【0099】 於本發明之一實施例中，於發光元件3之上視圖上，接觸層60b之總表面積大於活性層103b之總表面積。

【0100】 於本發明之一實施例中，於發光元件3之上視圖上，接觸層60b外圍之總邊長大於活性層103b外圍之總邊長。

【0101】 於本發明之一實施例中，於發光元件3之上視圖上，第一接觸層601b包含一面積大於第二接觸層602b之一面積。於本發明之一實施例中，第二鍍墊90b包含一面積小於第二接觸層602b之面積。

【0102】 於本發明之一實施例中，第一鐳墊80b及第二鐳墊90b之形成位置係繞開孔部100b，以至於任一孔部100b未被第一鐳墊80b或第二鐳墊90b所覆蓋。

【0103】 於本發明之一實施例中，於發光元件3之剖面圖下，與第一半導體層101b相連接之第一接觸層601b不位於第二鐳墊90b下方且完全不與第二鐳墊90b整體重疊。

【0104】 於本發明之一實施例中，第一鐳墊80b及第二鐳墊90b之間之最小距離大於 $50\ \mu\text{m}$ 。

【0105】 於本發明之一實施例中，第一鐳墊80b及第二鐳墊90b之間之距離小於於 $300\ \mu\text{m}$ 。

【0106】 於本發明之一實施例中，第一鐳墊80b及第二鐳墊90b可為一或多層包含金屬材料之結構。第一鐳墊80b及第二鐳墊90b之材料包含金屬材料，例如鉻(Cr)、鈦(Ti)、鎢(W)、鋁(Al)、銦(In)、錫(Sn)、鎳(Ni)、鉑(Pt)等金屬或上述材料之合金。當第一鐳墊80b及第二鐳墊90b為多層結構時，第一鐳墊80b包含第一下層鐳墊(圖未示)及第一上層鐳墊(圖未示)，第二鐳墊90b包含第二下層鐳墊(圖未示)及第二上層鐳墊(圖未示)。上層鐳墊與下層鐳墊分別具有不同的功能。上層鐳墊的功能主要用於焊接與形成引線，藉由上層鐳墊，發光元件3能夠以倒裝晶片形式，使用solder焊料或AuSn共晶接合而安裝於安裝基板上。上層鐳墊的具體金屬材料包含高延展性的材料，例如鎳(Ni)、鈷(Co)、鐵(Fe)、鈦(Ti)、銅(Cu)、金(Au)、鎢(W)、鋯(Zr)、鉬(Mo)、鉭(Ta)、鋁(Al)、銀(Ag)、鉑(Pt)、鈀(Pd)、銻(Rh)、銱(Ir)、鈳(Ru)、銱(Os)。上層鐳墊可以為上述材料的單層、合金或多層膜。於本發明之一實施例中，上層鐳墊之材料優選地包含鎳(Ni)及/或金(Au)，且上層鐳墊為一單層或多層。下層鐳墊的功能係與接觸層60b、反射層40b、或阻障層41b形成穩定的界面，例如提高第一下層鐳墊與接觸層60b的介面

的接合強度，或是提高第二下層鐳墊與反射層40b及/或阻障層41b的介面的接合強度。下層鐳墊的另一功能為防止solder焊料或AuSn共晶中的錫(Sn)擴散進入到反射結構中，破壞反射結構的反射率。因此，下層鐳墊優選地包含金(Au)、銅(Cu)以外之金屬材料，例如鎳(Ni)、鈷(Co)、鐵(Fe)、鈦(Ti)、鎢(W)、鋯(Zr)、鉬(Mo)、鉭(Ta)、鋁(Al)、銀(Ag)、鉑(Pt)、鈀(Pd)、銠(Rh)、銱(Ir)、鈳(Ru)、銱(Os)，下層鐳墊可以為上述材料的單層、合金或多層膜。於本發明之一實施例中，下層鐳墊優選地包含鈦(Ti)、鋁(Al)的多層膜，或是鉻(Cr)、鋁(Al)的多層膜。

【0107】 於本發明之一實施例中，當發光元件3藉由solder焊料以倒裝晶片形式而安裝於封裝基板上時，第一鐳墊80b及第二鐳墊90b之間可具有一高度差H。如第20圖所示，由於第一鐳墊80b下方的第二絕緣層50b覆蓋反射層40b，而第二鐳墊90b下方的第二絕緣層50b則包含第二絕緣層開口502b以裸露出反射層40b或阻障層41b，因此當第一鐳墊80b及第二鐳墊90b別形成於第三絕緣層開口701b及另一第三絕緣層開口702b中時，第一鐳墊80b之最頂面80s與第二鐳墊90b之最頂面90s相比，第一鐳墊80b之最頂面80s高於二鐳墊90b之最頂面90s。換句話說，第一鐳墊80b之最頂面80s及第二鐳墊90b之最頂面90s之間具有高度差H，且第一鐳墊80b及第二鐳墊90b之間的高度差H大致與第二絕緣層50b之厚度相同。於一實施例中，第一鐳墊80b及第二鐳墊90b之間的高度差可介於 $0.5\ \mu\text{m}$ ~ $2.5\ \mu\text{m}$ 之間，例如為 $1.5\ \mu\text{m}$ 。當第一鐳墊80b及第二鐳墊90b別形成於第三絕緣層開口701b及另一第三絕緣層開口702b中時，第一鐳墊80b藉由第三絕緣層開口701b以與第一接觸層601b相接觸時，並自第三絕緣層開口701b延伸覆蓋於第三絕緣層70b之部分表面上，而第二鐳墊90b藉由另一第三絕緣層開口702b以與第二接觸層602b相接觸，並自另一第三絕緣層開口702b延伸覆蓋於第三絕緣層70b之部分表面上。

【0108】 第21圖係本發明一實施例中所揭示之發光元件4的上視圖。

第 33 頁，共 38 頁(發明說明書)

第22圖係本發明一實施例中所揭示之發光元件4的剖面圖。發光元件4與上述實施例中的發光元件3相比，除了第一銲墊及第二銲墊之結構不同外，發光元件4與發光元件3具有大致相同之結構，發光元件4和發光元件3具有相同標號之元件在此不再贅述。當發光元件4藉由AuSn共晶接合以倒裝晶片形式而安裝於封裝基板上時，第一銲墊80b及第二銲墊90b之間的高度差越小越好，以增加銲墊與封裝基板之間的穩固性。如第22圖所示，第一銲墊80b下方的第二絕緣層50b覆蓋反射層40b，而第二銲墊90b下方的第二絕緣層50b則包含第二絕緣層開口502b以裸露出反射層40b或阻障層41b。於本實施例中，為了減少第一銲墊80b之最頂面80s及第二銲墊90b之最頂面90s之間的高度差，第三絕緣層開口701b包含一寬度大於另一第三絕緣層開口702b之一寬度。當第一銲墊80b及第二銲墊90b別形成於第三絕緣層開口701b及另一第三絕緣層開口702b中時，第一銲墊80b之整體形成於第三絕緣層開口701b中以與第一接觸層601b相接觸，第二銲墊90b係形成於另一第三絕緣層開口702b與反射層40b及/或阻障層41b相接觸，且第二銲墊90b自第三絕緣層開口702b延伸覆蓋於第三絕緣層70b之部分表面上。換句話說，第三絕緣層未形成於第一銲墊80b之下方，但是第三絕緣層之一部分形成於第二銲墊90b之下方。於本實施例中，第一銲墊80b及第二銲墊90b之間的高度差小於 $0.5\ \mu\text{m}$ ，較佳小於 $0.1\ \mu\text{m}$ ，更佳小於 $0.05\ \mu\text{m}$ 。

【0109】 第23圖係本發明一實施例中所揭示之發光元件5的剖面圖。發光元件5與上述實施例中的發光元件3、發光元件4相比，除了第二銲墊之結構不同外，發光元件5與發光元件3、發光元件4具有大致相同之結構，發光元件5與發光元件3、發光元件4具有相同標號之元件在此不再贅述。當發光元件5藉由AuSn共晶接合以倒裝晶片形式而安裝於封裝基板上時，第一銲墊80b及第二銲墊90b之間的高度差越小越好，以增加銲墊與封裝基板之

間的穩固性。如上所述，除了藉由形成部分第三絕緣層於第二鐳墊90b之下方，亦可藉由於第二鐳墊90b之下方形成一第二緩衝墊910b以減少第一鐳墊80b之頂面及第二鐳墊90b之頂面間的高度差。如第23圖所示，第一鐳墊80b下方的第二絕緣層50b覆蓋反射層40b，而第二鐳墊90b下方的第二絕緣層50b則包含第二絕緣層開口502b以裸露出反射層40b或阻障層41b。於本實施例中，第一鐳墊80b之整體形成於第三絕緣層開口701b中以與第一接觸層601b相接觸，第二鐳墊90b之整體形成於另一第三絕緣層開口702b中以與第二接觸層602b相接觸，換句話說，第三絕緣層未形成於第一鐳墊80b之下方及第二鐳墊90b之下方。於本實施例中，藉由位於第二鐳墊90b及第二接觸層602b之間的第二緩衝墊910b，以減少第一鐳墊80b之頂面及第二鐳墊90b之頂面間的高度差，其中第二緩衝墊910b優選地包含金(Au)、銅(Cu)以外之金屬材料，例鉻(Cr)、鎳(Ni)、鈷(Co)、鐵(Fe)、鈦(Ti)、鎢(W)、鋯(Zr)、鉬(Mo)、鉭(Ta)、鋁(Al)、銀(Ag)、鉑(Pt)、鈀(Pd)、銦(Rh)、銱(Ir)、鈳(Ru)、銱(Os)，以防止AuSn共晶中的錫(Sn)擴散進入到發光元件5中。於本實施例中，第一鐳墊80b之頂面及第二鐳墊90b之頂面間的高度差小於 $0.5\ \mu\text{m}$ ，較佳小於 $0.1\ \mu\text{m}$ ，更佳小於 $0.05\ \mu\text{m}$ 。於本實施例中，第二緩衝墊910b包含一厚度大致與第二絕緣層50b之厚度相同。

【0110】 第24圖係本發明一實施例中所揭示之發光元件6的剖面圖。發光元件6與上述實施例中的發光元件3、發光元件4相比，除了第一鐳墊80b下方之第三絕緣層70b結構不同外，發光元件6與發光元件3、發光元件4具有大致相同之結構，發光元件6與發光元件3、發光元件4具有相同標號之元件在此不再贅述。如第24圖所示，第三絕緣層70b可藉由蒸鍍或沉積等方式形成於半導體層10b上，再藉由微影、蝕刻之方式進行圖案化，於第一接觸層601b上形成一第三絕緣層開口701b以裸露第一接觸層601b，及於第二接觸層602b上形成另一第三絕緣層開口702b以裸露第二接觸層602b。第一鐳墊80b

及第二銲墊90b可藉由電鍍、蒸鍍或沉積等方式形成於半導體疊層10b上，再藉由微影、蝕刻之方式進行圖案化。第一銲墊80b藉由第三絕緣層開口701b與第一接觸層601b相接觸，並透過第一接觸層601b與第一半導體層101b形成電連接。為了避免在形成第三絕緣層開口701b之蝕刻過程中，第一銲墊80b下方的第一接觸層601b與第二絕緣層50b在蝕刻第三絕緣層70b時被過度蝕刻移除而露出反射層40b及/或阻障層41b，因此減少第一銲墊80b下方第三絕緣層70b被蝕刻形成第三絕緣層開口701b的面積，保留第一部分第三絕緣層70b位於第一銲墊80b與第一接觸層601b之間，並完全被第一銲墊80b所包覆，另一第二部分第三絕緣層70b位於第一銲墊80b之周圍，第一部分和第二部分第三絕緣層70b之間間隙構成第三絕緣層開口701b。具體而言，為第一銲墊80b所完全包覆的第一部分第三絕緣層70b包含一寬度大於銲墊80b下方的第三絕緣層開口701b之寬度。於本實施例中，於發光元件之上視圖上，第三絕緣層開口701b為一環狀開口。

【0111】 第 25 圖係為依本發明一實施例之發光裝置之示意圖。將前述實施例中的半導體發光元件 1、發光元件 2、發光元件 3、發光元件 4、發光元件 5 或發光元件 6 以倒裝晶片之形式安裝於封裝基板 51 之第一墊片 511、第二墊片 512 上。第一墊片 511、第二墊片 512 之間藉由一包含絕緣材料之絕緣部 53 做電性絕緣。倒裝晶片安裝係將與電極形成面相對之成長基板 11a，11b 之一側設為主要的光取出面。為了增加發光裝置之光取出效率，可於半導體發光元件 1、發光元件 2、發光元件 3、發光元件 4、發光元件 5 或發光元件 6 之周圍設置一反射結構 54。

【0112】 第 26 圖係為依本發明一實施例之發光裝置之示意圖。一球泡燈 600 包括一燈罩 602、一反射鏡 604、一發光模組 610、一燈座 612、一散熱片 614、一連接部 616 以及一電連接元件 618。發光模組 610 包含一承載部 606，以及複數個發光元件 608 位於承載部 606 上，其中複數個發光元件 608 可為前

述實施例中的半導體發光元件 1、發光元件 2、發光元件 3、發光元件 4、發光元件 5 或發光元件 6。

【0113】 本發明所列舉之各實施例僅用以說明本發明，並非用以限制本發明之範圍。任何人對本發明所作之任何顯而易知之修飾或變更皆不脫離本發明之精神與範圍。

【符號說明】

【0005】

1, 2, 3, 4, 5, 6	發光元件	203a, 203b	第一絕緣層開口
11a, 11b	基板	30a, 30b	透明導電層
10a, 10b	半導體疊層	300b	透明導電層開口
101a, 101b	第一半導體層	301a, 301b	透明導電層外緣
102a, 102b	第二半導體層	40a, 40b	反射層
103a, 103b	活性層	400b	反射層開口
100a, 100b	孔部	401a, 401b	反射層外緣
102s	表面	41a, 41b	阻障層
1011a, 1011b	第一表面	410b	阻障層開口
1012a, 1012b	第二表面	411a, 411b	阻障層外緣
110a	第四絕緣層	50a, 50b	第二絕緣層
111a, 111b	環繞部	501a, 501b	第二絕緣層開口
20a, 20b	第一絕緣層	502a, 502b	第二絕緣層開口
200a, 200b	第一絕緣層環繞區	5020b	環狀開口
201a, 201b	第一絕緣層覆蓋區	5021b	側壁
202a, 202b	第一絕緣層開口	60a, 60b	接觸層

600a, 600b	頂針區	903b	第二平邊
602a	接觸層開口	904a	第二凹部
601b	第一接觸層	905a	第二上層銲墊
6011b	第一接觸層側壁	907a	第二下層銲墊
602b	第二接觸層	910a, 910b	第二緩衝墊
6021b	第二接觸層側壁	1000a, 1000b	半導體結構
70a, 70b	第三絕緣層	1001a, 1001b	第二外側壁
701a, 702a	第三絕緣層開口	1002a, 1002b	內側壁
701b, 702b	第三絕緣層開口	1003a, 1003b	第一外側壁
80a, 80b	第一銲墊	51	封裝基板
90a, 90b	第二銲墊	511	第一墊片
800a	第一銲墊開口	512	第二墊片
801b	第一凸部	53	絕緣部
802a	第一側邊	54	反射結構
802b	第一凹部	600	球泡燈
803b	第一平邊	602	燈罩
804a	第一凹部	604	反射鏡
805a	第一上層銲墊	606	承載部
807a	第一下層銲墊	608	發光元件
810a	第一緩衝墊	610	發光模組
900a	第二銲墊開口	612	燈座
901b	第二凸部	614	散熱片
902a	第二側邊	616	連接部
902b	第二凹部	618	電連接元件

【發明申請專利範圍】

【請求項1】 一發光元件，包含：

一半導體疊層具有一第一半導體層，一第二半導體層，以及一活性層位於該第一半導體層及該第二半導體層之間；

多個孔部穿過該活性層以裸露該第一半導體層；

一第一絕緣層，包含一第一絕緣層開口，位於該第二半導體層上；

一第一接觸層覆蓋該多個孔部以接觸該第一半導體層，並位於該第二半導體層上；

一第二接觸層位於該第一絕緣層開口上，並藉由該第一絕緣層開口電連接該第二半導體層，其中該第二接觸層未覆蓋該多個孔部；

一第二絕緣層，包含一第二絕緣層開口，位於該第二接觸層上；

一第一鐳墊位於該第二半導體層上；以及

一第二鐳墊位於該第二絕緣層開口上，並藉由該第二絕緣層開口接觸該第二接觸層以電連接該第二半導體層，且與該第一鐳墊相隔一距離，並於該第二半導體層上定義出一區域位於該第一鐳墊與該第二鐳墊之間，

其中，該第二絕緣層開口小於該第一絕緣層開口，

其中於一上視圖上，該第一鐳墊及/或該第二鐳墊係形成於該多個孔部位置以外的區域，該第一鐳墊及/或該第二鐳墊未覆蓋該多個孔部，且該第二鐳墊的面積小於該第二接觸層的面積，

其中，該第一接觸層不位於該第二鐳墊下方且完全不與該第二鐳墊之整體重疊。

【請求項2】如申請專利範圍第1項所述的發光元件，其中該第一鐳墊於該上視圖上具有一第一開口，該第二鐳墊於該上視圖上具有一第二開口，該多個孔部分別與該第一開口及該第二開口重疊。

【請求項3】如申請專利範圍第1項所述的發光元件，其中於該上視圖上，該多個孔部位於該第一鐳墊與該第二鐳墊之間之該區域，且該多個孔部在空間上係互不相連。

【請求項4】如申請專利範圍第1項所述的發光元件，其中於該上視圖上，該第一接觸層環繞該第二接觸層。

【請求項5】如申請專利範圍第1項所述的發光元件，其中該第二鐳墊於該上視圖上包含一第二側邊及複數個第二凹部自該第二側邊朝遠離於該第一鐳墊之一方向延伸，且一部分該多個孔部分別位於該複數個第二凹部中。

【請求項6】如申請專利範圍第5項所述的發光元件，其中該複數個第一凹部於該上視圖上大致對齊該複數個第二凹部。

【請求項7】一發光元件，包含：

一半導體疊層具有一第一半導體層，一第二半導體層，以及一活性層位於該第一半導體層及該第二半導體層之間；

多個孔部穿過該活性層以裸露該第一半導體層；

一第一接觸層覆蓋該多個孔部以接觸該第一半導體層，並位於該第二半導體層上；

一第二接觸層位於該第二半導體層上，其中於一上視圖上，該第二接觸層的輪廓與該第一接觸層的輪廓彼此互補；

一第一鐳墊位於該第一接觸層上；以及

第 2 頁，共 3 頁(發明申請專利範圍)

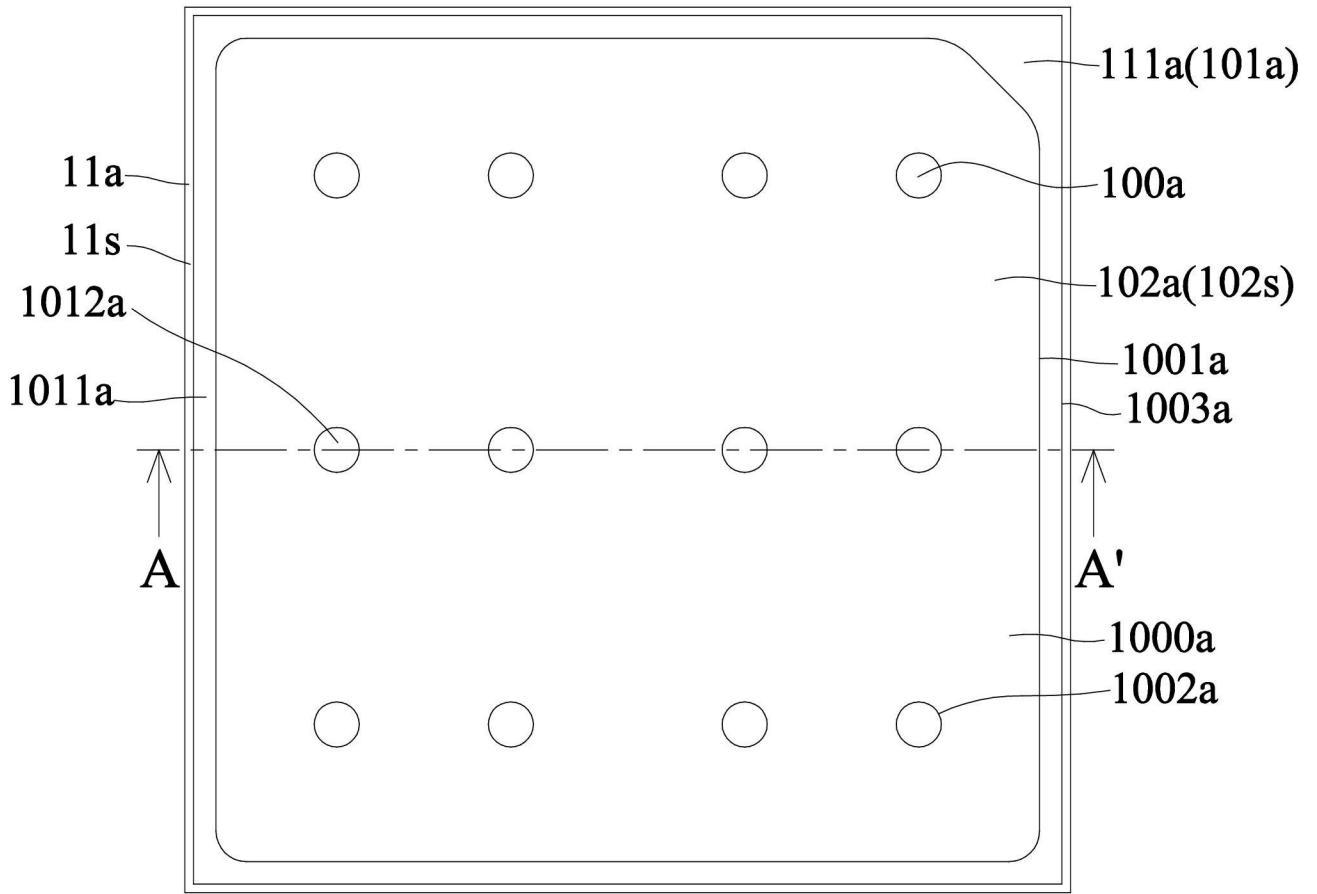
一第二鐳墊位於該第二接觸層上，與該第一鐳墊相隔一距離，其中，該第二鐳墊於該上視圖上包含一第二側邊及複數個第二凹部自該第二側邊朝遠離於該第一鐳墊之一方向延伸，且一部分該多個孔部分別位於該複數個第二凹部中。

【請求項8】如申請專利範圍第5或7項所述的發光元件，其中該第一鐳墊於該上視圖上包含一第一側邊及複數個第一凹部自該第一側邊朝遠離於該第二鐳墊之一方向延伸，且另一部分該多個孔部分別位於該複數個第一凹部中。

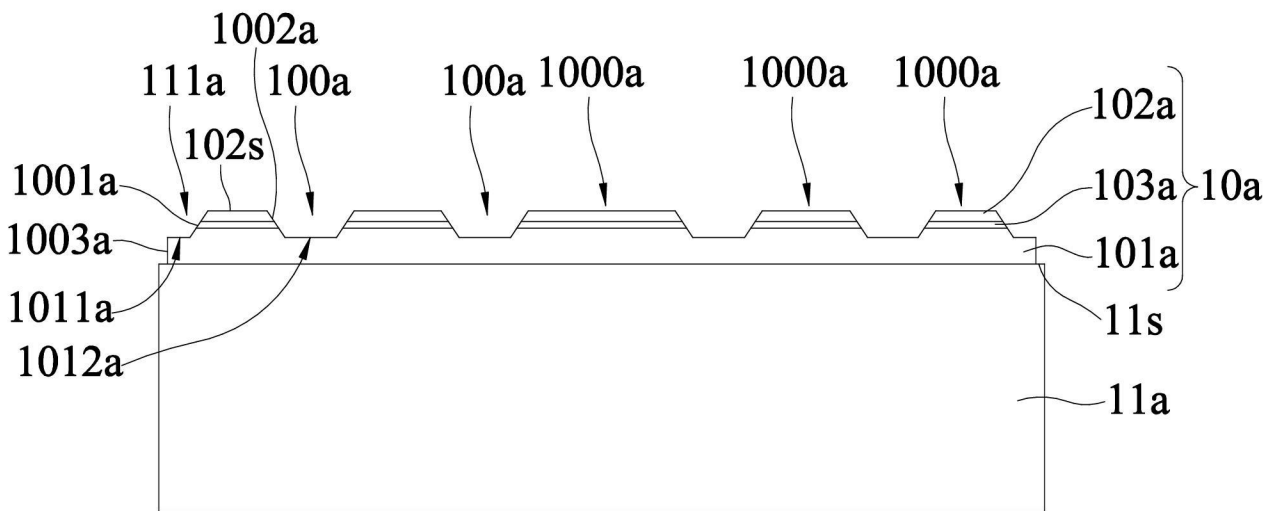
【請求項9】如申請專利範圍第5或7項所述的發光元件，其中該第一鐳墊於該上視圖上包含複數個第一凸部及複數個第一凹部，該複數個第一凹部之一曲率半徑大於該複數個第一凸部之一曲率半徑。

【請求項10】如申請專利範圍第9項所述的發光元件，其中該複數個第一凹部與該複數個第二凹部相對，該複數個第一凹部之該曲率半徑小於該複數個第二凹部之一曲率半徑。

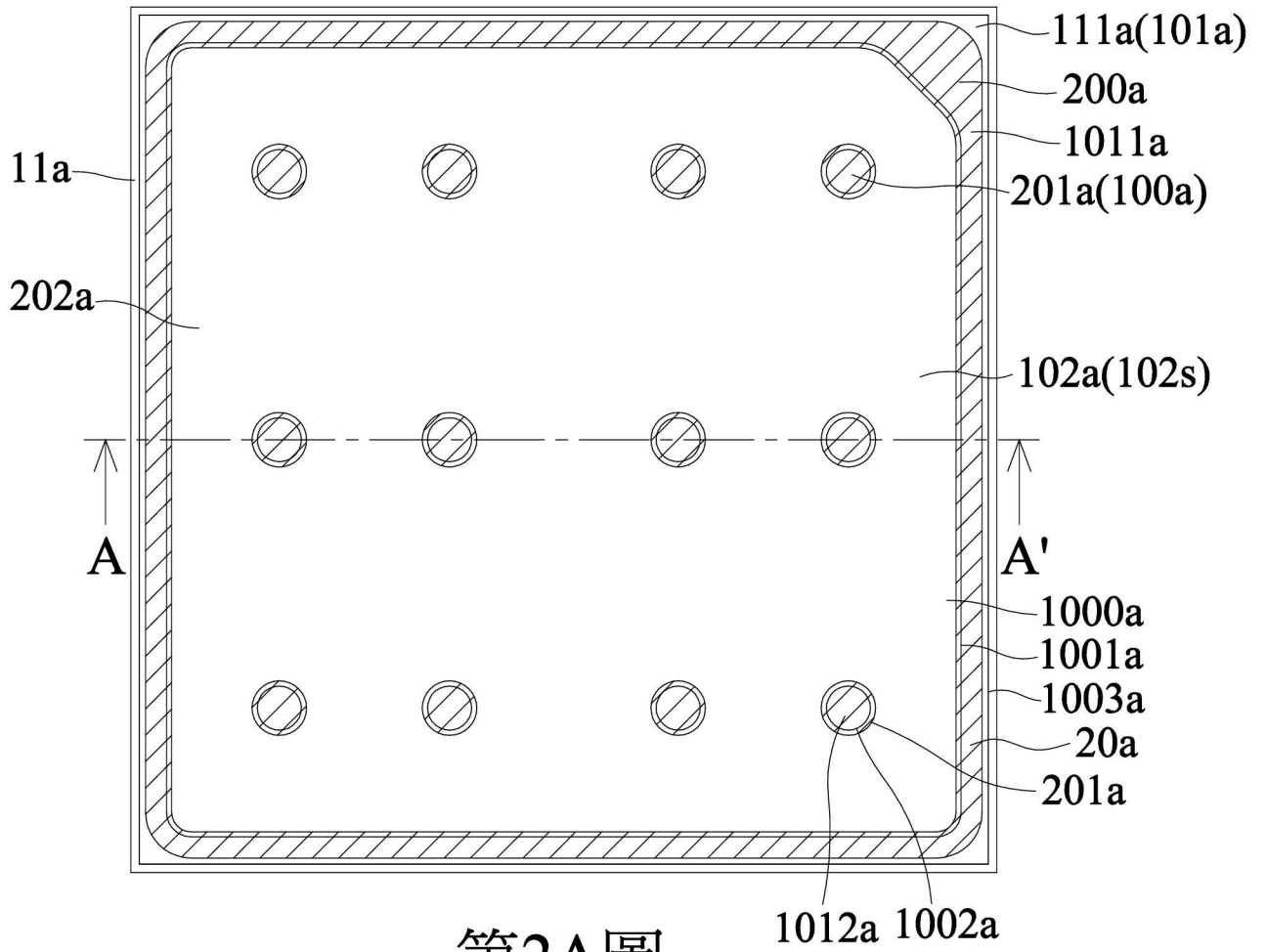
【發明圖式】



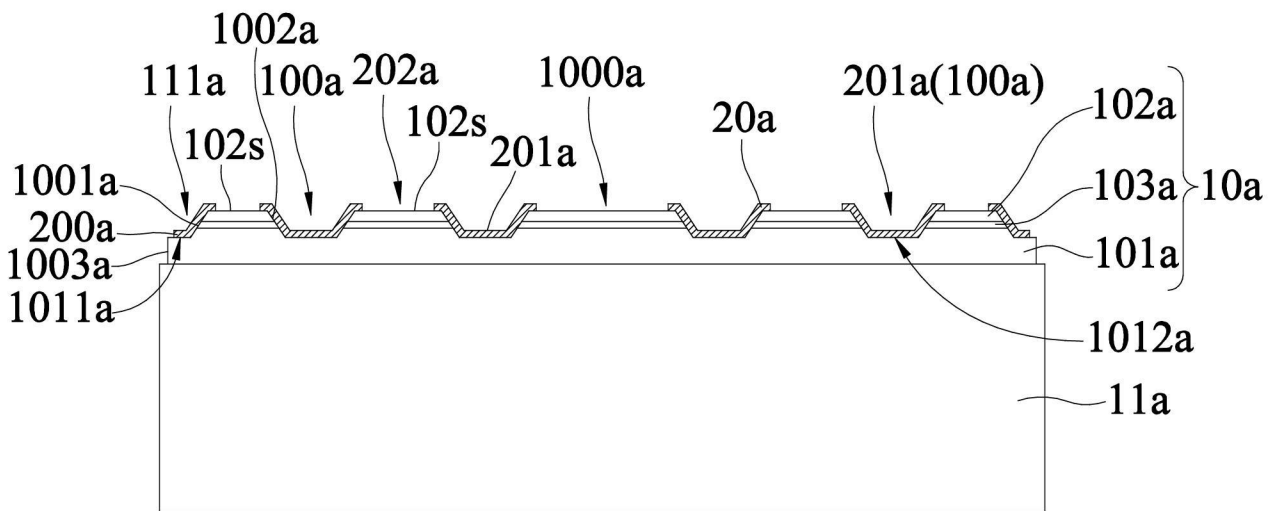
第1A圖



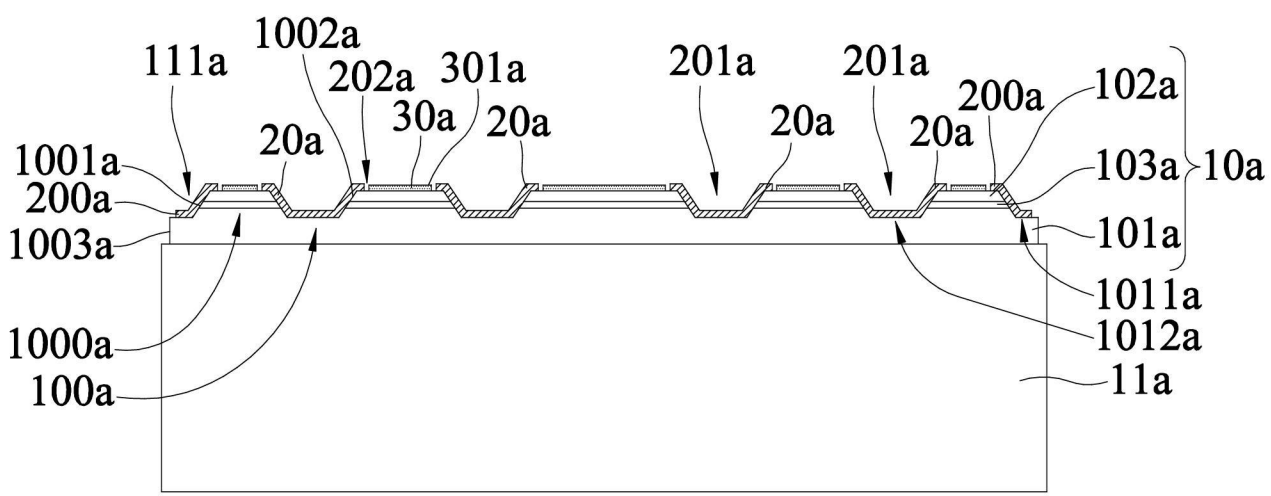
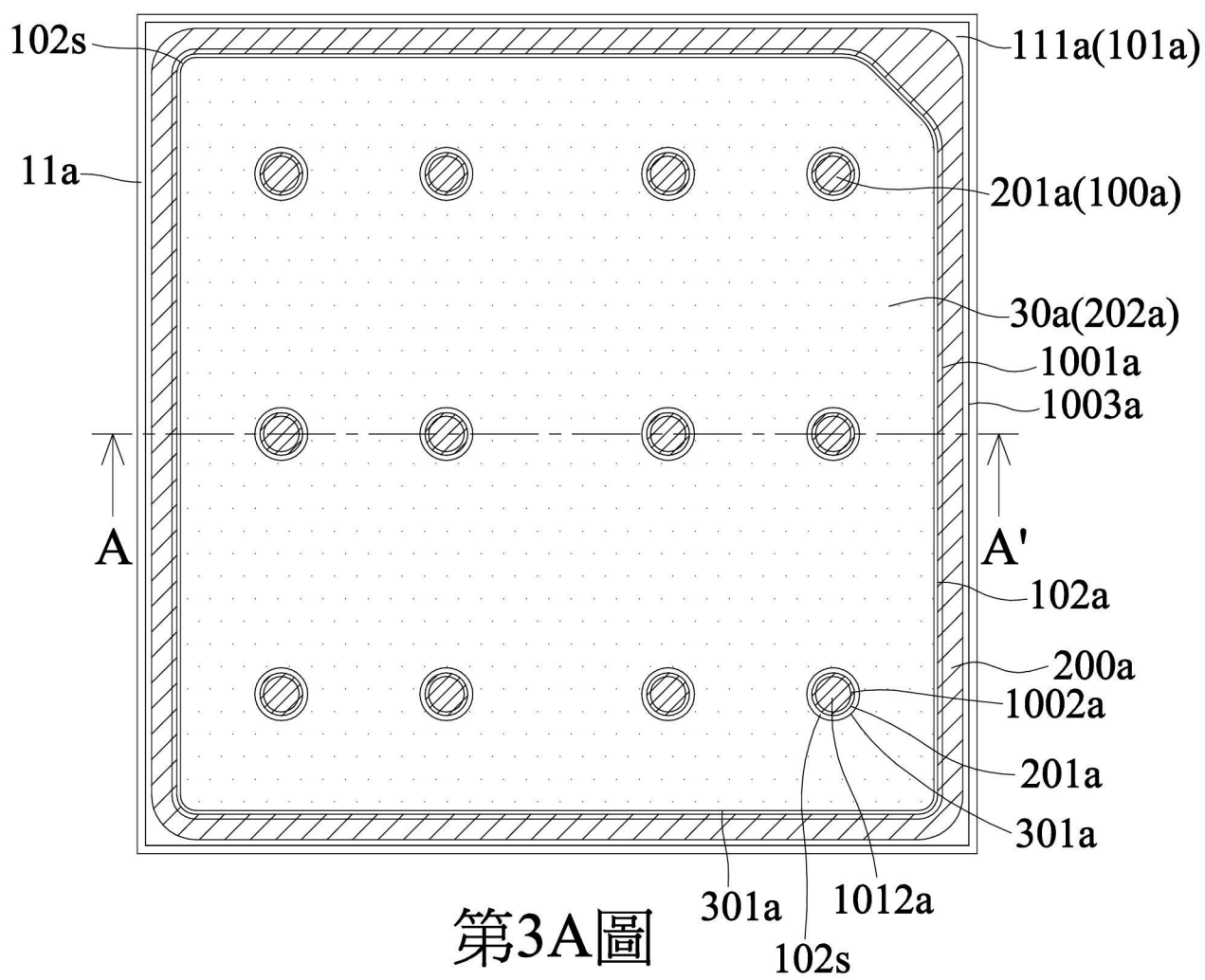
第1B圖

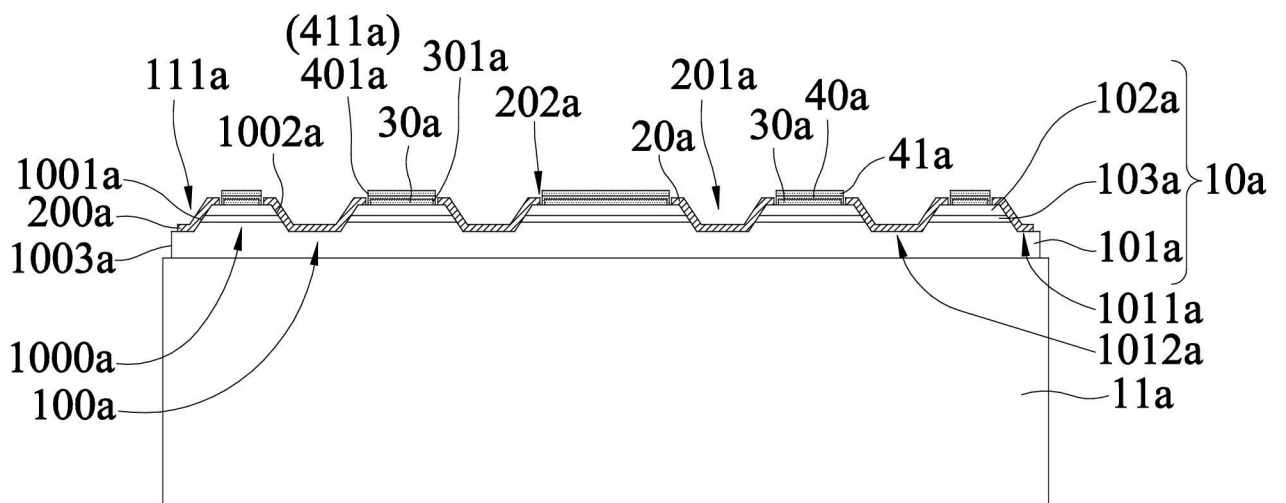
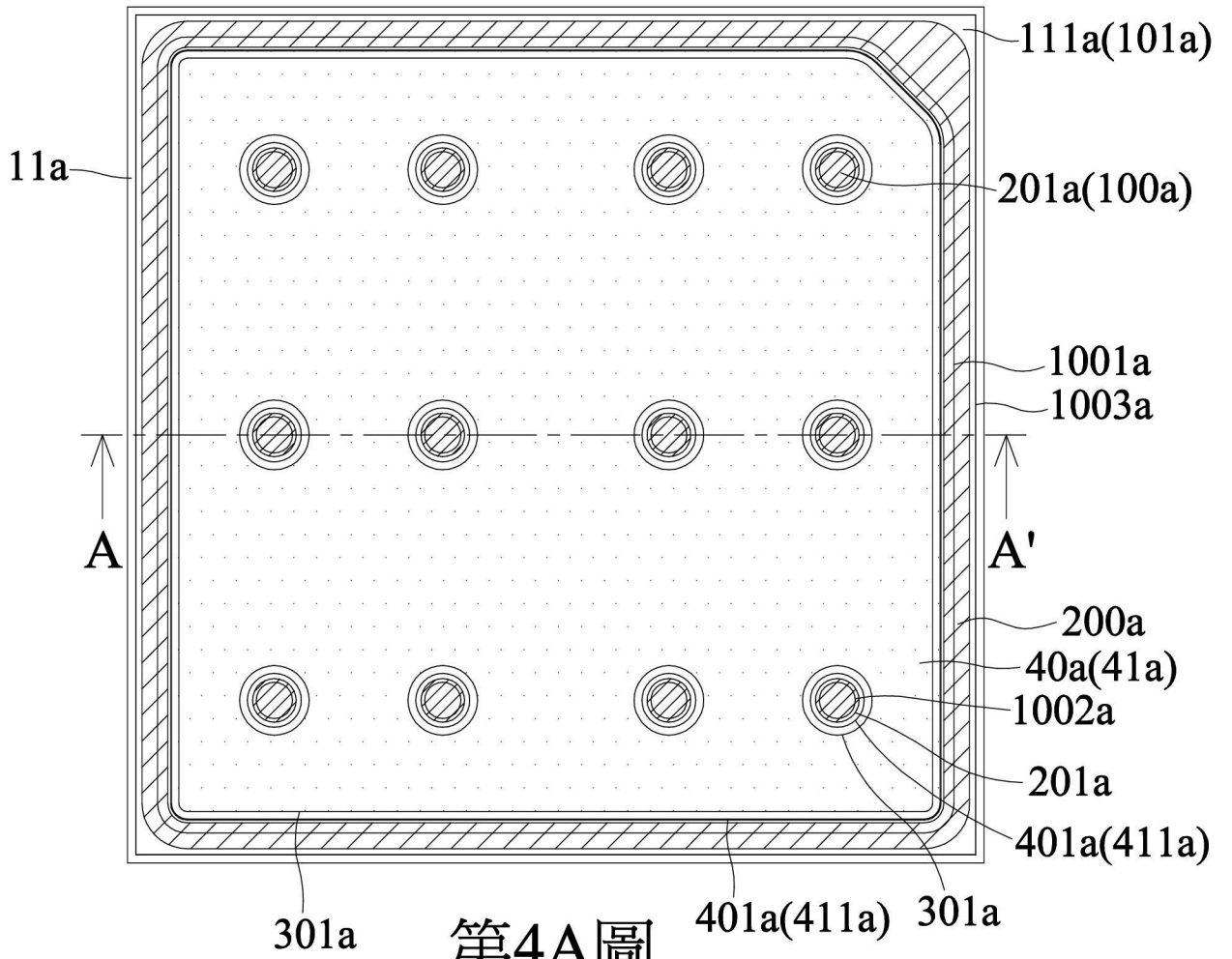


第2A圖

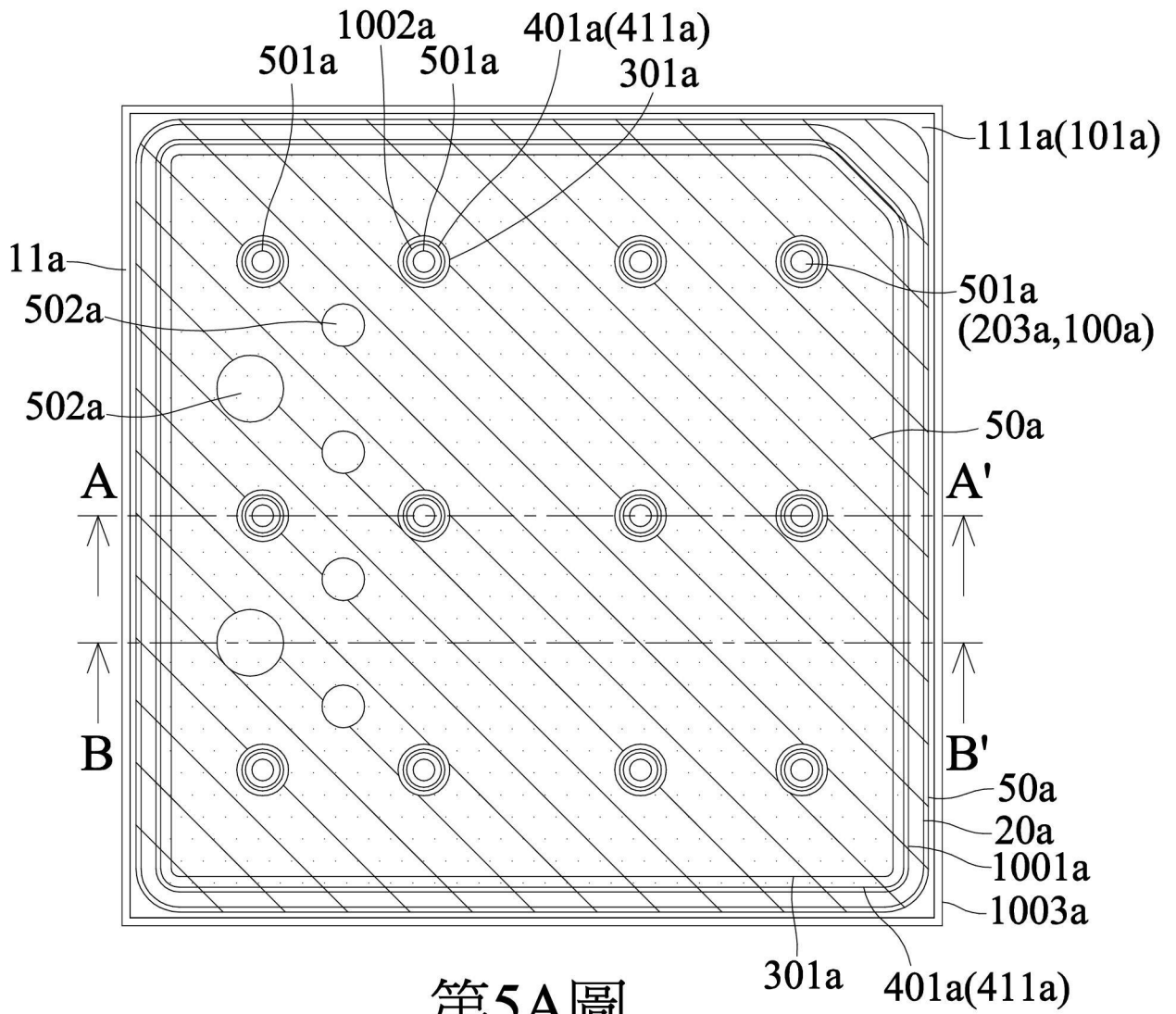


第2B圖

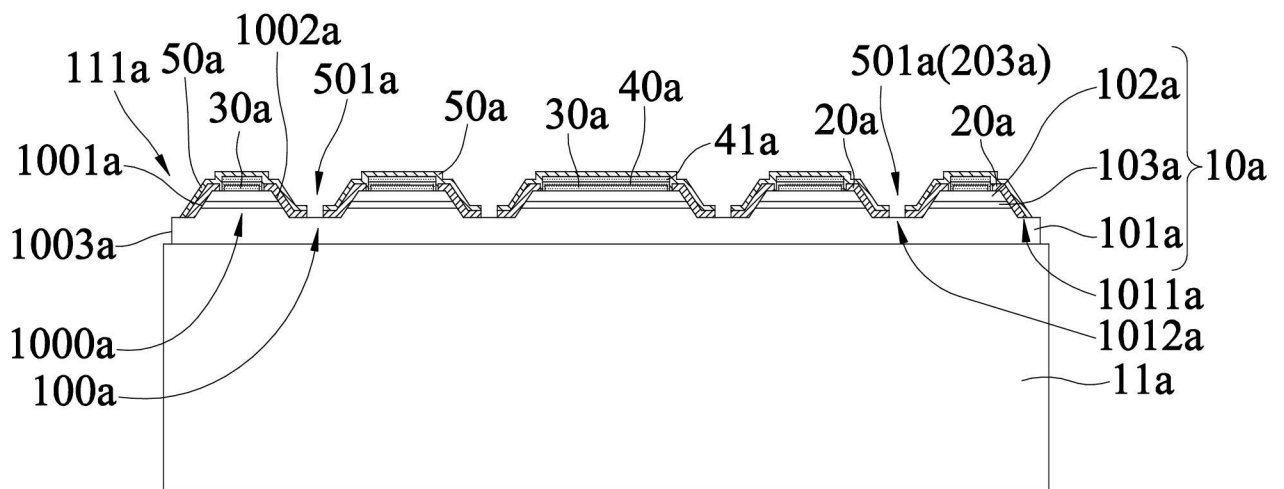




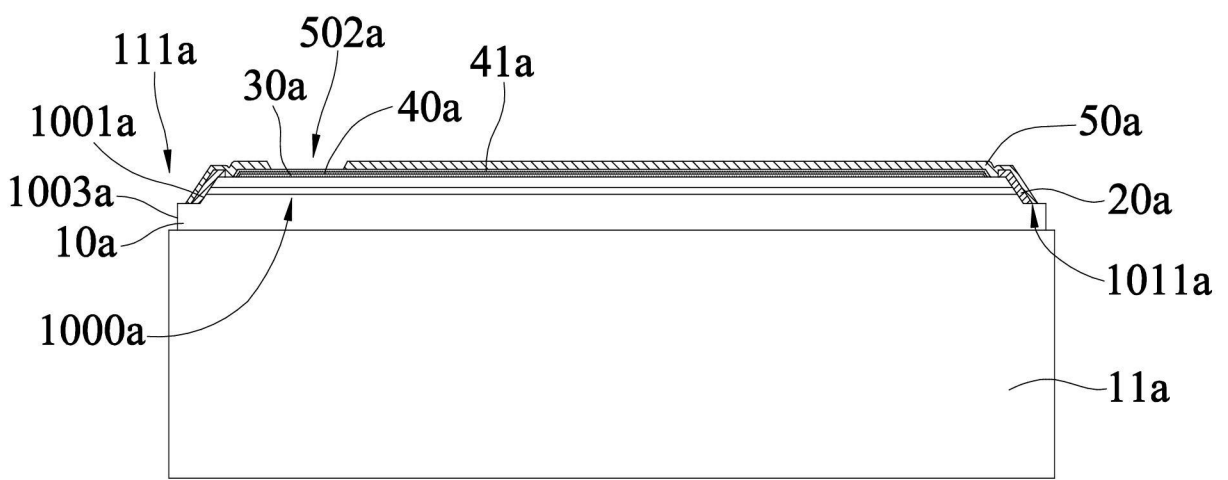
第4B圖



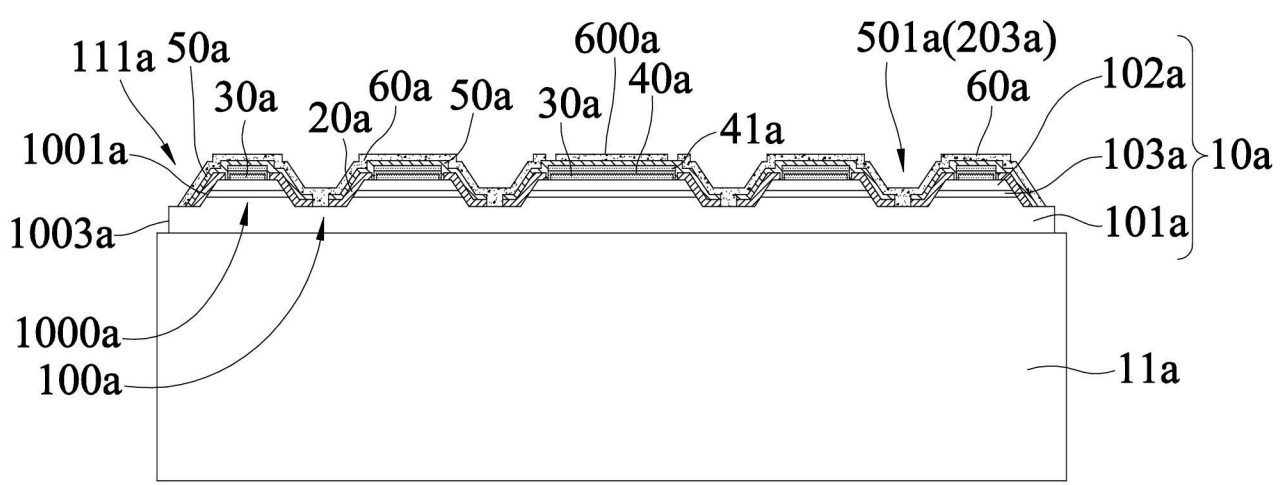
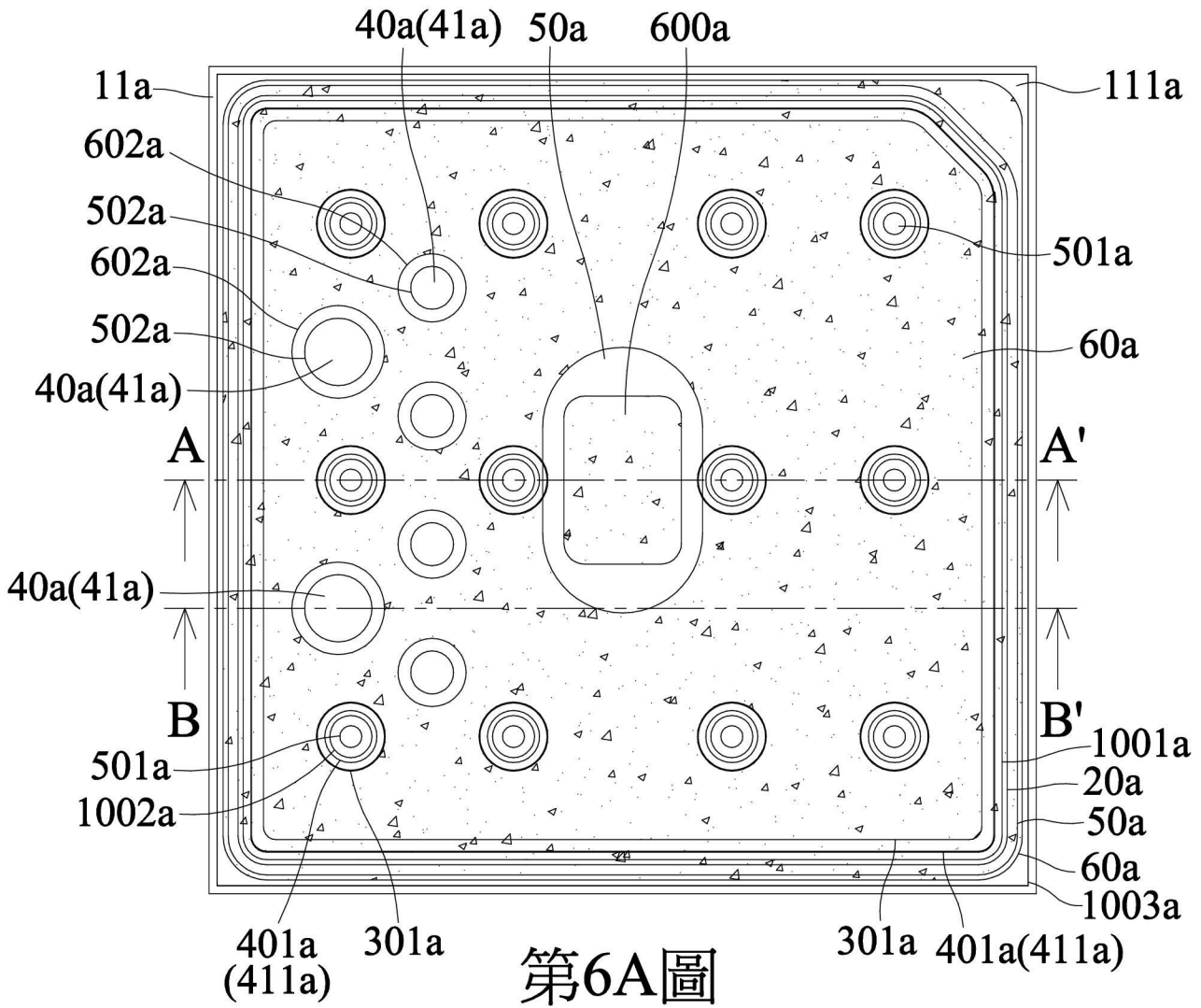
第5A圖

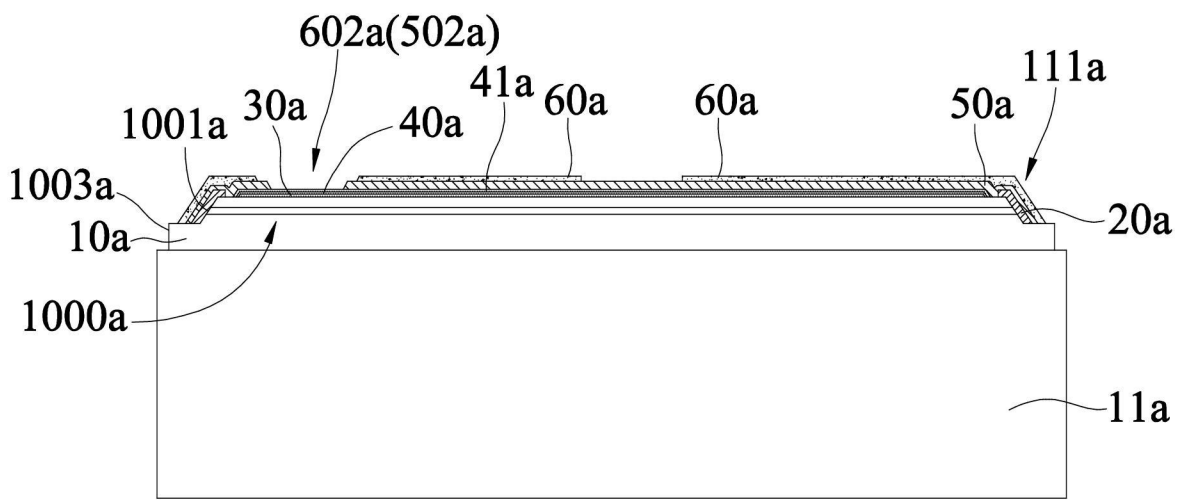


第5B圖

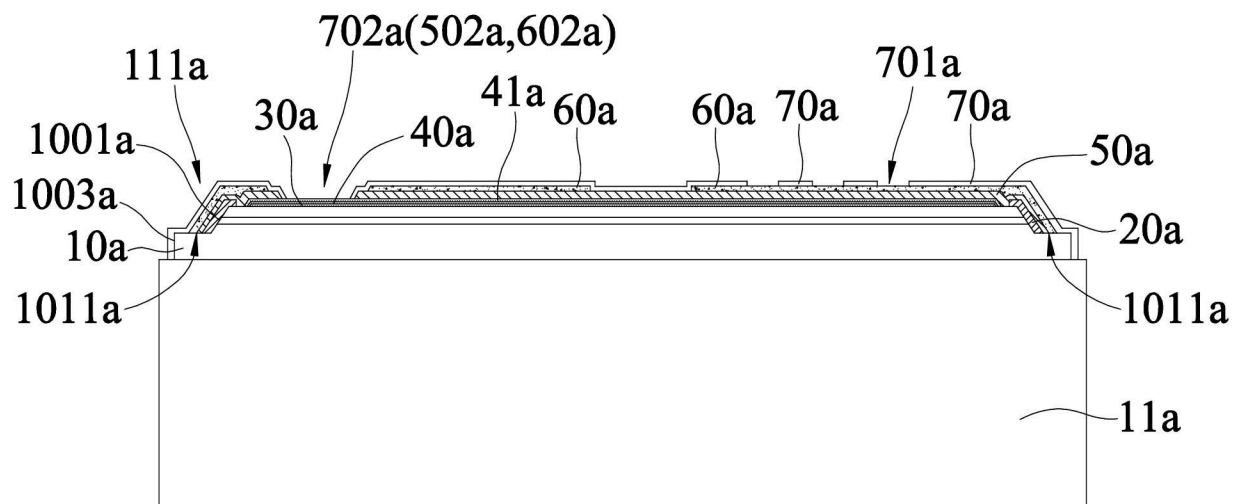


第5C圖

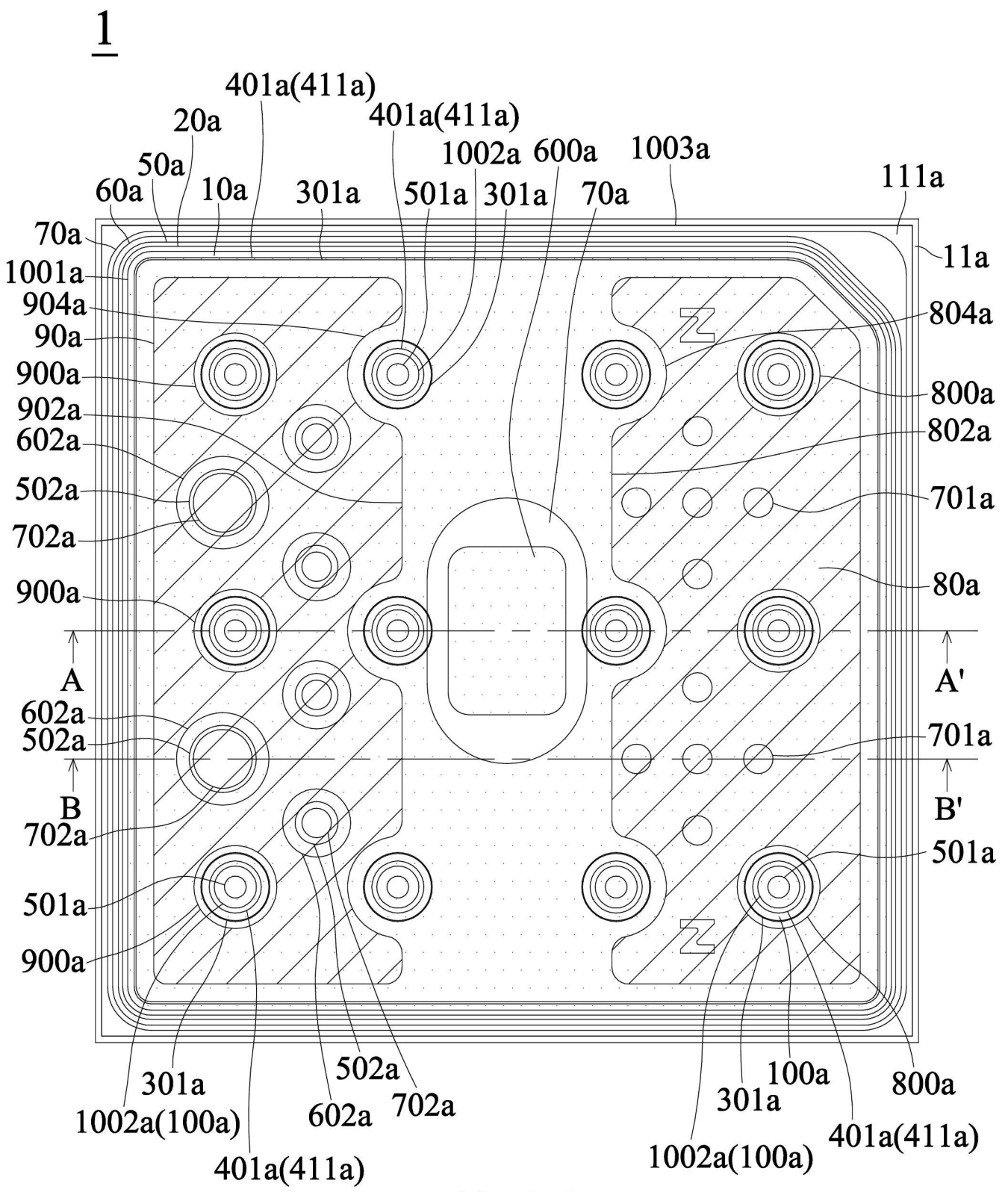




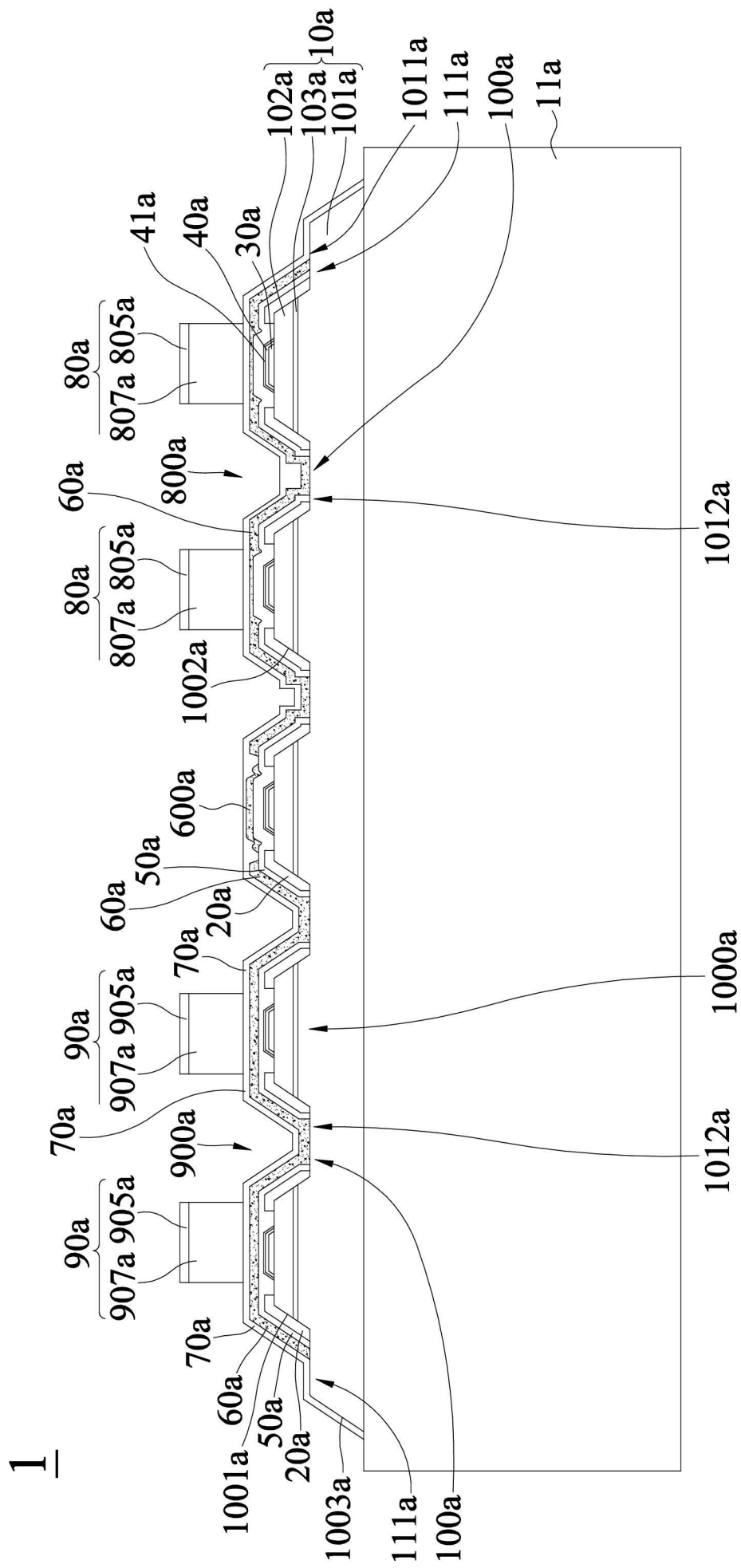
第6C圖



第7C圖

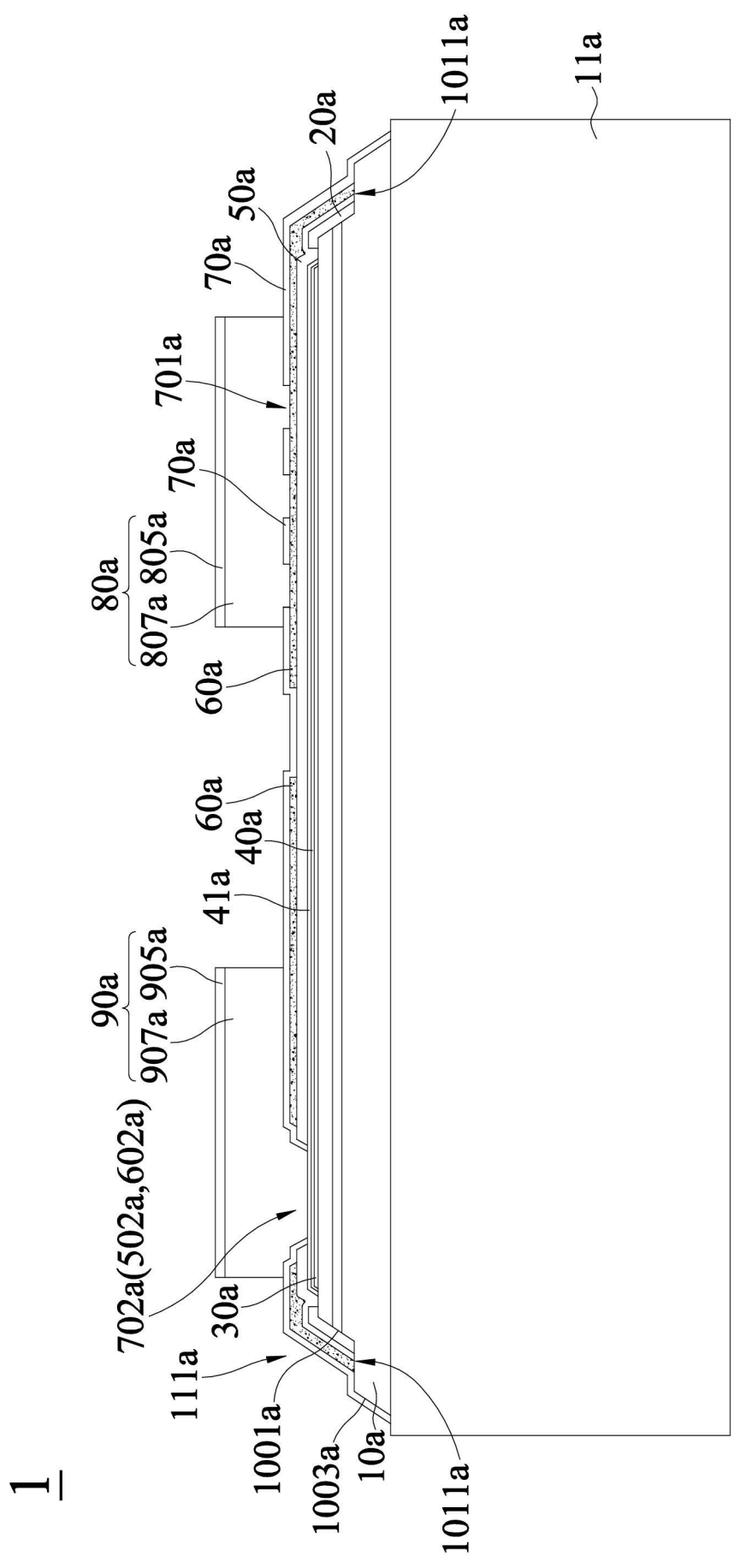


第8圖



第9A圖

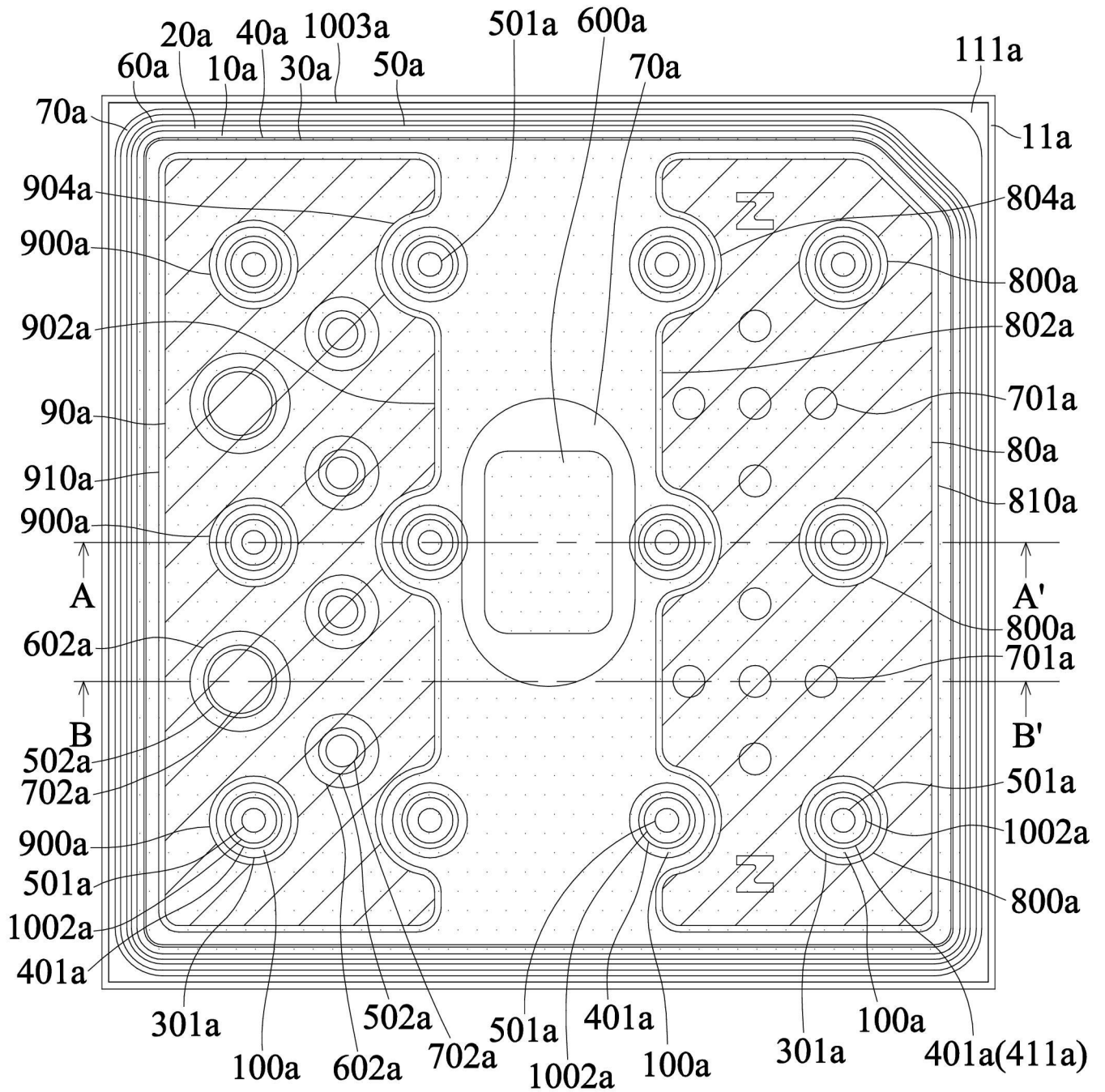
1



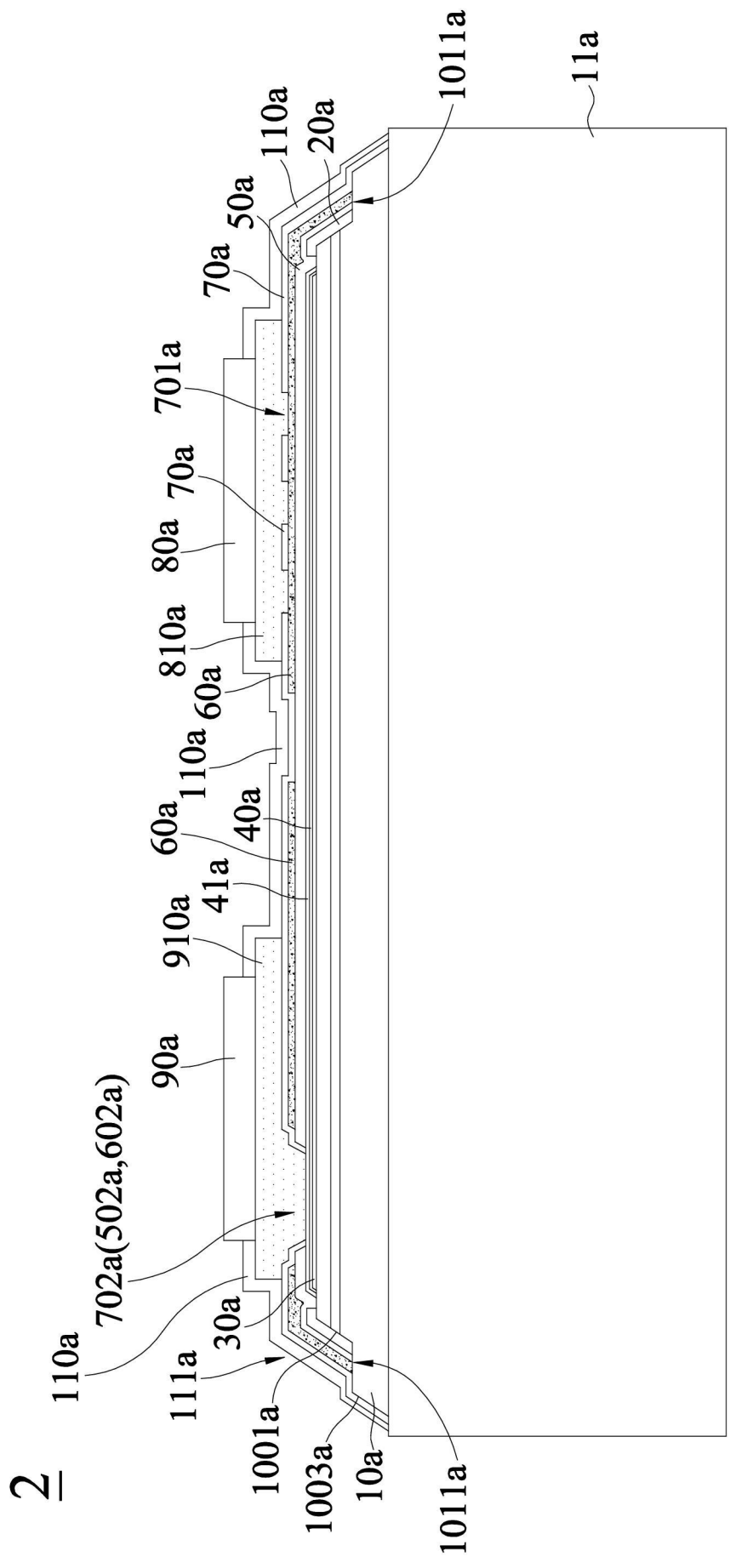
第9B圖

1

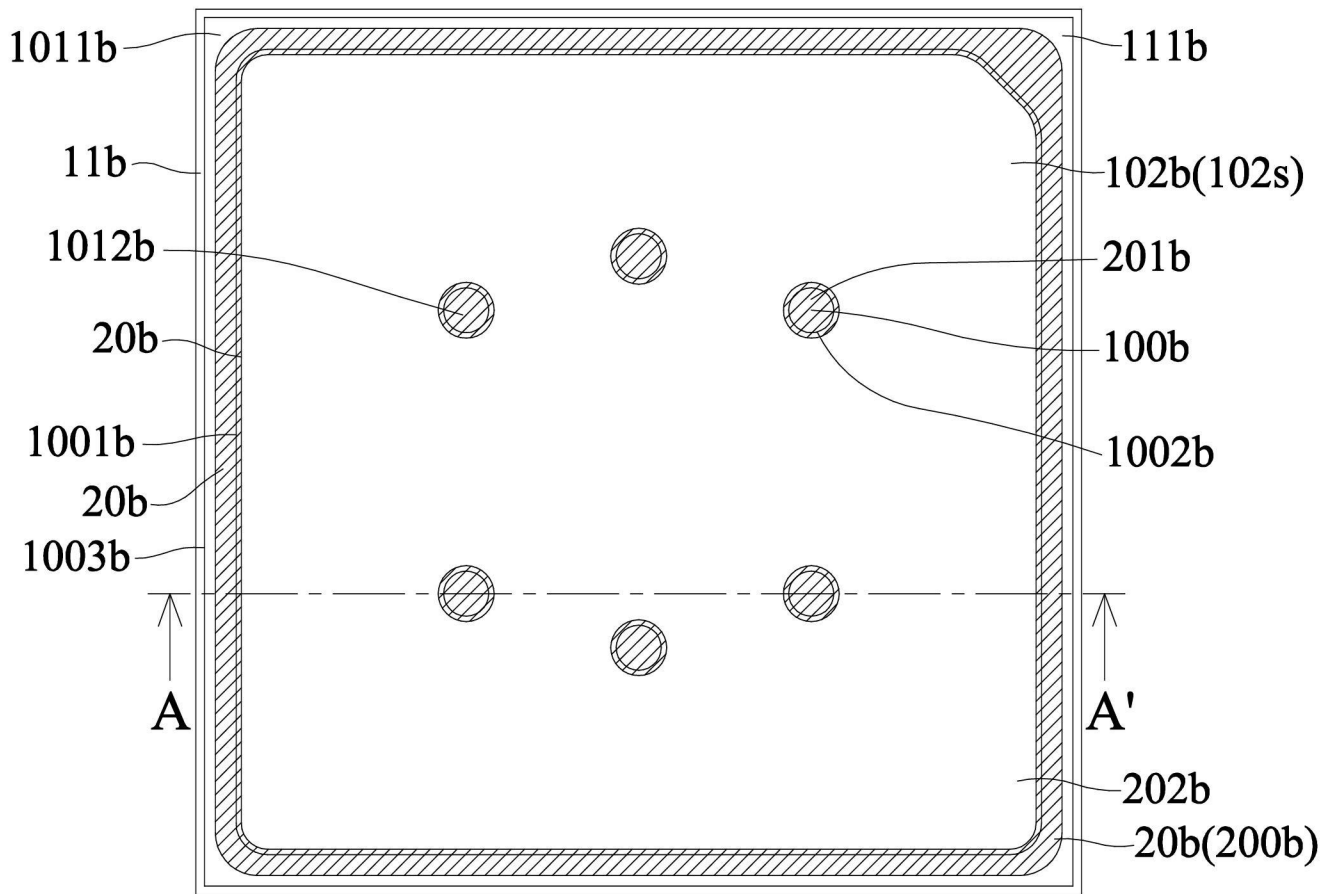
2



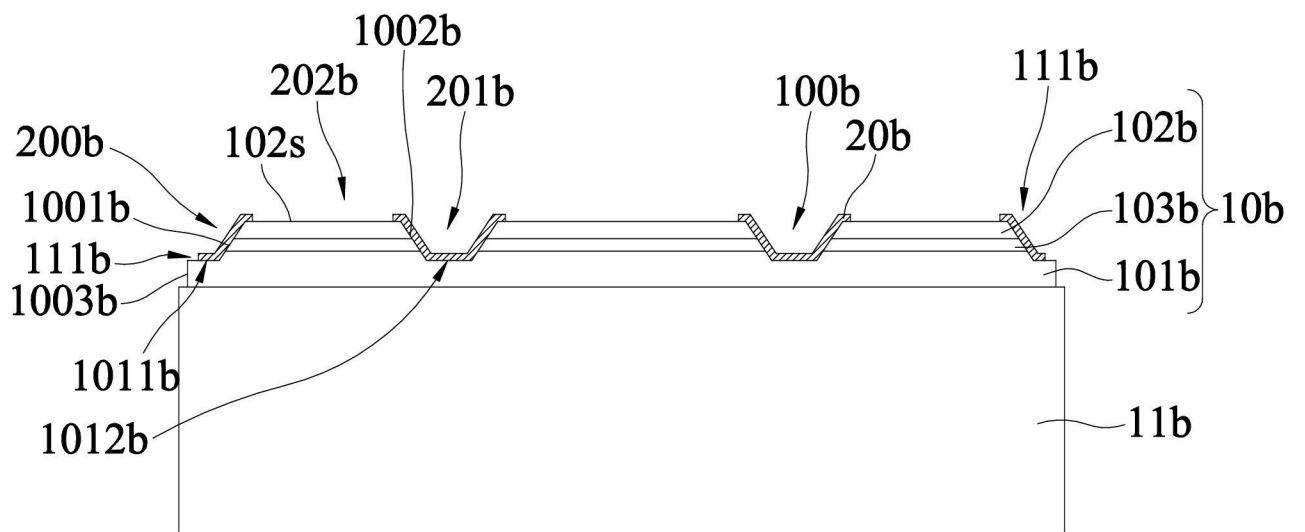
第10圖



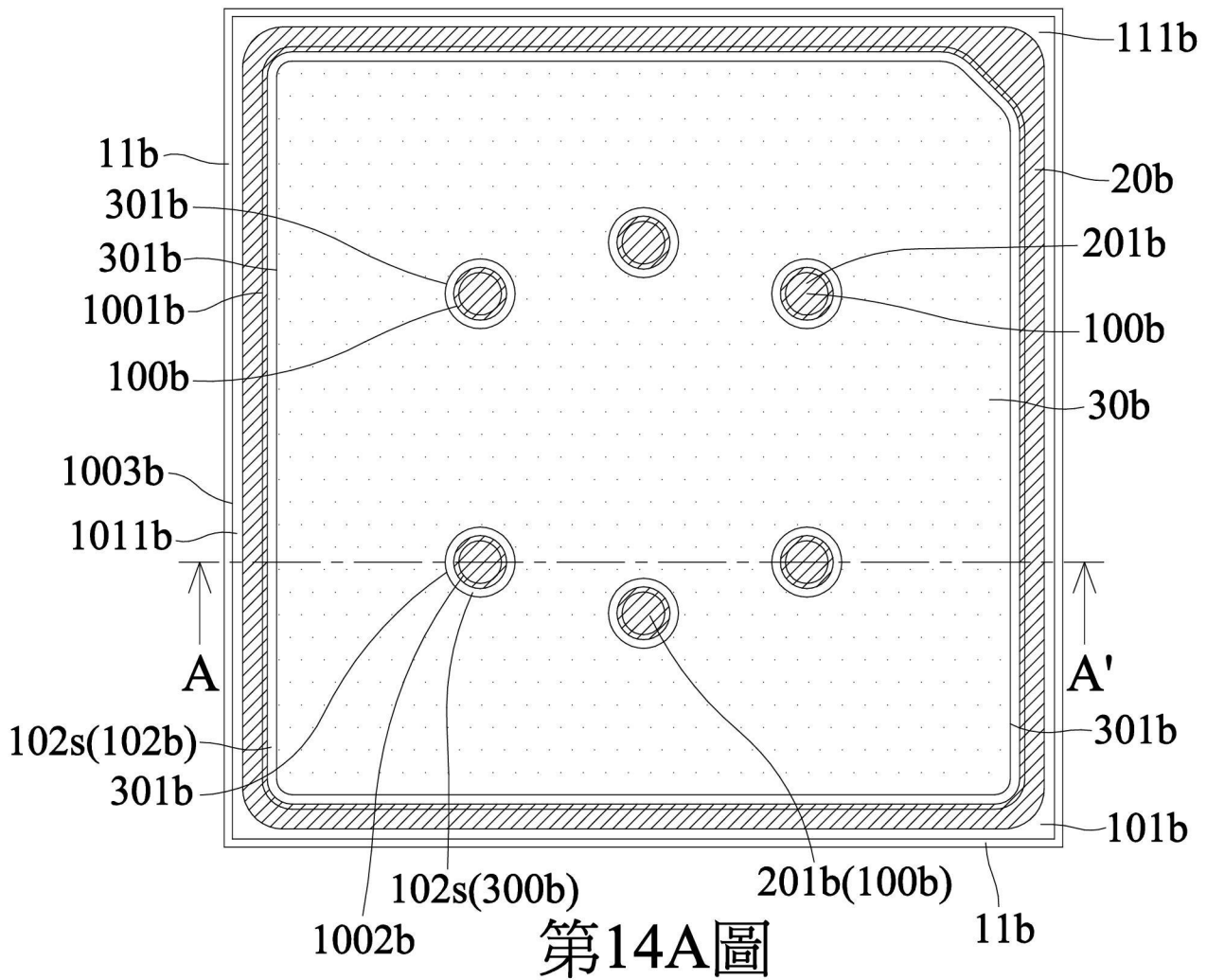
第11B圖



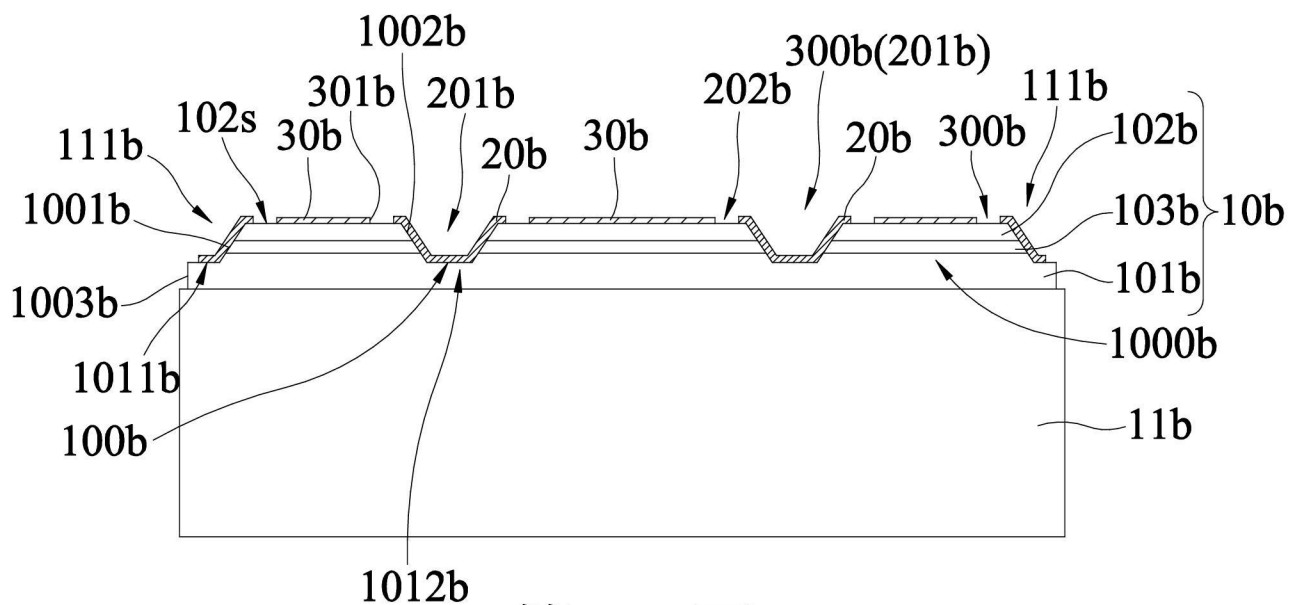
第13A圖



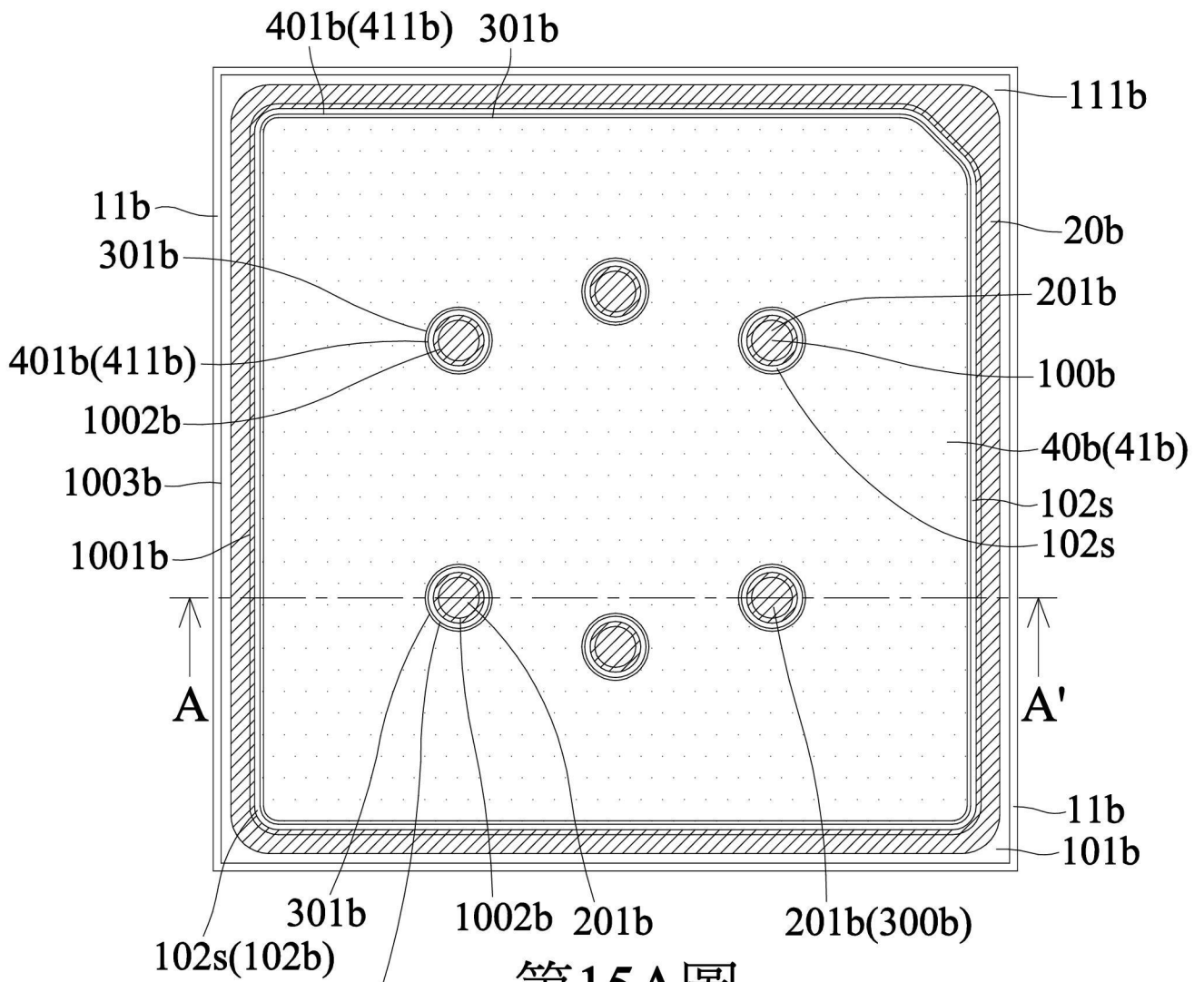
第13B圖



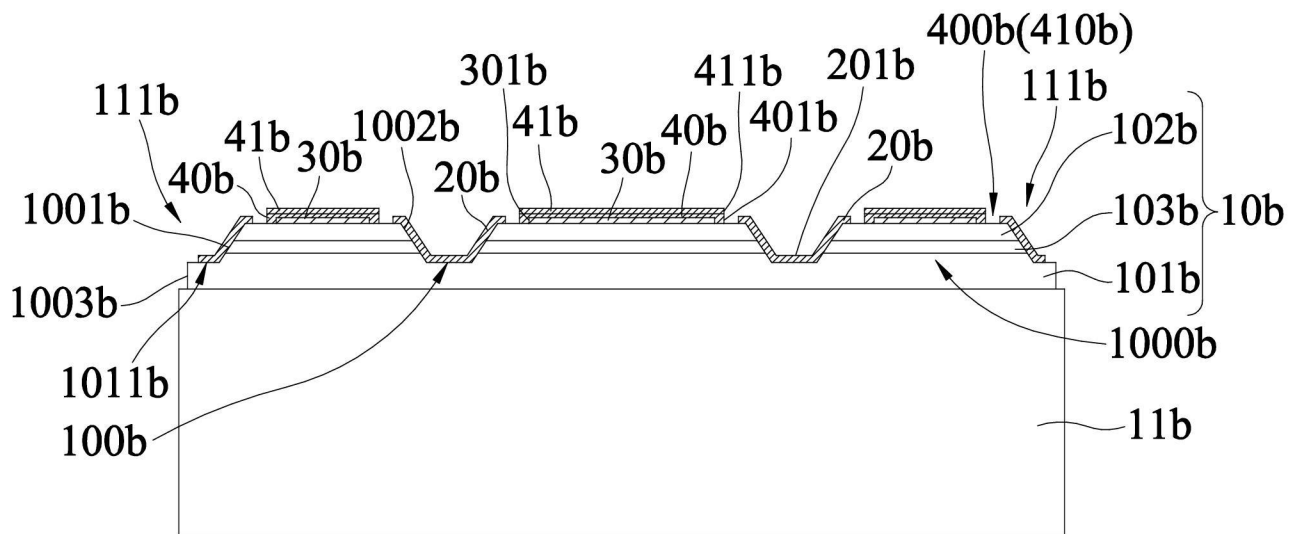
第14A圖



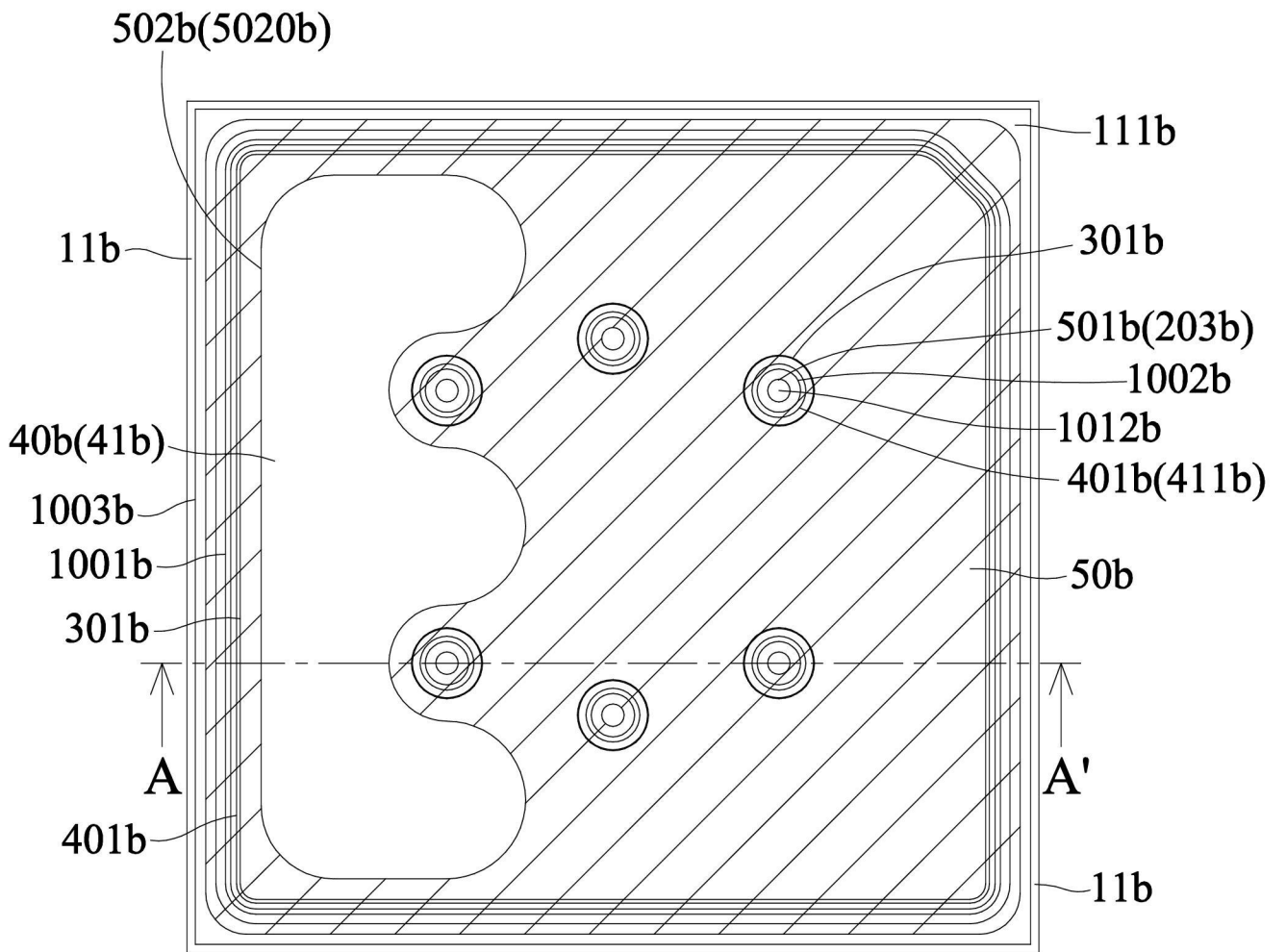
第14B圖



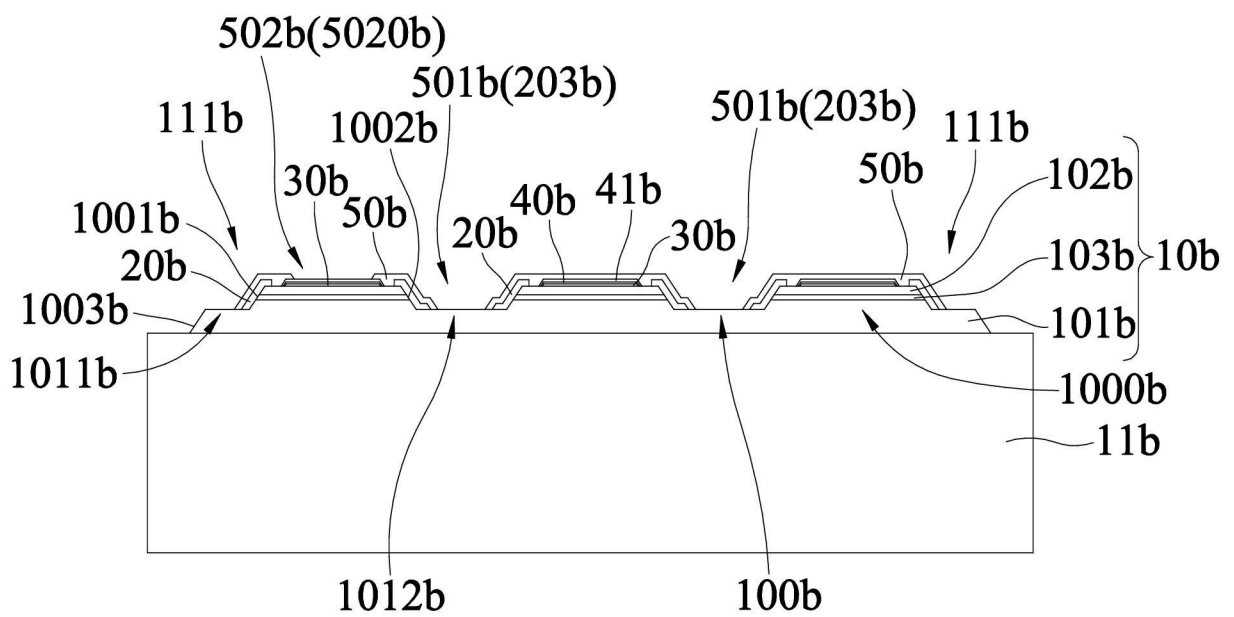
第15A圖



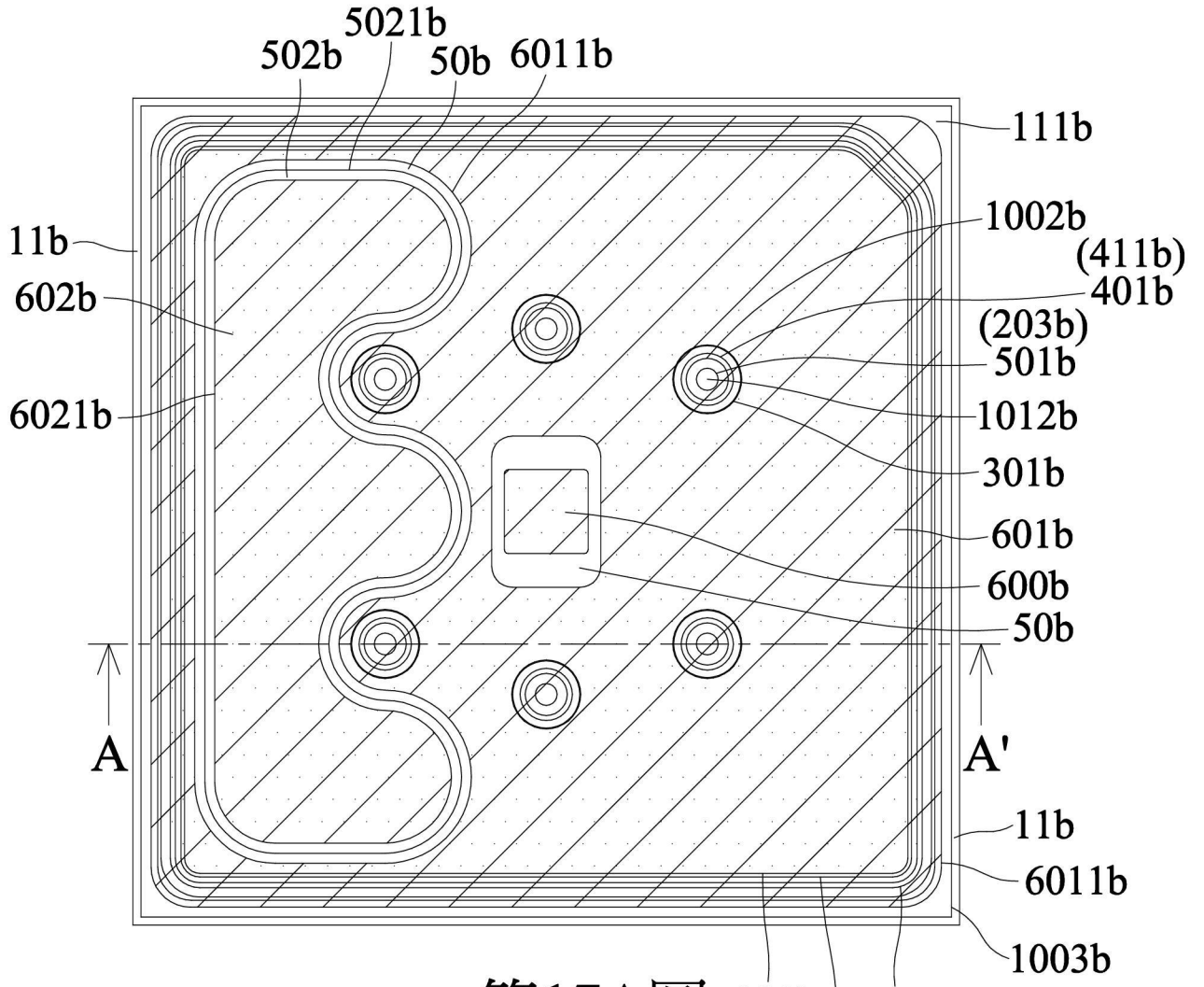
第15B圖



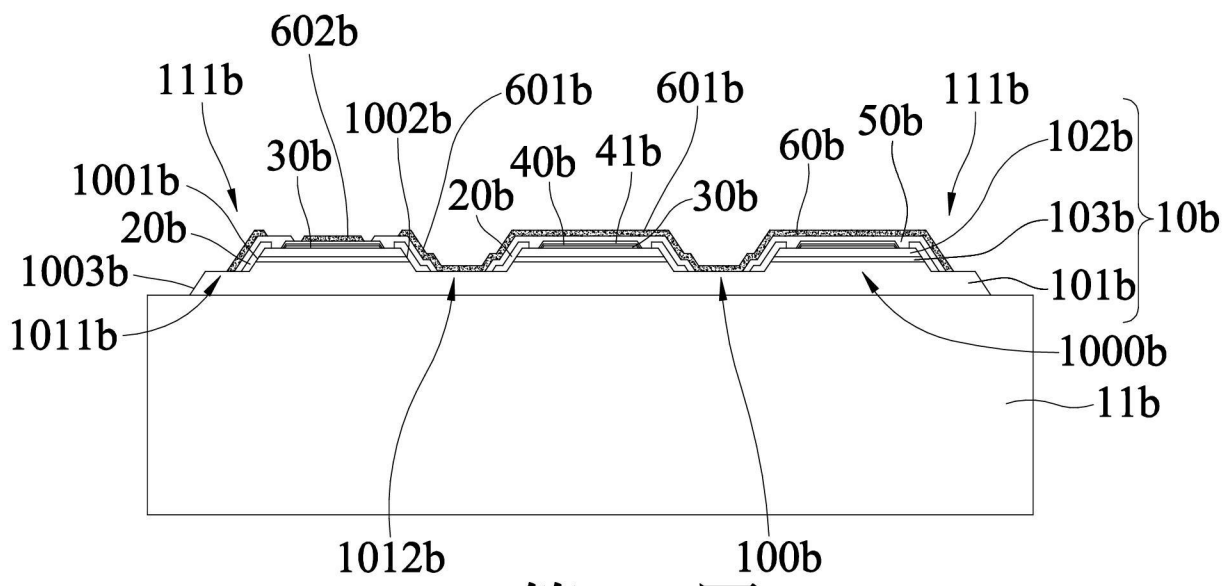
第16A圖



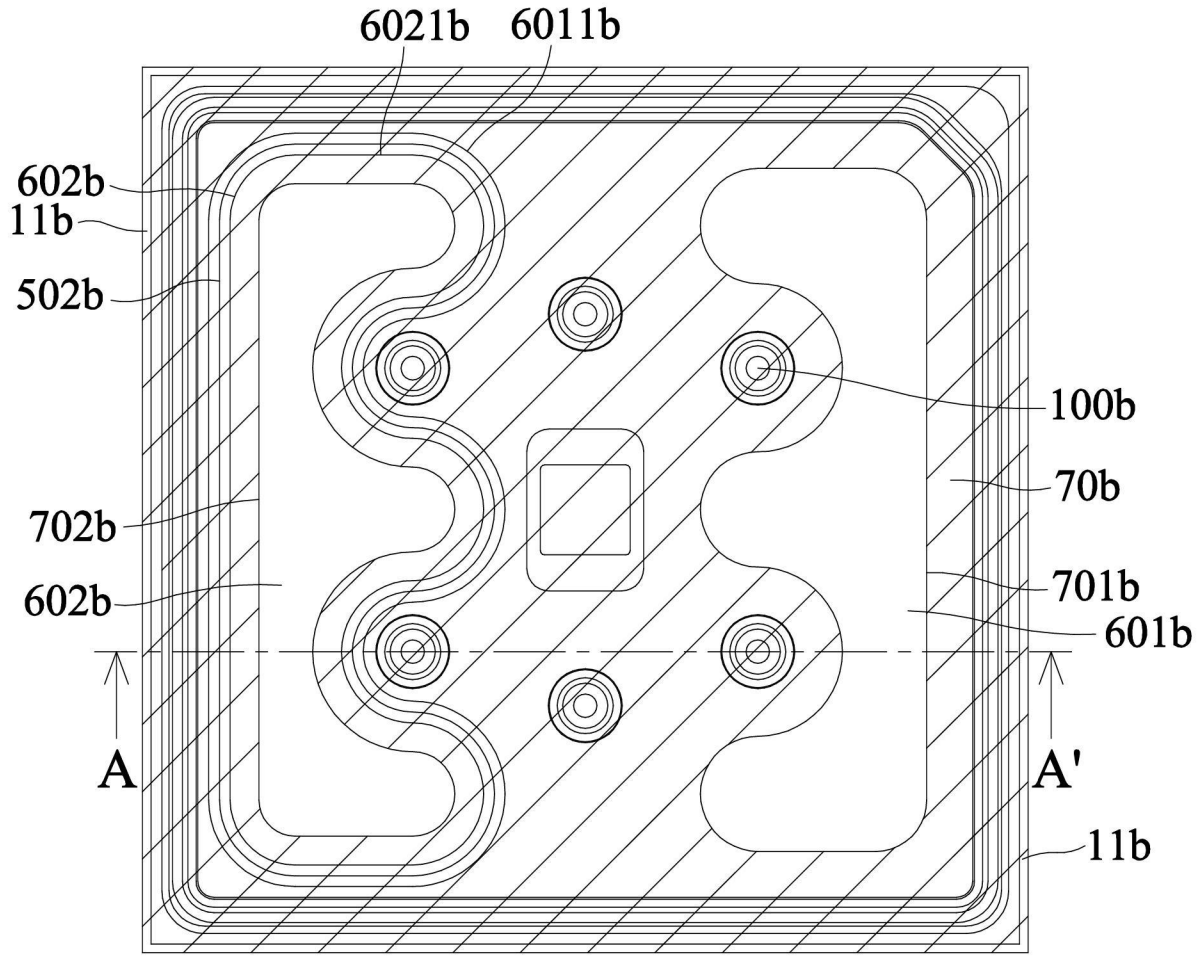
第16B圖



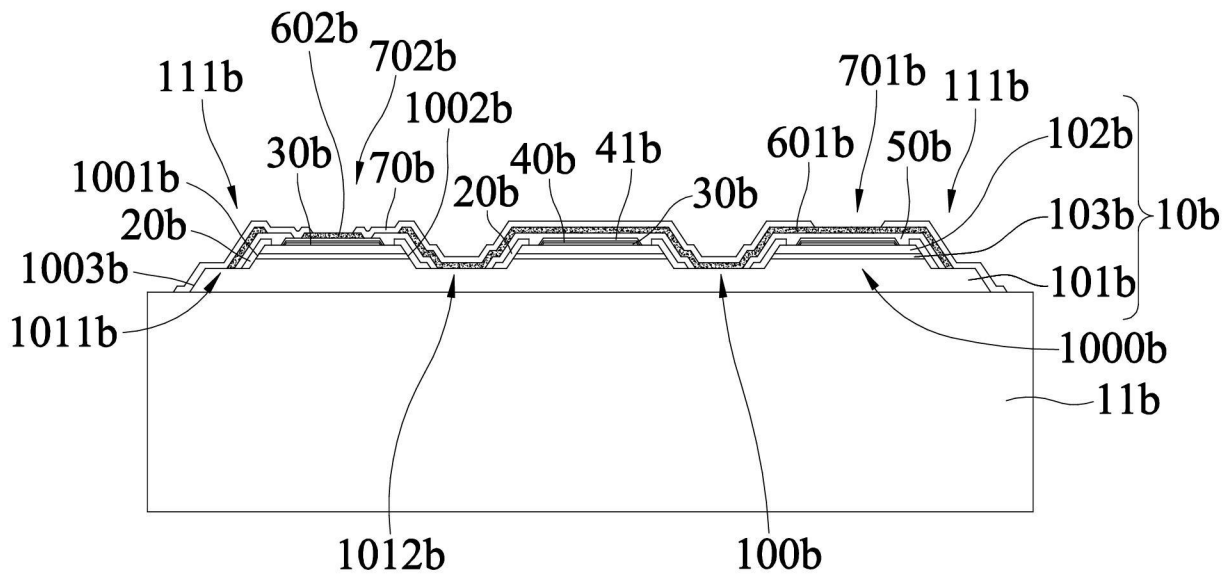
第17A圖 301b 1001b
401b (411b)



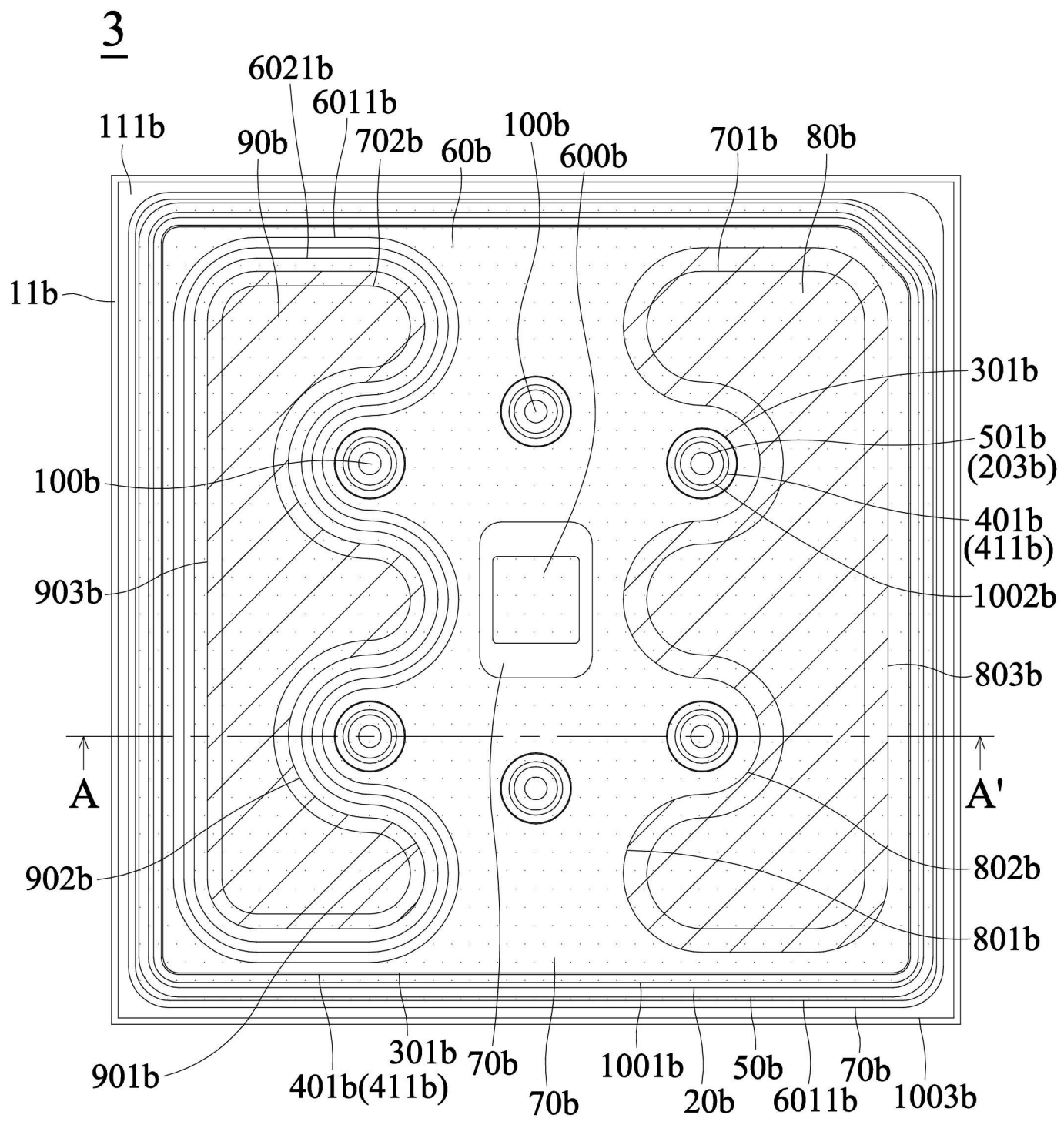
第17B圖



第18A圖

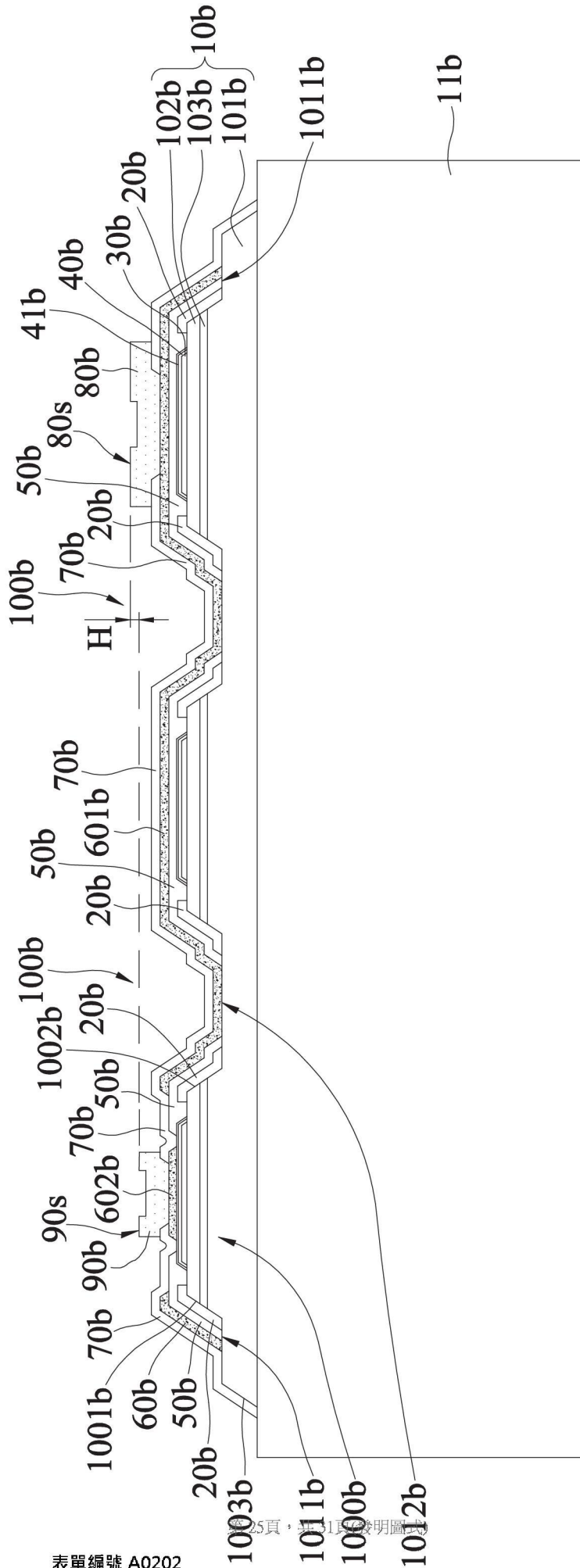


第18B圖

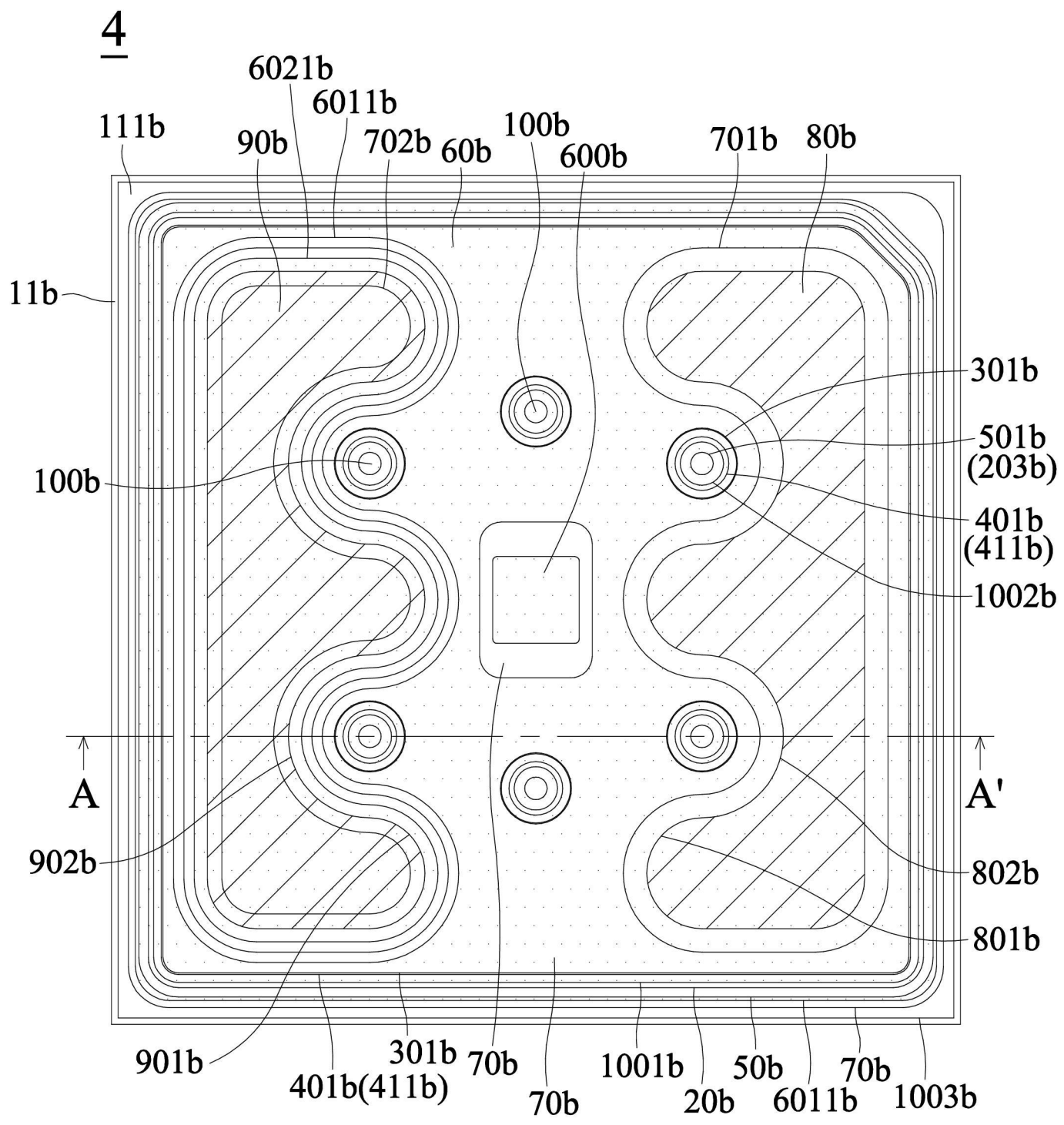


第19圖

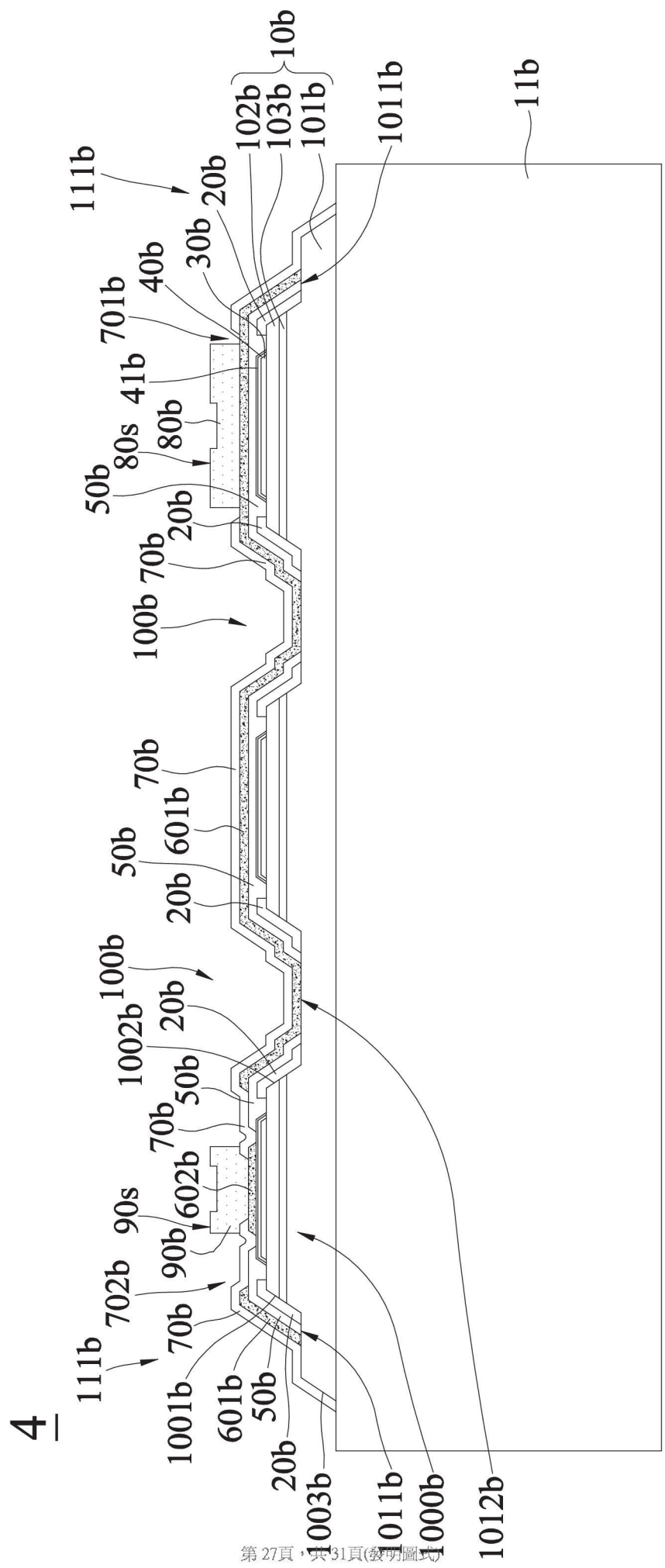
3



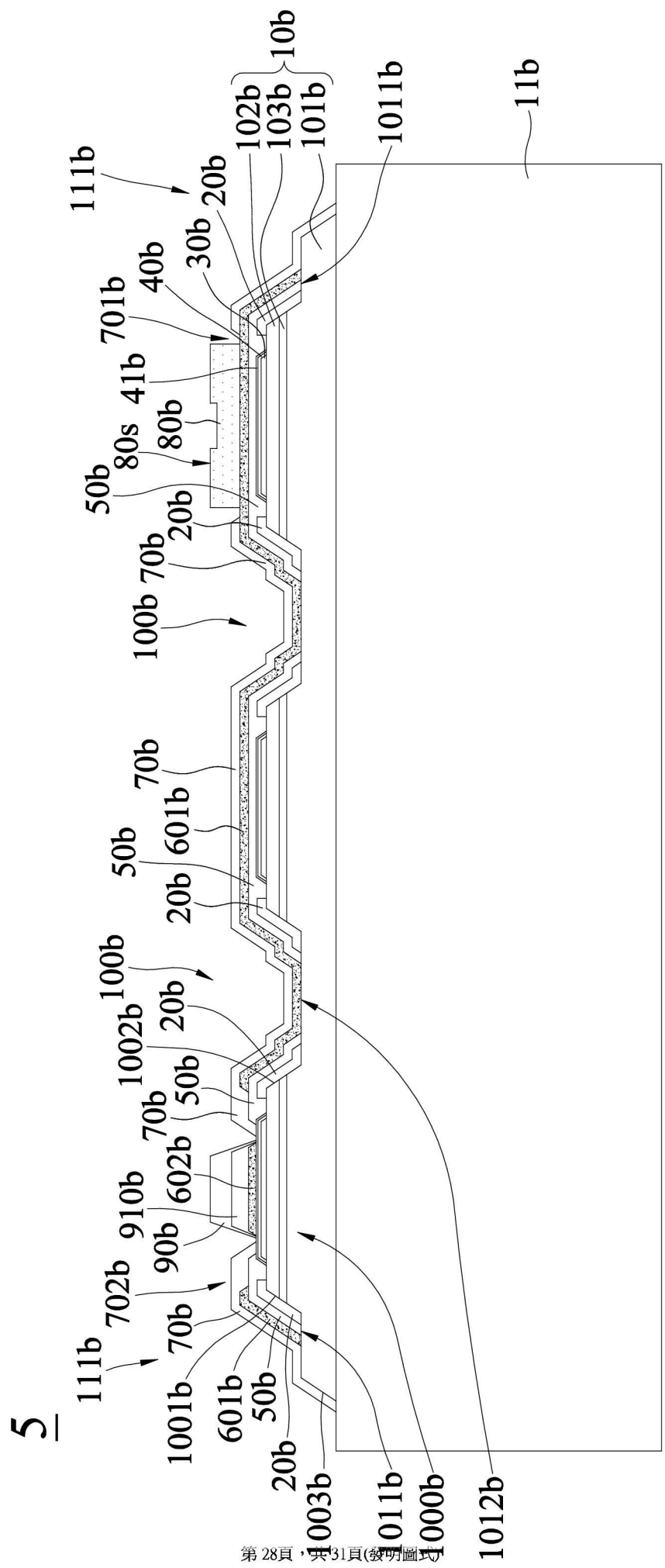
第20圖



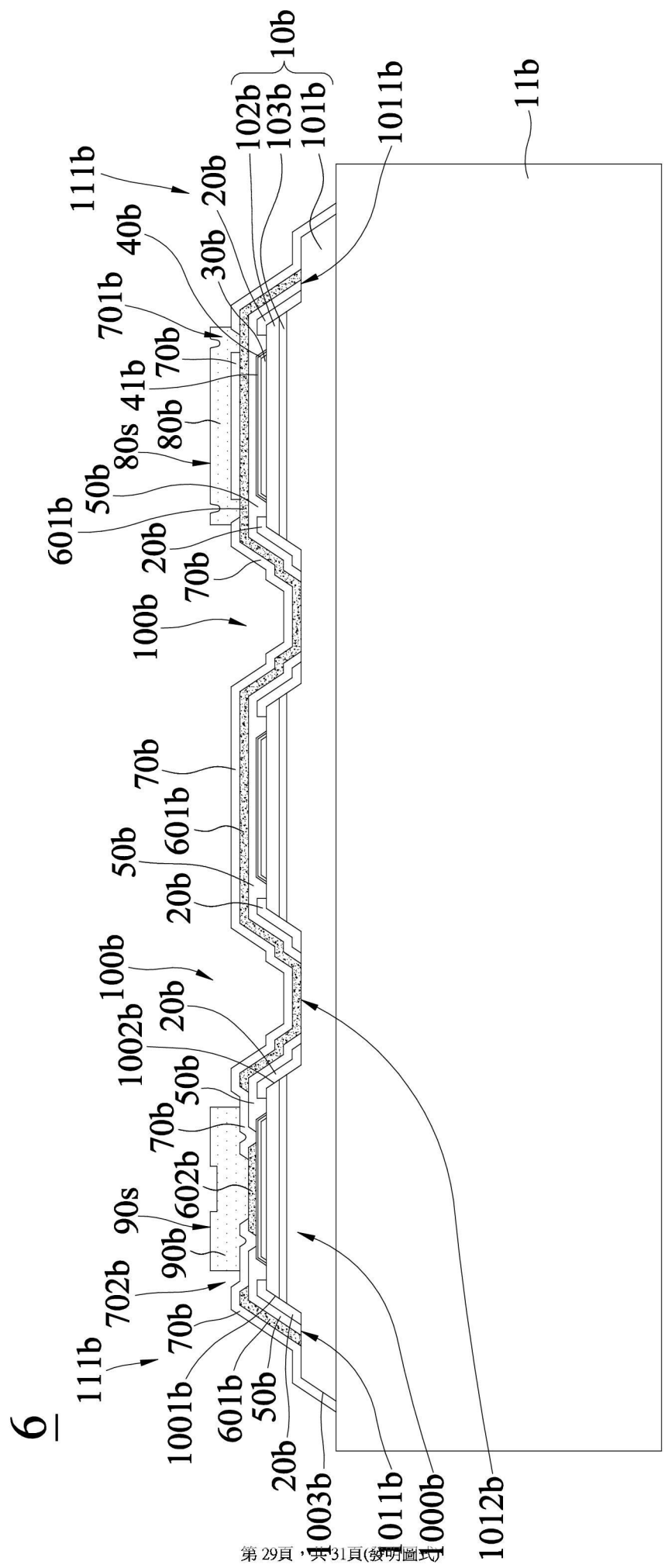
第21圖



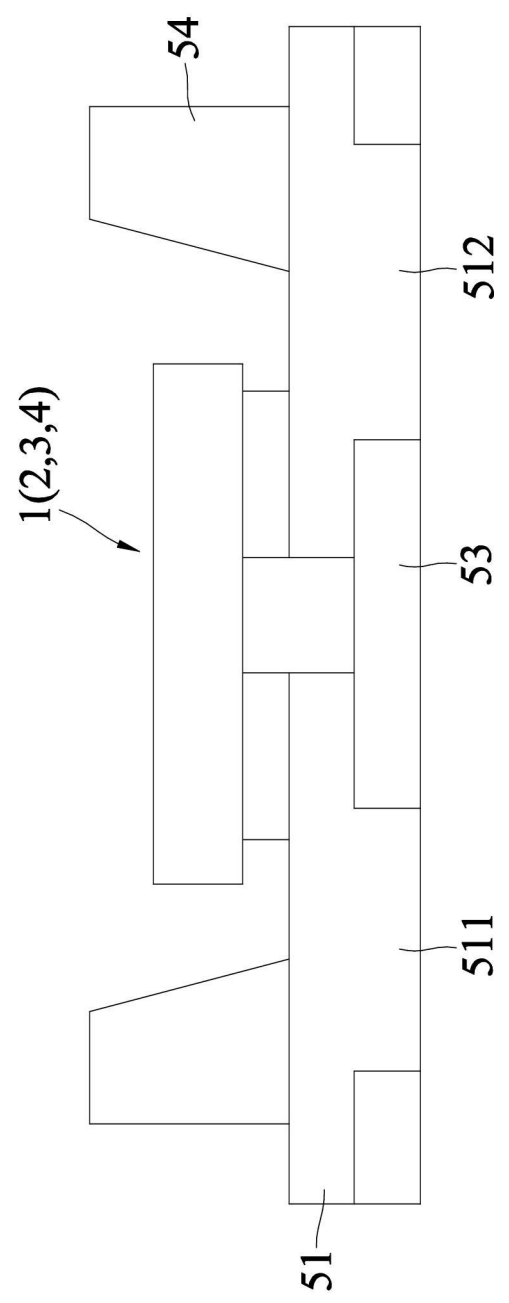
第22圖



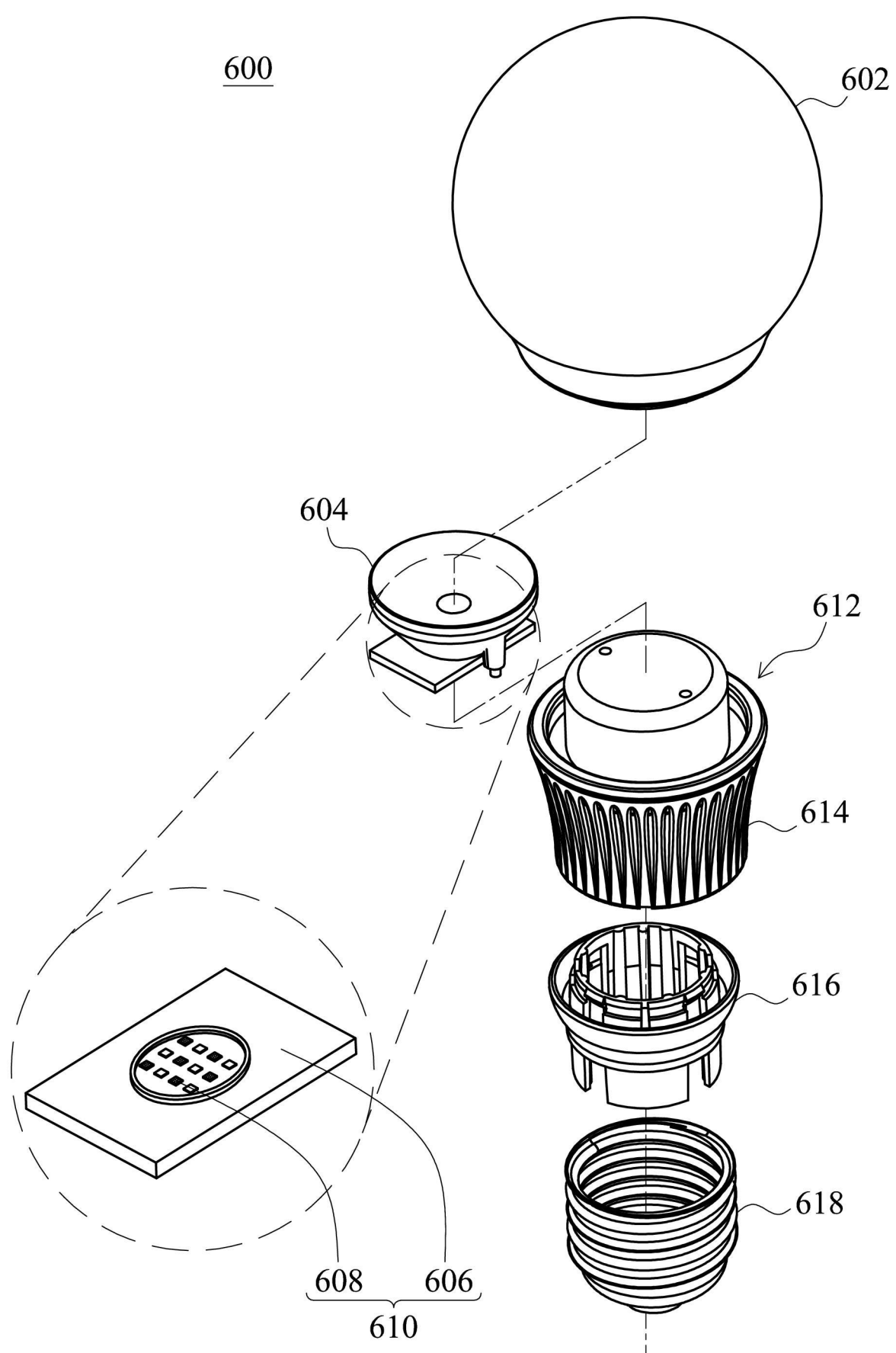
第23圖



第24圖



第25圖



第26圖