

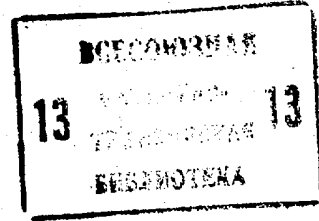


СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1160406 A**

4(51) G 06 F 7/556

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ



ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 3664286/24-24

(22) 23.11.83

(46) 07.06.85. Бюл. № 21

(72) П.Н.Чернявский, В.А.Завгородний,
М.И.Шлякцу, А.Н.Гуржий,

В.Г.Андрианов и Р.А.Бурштейн

(71) Государственный научно-исследо-
вательский институт стройматериалов
и изделий и Научно-исследовательский
институт строительных конструкций
Госстроя СССР

(53) 681.325(088.8)

(56) 1. Авторское свидетельство СССР
№ 1038939, кл. G 06 F 7/556, 1982.

2. Авторское свидетельство СССР
№ 892303, кл. G 01 P 3/42, 1980
(прототип).

(54)(57) УСТРОЙСТВО ДЛЯ ЦИФРОВОГО
ЛОГАРИФМИЧЕСКОГО ПРЕОБРАЗОВАНИЯ СТЕ-
ПЕННЫХ ФУНКЦИЙ ВРЕМЕНИ, содержащее
преобразователь приращений функции
в импульсный сигнал, синхронизатор,
генератор частоты, делитель частоты,
счетчик, счетчик с управляемым коэф-
фициентом пересчета, блок индикации,
блок памяти и коммутатор, вход уст-
ройства соединен с входом преобразо-
вателя приращений функции в импульс-
ный сигнал, выход которого подключен
к входу синхронизатора, первый вход
которого соединен с синхровходом

блока памяти и входом сброса счетчи-
ка с управляемым коэффициентом пере-
счета, выход генератора частоты под-
ключен к входу делителя частоты,
выход которого соединен с первым
информационным входом коммутатора,
выход счетчика подключен к информаци-
онному входу блока памяти, от л и-
ч а ю щ е е с я тем, что, с целью
повышения точности логарифмирования,
в него введены сумматор, блок за-
держки и RS-триггер, выход генерато-
ра частоты соединен с вторым информа-
ционным входом коммутатора, выход
которого подключен к счетному входу
счетчика с управляемым коэффициентом
пересчета, выход которого соединен
с информационным входом сумматора
и входом сброса RS-триггера, первый
выход синхронизатора подключен к вхо-
ду установки RS-триггера и через блок
задержки к входу сброса счетчика, ин-
формационный вход которого соединен
с выходом делителя частоты, второй
выход синхронизатора подключен к вхо-
ду сброса сумматора, выход которого
соединен с входом блока индикации,
выход блока памяти подключен к уста-
новочному входу счетчика с управле-
мым коэффициентом пересчета, единич-
ный выход RS-триггера соединен
с управляющим входом коммутатора.

(19) **SU** (11) **1160406 A**

Изобретение относится к измерительной технике и может быть использовано для измерения и регистрации характеристик затухающих процессов, например, в инерционных и других системах, перемещения в которых характеризуются отрицательными ускорениями.

Известен логарифмический преобразователь, содержащий генератор импульсов, блок управления, делитель частоты, коммутатор, счетчик, два формирователя импульсов, формирователь кода коммутатора, формирователь кода счетчика и счетчик с управляемым коэффициентом пересчета [1].

Недостатками этого преобразователя являются сравнительно низкая точность вычисления и невозможность визуального отображения результата вычисления.

Наиболее близким к изобретению техническим решением является измеритель скорости, содержащий генератор эталонной частоты, датчик, управляемый делитель частоты, делитель частоты, счетчик, блок управления, блок индикации и регистр памяти [2].

Недостатками известного устройства являются низкая точность вычисления.

Цель изобретения - повышение точности логарифмирования.

Поставленная цель достигается тем, что в устройстве для цифрового логарифмического преобразования степенных функций времени, содержащее преобразователь приращений функции в импульсный сигнал, синхронизатор, генератор частоты, делитель частоты, счетчик, счетчик с управляемым коэффициентом пересчета, блок индикации, блок памяти и коммутатор, вход устройства соединен с входом преобразователя приращений функции в импульсный сигнал, выход которого подключен к входу синхронизатора, первый выход которого соединен с синхровходом блока памяти и входом сброса счетчика с управляемым коэффициентом пересчета, выход генератора частоты подключен к входу делителя частоты, выход которого соединен с первым информационным входом коммутатора, выход счетчика подключен к информационному входу блока памяти, введены сумматор, блок задержки и RS-триггер, выход генератора частоты соединен с вторым

информационным входом коммутатора, выход которого подключен к счетному входу счетчика с управляемым коэффициентом пересчета, выход которого соединен с информационным входом сумматора и входом сброса RS-триггера, первый выход синхронизатора подключен к входу установки RS-триггера и через блок задержки к входу сброса счетчика, информационный вход которого соединен с выходом делителя частоты, второй выход синхронизатора подключен к входу сброса сумматора, выход которого соединен с входом блока индикации, выход блока памяти подключен к установочному входу счетчика с управляемым коэффициентом пересчета, единичный выход RS-триггера соединен с управляющим входом коммутатора.

Каждый цикл цифрового логарифмического преобразования, т.е. получение одного дифференциала логарифма функции, при достаточно малых приращениях функции характеризуется уравнением

$$\frac{\Delta t_{n+1} - \Delta t_n}{\Delta t_n} \approx \frac{1-K}{K} \cdot \frac{dy}{y},$$

где Δt - времена равных приращений степенной функции времени вида $y = ct^K$ при $0 < K < 1$;

n - порядковый номер приращения этой функции.

Получение первого периода каждого аналога дифференциала логарифма функции делением эталонной частоты f_1 на цифровой аналог предыдущего дифференциала функции, в течение времени последующего приращения, реализует действие вычитания в числителе левой части уравнения (1), так как при этом осуществляют деление той же частоты, при которой получен цифровой аналог делителя, и, следовательно, получаемый первый период равен времени предыдущего дифференциала.

Получение остальных периодов каждого аналога дифференциала логарифма функций делением эталонной частоты $t_2 \gg t_1$ реализует уравнение (1) в целом.

Последовательное суммирование аналогов логарифмического преобразования по количеству периодов реализует уравнение преобразования, которое имеет вид

$$C_1 N = \frac{1-K}{K} \ln \frac{t}{A^m},$$

где C_1 - коэффициент пропорциональности;

N - сумма количества периодов всех аналогов дифференциалов логарифма функции к моменту времени t ;

A^m - основание логарифмов, в системе которых нормируют величину $C_1 N$.

Из уравнения (2) преобразования следует, что в координатах $(N, \log t)$ результат преобразования функции $y = c t^k$ отобразится прямой с угловым коэффициентом $\frac{1-k}{K}$, что при развертке

этого результата в логарифмическом масштабе времени позволяет фиксировать и контролировать величину K .

На чертеже представлена структурная схема устройства для цифрового логарифмического преобразования степенных функций времени.

Устройство содержит преобразователь 1 приращений функции в импульсный сигнал, синхронизатор 2, генератор 3 эталонной частоты, коммутатор 4, делитель 5 частоты, счетчик 6, блок 7 памяти, счетчик 8 с управляемым коэффициентом пересчета, сумматор 9, блок 10 индикации, RS-триггер 11 и блок 12 задержки.

Устройство работает следующим образом.

К моменту прихода очередного импульса от преобразователя 1, который преобразует последовательные равные приращения функции в импульсный сигнал, устройство заканчивает текущий цикл преобразований. При этом импульсы с частотой f_1 генератора 3 частоты через коммутатор 4 поступают на счетный вход счетчика 8 с управляемым коэффициентом пересчета, коэффициент пересчета которого зафиксирован блоком 7 памяти. Сумматор 9 суммирует импульсы с выхода счетчика 8 с управляемым коэффициентом пересчета и преобразует эти импульсы в цифровой аналог суммы, который поступает в блок 10 индикации и индицируется им. Счетчик 6 считает импульсы с частотой f_1 , поступающие от делителя 5 частоты, подготавливая этим коэффициент пересчета в следующем цикле преобразования счетчика 8

с управляемым коэффициентом пересчета. RS-триггер 11 первым импульсом в текущем цикле с выхода счетчика 8 с управляемым коэффициентом пересчета переведен в состояние, которое уровнем сигнала с выхода RS-триггера 11 переключает коммутатор 4 на подачу на счетный вход счетчика 8 с управляемым коэффициентом пересчета импульсов с частотой f_2 с выхода генератора 3 частоты, и на последующие импульсы с выхода этого счетчика не реагирует.

С приходом переднего фронта очередного импульса преобразователя 1, которым фиксируются граничные моменты между смежными приращениями, синхронизатор 2 вырабатывает импульс перевода устройства в очередной цикл преобразования. При этом RS-триггер 11 переводится в состояние, которое уровнем сигнала с выхода RS-триггера 11 переключает коммутатор 4 на подачу на счетный вход счетчика 8 с управляемым коэффициентом пересчета импульсов с частотой f_1 с выхода делителя 5 частоты, разрешается перезапись блоком 7 памяти состояния счетчика 6, чем устанавливается коэффициент пересчета счетчика 8 с управляемым коэффициентом пересчета, равным цифровому аналогу Δt_1 интервала времени предыдущего приращения функции, устанавливается в нуль счетчик 8 с управляемым коэффициентом пересчета, и сигналом, задержанным блоком 12 задержки, после перезаписи состояния блоком 7 памяти устанавливается в нуль счетчик 6.

С этого момента начинается очередной цикл работы устройства для цифрового логарифмического преобразования за интервал времени Δt_1 между поступившим импульсом от преобразователя 1 и очередным импульсом по отношению к поступившему, т.е. за время очередного приращения преобразуемой функции.

Счетчик 6 начинает считать импульсы с частотой f_1 , подготавливая этим коэффициент пересчета для счетчика 8 с управляемым коэффициентом пересчета на интервал времени Δt_3 последующего приращения преобразуемой функции.

Так как на счетный вход счетчика 8 с управляемым коэффициентом пересчета поступают импульсы с частотой f_1

при коэффициенте пересчета, равном количеству импульсов за время Δt , предыдущего приращения функции, то первый импульс на выходе счетчика 8 появляется через время Δt_1 . Этот импульс через RS-триггер 11 переключает коммутатор 4 на подачу на счетный вход счетчика 8 с управляемым коэффициентом пересчета частоты f_2 с выхода генератора 3 частоты, что обеспечивает получение на выходе счетчика 8 с управляемым коэффициентом пересчета аналога величина $(\Delta t_2 - \Delta t_1) / \Delta t_1$ в форме количества импульсов, т.е. аналога приращения логарифма функции, суммируемого сумматором 9.

С приходом переднего фронта следующего импульса с выхода преобразователя 1 устройства для цифрового логарифмического преобразования степенных функций времени заканчивает текущий цикл работы за интервал времени Δt_1 .

При включении устройства синхронизатор 2 зануляет сумматор 9 и раз-

решает суммирование с поступлением переднего фронта второго импульса с выхода преобразователя 1, что обеспечивает получение и установку коэффициента пересчета счетчика 8 с управляемым коэффициентом пересчета.

В качестве преобразователя 1 в устройстве для цифрового логарифмического преобразования степенных функций времени могут быть использованы электроконтактные, фотометрические, объемметрические, радиометрические и другие преобразователи равных угловых, линейных, объемных перемещений или доз радиации в импульсный сигнал.

Предложенное устройство при повышенной точности и расширенном диапазоне преобразования позволяет, например, при $K \approx 0,5$ и отношении $f_2/f_1 = 10^3$ осуществлять логарифмическое преобразование в интервале изменения времени равных приращений функций не менее, чем на 5 порядков.

