I729327

(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I729327 B

(45)公告日： 中華民國 110 (2021) 年 06 月 01 日

(21)申請案號：107142715 (22)申請日： 中華民國 107 (2018) 年 11 月 29 日

(51)Int. Cl.： *H03H7/09 (2006.01)* *H03H7/12 (2006.01)*
H01P1/20 (2006.01)

(30)優先權：2017/12/08 日本 JP2017-236077

(71)申請人：日商村田製作所股份有限公司 (日本) MURATA MANUFACTURING CO., LTD. (JP)
日本

(72)發明人：今村光利 IMAMURA, MITSUTOSHI (JP)

(74)代理人：閻啓泰；林景郁

(56)參考文獻：

TW	201330494A	CN	102738541B
CN	205647456U	US	5132647
US	2012/0313730A1	US	2013/0076454A1
US	2013/0229241A1	US	2013/0314176A1
US	2016/0218690A1	WO	2016/152211A1

審查人員：劉聖尉

申請專利範圍項數：3 項 圖式數：11 共 27 頁

(54)名稱

積層帶通濾波器

(57)摘要

本發明係有關一種使頻率特性接近所要的頻率特性的積層帶通濾波器。第一 LC 並聯諧振器 11 與第一輸入輸出端子 P10 電連接。第一 LC 並聯諧振器 11 包含第一電感器 101。第二 LC 並聯諧振器 14 與第二輸入輸出端子 P100 電連接。第二 LC 並聯諧振器 14 包含第二電感器 109。第三 LC 並聯諧振器 12 與第一 LC 並聯諧振器 11 磁耦合。第三 LC 並聯諧振器 12 與第二 LC 並聯諧振器 14 磁耦合。旁路部 193 連接第一電感器 101 與第二電感器 109。

A multilayer band pass filter includes a first LC parallel resonator electrically connected to a first input/output terminal, a second LC parallel resonator electrically connected to a second input/output terminal, and a third LC parallel resonator is magnetically coupled to the first LC parallel resonator. The first LC parallel resonator includes a first inductor. The second LC parallel resonator includes a second inductor. The third LC parallel resonator is magnetically coupled to the second LC parallel resonator. A bypass connects the first inductor and the second inductor to each other.

指定代表圖：

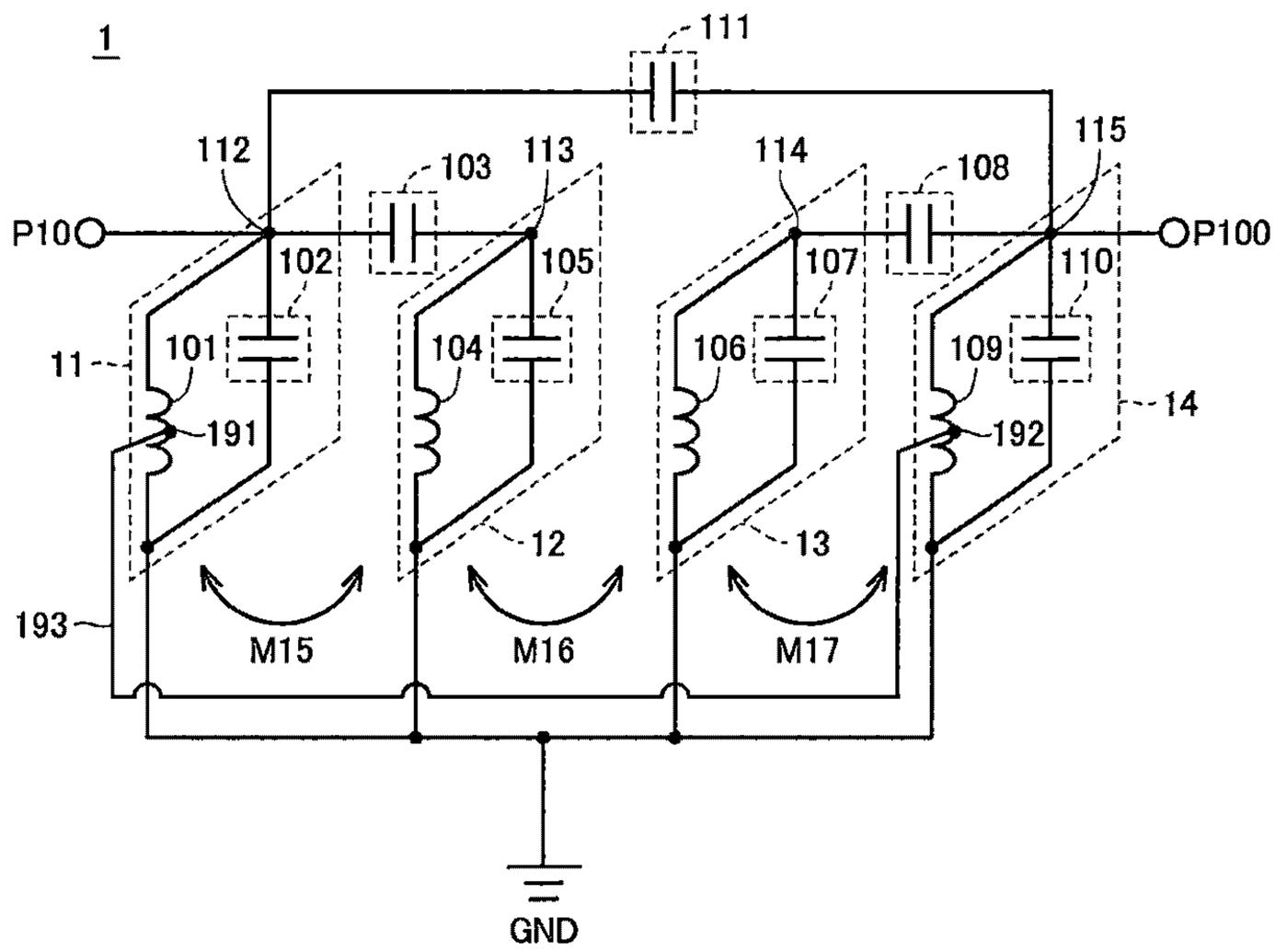

圖1

符號簡單說明：

1・・・積層帶通濾波器

11~14・・・LC 並聯諧振器

101、104、106、109・・・電感器

102、103、105、107、108、110、111・・・電容器

112~115・・・連接點

191、192・・・連接點

193・・・旁路部

GND・・・接地點

M15~M17・・・磁耦合

P10、P100・・・端子

公告本

I729327

【發明摘要】

【中文發明名稱】 積層帶通濾波器

【英文發明名稱】 MULTILAYER BAND PASS FILTER

【中文】

本發明係有關一種使頻率特性接近所要的頻率特性的積層帶通濾波器。第一LC並聯諧振器11與第一輸入輸出端子P10電連接。第一LC並聯諧振器11包含第一電感器101。第二LC並聯諧振器14與第二輸入輸出端子P100電連接。第二LC並聯諧振器14包含第二電感器109。第三LC並聯諧振器12與第一LC並聯諧振器11磁耦合。第三LC並聯諧振器12與第二LC並聯諧振器14磁耦合。旁路部193連接第一電感器101與第二電感器109。

【英文】

A multilayer band pass filter includes a first LC parallel resonator electrically connected to a first input/output terminal, a second LC parallel resonator electrically connected to a second input/output terminal, and a third LC parallel resonator is magnetically coupled to the first LC parallel resonator. The first LC parallel resonator includes a first inductor. The second LC parallel resonator includes a second inductor. The third LC parallel resonator is magnetically coupled to the second LC parallel resonator. A bypass connects the first inductor and the second inductor to each other.

【指定代表圖】 圖1

【代表圖之符號簡單說明】

1：積層帶通濾波器

11~14：LC並聯諧振器

101、104、106、109：電感器

102、103、105、107、108、110、111：電容器

112~115：連接點

191、192：連接點

193：旁路部

GND：接地點

M15~M17：磁耦合

P10、P100：端子

【特徵化學式】

無

【發明說明書】

【中文發明名稱】 積層帶通濾波器

【英文發明名稱】 MULTILAYER BAND PASS FILTER

【技術領域】

【0001】 本發明係有關一種積層帶通濾波器。

【先前技術】

【0002】 以往，已知一種積層帶通濾波器。例如，在國際公開第2007／119356號（專利文獻1）中，公開了在複數個電極層中的既定的電極層設置有用於藉由電容連接輸入電極與輸出電極之間的輸入輸出間電容器電極的積層帶通濾波器。藉由輸入輸出間電容器電極，在通帶的高頻帶側產生衰減極並且在通帶的低頻帶側產生2個衰減極。結果，能夠使從通帶朝向低頻帶側的衰減特性以及從通帶朝向高頻帶側的衰減特性均變陡。

【0003】 專利文獻1：國際公開第2007／119356號

【0004】 為了使積層帶通濾波器的頻率特性接近所要的頻率特性，會需要使在高於通帶的頻率下產生的衰減極或者在低於通帶的頻率下產生的衰減極的任意一方的頻率變化。但是，在專利文獻1中，並未具體地公開能夠使在高於通帶的頻率下產生的衰減極或者在低於通帶的頻率下產生的衰減極的任意一方的頻率變化的構成。

【發明內容】

【0005】 本發明係為了解決上述的課題而完成的，其目的在於使積層帶通濾波器的頻率特性接近所要的頻率特性。

【0006】 本發明的積層帶通濾波器的一個態樣，形成為沿積層方向積層有複數個電介質層的積層體。積層帶通濾波器，具備：第一端子以及第二端子、第一LC並聯諧振器~第三LC並聯諧振器以及旁路部。第一LC並聯諧振器與第一端子電連接。第一LC並聯諧振器包含第一電感器。第二LC並聯諧振器與第二端子電連接。第二LC並聯諧振器包含第二電感器。第三LC並聯諧振器與第一LC並聯諧振器磁耦合。第三LC並聯諧振器與第二LC並聯諧振器磁耦合。旁路部連接第一電感器與第二電感器。第一電感器與旁路部的第一連接點位於第一電感器的一端與另一端之間。第二電感器與旁路部的第二連接點位於第二電感器的一端與另一端之間。

【0007】 根據本發明的積層帶通濾波器，能夠藉由連接第一電感器與第二電感器的旁路部，使在高於通帶的頻率下產生的衰減極或者在低於通帶的頻率下產生的衰減極的任意一方的頻率變化。結果，能夠使積層帶通濾波器的頻率特性接近所要的頻率特性。

【圖式簡單說明】

【0008】

圖1係實施形態1的積層帶通濾波器的等效電路圖。

圖2係圖1的積層帶通濾波器的外觀立體圖。

圖3係表示圖2的積層帶通濾波器的積層構成的一個例子的分解立體圖。

圖4係實施形態1的比較例的積層帶通濾波器的等效電路圖。

圖5係一併表示在圖4的積層帶通濾波器中，使以2個階段使兩端的LC並聯諧振器電容耦合的電容器的電容變化的情況下的各插入損失的圖。

圖6係一併表示圖1的積層帶通濾波器的插入損失以及圖5的插入損失的圖。

圖7係一併表示在圖1的積層帶通濾波器中，使以2個階段使兩端的LC並聯諧振器電容耦合的電容器的電容變化的情況下的各插入損失的圖。

圖8係實施形態2的積層帶通濾波器的等效電路圖。

圖9係表示圖8的積層帶通濾波器的積層構成的一個例子的分解立體圖。

圖10係實施形態2的比較例的積層帶通濾波器的等效電路圖。

圖11係一併表示圖8的積層帶通濾波器的插入損失以及圖10的積層帶通濾波器的插入損失的圖。

【實施方式】

【0009】 以下，參照圖式對本發明的實施形態進行詳細說明。此外，對圖中相同或者相應部分標注相同符號，原則上不重複其說明。

【0010】 〔實施形態1〕

圖1係實施形態1的積層帶通濾波器1的等效電路圖。如圖1所示，積層帶通濾波器1具備：輸入輸出端子P10、P100、LC並聯諧振器11~14、電容器103、108、111以及旁路部193。

【0011】 電容器103連接在LC並聯諧振器11與LC並聯諧振器12之間。LC並聯諧振器11在連接點112與電容器103連接。LC並聯諧振器11連接在連接點112與接地點GND之間。LC並聯諧振器12在連接點113與電容器103連接。LC並聯諧振器12連接在連接點113與接地點GND之間。

【0012】 電容器108連接在LC並聯諧振器13與LC並聯諧振器14之間。LC並聯諧振器13在連接點114與電容器108連接。LC並聯諧振器13連接在連接點114與接地點GND之間。LC並聯諧振器14在連接點115與電容器108連接。LC並聯諧振器14連接在連接點115與接地點GND之間。

【0013】 電容器111連接在連接點112與連接點115之間。

LC並聯諧振器11包含電感器101和電容器102。LC並聯諧振器12包含電感器104和電容器105。LC並聯諧振器13包含電感器106和電容器107。LC並聯諧震器14包含電感器109和電容器110。

【0014】 在電感器101與電感器104之間，產生磁耦合M15。在電感器104與電感器106之間，產生磁耦合M16。在電感器106與109之間，產生磁耦合M17。

【0015】 旁路部193連接電感器101與電感器109。電感器101與旁路部193的連接點191位於電感器101的一端與另一端之間。電感器109與旁路部193的連接點192位於電感器109的一端與另一端之間。

【0016】 LC並聯諧振器11與輸入輸出端子P10電連接，並且在與輸入輸出端子P10之間不經由磁耦合地傳遞訊號。LC並聯諧振器14與輸入輸出端子P100電連接，並且在與輸入輸出端子P100之間不經由磁耦合地傳遞訊號。

【0017】 在向輸入輸出端子P10輸入了訊號的情況下，該訊號不經由磁耦合地傳遞至LC並聯諧振器11。傳遞至LC並聯諧振器11的訊號經由磁耦合M15傳遞至LC並聯諧振器12，並經由磁耦合M16傳遞至LC並聯諧振器13，並經由磁耦合M17傳遞至LC並聯諧振器14。傳遞至LC並聯諧振器14的訊號不經由磁耦合地傳遞至輸入輸出端子P100，並從輸入輸出端子P100輸出。

【0018】 在向輸入輸出端子P100輸入了訊號的情況下，該訊號不經由磁耦合地傳遞至LC並聯諧振器14。傳遞至LC並聯諧振器14的訊號經由磁耦合M17傳遞至LC並聯諧振器13，並經由磁耦合M16傳遞至LC並聯諧振器12，並經由磁耦合M15傳遞至LC並聯諧振器11。傳遞至LC並聯諧振器11的訊號不經由磁耦合地傳遞至輸入輸出端子P10，並從輸入輸出端子P10輸出。

【0019】 以下，像LC並聯諧振器11、14那樣，將與供訊號輸入的輸入端子電連接並且在與輸入端子之間不經由磁耦合地傳遞訊號的LC並聯諧振器（輸

入側的LC並聯諧振器）、以及與輸出來自輸入端子的訊號的輸出端子電連接並且在與輸出端子之間不經由磁耦合地傳遞訊號的LC並聯諧振器（輸出側的LC並聯諧振器）稱為兩端的LC並聯諧振器。另外，像LC並聯諧振器12、13那樣，將經由磁耦合傳遞來自兩端的LC並聯諧振器的訊號的LC並聯諧振器稱為配置在兩端的LC並聯諧振器之間的LC並聯諧振器。

【0020】 從輸入端子到輸入側的LC並聯諧振器的訊號路徑的阻抗比從輸入端子到配置於兩端的LC並聯諧振器之間的LC並聯諧振器的各訊號路徑的阻抗以及從輸入端子到輸出側的LC並聯諧振器的訊號路徑的阻抗都小。

【0021】 在積層帶通濾波器1中，從輸入輸出端子P10到LC並聯諧振器11的訊號路徑的阻抗比從輸入輸出端子P10到LC並聯諧振器12~14的各訊號路徑的阻抗小。從輸入輸出端子P100到LC並聯諧振器14的訊號路徑的阻抗比從輸入輸出端子P100到LC並聯諧振器13~11的各訊號路徑的阻抗小。

【0022】 此外，在2個電路元件電連接的情況下，包含2個電路元件直接連接的情況以及經由其他電路元件（例如電容器）間接連接的情況雙方。

【0023】 圖2係圖1的積層帶通濾波器1的外觀立體圖。關於座標軸，X軸與Y軸正交，Z軸（積層方向）與X軸以及Y軸正交。對於圖3、圖9所示的座標軸也同樣。

【0024】 如圖2所示，積層帶通濾波器1例如為長方體狀。將與積層方向垂直的積層帶通濾波器1的最外層的面設為上表面UF以及底面BF。

【0025】 在底面BF形成有輸入輸出端子P10、P100以及接地端子G120。接地端子G120形成了接地點GND。輸入輸出端子P10、P100以及接地端子G120例如係在底面BF規則地配置有平面電極的LGA（Land Grid Array：觸點陳列封裝）端子。底面BF與未圖示的基板連接。

【0026】 圖3係表示圖2的積層帶通濾波器1的積層構成的一個例子的分解

立體圖。如圖3所示，積層帶通濾波器1係沿Z軸方向積層有複數個電介質層121~129的積層體。

【0027】 如圖3所示，在電介質層121形成有電容器導體圖案130、131。電容器導體圖案130藉由通孔導體圖案151與輸入輸出端子P10連接。電容器導體圖案131藉由通孔導體圖案156與輸入輸出端子P100連接。

【0028】 在電介質層122形成有接地導體圖案132。接地導體圖案132藉由通孔導體圖案152~155與接地端子G120連接。電容器導體圖案130以及接地導體圖案132形成了電容器102。電容器導體圖案131以及接地導體圖案132形成了電容器110。

【0029】 在電介質層123形成有電容器導體圖案133、134。接地導體圖案132以及電容器導體圖案133形成了電容器105。接地導體圖案132以及電容器導體圖案134形成了電容器107。

【0030】 在電介質層124形成有電容器導體圖案135、136。電容器導體圖案135藉由通孔導體圖案157與電容器導體圖案130連接。電容器導體圖案133、135形成了電容器103。電容器導體圖案136藉由通孔導體圖案158與電容器導體圖案131連接。電容器導體圖案134、136形成了電容器108。

【0031】 在電介質層125形成有電容器導體圖案137。電容器導體圖案135~137形成了電容器111。

【0032】 在電介質層126形成有旁路導體圖案138。旁路導體圖案138形成了旁路部193。旁路導體圖案138藉由通孔導體圖案159、162與接地導體圖案132連接。旁路導體圖案138與通孔導體圖案159的連接部分包含連接點191。旁路導體圖案138與通孔導體圖案162的連接部分包含連接點192。旁路部193也可以根據積層帶通濾波器的內部構成遍及複數個電介質層而形成。即，旁路部193也可以包含通孔導體圖案。

【0033】 在電介質層127形成有線路導體圖案139~142。線路導體圖案139藉由通孔導體圖案157與電容器導體圖案135連接。線路導體圖案139藉由通孔導體圖案159與旁路導體圖案138連接。

【0034】 線路導體圖案140藉由通孔導體圖案160與接地導體圖案132連接。線路導體圖案140藉由通孔導體圖案162與電容器導體圖案133連接。

【0035】 線路導體圖案141藉由通孔導體圖案161與接地導體圖案132連接。線路導體圖案141藉由通孔導體圖案163與電容器導體圖案134連接。

【0036】 線路導體圖案142藉由通孔導體圖案158與電容器導體圖案131連接。線路導體圖案142藉由通孔導體圖案162與旁路導體圖案138連接。

【0037】 在電介質層128形成有線路導體圖案143~146。線路導體圖案143藉由通孔導體圖案157、159與線路導體圖案139連接。線路導體圖案144藉由通孔導體圖案160、162與線路導體圖案140連接。線路導體圖案145藉由通孔導體圖案161、163與線路導體圖案141連接。線路導體圖案146藉由通孔導體圖案158、162與線路導體圖案142連接。

【0038】 通孔導體圖案157、線路導體圖案139、143、以及通孔導體圖案159形成了電感器101。通孔導體圖案162、線路導體圖案140、144、以及通孔導體圖案160形成了電感器104。通孔導體圖案163、線路導體圖案141、145、以及通孔導體圖案161形成了電感器106。通孔導體圖案158、線路導體圖案142、146、以及通孔導體圖案162形成了電感器109。

【0039】 圖4係實施形態1的比較例的積層帶通濾波器9的等效電路圖。積層帶通濾波器9的等效電路圖係從圖1的等效電路圖中除去旁路部193後的等效電路圖。由於除此以外的構成係同樣的，所以不重複說明。

【0040】 圖5係一併表示在圖4的積層帶通濾波器9中，使以2個階段使兩端的LC並聯諧振器11、14電容耦合的電容器111的電容變化的情況下的各插入

損失IL30、IL40的圖。積層帶通濾波器9的通帶為頻帶f33~f34（＞f33）。插入損失IL30情況下的電容器111的電容比插入損失IL40情況下的電容器111的電容大。關於插入損失IL30，產生衰減極的頻率f31、f32、f35依次升高。關於插入損失IL40，產生衰減極的頻率f41~f43依次升高。

【0041】 在圖5中，縱軸的衰減量（dB）為負值。衰減量的絕對值越大，插入損失越大。插入損失係指表示輸入至電子部件的某個端子的訊號中的、傳遞至電子部件的其它端子的訊號的比例的指標。插入損失越大，意味著輸入至電子部件的訊號中的在該電子部件的內部損失的訊號的比例越大。在圖6、7、11中也同樣。

【0042】 如圖5所示，關於插入損失IL30，在低於通帶的頻帶中，在頻率f31、f32（＜f33）下產生衰減極。在高於通帶的頻帶中，在頻率f35（＞f34）下產生了衰減極。關於插入損失IL40，在低於通帶的頻帶中，在頻率f41（＞f31）、f42（＜f32）下產生衰減極。在高於通帶的頻帶中，在頻率f43（＞f35）下產生衰減極。

【0043】 關於衰減極的頻率，插入損失IL30的頻率f31、f32、f35在插入損失IL40下分別變化為頻率f41、f42、f43。即，在積層帶通濾波器9中，若使電容器111的電容變化，則在低於通帶的頻帶下產生的衰減極的頻率以及在高於通帶的頻帶下產生的衰減極的頻率均發生變化。

【0044】 但是，為了使積層帶通濾波器的頻率特性接近所要的頻率特性，會需要使在高於通帶的頻率下產生的衰減極或者在低於通帶的頻率下產生的衰減極的任意一方的頻率變化。

【0045】 因此，在圖1的積層帶通濾波器1中，藉由旁路部193連接兩端的LC並聯諧振器11、14各自所包含的電感器101、109。根據積層帶通濾波器1，能夠使在高於通帶的頻帶下產生的衰減極的頻率f35幾乎不變化，而使在低於通

帶的頻帶下產生的衰減極的頻率f31、f32變化。結果，能夠使積層帶通濾波器1的頻率特性接近所要的頻率特性。

【0046】 圖6係一併表示圖1的積層帶通濾波器1的插入損失IL50以及圖5的插入損失IL30的圖。如圖6所示，關於插入損失IL50，在低於通帶的頻帶中，在頻率f51（＞f31）、f52（＜f32）下產生衰減極。在高於通帶的頻帶中，與插入損失IL30同樣在頻率f35附近產生衰減極。

【0047】 圖7係一併表示在圖1的積層帶通濾波器1中，使以2個階段使兩端的LC並聯諧振器11、14電容耦合的電容器111的電容變化的情況下的各插入損失IL50、IL60的圖。插入損失IL50與圖6的插入損失IL50相同。

【0048】 如圖7所示，關於插入損失IL60，在低於通帶的頻帶中，與插入損失IL50同樣在頻率f51附近產生衰減極，並且在頻率f61（＞f52）下產生衰減極。在高於通帶的頻帶中，與插入損失IL50同樣在頻率f35附近產生衰減極。藉由使將兩端的LC並聯諧振器11、14電容耦合的電容器111的電容變化，能夠使在低於通帶的頻帶下產生的衰減極的頻率變化。

【0049】 再次參照圖1，在從輸入輸出端子P10輸入了訊號的情況下，該訊號最初傳遞至複數個LC並聯諧振器11~14中的LC並聯諧振器11。另外，在從輸入輸出端子P100輸入了訊號的情況下，該訊號最初傳遞至複數個LC並聯諧振器11~14中的LC並聯諧振器14。因此，LC並聯諧振器11以及14的阻抗給積層帶通濾波器1的通帶的形成帶來主導影響。

【0050】 再次參照圖3，旁路導體圖案138連接與接地導體圖案132連接的通孔導體圖案159、162。旁路導體圖案138連接電感器101、109即可，例如，可以連接線路導體圖案139、142，也可以連接線路導體圖案143、146，或者也可以連接通孔導體圖案157、158。

【0051】 在電感器101中，從與旁路導體圖案138的連接點191到接地導體

圖案132的部分幾乎不作為LC並聯諧振器11的電感器發揮作用。同樣在電感器109中，從與旁路導體圖案138的連接點192到接地導體圖案132的部分幾乎不作為LC並聯諧振器14的電感器發揮作用。若LC並聯諧振器11、14的電感變小，則LC並聯諧振器11、14的阻抗變化，積層帶通濾波器1的通帶會偏離所要的通帶。

【0052】 因此，在積層帶通濾波器1中，為了抑制積層帶通濾波器1的通帶偏離所要的通帶，與接地導體圖案132連接的通孔導體圖案159、162藉由旁路導體圖案138連接。

【0053】 在電感器101中，通孔導體圖案157、線路導體圖案143（139）、以及從線路導體圖案140到連接點191的通孔導體圖案159的部分作為LC並聯諧振器11的電感器發揮作用。在電感器109中，通孔導體圖案158、線路導體圖案146（142）、以及從線路導體圖案146到連接點192的通孔導體圖案162的部分作為LC並聯諧振器14的電感器發揮作用。

【0054】 與接地導體圖案132連接的通孔導體圖案159、162藉由旁路導體圖案138連接，由此與線路導體圖案139、142、線路導體圖案143、146、或者通孔導體圖案157、158藉由旁路導體圖案138連接的情況相比，能夠延長作為LC並聯諧振器11的電感器發揮作用的電感器101的部分的訊號路徑以及作為LC並聯諧振器14的電感器發揮作用的電感器109的部分的訊號路徑。

【0055】 根據積層帶通濾波器1，能夠抑制由藉由旁路導體圖案138連接電感器101與電感器109引起的LC並聯諧振器11、14的各電感的減少。即，根據積層帶通濾波器1，能夠不損失通帶的衰減量地控制高於通帶的頻帶或者低於通帶的頻帶的任意一方的衰減極。結果，能夠抑制積層帶通濾波器1的通帶偏離所要的通帶。

【0056】 以上，根據實施形態1的積層帶通濾波器，能夠使積層帶通濾波

器的頻率特性接近所要的頻率特性。

【0057】 根據實施形態的積層帶通濾波器，在配置在兩端的LC並聯諧振器之間的LC並聯諧振器為偶數個的情況下，能夠使在低於通帶的頻帶下產生的衰減極的頻率變化。另一方面，在配置在兩端的LC並聯諧振器之間的LC並聯諧振器為奇數個的情況下，能夠使在高於通帶的頻帶下產生的衰減極的頻率變化。

【0058】 在實施形態1中，作為配置在兩端的LC並聯諧振器之間的LC並聯諧振器的數量為偶數的情況下的一個例子，對積層帶通濾波器具備4個LC並聯諧振器的情況進行了說明。

【0059】 在實施形態2中，作為配置在兩端的LC並聯諧振器之間的LC並聯諧振器的數量為奇數的情況下的一個例子，對積層帶通濾波器具備3個LC並聯諧振器的情況進行說明。

【0060】 〔實施形態2〕

圖8係實施形態2的積層帶通濾波器2的等效電路圖。如圖8所示，積層帶通濾波器2具備輸入輸出端子P20、P200、LC並聯諧振器21~23、電容器203、206、209以及旁路部293。

【0061】 電容器203連接在LC並聯諧振器21與LC並聯諧振器22之間。LC並聯諧振器21在連接點26與電容器203連接。LC並聯諧振器21連接在連接點26與接地點GND之間。LC並聯諧振器22在連接點27與電容器203連接。LC並聯諧振器22連接在連接點27與接地點GND之間。

【0062】 電容器206連接在LC並聯諧振器22與LC並聯諧振器23之間。LC並聯諧振器22在連接點27與電容器206連接。LC並聯諧振器22連接在連接點27與接地點GND之間。LC並聯諧振器23在連接點28與電容器206連接。LC並聯諧振器23連接在連接點28與接地點GND之間。

【0063】 電容器209連接在連接點26與連接點28之間。

LC並聯諧振器21包含電感器201和電容器202。LC並聯諧振器22包含電感器204和電容器205。LC並聯諧振器23包含電感器207和電容器208。在電感器201與電感器204之間，產生磁耦合M24。在電感器204與電感器207之間，產生磁耦合M25。

【0064】 旁路部293連接電感器201與電感器207。電感器201與旁路部293的連接點291位於電感器201的一端與另一端之間。電感器207與旁路部293的連接點292位於電感器207的一端與另一端之間。

【0065】 LC並聯諧振器21與輸入輸出端子P20電連接，來自輸入輸出端子P20的訊號不經由磁耦合地傳遞。LC並聯諧振器23與輸入輸出端子P200電連接，來自輸入輸出端子P200的訊號不經由磁耦合地傳遞。

【0066】 在向輸入輸出端子P20輸入了訊號的情況下，該訊號不經由磁耦合地傳遞至LC並聯諧振器21。傳遞至LC並聯諧振器21的訊號經由磁耦合M25傳遞至LC並聯諧振器22，並經由磁耦合M26傳遞至LC並聯諧振器23。傳遞至LC並聯諧振器23的訊號不經由磁耦合地傳遞至輸入輸出端子P200，並從輸入輸出端子P200輸出。

【0067】 在向輸入輸出端子P200輸入了訊號的情況下，該訊號不經由磁耦合地傳遞至LC並聯諧振器23。傳遞至LC並聯諧振器23的訊號經由磁耦合M25傳遞至LC並聯諧振器22，並經由磁耦合M24傳遞至LC並聯諧振器21。傳遞至LC並聯諧振器21的訊號不經由磁耦合地傳遞至輸入輸出端子P20，並從輸入輸出端子P20輸出。

【0068】 圖9係表示圖8的積層帶通濾波器2的積層構成的一個例子的分解立體圖。積層帶通濾波器2的外觀立體圖與圖2所示的積層帶通濾波器1的外觀立體圖同樣。如圖9所示，積層帶通濾波器2係沿Z軸方向積層有複數個電介質

層211~219的積層體。

【0069】 在底面BF形成有輸入輸出端子P20、P200以及接地端子G210。接地端子G210形成了接地點GND。輸入輸出端子P20、P200以及接地端子G210例如係在底面BF規則地配置有平面電極的LGA（Land Grid Array）端子。

【0070】 在電介質層211形成有電容器導體圖案221、222。電容器導體圖案221藉由通孔導體圖案241與輸入輸出端子P20連接。電容器導體圖案222藉由通孔導體圖案246與輸入輸出端子P200連接。

【0071】 在電介質層212形成有接地導體圖案223。接地導體圖案223藉由通孔導體圖案242~245與接地端子G210連接。電容器導體圖案221以及接地導體圖案223形成了電容器202。電容器導體圖案222以及接地導體圖案223形成了電容器208。

【0072】 在電介質層213形成有電容器導體圖案224。接地導體圖案223以及電容器導體圖案224形成了電容器205。

【0073】 在電介質層214形成有電容器導體圖案225、226。電容器導體圖案225藉由通孔導體圖案247與電容器導體圖案221連接。電容器導體圖案224、225形成了電容器203。電容器導體圖案226藉由通孔導體圖案248與電容器導體圖案222連接。電容器導體圖案224、226形成了電容器206。

【0074】 在電介質層215形成有電容器導體圖案227。電容器導體圖案225~227形成了電容器209。

【0075】 在電介質層216形成有旁路導體圖案228。旁路導體圖案228形成了旁路部293。旁路導體圖案228藉由通孔導體圖案249、251與接地導體圖案223連接。旁路導體圖案228與通孔導體圖案249的連接部分包含連接點291。旁路導體圖案228與通孔導體圖案251的連接部分包含連接點292。

【0076】 在電介質層217形成有線路導體圖案229~231。線路導體圖案229

藉由通孔導體圖案247與電容器導體圖案221連接。線路導體圖案229藉由通孔導體圖案249與旁路導體圖案228連接。

【0077】 線路導體圖案230藉由通孔導體圖案252與電容器導體圖案224連接。線路導體圖案230藉由通孔導體圖案250與接地導體圖案223連接。

【0078】 線路導體圖案231藉由通孔導體圖案248與電容器導體圖案222連接。線路導體圖案231藉由通孔導體圖案251與旁路導體圖案228連接。

【0079】 在電介質層218形成有線路導體圖案232~234。線路導體圖案232藉由通孔導體圖案247、249與線路導體圖案229連接。線路導體圖案233藉由通孔導體圖案250、252與線路導體圖案230連接。線路導體圖案234藉由通孔導體圖案248、251與線路導體圖案231連接。

【0080】 通孔導體圖案247、線路導體圖案229、232、以及通孔導體圖案249形成了電感器201。通孔導體圖案252、線路導體圖案230、233、以及通孔導體圖案250形成了電感器204。通孔導體圖案248、線路導體圖案231、234、以及通孔導體圖案251形成了電感器207。

【0081】 圖10係實施形態2的比較例的積層帶通濾波器9A的等效電路圖。積層帶通濾波器9A的等效電路圖係從圖8的等效電路圖中除去旁路部293後的等效電路圖。由於除此以外的構成係同樣的，所以不重複說明。

【0082】 圖11係一併表示圖8的積層帶通濾波器2的插入損失IL70與圖10的積層帶通濾波器9A的插入損失IL80的圖。積層帶通濾波器2以及9A的通帶為頻帶f71~f72（＞f71）。

【0083】 如圖11所示，在插入損失IL70以及IL80中，都在高於通帶的頻帶下產生衰減極。在插入損失IL70中，在頻率f73（＞f72）下產生衰減極。另一方面，在插入損失IL80中，在頻率f81（＞f73）下產生衰減極。根據積層帶通濾波器2，藉由旁路部293連接兩端的LC並聯諧振器21、23各自所包含的電感

器201和207，由此能夠使在高於通帶的頻帶下產生的衰減極的頻率變化。

【0084】 以上，根據實施形態2的積層帶通濾波器，能夠使積層帶通濾波器的頻率特性接近所要的頻率特性。

【0085】 此外，對於配置在兩端的LC並聯諧振器之間的LC並聯諧振器的數量，在實施形態1中以該數量為2個的情況進行了說明，在實施形態2中以該數量為1個的情況進行了說明。配置在兩端的LC並聯諧振器之間的LC並聯諧振器的數量也可以是3個以上。

【0086】 對於本次公開的各實施形態，可以想到在不矛盾的範圍內適當地組合來實施。應理解為本次公開的實施形態在所有方面係例示，而非限制性的內容。本發明的範圍不是藉由上述的說明來表示，而是藉由發明申請專利範圍來表示，旨在包含與發明申請專利範圍均等的意思以及範圍內的所有變更。

【符號說明】

【0087】

1、2、9、9A：積層帶通濾波器

11~14、21~23：LC並聯諧振器

101、104、106、109、201、204、207：電感器

102、103、105、107、108、110、111、202、203、205、206、208、209：電容器

112~115：連接點

121~129、211~219：電介質層

130、131、133~137、221、222、224~227：電容器導體圖案

132、223：接地導體圖案

138、228：旁路導體圖案

139~146、229~234：線路導體圖案

151~163、241~252：通孔導體圖案

191、192：連接點

193、293：旁路部

G120、G210：接地端子

GND：接地點

M15~M17：磁耦合

P10、P20、P100、P200：端子

110 年 3 月 18 日替換頁

【發明申請專利範圍】

【第1項】一種積層帶通濾波器，係沿積層方向積層有複數個電介質層的積層帶通濾波器，具備：

第一端子以及第二端子；

第一LC並聯諧振器，與所述第一端子電連接；

第二LC並聯諧振器，與所述第二端子電連接；

第三LC並聯諧振器，與所述第一LC並聯諧振器磁耦合，並且與所述第二LC並聯諧振器磁耦合；

第四LC並聯諧振器，與所述第二LC並聯諧振器磁耦合，並且與所述第三LC並聯諧振器磁耦合；

旁路部；以及

第一電容器、第二電容器以及第三電容器；

所述第一LC並聯諧振器包含第一電感器，

所述第二LC並聯諧振器包含第二電感器，

所述旁路部連接所述第一電感器與所述第二電感器，

所述第一電感器與所述旁路部的第一連接點位於所述第一電感器的一端與另一端之間，

所述第二電感器與所述旁路部的第二連接點位於所述第二電感器的一端與另一端之間，

所述第一電容器連接在所述第一LC並聯諧振器與所述第三LC並聯諧振器之間，

所述第二電容器連接在所述第二LC並聯諧振器與所述第四LC並聯諧振器之間，

所述第一LC並聯諧振器連接在接地點與第三連接點之間，所述第三連接點

係所述第一電容器與所述第一LC並聯諧振器的連接點，

所述第二LC並聯諧振器連接在所述接地點與第四連接點之間，所述第四連接點係所述第二電容器與所述第二LC並聯諧振器的連接點，

所述第三LC並聯諧振器連接在所述接地點與第五連接點之間，所述第五連接點係所述第一電容器與所述第三LC並聯諧振器的連接點，

所述第四LC並聯諧振器連接在所述接地點與第六連接點之間，所述第六連接點係所述第二電容器與所述第四LC並聯諧振器的連接點，

所述第三電容器連接在所述第三連接點與所述第四連接點之間。

【第2項】如請求項1所述之積層帶通濾波器，其中，

所述複數個電介質層包含形成有接地導體圖案的第一電介質層，

所述第一電感器具有沿所述積層方向延伸的第一通孔導體圖案，

所述第二電感器具有沿所述積層方向延伸的第二通孔導體圖案，

所述第一通孔導體圖案以及所述第二通孔導體圖案與所述接地導體圖案連接，

所述第一連接點位於所述第一通孔導體圖案的一端與另一端之間，

所述第二連接點位於所述第二通孔導體圖案的一端與另一端之間。

【第3項】如請求項2所述之積層帶通濾波器，其中，

所述複數個電介質層進一步包含第二電介質層，

所述旁路部包含形成於所述第二電介質層的旁路導體圖案，

所述旁路導體圖案連接所述第一連接點與所述第二連接點。

【發明圖式】

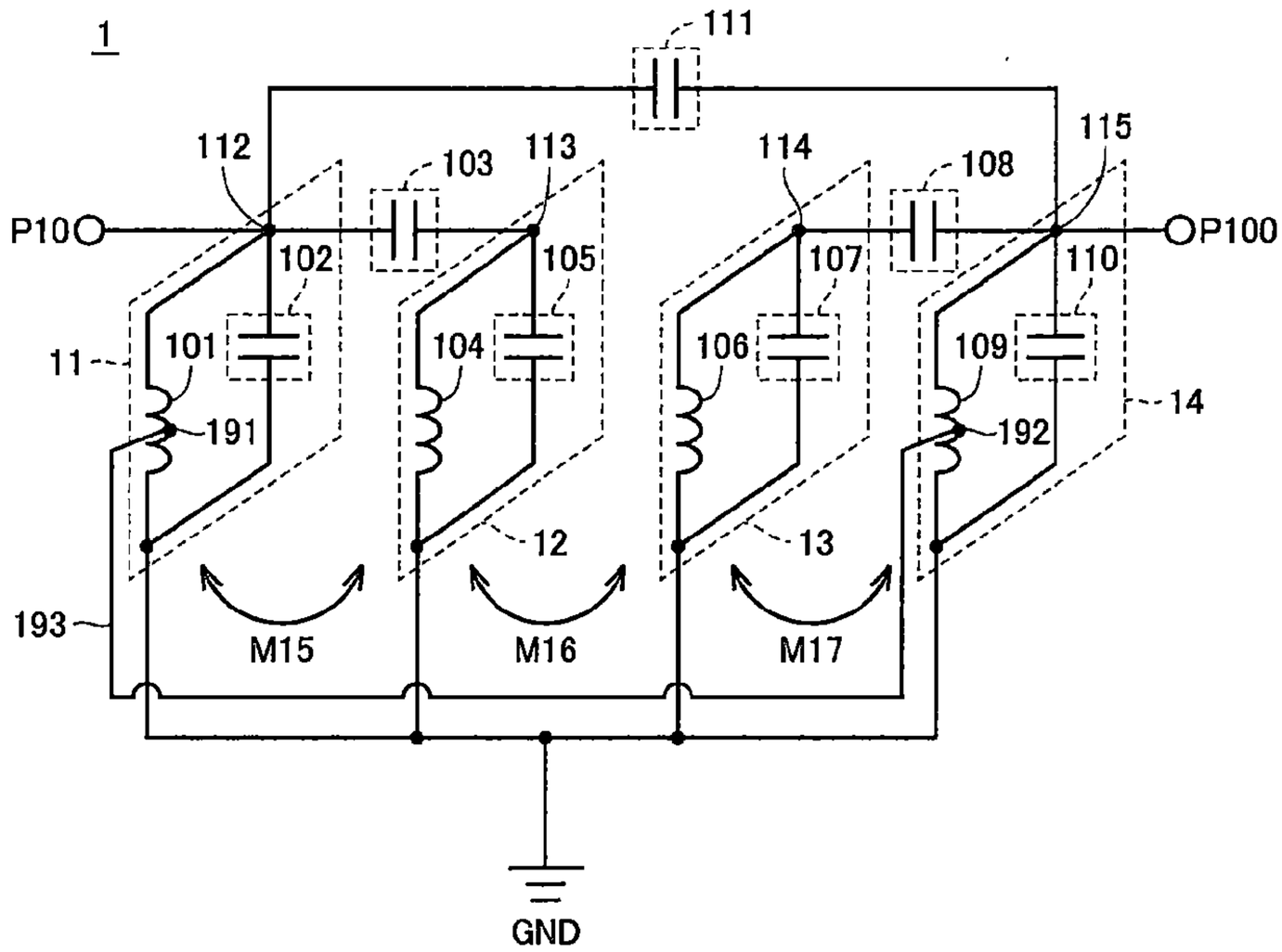
1
111
112
103
113
114
108
115
P10
P100
102
105
107
110
11
101
104
106
109
14
191
192
12
13
193
M15
M16
M17
GND

圖1

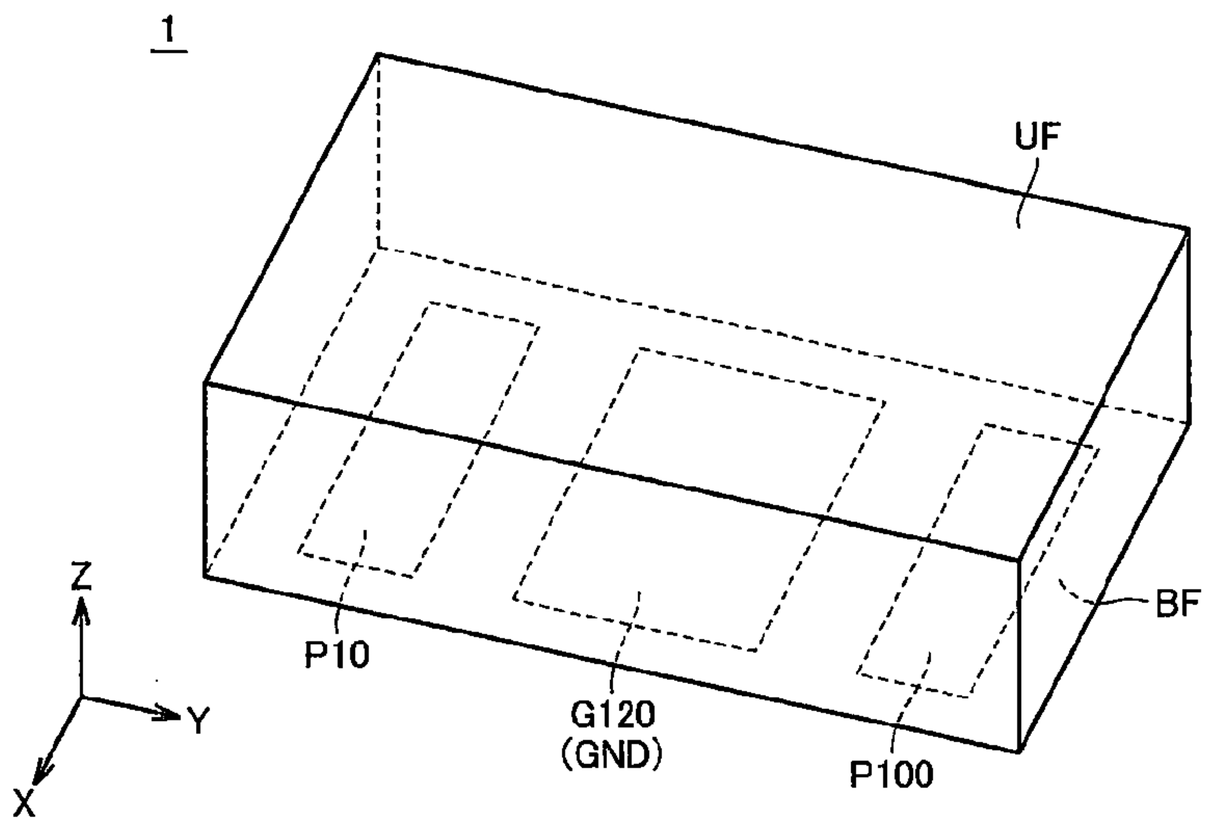
1
UF
BF
Z
Y
X
P10
G120
(GND)
P100

圖2

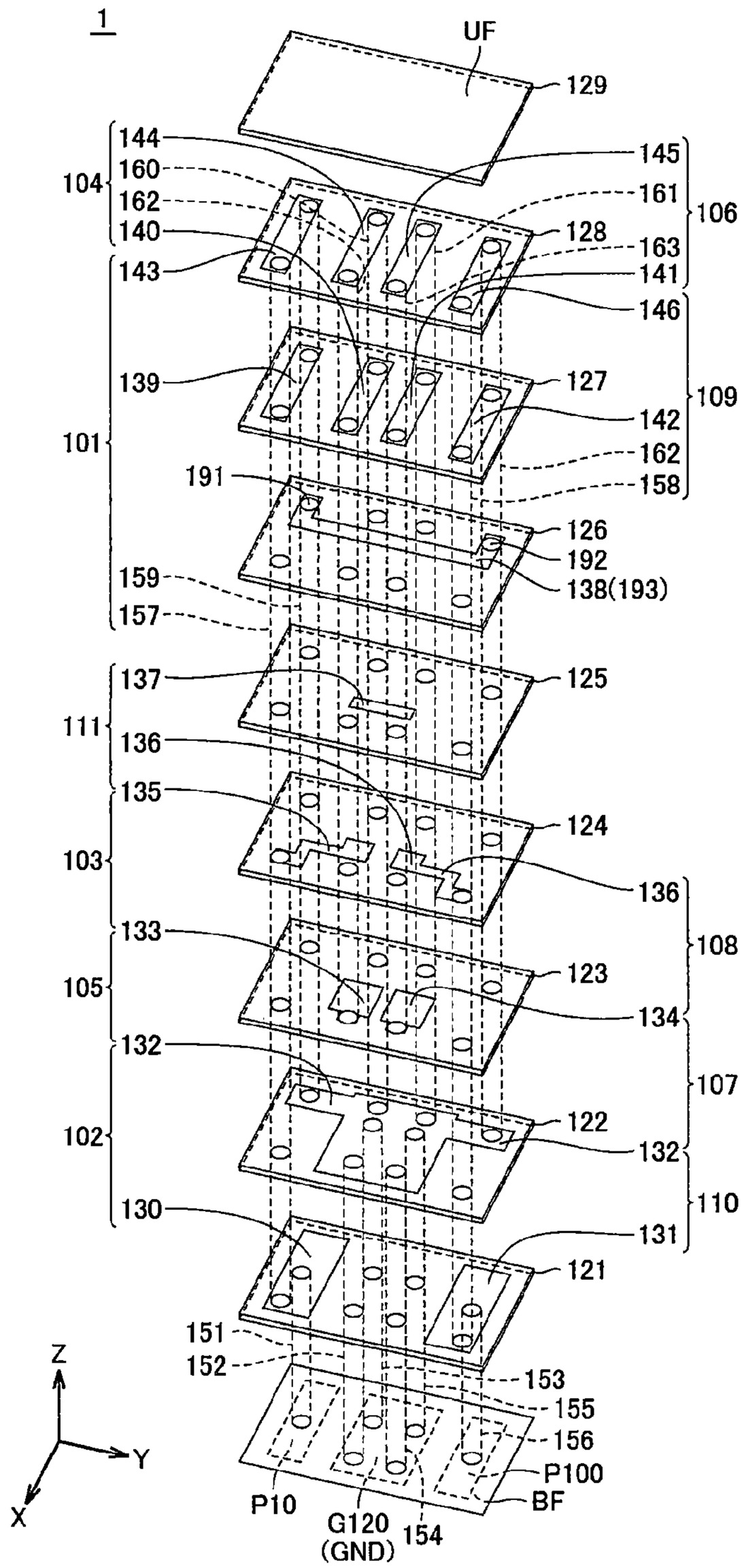
1
UF
129
144
160
162
140
143
145
161
128
163
141
146
106
104
139
127
142
162
158
109
101
191
126
192
138(193)
159
157
137
125
111
136
135
124
103
136
133
123
134
108
105
132
107
122
132
102
110
130
131
121
151
152
153
155
156
P100
BF
P10
G120
(GND)
154
Z
Y
X

圖3

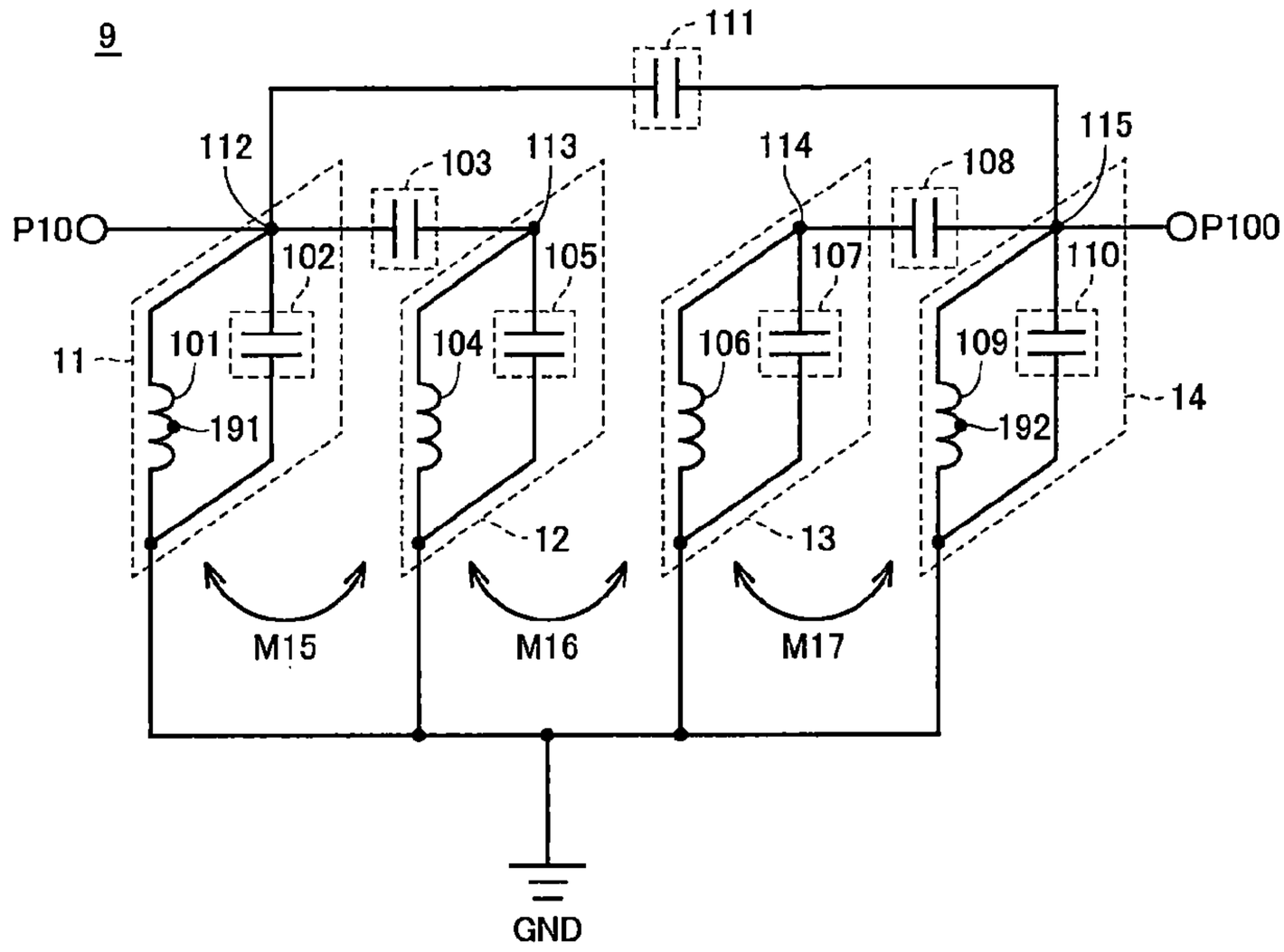
9
111
112
103
113
114
108
115
P10
P100
102
105
107
110
11
101
104
106
109
14
191
192
12
13
M15
M16
M17
GND

圖4

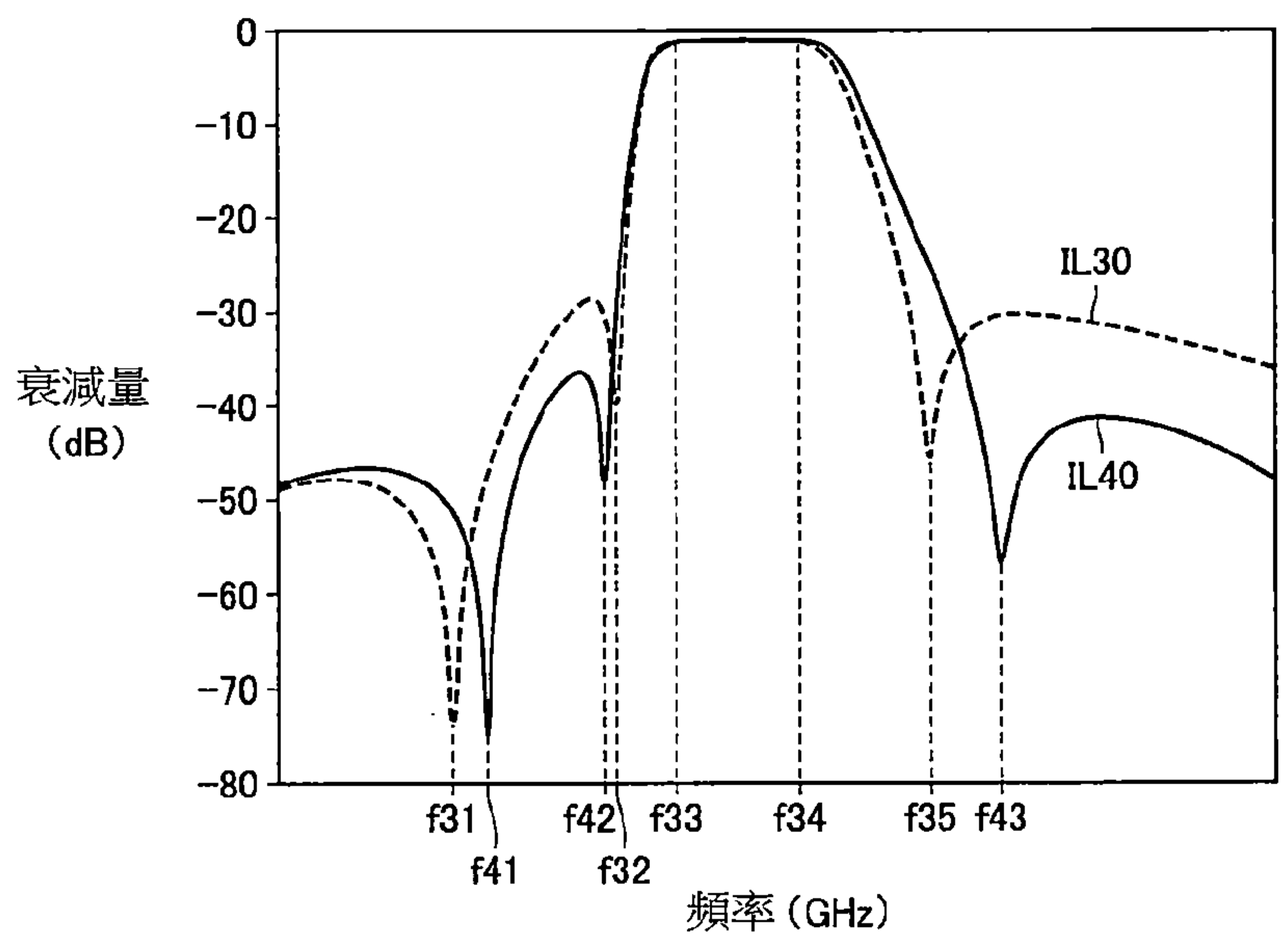
0
-10
-20
-30
-40
-50
-60
-70
-80
衰減量
(dB)
IL30
IL40
f31
f41
f42
f32
f33
f34
f35
f43
頻率(GHz)

圖5

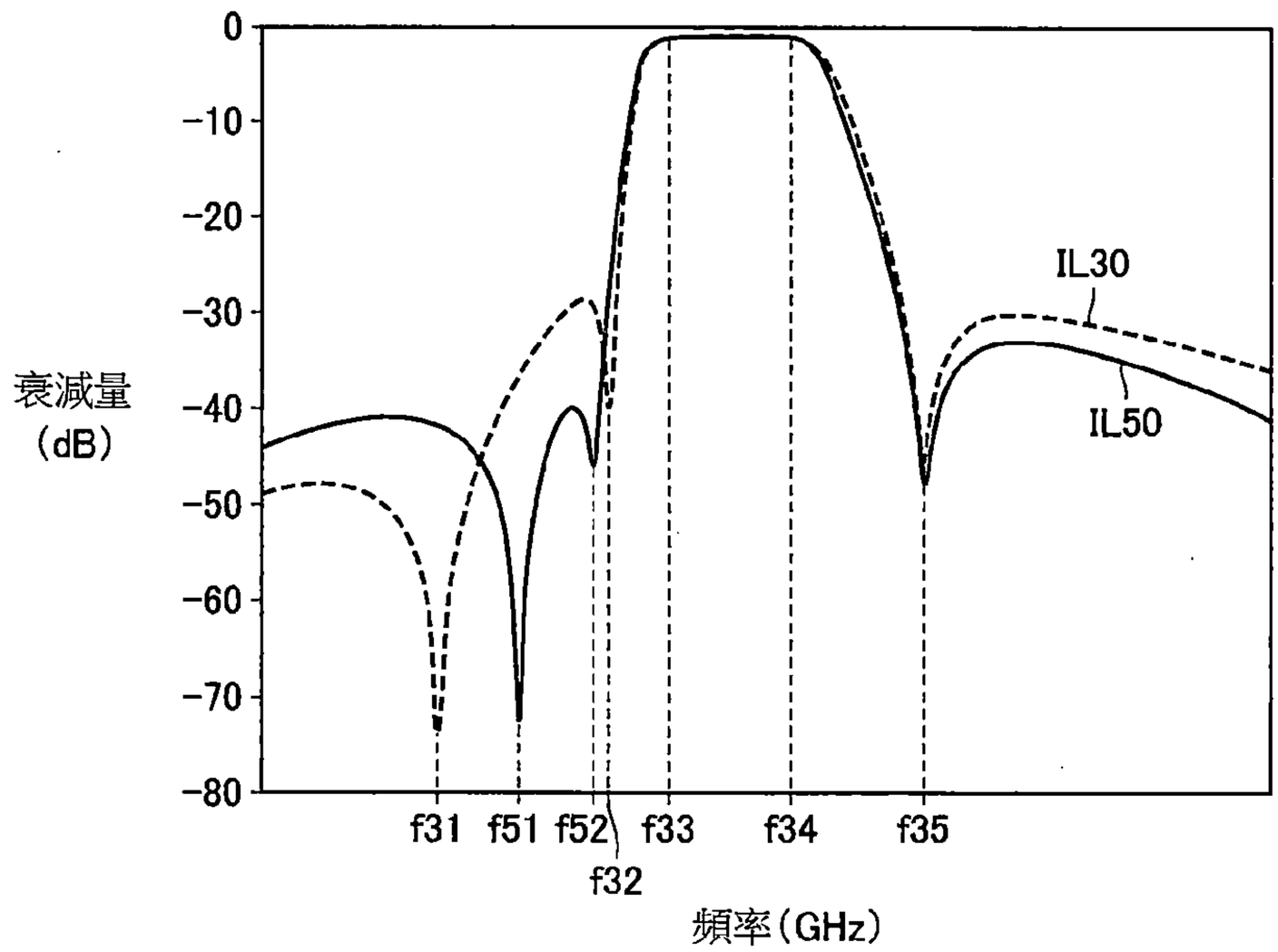
0
−10
−20
−30
−40
−50
−60
−70
−80
衰減量
(dB)
IL30
IL50
f31
f51
f52
f32
f33
f34
f35
頻率(GHz)

圖6

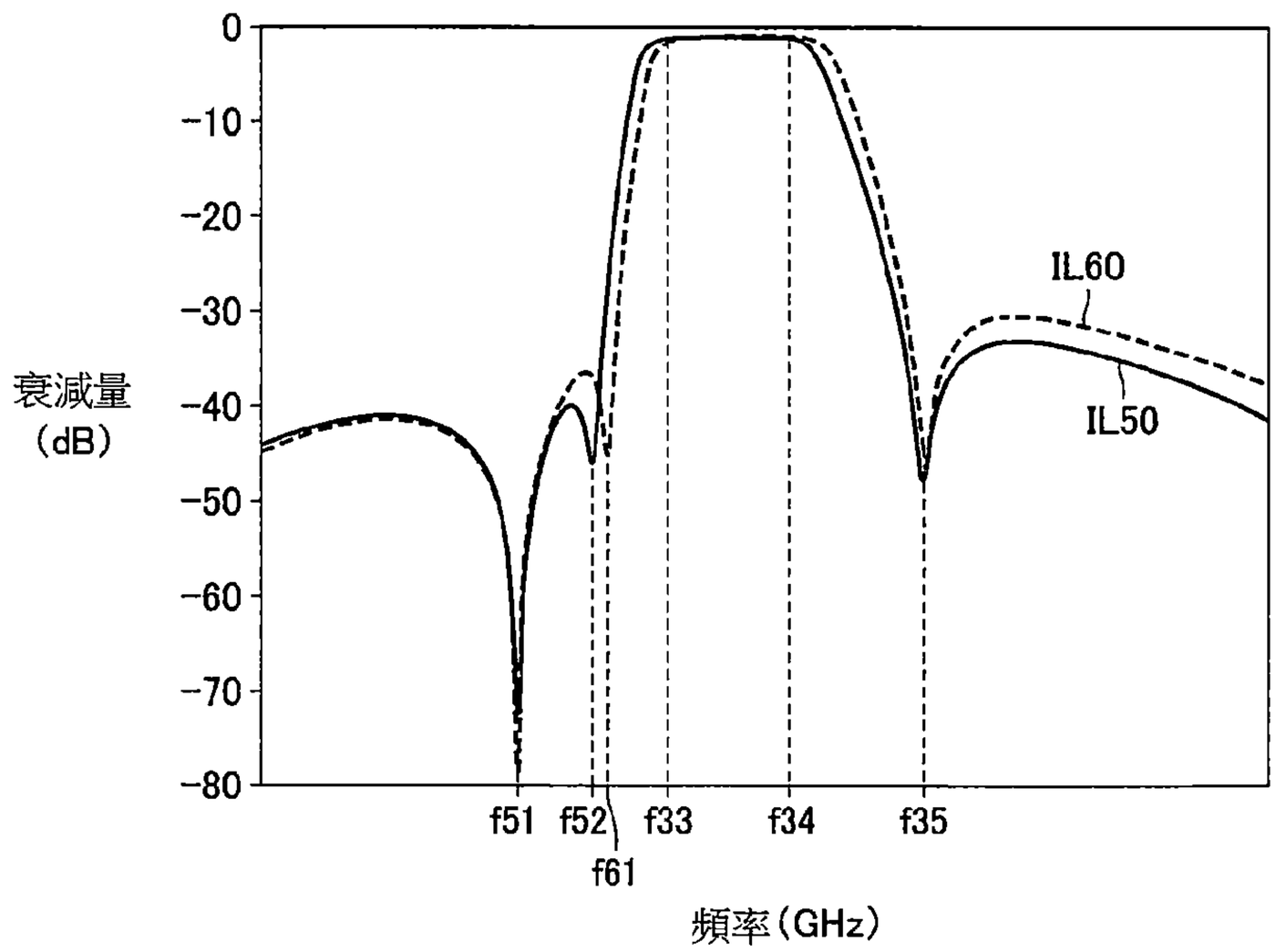
0
−10
−20
−30
−40
−50
−60
−70
−80
衰減量
(dB)
IL60
IL50
f51
f52
f61
f33
f34
f35
頻率(GHz)

圖7

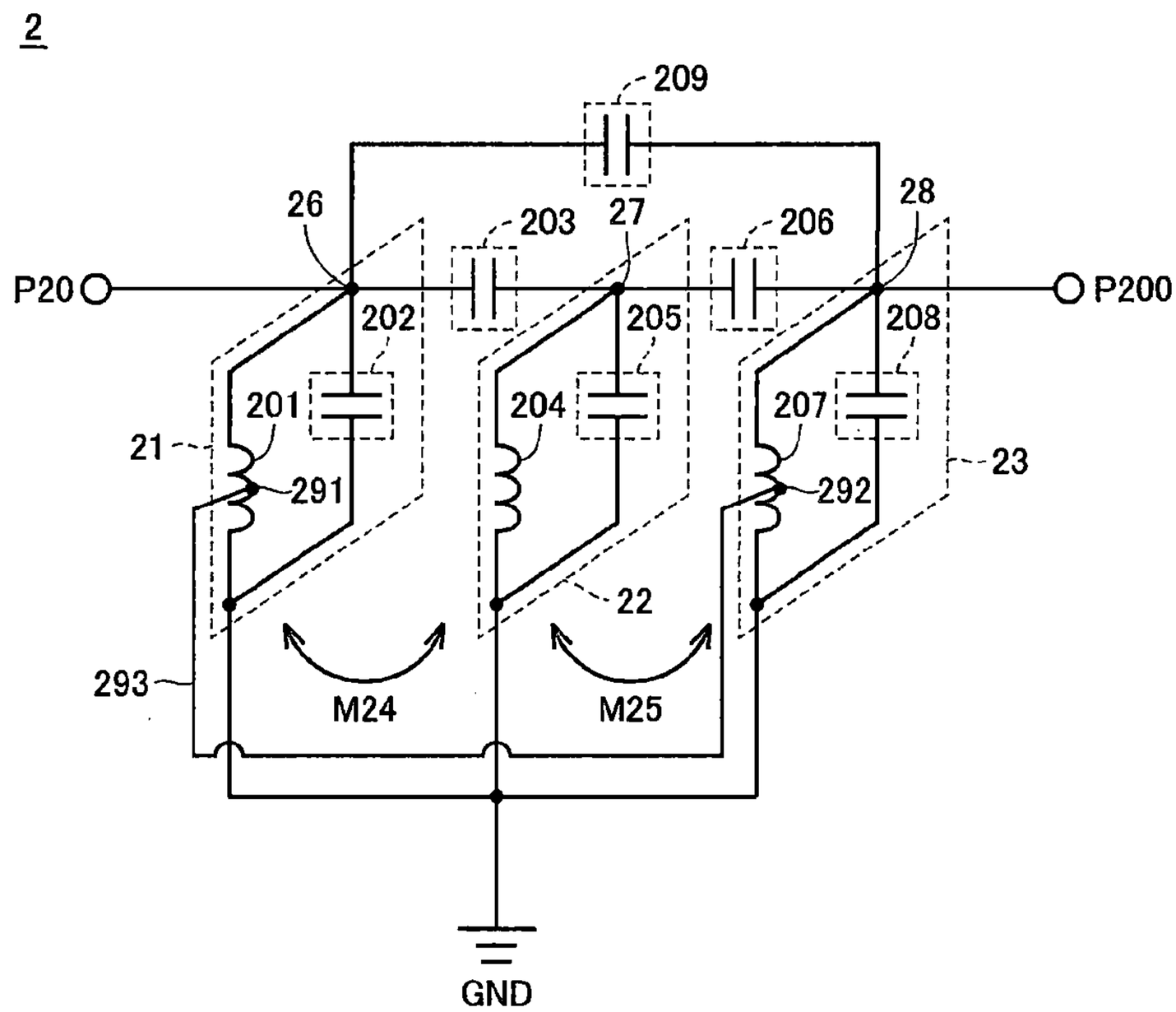
2
209
26
203
27
206
28
P20
P200
202
205
208
201
204
207
21
291
292
23
22
293
M24
M25
GND

圖8

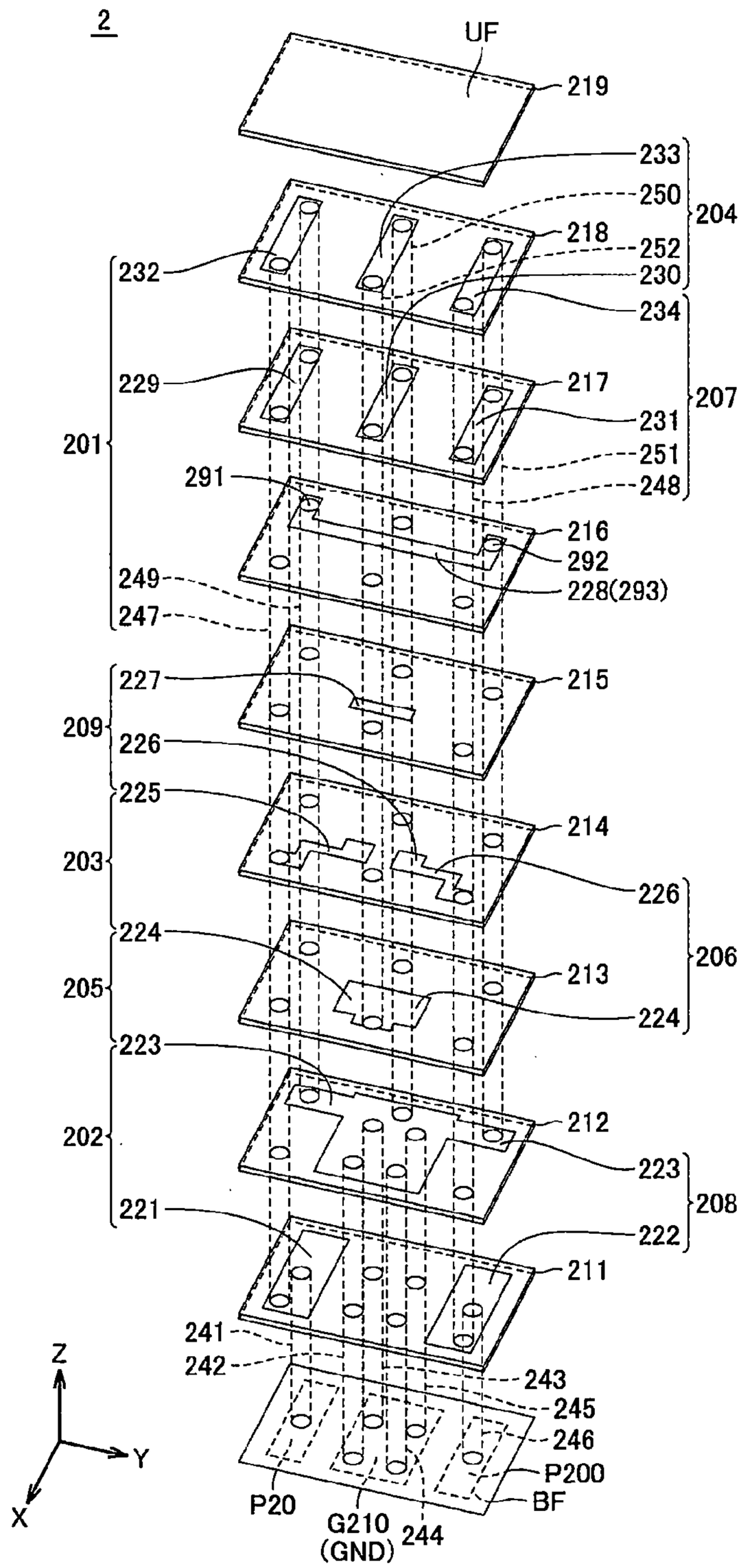
2
UF
219
233
250
204
218
252
232
230
234
229
217
207
231
201
251
291
248
216
292
249
228(293)
247
227
215
209
226
225
214
203
226
224
206
213
205
224
223
212
202
223
208
221
222
211
241
242
243
245
246
P200
BF
P20
G210
(GND)
244
Z
Y
X

圖9

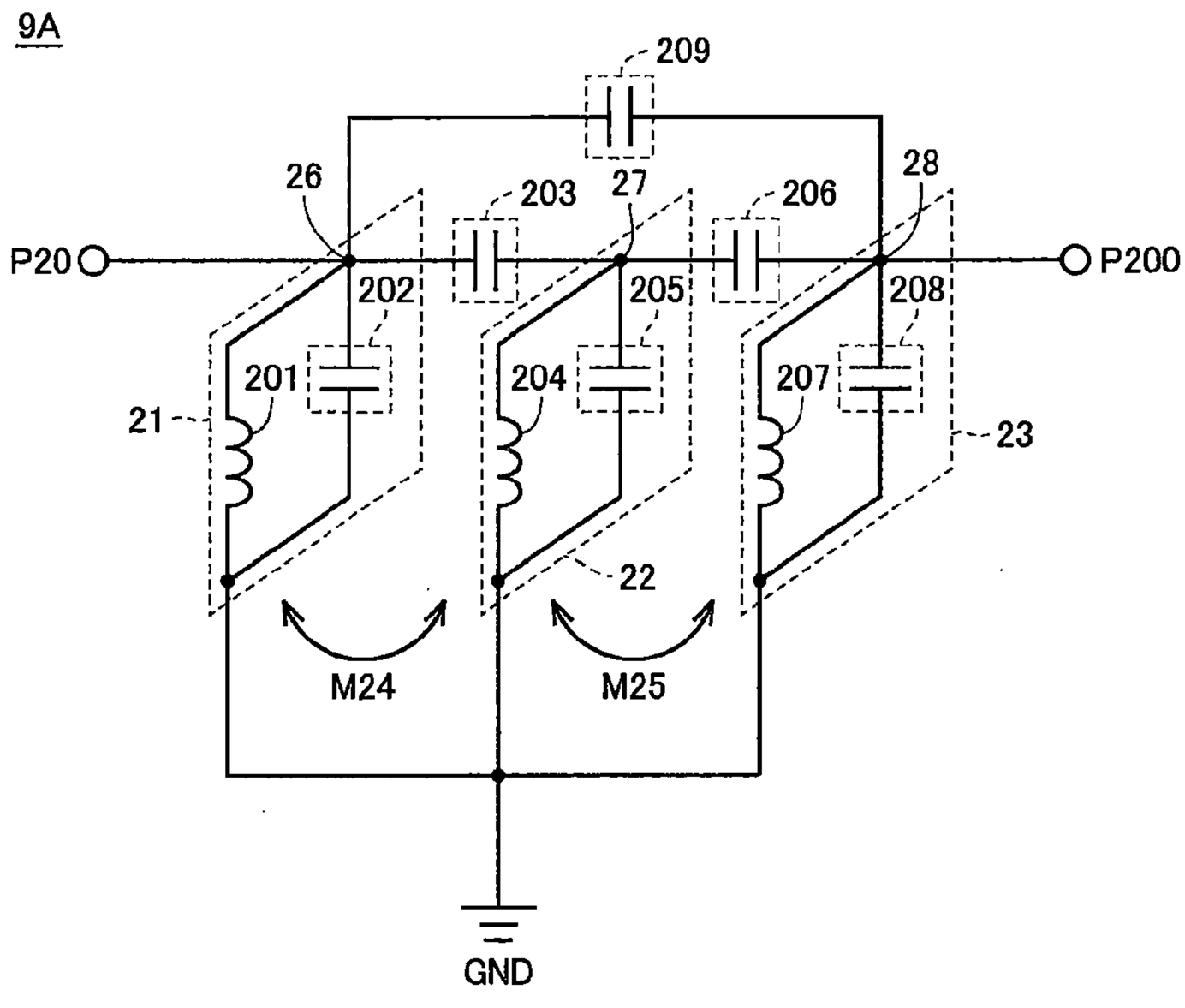
9A
209
26
203
27
206
28
P20
P200
202
205
208
201
204
207
21
23
22
M24
M25
GND

圖10

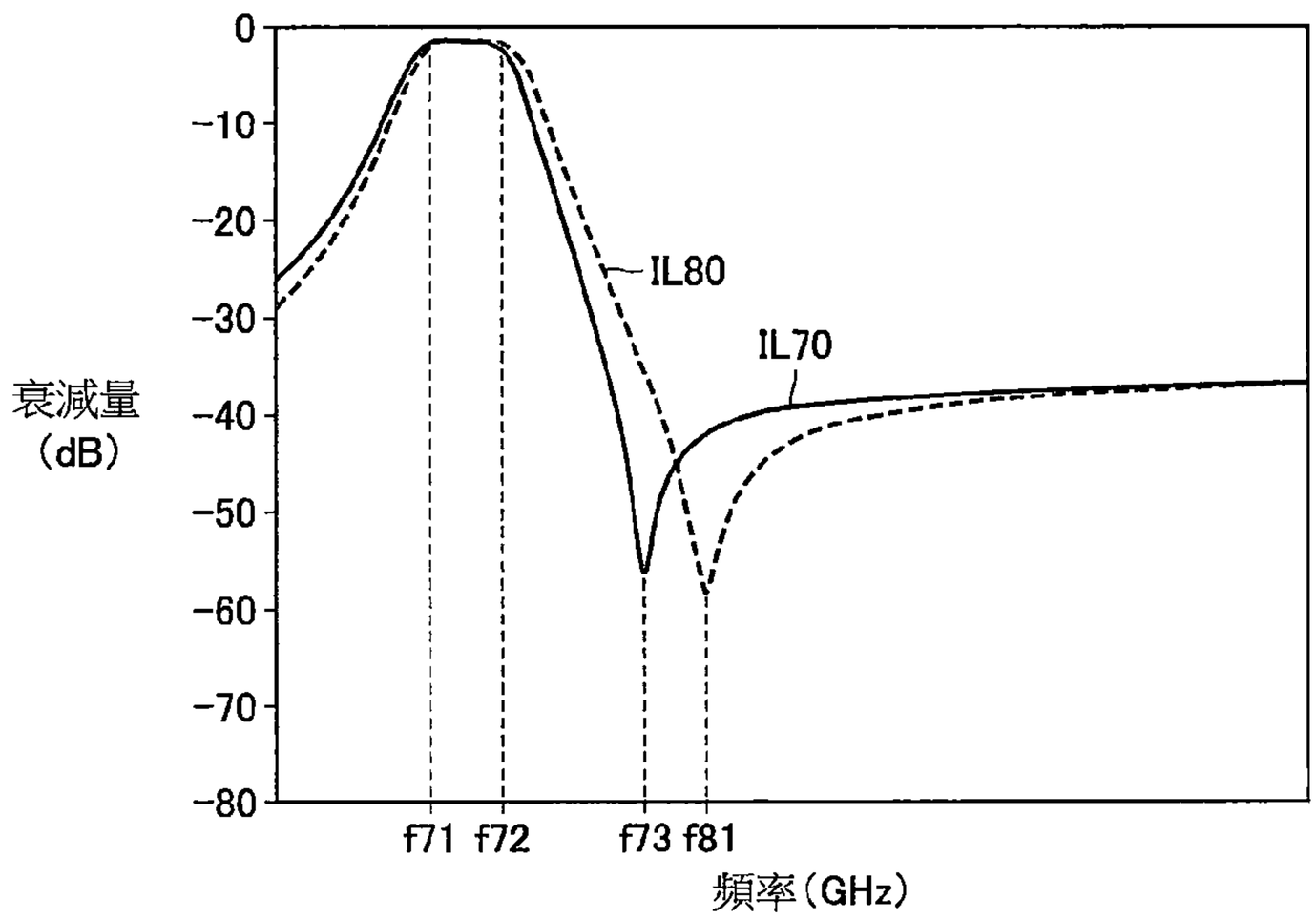
0
-10
-20
-30
-40
-50
-60
-70
-80
衰減量
(dB)
IL80
IL70
f71 f72
f73 f81
頻率(GHz)

圖11