(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.[6]
H04B 5/04

(45) 공고일자 1999년06월15일
(11) 등록번호 10-0201806
(24) 등록일자 1999년03월16일

(21) 출원번호 10-1994-0026760
(22) 출원일자 1994년10월19일
(65) 공개번호 특1996-0016189
(43) 공개일자 1996년05월22일

(73) 특허권자 삼성전자주식회사 윤종용
경기도 수원시 팔달구 매탄3동 416
(72) 발명자 황선웅
경상남도 함안군 대산면 구혜리 236
(74) 대리인 이건주

심사관 : 최봉묵

(54) 무선호출수신기의전원 절약장치 및 방법

요약

1. 청구범위에 기재된 발명이 속한 기술분야

무선호출수신기.

2. 발명이 해결하려고 하는 기술적 과제

무선호출수신기의 전원 절약.

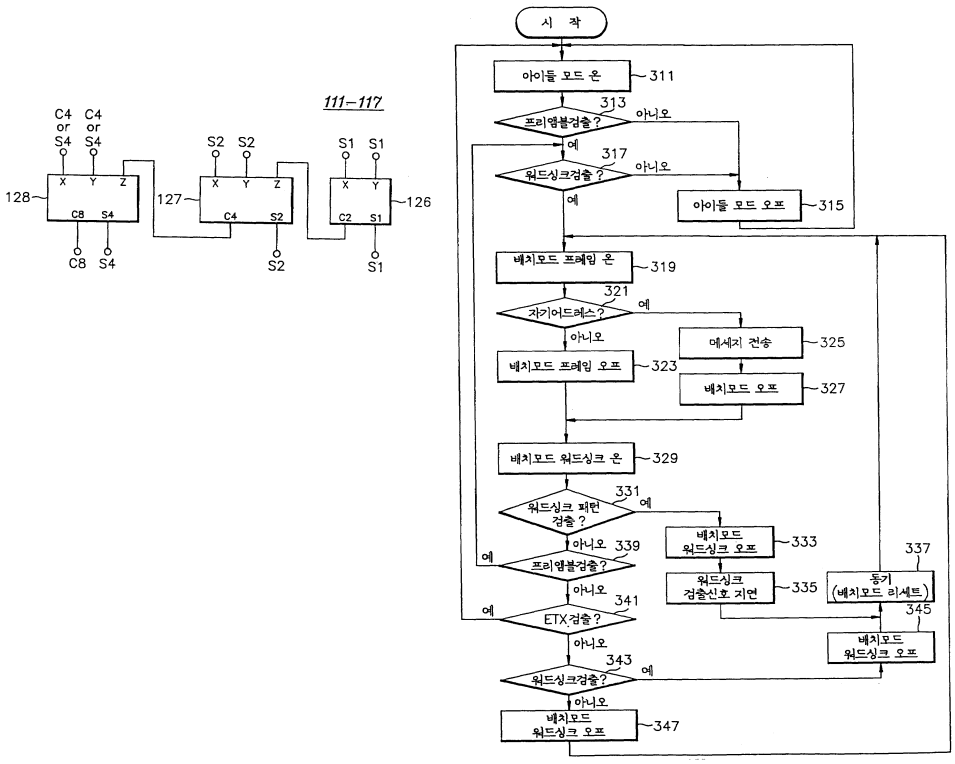
3. 발명의 해결 방법의 요지

무선호출수신기에서 워드싱크데이타의 선행하는 소정 비트수로 구성되는 워드싱크패턴데이타를 검출하는 수단을 구비한다. 그리고 무선호출수신기의 배치모드에서 워드싱크 구간의 전원을 제어할시, 워드싱크 구간의 시작위치에서 전원을 온시키고, 워드싱크패턴데이타 검출시 상기 전원을 오프시키며, 워드싱크 구간의 종료위치까지 대기한 후 프레임데이타의 워드를 동기시킨다. 이후 설정 프레임 구간의 시작위치까지 전원을 오프시키고, 설정 프레임 구간의 시작위치에서 종료위치까지 전원을 온하며, 설정 프레임 구간의 종료위치에서 다음 워드싱크 구간의 시작위치까지 전원을 오프시킨다. 따라서 다수개의 배치로 이루어지는 POCSAG코드를 수신하여 호출기능을 서비스하는 무선호출수신기에서 각 배치의 전원 제어를 위와 같은 방법으로 실행하여 전원을 대폭 절약할 수 있다.

4. 발명의 중요한 용도

무선호출수신기에서 전원을 절약.

대표도



명세서

[발명의 명칭]

무선호출수신기의 전원절약장치 및 방법

[도면의 간단한 설명]

제1도는 무선호출수신기의 전체적인 구성을 도시하는 도면.

제2도는 제1도와 같은 구성을 갖는 무선호출수신기에서 사용되는 POCSAG 코드의 구성도.

제3a도는 제1도와 같은 구성을 갖는 무선호출수신기에서 아이들모드 시의 전원제어 특성을 도시하는 도면이고, 제3b도는 제1도와 같은 구성을 갖는 무선호출수신기에서 배치모드 시의 전원제어 특성을 도시하는 도면.

제4도는 본 발명의 실시예에 따라 전원을 제어하는 디코더부의 내부 구성을 도시하는 도면.

제5도는 제4도에서 본 발명의 실시예에 따라 전원 공급을 제어하는 각 인에이블 신호들을 발생하는 제어부의 구성을 도시하는 도면.

제6도는 제5도에서 워드 싱크주기에서 인에이블신호를 발생하는 워드싱크 구간 제어부의 구체회로를 도시하는 도면.

제7도는 제5도에서 프리앰블 데이타 검출시 첫번째 배치의 워드싱크 구간로 인에이블시키는 신호를 발생하는 초기워드싱크 제어부의 구체회로를 도시하는 도면.

제8도는 제5도에서 아이들모드 및 배치모드에서 각 인에이블 신호를 발생하는 모드제어부의 구성을 도시하는 도면.

제9도는 제6도에 도시된 워드싱크 구간 제어부의 각 부 동작 특성을 도시하는 파형도.

제10도는 제8도에 도시된 모드제어부의 각 부 동작 특성을 도시하는 파형도.

제11도는 아이들모드에서 배치모드로 전환시 상기 제5도-제8도에 도시된 각 부의 동작 특성을 도시하는 파형도.

제12도는 배치모드에서 아이들모드로 전환시 상기 제5도-제8도에 도시된 각 부의 동작 특성을 도시하는 파형도.

제13도는 배치모드에서 프리앰블이 검출될 시 상기 제5도-제8도에 도시된 각 부의 동작 특성을 도시하는 파형도.

제14도는 제4도중 아이들모드에서 전원공급을 제어하는 아이들모드실행부의 구체회로를 도시하는 도면.

제15도는 제14도에 도시된 아이들모드실행부의 각 부 동작 특성을 도시하는 파형도.

제16도는 제4도중 POCSAG코드에서 프리앰블데이타를 검출하는 프리앰블검출부의 구성을 도시하는 도면.

제17도는 상기 제16도에 도시된 프리앰블검출부의 각 부 동작 특성을 도시하는 파형도.

제18도는 제4도중 POCSAG코드의 각 배치의 워드싱크 구간에서 인에이블되어 워드싱크 데이타를 검출하는 워드싱크검출부의 구성을 도시하는 도면.

제19도는 제18도의 워드싱크 검출부중 에러비트들을 가산하는 에러검출부의 구성을 도시하는 도면.

제20a도는 제19도의 에러검출부에서 제1가산부의 구성을 도시하는 도면.

제20b도는 제19도의 에러검출부에서 제2가산부-제4가산부의 구성을 도시하는 도면.

제21도는 제18도의 워드싱크검출부에서 가산된 에러비트들의 수를 디코딩하여 워드싱크 검출신호의 발생유무를 판정하는 에러판정부의 구성을 도시하는 도면.

제22도는 제18도의 워드싱크검출부에서 워드싱크검출신호를 발생하는 동작 파형을 도시하는 도면.

제23도는 제4도의 디코더에서 배치모드시의 전원공급을 제어하는 배치모드실행부의 구성을 도시하는 도면.

제24도는 제23도에 도시된 배치모드실행부의 각 부 동작 특성을 도시하는 파형도.

제25도는 제4도의 디코더에서 워드싱크 구간마다 워드싱크데이타의 선행하는 소정 비트들로 이루어지는 워드싱크 패턴 데이타들을 검출하는 패턴검출부의 구성을 도시하는 도면.

제26도는 제4도의 디코더에서 워드싱크 패턴 검출신호 발생시 프레임 데이타의 워드를 동기시키기 위해 워드 싱크주기의 종료위치까지 배치모드 실행부의 출력을 지연시키는 지연부의 구성을 도시하는 도면.

제27도는 제25도에 도시된 패턴검출부의 각 부 동작 특성을 도시하는 파형도.

제28도는 본 발명에 따라 배치모드에서의 전원공급을 제어하는 특성을 도시하는 파형도.

제29도는 본 발명에 따라 배치모드에서 출력되는 전원제어신호의 출력 파형을 도시하는 도면.

제30a도는 본 발명에서 수신되는 워드싱크 데이타가 정상적인 상태일 시 워드싱크 데이타를 검출하는 동작을 도시하는 파형도.

제30b도는 본 발명에서 수신되는 워드싱크 데이타에 허용 가능한 수의 에러 비트가 포함되었을 시 워드싱크데이타를 검출하는 동작을 도시하는 파형도.

제31도는 제4도의 디코더에서 워드싱크 구간마다 전송 종료데이타의 수신 유무를 검사하는 전송종료검출부의 구성을 도시하는 도면.

제32a도는 제31도에 도시된 전송종료검출부의 각 부 동작 특성을 도시하는 파형도.

제32b도는 제1형태의 전송종료데이타 수신시의 동작 특성을 도시하는 파형도.

제32c도는 제2형태의 전송종료데이타 수신시의 동작 특성을 도시하는 파형도.

제33도는 본 발명에 따른 무선호출수신기에서 디코더가 아이들모드 및 배치모드에서 동작전원의 공급을 제어하는 동작을 도시하는 흐름.

제34a-제34h도는 본 발명의 무선호출수신기에서 워드싱크 구간에 수신된 데이타의 상태에 따라 무선호출수신기의 전원 제어신호를 제어하는 동작을 도시하는 파형도.

* 도면의 주요부분에 대한 부호의 설명

11 : 수신부	12 : 디코더부
13 : 스위치	14 : 전원부
15 : 마이크로콘트롤러	16 : 표시부
17 : 경보부	21 : 제어부
22 : 프리앰블검출부	23 : 워드싱크검출부
24 : 전송종료검출부	25 : 패턴검출부
26 : 아이들모드실행부	27 : 배치모드실행부
28 : 지연부	29 : 합성부
31 : 워드싱크 구간 제어부	32 : 초기워드싱크제어부
33 : 모드제어부	41 : 앤드게이트
42 : 카운터	43, 45, 49 : 디코더
46 : 오아게이트	44, 47 : 플립플롭
48 : 앤드게이트	51 : 카운터

52 : 디코더 53 : 플립플롭

61 : 인버터 62, 64, 65, 67 : 앤드게이트

63 : 플립플롭 66, 68 : 오아게이트

71 : 앤드게이트 72 : 카운터

73, 74 : 디코더 75 : 플립플롭

81 : 인버터 82 : 쉬프트레지스터

83 : 래치 84 : 낸드게이트

91 : 인버터 92 : 쉬프트레지스터

93 : 래치 94 : 비교부

95 : 에러검출부 96 : 에러판정부

101-108 : 제1가산부 111-114 : 제2가산부

115-116 : 제3가산부 117 : 제4가산부

121-123 : 반가산기 124 : 전가산기

126 : 반가산기 127-128 : 전가산기

131-135 : 디코더 136 : 오아게이트

137 : 노아게이트 138 : 낸드게이트

141 : 앤드게이트 142 : 카운터

143-146 : 디코더 147 : 오아게이트

148 : 플립플롭 151 : 쉬프트레지스터

152 : 디코더 153 : 플립플롭

154 : 인버터 161 : 쉬프트레지스터

162 : 멀티플렉서 172 : 쉬프트레지스터

173 : 래치 174 : 인버터

175, 176 : 디코더 177 : 앤드게이트

171 : 인버터

[발명의 상세한 설명]

본 발명은 무선호출수신기의 전원절약장치 및 방법에 관한 것으로, 특히 무선호출 수신기의 배치모드에서 전원을 절약할 수 있는 장치 및 방법에 관한 것이다.

일반적으로 무선호출 수신기는 특정된 형태의 무선 호출 정보를 수신하여 분석한 후, 호출 정보가 자신에 관련된 정보일시 이를 경보하는 기능을 수행한다. 제1도는 무선호출 수신기의 전체 구성을 도시하고 있다. 상기 제1도를 참조하면, 수신부11은 무선 호출 정보를 수신하여, 주파수변환, 복조 및 파형정형의 기능을 수행한다. 따라서 상기 수신부11의 출력은 디지탈 데이타로 변환된 무선호출 정보가 된다. 상기 수신부11의 출력은 디코더부12로 인가된다. 상기 디코더부12는 수신되는 데이타를 디코딩하여 무선호출 수신기의 동작모드를 설정한다. 즉, 아이들모드(idle mode)에서는 프리앰블데이타를 검출하기 위해 일정 주기로 동작전원의 공급을 제어하며, 배치모드(batch mode)에서는 워드싱크데이타 및 설정된 프레임데이타를 검출한다. 그리고 검출한 프레임데이타를 디코딩하여 원래의 데이타 형태로 변환한다. 마이크로콘트롤러15는 상기 디코더부12로 부터 출력되는 디코딩된 데이타를 수신한다. 상기 마이크로콘트롤러15는 수신되는 데이타를 처리하여 경보 기능을 제어하는 동작을 수행한다. 경보부18은 상기 마이크로콘트롤러15로부터 출력되는 경보 제어신호에 의해 호출되었음을 알리기 위한 톤신호 또는 진동신호등과 같은 경보신호를 발생한다. 표시부17은 상기 마이크로콘트롤러15로부터 출력되는 표시제어신호에 의해 호출측의 메세지 및 무선호출 수신기의 상태 정보를 표시한다. 메모리16은 무선호출 수신기에 할당된 고유 어드레스 정보 및 프레임 정보를 저장하고 있다.

상기와 같은 구성을 갖는 무선호출 수신기는 일반적으로 배터리를 동작전원으로 사용하므로, 배터리를 절약하는 것이 매우 중요하다. 따라서 상기 무선호출 수신기는 배터리의 수명을 연장하기 위하여 전원절약모드를 수행하는 것이 일반화되어 있다. 그러므로 상기 전원부14는 배터리가 될 수 있다. 그리고 스위치13은 디코더부12로부터 출력되는 전원제어신호에 의해 스위칭되어, 상기 전원부14의 출력을 상기 수신부11로 연결하는 동작을 제어하게 된다. 상기 수신부11의 구성은 아날로그 소자들로 구성되어 있어 무선호출 수신기의 전원 소모에 가장 크게 영향을 끼친다. 따라서 상기 수신부11의 전원공급을 적절하게 제어하면 무선호출 수신기의 전원 절약을 효과적으로 구현할 수 있다.

종래의 무선호출 수신기에서 전원을 절약하는 방법을 설명하기 전에 무선호출 수신기에서 사용되는 POCSAG 코드의 형태를 제2도를 참조하여 살펴본다.

POCSAG 코드는 제2도의 2a로 도시된 바와 같이 발생된다. 그리고 하나의 POCSAG 코드는 제2도의 2b에 도시된 바와 같이 576비트로 구성되는 프리앰블데이타(preamble data)와 연속되는 다수개의 배치데이타(batch data)들로 이루어진다. 상기 프리앰블데이타는 1과 0이 576비트 동안 반복되는 코드(reversal

code)이다. 상기 하나의 POCSAG 코드는 통상 30배치에서 최대 60배치로 이루어진다. 하나의 배치는 제2도의 2c와 같이 32비트로 비트로 이루어지는 하나의 워드싱크데이타(wordsync data)와 64비트로 이루어지는 8개의 프레임데이타(frame data)들로 이루어진다. 여기서 상기 워드싱크데이타는 제2도의 2d에 도시된 바와 같이 (7CD215DB)H, (01111100 11010010000101011101100)B의 32비트 데이타이다. 또한 각 프레임데이타는 제2도의 2e에 도시된 바와 같이 32비트의 어드레스코드워드(adress codeword)와 32비트의 메세지코드워드(message codeward)의 64비트 데이타로 이루어진다. 따라서 하나의 배치는 제2도의 2c에 도시된 바와 같이 32비트 데이타를 하나의 워드로 하는 17워드의 544비트 데이타(17워드*32비트=544비트)로 이루어진다.

제3도를 참조하여 종래의 무선호출 수신기에서 전원을 절약하는 과정을 살펴보면, 먼저 아이들모드는 POCSAG 코드가 수신되지 않는 상태에서 프리앰플데이타를 탐색하는 모드(preamble search mode)를 의미한다. 이때 상기 프리앰플데이타는 상기 한 바와 같이 1과 0이 반복되는 576비트로 이루어진다. 따라서 상기 576비트 주기로 일정 시간동안 전원을 공급하면 프리앰플데이타의 수신유무를 검출할 수 있다. 즉, 제3도의 3a와 같이 POCSAG 코드가 수신되지 않는 경우, 디코더부12는 아이들모드를 수행하여, 제3도의 3b에 도시한 바와 같이 576비트 주기에서 512비트동안 전원을 오프시키고 64비트 동안 전원을 공급하는 과정을 연속적으로 반복수행한다. 따라서 임의 시점에서 프리앰블데이타가 수신되면, 디코더부12는 전원이 공급되는 64비트 주기에서 프리앰블데이타의 수신을 검출하게 된다.

두번째로 배치모드는 상기 디코더부12가 프리앰블데이타를 검출한 후, 하나의 POCSAG 코드를 처리완료하는 동안 수행된다. 즉, 제3도의 3c와 같이 POCSAG 코드가 수신되어 선행하는 프리앰블데이타가 검출되면, 상기 디코더부12는 워드싱크 및 설정된 프레임데이타를 검출하기 위하여 제3도의 3d에 도시한 바와 같이 전원 공급을 제어한다. 즉, 하나의 배치 데이타 단위로 32비트 워드싱크 데이타 및 설정된 64비트 프레임 데이타를 검출하기 위해 전원을 온시키게 된다. 이때 통상적으로 정확하게 워드싱크 구간 및 프레임 구간에서 전원을 공급하지 않고, 워드싱크 구간 및 프레임 구간의 시작위치에서 소정 비트주기 앞세워 전원을 공급한다. 이는 워드싱크데이타 및 프레임데이타를 정확하게 수신하기 위한 것으로, 통상 8비트 또는 16비트 이전에 전원을 공급하게 한다.

그러므로 종래의 무선호출 수신기에서는 (1워드의 워드싱크데이타, 2워드의 프레임데이타)를 검출하기 위하여, 최소한 3워드(96비트) 크기의 전원공급이 필요하다. 상기 워드싱크데이타는 각 배치에서 각 프레임 데이타의 워드를 동기시키기 위한 데이타이다. 따라서 상기 디코더부12는 워드싱크데이타를 검출한 후, 워드싱크 구간의 종료위치에서 첫번째 프레임데이타의 워드를 동기시키고 설정된 프레임데이타의 시작위치에서 전원을 공급한다. 그러므로 상기 디코더부12가 워드싱크 구간의 시작위치에서 워드싱크데이타임을 판단할 수 있는 패턴을 검출하고 워드싱크의 종료위치에서 프레임데이타의 워드를 동기시킬 수 있다면, 상기 디코더부12는 32비트 주기의 워드싱크 구간 동안 계속하여 전원을 공급하지 않고도 프레임 데이타의 워드싱크 기능을 수행할 수 있다. 이런 경우 수십 배치가 연속되는 POCSAG 코드 수신시, 각 배치 워드싱크 구간마다 전원 공급시간을 단축시킬 수 있어 결과적으로 무선호출 수신기의 전원이 절약된다.

또한 종래의 무선호출 수신기에서는 페이딩현상에 의해 워드싱크데이타에 에러가 발생되어 워드싱크데이타를 검출할 수 없는 경우, 디코더부12는 해당하는 배치의 설정된 프레임데이타의 워드를 동기시킬 수 없게 된다. 즉, 배치모드를 수행하는 중에 임의 배치의 워드싱크 구간에서 워드싱크데이타를 검출하지 못하면, 상기 디코더부12는 해당 배치의 프레임 데이타를 동기시킬 수 없으며, 이로 인해 해당배치의 프레임 데이타를 검출할 수 없게 된다. 이런 경우 워드싱크 데이타에 에러비트가 포함되더라도, 이를 워드싱크 데이타로 검출할 수 있어야 한다. 이를 위하여 먼저 디코더부12는 정상적인 워드싱크 데이타로 판정하기 위한 기준 에러 비트수를 설정한다. 그리고 상기 디코더부12는 수신된 워드싱크 데이타의 에러비트수를 검출하고, 상기 설정 에러비트수 이하이면 워드싱크 데이타의 수신으로 판정한다. 그러면 무선호출 수신기의 호출 기능 서비스를 향상시킬 수 있다. 또한 설사 워드싱크데이타를 검출하지 못한 경우, 상기 디코더부12가 해당하는 배치의 설정된 프레임 구간에서 전원을 공급하여 어드레스를 분석하면, 계속하여 배치모드의 동작을 수행할 수 있어 무선호출 수신기의 호출기능 서비스를 향상시킬 수 있다.

또한 배치모드 수행시, 상기 디코더부12가 워드싱크 구간에서 워드싱크데이타를 수신하지 못한 경우, 프리앰블데이타를 검출하는 구성 및 전송종료데이타를 검출하는 구성이 워드싱크 구간에서 수신된 데이타를 분석할 수 있도록 하면, 상기 디코더부12는 해당하는 배치의 워드싱크 구간에서 수신되는 데이타에 따라 이후에 배치모드를 수행하거나 또는 아이들모드를 수행할 수 있어 무선호출 수신기의 기능서비스를 향상시킬 수 있다.

따라서 본 발명의 목적은 무선호출 수신기에서 배치모드 수행시 각 배치의 워드싱크 구간에서 워드싱크데이타의 일부인 워드싱크패턴데이타의 검출 유무를 분석하고, 상기 워드싱크패턴데이타 검출시 나머지 워드싱크 구간에 공급되는 전원을 오프시킨 후 상기 워드싱크 구간의 종료위치에서 프레임데이타의 워드를 동기시켜 무선호출 수신기의 전원을 절약할 수 있는 장치 및 방법을 제공함에 있다.

본 발명의 다른 목적은 무선호출 수신기에서 배치모드 수행시 각 배치의 워드싱크 구간에서 워드싱크패턴데이타의 검출유무를 분석하고, 상기 워드싱크패턴데이타 검출시 워드싱크 구간의 동작전원을 오프시킨 후 상기 워드싱크 구간의 종료위치에서 프레임데이타의 워드를 동기시키며, 상기 워드싱크패턴데이타가 검출되지 않을시 워드싱크데이타가 검출되는 워드싱크 구간의 종료위치까지 동작전원을 공급한 후 프레임데이타의 워드를 동기시킬 수 있는 장치 및 방법을 제공함에 있다.

본 발명의 또 다른 목적은 무선호출 수신기에서 배치모드 수행시 각 배치의 워드싱크 구간에서 에러비트가 발생된 워드싱크데이타 검출 시 허용가능한 비트수의 워드싱크데이타로 판정되면 상기 워드싱크 구간의 종료위치에서 프레임데이타의 워드를 동기시킬 수 있는 장치 및 방법을 제공함에 있다.

본 발명의 또 다른 목적은 무선호출 수신기에서 배치모드 수행시 워드싱크 구간에서 워드싱크데이타가 검출되지 않아도 설정된 프레임 구간에서 동작전원을 공급하여 호출 기능의 서비스를 향상시킬 수 있는 장치 및 방법을 제공함에 있다.

본 발명의 또 다른 목적은 무선호출 수신기에서 배치모드 수행시 워드싱크구간에서 워드싱크데이타가 검출되지 않을 시, 프리앰블데이타의 검출 유무를 분석하며 상기 프리앰블데이타 검출시 배치모드를 연속적

으로 수행할 수 있는 장치 및 방법을 제공함에 있다.

본 발명의 또 다른 목적은 무선호출 수신기에서 배치모드 수행시 워드싱크 구간에서 워드싱크데이타가 검출되지 않을시, 전송종료의 검출 유무를 분석하며, 상기 전송종료데이타 검출시 배치모드를 종료하고 아이들모드로 천이할 수 있는 장치 및 방법을 제공함에 있다.

이러한 본 발명의 목적들을 달성하기 위하여 본 발명의 무선호출 수신기는 배치데이타 구간을 카운트하며, 상기 카운트데이타를 분석하여 워드싱크 구간의 시작위치 및 워드싱크패턴 구간의 종료위치를 검출하고, 상기 워드싱크 구간의 시작위치에 상기 워드싱크패턴 데이타의 종료위치까지 유지되는 워드싱크패턴 구간신호를 발생하는 제어수단과; 상기 워드싱크패턴 구간신호 수신시 인에이블되어 수신되는 데이타를 저장하고, 상기 저장 데이타를 분석하여 상기 워드싱크패턴데이타 검출시 워드싱크패턴검출신호를 발생하며, 상기 워드싱크패턴데이타가 상기 워드싱크데이타 중 선행하는 소정 비트수의 데이타로 구성되는 워드싱크패턴검출수단과; 상기 배치데이타 구간을 카운트하여 워드싱크 구간의 시작위치에서 전원제어신호를 온시키며, 상기 워드싱크패턴검출신호 수신시 상기 전원제어신호를 오프시키는 배치모드실행수단과; 상기 전원제어신호를 지연하여 상기 워드싱크 구간의 종료위치에서 워드를 동기시키는 동기수단으로 구성된 것을 특징으로 한다.

이하 본 발명의 바람직한 실시예가 첨부된 도면의 참조와 함께 상세히 설명될 것이다. 도면들 중 동일한 부품들은 가능한한 어느 곳에서든지 동일한 부호들을 나타내고 있음을 유의하여야 한다.

하기 설명에서 워드싱크패턴데이타, 설정 프레임 구간, 각 검출주기의 디코딩 값 등과 같은 많은 특정 상세들이 본 발명의 보다 전반적인 이해를 제공하기 위해 나타나 있다. 이들 특정 상세들 없이 본 발명이 실시될 수 있다는 것은 이 기술분야에서 통상의 지식을 가진자에게 자명할 것이다.

여기에서 사용되는 용어들은 하기와 같은 의미를 나타낸다.

워드싱크패턴데이타는 32비트의 워드싱크데이타를 검출한 것과 동일한 효과를 얻기 위한 데이타로서, 워드싱크데이타 중 선행하는 소정 수의 비트 데이타들로 구성될 수 있다. 본 발명에서는 32비트의 워드싱크데이타 (7CD215D8)H에서 선행하는 5비트데이타(01111)B를 워드싱크패턴데이타로 가정한다. 워드싱크 구간는 각 배치에서 프레임데이타들과 분리되어 워드싱크데이타가 위치되는 고정된 주기를 의미한다. 본 발명에서는 현재 배치의 프레임데이타들에 이어 수신되는 다음 배치의 워드싱크데이타를 검출하기 위한 워드싱크 구간을 검출하며, 이때의 워드싱크 구간은 512번째 비트에서 544번째 비트까지의 주기가 되는 것으로 가정한다. 워드싱크패턴 구간는 상기 워드싱크 구간의 시작위치에서 워드싱크패턴데이타의 마지막 비트 데이타의 위치 값으로서, 본 발명에서는 512번째 비트에서 517번째 비트까지의 주기가 되는 것으로 가정한다. 설정프레임은 무선호출 수신기의 메모리16에 저장된 프레임정보에 의해 설정된다. 본 발명에서는 3번째 프레임으로 가정하였으며, 따라서 본 발명에서의 설정 프레임 구간은 128번째 비트에서 192번째 비트까지의 주기가 되는 것으로 가정한다.

또한 본 발명에서 사용되는 약어는 하기와 같이 정의한다.

DT는 데이타(data)로서 수신부로부터 출력되는 디지탈 데이타이다. PAD는 프리앰블검출신호(Preamble Detect Signal)로서, 프리앰블검출부가 POCSAG코드에서 프리앰블 데이타를 검출할시 발생하는 신호이다. WSD는 워드싱크검출신호(Wordsync Detect Signal)로서, 워드싱크검출부가 POCSAG코드의 각 배치에서 워드싱크 구간마다 워드싱크데이타를 검출할시 발생하는 신호이다. ETX는 전송종료검출신호(End of TX Detect Signal)로서, 전송종료검출부가 POCSAG코드의 임의 배치에서 워드싱크 구간에 전송종데이타를 검출할시 발생하는 신호이다. WPD는 워드싱크패턴검출신호(Wordsync Pattern Detect Signal)로서, 패턴검출부가 POCSAG코드의 각 배치에서 워드싱크의 패턴 주기마다 워드싱크 패턴데이타를 검출할시 발생하는 신호이다. 여기서 상기 워드싱크패턴이란 특정 형태로 이루어지는 워드싱크데이타에서 소정 수의 비트들로 워드싱크 검출을 대행하기 위한 것이다. 본 발명에서는 워드싱크 데이타중에서 선행하는 5비트 데이타를 워드싱크 패턴 데이타라고 가정한다. WSS는 워드싱크선택신호(Wordsync Select Signal)로서 패턴검출부가 POCSAG코드의 워드싱크 구간에서 발생하는 워드싱크패턴 검출신호의 상태에 따라 결정되는 신호로서 워드싱크 구간의 전원공급을 선택하기 위한 신호이다. BMS는 배치모드신호(Batch Mode Signal)로서, 배치모드실행부가 배치모드에서 워드싱크 구간 및 미리 설정된 프레임 구간에서 전원을 공급하기 위해 발생하는 신호이다. DBMS는 지연배치모드신호(Delayed Batch Mode Signal)로서 상기 BMS를 지연시킨 신호이다. BSS2는 제2전원제어신호(Second Battery Save Signal)로서, 배치모드에서 워드싱크 구간 및 미리 설정한 프레임 구간동안 동작전원의 공급을 제어하는 신호이다. BSS1는 제1전원제어신호(First Battery Save Signal)로서, 아이들모드에서 프리앰블을 탐색하기 위해 동작전원의 공급을 제어하는 신호이다. BSS는 전원제어신호(Battery Save Signal) BSS1 및 BSS2을 합성하여 출력하는 전원제어신호이다. CK1은 제1클럭(data clock)으로서, 데이타의 비트 클럭이 된다. CK2는 제2클럭(latch clock)으로서, 상기 WPD를 래치하기 위한 클럭신호이다. CK3은 제3클럭(count clock)으로서, 각종 제어신호들 및 인에이블신호들을 발생하기 위한 기준클럭이다. 여기서 CK1 및 CK3은 동일한 주기를 갖는 클럭신호이다. EN1은 제1인에이블신호로서, 프리앰블신호를 검출하기 위해 프리앰블검출부를 인에이블시키는 신호이다. EN2는 제2인에이블신호로서, 워드싱크 및 전송종료신호를 검출하기 위해 워드싱크검출부 및 전송종료검출부를 인에이블시키는 신호이다. EN3은 제3인에이블신호로서, 워드싱크패턴을 검출하기 위해 패턴검출부를 인에이블시키는 신호이다. EN4는 제4인에이블신호로서, 배치모드에서 전원공급을 제어하는 배치모드 실행부를 인에이블시키는 신호이다. EN5는 제5인에이블신호로서, 아이들에서 전원공급을 제어하는 아이들모드를 인에이블시키는 신호이다. EN6은 제6인에이블신호로서, 배치모드시 워드싱크 구간을 인에이블시키기 위한 신호이다. EN7은 제7인에이블신호로서, 프리앰블 검출후 첫번째 배치의 워드싱크를 검출하기 위한 초기 워드싱크 구간을 인에이블시키기 위한 신호이다.

제4도를 참조하여 본 발명에 따른 무선호출 수신기의 동작을 살펴본다. 제4도의 구성은 제1도의 디코더부12에서 수신부11의 전원을 제어하는 구성을 도시하고 있으며, 수신되는 데이타를 디코딩하는 구성은 생략되어 있음을 알 수 있다.

제어부21은 본 발명에 따라 동작전원의 공급을 제어하기 위한 각종 인에이블신호EN들을 발생한다. 프리앰블검출부22는 상기 수신부11과 연결되며, 상기 제어부11로부터 출력되는 제1인에이블신호EN1에 의해 동작

된다. 상기 프리앰블검출부22는 아이들모드에서 상기 제1인에이블신호EN1의 주기에 수신되는 데이타를 검사하여 프리앰블데이타 검출시 프리앰블검출신호PAD를 발생하여 상기 제어부21로 출력한다. 워드싱크검출부23은 상기 수신부11과 연결되며, 상기 제어부11로부터 출력되는 제2인에이블신호EN2에 의해 동작된다. 상기 워드싱크검출부23은 상기 제2인에이블신호EN2에 의해 설정되는 워드싱크 구간 동안 수신되는 데이타를 분석하여 워드싱크데이타 검출시 워드싱크검출신호WSD를 발생하여 상기 제어부21로 출력한다. 전송종료검출부24는 수신부11과 연결되며, 상기 제어부11로부터 출력되는 제2인에이블신호EN2에 의해 동작된다. 상기 전송종료검출부24는 상기 제2인에이블신호EN2에 의해 설정되는 워드싱크 구간 동안 수신되는 데이타를 분석하여 전송종료데이타 검출시 전송종료신호ETX를 발생하여 상기 제어부21로 출력한다. 패턴검출부25는 상기 수신부11과 연결되며 상기 제어부21로부터 출력되는 제3인에이블신호EN3에 의해 동작된다. 상기 패턴검출부25는 상기 제3인에이블신호EN3에 의해 설정되는 워드싱크패턴 구간 동안 상기 수신되는 데이타를 분석하여 워드싱크패턴데이타 검출시 워드싱크패턴검출신호WPD를 발생하여 상기 제어부21로 출력한다. 그리고 상기 패턴 검출부25는 상기 워드싱크패턴검출신호WPD를 상기 제어부21로부터 출력되는 래치클럭CK2에 의해 워드싱크선택신호WSS를 래치한다. 배치모드실행부24는 상기 제어부21로부터 출력되는 제4인에이블신호EN4에 의해 동작되며, 배치데이타 구간을 카운트하며 상기 워드싱크검출신호WSD 또는 워드싱크패턴검출신호WPD에 의해 초기화된다. 상기 배치모드실행부24는 상기 제4인에이블신호EN4가 발생되면, 배치모드를 인에이블시키며, 워드싱크 구간 및 설정된 프레임 구간의 신호를 발생하고, 상기 워드싱크검출신호WSD 또는 워드싱크패턴검출신호WPD 발생시 초기화되는 배치모드신호BMS를 발생한다. 지연부28은 상기 배치모드실행부27의 출력을 수신하고 상기 배치모드신호BMS를 지연하며, 상기 워드싱크선택신호WSS의 논리에 따라 상기 배치모드신호BMS 또는 지연된 배치모드신호를 선택하여 제2전원제어신호BSS2로 발생한다. 아이들모드실행부26은 상기 제어부21로부터 출력되는 제5제어신호5에 의해 인에이블되며, 상기 프리앰블검출신호PAD 및 전송종료검출신호ETX를 수신한다. 상기 아이들모드실행부26은 상기 전송종료검출신호ETX에 의해 아이들모드를 인에이블시키고, 상기 프리앰블검출신호PAD에 의해 아이들모드를 디스에이블시키며, 상기 아이들모드에서 프리앰블데이타를 검출하기 위해 일정 주기로 온/오프되는 제1전원제어신호BSS1을 발생한다. 합성부29는 상기 제1전원제어신호BSS1 및 제2전원제어신호BSS2를 합성하여 상기 수신부11의 전원제어신호BSS로 출력한다.

여기서 제5도-제13도를 참조하여 상기 제4도의 제어부21의 구성 및 동작을 살펴보면, 상기 제어부21은 제5도에 도시한 바와 같이 크게 3개의 구성을 갖는다.

먼저 제7도 및 제11도를 참조하여 초기워드싱크검출제어부32의 동작을 살펴보면, 상기 프리앰블검출부22에서 상기 제11도의 11b와 같이 프리앰블검출신호PAD를 발생하면, 플립플롭53이 초기화되며, 이로인해 플립플롭53의 반전단자/Q를 통해 제11도의 11c와 같이 제7인에이블신호EN7이 논리 하이신호로 출력된다. 그리고 상기 제7인에이블신호EN7에 의해 카운터51이 인에이블되어 수신되는 제3클럭CK3을 카운트하기 시작한다. 여기서 상기 제3클럭CK3은 데이타DT의 비트 클럭CK인 제1클럭CK1과 동일한 클럭CK이다. 상기 카운터51의 출력은 디코더52로 인가된다. 상기 디코더52는 상기 카운터53의 출력이 프리앰블데이타의 비트수와 동일한 값이 576(1001000000B)에서 논리 하이로 트리거되어 상기 플립플롭53의 클럭CK으로 인가된다. 따라서 상기 초기워드싱크검출제어부32는 프리앰블검출신호PAD가 발생되면 해당하는 POCSAG코드의 최도 워드싱크데이타를 검출할 수 있도록 576 비트 주기 동안 유지되는 신호를 제11도의 11c와 같이 발생한다. 이는 576비트이 프리앰블데이타가 수신되는 동안 상기 프리앰블검출부22가 어느 위치에서도 프리앰블검출신호PAD를 발생할 수 있으므로, 상기 초기워드싱크검출제어부32는 아이들모드에서 배치모드로 전환되어 최초 워드싱크 검출하는 경우에 워드싱크 구간을 확장하여 보상하는 동작을 수행한다.

두번째로 제6도 및 제9도를 참조하여 배치모드 수행 중, 워드싱크 구간 및 워드싱크패턴 구간신호를 발생하는 워드싱크 구간제어부31의 동작을 살펴보면, 카운터42는 하나의 배치주기를 카운트할 수 있는 544진 카운터이다. 따라서 상기 카운터42는 544를 디코딩하는 디코더49의 출력 또는 상기 워드싱크검출부23으로부터 출력되는 워드싱크검출신호WSD신호를 클리어신호로 수신한다. 또한 상기 카운터42는 배치데이타 구간을 인에이블시키는 제4인에이블신호EN4를 인에이블단자로 수신한다. 따라서 상기 카운터42는 배치모드가 시작되면, 각 배치주기에서 워드싱크 구간신호인 제6인에이블신호EN6 및 워드싱크패턴 구간신호인 제3인에이블신호EN3을 발생한다.

먼저 제9도의 9b와 같이 워드싱크검출신호WSD가 수신되거나 또는 디코더49로부터 카운트데이타가 544임을 디코딩신호가 수신되면, 상기 카운터42는 제9도의 9a와 같이 초기화되어 수신되는 제3클럭CK3을 다시 카운트하기 시작한다. 또한 플립플롭44 및 47도 초기화되어 로우 논리신호를 출력한다. 이후 상기 카운터42의 카운트데이타는 증가하게 된다.

이때 상기 카운터42의 출력이 512가 되면 워드싱크 구간의 시작위치가 되며, 디코더43은 이를 인지하고 제9도의 9c와 같이 논리 하이펄스를 발생한다. 그러면 플립플롭44는 상기 디코더43의 출력에 의해 토글되어 제9도의 9d와 같이 논리 하이신호를 출력한다. 또한 상기 디코더43의 출력은 오아게이트46으로 인가되며, 이로 인해 오아게이트46의 출력도 제9도의 9f와 같이 논리 하이펄스를 발생한다. 그러므로서 플립플롭47도 상기 오아게이트47의 펄스에 의해 토글되어 제9도의 9g과 같이 논리 하이신호를 출력한다.

상기와 같은 상태에서 상기 카운터42의 출력이 517이 되면 워드싱크패턴구간의 종료위치가 된다. 즉, 본 발명에서 상기 워드싱크패턴데이타는 워드싱크데이타의 초기 5비트 데이타로 가정하였다. 따라서 상기 워드싱크패턴 구간은 워드싱크 구간의 시작위치에서 워드싱크패턴데이타의 마지막데이타 위치가 된다. 따라서 상기 워드싱크패턴 구간은 상기 카운터42의 출력 중 512에서 517까지의 사이가 됨을 알 수 있다. 상기 카운터42의 출력이 517이 되면, 디코더45는 이를 감지하여 제9도의 9e와 같이 논리 하이펄스를 발생한다. 그러면 오아게이트46도 상기 디코더45의 출력에 의해 제9도의 9f와 같이 논리 하이펄스를 발생한다. 그리고 상기 오아게이트46의 출력에 의해 플립플롭47은 다시 토글되어 제9도의 9g와 같이 논리 로우신호로 반전된다. 따라서 상기 플립플롭47을 출력하는 제9도의 9g와 같은 출력은 워드싱크패턴 구간을 결정하는 제3인에이블신호EN3이 됨을 알 수 있다. 또한 앤드게이트48은 상기 디코더517 및 제1클럭CK1을 수신하여 논리곱한다. 따라서 상기 앤드게이트48은 워드싱크패턴 구간의 종료위치에서 제9도의 9h와 같은 제2클럭CK2를 발생한다. 여기서 제2클럭CK2는 상기 패턴검출부25에 워드싱크패턴검출신호WPD를 검출할시 이를 래치하기 위한 클럭CK이 된다.

이와 같이 워드싱크패턴 구간신호를 발생한 후, 상기 카운터42의 값이 544가 되거나 워드싱크검출신호WSD가 발생되면, 상기 앤드게이트41은 논리 로우신호를 출력하게 되며, 따라서 상기 플립플롭44 및 47, 그리고 카운터42는 초기화된다. 이때 플립플롭44의 출력이 제9도의 9d와 같이 초기화되는 위치는 워드싱크 구간의 종료위치가 된다. 따라서 상기 플립플롭42의 출력은 512에서 544까지 논리 하이신호상태를 유지하게 되며, 이는 각 배치의 워드싱크 구간이 된다.

세번째로 제8도 및 제10도를 참조하여 모드제어부33의 동작을 살펴보면, 아이들모드를 수행하는 중에 프리앰블데이타가 검출된 후 최초 배치의 워드싱크데이타가 검출되는 경우 상기한 바와 같이 워드싱크검출신호WSD가 발생된다. 이때 상기 워드싱크검출신호WSD가 발생되면, 인버터61은 이를 반전시켜 제10도의 10a에 도시한 바와 같이 논리 하이로 변환되어 출력된다. 그러면 플립플롭63은 상기 반전된 워드싱크검출신호/WSD를 클럭CK단으로 수신하여 제10도의 10b와 같은 제4인에이블신호EN4와 10c와 같은 제5인에이블신호EN5를 발생한다.여기서 상기 제4인에이블신호EN4는 배치모드를 인에이블시키는 신호이고, 상기 제5인에이블신호EN5는 이이들모드를 인에이블시키는 신호이다. 따라서 상기 워드싱크검출신호WSD가 발생되면, 제10도의 10b 및 10c에 도시된 바와 같이 아이들모드가 디스에이블되고 아이들모드가 인에이블된다.

그러면 상시 앤드게이트64는 초기 워드싱크 구간을 인에이블시킬 수 있도록 상기 제7인에이블신호EN7 및 제5인에이블신호EN5를 수신하여 논리곱한다. 따라서 앤드게이트64는 프리앰블검출신호PAD가 발생된 후 제5인에이블신호EN5가 논리 로우로 반전되는 시점까지 최초 워드싱크를 검출하기 위한 제2인에이블신호EN2를 발생한다. 그리고 앤드게이트65는 상기 제6인에이블신호EN6과 제4인에이블신호EN4를 수신하여 논리곱한다. 따라서 상기 앤드게이트65는 제4인에이블신호EN4가 논리 하이로 변화되어 배치모드가 수행되면, 상기 워드싱크 구간제어부31에서 출력하는 워드싱크 구간의 제6인에이블신호EN6의 논리에 따른 제2인에이블신호EN2를 발생한다. 오아게이트66은 상기 앤드게이트64 및 65의 출력을 논리합하여 제10도의 10e와 같이 각 배치의 워드싱크 구간에 대응되는 제2인에이블신호EN2를 발생한다. 상기 제2인에이블신호EN2는 상기 워드싱크검출부23 및 전송종료검출부24를 주기적으로 인에이블시키기 위한 제어신호로 공급된다.

또한 앤드게이트67은 상기 제4인에이블신호EN4와 제6인에이블신호EN6을 수신하여 논리곱한다. 따라서 상기 앤드게이트67은 배치모드 수행시 워드싱크 구간에서 논리 하이 상태를 유지하는 인에이블신호EN가 된다. 오아게이트68은 상기 제5인에이블신호EN5 및 상기 앤드게이트67의 출력을 수신하여 논리합하여 제1인에이블신호EN1로 출력한다. 따라서 상기 제1인에이블신호EN1은 아이들모드에서는 항상 논리 하이 상태를 유지하고 배치모드에서는 워드싱크 구간에서 논리 하이 상태를 유지하는 신호가 된다. 상기 제1인에이블신호EN1은 상기 제4도에서 프리앰블검출부22를 인에이블시크는 신호가 된다.

위와 같은 제어부21의 동작을 종합적으로 살펴본다.

먼저 제6도-제8도 및 제11도를 참조하여 아이들모드에서 배치모드로 전환하는 과정에서의 제어부21의 동작을 살펴보면, 아이들모드에서 상기 제8도의 플립플롭63은 제11도의 11e 및 11f와 같이 제4인에이블신호EN4를 논리 로우신호로 출력하고 제5인에이블신호EN5를 논리 하이신호로 출력한다. 따라서 아이들모드가 수행되는 상태이며, 상기 제5인에이블신호EN5의 논리 하이신호에 의해 오아게이트68은 제11도의 11k와 같이 논리 하이신호 상태를 유지한다. 따라서 아이들모드시 프리앰블검출부22는 상기 11k와 같은 제1인에이블신호EN1에 의해 수신되는 데이타로부터 프리앰블데이타의 수신 유무를 검사한다. 또한 제4인에이블신호EN4가 로우상태이고 제7인에이블신호EN7이 아직 발생되지 않은 상태이므로, 오아게이트66은 제11도의 11j와 같이 제2인에이블신호EN2를 논리 로우신호로 출력한다.

이런 아이들모드 상태에서 상기 프리앰블검출부22가 프리앰블검출신호PAD를 발생하면, 제7도의 플립플롭53이 초기화되어 제7인에이블신호EN7을 논리 하이신호로 변환시킨다. 이때 상기 제7인에이블신호EN7은 제11도의 11c에 도시된 바와 같이 카운터51 및 디코더52에 의해 프리앰블검출신호PAD 발생 후 576 비트 주기 동안 논리 하이신호를 유지한다. 그러면 제5인에이블신호EN5 및 제7인에이블신호EN7을 수신하는 앤드게이트64가 제11도의 11h와 같이 논리 하이신호를 발생한다. 그리고 오아게이트676은 상기 앤드게이트64에 의해 11j와 같이 제2인에이블신호EN2를 논리 하이신호로 출력한다. 따라서 프리앰블검출후 최초 배치의 워드싱크데이타를 검출할 수 있도록 제2인에이블신호EN2가 활성화된다.

상기와 같이 제2인에이블신호EN2가 활성화되면, 워드싱크검출부23에서 수신되는 데이타를 분석하여 워드싱크데이타 검출시 워드싱크검출신호WSD를 발생한다. 그러면 인버터61은 반전시킨 워드싱크검출신호/WSD를 발생하며, 이로인해 플립플롭53은 제11도의 11e 및 11f와 같이 각각 제4인에이블신호EN4를 논리 하이신호로 변환시키고 제5인에이블신호EN5를 논리 로우신호로 변환시킨다. 상기와 같은 상태는 프리앰블검출신호PAD 또는 전송종료신호ETX가 발생될 때까지 유지된다. 상기와 같이 워드싱크검출신호WSD가 발생되면 각 배치의 워드싱크 구간에서 11g와 같은 제6인에이블신호EN가 발생되며, 앤드게이트65 및 67은 상기 제6인에이블신호EN6을 각각 제11도의 11i와 같이 오아게이트 66 및 68로 인가한다. 따라서 배치모드에서 오아게이트66 및 68을 출력하는 제2인에이블신호EN2 및 제1인에이블신호EN1은 제11도의 11j 및 11k에 표시된 바와 같이 워드싱크 구간에서 각각 논리 하이 상태를 유지한다. 따라서 배치모드에서 상기 프리앰블검출부22, 워드싱크검출부23 및 전송종료검출부24는 각 배치의 워드싱크 구간에서 인에이블되어 수신되는 데이타를 분석하게 된다. 그리고 패턴검출부25도 워드싱크 구간의 시작위치에서 워드싱크패턴 구간의 종료위치까지 인에이블되어 워드싱크패턴데이타의 수신 유무를 검사하게 되는 것이다.

두번째로 제6도-제8도 및 제12도를 참조하여 배치모드를 수행하는 중에 전송종료신호ETX가 발생되어 아이들모드로 전환되는 과정을 살펴보면, 전송종료검출부24에서 제12도의 12c와 같이 전송종료신호ETX를 발생하면, 앤드게이트62에 의해 플립플롭63이 초기화되어 제12도의 12d 및 12e와 같이 각각 제4인에이블신호EN4를 논리 로우신호로 변환시키고 제5인에이블신호EN5를 논리 하이신호로 변환시킨다. 즉, 배치모드에서 워드싱크 구간에서 워드싱크검출신호 WSD가 발생되지 않고 전송종료신호ETX가 아이들모드로 전환된다. 그러면 제12도의 12j와 같이 제2인에이블신호EN2는 논리 로우상태로 천이되고, 12k와 같이 제1인에이블신호EN1은 논리 하이 상태로 천이되어 프리앰블데이타의 검출동작을 인에이블시킨다.

세번째로 제6도 및 제8도 및 제13도를 참조하여 배치모드를 수행하는 중에 프리앰블검출신호PAD가 수신되는 경우의 동작을 살펴보면, 상기한 바와 같이 배치모드를 수행하는 상태에서 워드싱크 구간로 상기 제1인에이블신호EN1이 활성화되므로 상기 프리앰블검출부22도 인에이블 상태가 된다. 이때 워드싱크 구간에

서 제13도의 13b와 같이 워드싱크검출신호WSD가 검출되지 않고, 13c와 같이 프리앰블검출신호PAD가 검출되면, 상기한 바와 같이 플립플롭63이 초기화된다. 따라서 제13도의 13d와 같이 제4인에이블신호EN4가 논리 로우 상태로 천이되고, 13e와 같이 제5인에이블신호EN5가 논리 하이 상태로 천이된다. 따라서 배치모드에서 아이들모드로 천이된다. 이때 상기 프리앰블검출신호PAD에 의해 제7인에이블신호EN7이 제13도의 13g와 같이 활성화되어 논리 하이 상태로 천이된다. 이로인해 앤드게이트64가 제13도의 13h와 같이 논리 하이신호로 변환되며, 따라서 오아게이트66도 제13도의 13j와 같이 논리 하이 상태로 변환된다. 따라서 제2인에이블신호EN2가 활성화되므로, 프리앰블데이타에 이어져 수신되는 첫번째 배치의 워드싱크데이타를 검출할 수 있게 된다.

상기한 바와 같이 동작하는 제어부21의 출력에 의해 제4도의 각 구성요소들이 동작하는 과정을 살펴본다.

먼저 제14도 및 제15a도-제15b도를 참조하여 아이들모드시의 전원 공급을 제어하는 아이들실행부의 동작을 살펴보면, 상기 제5제어신호는 아이들모드시 항상 논리 하이상태를 유지하는 신호이다. 따라서 카운터72는 배치모드에서는 동작하지 않으며, 아이들모드에서만 동작하게 된다. 아이들모드 변환시 발생되는 전송종료신호ETX 또는 프리앰블검출신호PAD에 의해 상기 카운터72는 초기화된다. 이후 상기 카운터72는 제3클럭CK3을 카운트하여 카운트데이타를 발생한다. 상기 카운터72의 출력을 수신하는 디코더73은 제15도의 15a와 같은 카운트데이타가 512일시 제15도의 15b와 같은 논리 하이 펄스신호를 발생한다. 그러면 플립플롭75은 상기 디코더73의 출력에 의해 토글되어 제15도의 15c와 같이 논리 하이신호를 래치한다. 또한 상기 카운터72의 출력을 수신하는 디코더74는 제15도의 15a와 같은 카운트데이타가 576일시 제15도의 15d와 같은 논리 로우 펄스신호를 발생한다. 상기 디코더74의 출력은 앤드게이트71로 인가되며, 상기 앤드게이트71은 상기 디코더74의 논리 로우 펄스를 수신하면, 상기 카운터72 및 플립플롭75의 리세트단자로 로우펄스신호를 출력한다. 그러면 상기 카운터72는 제15도의 15a와 같이 초기화되어 다시 카운트를 개시하며, 플립플롭75는 논리 하이 상태에서 논리 로우 상태로 천이된다.

따라서 상기 플립플롭75는 상기 제15도의 15c에 도시된 바와 같이 상기 카운트데이타가 512에서 576인 주기 동안 하이신호를 출력하게 됨을 알 수 있다. 그러므로 상기 플립플롭75는 576 비트의 주기 동안 512비트 주기는 논리 로우 상태를 유지하고 64비트 주기 동안 논리 하이 상태를 유지한다. 이는 상기 프리앰블데이타가 상기한 바와 576비트로 구성되는 코드(reversal code)이므로, 아이들모드에서는 제15도의 15c와 같이 576비트 주기 동안 64비트 주기 동안 전원을 공급하면 프리앰블데이타가 수신될시 어떤 상태에서도 프리앰블데이타를 수신할 수 있게 된다. 즉, 아이들모드에서 512 비트 주기 동안 오프되고 64비트 주기 동안 온되는 전원제어신호를 발생하면, 임의의 순간에 프리앰블데이타가 수신되더라도 안전하게 검출할 수 있다. 상기 플립플롭74의 출력은 제1전원제어신호BSS1으로서 합성부29로 인가된다. 그러면 상기 합성부29는 상기 제1전원제어신호BSS1을 전원제어신호BSS로 하여 스위치13으로 인가한다. 이로인해 상기 수신부11은 아이들모드에서 상기 제1전원제어신호BSS1에 의해 프리앰블데이타를 검출하기 위한 전원을 제15도의 15c와 같이 수신하게 된다.

위와같이 아이들모드를 수행하고 있는 상태에서 제15b도의 15e와 같이 프리앰블 검출신호 PAD가 발생되면, 상기 초기워드싱크 제어부32는 제15b도의 15g와 같이 제7인에이블신호EN7을 발생한다. 이때 제15b도의 15j와 같이 제5인에이블신호EN5는 논리 하이상태를 유지하고 있다. 따라서 상기 제5인에이블신호EN5 및 제7인에이블신호EN7을 수신하는 앤드게이트76은 제15b도의 15k와 같이 논리 하이신호로 천이된다. 그러면 상기 앤드게이트76의 출력에 의해 오아게이트77은 제15b도의 15k와 같이 제1전원제어신호BSS1을 온시킨다. 이는 프리앰블데이타를 검출한 후 어느 시점에서 워드싱크 데이타가 수신되는지 알 수 없으므로, 워드싱크검출신호 WSD가 수신될 때까지 상기 제1전원제어신호BSS1을 온상태를 유지하여야 한다.

상기와 같이 프리앰블데이타가 검출된 후, 상기 제1전원제어신호BSS1이 온된 상태에서 제15b도의 15h와 같이 워드싱크검출신호가 수신되면, 모드제어부33은 제15b도의 15j와 같이 제5인에이블신호EN5를 논리 로우신호로 천이시켜 아이들모드를 종료시키며, 동시에 15j와 같이 제4인에이블신호EN4를 논리 하이신호로 천이시켜 배치모드를 인에이블시킨다. 그러면 앤드게이트76은 상기 제5인에이블신호EN5에 의해 논리 로우상태로 천이되며, 따라서 오아게이트77로 제15b도의 15k와 같이 제1전원제어신호BSS1을 오프시킨다.

따라서 프리앰블검출신호PAD 발생시, 상기 제1전원제어신호BSS1은 상기 프리앰블검출신호 발생 위치에서 온되고, 상기 워드싱크 검출신호WSD발생시 오프된다.

두번째로 제16도 및 제17도를 참조하여 아이들모드를 수행하는 상태에서 프리앰블데이타를 검출하는 과정을 살펴보면, 쉬프트레지스터82는 직렬입력단자S1가 상기 수신부11의 출력단과 연결되고, 클럭CK단으로는 제1클럭CK1을 수신하며, 상기 제1인에이블신호EN1을 수신한다. 상기 제1인에이블신호EN1은 상기한 바와 같이 아이들모드에서는 항상 활성화되는 신호이며, 배치모드에서는 워드싱크 구간마다 활성화되는 신호이다. 또한 상기 프리앰블데이타는 576비트의 데이타로서 아이들모드에서는 상기한 바와 64비트 주기만 온된다. 따라서 상기 수신부11이 64비트 주기만 동작할 수 있으므로, 상기 프리앰블검출부22가 프리앰블데이타를 수신할 수 최대비트수는 64비트가 된다. 본 발명에서는 상기 프리앰블데이타에서 16비트의 데이타가 정상적으로 검출되면 프리앰블데이타가 수신된 것으로 가정한다. 따라서 상기 쉬프트레지스터82비트는 16비트 쉬프트레지스터로 구현한다.

상기 쉬프트레지스터82는 상기 수신부11로부터 출력되는 제17도의 17a와 같은 데이타DT를 수신하며, 제1클럭CK1에 의해 쉬프트시켜 저장한다. 따라서 상기 쉬프트레지스터82는 상기 수신부11로부터 출력되는 데이타DT를 저장하는 기능을 수행한다. 그리고 래치83은 상기 쉬프트레지스터82의 병렬출력단자Q15-Q0를 통해 출력되는 16비트의 데이타를 제17도의 17b와 같은 반전제1클럭CK1에 의해 래치하여 출력한다. 이때 상기 프리앰블데이타는 리버설코드이므로, 상기 래치83은 16비트 병렬데이타 중 홀수 비트 데이타들은 반전출력단자들을 통해 출력시키고 짝수 비트 데이타들은 비반전출력단자들을 통해 출력시킨다. 따라서 리버설코드의 프리앰블데이타가 수신될시 상기 래치82의 출력은 모두 하이 신호가 되거나 또는 로우신호가 된다. 낸드게이트84는 상기 래치83을 출력하는 16비트 병렬 데이타를 수신하여 부논리곱 출력한다. 따라서 상기 쉬프트레지스터82가 10101010 10101010의 16비트 데이타DT를 출력하면, 래치83은 11111111 11111111을 출력하며, 이로인해 낸드게이트84는 제17도의 17c와 같이 논리 로우 상태의 프리앰블검출신호PAD를 발생한다.

제18도-21도 및 제22도를 참조하여 프리앰블데이타를 검출한 후 첫번째 배치의 워드싱크 구간에서 워드싱크데이타를 검출하는 과정을 살펴본다. 먼저 POCSAG코드에서 워드싱크데이타는 상기한 바와 같이 7CD215D8H로 이루어지는 32비트의 정형화된 데이타이다. 그리고 무선호출 수신기의 디코더20은 상기 워드싱크데이타를 검출하는 시점에서 프레임데이타들의 워드를 동기시켜 수신되는 정보를 디코딩하게 되는 것이다. 그러므로 워드싱크데이타를 정확하게 검출해야만이 호출정보를 정확하게 서비스할 수 있게 되는 것이다.

따라서 쉬프트레지스터92는 32비트 쉬프트레지스터이며, 제2인에이블신호EN2는 상기한 바와 같이 첫번째 배치에서는 프리앰블데이타 검출후 첫번째 배치의 워드싱크데이타가 검출될 때까지 논리 하이신호를 유지하며, 이후에는 각 배치들의 워드싱크 구간에서 논리 하이신호를 유지하게 된다. 상기 쉬프트레지스터92는 상기 수신부11로부터 출력되는 제22도의 22a와 같은 데이타를 상기 제1클럭CK1에 의해 쉬프트시켜 저장하며, 래치93은 제22도의 22b와 같은 반전제1클럭CK1에 의해 상기 쉬프트레지스터92의 출력을 래치한다. 이때 상기 래치93을 출력하는 병렬데이타는 32비트의 데이타로서 비교부94로 인가된다.

상기 비교부94는 32개의 익스클루시브오아게이트(exclusive OR gate)들로 이루어지며, 상기 래치93을 출력하는 32비트의 병렬데이타를 각각 입력한다. 그리고 비교부94의 익스클루시브오아게이트들의 나머지 단자들은 32비트의 워드싱크데이타들을 각각 수신한다. 그러므로 상기 비교부94의 각 익스클루시브오아게이트들은 각각 수신되는 32비트들의 데이타DT와 워드싱크데이타를 각각 비트 단위로 비교하며, 수신되는 두 비트의 데이타가 동일한 논리를 갖는 경우 논리 로우신호를 발생하며 상이한 논리를 갖는 경우 논리 하이신호를 발생한다. 따라서 상기 비교부94에서 워드싱크데이타와 수신된 32비트의 데이타DT가 모두 동일한 논리를 갖는 경우 상기 32개의 익스클루시브오아게이트들은 모두 논리 로우신호를 출력하며, 상이한 경우에는 해당하는 비트에 대한 익스클루시브오아게이트들이 논리 하이신호를 출력하게 된다. 따라서 상기 익스클루시브오아게이트들을 출력하는 32비트 비교데이타E31-E0들의 논리를 검사하면 수신데이타가 워드싱크데이타인지 아닌지를 판단할 수 있다.

POCSAG코드 수신시 에러가 발생되면 상기 워드싱크데이타를 변형시킬 수 있다. 그러면 워드를 동기하는 과정에서 워드싱크데이타를 검출할 수 없게 되어 무선호출 서비스를 불가능하게 할 수 있다. 따라서 이런 것들을 보상하기 위하여 상기 워드싱크데이타를 검출할시 소정 비트수의 에러비트가 포함되더라도 설정한 비트수 이하의 에러가 감지되면 이를 워드싱크데이타로 판단할 필요가 있다. 이렇게 하면 호출정보를 서비스할시 필드 여건이 불량한 상황에서도 무선 호출 정보를 서비스할 수 있다.

에러검출부95는 상기 비교부94를 출력하는 32비트의 비교데이타E31-E0들의 논리 상태를 검사하여 에러 비트수를 가산 출력한다. 즉, 상기 에러검출부95는 상기 비교부94를 출력하는 32비트의 비교데이타E31-E0들 중 논리 하이 값을 갖는 비트 데이타들을 가산한다. 따라서 상기 에러검출부95를 출력을 분석하면 32비트의 데이타 중 워드싱크데이타와 상이한 값을 갖는 비트들의 수를 확인할 수 있다.

상기 에러검출부95는 제19도와 같이 구성할 수 있다. 그리고 제19도에서 제1가산부101-108은 제20a도와 같이 구성할 수 있으며, 제2가산부111-114, 제3가산부115-116 및 제4가산부117은 제20b도와 같이 구성할 수 있다.

상기 제20a도를 참조하여 제1가산부101-108의 동작을 살펴보면, 반가산기121-122는 상기 비교부94를 출력하는 4비트의 비교데이타들을 수신하여 가산한다. 그리고 상기 반가산기121-122의 출력에서 출력단S1의 출력들을 반가산기123의 입력단들에 각각 인가하는 동시에 캐리출력단C2의 출력들을 전가산기124의 입력단에 각각 인가한다. 그리고 반가산기123의 캐리출력단C2를 역시 상기 전가산기124의 입력단에 인가한다. 따라서 반가산기121-122는 4비트의 비교데이타들 중 에러가 발생된 비트들의 수를 가산하게 된다. 그리고 상기 반가산기123은 상기 반가산기121-122의 출력단S1으로부터 출력되는 가산데이타에서 에러가 발생된 비교데이타들을 가산하게 되며, 전가산기124는 상기 반가산기121-123들로부터 출력되는 캐리신호를 가산하게 되는 것이다.

그러므로 상기 제20a도와 같은 구성을 갖는 제1가산부101-108에서 수신된 4비트의 비교데이타가 모두 에러 비트인 경우(논리 하이) 전가산기124의 캐리출력단C4가 논리 하이신호를 출력하게 되며, 상기 4비트의 비교데이타 중 3비트가 에러비트인 경우에는 전가산기124의 출력단S2 및 반가산기123의 출력단S1이 논리 하이신호를 출력하게 되고, 상기 4비트의 비교데이타 중 2비트가 에러 비트인 경우에는 전가산기124의 출력단S2가 논리 하이신호를 출력하게 되며, 상기 4비트의 비교데이타 중 1비트가 에러 비트인 경우에는 반가산기123의 출력단S1이 논리 하이신호를 출력하게 된다. 그리고 4비트의 비교데이타에 에러비트가 포함되지 않은 경우에는 모드 논리 로우신호를 출력한다.

상기와 같은 방식으로 제1가산부101-108은 수신되는 32비트의 비교데이타E31-E0 중 각각 4비트의 비교데이타들을 수신하여 에러가 발생된 비교데이타들의 수를 가산한다. 제2가산부111-114는 각각 2개의 제1가산부 출력을 수신하여 에러가 발생된 비교데이타들의 수를 가산한다. 제3가산부115-116은 각각 2개의 제2가산부출력을 수신하여 에러가 발생된 비교데이타들의 수를 가산한다. 제4가산부117은 상기 제3가산부115-116의 출력을 수신하여 에러가 발생된 비교데이타들의 수를 가산한다. 본 발명에서는 32비트로 이루어지는 워드싱크데이타에서 4비트 이하로 에러가 발생되면 수신된 워드싱크데이타를 유효한 데이타로 판정한다.

상기 제20b도를 참조하여 제2가산부111-114, 제3가산부115-116 및 제4가산부117의 동작을 살펴보면, 반가산기126은 앞단 가산부들의 반가산기 출력단S1으로부터 출력되는 신호를 수신하여 가산한다. 그리고 전가산기127은 앞단 가산부들의 전가산기의 출력단S2로부터 출력되는 신호들 및 반가산기126의 캐리출력단C2로부터 출력되는 캐리신호를 수신하여 가산한다. 전가산기128은 앞단 가산부들의 전가산기출력S4 또는 C4로부터 출력되는 신호 및 전가산기127의 캐리출력단C4로부터 출력되는 캐리신호를 수신하여 가산한다.

따라서 상기 제2가산부111은 제1가산부101로부터 출력되는 에러 비교데이타들을 가산하여 출력한다. 즉, 상기 가산부111은 비교데이타E7-E0에서 에러가 발생된 비교데이타의 수를 가산하여 출력하게 되는 것이다. 이와 같은 방식으로 제2가산부112-114는 각각 비교데이타E15-E8, E23-E16, E31-E24에서 에러가 발생된 비교데이타의 수를 가산하여 각각 출력하게 된다. 이때 수신된 8비트의 비교데이타가 모드 에러

상태이면 각각 전가산기128의 출력단C8에 논리 하이신호가 발생된다. 이때 상기한 바와 같이 본 발명에서는 32비트의 워드싱크데이타 중에서 4비트 이하의 비교데이타가 에러이면 정상 워드싱크데이타의 검출로 간주하지만, 그 이상의 에러비교데이타가 발생되면 워드싱크데이타가 검출되지 않은 것으로 판정한다. 따라서 상기 제20b도의 전가산기128에서 출력단C8에 논리 하이신호가 발생되면, 이를 직접 에러판정부96으로 인가하여 수신된 데이타DT가 워드싱크데이타가 아님을 통보한다.

또한 상기 제3가산부115-116는 각각 제2가산부111-114의 출력을 수신하여 상기 제1가산부에서의 동작 과정과 동일한 수순으로 에러가 발생된 비교데이타의 수를 가산하며, 상기 제4가산부117도 상기 제3가산부115-116의 출력을 수신하여 에러가 발생된 비교데이타의 수를 가산한다. 따라서 상기 제20b도와 같은 구성을 갖는 제2가산부111-114, 제3가산부115-116 및 제4가산부117은 비교데이타들을 가산하는 과정에서 8개 이상의 비교데이타가 에러 상태이면 캐리출력단C8로 논리하이신호를 출력하며, 출력단S4로는 4개 이상의 에러 비교데이타의 발생을 표시하고, 출력단S2로는 2개 이상의 에러 비교데이타의 발생을 표시하며, 출력단S1으로는 0개 이상의 에러 비교데이타의 발생을 표시한다.

제21도를 참조하여 워드싱크데이타의 판정과정을 살펴보면, 에러판정부96은 상기 에러검출부95를 출력하는 신호 중 에러 상태의 비교데이타가 4비트 이하인 경우 워드싱크검출신호WSD를 발생한다. 따라서 상기 에러검출부96은 상기 제2가산부 111-114, 제3가산부 115-116 및 제4가산부 117의 출력단C8 신호 중 어느 하나라도 논리 하이신호로 입력되는 경우 상기 워드싱크검출신호WSD를 발생하지 않으며, 상기 출력단C8신호들이 모두 논리 로우 신호이면 상기 제4가산부 117의 S4, S2, S1신호의 상태를 디코딩하여 워드싱크검출신호WSD의 발생 유무를 판정한다.

먼저 7입력 노아게이트 137은 상기 제2가산부 111-114, 제3가산부 115-116 및 제4가산부 117의 출력단C8 신호를 수신하여 부논리합 출력한다. 이때 입력신호중 어느 하나라도 논리 하이신호가 수신되는 경우에는 상기 쉬프트레지스터92에 저장된 32비트 데이타DT가 적어도 워드싱크데이타와 8비트 이상 다른 상태이므로, 상기 노아게이트137은 논리 하이신호를 출력한다. 그리고 상기 7개의 입력신호 모두가 논리 로우 상태이면 논리 하이신호를 출력한다.

그리고 디코더131-135는 상기 제4가산부117의 S4, S2. S1출력단 신호를 수신하며, 상기 3개의 출력신호를 각각 디코딩하여 워드싱크데이타에서 4비트 이하의 에러 비트가 발생된 경우에만 어느 한 디코더가 논리 하이신호를 발생하게 되며, 5비트 이상의 에러비트가 발생되면 모든 디코더들이 논리 로우신호를 발생하게 된다. 그러면 오아게이트136은 상기 디코더131-135의 출력을 논리합하여 어느 한 디코더가 논리 하이신호를 발생하는 경우에만 역시 논리 하이신호를 출력한다.

상기 오아게이트136 및 노아게이트137의 출력을 수신하는 낸드게이트138은 상기 두 입력신호가 모두 논리 하이신호인 경우 워드싱크데이타의 수신으로 판정하여 로우 논리를 갖는 워드싱크검출신호WSD를 출력하며, 두 입력신호 중 어느 한 신호라도 논리 로우 상태이면 워드싱크데이타가 수신되지 않은 상태로 판정하여 하이 논리 상태를 유지시킨다.

따라서 제22도의 22b와 같이 워드싱크 구간에서 상기 제2에이블신호EN가 활성화되면, 쉬프트레지스터92는 수신되는 데이타DT를 제1클럭CK1에 의해 내부에 저장하며, 32비트의 워드싱크데이타가 저장된 상태에서 저장중인 데이타가 워드싱크데이타로 판정되면, 상기 에러판정부96은 제22도의 22c와 같이 워드싱크검출신호WSD를 발생하게 된다. 또한 본 발명에서는 워드싱크데이타를 검출할시 워드싱크패턴데이타를 이용한다. 여기서 상기 워드싱크패턴데이타라 함은 32비트의 워드싱크데이타 중 일부데이타를 말하는 것으로, 본 발명에서는 상기 워드싱크데이타 중 선행하는 소정 비트수의 데이타를 워드싱크패턴데이타로 설정한다. 또한 본 발명에서는 상기와 같은 워드싱크패턴데이타를 검출하여 워드싱크검출신호WSD와 동일한 기능을 수행하기 위하여, 상기 워드싱크패턴데이타를 워드싱크데이타의 선행하는 5비트 데이타로 가정한다. 이런 경우 상기 워드싱크패턴데이타는 1111이 된다.

제25도와 제27a도 및 제27b도를 참조하여 본 발명에 따른 워드싱크패턴검출신호WPD의 검출 과정을 살펴보면, 쉬프르트레지스터151은 5비트의 워드싱크패턴데이타를 정확하게 검출하기 위하여 5비트 쉬프트레지스터로 구현한다. 상기 쉬프트레지스터151은 인에이블단자EN이 상기 제어부21의 제3인에이블단자EN3과 연결되고, 직렬입력단자S1가 상기 수신부11과 연결되며, 클럭CK단으로 제1클럭CK1을 수신한다. 따라서 상기 쉬프트레지스터151은 상기 제3인에이블단자EN3에 의해 워드싱크 구간 시작위치에서 5비트 주기 동안 활성화되며, 상기 제3인에이블단자EN3에 의해 설정되는 워드싱크패턴 구간 동안 상기 수신부11로 부터 출력되는 데이타를 상기 제1클럭CK1에 의해 저장한다. 그리고 상기 워드싱크패턴 구간 동안 수신되는 데이타DT를 디코딩하여 워드싱크패턴데이타를 검출할시 워드싱크패턴검출신호WPD를 발생한다.

상기 워드싱크패턴검출신호WPD의 발생과정을 살펴보면, 상기 쉬프트레지스터151은 제27b도의 27e와 같은 제3인에이블단자EN3에 의해 워드싱크패턴 구간 동안 인에이블된다. 이때 상기 워드싱크패턴 구간은 제어부21의 워드싱크 구간제어부31에 의해 제27b도의 27d와 같이 워드싱크 구간의 시작위치에서 5비트 주기 동안 유지되는 신호이다. 상기 제27b도의 27e와 같은 제3인에이블신호EN3을 수신하는 쉬프트레지스터151은 워드싱크패턴 구간 동안 상기 제27b도의 27d와 같은 데이타DT를 수신하여 제1클럭CK1에 의해 저장한다. 그리고 디코더152는 상기 쉬프트레지스터151의 병렬출력단 Q4-Q0의 출력을 디코딩하여, 상기 쉬프트레지스터151로부터 출력되는 5비트 데이타가 워드싱크패턴데이타1111인가 검사한다. 이때 상기 쉬프트레지스터151이 출력하는 5비트 데이타가 워드싱크패턴데이타이면, 상기 디코더152는 제27b도의 27f와 같이 논리 로우의 워드싱크패턴검출신호WPD를 발생하고, 그렇지 않으면 논리 하이 상태를 유지한다. 따라서 상기 쉬프트레지스터151 및 디코더152는 워드싱크 구간의 시작위치에서 워드싱크패턴 구간 동안 수신되는 5비트의 데이타가 워드싱크패턴데이타이면 워드싱크패턴검출신호WPD를 발생하며, 상기 워드싱크패턴 구간 동안 수신된 5비트의 데이타가 워드싱크패턴데이타와 다른 데이타이면 워드싱크패턴검출신호WPD를 발생하지 않는다.

또한 상기 디코더152의 출력을 입력단자로 수신하는 플립플롭153은 상기 제어부21의 워드싱크제어부31로부터 출력되는 제27b도의 27g와 같은 제2클럭CK2에 의해 상기 디코더152의 출력을 래치한다. 그리고 인버터154는 상기 플립플롭153의 출력을 반전하여 워드싱크선택신호WSS로 출력한다. 따라서 상기 워드싱크선택신호WSS는 워드싱크패턴 구간에서 워드싱크패턴데이타가 검출되는 경우 제27b도의 27h와 같이 논리 하

이상태로 발생하며, 상기 워드싱크패턴 구간에서 워드싱크패턴데이타가 검출되지 않는 경우 논리 로우상태로 발생된다. 상기 워드싱크선택신호WSS는 워드싱크패턴검출신호WPD 발생시 나머지 비트수의 워드싱크 구간동안 지연동작을 수행하여 워드를 일치시키는 기능을 수행한다. 이런 동작은 후술하는 제26도에서 상세히 설명한다.

따라서 상기한 바와 같이 패턴검출부25는 제27a도의 27a와 같이 수신되는 데이타DT에서 워드싱크 구간에서 워드싱크패턴 구간 동안 수신되는 데이타를 디코딩하며, 디코딩한 결과 워드싱크데이타를 검출하며, 해당하는 시점에서 제27a도의 27b와 같이 워드싱크패턴검출신호WPD를 발생하는 동시에 제27a도의 27c와 같이 워드싱크선택신호WSS를 발생한다.

제23도 및 제24도를 참조하여 배치모드시의 제2전원제어신호BSS2의 발생과정을 살펴보면, 배치모드실행부27은 설정된 프레임 구간 및 워드싱크 구간에서 제2전원제어신호BSS2를 발생한다. 따라서 상기 배치모드실행부27은 배치모드에서 워드싱크검출신호WSD, 워드싱크패턴검출신호WPD 또는 배치주기신호에 동기되어 배치주기를 카운트하며, 설정된 프레임 구간 및 워드싱크 구간에서 상기 제2전원제어신호BSS2를 발생시키게 된다. 이때 상기 프레임 구간 및 워드싱크 구간에서 발생되는 상기 제2전원제어신호BSS2는 프레임 구간 및 워드싱크 구간보다 조금 앞서서 발생된다. 이는 워드싱크데이타 및 프레임데이타를 정확하게 검출하기 위함이다. 본 발명에서는 워드싱크 구간 및 프레임 구간 보다 16비트 선행하여 상기 제2전원제어신호BSS2를 발생한다고 가정한다. 또한 본 발명에서는 설정된 프레임이 세번째 프레임이라고 가정한다.

상기 제2도의 2d 및 2e에 도시된 바와 같이 워드싱크데이타는 32비트의 데이타이고, 프레임데이타는 어드레스코드워드 32비트 및 메세지코드워드32비트의 64비트로 이루어진 데이타이다. 이때 워드싱크데이타는 해당하는 배치의 워드를 동기시키기 위한 데이타이고, 어드레스코드워드는 수신되는 호출 정보가 자신을 호출하는 정보인지를 판단하는 데이타이다. 본 발명에서는 이전 상태에서 검출한 워드싱크검출신호WSD 또는 워드싱크패턴검출신호WPD를 이용하여 배치의 워드를 동기시킨 후 설정된 프레임 구간에서 프레임데이타를 검출하며, 이후 다음 배치의 워드싱크 구간에서 워드싱크데이타 또는 워드싱크패턴데이타를 검출하는 과정을 반복한다. 따라서 카운터142로 부터 출력되는 카운트트데이타 디코딩할시 먼저 첫번째 프레임 구간 부터 8번째 프레임 구간 순서로 검사하며 마지막 주기는 다음 배치의 워드싱크 구간이 된다. 따라서 하나의 배치는 544비트의 데이타(8프레임*64비트+워드싱크데이타32비트=544비트)이므로, 상기 카운터142의 카운트데이타를 이용하면 상기와 같은 배치데이타에서 각 프레임 구간 및 워드싱크 구간을 결정할 수 있다.

상기 카운터142의 출력을 살펴보면, 하기와 같다.

주기	카운트데이타	전원제어주기	비고
제1프레임 구간	0-63	0-64	
제2프레임 구간	64-127	48-128	
제3프레임 구간	128-191	112-192	본 발명의 설정 프레임 구간
제4프레임 구간	192-255	176-256	
제5프레임 구간	256-319	240-320	
제6프레임 구간	320-383	304-384	
제7프레임 구간	384-447	368-448	
제8프레임 구간	448-511	430-512	
워드싱크 구간	512-543	496-544	다음 배치의 워드싱크 구간

상기와 같은 카운트데이타를 발생하는 카운터142는 상기 제어부21로부터 출력되는 제4인에이블신호EN4에 의해 인에이블되며, 워드싱크검출신호WSD, 워드싱크패턴검출신호WPD 및 배치주기 종료신호에 의해 초기화된다. 즉, 상기 카운터 142는 배치모드시 항상 활성화 상태에 있는 제4인에이블신호EN4에 의해 항상 동작한다. 그리고 워드싱크검출신호WSD 또는 워드싱크패턴검출신호WPD 수신시, 다음 배치 주기의 프레임을 검출하기 위한 프레임 워드 동기가 되었으므로, 상기 카운터142를 초기화시킨 후 카운터를 재개한다. 또한 배터21 수행시, 해당 배치주기의 카운트를 종료한 상태에서 워드싱크검출신호WSD 또는 워드싱크패턴검출신호WPD가 수신되지 않은 경우, 디코더146에서 배치주기의 카운트 종료신호를 발생하게 되므로 상기카운터142는 초기화되어 다음 배치의 카운트데이타를 발생한다.

따라서 상기 카운터142는 상기한 바와 같이 3개의 신호에 의해 초기화 동작을 수행하게 되는 것이다. 먼저 워드싱크패턴검출신호WPD가 발생되는 경우, 워드싱크패턴 구간의 종료위치(본 발명에서느 워드싱크 구간의 시작위치에서 5비트 위치)에서 다시 카운트 동작을 재개한다. 이런 경우 상기 카운터142를 출력하는 카운트데이타는 상기 워드싱크 구간의 종료위치에서 27비트 앞서 카운트 동작이 재개되며, 이런 카운트데이타의 동기는 상기한 바와 같이 제26도와 같은 구성을 갖는 지연부28에서 보상한다. 두번째로 워드싱크검출신호WSD가 발생되는 경우, 워드싱크 구간의 종료위치에서 다시 카운트 동작을 재개하게 된다. 이런경우 상기 카운터 142를 출력하는 카운트데이타는 상기 워드싱크 구간의 종료위치에서 다시 다음 배치의 프레임 구간들을 카운트하게 되므로, 다음 배치의 프레임데이타에 대한 워드를 동기시키기 위한 별도의 지연동작을 수행하지 않는다. 세번째로 상기와 같은 워드싱크동기검출신호WSD 또는 워드싱크패턴검출신호WPD가 발생되지 않는 경우, 디코더146에 의해 상기 카운터142가 초기화되어 카운트 동작을 재개한다. 즉, 배치모드에서 워드싱크데이타 또는 워드싱크패턴데이타가 검출되지 않더라도, 본 발명에서는 배치주기로 워드싱크 구간 및 설정 프레임 구간에서 전원제어신호를 출력하여 정상적으로 배치모드를 수행하여 호출정보를 처리하게 되는 것이다.

상기 카운터142를 출력하는 카운트데이타는 상기 제3클럭CK3에 의해 순차적으로 증가되며, 디코더 143-146은 상기 카운트데이타를 수신하여 각각 설정된 값이 검출되는지 검사한다. 여기서 디코더143 및 144는 무선호출 수신기에서 설정된 프레임의 주기를 검출하는 기능을 수행한다. 즉, 상기 디코더143은 설정된

프레임 구간의 시작위치를 검출하고, 상기 디코더144는 설정된 프레임 구간의 종료위치를 검출하는 기능을 수행한다. 본 발명에서는 상기한 바와 같이 설정 프레임을 제3프레임으로 가정한 경우를 에로 하였으며, 디코더143은 설정 프레임 구간의 시작위치에서 16비트 앞선 값을 디코딩한다. 따라서 각 배치주기에서 제3프레임 구간은 제24도의 24a와 같이 128에서 192 사이이지만, 전원제어신호BSS는 설정된 프레임 구간의 시작위치보다 16비트 앞선 112에서 공급한다. 따라서 상기 디코더143은 상기 제24도의 24a와 같은 카운트데이타에서 112를 검출할시 제24c와 같이 논리 하이신호를 출력한다. 그러면 오아게이트147은 제24도의 24g와 같이 상기 디코더143의 출력에의해 논리 하이 펄스를 발생하며, 플립플롭148은 상기 오아게이트147의 출력에 의해 토글되어 제24도의 24h와 같이 논리 하이신호를 출력한다. 상기 플립플롭148을 출력하는 배치모드신호BMS는 상기 디코더114가 설정된 프레임 구간의 종료위치를 검출할 때까지 유지된다. 이때 상기 제24도의 24a와 같은 카운트데이타를 수신하는 디코더144는 상기 카운트데이타를 디코딩하여 192값을 가질시 제24도의 24d와 같이 논리 하이펄스를 발생한다. 그러면 상기 오아게이트147도 역시 상기 디코더144의 출력에 의해 제24도의 24g와 같이 논리 하이 펄스를 발생하며, 상기 플립플롭148은 상기 오아게이트147의 출력에 의해 토글되어 제24도의 24h와 같이 논리 로우신호로 천이된다. 따라서 상기 플립플롭148은 상기 디코더143에 의해 토글되어 논리 하이상태로 천이되고 상기 디코더144에 의해 토글되어 논리 로우상태로 천이되어, 설정된 프레임 구간에서 제2전원제어신호BSS2를 발생하기 위한 배치모드신호를 발생한다.

상기와 같이 설정된 프레임 구간에서 제24도의 24h와 같은 배치모드신호BMS를 발생한 후, 워드싱크 구간에서 배치모드신호BMS를 발생하게 된다. 디코더145는 상기 제24도의 24a와 같은 카운트데이타를 디코딩하여 워드싱크 구간의 시작위치를 검출한다. 이때 상기 카운트데이타에서 워드싱크 구간의 시작위치는 512이지만, 이보다 16비트 앞선 위치에서 제2전원제어신호BSS2를 발생하여야 하므로 상기 디코더145는 496에서 디코딩신호를 발생한다. 상기 제24도의 24a와 같은 카운트데이타를 수신하는 디코더145는 상기 카운트데이타가 496일시 제24도의 24e와 같이 논리 하이펄스를 발생한다. 그러면 상기 오아게이트147은 제24도의 24g와 같이 논리 하이펄스를 발생하며, 플립플롭148은 상기 디코더145의 논리 하이펄스에 의해 토글되어 제24도의 24h와 같이 워드싱크 구간의 시작위치에서 상기 배치모드신호 BMS를 논리 하이상태로 천이시킨다.

상기와 같이 워드싱크 구간에서 배치모드신호BMS가 논리 하이상태로 천이된 후 다시 논리 로우상태로 천이되는 경우는 위에서 살핀바와 같이 3가지의 경우가 있다. 먼저 워드싱크패턴검출신호WPD가 수신되는 경우, 상기 카운터142는 초기화 동작을 수행하여 카운트동작을 재개하게 된다. 따라서 워드싱크 구간에 발생되는 상기 배치모드신호BMS는 상기 카운트데이타가 워드싱크패턴 구간인 496에서 519까지의 주기에 상응하는 21비트 주기 동안만 인에이블된다. 그리고 상기 배치모드신호BMS는 워드싱크 구간의 종료위치에서 27비트 선행되어 발생되며, 이는 지연부28에 의해 27비트 지연되어 제2전원제어신호BSS2로 발생된다. 두번째로 워드싱크검출신호WSD가 수신되는 경우, 상기 카운터142는 초기화동작을 수행하여 카운트동작을 재개하게 된다. 따라서 워드싱크 구간에서 발생되는 상기 배치모드신호BMS는 상기 카운트데이타가 워드싱크 구간인 496에서 543까지의 주기에 상응하는 48비트 주기동안 인에이블된다. 세번째로 상기 워드싱크패턴검출신호WPD 또는 워드싱크검출신호WSD가 수신되지 않는 경우, 상기 카운터142는 디코더146의 출력에 의해 초기화되어 카운트 동작을 재개한다. 상기 디코더146은 배치주기의 종료위치 값을 디코딩하며, 이를 다시 말하면 다음 배치의 워드싱크 구간의 종료위치가 된다. 따라서 상기 디코더146은 정상적으로 워드싱크데이타를 검출하지 못한 경우에도 배치모드를 계속 수행시키기 위한 유사 워드싱크검출신호가 된다. 따라서 상기 플립플롭148을 출력하는 배치모드신호BMS에서 워드싱크 구간의 종료신호는 위와 같은 3가지 형태로 발생될 수 있음을 알 수 있다.

상기와 같이 동작하는 배치모드실행부27은 제4인에이블신호EN4가 디스에이블되어 아이들모드로 천이되지 않는한 계속하여 상기와 같은 배치모드 동작을 수행하게 된다.

상기와 같은 배치모드신호BMS는 워드싱크패턴검출신호WPD에 의해 수행되는 경우와 워드싱크검출신호WSD에 의해 수행되는 경우에 따라 각각 다르게 처리된다. 즉, 전자의 경우에는 상기 배치모드신호BMS를 27비트 지연시켜 제2전원제어신호BSS2를 발생시키고, 후자의 경우에는 상기 배치모드신호를 그대로 출력하여 제2전원제어신호BSS2를 발생한다. 또한 워드싱크패턴검출신호WPD 및 워드싱크검출신호WSD가 모두 발생되지 않은 경우에도 상기 후자의 경우와 동일하게 수행시킨다. 상기와 같은 동작은 지연부28에 의해 수행된다.

제26도와 제30a도 및 제30b도를 참조하여 상기 지연부28의 동작을 살펴보면, 상기 지연부28은 상기 배치모드실행부27을 출력하는 배치모드신호BMS를 지연하여 지연배치모드신호DBMS를 발생하고, 상기 워드싱크선택신호WSS의 논리에 따라 지연 지연배치모드신호DBMS 또는 배치모드신호BMS를 선택하여 제2전원제어신호BSS2로 출력한다. 여기서 상기 워드싱크패턴데이타는 5비트의 데이타로 가정하였으므로, 상기 워드싱크패턴검출신호WPD 검출시 실절적인 워드싱크 구간의 종료위치는 27비트 뒤에 나타난다(32-5=27).

따라서 쉬프트레지스터161은 27비트 쉬프트레지스터가 되며, 상기 쉬프트레지스터161의 출력은 지연배치모드신호DBMS가 된다. 즉, 상기 쉬프트레지스터161은 상기 배치모드신호BMS를 직렬입력단자SI로 수신하며, 제1클럭CK1에 의해 수신되는 배치모드신호BMS를 쉬프트시키며 저장한다. 그러므로 상기 쉬프트레지스터161의 직렬출력단자SO로 출력되는 데이타는 상기 배치모드신호BMS가 27비트 지연된 지연배치모드신호DBMS가 된다. 따라서 상기 지연배치모드신호DBMS는 워드싱크 패턴데이타가 검출된 후 27비트 지연된 후, 해당하는 배치주기에서 워드싱크 구간의 종료위치를 지나 제1프레임 구간의 시작위치에서 정확하게 동기된다.

상기 지연배치모드신호DBMS를 제1단자로 수신하고 상기 배치모드신호BMS를 제2단자로 수신하는 멀티플렉서162는 상기 패턴검출부25의 워드싱크선택신호WSS에 의해 상기 입력신호를 선택출력한다. 즉, 상기 멀티플렉서162는 상기 워드싱크패턴데이타 검출시 상기 지연배치모드신호DBMS를 선택하여 제2전원제어신호BSS2로 출력하며, 워드싱크데이타 검출시 또는 워드싱크패턴데이타 및 워드싱크데이타가 검출되지 않았을시 상기 배치모드신호BMS를 선택하여 제2전원제어신호BSS로 출력한다.

상기 제30a도를 참조하여 워드싱크패턴검출신호WPD 발생시의 동작을 살펴보면, 30a와 같이 데이타DT가 수신되는 경우, 상기 배치모드실행부27은 워드싱크 구간의 시작위치512 보다 16비트 앞선 위치에서 배치모드신호BMS를 발생한다. 이때 상기 워드싱크선택신호WSS가 30f와 같이 논리 로우상태인 경우, 상기 멀티플

렉서162는 제2단자로 수신되는 배치모드신호BMS를 선택하여 제2전원제어신호BSS로 출력한다. 따라서 상기 제2전원제어신호BSS2는 30b와 같이 논리 하이상태로 출력되고 있는 상태이다.

이때 상기 제어부21의 워드싱크 구간제어부31은 워드싱크 구간의 시작위치512에서 시작되어 워드싱크패턴 구간 동안 활성화되는 제3인에이블신호EN3을 30c와 같이 출력한다. 그러면 상기 패턴제어부25는 상기 워드싱크패턴 구간 동안 수신되는 데이타DT를 디코딩하여 워드싱크패턴데이타 검출시 30d와 같은 워드싱크패턴검출신호WPD를 발생한다. 그리고 상기 패턴제어부25는 30e와 같은 제2클럭CK2에 의해 상기 워드싱크패턴검출신호WPD를 래치하여 30f와 같은 워드싱크선택신호WSS를 발생한다. 이때 상기 워드싱크패턴검출신호WPD가 발생되면, 상기 배치모드실행부26의 카운터142는 초기화되어 다시 카운트 동작을 재개한다. 따라서 상기 배치모드실행부27로 부터 출력되는 배치모드신호BMS는 논리 로우상태로 천이되며, 멀티플렉서162도 상기 배치모드신호BMS의 천이에 의해 30b와 같이 제2전원제어신호BSS2를 오프시킨다. 따라서 상기 전원제어신호BSS가 워드싱크 구간에 오프되므로 상기 수신부11의 동작도 오프된다. 따라서 상기 데이타DT는 30a와 같이 수신되지 않는다. 즉, 다시말하면, 상기 워드싱크패턴데이타가 검출되면, 상기 수신부11로 공급되는 동작전원이 차단되어 워드싱크 구간의 데이타DT를 더 이상 분석하지 않고 워드싱크데이타가 검출된 것과 동일하게 동작한다. 이때 워드싱크검출부23은 상기 수신부11로 부터 수신되는 데이타DT가 없으므로 30g와 같이 워드싱크 구간이 종료될시까지 워드싱크검출신호WSD를 발생하지 못한다. 또한 배치모드실행부27의 카운터142가 544까지 카운트하지 못하므로, 상기 디코더146의 출력도 발생되지 않는다.

또한 지연부28의 멀티플렉서162는 상기 논리 하이상태의 워드싱크선택신호WSS에 의해 제1단자로 수신되는 지연배치모드신호DBMS를 선택하여 제2전원제어신호BSS2로 출력한다. 이는 상기 워드싱크패턴검출신호WPD가 상기 워드싱크검출신호WSD보다 27비트 선행하여 발생되므로, 상기 워드싱크 구간 종료위치까지 대기한 후 워드를 동기시키기 위함이다. 따라서 상기 배치모드신호BMS를 수신하는 쉬프트레지스터161은 상기 배치모드신호BMS를 제1클럭CK1에 의해 쉬프트시켜 저장하며, 27비트 지연후에 출력단자SO를 통해 상기 멀티플렉서162의 제1단자에 나타난다. 이때 상기 워드선택신호WSS가 30f와 같이 논리 하이 상태이므로 상기 멀티플렉서162는 상기 지연배치모드신호DBMS를 선택하여 제2전원제어신호BSS2로 출력하게 된다. 이때 상기 쉬프트레지스터161을 출력하는 지연배치모드신호DBMS는 워드싱크 구간이 종료된 후 제1프레임 구간의 시작위치에서 발생된다.

제30b도를 참조하여 워드싱크검출신호WSD 발생시의 동작 과정을 살펴보면, 30h와 같이 데이타DT가 수신되는 경우, 상기한 바와 같이 상기 배치모드실행부27은 워드싱크 구간의 시작위치512보다 16비트 앞선 위치에서 배치모드신호BMS를 발생한다. 이때 상기 워드싱크선택신호WSS가 30m과 같이 논리 로우상태인 경우, 상기 멀티플렉서162는 제2단자로 수신되는 배치모드신호BMS를 선택하여 제2전원제어신호BSS2로 출력한다. 따라서 상기 제2전원제어신호BSS2는 30i와 같이 논리 하이상태로 출력되고 있는 상태이다.

이때 상기 제어부21의 워드싱크 구간제어부31은 워드싱크 구간의 시작위치512에서 시작되어 워드싱크패턴 구간 동안 활성화되는 제3인에이블신호EN3을 30j와 같이 출력한다. 그러면 상기 패턴제어부25는 상기 워드싱크패턴 구간 동안 수신되는 데이타DT를 디코딩하여 워드싱크패턴데이타 검출한다. 이때 상기 워드싱크데이타에 에러가 포함되어 워드싱크패턴데이타가 정상적으로 검출되지 않으면, 상기 패턴검출부25는 워드싱크패턴 구간 동안 30K와 같이 워드싱크패턴검출신호WPD를 발생한다. 이런경우, 상기 패턴제어부25는 30l과 같은 제2클럭CK2에 의해 상기 워드싱크패턴검출신호WPD를 래치하여 30m과 같은 논리 로우상태의 워드싱크선택신호WSS를 발생한다. 이때 상기 워드싱크패턴검출신호WPD가 발생되지않으면, 배치모드실행부27의 카운터142는 계속하여 카운트데이타를 발생한다. 따라서 상기 배치모드신호BMS는 30j와 같이 워드싱크패턴 구간이 경과하더라도 논리 하이상태를 유지한다. 그리고 상기 지연부28의 멀티플렉서162는 상기 30m과 같은 워드선택신호WSS에 의해 상기 배치모드신호BMS를 선택하여 제2전원제어신호BSS2로 출력한다.

따라서 상기 수신부11은 워드싱크 구간 동안 동작전원을 공급받게 되며, 워드싱크 구간 동안 워드싱크검출부23은 상기 수신부23으로 부터 출력되는 32비트의 데이타DT를 분석한다. 이때 상기 워드싱크검출부23은 워드싱크 구간에서 수신되는 데이타 중에서 워드싱크데이타와 4비트 이하의 에러 비트가 발생되는 경우에도 워드싱크데이타의 수신으로 판단하여 워드싱크검출신호WSD를 발생한다. 따라서 상기 워드싱크패턴데이타가 에러비트를 포함하더라도, 전체 워드싱크데이타 중 4비트 이하의 에러 비트가 검출되는 경우에는 상기 워드싱크검출신호WSD가 발생됨을 알 수 있다. 이때 상기 워드싱크검출부23이 30h과 같이 워드싱크검출신호WSD를 발생하면, 상기 배치모드실행부27은 상기 배치모드신호BMS를 논리 로우상태로 천이시킨다. 그러면 지연부28은 상기 배치모드신호BMS를 선택하여 제2전원제어신호BSS2로 출력하는 상태이므로, 상기 제2전원제어신호BSS2는 워드싱크 구간이 종료된 후 제1프레임이 시작되는 위치에서 30i와 같이 오프된다.

또한 상기 워드싱크패턴검출신호WPD 및 워드싱크검출신호WSD 모두가 수신되지 않는 경우, 상기 배치모드실행부27은 디코더146에 의해 배치주기가 종료되는 시점에서 초기화되는 배치모드신호BMS를 발생한다. 이런 경우에는 상기한 워드싱크검출신호WSD 발생시와 동일한 수순으로 진행된다.

상기한 바와 본 발명은 무선호출수신기에서 배치모드를 수행할시 전원을 절약하며, 또한 워드싱크데이타에 이상이 발생되더라도 배치모드를 수행하여 호출 기능을 서비스할 수 있다. 즉, 배치모드 수행시 최초의 배치에서는 32비트의 워드싱크데이타를 검출한 후 설정된 프레임데이타를 검출하며, 이후 두번째 배치부터 마지막 배치까지는 워드싱크패턴데이타를 검출하여 워드를 동기시킨 후 설정된 프레임데이타르 검출한다. 이때 무선호출수신기에서 수신하는 하나의 POCSAG코드는 수십개의 배치로 이루어지므로, 상기 각 배치에서 워드싱크 구간의 전원제어신호를 제어하면 전원을 절약할 수 있게되는 것이다.

제28도 및 제29도를 참조하면 본 발명에 따른 전원절약 동작을 살펴보면, 먼저 28a와 같이 데이타DT가 수신된다고 가정한다. 제어부21은 프리앰블데이타 검출후 최초의 배치에서는 상기 패턴검출부25를 활성화시키지 않는다. 이는 프리앰블데이타 검출후 어느 시점에서 워드싱크데이타가 위치되어 있는지 알 수 없기 때문이다. 따라서 최초 배치에서는 상기 워드싱크검출부23이 활성화되며, 상기 워드싱크검출부23이 28b와 같이 워드싱크검출신호WSD를 발생하면, 상기 제어부21은 28c와 같이 배치모드를 활성화시키는 제4인에이블신호EN4를 발생시킨다. 그러면 배치모드 실행부27이 활성화되어 배치주기로 워드싱크 구간 및 설정 프레임 구간에서 제2전원제어신호BSS2를 발생하기 위한 동작을 수행한다. 즉, 상기 배치모드실행부27은 상기 워드싱크검출신호WSD 발생시 초기화되며, 28d와 같이 카운트동작을 재개하여 설정된 프레임 구간에서

28e와 같은 배치모드신호BMS를 발생한다. 이때 지연부28은 최초 배치에서는 상기 배치모드실행부27로 부터 출력되는 배치모드신호BMS를 선택하여 28h와 같이 제2전원제어신호BSS2로 출력한다.

상기과 같이 배치모드가 시작되면, 상기 제어부21은 두번째 배치 이후 부터 워드싱크주기신호를 발생한다. 그러면 패턴검출부25는 상기 워드싱크 구간의 시작위치에서 워드싱크패턴 구간 동안 수신되는 데이타DT를 분석한다. 이때 상기 워드싱크패턴 구간동안 수신되는 데이타DT가 워드싱크패턴데이타인 경우, 상기 패턴검출부25는 28b와 같이 워드싱크패턴검출신호WPD를 발생한다. 그러면 상기 배치모드실행부27은 초기화되어 28e와 같은 배치모드신호BMS를 발생한다. 이때 제28도의 28g와 같이 워드싱크선택신호WSS가 논리 로우 상태를 유지하는 상태이므로, 상기 지연부28은 상기 제2단자12로 수신되는 제28도의 28e와 같은 배치모드신호BMS를 선택하여 제2전원제어신호BSS2로 출력한다. 따라서 제28도의 28h와 같이 상기 지연부28은 워드싱크 구간에서 상기 배치모드신호BMS를 선택하여 제2전원제어신호BSS2로 출력하게 된다.

이후 제28도의 28g와 같이 상기 워드싱크선택신호WSS는 논리 하이신호로 천이된다. 이때 상기 지연부28의 쉬프트레지스터161은 상기 배치모드신호BMS를 27비트 지연하여 지연배치모드신호DBMS를 발생하며, 멀티플렉서162는 상기 워드싱크선택신호WSS에 의해 제1입력단자11의 출력을 선택한다. 따라서 제28도의 28h와 같이 상기 지연부28은 설정된 프레임 구간에서 상기 지연배치모드신호DBMS를 선택하여 제2전원제어신호BSS2로 출력하게 된다.

제29도를 참조하면, 본 발명에 따른 무선호출수신기의 배치모드에서의 전원제어는 29a와 같이 POCSAG코드가 수신되면, 29b와 같이 워드싱크 구간에서는 워드싱크패턴데이타 검출시 전원제어신호BSS의 공급을 차단하여 전원을 절약하며, 설정된 프레임 구간에서는 정상적으로 전원을 공급한다.

따라서 통상 1프레임데이타를 검출하는 경우, 3개의 워드(워드싱크데이타 32비트+설정 프레임의 어드레스코드워드 32비트+설정 프레임의 메세지코드워드32비트=96비트)를 검출할 수 있도록 전원을 공급해야한다. 여기서 워드싱크패턴데이타를 5비트로 가정하면, 본 발명에서는 5비트+2워드(워드싱크패턴데이타5비트 +설정 프레임의 어드레스코드워드 32비트+설정 프레임의 메세지코드워드 32비트 =69비트)를 검출할 수 있는 전원만 공급하면 된다. 따라서 1배치당 27비트 주기 동안 공급되는 전원을 절약할 수 있어, 1배치 당 약 28.1%의 전원을 절약할 수 있게된다. 이때 상기와 같은 전원 절약 기능을 사용하는 경우, 워드싱크 구간의 시작위치에서 정확하게 워드싱크패턴 구간의 데이타만을 분석하여야 하며, 워드싱크패턴 구간에서 워드싱크패턴데이타가 검출되는 않는 경우에는 32비트이 워드싱크데이타를 분석하여 워드를 동기시켜야한다. 상기한 바와 같이 하나의 POCSAG코드는 통상 30배치에서 60배치 사이의 수를 가지므로, 배치모드 수행시 전원을 절약할 수 있는 효과가 있음을 알 수 있다.

제31도와 제32a도-제32c도를 참조하여 전송종료검출부24의 동작을 살펴보면, 상기 전송종료검출부24는 워드싱크 구간 동안 활성화되는 제2인에이블신호EN2에 의해 동작되며, 수신되는 데이타DT를 분석하여 전송종료데이타 검출시 전송종료신호ETX를 발생한다. 쉬프트레지스터172는 16비트 쉬프트레지스터이며, 상기 제2인에이블신호EN2에 의해 인에이블되고 수신되는 데이타DT를 제1클럭CK1에 의해 저장한다.

일반적으로 POCSAG코드에서 전송종료데이타는 0데이타를 연속적으로 전송하거나 또는 1데이타를 연속적으로 전송한다. 본 발명에서는 워드싱크 구간에 0데이타 또는 1데이타가 연속하여 16비트 이상 수신시 전송종료데이타의 수신으로 간주하여 전송종료신호ETX를 발생한다. 따라서 상기 쉬프트레지스터172는 16비트 쉬프트레지스터로서, 제32a도의 32b와 같이 수신되는 제2인에이블신호EN2에 의해 인에이블되며, 제32a도의 32a와 같이 워드싱크 구간 동안 수신되는 데이타DT를 상기 제1클럭CK1에 의해 저장하며, 16비트 이상 연속하는 0 데이타 또는 1데이타를 검출할시 제32a도의 32c와 같이 전송종료신호ETX를 발생한다.

먼저 제32b도를 참조하여 연속되는 0데이타가 수신될시의 전송종료신호ETX 발생과정을 살펴보면, 워드싱크 구간 동안 32d와 같은 데이타DT가 수신되면, 쉬프트레지스터172는 수신되는 DT를 저장하며, 래치173은 반전된 제1클럭CK1에 의해 상기 쉬프트레지스터172의 병렬출력단을 출력하는 16비트 데이타를 래치한다. 그리고 인버터174는 상기 래치173의 출력을 반전하여 디코더176으로 인가한다. 이때 상기 데이타DT가 연속되는 0데이타인 경우에는 상기 디코더176으로 인가되는 16비트 데이타는 모두 1데이타가 되므로 32e와 같이 제2전송종료신호ETX2를 발생한다. 그러면 오아게이트177은 상기 제2전송종료신호ETX2에 의해 32g와 같은 전송종료신호ETX를 발생한다.

두번째로 제32c도를 참조하여 연속되는 1데이타가 수신될시의 전송종료신호ETX 발생과정을 살펴보면, 워드싱크 구간 동안 32h와 같은 데이타DT가 수신되면, 쉬프트레지스터172는 수신되는 DT를 저장하며, 래치173은 반전된 제1클럭CK1에 의해 상기 쉬프트레지스터172의 병렬출력단을 출력하는 16비트 데이타를 래치한다. 이때 상기 데이타DT가 연속되는 1 데이타인 경우에는 상기 디코더175으로 인가되는 16비트 데이타는 모두 1데이타가 되므로 32j와 같이 제1전송종료신호ETX1을 발생한다. 그러면 오아게이트177은 상기 제1전송종료신호ETX1에 의해 32K와 같은 전송종료신호ETX를 발생한다.

제33도 및 제34a도-제34h도를 참조하여 본 발명에 따른 무선호출수신기의 전원제어과정을 살펴본다. 여기서 아이들모드는 상기한 바와 같이 576비트 주기로 64비트 주기 동안 전원제어신호BSS를 온시키고 나머지 512비트 주기동안은 전원제어신호BSS를 오프시키며, 프리앰블데이타를 탐색하는 모드를 의미한다. 그리고 배치모드는 POCSAG코드가 수신되는 상태에서 544비트 주기의 배치주기에서 워드싱크 구간 및 설정된 프레임 구간에서 전원제어신호BSS를 온시키고 나머지 프레임 구간 동안은 전원제어신호BSS를 오프시키며, 설정된 프레임데이타를 탐색하는 모드를 의미한다.

먼저 아이들모드시 제어부21은 제5인에이블신호EN5를 활성화시켜 아이들모드실행부26을 인에이블시키며, 제1인에이블신호EN1을 활성화시켜 프리앰블검출부22를 인에이블시킨다. 그러면 상기 아이들모드실행부26은 311단계-315단계를 수행하면서 프리앰블데이타검출신호PAD가 발생될 때까지 아이들모드의 전원제어신호BSS를 발생한다. 즉, 상기 아이들모드실행부26은 상기 제5인에이블신호EN5가 활성되되는 아이들모드에서 프리앰블데이타를 검출할 수 있도록 전원제어신호BSS를 발생한다. 상기 전원제어신호BSS가 온되는 64비트 주기에서 수신부11은 동작전원을 수신하게 되므로, 수신되는 무선 호출정보를 디지탈데이타로 변환하여 출력한다. 그리고 상기 프리앰블검출부22는 상기 수신부11로 부터 수신되는 데이타를 분석하여 프리앰블데이타의 수신 유무를 검출한다. 상기 프리앰블데이타는 576비트로 이루어지며 일정형태를 갖는 코드(reversal code)로 이루어져 있으므로, 상기 프리앰블검출부22는 576비트의 프리앰블데이타 중 일부만을

검출하면 프리앰블데이타의 수신으로 판별 할 수 있다. 따라서 아이들모드에서 상기 아이들모드실행부26은 프리앰블데이타 검출시까지 311단계에서 64비트 주기 동안 전원제어신호를 온시키고, 이후 313단계에서 512비트 주기 동안 전원제어신호BSS를 오프시키며 대기하는 동작을 반복적으로 실행한다.

이때 상기 프리앰블검출부22가 프리앰블검출신호PAD를 발생하면, 제어부21은 프리앰블데이타의 검출을 인지하고 워드싱크데이타의 수신유무를 검사한다.

제34a도를 참조하여 프리앰블검출신호PAD 수신시의 배치모드 수행 과정을 살펴본다. 상기 프리앰블검출신호PAD가 발생되면, 상기 제어부21은 313단계에서 이를 인지하고 제2인에이블신호EN2를 활성화시킨다.

이때 상기 제2인에이블신호EN2는 상기 제5인에이블신호EN5와 제7인에이블신호EN7을 논리곱한 주기 동안 유지된다. 상기 제7인에이블신호EN7은 상기 프리앰블검출신호PAD 발생시 인에이블되어 576비트 주기동안 활성화되는 신호이다. 또한 아이들모드실행부26은 제34a도의 34b와 같이 상기 제5인에이블신호EN5와 제7인에이블신호EN7을 논리곱한 주기 동안 전원제어신호BSS를 온시킨다. 이는 프리앰블검출신호PAD가 576비트의 프리앰블데이타 중 어느 위치에서 검출된 상태인지 알 수 없으므로 최대 576비트 주기동안 전원제어신호BSS를 온시키고, 이렇게 동작전원이 공급되는 동안 워드싱크검출부23에서 워드싱크데이타를 검출하기 위함이다. 따라서 프리앰블검출신호PAD가 발생되면 제어부23은 아이들모드실행부26을 제어하여 프리앰블검출후 워드싱크데이타가 검출될 때까지 전원제어신호BSS를 온시키며, 워드싱크 검출부23을 동작시켜 워드싱크데이타의 수신유무를 검사한다. 이때 상기 576비트 주기동안 상기 워드싱크검출부23으로 부터 워드싱크검출신호WSD가 수신되지 않으면 상기 제어부21은 상기 제2인에이블신호EN2를 디스에이블시키고, 아이들모드실행부26는 315단계에서 아이들모드의 전원제어신호BSS를 오프시킨다. 그러면 상기 아이들모드실행부27은 315 및 311단계를 반복 수행하면서 상기한 바와 같은 아이들모드를 실행한다.

그러나 상기 제어부21이 317단계에서 워드싱크검출부23으로 부터 워드싱크검출신호WSD를 수신하면, 상기 제5인에이블신호EN5를 디스에이블시키고 제4인에이블신호EN4를 인에이블시킨다. 그러면 상기 아이들모드실행부26은 디스에이블되어 제34a도의 34b와 같이 처음 배치의 워드싱크 구간의 종료 위치에서 전원제어신호BSS의 발생 동작을 중시하며, 상기 배치모드실행부27은 인에이블되어 배치모드에 따른 전원제어신호BSS 발생 동작을 수행한다. 또한 상기 제어부21은 상기 제2인에이블신호EN2를 활성화시킨다. 상기 제2인에이블신호EN2는 POCSAG코드의 각 배치주기에서 워드싱크 구간 동안 활성화된다.

상기 배치모드실행부27은 상기 제5인에이블신호EN5가 활성화되면, 설정된 프레임 주기 및 워드싱크 구간에서 전원제어신호BSS를 온시킨다. 따라서 상기한 바와 같이 프리앰블검출신호PAD 발생 후 최초 배치의 워드싱크검출신호WSD가 발생되면, 상기 배치모드실행부27은 설정된 프레임 구간까지 전원제어신호BSS를 오프시킨다. 이후 설정된 프레임 구간의 시작위치가 되면 상기 배치모드실행부27은 319단계에서 전원제어신호BSS를 온시키며, 상기 전원제어신호BSS의 온된 상태에서 해당하는 프레임 구간의 종료위치가 되면, 323단계 또는 327단계에서 상기 배치모드실행부27은 상기 전원제어신호BSS를 오프시킨다.

이때 무선호출수신기의 디코더부12은 크게 전원제어신호BSS를 발생하는 구성 및 수신되는 데이타를 디코딩하는 구성을 이루어진다. 본 발명은 상기와 같은 디코더부12 중 전원제어신호BSS를 제어하는 구성을 도시하고 있다. 따라서 도시하지 않은 디코더의 구성은 상기와 같이 설정된 프레임 구간에서 전원제어신호BSS가 온되면, 수신되는 데이타를 디코딩한 후, 321단계에서 수신된 프레임의 어드레스코드워드를 자기 어드레스 정보와 비교한다. 이때 수신된 프레임의 어드레스코드워드가 자신의 어드레스 정보와 동일한 경우에는 자기 호출 정보이므로, 325단계에서 프레임의 메세지코드워드를 저장하며, 수신된 프레임의 어드레스코드워드가 자신의 어드레스 정보와 상이한 경우에는 수신된 프레임의 메세지코드워드를 무시한다. 따라서 상기 배치모드실행부27은 제34a도의 34b와 같이 상기와 같이 설정된 프레임 구간의 시작위치에서 전원제어신호BSS를 온시키고 설정된 프레임 구간의 종료위치에서 전원제어신호BSS를 오프시킨다.

이후 상기 제어부21은 두번째 배치의 워드싱크 구간 동안 워드싱크데이타의 수신유무를 분석하기 위하여 상기 제2인에이블신호EN2를 활성화시키는 동시에 워드싱크패턴데이타의 수신유무를 분석하기 위하여 제3인에이블신호EN3을 발생한다. 여기서 상기 제2인에이블신호EN2는 워드싱크 구간 동안 활성화되는 신호이며, 제3인에이블신호EN3은 워드싱크패턴 구간 동안 활성화되는 신호이다. 상기 워드싱크패턴 데이타는 워드싱크데이타의 선행하는 소정 수의 비트들로 이루어지므로, 상기 워드싱크패턴 구간도 상기 워드싱크 구간의 시작위치에서 상기 워드싱크패턴데이타의 비트수 만큼의 주기를 가짐을 알 수 잇다.

또한 배치모드실행부27은 323단계에서 워드싱크패턴데이타 또는 워드싱크데이타를 검출하기 위하여 제34A도의 34b와 같이 워드싱크 구간의 시작위치에서 전원제어신호BSS를 온시킨다. 상기 전원제어신호BSS가 온 되면 상기 수신부11는 동작전원을 공급받게 되어 수신되는 호출정보를 디지탈데이타로 변환하여 출력한다. 그러면 상기 프리앰블검출부22, 워드싱크검출부23, 전송종료검출부24 및 패턴검출부25는 상기 수신부11로 출력되는 데이타를 저장한다. 이때 상기 패턴검출부25는 상기한 바와 같이 워드싱크패턴 구간 동안 인에이블된다. 그리고 상기 워드싱크패턴 구간 동안 워드싱크패턴데이타가 수신될시 상기 패턴검출부25는 워드싱크패턴검출신호WPD 및 워드싱크선택신호WSS를 발생한다. 그러면 331단계에서 상기 워드싱크패턴검출신호WPD의 검출을 인지하고, 상기 배치모드실행부27은 333단계에서 전원제어신호BSS를 오프시킨다. 이때 지연부28은 상기 배치모드실행부27의 출력을 지연하는 수단 및 상기 배치모드실행부27의 출력 및 지연수단의 출력을 입력하며 상기 워드싱크선택신호WSS에 의해 입력되는 신호를 선택하여 출력하는 수단으로 구성된다. 따라서 워드싱크 구간에서 워드싱크검출신호WPD 발생시, 상기 배치모드실행부27은 상기 전원제어신호BSS를 오프시키며, 이후 상기 지연부28은 상기 워드싱크선택신호WSS에 의해 지연수단의 출력을 선택한다. 따라서 워드싱크 구간에서 상기 지연부28을 출력하는 전원제어신호BSS는 제34a도의 34b에 도시된 바와 같이 워드싱크패턴 구간 동안 온 됨을 알 수 있다.

이때 상기 워드싱크패턴데이타는 워드싱크데이타보다 비트 수가 작은 데이타이다. 따라서 설정된 프레임 구간에서 전원제어신호BSS를 온시키기 위해서는 워드싱크데이타의 비트수-워드싱크패턴데이타의 비트 수만큼 지연하여야 한다. 즉, 상기 워드싱크패턴데이타 검출시 워드싱크데이타가 수신되었음을 인지하고 전원제어신호BSS를 오프시켰지만, 해당하는 배치주기의 워드들을 동기시키기 위해서 상기 배치모드신호BMS를 워드싱크 구간의 종료위치까지 지연시켜야한다. 따라서 지연부335는 335단계 및 337단계에서 워드싱크 구간의 종료위치까지 상기 배치모드실행부27의 출력을 지연시켜 워드를 동기시킨다. 그리고 설정된 프레

임 구간의 시작위치까지 상기 전원제어신호BSS를 오프시키며 대기한다.

상기 대기상태에서 배치모드실행부27은 설정된 프레임 구간의 시작위치가 되면 319단계에서 제34a도의 34b와 같이 전원제어신호BSS를 온시킨다. 따라서 POCSAG코드가 수신되는 경우, 전원제어신호BSS는 상기 제34a도의 34b와 같이 프리앰블데이타를 검출한 후 첫번째 배치의 워드싱크데이타를 검출할 때까지 온되며, 이후 설정된 프레임 구간까지 오프된 후 설정된 프레임 구간 동안 온된다. 그리고 두번째 배치 이후에는 워드싱크 구간에서는 워드싱크패턴데이타를 검출할 때까지 온되며 이후의 워드싱크 구간 동안은 오프된다. 그리고 설정 프레임 구간 동안 온된다.

두번째로 제34b도를 참조하여 워드싱크데이타가 정상적으로 워드싱크검출신호WSD, 워드싱크패턴검출신호WPD 또는 배치주기종료신호에 의해 초기화되며, 설정 프레임 구간 및 워드싱크 구간에서 전원을 제어하기 위한 배치모드신호BMS를 발생한다. 이때 워드싱크패턴검출신호WPD에 의해 배치모드신호BMS를 발생하는 경우에는 워드를 동기시키기 위해 상기 배치모드신호BMS를 지연시키는 동작을 수행하여야한다. 이는 상기한 바와 같이 워드싱크패턴 구간이 워드싱크 구간의 시작위치에서 워드싱크패턴데이타의 비트수 만큼 유지되기 때문이다. 따라서 상기 워드싱크검출신호WPD가 발생되면, 상기 배치모드신호BMS를 워드싱크 구간의 종료위치까지 지연시켜 프레임데이타의 워드를 동기시킨 후, 설정 프레임 구간에서 전원제어신호BSS를 출력시켜야 한다. 위와 같은 동작을 제4도, 제23도, 제25도 및 제26도의 구성과 제34b도의 전원제어신호BSS의 특성도를 참조하여 살펴본다.

POCSAG코드의 두번째 배치 이후 부터 디코더부12은 워드싱크패턴데이타 및 워드싱크패턴데이타를 동시에 분석하기 시작한다. 이때 상기 워드싱크패턴데이타가 검출되면, 전원제어신호BSS가 오프되므로 워드싱크데이타의 검출 동작은 중지된다. 그리고 상기 워드싱크검출신호WPD가 발생되면, 워드싱크 구간의 종료위치까지 상기 배치모드신호BMS를 지연시켜 워드를 동기시킨 후 설정 프레임 구간에서 전원제어신호BSS를 발생하게 되는 것이다. 먼저 워드싱크 구간의 시작위치가 되면, 배치모드실행부27은 331단계에서 전원제어신호BSS를 온시키기 위한 배치모드신호BMS를 발생한다. 즉, 상기 제23도의 구성에서 디코더145는 워드싱크 구간의 시작위치가 되면 플립플롭148을 토글시켜 논리 하이상태의 배치모드신호BMS를 발생시킨다. 이때 제25도와 같은 구성을 갖는 패턴검출부25의 디코더152는 아직 워드싱크패턴데이타를 검출하지 못한 상태이므로 워드싱크패턴검출신호WPD를 발생시키지 못한 상태이며, 따라서 워드싱크선택신호WSS는 논리 로우 상태이다. 따라서 제27도와 같은 구성을 갖는 지연부162는 상기 배치모드실행부27로 부터 출력되는 배치모드신호BMS를 선택하여 전원제어신호BSS로 출력한다. 이때 상기 워드싱크패턴 구간의 종료위치에서 상기 패턴검출부25의 디코더152가 워드싱크패턴데이타WPD를 검출하면, 논리 로우 상태의 워드싱크패턴검출신호WPD가 발생되며, 플립플롭153 및 인버터154는 제2클럭CK2에 의해 논리 하이의 워드싱크선택신호를 발생한다.

이런 경우 331단계에서 상기 배치모드샐행부27의 카운터142는 초기화되어 상기 논리 하이의 배치모드신호BMS를 논리 로우상태로 천이시켜며 다시 카운트 동작을 재개한다. 그리고 제27도와 같은 구성을 갖는 지연부28의 멀티플렉서162는 상기 워드싱크선택신호WSS에 의해 제1입력단자로 수신되는 쉬프트레지스터161의 출력을 선택하여 전원제어신호BSS로 출력한다. 따라서 333단계에서는 워드싱크패턴검출신호WPD 발생시 워드싱크 구간에서 워드싱크패턴 구간 만큼 전원제어신호BSS를 온시키고, 나머지 워드싱크 구간에서는 전원제어신호BSS를 오프시키게 되는 것이다. 그러므로 워드싱크패턴데이타가 검출되면 워드싱크 구간에서는 제34b도의 34d와 같이 전원제어신호BSS가 발생된다.

이때 상기 제23도와 같은 구성을 갖는 배치모드실행부27의 카운터142는 나머지 워드싱크 구간 동안에 카운트데이타를 발생하게 된다. 따라서 상기와 같은 카운트데이타를 워드싱크 구간의 종료위치까지 지연시켜 워드를 동기시켜야 설정된 프레임 구간의 시작위치에서 정상적으로 전원제어신호를 온시킬 수 있다. 이를 위하여 제27도와 같은 구성을 갖는 쉬프트레지스터161은 나머지 워드싱크 구간 동안 상기 배치모드실행부27을 출력하는 배치모드신호BMS를 지연시켜 지연배치모드신호DBMS를 발생하고, 멀티플렉서162는 상기 지연배치신호DBMS를 선택하여 전원제어신호BSS로 출력한다. 따라서 지연부28은 335단계 및 337단계에서와 같이 워드싱크패턴검출신호WPD 발생시 상기 배치모드신호BMS를 워드싱크 구간의 종료위치까지 워드를 동기시키게되면, 상기 배치모드실행부27의 카운터142가 상기 워드싱크패턴검출신호WPD에 의해 워드싱크 구간에서 시작되지만, 상기 지연부28의 쉬프트레지스터161을 출력하는 지연배치신호DBMS는 워드싱크 구간의 종료위치에서 출력되기 시작하게 됨을 알 수 있다.

상기 배치모드실행부27는 설정된 프레임 구간에서 전원제어신호BSS를 온시키기 위한 배치모드신호BMS를 발생한다. 즉, 제27도와 같은 구성을 갖는 배치모드실행부27의 디코더143은 설정 프레임 구간의 시작위치를 검출하며, 디코더144는 설정 프레임 구간의 종료위치를 검출한다. 그리고 상기 디코더143 및 디코더143의 출력에 의해 플립플롭148은 토글되어 전원제어신호BSS를 온 및 오프시키기 위한 배치모드신호BBS를 출력한다. 그리고 상기 쉬프트레지스터161은 상기 배치모드신호BMS를 지연시켜 지연배치신호DBMS를 발생하며, 멀티플렉서162는 상기 지연배치모드신호DBMS를 선택하여 전원제어신호BSS로 출력한다. 따라서 319단계-327단계에서와 같이 상기 지연부28은 상기 제34b도의 34d와 같이 설정 프레임 구간에서 워드를 동기시킨 전원제어신호BSS를 발생하게 되는 것이다.

이후 워드싱크 구간이 되면 상기한 과정을 반복 수행한다. 그러므로 제34b도의 34c와 같이 수신되는 POCSAG코드가 정상적인 형태로 수신되어 워드싱크데이타에 에러가 포함되지 않는 경우, 본 발명의 무선호출수신기에서는 제34b도의 34d와 같이 워드싱크 구간 및 설정 프레임 구간에서 전원제어신호BSS의 온/오프 동작을 제어한다. 따라서 워드싱크 구간에서 전원을 공급 시간을 대폭 단축시키므로서, 무선 호출수신기의 전원을 절약할 수 있음을 알 수 있다.

세번째로 제34c도를 참조하여 정상적으로 POCSAG코드가 수신되는 중에 워드싱크데이타에 에러 비트가 포함되는 경우의 동작을 살펴본다. 상기한 바와 같이 워드싱크데이타는 POCSAG코드에서 각 배치의 프레임데이타의 워드를 동기시키는 기능을 수행한다. 그러므로 페이딩 현상 등에 의해 상기 워드싱크데이타에 에러가 발생되는 해당하는 배치의 프레임데이타들에 대한 워드를 동기시킬 수 없게된다. 이런 경우 워드싱크패턴데이타에 에러 데이타가 포함되면 상기 패턴검출부25는 워드싱크패턴 구간에서 워드싱크패턴데이타를 검출할 수 없게된다. 위와 같이 정상적인 워드싱크데이타를 검출하다가 비정상적인 워드싱크데이타를 수신하는 경우의 동작과정을 제4도, 제18도, 제23도, 제25도 및 제26도의 구성과 제34c도의 전원제어신호

BSS의 특성도를 참조하여 살펴본다.

워드싱크 구간의 시작위치에서 상기 배치모드실행부27은 전원제어신호BSS를 온시키기 위한 배치모드신호BMS를 발생하며, 지연부28은 워드싱크 구간에서 상기 배치모드신호BMS를 선택하여 전원제어신호BSS로 출력한다. 그리고 상기 제어부21은 제2인에이블신호EN2 및 제3인에이블신호EN3을 발생하여 상기 워드싱크검출부23 및 패턴검출부25를 동작시킨다. 따라서 상기 워드싱크검출부23 및 패턴검출부25는 각각 수신부11로 부터 출력되는 데이타DT를 수신하여 저장한다. 이때 상기 제2인에이블신호EN2는 워드싱크 구간 동안 활성화되는 신호이고, 상기 제3인에이블신호EN3은 워드싱크패턴 구간 동안 활성화되는 신호이다.

이때 제34c도의 34f와 같이 이전 배치주기에서 정상적으로 워드싱크패턴데이타를 검출하여 전원제어신호BSS를 발생한 후, 다름 배치주기에서 수신된 워드싱크데이타에 에러비트가 포함된 경우, 상기 제25도와 같은 구성을 갖는 패턴검출부25의 디코더152는 패턴 구간에서 워드싱크패턴검출신호WPD를 발생하지 못한다. 이로인해 워드싱크선택신호WSS도 논리 로우 상태를 유지하게 된다. 그러므로 제127도와 같은 구성을 갖는 지연부28의 멀티플렉서162는 제2입력단자로 수신되는 배치모드신호BMS를 선택하여 전원제어신호BSS로 출력하게 된다.

이런 상태에서 상기 제23도와 같은 구성을 갖는 배치모드실행부27의 카운터142는 워드싱크패턴검출신호WPD가 수신되지 않은 상태이므로 계속하여 카운트데이타를 발생하게되며, 따라서 상기 배치모드신호BMS도 계속하여 논리 하이 상태를 유지하고 있는 상태이다. 그리고 상기 패턴검출부25는 상기 제3인에이블신호EN3이 디스에이블된 상태이므로 동작이 중지되며, 상기 워드싱크검출부23은 상기 제2인에이블신호EN2가 인에이블 상태를 유지하므로 상기 수신부11을 출력하는 데이타DT를 워드싱크 구간 동안 저장하며 분석한다.

이때 제18도와 같은 구성을 갖는 워드싱크검출부23의 쉬프트레지스터92는 워드싱크 구간에서 수신되는 32비트의 데이타DT를 제1클럭CK1에 의해 저장하며, 래치93은 상기 쉬프트레지스터92의 출력을 래치한다. 그리고 익스클루시브오아게이트로 구성되는 비교부94는 상기 래치데이타와 워드싱크데이타를 비트 단위로 비교하여 출력한다. 그러면 에러검출부94는 상기 비교데이타 중 에러가 발생된 수를 가산하여 총 에러 데이타의 수를 발생하며, 에러판정부95는 에러가 발생된 데이타의 비트 수가 4개 이하일시 워드싱크검출신호WSD를 발생한다. 상기 에러판정부95를 출력하는 워드싱크검출신호WSD는 워드싱크 구간의 종료위치에서 발생된다. 따라서 상기 워드싱크검출부23은 워드싱크 구간에 수신되는 워드싱크데이타에 4비트 이하의 에러데이타가 포함되더라도 정상적인 워드싱크데이타로 판정하여 워드싱크검출신호WSD를 발생한다.

상기 워드싱크검출신호WSD가 발생되면, 343단계에서와 같이 제어부21은 워드싱크검출신호WSD의 발생을 감지하며, 상기 제2인에이블신호EN2를 오프시킨다. 그리고 상기 배치모드실행부27은 상기 워드싱크검출신호WSD에 의해 초기화되어 상기 배치모드신호BMS를 논리 로우 상태로 천이시키고 다시 카운트 동작을 재개한다. 또한 상기 지연부28은 상기한 바와 같이 상기 배치모드신호BMS를 선택하여 전원제어신호BSS로 출력한다. 따라서 워드싱크검출신호WSD가 발생되면 345단계 및 337단계에서와 같이 워드싱크 구간의 종료위치에서 전원제어신호BSS를 오프시키고, 바로 프레임데이타의 워드를 동기시킨 후, 319단계로 되돌아가 설정된 프레임 구간의 시작위치까지 대기한다. 다시 말하면, 워드싱크검출신호WSD는 워드싱크 구간의 종료 위치에서 발생되므로, 배치모드신호BMS를 지연하지 않은 상태에서 워드를 동기시킨다.

네번째로 제34d도를 참조하여 이전 배치주기에 워드싱크검출신호WSD에 의해 전원제어신호BSS를 발생시킨 후, 다음 배치의 전원제어신호BSS를 발생하는 과정을 살펴본다.

워드싱크 구간의 시작위치에서 상기 배치모드실행부27은 전원제어신호BSS를 온시키기 위한 배치모드신호BMS를 발생하며, 지연부28은 워드싱크 구간에서 상기 배치모드신호BMS를 선택하여 전원제어신호BSS로 출력한다. 그리고 상기 제어부21은 제2인에이블신호EN2 및 제3인에이블신호EN3을 발생하여 상기 워드싱크검출부23 및 패턴검출부25를 동작시킨다. 따라서 상기 워드싱크검출부23 및 패턴검출부25는 각각 수신부11로 부터 출력되는 데이타DT를 수신하여 저장한다.

이때 제34d도의 34h와 같이 이전 배치주기에서 에러비트가 포함된 워드싱크패턴데이타를 검출하여 전원제어신호BSS를 발생한 후, 다음 배치주기에서 수신된 워드싱크데이타가 정상적인 경우, 상기 제25도와 같은 구성을 갖는 패턴검출부25의 디코더152는 워드싱크패턴 구간에서 워드싱크패턴검출신호WPD를 발생한다. 이로인해 워드싱크선택신호WSS도 워드싱크 구간의 종료위치에서 논리 하이 상태로 된다. 그러므로 제127도와 같은 구성을 갖는 지연부28의 멀티플렉서162는 워드싱크 구간의 종료위치에서 제1입력단자로 수신되는 지연배치신호DBMS를 선택하여 전원제어신호BSS로 출력하게 된다.

이런 상태에서 상기 제23도와 같은 구성을 갖는 배치모드실행부27의 카운터142 및 플립플롭148은 는 워드싱크패턴검출신호WPD에 의해 초기화된다. 그러면 상기 카운터142는 다시 카운트 동작을 재개하며, 상기 플립플롭148은 상기 배치모드신호BMS를 논리 로우상태로 천이시킨다. 그리고 제27도와 같은 구성을 갖는 지연부28의 멀티플렉서162는 상기 워드싱크선택신호WSS에 의해 제1입력단자로 수신되는 쉬프트레지스터161의 지연배치모드신호DBMS를 선택하여 전원제어신호BSS로 출력한다. 따라서 333단계에서는 워드싱크패턴검출신호WPD 발생시 워드싱크 구간에서 워드싱크패턴 구간 만큼 전원제어신호BSS를 온시키고, 나머지 워드싱크 구간에서는 전원제어신호BSS를 오프시키게 되는 것이다. 그러므로, 워드싱크패턴데이타가 검출되면 워드싱크 구간에서는 제34d도의 34h와 같이 전원제어신호BSS가 발생된다. 그리고 335단계 및 337단계에서 워드싱크 구간 종료위치까지 상기 지연하여 워드를 동기시키는 과정을 수행한다.

따라서 상기 제34c도 및 제34d도에 도시된 바와 같이 POCSAG코드를 수신하여 호출정보를 처리할시, 워드싱크데이타가 정상적으로 수신되지 않는 경우에는 해당하는 배치주기에서 워드싱크 구간 동안 동작전원을 공급하며, 정상적으로 워드싱크 데이타가 수신되면 다시 워드싱크패턴 구간 동안 동작전원을 공급하게 됨을 알 수 있다. 그러나 상기와 같이 워드싱크 구간에서 수신되는 워드싱크데이타에 포함된 에러 데이타가 설정된 수를 초과하는 경우가 발생될 수 있다. 본 발명에서는 상기와 같이 워드싱크패턴검출신호WPD 및 워드싱크검출신호WSD를 모두 발생시킬 수 없는 워드싱크데이타가 수신된 경우에도 정상적으로 전원제어신호BSS를 발생시킨다.

다섯번째로 제34e도를 참조하여 워드싱크 구간에서 워드싱크패턴검출신호WPD 및 워드싱크검출신호WSD가

발생되지 않을시의 동작을 살펴본다.

제23도와 같은 구성을 갖는 배치모드실행부27은 디코더143-146 및 워드싱크검출신호WSD, 워드싱크패턴검출신호WPD에 의해 워드싱크 구간 및 설정 프레임 구간에서 전원 공급을 제어하는 배치모드신호BMS를 발생한다. 이때 워드싱크 구간의 시작위치가 되면 329단계에서 상기한 바와 같이 배치모드실행부27의 디코더145가 이를 검출하여 배치모드신호BMS를 논리 하이상태로 천이시킨다. 이때 워드싱크 구간동안 상기 패턴검출부25에서 워드싱크패턴검출신호WPD를 발생하지 않고 상기 워드싱크검출부23에서 워드싱크검출신호WSD를 발생하지 않으면, 카운터142는 카운트데이타를 초기화시키지 않게 된다. 이때 디코더146은 상기 카운트데이타를 디코딩하여 배치주기의 종료위치를 검출한다. 즉, 하나의 배치는 총 544비트로 이루어져 있으므로, 상기 디코더146은 상기 카운트데이타가 544값을 가질시 논리 로우 펄스를 발생한다. 그러면 상기 카운터142 및 플립플롭148은 초기화된다. 따라서 워드싱크검출신호WSD가 발생되지 않으면 배치모드실행부27의 디코더146에서 배치주기의 종료신호를 발생하게 되며, 343단계에서 배치주기의 종료신호를 발생을 인지하고 347단계에서 워드싱크 구간의 전원제어신호BSS를 오프시킬 수 있도록 배치모드신호BMS를 논리 로우신호로 천이시킨다. 이때 지연부28은 배치모드신호BMS를 전원제어신호BSS로 선택출력하므로, 전원제어신호BSS는 제34e도의 34j와 같이 발생된다.

그러므로 POCSAG코드를 수신하여 호출 정보를 처리하는 상태에서 임의의 배치에서 워드싱크데이타를 검출하지 못하는 경우, 해당하는 배치의 주기가 종료되는 위치에서 전원제어신호BSS를 오프시킨다. 그러므로 해당 배치주기에서도 설정 프레임 구간이 되면 제34e도의 34j와 같이 전원제어신호BSS가 발생되므로서, 호출기능을 서비스할 수 있다.

다섯번째로 제34f도 및 제34g도를 참조하여 전송종료신호ETX가 검출될시의 동작을 살펴본다.

배치모드에서 상기 제어부21은 워드싱크 구간에서 활성화되는 제2인에이블신호EN2를 워드싱크검출부23 및 전송종료검출부24로 출력한다. 또한 331단계에서 워드싱크 구간의 시작위치가 되면, 배치모드실행부27은 전원제어신호BSS를 온시킨다. 이때 워드싱크패턴 구간 동안 워드싱크패턴검출신호WPD가 발생되지 않으면, 상기 배치모드실행부27은 워드싱크 구간 동안 워드싱크패턴검출신호WPD가 발생되지 않으면, 상기 배치모드실행부27은 워드싱크 구간 동안 전원제어신호BSS를 온 시킨다. 따라서 상기 워드싱크검출부23 및 전송종료검출부24는 워드싱크 구간 동안 상기 수신부11로부터 출력되는 데이타DT를 수신하여 저장한다.

POCSAG코드가 종료되는 경우, 마지막 배치의 마지막 프레임데이타 다음에는 제34f도의 34K 또는 제34g도의 34m과 같이 전송종료데이타(16비트의 0데이타 또는 1데이타)를 출력한다. 이때 제31도와 같은 구성을 갖는 전송종료검출부24는 각 배치의 워드싱크 구간에서 상기와 같은 전송종료데이타의 유무를 검출하게 된다. 즉, 제34f도의 34K와 같이 연속되는 16비트의 0데이타가 수신되면, 디코더176은 이를 검출하여 전송종료신호ETX를 발생하게 된다. 또한 제34f도의 제34g도의 34m과 같이 연속하는 1데이타가 수신되면, 디코더175는 이를 검출하여 전송종료신호ETX를 발생한다. 그러면 341단계에서 상기 제어부341은 전송종료신호ETX의 발생을 감지하고 제4인에이블신호EN4를 비활성시키는 동시에 제5인에이블신호EN5를 활성화시킨다. 따라서 상기 배치모드실행부27이 디스에이블되어 배치모드가 종료되며, 상기 아이들모드실행부26이 활성화되어 아이들모드가 시작된다. 따라서 전송종료데이타가 검출될 시, 제34f도의 34l 또는 제34g도의 34n과 같이 워드싱크 구간에서 전송종료신호ETX가 검출되는 시점까지 전원제어신호BSS가 온되며, 이후 311단계로 진행한다.

그러므로 배치모드 수행 중에 전송종료신호ETX가 발생되면, 배치모드에서 아이들모드로 천이되며, 이후의 전원제어신호BSS는 아이들모드실행부26에 의해 발생된다.

제34h도를 참조하여 배치모드 수행 중에 워드싱크 구간에서 프리앰블데이타를 검출할시의 동작을 살펴본다.

제어부21은 상기 프리앰블검출부22의 동작을 제어하는 제1인에이블신호EN1을 발생한다. 상기 제1인에이블신호EN1은 이이들모드시 항상 활성화된 상태를 유지하며, 배치모드시 워드싱크 구간 동안 인에이블되는 신호이다. 따라서 상기 프리앰블검출부22는 아이들모드시 항상 인에이블된 상태를 유지하며, 상기 수신부11은 576비트를 주기로 64비트 주기동안 동작전원을 공급받게 되므로, 이 주기동안 수신되는 데이타를 분석하여 프리앰블데이타의 수신 유무를 분석한다. 또한 상기 프리앰블검출부22는 배치모드시 워드싱크 구간 동안 인에이블되므로, 상기 워드싱크패턴데이타가 검출되지 않을시, 상기 수신부11로 부터 수신되는 데이타가 16비트 이상 프리앰블데이타 형태를 갖는가 검사한다.

이때 워드싱크 구간에서 상기 제34h도의 34o와 같이 프리앰블데이타가 수신되면, 제16도와 같은 구성을 갖는 프리앰블검출부22는 프리앰블검출신호PAD를 발생한다. 그러면 상기 제어부21은 이를 인지한다. 상기 프리앰블검출신호PAD가 발생되면, 317단계에서 제34a도와 같은 방법으로 워드싱크데이타의 검출 동작을 수행한다.

따라서 본 발명의 디코더부12은 상기 제33도와 같은 수순으로 무선호출수신기의 전원을 제어한다. 먼저 POCSAG코드의 수신 시작을 알리는 프리앰블데이타를 검출하면, 먼저 워드싱크 구간 동안 전원을 공급하여 첫번째의 워드싱크데이타를 검출하며, 워드싱크데이타 검출시 워드를 동기시킨 후 설정 프레임에서 전원을 공급한다. 그리고 두번째 배치 이후에는 워드싱크 구간 시작시 워드싱크패턴 구간 동안 전원을 공급하고, 워드싱크 구간의 종료위치까지 지연시킨 후 워드를 동기시키며, 설정프레임 구간에서 전원을 공급한다.

정상적으로 워드싱크데이타가 수신되는 경우, 각 배치의 워드싱크 구간 시작위치에서 상기 워드싱크패턴 구간 동안 전원을 공급하며, 상기 워드싱크패턴 구간의 종료위치에서 전원 공급을 차단한다. 그리고 전원이 공급되지 않는 워드싱크 구간의 종료위치까지 대기한 후 워드를 동기시킨다. 상기 워드를 동기시킨 후 설정 프레임 구간의 시작위치까지 대기한다. 그리고 설정된 프레임 구간에서 전원을 공급한 후, 다음 워드싱크 구간 시작위치까지 대기한다.

정상적으로 워드싱크데이타가 수신되는 도중에 워드싱크데이타에 에러 데이타가 포함된 경우, 워드싱크 구간의 시작위치에 전원을 공급한 후 워드싱크패턴 구간 동안 워드싱크패턴데이타가 수신되는가

검사하며, 워드싱크패턴데이타가 검출되지 않으면 계속하여 전원을 공급한다. 그리고 전원이 공급되는 워드싱크 구간에서 워드싱크데이타가 검출되는가 검사한다. 이때 상기 워드싱크데이타 검출 방법은 워드싱크 구간엔서 수신된 데이타를 워드싱크데이타와 비트 단위로 비교하며, 비교한 데이타들을 분석하여 에러가 발생된 비트수를 가산하고, 에러 비트를 가산한 결과 소정 수 이하의 에러 비트들이 발생되면 워드싱크데이타가 검출된 것을 판정한다. 그리고 워드를 동기시킨 후 설정된 프레임 구간의 시작위치까지 대기한다. 그리고 설정 프레임 구간에서 전원을 다시 공급한 후 다음 배치의 워드동기주기의 시작위치까지 대기한다.

또한 이전 배치에서 워드싱크 구간 동안 전원을 공급한 상태에서 정상적인 워드동기데이타가 수신된 경우, 워드싱크 구간의 시작위치에서 전원을 공급한 후 워드싱크패턴 구간 동안 워드싱크패턴데이타가 수신되는가를 검사한다. 이때 워드싱크패턴 구간 동안 워드싱크패턴데이타의 수신을 검출하면, 상기 워드싱크패턴 구간의 종료위치에서 전원 공급을 차단한다. 그리고 전원이 공급되지 않는 워드싱크구간의 종료위치까지 대기한 후 워드를 동기시킨다. 상기 워드를 동기시킨 후 설정된 프레임 구간의 시작 위치까지 대기한다. 그리고 설정 프레임 구간에서 전원을 공급한 후 다음 워드싱크 구간 시작위치까지 대기한다.

배치모드 수행 중에 워드싱크 구간에서 워드싱크패턴데이타, 워드싱크데이타, 전송종료데이타, 프리앰블데이타 중 어떤 데이타도 수신되지 않은 경우, 워드싱크 구간 시작위치에서 전원을 공급하며 배치주기종료신호 수신시 전원공급을 차단한다. 그리고 워드를 동기시킨 후 설정된 프레임 구간의 시작위치까지 대기한다. 그리고 설정 프레임 구간에서 전원을 다시 공급한 후 다음 배치의 워드동기주기의 시작위치까지 대기한다. 이는 워드싱크데이타에 다수의 에러 비트가 발생된 것으로 간주하고 계속하여 배치모드를 수행시키기 위함이다.

배치모드 수행 중에 워드싱크 구간에서 워드싱크패턴데이타, 워드싱크데이타, 전송종료데이타, 프리앰블데이타 중 어떤 데이타도 수신되지 않은 경우, 워드싱크 구간 시작위치에서 전원을 공급하며 배치주기종료신호 수신시 전원공급을 차단한다. 그리고 워드를 동기시킨 후 설정된 프레임 구간의 시작위치까지 대기한다. 그리고 설정 프레임 구간에서 전원을 다시 공급한 후 다음 배치의 워드동기주기의 시작위치까지 대기한다. 이는 워드싱크데이타에 다수의 에러 비트가 발생된 것으로 간주하고 계속하여 배치모드를 수행시키기 위함이다.

배치모드 수행 중에 워드싱크 구간에서 전송종료데이타가 검출된 경우, 워드싱크 구간의 시작위치에서 전원을 공급하며, 전송종료데이타 검출시 전원 공급을 차단하고 아이들모드로 천이한다. 즉, 배치모드를 수행하는 중에 워드싱크 구간에서 전송종료데이타가 수신되면 POCSAG코드의 수신이 종료된 것으로 간주하고, 다음 POCSAG코드를 수신하기 위하여 프리앰블데이타를 탐색하는 이이들모드를 수행한다.

배치모드 수행 중에 워드싱크 구간에서 프리앰블데이타가 검출된 경우, 상기한 아이들모드에서 프리앰블데이타를 수신한 경우와 동일한 방법으로 배치모드로 전환한다.

(57) 청구의 범위

청구항 1

무선호출수신기의 배치모드에서 전원을 절약하는 장치에 있어서, 동작전원을 발생하는 전원수단과, 무선호출신호를 수신하는 수신수단과, 전원제어신호에 의해 스위칭되어 상기 전원수단의 동작전원을 상기 수신수단으로 공급하는 스위치수단과, 상기 수신수단과 연결되며, 워드싱크 구간의 시작위치에서 상기 수신데이타를 분석하고 워드싱크패턴데이타 검출시 워드싱크패턴검출신호를 발생하며, 상기 워드싱크패턴데이타가 워드싱크데이타 중 선행하는 소정 비트수의 데이타로 구성되는 패턴검출수단과, 상기 워드싱크 구간의 시작위치에서 인에이블되어 전원제어신호를 온시키고 상기 워드싱크패턴검출신호 수신시 상기 전원제어신호를 오프시키며, 설정 프레임 구간에서 상기 전원제어신호를 온시키는 전원제어수단으로 구성된 것을 특징으로 하는 무선호출수신기의 전원절약장치.

청구항 2

제1항에 있어서, 상기 패턴검출수단이, 상기 배치데이타 구간을 카운트하는 수단과, 상기 카운트 데이타를 디코딩하여 워드싱크 구간의 시작위치 및 워드싱크패턴 구간의 종료위치를 검출하는 수단과, 상기 워드싱크 구간의 시작위치에서 인에이블되고 상기 워드싱크패턴구간의 종료위치에서 디스에이블되는 워드싱크패턴구간신호를 발생하는 수단과, 상기 워드싱크패턴구간신호에 인에이블되어 상기 수신데이타를 저장하며, 상기 저장된 데이타를 디코딩하여 상기 워드싱크패턴데이타일 시 상기 워드싱크패턴 신호를 발생하는 수단으로 구성된 것을 특징으로 하는 무선호출수신기의 전원절약 장치.

청구항 3

제2항에 있어서, 상기 전원제어수단이, 상기 워드싱크패턴검출신호에 초기화되며, 상기 배치데이타 구간을 카운트하는 수단과, 상기 카운트데이타를 디코딩하여 설정 프레임 구간의 시작위치 및 종료위치와 워드싱크 데이타 구간의 시작위치를 검출하는 수단과, 상기 검출수단의 출력에 의해 토글되고 상기 워드싱크패턴검출신호에 의해 초기화되는 상기 전원제어신호를 발생하는 수단과, 상기 전원제어신호를 수신하며, 상기 전원제어신호를 상기 워드싱크데이타에서 상기 워드싱크패턴데이타의 비트수를 감산한 비트 구간으로 지연하여 워드를 동기시키는 지연수단으로 구성된 것을 특징으로 하는 무선호출수신기의 전원절약장치.

청구항 4

무선호출수신기의 배치모드에서 전원을 절약하는 장치에 있어서, 동작전원을 발생하는 전원수단과, 무선호출신호를 수신하는 수신수단과, 전원제어신호에 의해 스위칭되어 상기 전원수단의 동작전원을 상기 수신수단으로 공급하는 스위치수단과, 상기 수신수단과 연결되며, 상기 워드싱크구간의 시작위치에서 수신되는 데이타를 분석하고, 워드싱크패턴데이타 검출시 워드싱크패턴검출신호를 발생하며, 상기 워드싱크패턴데이타가 워드싱크데이타 중 선행하는 소정 비트수의 데이타로 구성되는 패턴검출수단과, 상기 수신수

단과 연결되며, 워드싱크 구간 동안 수신되는 데이타를 분석하며, 워드싱크데이타 검출시 워드싱크검출신호를 발생하는 워드싱크검출수단과, 상기 워드싱크 구간의 시작위치에서 전원제어신호를 온시키며, 상기 워드싱크패턴검출신호 수신시 상기 전원제어신호를 오프시키고, 상기 워드싱크패턴검출신호가 수신되지 않을시 상기 워드싱크검출신호가 수신되는 위치에서 상기 전원제어신호를 오프시키며, 설정 프레임 구간에서 상기 전원제어신호를 온시키는 전원제어수단으로 구성된 것을 특징으로 하는 무선호출수신기의 전원절약장치.

청구항 5

제4항에 있어서, 상기 워드싱크패턴검출수단이, 상기 배치데이타 구간을 카운트하는 수단과, 상기 카운트데이타를 디코딩하여 워드싱크 구간의 시작위치 및 워드싱크패턴 구간의 종료위치를 검출하는 수단과, 상기 워드싱크 구간의 시작위치에서 인에이블되고 상기 워드싱크패턴 구간의 종료위치에서 디스에이블되는 워드싱크패턴구간신호를 발생하는 동시에 워드싱크패턴 구간의 종료위치에서 래치클럭을 발생하는 수단과, 상기 워드싱크패턴구간신호에 인에이블되어 수신데이타를 저장하며, 상기 저장된 데이타를 디코딩하여 상기 워드싱크패턴데이타 검출시 상기 워드싱크패턴신호를 발생하는 수단과, 상기 워드싱크패턴신호를 상기 래치클럭에 의해 워드싱크선택신호로 래치하는 수단으로 구성된 것을 특징으로 하는 무선호출수신기의 전원절약장치.

청구항 6

제5항에 있어서, 상기 전원제어수단이, 상기 워드싱크패턴검출신호 또는 워드싱크검출신호에 초기화되며, 상기 배치데이타 구간을 카운트하는 수단과, 상기 카운트데이타를 디코딩하여 설정 프레임 구간의 시작위치 및 종료위치와 워드싱크 구간의 시작위치를 검출하는 수단과, 상기 검출수단의 출력에 토글되고 상기 워드싱크패턴검출신호 또는 상기 워드싱크검출신호에 의해 초기화되는 상기 전원제어신호를 발생하는 수단과, 상기 전원제어신호를 수신하며, 상기 전원제어신호를 상기 워드싱크데이타에서 상기 워드싱크패턴데이타의 비트수를 감산한 비트 구간 동안 지연하는 수단과, 상기 전원제어신호와 지연된 전원제어신호를 수신하며, 상기 워드싱크선택신호의 논리에 의해 워드싱크패턴검출신호일시 상기 지연된 전원제어신호를 선택의 논래에 의해 워드싱크패턴검출신호일시 상기 지연된 전원제어신호를 선택출력하고, 워드싱크검출신호일 시 상기 지연되지 않은 전원제어신호를 선택출력하는 수단으로 구성된 것을 특징으로 하는 무선호출수신기의 전원절약장치.

청구항 7

제6항에 있어서, 워드싱크검출수단이, 상기 워드싱크 구간 동안 인에이블되어 상기 수신데이타를 저장하는 수단과, 상기 저장 중인 수신데이타를 기준 워드싱크데이타와 비교하는 수단과, 상기 비교된 워드싱크데이타의 에러 비트데이타들을 가산하여 에러 비트 수를 검출하는 수단과, 상기 검출된 에러 비트 수를 검사하여 설정 에러 비트 수 이하일시 상기 워드싱크검출신호를 출력하는 판정수단으로 구성된 것을 특징으로 하는 무선호출수신기의 전원절약장치.

청구항 8

무선호출수신기의 전원을 절약하는 장치에 있어서, 동작전원을 발생하는 전원수단과, 무선호출신호를 수신하는 수신수단과, 전원제어신호에 의해 스위칭되어 상기 전원수단의 동작전원을 상기 수신수단에 공급하는 스위치수단과, 아이들 모드시 프리앰블데이타 검출을 위해 설정된 구간으로 온/오프되는 제1전원제어신호를 발생하는 제1전원제어수단과, 상기 수신수단과 연결되며, 아이들모드에서 상기 수신데이타를 분석하며, 프리앰블데이타 검출시 상기 배치모드를 활성화시키는 프리앰블검출신호를 발생하는 프리앰블검출수단과, 상기 수신수단과 연결되며, 배치모드에서 상기 수신데이타를 분석하며, 전송종료데이타 검출시 상기 아이들모드를 활성화시키는 전송종료검출신호를 발생하는 전송종료검출수단과, 상기 수신수단과 연결되며, 배치 데이타 구간에서 설정된 워드싱크 구간 동안 수신되는 데이타를 분석하며, 워드싱크 데이타 검출시 워드싱크검출신호를 발생하는 워드싱크검출수단과, 상기 수신수단과 연결되며, 상기 배치 데이타 구간에서 설정된 워드싱크패턴 구간동안 수신되는 데이타를 분석하며, 워드싱크패턴데이타 검출시 워드싱크패턴검출신호를 발생하는 상기 워드싱크패턴데이타가 워드싱크데이타 중 선행하는 소정 비트 수의 데이타로 구성되는 패턴검출수단과, 상기 배치 데이타 구간을 카운트하여, 워드싱크 구간의 시작위치에서 제2전원제어신호를 온시키며, 상기 워드싱크패턴검출신호 수신시 상기 제2전원제어신호를 오프시키고 상기 워드싱크패턴검출신호가 수신되지 않을시 상기 워드싱크검출신호가 수신되는 위치에서 제2전원제어신호를 오프시키며, 설정된 프레임 구간에서 상기 제2전원제어신호를 온시키는 제2전원제어수단으로 구성된 것을 특징으로 하는 무선호출수신기의 전원절약장치.

청구항 9

제8항에 있어서, 상기 패턴검출수단이, 상기 배치 데이타의 구간을 카운트하는 수단과, 상기 카운트데이타를 디코딩하여 워드싱크 구간의 시작위치 및 워드싱크패턴 구간의 종료위치를 검출하는 수단과, 상기 워드싱크 구간의 시작위치에서 인에이블되고 상기 워드싱크패턴 구간의 종료위치에서 디스에이블되는 워드싱크패턴 구간신호를 발생하는 동시에 워드싱크 패턴 구간의 종료위치에서 래치클럭을 발생하는 수단과, 상기 워드싱크패턴 구간신호에 인에이블되어 수신데이타를 저장하며, 상기 저장된 데이타를 디코딩하여 상기 워드싱크패턴데이타 검출시 상기 워드싱크패턴신호를 발생하는 수단과, 상기 워드싱크패턴신호를 상기 래치클럭에 의해 워드싱크선택신호로 래치하는 수단으로 구성된 것을 특징으로 하는 무선호출수신기의 전원절약장치.

청구항 10

제9항에 있어서, 상기 제2전원제어수단이, 상기 워드싱크패턴검출신호 또는 워드싱크검출신호에 초기화되며, 상기 배치모드의 구간을 카운트하는 수단과, 상기 카운트데이타를 디코딩하여 설정된 프레임 구간의 시작위치 및 종료위치와 워드싱크 구간의 시작위치를 검출하는 수단과, 상기 검출수단의 출력에 토글되어 제2전원제어신호를 발생하며, 상기 워드싱크패턴검출신호 또는 워드싱크검출신호에 의해 초기화되는 수단

과, 상기 제2전원제어신호를 수신하며, 상기 워드싱크데이타에서 상기 워드싱크패턴데이타의 비트수를 감산한 비트 구간 동안 지연하는 지연수단과, 상기 전원제어신호와 지연된 전원제어신호를 수신하며, 상기 워드싱크 선택신호의 논리에 의해 워드싱크패턴검출신호일시 상기 지연된 전원제어신호를 선택출력하고, 워드싱크검출신호일시 상기 지연되지 않은 전원제어신호를 선택출력하는 수단으로 구성된 것을 특징으로 하는 무선호출수신기의 전원절약장치.

청구항 11

제10항에 있어서, 워드싱크검출수단이, 워드싱크 구간 동안 수신되는 데이타를 저장하는 수단과, 상기 저장 중인 수신데이타를 기준 워드싱크 데이타와 비교하여 에러비트들을 검출하는 수단과, 상기 비교된 워드싱크데이타에서 에러비트들의 수를 가산하여 에러 비트 수를 검출하는 수단과, 상기 검출된 에러 비트수가 설정된 에러 비트 수 이하일시 워드싱크검출신호로 출력하는 판정수단으로 구성된 것을 특징으로 하는 무선호출기수신기의 전원절약장치.

청구항 12

제11항에 있어서, 제1전원제어수단이, 상기 프리앰블검출신호에 의해 초기화되며, 상기 아이들모드의 구간을 카운트하는 수단과, 상기 카운트데이타를 디코딩하여 설정된 구간에서 제1전원제어신호를 출력할시작위치 및 종료 위치를 검출하는 수단과, 상기 검출수단의 시작위치에서 인에이블되어 제1전원제어신호를 온시키며, 상기 종료위치에서 초기화되어 상기 제1제어신호를 오프시키는 래치수단으로 구성된 것을 특징으로 하는 무선호출수신기의 전원절약장치.

청구항 13

POCSAG코드를 사용하는 무선호출수신기에서 17워드로 구성되며 1워드가 32비트인 각 배치의 워드싱크 구간에 공급되는 전원을 절약하는 장치에 있어서, 상기 배치 구간 종료시 초기화되고 각 배치 구간에서 수신되는 데이타 클럭을 카운트하며, 상기 카운트데이타를 분석하여 워드싱크 구간의 시작위치에서 워드싱크패턴 구간의 종료위치에 대응되는 n비트 구간의 워드싱크패턴 구간신호를 발생하며, 상기 워드싱크 구간의 시작위치에서 종료위치에 대응되는 1워드 구간의 워드싱크 구간신호를 발생하는 제어수단과, 에러비트검출수단 및 에러판정수단을 구비하며, 상기 워드싱크 구간신호에 의해 인에이블되어 수신되는 데이타를 저장하고, 상기 워드싱크 구간신호의 종료위치에서 저장 데이타를 분석하여 허용된 수의 에러비트를 포함한 워드싱크데이타 검출시 워드싱크검출신호를 발생하는 워드싱크검출수단과, 상기 워드싱크패턴 구간신호에 의해 인에이블되어 수신되는 데이타를 저장하며, 상기 워드싱크패턴 구간신호의 종료위치에서 저장 데이타를 분석하여 워드싱크패턴데이타 검출시 워드싱크패턴검출신호를 발생하며, 상기 워드싱크패턴데이타가 상기 워드싱크데이타의 상위 n비트로 구성되는 패턴검출수단과, 상기 워드싱크패턴검출신호 또는 워드싱크검출신호에 의해 초기화되고 수신되는 데이타클럭을 카운트하며, 상기 카운트데이타를 분석하여 설정된 프레임 구간의 시작위치에서 온되고 설정된 프레임 구간의 종료위치에서 오프되며, 상기 워드싱크 구간의 시작위치에서 온되고 상기 워드싱크패턴검출신호 수신시 오프되고 상기 워드싱크패턴검출신호가 수신되지 않을시 상기 워드싱크검출신호에 의해 오프되는 전원제어신호를 발생하는 배치모드실행수단과, 상기 워드싱크패턴검출신호 수신시 상기 전원제어신호를 지연하여 상기 워드싱크 구간의 종료위치에서 프레임데이타의 워드를 동기시켜 상기 프레임 구간의 전원신호를 출력하고, 상기 워드싱크검출신호 수신시 워드싱크 구간의 종료위치에서 프레임데이타의 워드를 동기시켜 상기 프레임 구간의 전원제어신호를 출력하는 동기수단으로 구성된 것을 특징으로 하는 무선호출기수신기의 전원절약장치.

청구항 14

제13항에 있어서, 상기 패턴검출수단이, 상기 워드싱크패턴 구간신호에 의해 인에이블되어 워드싱크 구간의 시작위치에서 수신되는 워드싱크패턴인 상위 5비트의 데이타를 저장하는 수단과, 상기 저장 중인 데이타를 디코딩하여 워드싱크패턴데이타 검출시 워드싱크패턴신호를 발생하는 수단으로 구성된 것을 특징으로 하는 무선호출수신기의 전원절약장치.

청구항 15

제14항에 있어서, 상기 배치모드실행수단이, 상기 워드싱크패턴검출신호에 초기화되며, 데이타클럭을 카운트하여 배치 구간에 대응되는 카운트데이타를 발생하는 수단과, 상기 카운트데이타를 디코딩하여 설정된 프레임 구간의 시작위치 및 종료위치, 워드싱크 구간의 시작위치 및 배치 구간의 종료위치를 검출하는 수단과, 상기 검출수단의 출력에 토글되어 상기 프레임 구간의 시작위치에서 온되고 상기 프레임 구간의 종료위치에서 오프되며, 상기 워드싱크 구간의 시작위치에서 온되는 전원제어신호를 발생하며, 상기 워드싱크패턴검출신호 또는 배치 구간 종료 신호에 상기 오프되는 전원제어신호를 발생하는 수단으로 구성된 것을 특징으로 하는 무선호출수신기의 전원절약장치.

청구항 16

제15항에 있어서, 상기 동기수단이, 상기 전원제어신호를 수신하여 상기 워드싱크 구간의 종료위치까지 27비트 구간 지연하는 수단과, 상기 전원제어신호 및 지연된 전원제어신호를 수신하며, 상기 워드싱크패턴검출신호 수신시 상기 지연된 전원제어신호를 선택하여 전원제어신호로 출력하며, 상기 워드싱크검출신호 수신시 상기 전원제어신호를 선택하여 출력하는 수단으로 구성된 것을 특징으로 하는 무선호출수신기의 전원절약장치.

청구항 17

워드싱크데이타의 선행하는 소정 비트 수로 구성되는 워드싱크패턴데이타를 검출하는 수단을 무선호출수신기의 배치모드에서 전원을 절약하는 방법에 있어서, 워드싱크 구간의 시작위치에서 전원을 공급하는 과정과, 워드싱크패턴데이타 검출시 상기 전원의 공급을 차단하며, 상기 워드싱크 구간의 종료위치에서 프레임 워드를 동기시키는 과정과, 상기 프레임 워드 동기 후 설정 프레임 구간의 시작위치에서 상기 전원을 공급하고 종료위치에서 전원 공급을 차단한 후, 상기 워드싱크의 시작 위치까지 대기하는 과정으로 이

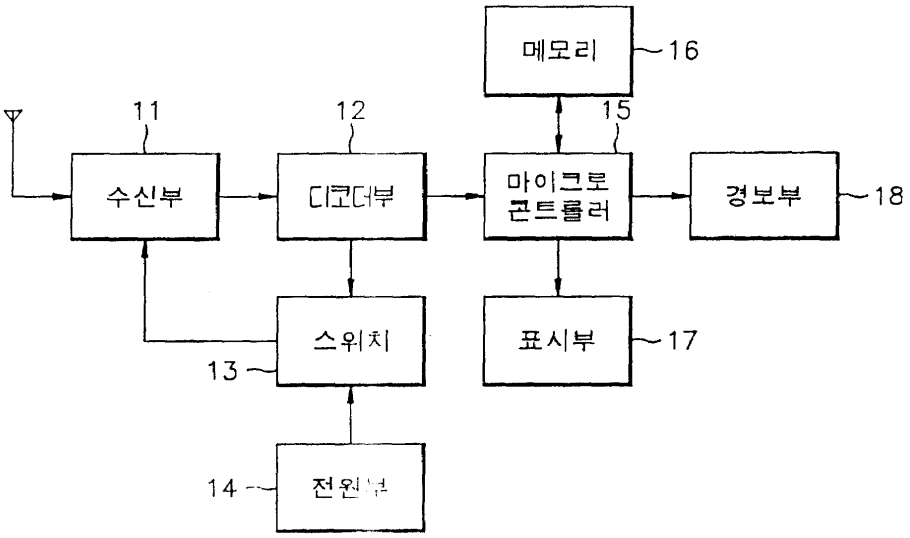
루어짐을 특징으로 하는 무선호출수신기의 전원절약 방법.

청구항 18

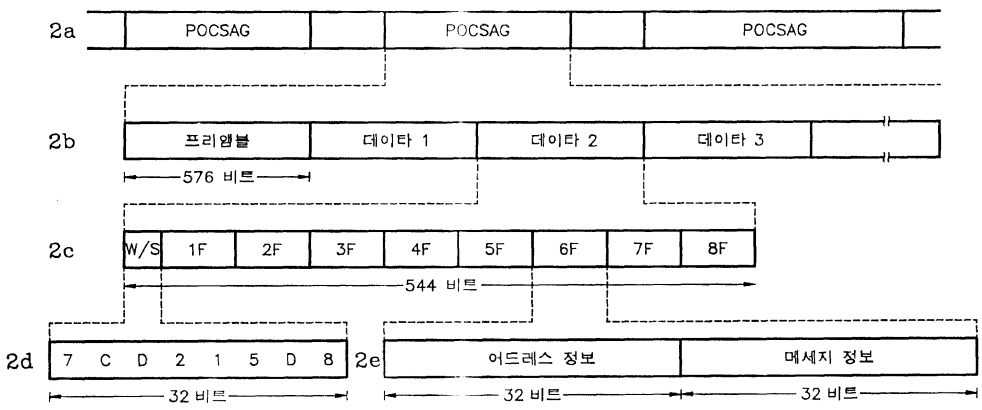
워드싱크 구간에서 인에디블되어 워드싱크데이타의 검출신호를 발생하는 수단과, 워드싱크패턴 구간에서 인에이블되어 상기 워드싱크데이타의 선행하는 소정 비트 수로 구성되는 워드싱크패턴데이타의 검출신호를 발생하는 수단을 무선호출수신기의 배치모드에서 전원을 절약하는 방법에 있어서, 워드싱크 구간의 시작위치에서 전원을 온시키는 과정과, 워드싱크 구간에서 상기 워드싱크패턴검출신호 수신시 전원 공급을 차단하고 워드싱크 구간의 종료위치까지 대기한 후 프레임 워드를 동기시키는 과정과, 상기 워드싱크 구간에서 상기 워드싱크검출신호 수신시 상기 전원공급을 차단하고 프레임 워드를 동기시키는 과정과, 상기 프레임 워드 동기 후 설정 프레임 구간의 시작위치에서 상기 전원을 공급하고 종료위치에서 전원 공급을 차단한 후, 상기 워드싱크의 시작위치까지 대기하는 과정으로 이루어짐을 특징으로 하는 무선호출수신기의 전원절약 방법.

도면

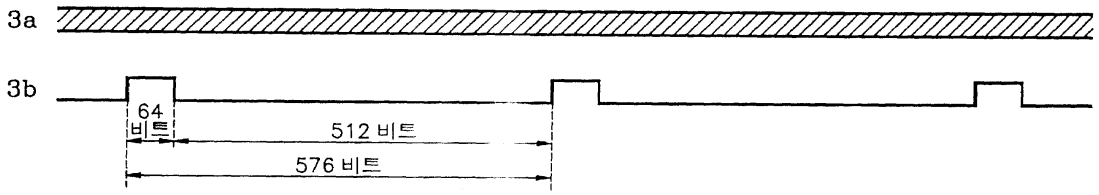
도면1



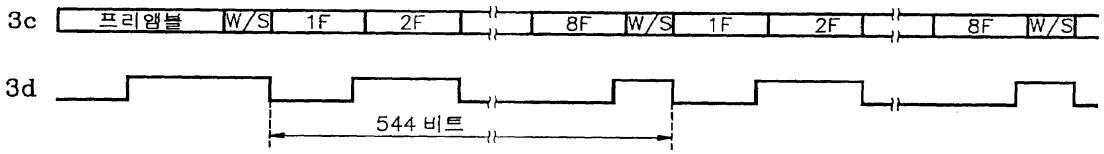
도면2



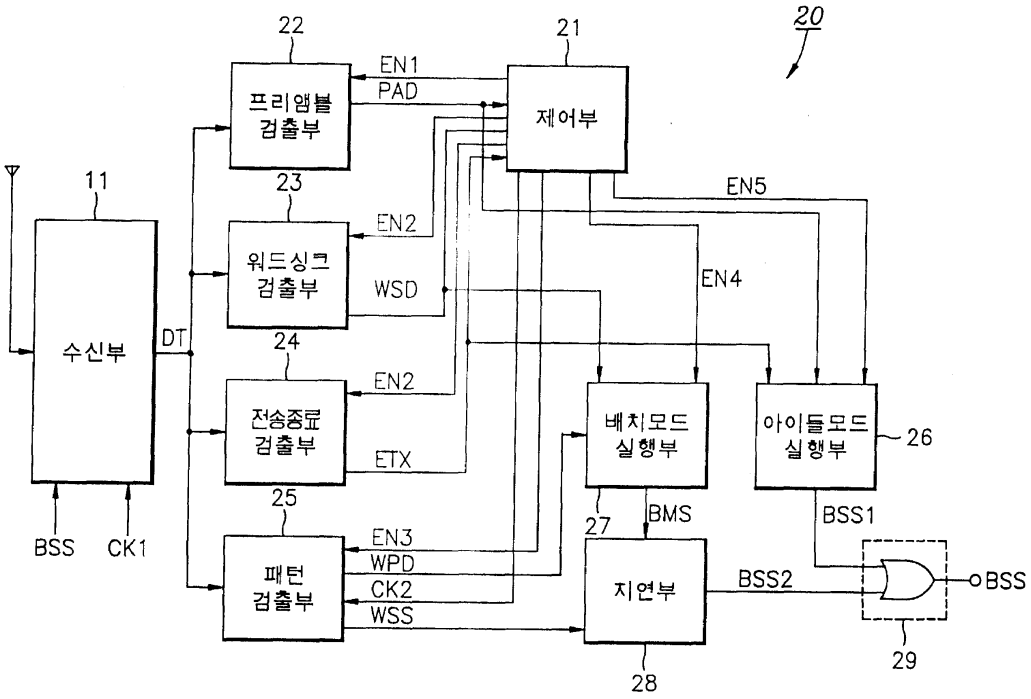
도면3a



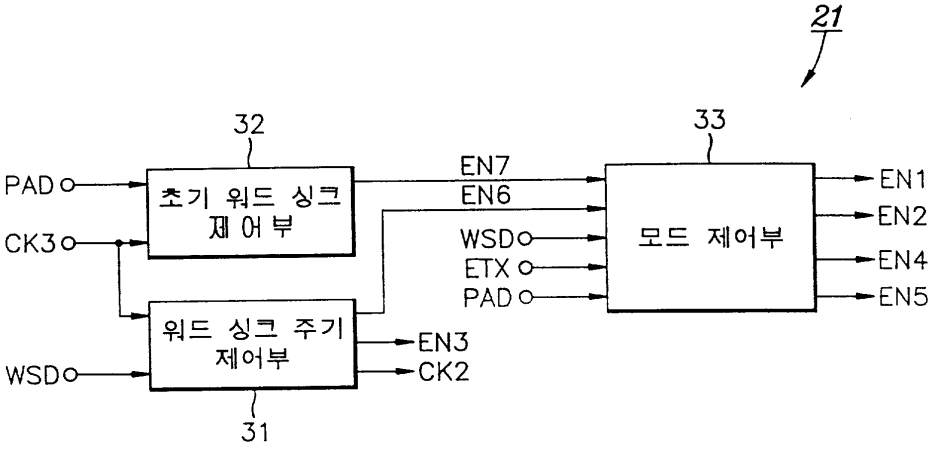
도면3b



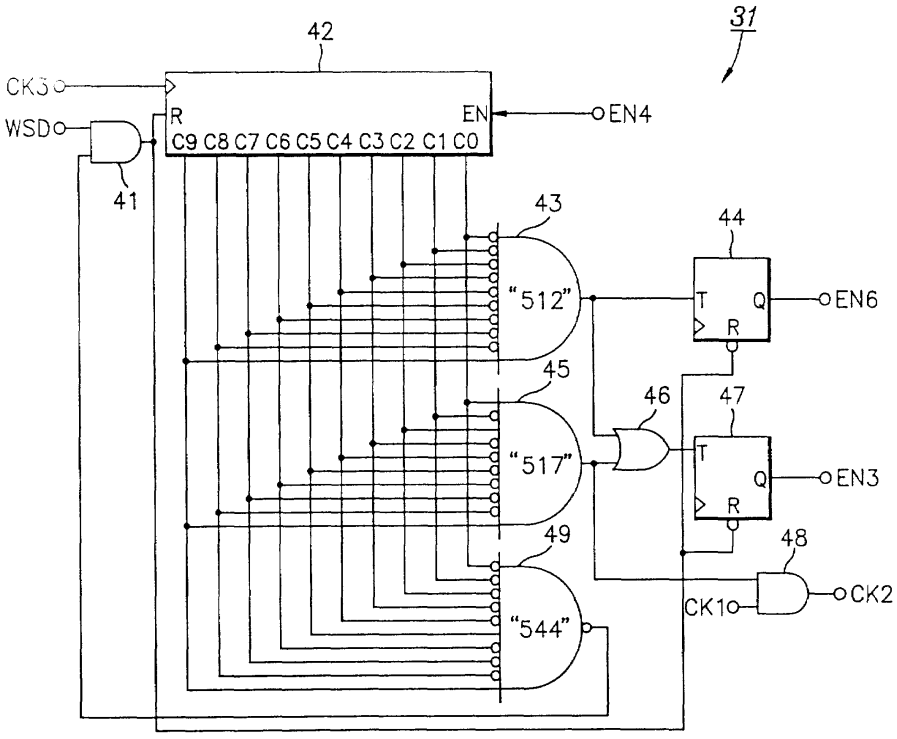
도면4



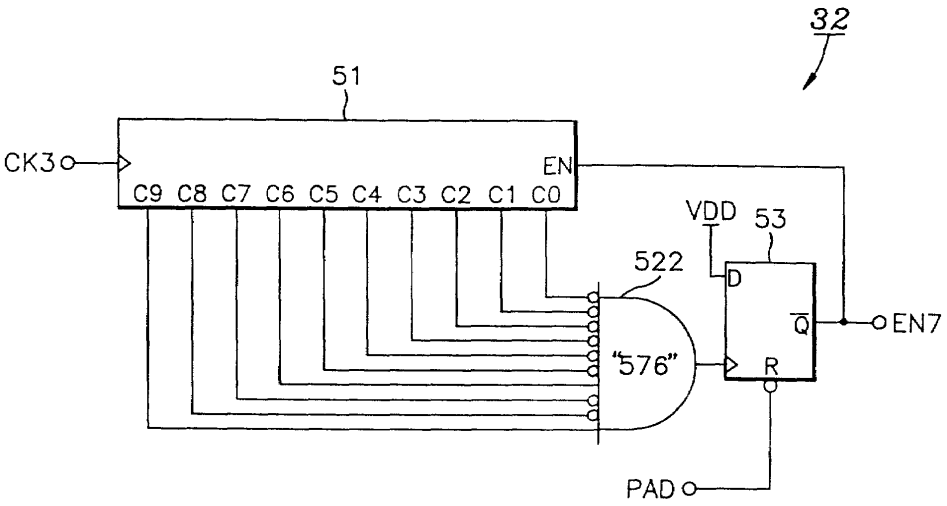
도면5


21
32
33
PAD
CK3
WSD
초기 워드 싱크 제 어 부
워드 싱크 주기 제어부
31
EN7
EN6
WSD
ETX
PAD
모드 제어부
EN1
EN2
EN4
EN5
EN3
CK2

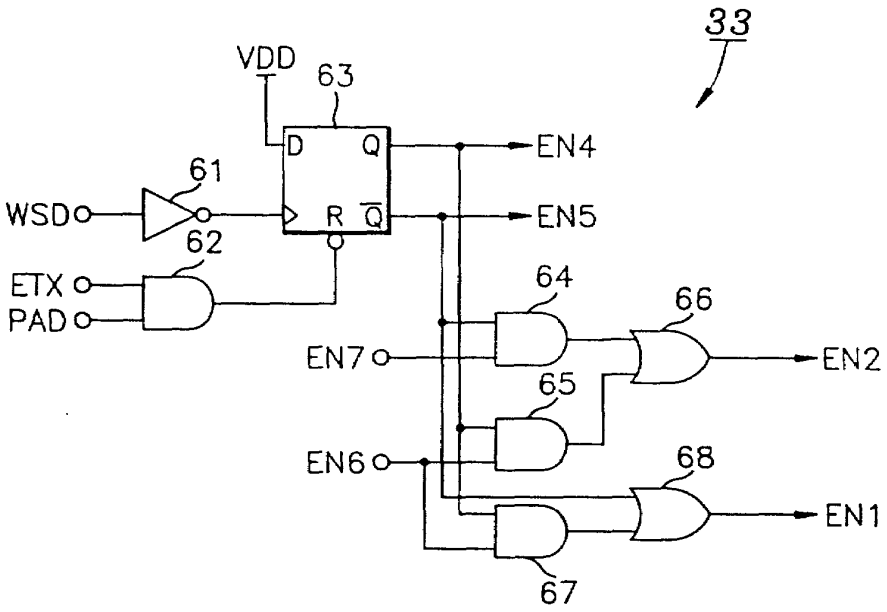
도면6


31
42
CK3
WSD
R
EN
EN4
C9 C8 C7 C6 C5 C4 C3 C2 C1 C0
41
43
44
"512"
T
Q
R
EN6
45
46
47
"517"
EN3
49
48
"544"
CK1
CK2

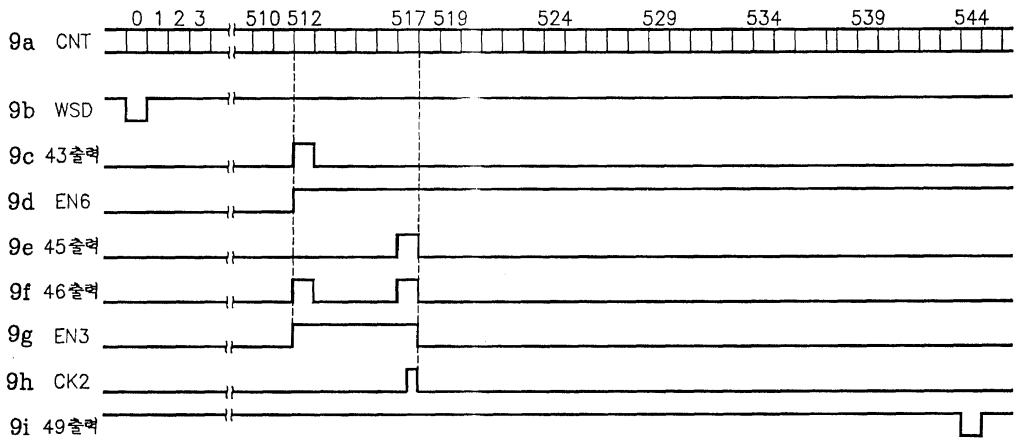
도면7


32
51
CK3
EN
C9 C8 C7 C6 C5 C4 C3 C2 C1 C0
VDD
53
522
D
Q
EN7
"576"
R
PAD

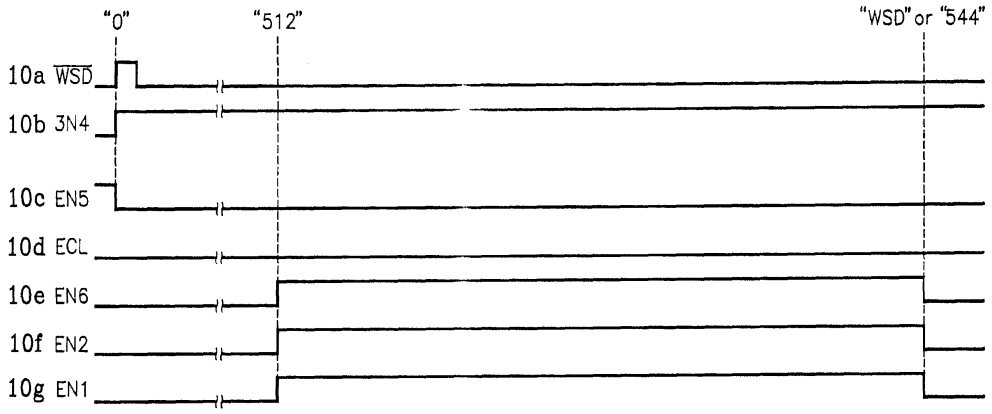
도면8


33
VDD
63
D
Q
EN4
61
WSD
R
Q
EN5
62
ETX
PAD
64
66
EN7
EN2
65
EN6
68
EN1
67

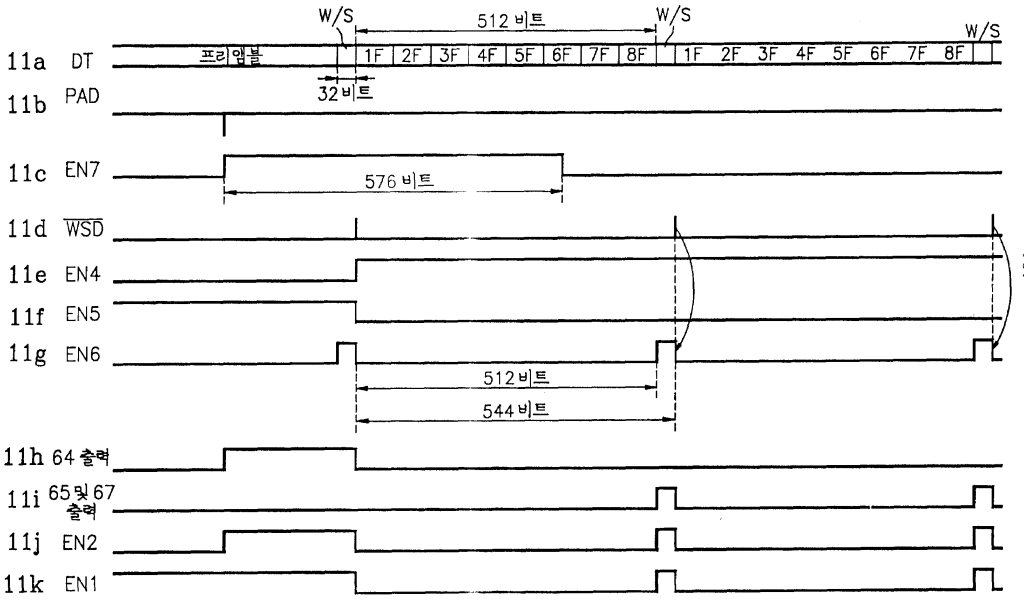
도면9



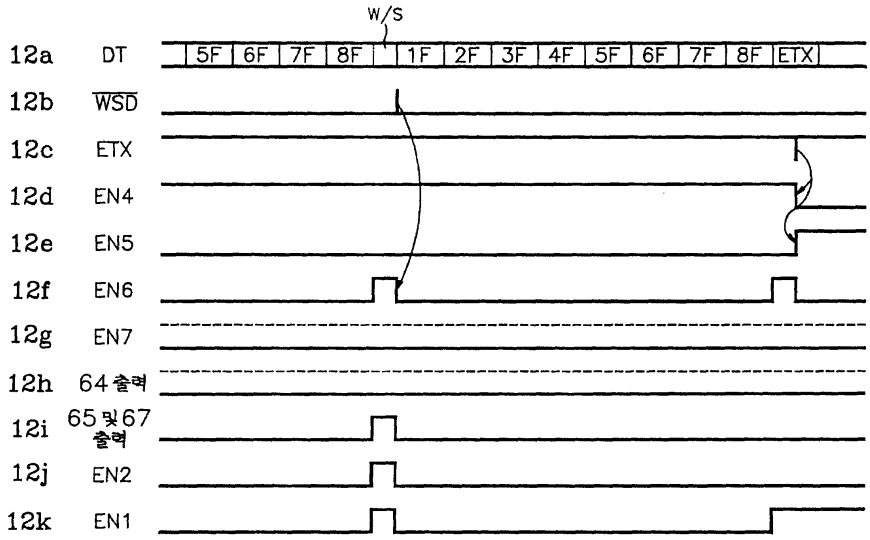
도면10



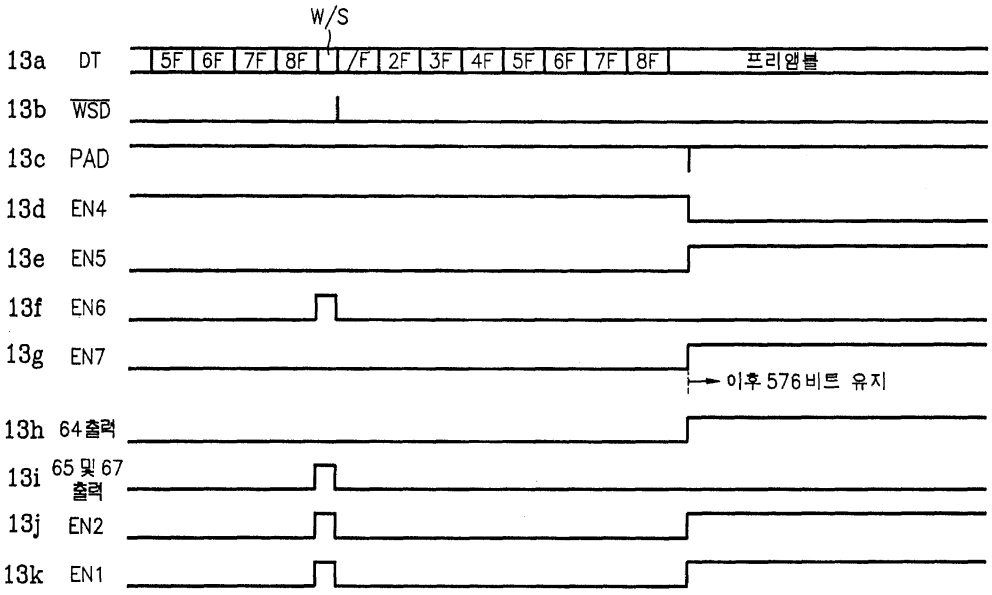
도면11



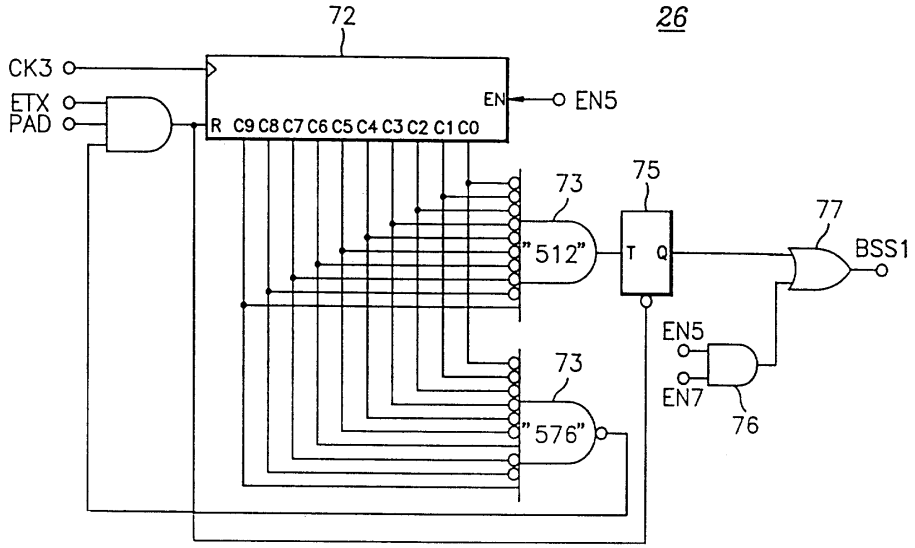
도면12


W/S
12a DT
5F 6F 7F 8F 1F 2F 3F 4F 5F 6F 7F 8F ETX
12b WSD
12c ETX
12d EN4
12e EN5
12f EN6
12g EN7
12h 64출력
12i 65및67 출력
12j EN2
12k EN1

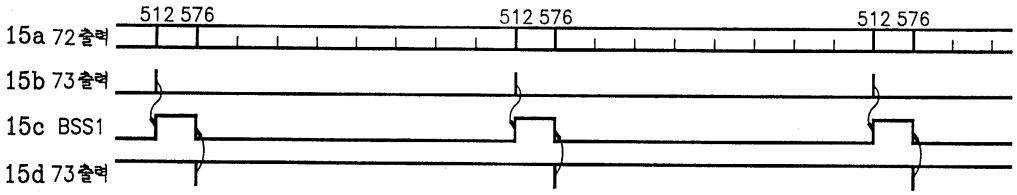
도면13


W/S
13a DT
5F 6F 7F 8F /F 2F 3F 4F 5F 6F 7F 8F 프리앰블
13b WSD
13c PAD
13d EN4
13e EN5
13f EN6
13g EN7
이후 576비트 유지
13h 64출력
13i 65및67 출력
13j EN2
13k EN1

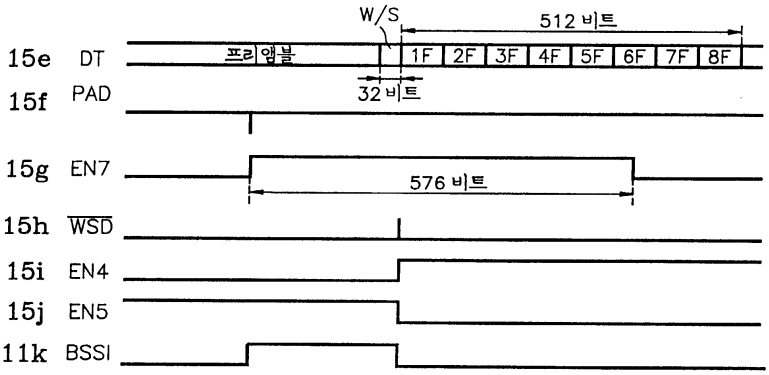
도면14



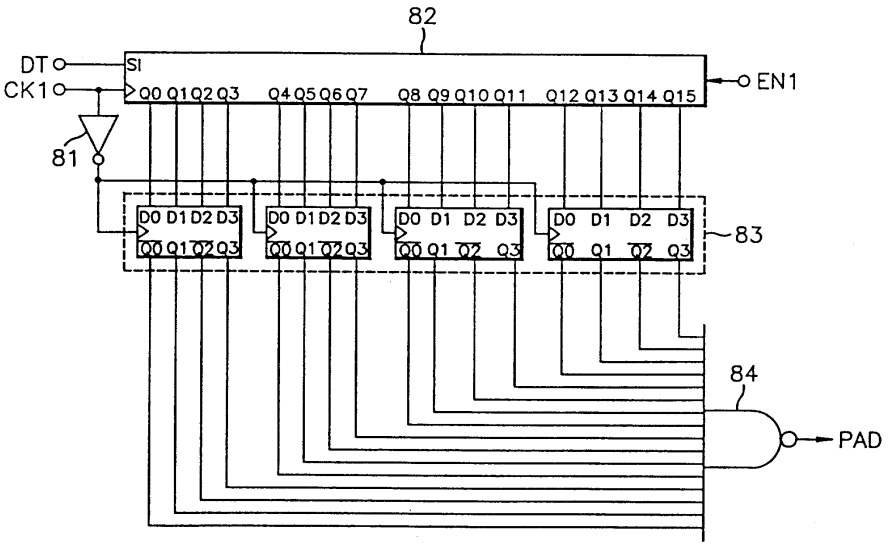
도면15a



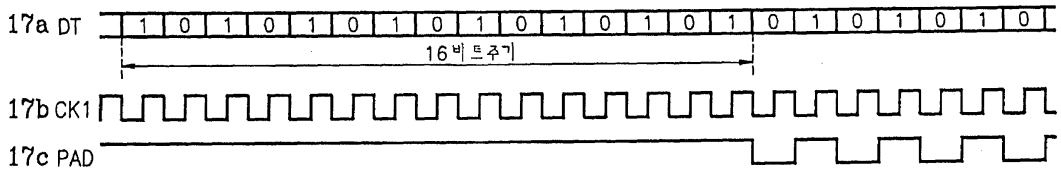
도면15b



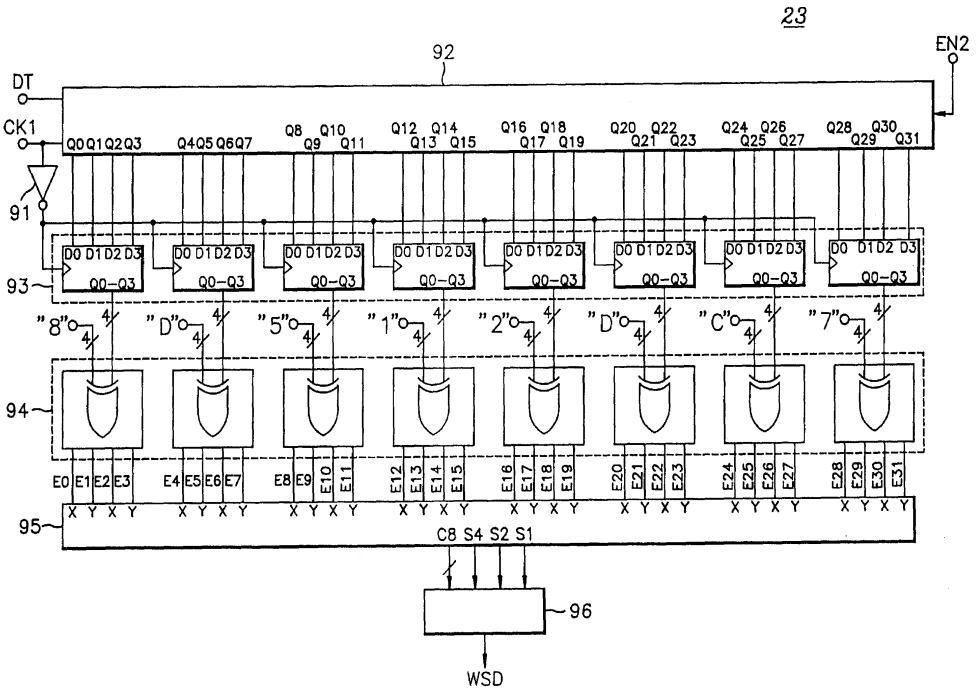
도면16



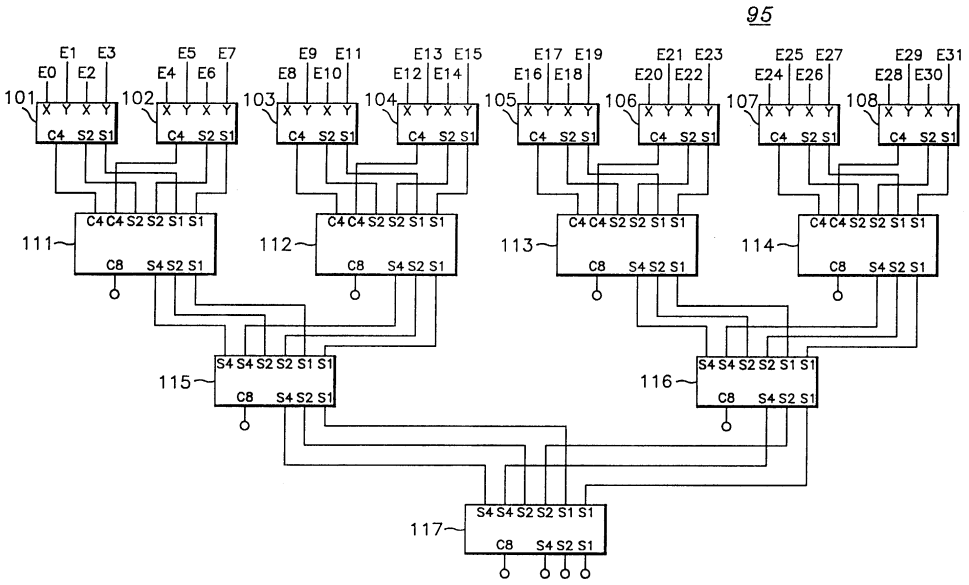
도면17



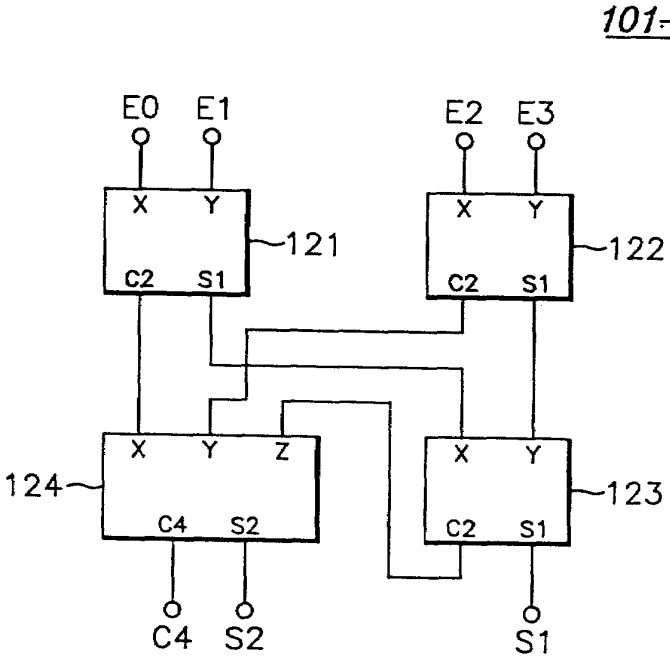
도면18



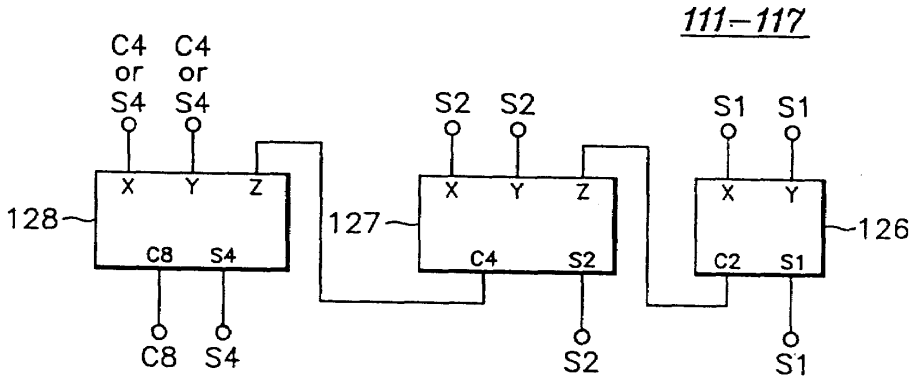
도면19


95
E1 E3
E0 E2
E5 E7
E4 E6
E9 E11
E8 E10
E13 E15
E12 E14
E17 E19
E16 E18
E21 E23
E20 E22
E25 E27
E24 E26
E29 E31
E28 E30
101
102
103
104
105
106
107
108
X Y X Y
C4 S2 S1
111
112
113
114
C4 C4 S2 S2 S1 S1
C8 S4 S2 S1
115
116
S4 S4 S2 S2 S1 S1
117

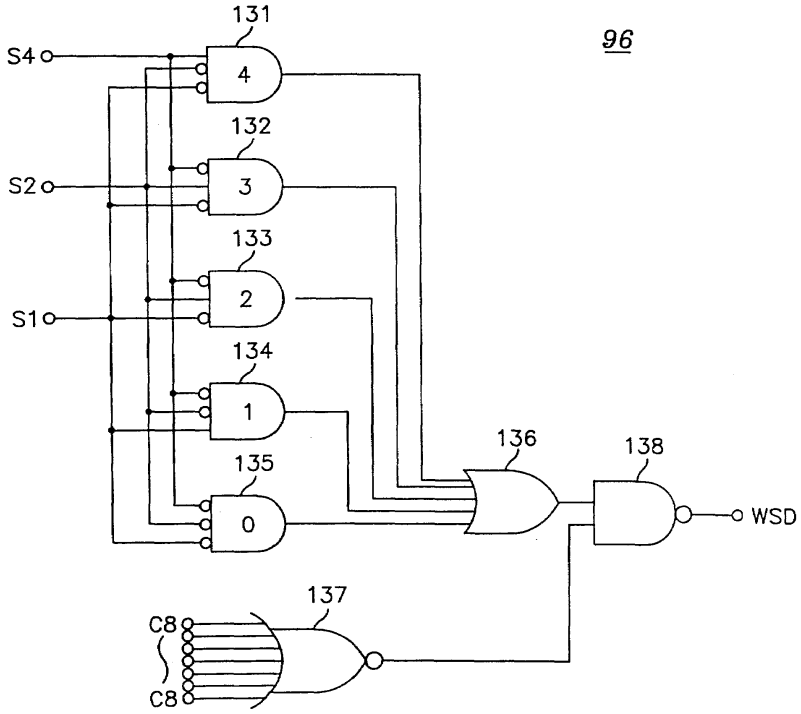
도면20a


101-108
E0
E1
E2
E3
X
Y
C2
S1
121
122
Z
C4
S2
124
123

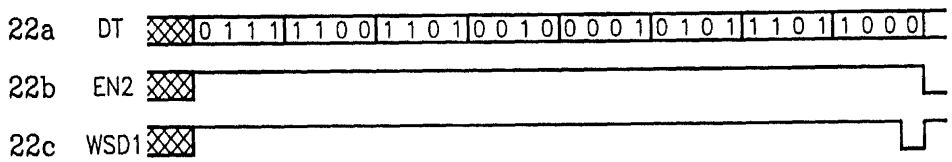
도면20b



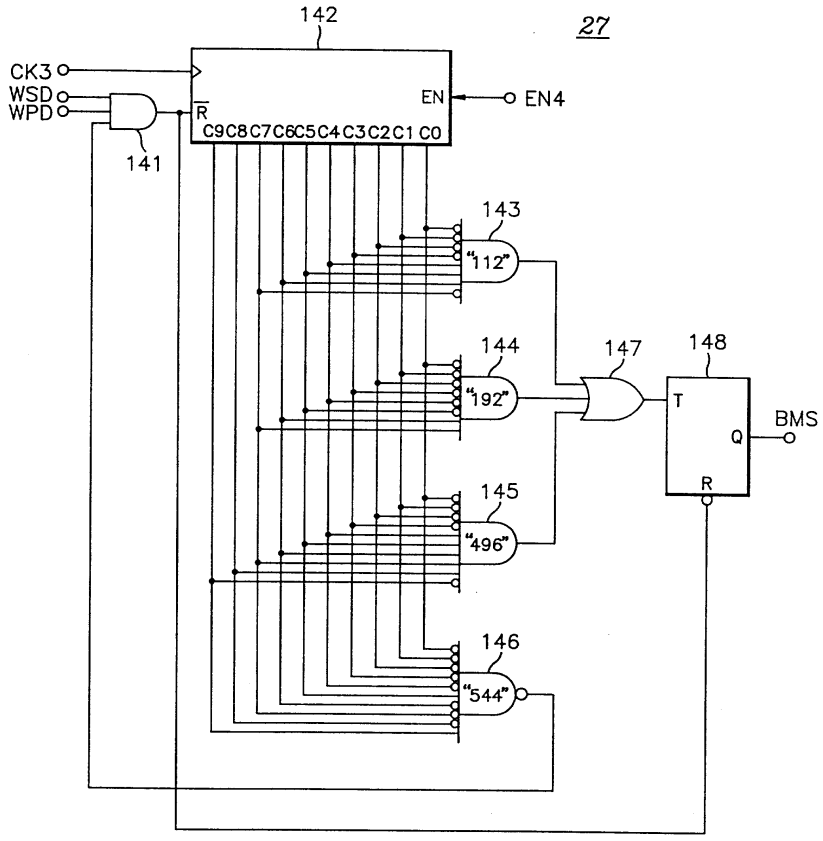
도면21



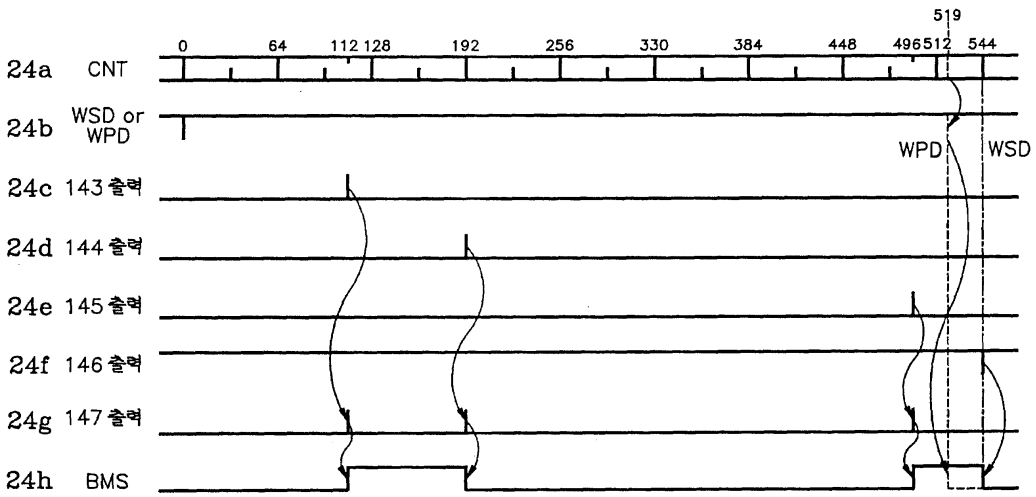
도면22



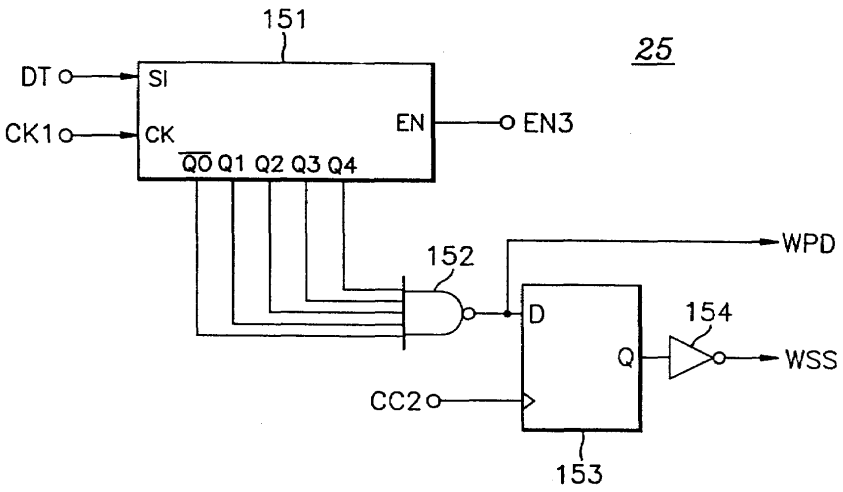
도면23


27
142
CK3
WSD
WPD
141
R
C9C8C7C6C5C4C3C2C1C0
EN
EN4
143
"112"
144
"192"
147
148
T
Q
R
BMS
145
"496"
146
"544"

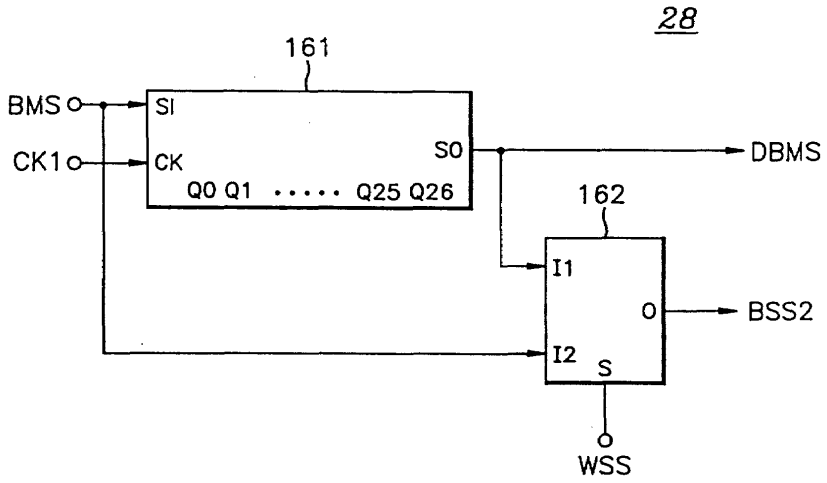
도면24


519
0
64
112 128
192
256
330
384
448
496 512
544
24a CNT
24b WSD or WPD
WPD
WSD
24c 143 출력
24d 144 출력
24e 145 출력
24f 146 출력
24g 147 출력
24h BMS

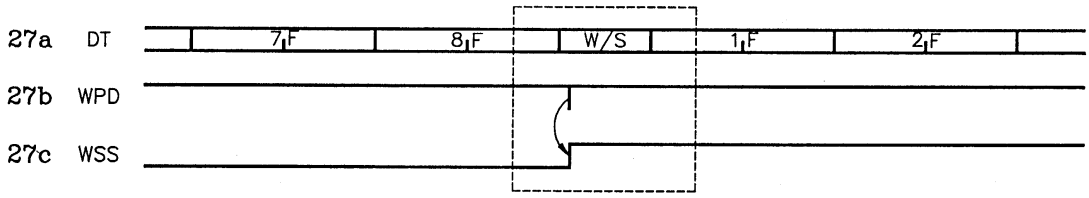
도면25



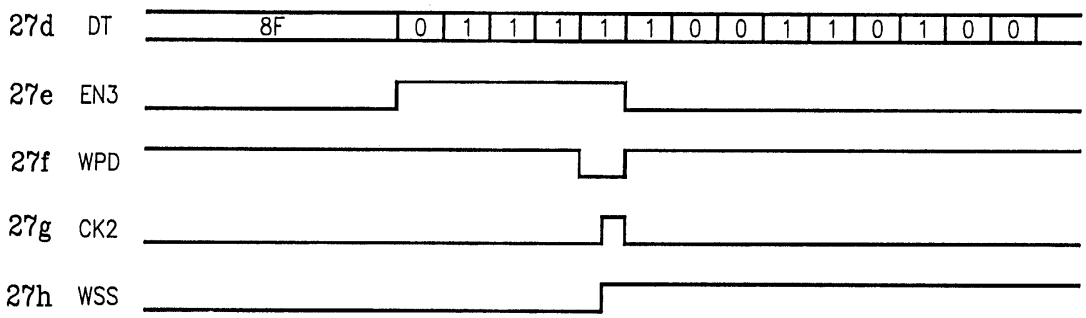
도면26



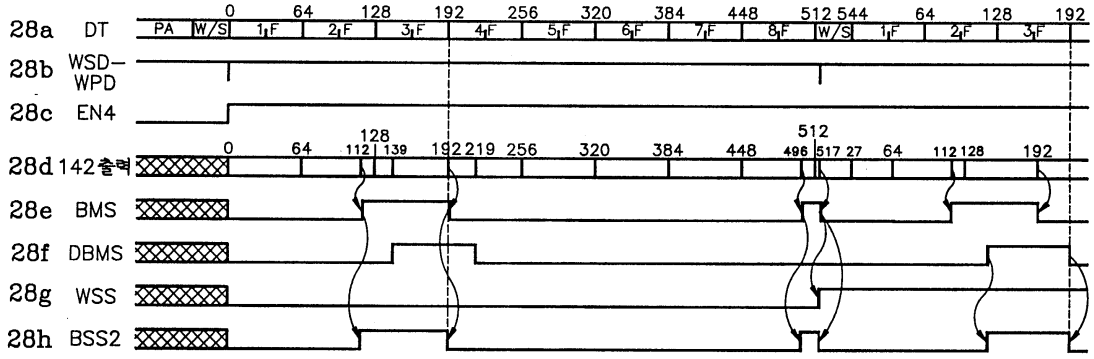
도면27a



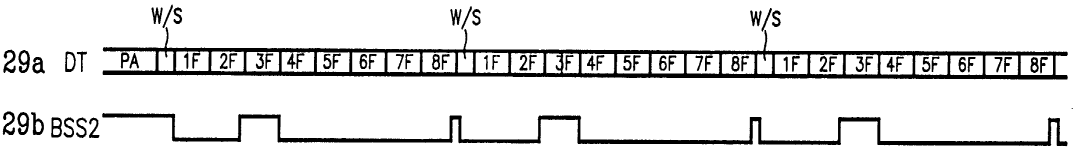
도면27b



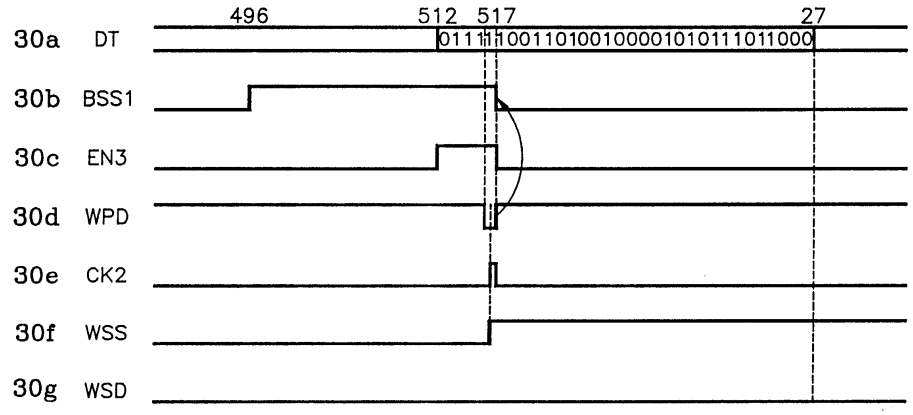
도면28



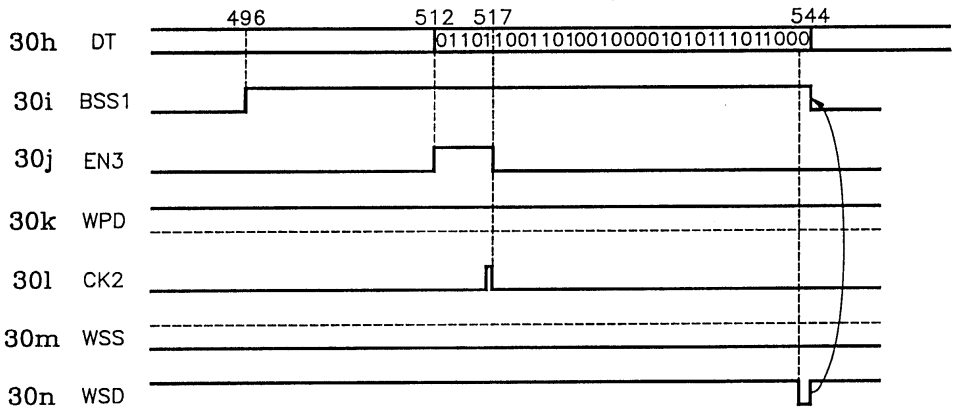
도면29



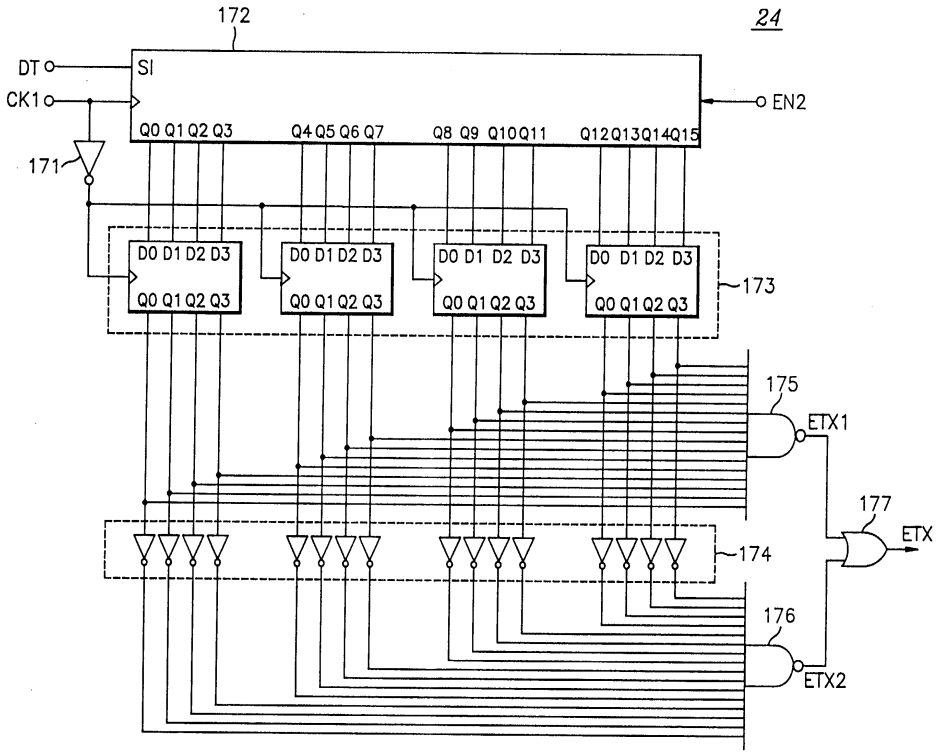
도면30a



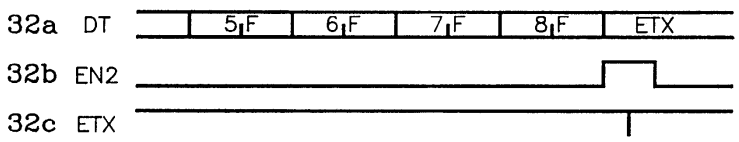
도면30b



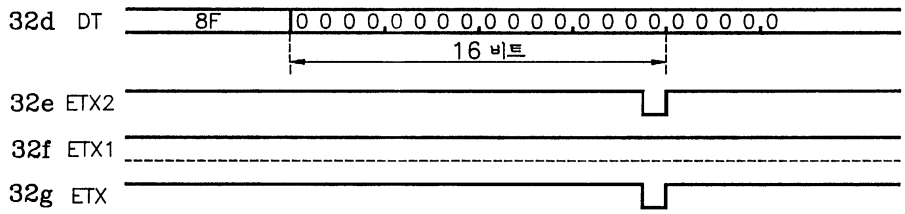
도면31



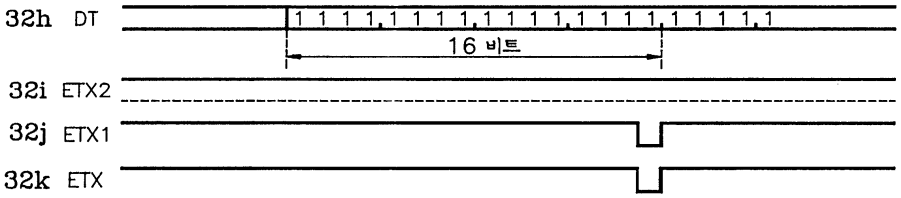
도면32a



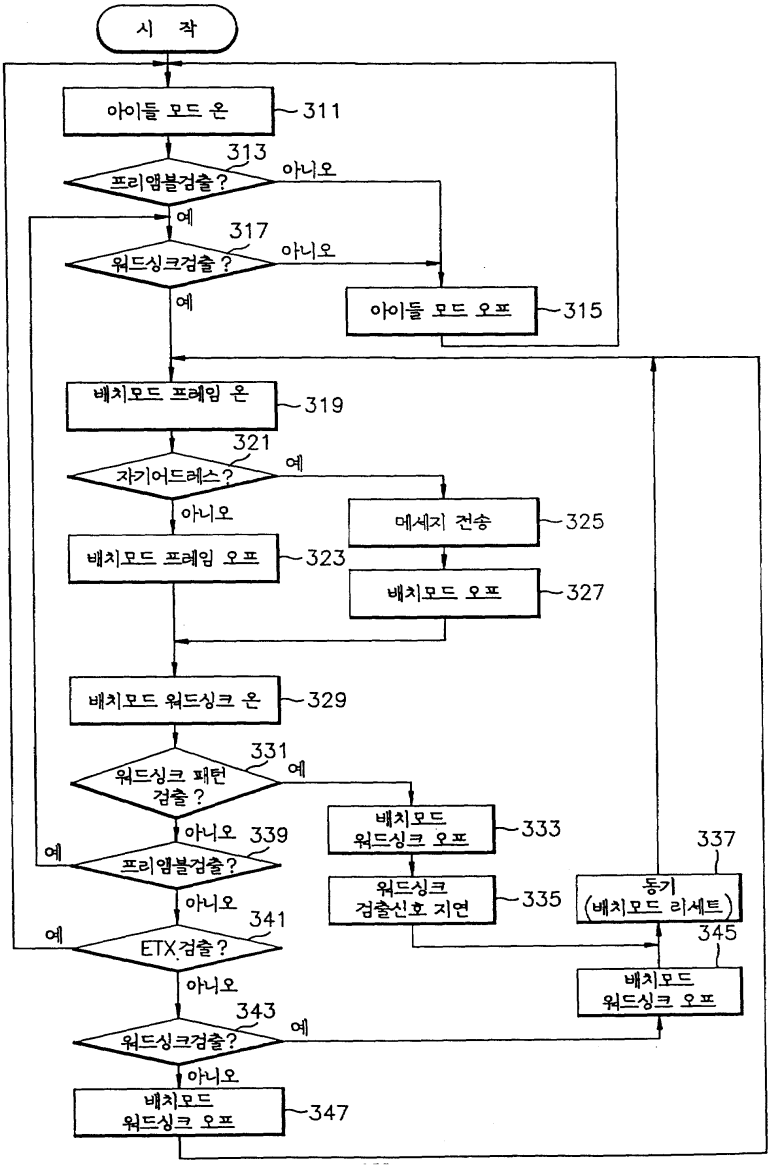
도면32b



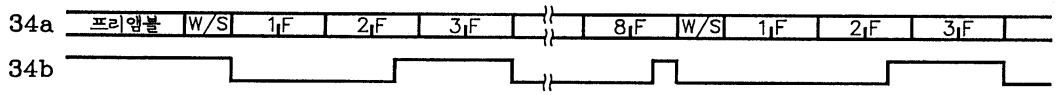
도면32c



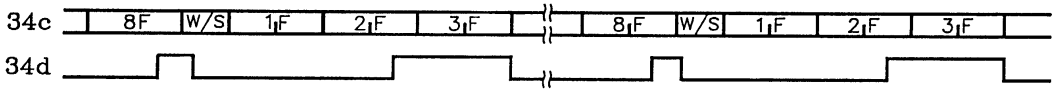
도면33



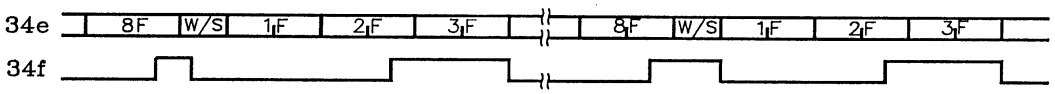
도면34a



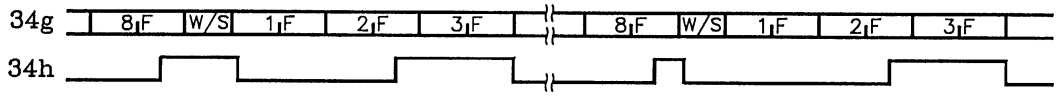
도면34b



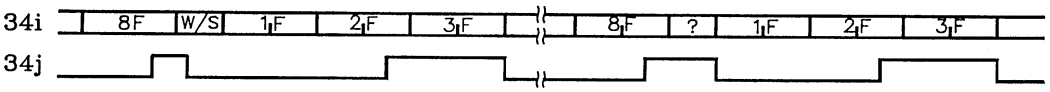
도면34c



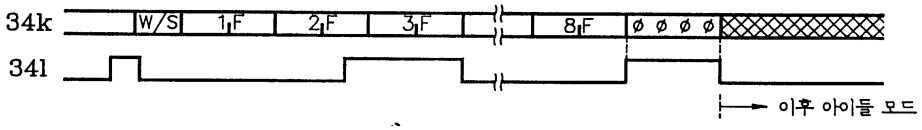
도면34d



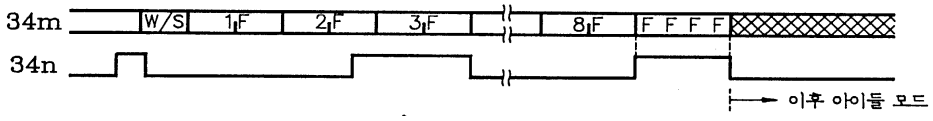
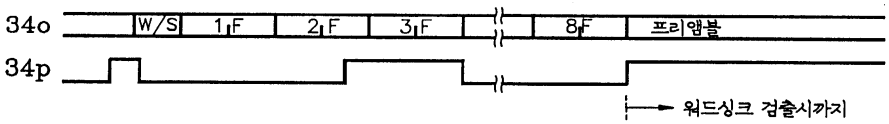
도면34e



도면34f



도면34g



도면34h