

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5204258号
(P5204258)

(45) 発行日 平成25年6月5日(2013.6.5)

(24) 登録日 平成25年2月22日(2013.2.22)

(51) Int. Cl.	F I	
HO3H 9/17 (2006.01)	HO3H 9/17	F
HO3H 3/02 (2006.01)	HO3H 3/02	B
HO1L 41/09 (2006.01)	HO1L 41/08	C
HO1L 41/22 (2013.01)	HO1L 41/08	J
HO1L 41/18 (2006.01)	HO1L 41/08	K

請求項の数 3 (全 18 頁) 最終頁に続く

(21) 出願番号	特願2011-66820 (P2011-66820)	(73) 特許権者	000204284 太陽誘電株式会社 東京都台東区上野6丁目16番20号
(22) 出願日	平成23年3月24日(2011.3.24)	(74) 代理人	100087480 弁理士 片山 修平
(62) 分割の表示	特願2007-265981 (P2007-265981) の分割	(72) 発明者	横山 剛 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
原出願日	平成15年8月27日(2003.8.27)	(72) 発明者	坂下 武 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
(65) 公開番号	特開2011-135618 (P2011-135618A)	(72) 発明者	西原 時弘 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
(43) 公開日	平成23年7月7日(2011.7.7)		
審査請求日	平成23年3月25日(2011.3.25)		

最終頁に続く

(54) 【発明の名称】 圧電薄膜共振子の製造方法

(57) 【特許請求の範囲】

【請求項1】

基板上に下部電極を形成する第1の工程と、前記下部電極を覆うように前記基板上に窒化アルミニウムの圧電薄膜を形成する第2の工程と、前記圧電薄膜上に上部電極を形成する第3の工程とを有する圧電薄膜共振子の製造方法であって、

前記第1の工程は、前記下部電極より柔らかい材料による薄膜層による薄膜層と、該薄膜層上にルテニウム又はルテニウム合金の層を含む前記下部電極を形成する工程を含み、

前記第3の工程は、ルテニウム又はルテニウム合金の層を含む前記上部電極を形成する工程を含み、

前記製造方法は更に、前記下部電極の下に、前記薄膜層が露出する空隙を形成する工程を含み、

前記第1の工程は、スパッタ圧力が0.5Pa以上のスパッタリング方法を用いて前記ルテニウム又はルテニウム合金の層を形成することにより、前記ルテニウム又はルテニウム合金の層の内部応力が3GPa以下となるように電極の形成を行うことを特徴とする圧電薄膜共振子の製造方法。

【請求項2】

前記第1の工程は、(002)方向を主軸とする配向性を有する前記ルテニウム又はルテニウム合金の層を形成する工程を含み、

前記第2の工程は、(002)方向を主軸とする配向性を有する前記窒化アルミニウムの層を形成する工程を含むことを特徴とする請求項1記載の圧電薄膜共振子の製造方法。

【請求項3】

前記空隙を形成する工程は、前記薄膜層の全体が前記空隙に露出するように前記空隙を形成することを特徴とする請求項1または2記載の圧電薄膜共振子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、圧電薄膜共振子の製造方法に関し、特に空隙がフッ素系のガスによるエッチングで形成される圧電薄膜共振子の製造方法に関する。

【背景技術】

【0002】

近年、携帯電話に代表される移動通信機器の急速な普及により、弾性表面波（Surface Acoustic Wave Device: SAW）素子などによって構成される小型軽量フィルタの需要は急速に増大している。中でも弾性表面波フィルタ（以下、SAWフィルタという）は急峻なカットオフ特性を有し、小型軽量であることから、特に携帯電話におけるRF（Radio Frequency）フィルタ、IF（Intermediate Frequency）フィルタとして広く利用されている。

【0003】

SAWフィルタは、圧電性素子基板（以下、圧電基板という）と、該圧電基板の一方の主面上に設けられた櫛型電極（Inter Digital Transducer: IDT）とを有して構成され、櫛型電極に印加される交流電圧に従って、圧電基板表面において特定の周波数帯域の弾性波を励起するものである。

【0004】

このようなSAWフィルタでは、櫛型電極に大きな電力が印加されると、櫛型電極自体が弾性波による基板の歪みを受けて物理的に断線してしまう。この不具合は、櫛型電極の電極指幅が細くなるほど、即ち高周波フィルタであるほど、顕著になる。

【0005】

このように、弾性表面波フィルタは耐電力性に難点があり、特に、アンテナ分波器などのフロントエンド部のフィルタとして用いる場合に問題がある。

【0006】

これに対し、大きな電力の用途に適したフィルタを構成するための有力な手段としては、従来、圧電薄膜共振子（Film Bulk Acoustic Resonator: 以下、FBARという）が存在する。圧電薄膜共振子は、基板と、金属薄膜である上部電極及び下部電極により上下から挟まれた圧電薄膜とを有して構成され、基板に接する下部電極の下側に空隙部が設けられた構造を有する。この構成において、上部電極及び下部電極に電位差を与えると、圧電効果により、これらに挟まれた圧電薄膜がその厚み方向に振動し、電氣的共振特性を示す。

【0007】

このような特性を有するFBARを梯子型に接続することで、バンドパスフィルタを構成することが可能である。現在、このようなバンドパスフィルタに代表されるFBARフィルタは、例えばSAWフィルタと比べて非常に優れた耐電力性を有することが知られている。

【0008】

バンドパスフィルタには、通過周波数帯に対して低損失であり、通過周波数帯域外の周波数に対して大きな抑圧度であることが要求される。そこで、FBARを用いてバンドパスフィルタを実現する際には、上部電極と下部電極とに使用する電極材料の選択が重要な要素の一つとなる。

【0009】

電極材料は、抵抗が低く、且つ音響インピーダンスが大きい膜であることが必要である。従来では、以下に示すような電極構造が開示されている。

10

20

30

40

50

【 0 0 1 0 】

例えば特許文献 1 には、電極材料としてモリブデン (Mo) を用いた電極構造が開示されている。モリブデン (Mo) で形成した膜は、抵抗が低く、且つ音響インピーダンスも大きいことから、これを圧電薄膜共振子に用いることで優れた共振特性を得ることができる。

【 0 0 1 1 】

しかしながら、モリブデン (Mo) はフッ素系のガスや酸系の薬品で容易にエッチングされてしまうため、下部電極の下に空隙を形成する方法が限定されてしまう。ここで、下部電極の下に空隙を設けるための幾つかの方法を以下に示す。

【 0 0 1 2 】

その一つとしては、以下に示す特許文献 2 で開示されている方法である。この方法では、単結晶シリコン基板を KOH 溶液などで異方性エッチングして基板裏面から貫通孔を開ける。モリブデン (Mo) は KOH 溶液でエッチングされないため、この方法を用いることで、電極材料にモリブデン (Mo) を用いた場合でも、下部電極を損なうことなく、容易に空隙を形成することが可能となる。

【 0 0 1 3 】

別の方法としては、以下に示す特許文献 3 で開示されている方法が存在する。この方法では、基板上に形成した窪みに犠牲層を堆積し、下部電極、圧電薄膜及び上部電極を成膜した後に、この犠牲層を除去する。より具体的に説明すると、第 1 の工程として、例えばシリコン (Si) 基板表面にエッチングにより窪みを形成する。次に第 2 の工程として、シリコン基板表面に熱酸化膜を形成する。これは犠牲層として使用する PSG (燐石英ガラス) 中の燐 (P) がシリコン (Si) 中へ拡散することを防止するためである。このように熱酸化膜を形成すると、第 3 の工程として、PSG を堆積して犠牲層を形成する。次に第 4 の工程として、堆積した犠牲層の表面に研磨及びクリーニングを用いてミラー仕上げを行うことで、窪み以外の犠牲層を除去する。続いて第 5 の工程として、シリコン基板表面に面一に露出した犠牲層を含むシリコン基板表面に下部電極、圧電薄膜及び上部電極を順次堆積し、最後に第 6 の工程として、犠牲層を除去する。これにより、下部電極の下に空隙が形成される。尚、第 6 の工程における犠牲層 (PSG) の除去には、例えば希釈 $H_2O : HF$ 溶液を用いることが可能である。これにより、非常に高いエッチング割合で PSG をエッチングできるため、電極材料にモリブデン (Mo) を用いた場合でも、下部電極の下に空隙を設けることが可能である。

【先行技術文献】

【特許文献】

【 0 0 1 4 】

【特許文献 1】米国特許第 5 5 8 7 6 2 0 号明細書

【特許文献 2】特開平 6 - 2 0 4 7 7 6 号公報

【特許文献 3】特開 2 0 0 0 - 6 9 5 9 4 号公報

【発明の概要】

【発明が解決しようとする課題】

【 0 0 1 5 】

しかしながら、特許文献 2 が開示するところの方法で貫通孔を開けた基板は、機械的強度が非常に弱い。このため、製造歩留りが低下するとともに、ウェハからのダイシング工程やパッケージへの実装工程において非常に困難を伴ってしまうという問題が存在する。また、異方性エッチングでは約 55° の傾斜角を持つ貫通孔が形成されるため、共振子を近づけて梯子型接続することが困難であり、素子の小型化の面で不利となるという問題も存在する。

【 0 0 1 6 】

更に、特許文献 3 が開示するところの方法は、工程数が非常に多く、低コストでの製造が難しい。しかも、スラリ残り等のような問題が多い研磨工程を含んでいるため、歩留りが低いという問題も存在する。

10

20

30

40

50

【 0 0 1 7 】

そこで本発明は、上記のような問題を鑑み、優れた特性を有し、且つ製造が容易で歩留りの高い、安価で小型化された圧電薄膜共振子の製造方法を提供することを目的とする。

【課題を解決するための手段】

【 0 0 2 2 】

また、本発明は、基板上に下部電極を形成する第1の工程と、前記下部電極を覆うように前記基板上に窒化アルミニウムの圧電薄膜を形成する第2の工程と、前記圧電薄膜上に上部電極を形成する第3の工程とを有する圧電薄膜共振子の製造方法であって、前記第1の工程は、前記下部電極より柔らかい材料による薄膜層と、該薄膜層上にルテニウム又はルテニウム合金の層を含む前記下部電極を形成する工程を含み、前記第3の工程は、ルテニウム又はルテニウム合金の層を含む前記上部電極を形成する工程を含み、前記製造方法は更に、前記薄膜層が露出する空隙を形成する工程を含み、前記第1の工程は、スパッタ圧力が0.5 Pa以上のスパッタリング方法を用いて前記ルテニウム又はルテニウム合金の層を形成することにより、前記ルテニウム又はルテニウム合金の層の内部応力が3 GPa以下となるように電極の形成を行うことを特徴とする圧電薄膜共振子の製造方法である。ルテニウム又はルテニウム合金及び上記薄膜層は、一般的にエッチングで使用されるフッ素系のガスや酸系の薬品に対して安定である、すなわちエッチングされにくいという特性を有するため、下部電極と上部電極にルテニウム又はルテニウム合金の層を含め、下部電極に前記薄膜層を設けることで、例えば空隙を形成する際のエッチングによる第1の電極の損傷を低減することが可能となり、圧電薄膜共振子の歩留りを向上させることが可能となる。また、同様の理由により、特別な工程やエッチング方法やガス若しくは薬品等を使用する必要がないため、製造が容易で且つ製造コストが安価となる。更に、側面が基板の主面に対して略垂直方向となるように空隙を形成することが可能であるため、複数の共振子が近接したレイアウトとすることが可能となり、結果として小型化されたデバイスを製造することが可能となる。また、このようにして製造された圧電薄膜共振子は、低損失で且つ反共振特性に優れている。また、内部応力が例えば3 GPaより大きいルテニウム又はルテニウムの層を含んで構成された圧電薄膜共振子は、高周波な入力信号を印加した際に破壊する可能性が大きい。また、スパッタリング時のスパッタ圧力が0.5 Paより小さい条件下で成膜したルテニウム膜は内部応力が大きい。このため、スパッタリング時のスパッタ圧力を0.5 Pa以上とすることで、ルテニウム又はルテニウム合金の層における内部圧力を低減する。これにより、破損する確立が小さい圧電薄膜共振子を製造することができる。

【 0 0 2 3 】

前記製造方法は、前記第1の工程が(002)方向を主軸とする配向性を有する前記ルテニウム又はルテニウム合金の層を形成し、前記第2の工程が(002)方向を主軸とする配向性を有する前記窒化アルミニウムの層を形成する構成とすることができ、圧電薄膜の配向性を(002)方向とすることで、良好な共振特性を示す圧電薄膜共振子を得ることができる。但し、圧電薄膜の配向性は、この下に形成された下部電極の配向性に大きく依存する。従って、下部電極の配向性を(002)方向とすることで、容易に圧電薄膜の配向性を(002)方向とすることができ、結果として良好な共振特性を示す圧電薄膜共振子を得ることができる。

【 0 0 2 4 】

また、前記空隙を形成する工程は、前記薄膜層の全体が前記空隙に露出するように前記空隙を形成する構成とすることができ、

【発明の効果】

【 0 0 2 5 】

本発明によれば、優れた特性を有し、且つ製造が容易で歩留りの高い、安価で小型化された圧電薄膜共振子の製造方法を実現することができる。

【図面の簡単な説明】

【 0 0 2 6 】

10

20

30

40

50

【図1】本発明の実施例1によるFBAR1Aの基本構成を示す図であり、(a)はFBAR1Aの平面図であり、(b)は(a)のA-A断面図である。

【図2】本発明の実施例1によるFBAR1Aの製造方法を示す図である(1)。

【図3】本発明の実施例1によるFBAR1Aの製造方法を示す図である(2)。

【図4】本発明の実施例1によるFBAR1Aの減衰極における抑圧を示す図である。

【図5】本発明の実施例1によるバンドパスフィルタ10の構成を示す平面図である。

【図6】図5に示すバンドパスフィルタ10のA'-A'断面図である。

【図7】図5及び図6に示すバンドパスフィルタ10の等価回路を示す回路図である。

【図8】本発明の実施例2によるFBAR1Bの基本構成を示す図であり、(a)はFBAR1Bの平面図であり、(b)は(a)のB-B断面図である。

10

【図9】本発明の実施例2によるFBAR1Bの共振特性(S(2,1))を示す図である。

【図10】本発明の実施例3によるFBAR1Cの基本構成を示す図であり、(a)はFBAR1Cの平面図であり、(b)は(a)のC-C断面図である。

【図11】本発明の実施例3によるFBAR1Cの製造方法を示す図である(1)。

【図12】本発明の実施例3によるFBAR1Cの製造方法を示す図である(2)。

【図13】本発明の実施例3によるFBAR1Cの共振特性(S(2,1))を示す図である。

【図14】本発明の実施例4におけるルテニウム膜の弾性率と減衰極の抑圧との関係を示すグラフである。

20

【発明を実施するための形態】

【0027】

以下、本発明を実施するための最良の形態を図面と共に詳細に説明する。

【実施例1】

【0028】

まず、本発明による実施例1について図面を用いて詳細に説明する。図1に、本実施例による圧電薄膜型共振子(FBAR)1Aの基本構成を示す。尚、図1において、(a)はFBAR1Aの平面図であり、(b)は(a)のA-A断面図である。

【0029】

図1(a)及び(b)に示すように、FBAR1Aは、基板11の一方の主面上に圧電薄膜12が形成された構成を有する。基板11には例えばシリコン(Si)基板を用いる。圧電薄膜12における共振子を形成する領域には、この圧電薄膜12を上下から挟む位置に下部電極13及び上部電極14が形成される。基板11には空隙(キャビティ)15が形成されており、下部電極13の全面はこの空隙15に面している。空隙15は、下部電極13及び上部電極14に高周波信号を印加した際に、圧電薄膜12の振動が妨げられないようにするためである。

30

【0030】

このような構成において、優れた共振特性及び製造の容易化を実現するために、圧電薄膜12並びにこれを挟む下部電極13及び上部電極14を以下のようにする。

【0031】

圧電薄膜12には、例えばチタン酸鉛(PbTiO₃)、PZT、窒化アルミニウム(AlN)等の薄膜を用いることができるが、好ましくはAlNの薄膜を用いると良い。これは、PbTiO₃やPZTが3元素以上と成分が多いことに加え、鉛(Pb)が拡散するという問題もあり、組成のコントロールが非常に難しく、且つ量産性に乏しいという欠点が存在するためである。これに対し、AlNは2元素と成分が少なく、且つ鉛が拡散するという問題も持たないため、これを用いることで、製造方法の容易化及び歩留りの向上が可能となる。

40

【0032】

また、本実施例において、例えば下部電極13及び上部電極14の膜厚の和d1と圧電薄膜12の膜厚d2との比d1/d2が、1/12以上1以下の範囲に含まれるように構

50

成することで、F B A R 1 A の通過周波数帯域を 1 0 0 M H z から 1 0 G H z に含まれる周波数帯域の一部とすることができる。

【 0 0 3 3 】

ここで、圧電薄膜 1 2 のパターンニングや空隙 1 5 の形成には、通常 A l N (圧電薄膜 1 2) 又はシリコン (基板 1 1) のエッチングに適したフッ素系のガス或いは酸系の薬品が利用される。しかしながら、モリブデン (M o) 等のような通常使用される電極材料の中には、フッ素系のガスや酸系の薬品に弱い、すなわちこれらで容易にエッチングされてしまうものが存在する。そこで本実施例では、フッ素系のガス或いは酸系の薬品に強い電極材料としてルテニウム又はルテニウム合金を使用し、下部電極と上部電極の少なくとも一方にルテニウム又はルテニウム合金の薄膜層を含む構成とした。下部電極と上部電極の少なくとも一方にルテニウム又はルテニウム合金の薄膜層を含む構成とは、具体的には、下部電極と上部電極のどちらから一方又は両方をルテニウム又はルテニウム合金の単層膜で形成する構成や、下部電極と上部電極のどちらから一方又は両方を多層膜で形成し、この多層膜内にルテニウム又はルテニウム合金の膜を含む構成を意味している。

10

【 0 0 3 4 】

尚、ルテニウム合金とは、ルテニウムを主成分とした材料であり、例えばルテニウムに銅 (C u) が 2 % 程度含まれた合金や、ルテニウムにアルミニウム (A l) が 2 % 程度含まれた合金、ルテニウムにクロム (C r) が 2 % 程度含まれた合金等である。

【 0 0 3 5 】

また、下部電極 1 3 及び上部電極 1 4 の抵抗は共振特性の損失に寄与し、同じく下部電極 1 3 及び上部電極 1 4 の音響インピーダンスは反共振特性に寄与するものである。そこで、本発明者らは、良好な共振特性及び反共振特性を得るために、下部電極 1 3 及び / 又は上部電極 1 4 を以下のような条件を満足するように制御することを見いだした。

20

【 0 0 3 6 】

先ず、下部電極 1 3 及び上部電極 1 4 の比抵抗は入力信号が損失する要因となるため、十分小さな値、例えば $50 \mu \cdot \text{cm}$ 以下となるように制御する。この条件を満足することで、高周波信号である入力信号の損失を低減し、良好な共振特性を得ることができる。尚、その下限は、例えば $1 \mu \cdot \text{cm}$ とすることができる。

【 0 0 3 7 】

また、下部電極 1 3 及び上部電極 1 4 の音響インピーダンスは、良好な反共振特性を得るために大きくする必要がある。ここで、音響インピーダンスは弾性率と密度との積の平方根で表される。すなわち、弾性率の大きな膜は音響インピーダンスが大きい。従って、弾性率の大きな電極膜を下部電極 1 3 及び上部電極 1 4 に用いることで、反共振特性の優れた共振子を得ることができる。例えば弾性率が $4 \times 10^{11} \text{ N/m}$ 以上の電極膜を用いて下部電極 1 3 及び / 又は上部電極 1 4 を形成することで良好な反共振特性を得ることができる。

30

【 0 0 3 8 】

本実施例で使用するルテニウムやルテニウム合金は一般的に使用される電極材料に比べて抵抗が小さく且つ音響インピーダンスが大きい特性を有するため、容易に上記の条件を満足する電極膜を得ることができる。すなわち、本実施例では、ルテニウム及びルテニウム合金の少なくとも一方よりなる膜の一部を含む電極膜を用いて下部電極 1 3 及び上部電極 1 4 の少なくとも一方を形成することで、良好な共振特性及び反共振特性を示す F B A R を得ることが可能となる。

40

【 0 0 3 9 】

但し、圧電薄膜 1 2 として A l N を用いた場合、良好な共振特性を得るうえで、これが (0 0 2) 配向を示すことが重要となる。圧電薄膜 1 2 を (0 0 2) 配向とするためには、下部電極 1 3 の配向性が鍵となる。これは、圧電薄膜 1 2 が下部電極 1 3 の上に形成されることから、圧電薄膜 1 2 の配向性に下部電極 1 3 の配向性が大きく影響するためである。そこで、下部電極 1 3 を圧電薄膜 1 2 と同様に (0 0 2) 方向を主軸とする配向にする。これにより、良好な (0 0 2) 配向を示す A l N の薄膜を得ることができる。

50

【 0 0 4 0 】

また、図 1 (b) に示すように、下部電極 1 3 の下には空隙 1 5 が形成される。この際、下部電極 1 3 及び圧電薄膜 1 2 の土台として使用された基板 1 1 は、前述したように、フッ素系のガスやバッファードフッ酸等の酸系の薬品でエッチングされるが、ルテニウムやルテニウム合金はこのフッ素系のガスや酸系の薬品に対して非常に安定であるため、これの膜を用いて下部電極 1 3 を形成することで、下部電極 1 3 がエッチングされることを防止でき、安定して F B A R 1 A を製造することができる。

【 0 0 4 1 】

特に、基板 1 1 をシリコン基板で形成した場合であって、基板 1 1 主面に対して垂直方向に基板 1 1 をドライエッチングする方法（換言すれば、基板 1 1 主面に対して垂直方向に基板 1 1 をドライエッチングすることで空隙 1 5 の側面を基板 1 1 の主面に対して略垂直に形成する方法）ではフッ素系のガスが用いられるが、このような場合でも下部電極 1 3 にルテニウム又はルテニウム合金よりなる電極膜を用いることで、容易に空隙 1 5 を形成することができ、下部電極 1 3 がエッチングされてしまうことに起因する歩留りの低下を抑制することが可能となる。

10

【 0 0 4 2 】

以上のように、ルテニウムやルテニウム合金は、フッ素系のガスや酸系の薬品に対して安定しているため、基板 1 1 に空隙 1 5 を形成する際に K O H 溶液等を用いた異方性エッチングを使用する必要がない。このため、空隙 1 5 の側面を基板 1 1 の主面に対して略垂直な面とすることが可能な、フッ素系のガスを用いたドライエッチングを使用することが

20

【 0 0 4 3 】

但し、例えば基板 1 1 に予め犠牲層を形成しておき、この上に下部電極 1 3 ，圧電薄膜 1 2 及び上部電極 1 4 を形成した後、犠牲層を除去することで空隙 1 5 を形成する方法を用いた場合でも、ルテニウム若しくはルテニウム合金よりなる電極膜を用いることで、同様に下部電極 1 3 がエッチングされることを防止でき、歩留りが低下することなく、安定して製造することができる。また、圧電薄膜 1 2 のパターニングにおいてウェットエッチングを用いた場合でも、ルテニウム若しくはルテニウム合金よりなる電極膜はエッチングされないため、歩留りが低下することがなく、安定して製造することができる。更に、圧電薄膜 1 2 のパターニングにドライエッチングを用いた場合でも同様の効果が得られる。

30

【 0 0 4 4 】

尚、本実施例において、空隙 1 5 は、下部電極 1 3 を完全に露出させる程度の大きさに形成する必要がある。すなわち下部電極 1 3 下の基板 1 1 は全てエッチングにより除去される。これにより、基板 1 1 が励振の妨げになることを防止できる。但し、圧電薄膜 1 2 は、これを基板 1 1 上に固定しておくために、空隙 1 5 の大きさよりも大きくする必要がある。

40

【 0 0 4 5 】

次に、本実施例による F B A R 1 A の製造方法について図面を用いて詳細に説明する。尚、以下の説明では、上部電極 1 4 を上からルテニウム (R u) の単層膜として形成し、下部電極 1 3 を上からモリブデン (M o) 及びアルミニウム (A l) の多層膜として形成し、圧電薄膜 1 2 を窒化アルミニウム (A l N) で形成し、また、基板 1 1 にシリコン基板を用いた場合について例を挙げて説明する。

【 0 0 4 6 】

本製造方法では、先ず図 2 (a) に示すように、シリコン基板 1 1 A を用い、これにおける一方の主面に、下部電極 1 3 へパターニングするための導体膜 1 3 A を例えばスパッタリング法を用いて成膜する (図 2 (b) 参照) 。導体膜 1 3 A は、例えばシリコン基板

50

1 1 A 上に 5 0 n m (ナノメートル) のアルミニウム (A l) が成膜され、この上に 1 0 0 n m のモリブデン (M o) が成膜された多層構造を有する。

【 0 0 4 7 】

次に、この導体膜 1 3 A 上に例えばフォトリソグラフィ技術を用いて所定形状 (下部電極 1 3 を残すための形状) のレジストを形成した後、この上から例えばドライエッチング又はウェットエッチングを用いてパターニングすることで、図 2 (c) に示すように、所望する形状の下部電極 1 3 を形成する。この際、その他の配線パターンやグランドパターン等も同時にパターニングすると良い。また、ドライエッチング又はウェットエッチングには、上述したようなフッ素系のガス又は酸系の薬品を用いることができる。

【 0 0 4 8 】

次に、図 2 (d) に示すように、下部電極 1 3 上及びシリコン基板 1 1 A 上に圧電薄膜 1 2 A を例えばスパッタリング法を用いて成膜し、更にその上に、図 2 (e) に示すように、上部電極 1 4 へパターニングするための導体層 1 4 A を例えばスパッタリング法を用いて成膜する。圧電薄膜 1 2 A は例えば 5 0 0 n m の窒化アルミニウム (A l N) を有してなる。また、導体層 1 4 A は、圧電薄膜 1 2 A 上に例えば 1 0 0 n m のルテニウム (R u) が成膜された単層構造を有する。

【 0 0 4 9 】

次に、この導体層 1 4 A 上に例えばフォトリソグラフィ技術を用いて所定形状 (上部電極 1 4 及び圧電薄膜 1 2 を残すための形状) のレジストを形成した後、この上からドライエッチング又はウェットエッチングを用いてパターニングすることで、所望する形状の上部電極 1 4 (図 3 (a) 参照) 及び圧電薄膜 (図 3 (b) 参照) を形成する。この際、ドライエッチング又はウェットエッチングには、上述したようなフッ素系のガス又は酸系の薬品を用いることができる。尚、この工程において、上部電極 1 4 の形成には、リフトオフを用いてもよい。

【 0 0 5 0 】

このように下部電極 1 3 , 圧電薄膜 1 2 及び上部電極 1 4 を含む共振子を形成すると、最後にシリコン基板 1 1 A の裏面に、例えばフォトリソグラフィ技術を用いて所定形状 (空隙 1 5 を形成するための形状) のレジストを形成し、この上からドライエッチングを行うことで、空隙 1 5 が形成された基板 1 1 を作製する。これにより、図 1 及び図 3 (c) に示すような F B A R 1 A が得られる。

【 0 0 5 1 】

尚、空隙 1 5 を形成する際、フッ素系のガスである C F ₆ によるエッチングと、C₄F₈ による側壁保護膜形成とを交互に繰り返すことで、空隙 1 5 の側面がシリコン基板 1 1 A の裏面に対して略垂直となるように、空隙 1 5 を形成することができる。但し、この方法に限らず、他の方法で形成しても良い。

【 0 0 5 2 】

また、上記において、下部電極 1 3 及び / 又は上部電極 1 4 に含まれるルテニウム又はルテニウム合金の層は、上述したスパッタリング方法以外にも、例えば真空蒸着法や、ウェットエッチングや、イオンミリング法や、酸素ガスを含むガスを用いた反応性イオンエッチング等、若しくはこれらのうち 2 つ以上を組み合わせた方法を用いて形成することが可能である。尚、ウェットエッチングで形成する際のエッチング液は、例えば硝酸や硝酸セリウム・アンモニウムを用いることができる。

【 0 0 5 3 】

以上のような製造方法により作製された F B A R 1 A の減衰極における抑圧を図 4 に示す。尚、図 4 では、共振周波数が 5 G H z であり、励振部における下部電極 1 3 及び上部電極 1 4 の断面 (基板 1 1 の主面と平行な面での断面) 形状が円形であり、その断面形状の半径が 8 0 μ m (マイクロメートル) である F B A R 1 A であって、上部電極 1 4 の電極材料をアルミニウム (A l) , チタン (T i) , 銅 (C u) , クロム (C r) , モリブデン (M o) 又はルテニウム (R u) とした場合について、それぞれにおける減衰極の抑圧を示す。

10

20

30

40

50

【 0 0 5 4 】

図 4 を参照すると分かるように、上部電極 1 4 に用いた電極材料種類によって、F B A R 1 A の共振特性が大きく異なる。より詳細には、上部電極 1 4 を音響インピーダンスの大きな電極材料で形成することで、減衰極の抑圧が大きくなることが分かる。従って、音響インピーダンスの高いルテニウムを電極材料として用いることで、共振特性に優れた F B A R を作製することができる。

【 0 0 5 5 】

次に、本実施例による F B A R 1 A を用いて作製したバンドパスフィルタ 1 0 の図面を用いて詳細に説明する。図 5 は、本実施例によるバンドパスフィルタ 1 0 の構成を示す平面図である。また、図 6 は、図 5 に示すバンドパスフィルタ 1 0 の A ' - A ' 断面図である。更に、図 7 は、図 5 及び図 6 に示すバンドパスフィルタ 1 0 の等価回路を示す回路図である。

10

【 0 0 5 6 】

図 5 及び図 7 に示すように、バンドパスフィルタ 1 0 は、直列碗に接続された 4 つの共振子（以下、これを直列共振子という）S 1 ~ S 4 と、並列碗に接続された 3 つの共振子（以下、これを並列共振子という）P 1 ~ P 3 とを有して構成される。各々の直列共振子 S 1 ~ S 4 及び並列共振子 P 1 ~ P 3 は、図 5 及び図 6 に示すように、図 1 に示す F B A R 1 A と同様の構成を有している。

【 0 0 5 7 】

バンドパスフィルタ 1 0 において入力端及び出力端に設けられた直列共振子 S 1 及び S 4 の上部電極 1 4 は、それぞれ配線 2 4 と接続されている。この配線 2 4 上には、例えば金属とチタン層との積層構造を有するパンプ接続用パッド 2 2 が形成されている。パンプ接続用パッド 2 2 上には金属パンプ 2 3 が形成されており、例えば図示しないパッケージのダイアタッチ面における信号出力端子又は信号入力端子に接続可能に構成されている。尚、バンドパスフィルタ 1 0 は、パッケージのダイアタッチ面にフェイスダウンボンディングされるものとする。

20

【 0 0 5 8 】

また、入力端と直列共振子 S 1 との間の配線 2 4 は分岐され、並列共振子 P 1 の上部電極 1 4 が接続されている。並列共振子 P 1 における下部電極 1 3 は、圧電薄膜 1 2 下部以外の領域まで延在する配線 2 1 に接続されている。圧電薄膜 1 2 下部以外の領域における配線 2 1 上には、上記と同様のパンプ接続用パッド 2 2 が形成されており、上記ダイアタッチ面におけるグランド端子に接続可能に構成されている。同様に、直列共振子 S 4 と出力端との間の配線 2 4 は分岐され、並列共振子 P 3 の上部電極 1 4 が接続されている。並列共振子 P 3 における下部電極 1 3 は、圧電薄膜 1 2 下部以外の領域まで延在する配線 2 1 に接続されている。圧電薄膜 1 2 下部以外の領域における配線 2 1 上には、上記と同様のパンプ接続用パッド 2 2 が形成されおり、上記ダイアタッチ面におけるグランド端子に接続可能に構成されている。

30

【 0 0 5 9 】

直列共振子 S 1 及び S 2、並びに直列共振子 S 3 及び S 4 は、それぞれの下部電極 1 3 が配線 2 1 を介して接続されている。また、直列共振子 S 2 及び S 3 は、それぞれの上部電極 1 4 が配線 2 4 を介して接続されている。

40

【 0 0 6 0 】

直列共振子 S 2 及び S 3 を接続する配線 2 4 は分岐され、並列共振子 P 2 の上部電極 1 4 が接続されている。並列共振子 P 2 における下部電極 1 3 は、圧電薄膜 1 2 下部以外の領域まで延在する配線 2 1 に接続されている。圧電薄膜 1 2 下部以外の領域における配線 2 1 上には、上記と同様のパンプ接続用パッド 2 2 が形成されており、上記ダイアタッチ面におけるグランド端子に接続可能に構成されている。

【 0 0 6 1 】

以上のように、本実施例による F B A R 1 A を用いてバンドパスフィルタ 1 0 を作製することで、挿入損失が小さく且つ良好なフィルタ特性を示すバンドパスフィルタを得るこ

50

とができる。

【0062】

尚、上記の説明において、圧電薄膜12はAlNに代えて例えば酸化亜鉛(ZnO)を用いて形成しても良い。また、下部電極13及び上部電極14はルテニウム若しくはルテニウム合金に代えてイリジウム(Ir)若しくはイリジウム合金又はロジウム(Rh)若しくはロジウム合金を用いて形成しても良い。

【実施例2】

【0063】

次に、本発明による実施例2について図面を用いて詳細に説明する。上記した実施例1では、下部電極13又は上部電極14の少なくとも一方にルテニウム又はルテニウム合金の層を含む電極膜を用いた場合を例に挙げた。そこで、本実施例では、下部電極13及び上部電極14の両方にルテニウム又はルテニウム合金の層を含む電極膜を用いた場合を示す。尚、本実施例において、実施例1と同様の構成には、同一の符号を付すことで、その詳細な説明を省略する。

10

【0064】

図8は、本実施例によるFBAR1Bの構成を示す図であり、(a)はFBAR1Bの平面図であり、(b)は(a)のB-B断面図である。

【0065】

図8(a)及び(b)に示すように、本実施例によるFBAR1Bは、実施例1によるFBAR1Aにおいて、下部電極13及び上部電極14が、共にルテニウム又はルテニウム合金の層を含む電極膜を用いて形成された下部電極13b及び上部電極14bに置き換えられている。そのほかの構成は実施例1によるFBAR1Aと同様である。

20

【0066】

以上のように構成することで、本実施例によれば、圧電薄膜12(上部電極14bを含む)を作製する際のエッチング及び空隙15を形成する際のエッチングの双方における上部電極14b及び下部電極13bの損傷を抑制することが可能となるため、歩留りをより向上させることが可能となる。

【0067】

また、本実施例によるFBAR1Bの共振特性(S(2,1))を図9に示す。尚、図9では、上部電極14bを100nmのルテニウム膜で形成し、圧電薄膜12を430nmのAlN膜で形成し、下部電極13bを100nmのルテニウム膜で形成した場合を例に挙げる。

30

【0068】

図9を参照すると明らかなように、FBAR1Bでは、共振点における抑圧が-3dB以下を示し、良好な共振特性を示している。これに対し、反共振点における抑圧が-20dB以上を示し、良好な反共振特性を示している。このように、下部電極13b及び上部電極14bをルテニウム又はルテニウム合金の層を含む電極膜で形成することで、良好な共振特性及び反共振特性を示すFBARが得られる。更に、実施例1で述べたように、ルテニウム又はルテニウム合金の層を含む電極膜を用いることで、損失を低減することも可能となる。

40

【0069】

他の構成及び製造方法は、実施例1と同様であるため、ここでは説明を省略する。

【実施例3】

【0070】

次に、本発明による実施例3について図面を用いて詳細に説明する。上記した実施例1では、下部電極13又は上部電極14の少なくとも一方にルテニウム又はルテニウム合金の層を含む電極膜を用いた場合を例に挙げた。これに対し、本実施例では、下部電極13における空隙15側に、エッチングによる下部電極13の損傷を防止するための薄膜層を設けた場合を例に挙げる。尚、本実施例において、実施例1と同様の構成には、同一の符号を付すことで、その詳細な説明を省略する。

50

【0071】

図10は、本実施例によるFBAR1Cの基本構成を示す図であり、(a)はFBAR1Cの平面図であり、(b)は(a)のC-C断面図である。

【0072】

図10(a)及び(b)に示すように、本実施例によるFBAR1Cは、実施例1によるFBAR1Aと同様の構成において、下部電極13の下、すなわち空隙15側に薄膜層16が形成された構成を有する。これにより、下部電極13が空隙15に対して露出せず、空隙15を形成するためのエッチングの際に下部電極13が損傷することを防止できる。そのほかの構成は実施例1によるFBAR1Aと同様である。

【0073】

薄膜層16の材料としては、例えばアルミニウム(Al)、銅(Cu)若しくはクロム(Cr)の純金属、又はアルミニウム(Al)、銅(Cu)若しくはクロム(Cr)の合金、又はアルミニウム(Al)、銅(Cu)若しくはクロム(Cr)の酸化物、又はアルミニウム(Al)、銅(Cu)若しくはクロム(Cr)の窒化物等を適用することができる。但し、これらに限らず、フッ素系のガスによるエッチングに対して比較的安定した材料であれば如何なるものも適用することができる。尚、以下の説明では、薄膜層16をアルミナ(Al_2O_3)で形成した場合を例に挙げる。

【0074】

以上のように構成することで、空隙15を形成する際のエッチングによる下部電極13の損傷を確実に防止できるため、歩留りをより向上させることが可能となる。

【0075】

次に、本実施例によるFBAR1Cの製造方法について図面を用いて詳細に説明する。尚、以下の説明では、薄膜層16をアルミナで形成し、その他の構成は、図2及び図3で説明した構成と同様の構成を用いた場合について例を挙げる。

【0076】

本製造方法では、先ず図11(a)に示すように、シリコン基板11Aを用い、これにおける一方の主面に、薄膜層16へパターニングするための薄膜層16Cと、下部電極13へパターニングするための導体膜13Cとを、例えばスパッタリング法を用いて成膜する(図11(b)参照)。薄膜層16Cは、例えばシリコン基板11A上に50nmのアルミナが成膜された単層構造を有する。また、導体膜13Cは、例えば薄膜層16C上に100nmのルテニウムが成膜された単層構造を有する。

【0077】

次に、この薄膜層16C上に例えばフォトリソグラフィ技術を用いて所定形状(下部電極13及び薄膜層16を残すための形状)のレジストを形成した後、この上から例えばドライエッチング又はウェットエッチングを用いてパターニングすることで、図11(c)に示すように、所望する形状の薄膜層16及び下部電極13を形成する。この際、その他の配線パターンやランドパターン等も同時にパターニングすると良い。また、ドライエッチング又はウェットエッチングには、上述したようなフッ素系のガス又は酸系の薬品を用いることができる。

【0078】

次に、図11(d)に示すように、下部電極13上及びシリコン基板11A上に圧電薄膜12Aを例えばスパッタリング法を用いて成膜し、更にその上に、図11(e)に示すように、上部電極14へパターニングするための導体層14Aを例えばスパッタリング法を用いて成膜する。圧電薄膜12Aは例えば420nmの窒化アルミニウム(AlN)を有してなる。また、導体層14Aは、圧電薄膜12A上に例えば100nmのルテニウム(Ru)が成膜された単層構造を有する。

【0079】

次に、この導体層14A上に例えばフォトリソグラフィ技術を用いて所定形状(上部電極14及び圧電薄膜12を残すための形状)のレジストを形成した後、この上からドライエッチング又はウェットエッチングを用いてパターニングすることで、所望する形状の上

10

20

30

40

50

部電鏡 14 (図 12 (a) 参照) 及び圧電薄膜 (図 12 (b) 参照) を形成する。この際、ドライエッチング又はウェットエッチングには、上述したようなフッ素系のガス又は酸系の薬品を用いることができる。尚、この工程において、上部電極 14 の形成には、リフトオフを用いてもよい。

【0080】

このように薄膜層 16, 下部電極 13, 圧電薄膜 12 及び上部電極 14 を含む共振子を形成すると、最後にシリコン基板 11A の裏面に、例えばフォトリソグラフィ技術を用いて所定形状 (空隙 15 を形成するための形状) のレジストを形成し、この上からドライエッチングを行うことで、空隙 15 が形成された基板 11 を作製する。これにより、図 10 及び図 12 (c) に示すような FBAR1C が得られる。

【0081】

また、本実施例による FBAR1C の共振特性 ($S(2, 1)$) を図 13 に示す。尚、図 13 では、上部電極 14 を 100 nm のルテニウム膜で形成し、圧電薄膜 12 を 420 nm の AlN 膜で形成し、下部電極 13 を 100 nm のルテニウム膜で形成し、薄膜層 16 を 50 nm のアルミナ膜で形成した場合を例に挙げる。

【0082】

図 13 を参照すると明らかなように、FBAR1C では、共振点における抑圧が -3 dB 以下を示し、良好な共振特性を示している。これに対し、反共振点における抑圧が -20 dB 以上を示し、良好な反共振特性を示している。このように、下部電極 13 及び上部電極 14 をルテニウム又はルテニウム合金の層を含む電極膜で形成し、下部電極 13 の下に下部電極 13 をエッチングから守るための薄膜層 16 を設けることで、良好な共振特性及び反共振特性を示す FBAR が得られる。更に、実施例 1 で述べたように、ルテニウム又はルテニウム合金の層を含む電極膜を用いることで、損失を低減することも可能となる。

【0083】

他の構成は、実施例 1 と同様であるため、ここでは説明を省略する。

【実施例 4】

【0084】

次に、下部電極及び / 又は上部電極に用いたルテニウム膜の弾性率と、減衰極の抑圧との関係について、以下に実施例 4 として図面を用いて詳細に説明する。尚、以下の説明では、実施例 2 で説明した FBAR1B の下部電極 13b 及び上部電極 14b を形成するルテニウム膜の弾性率を変化させた場合について例を挙げる。

【0085】

図 14 は、ルテニウム膜の弾性率と減衰極の抑圧との関係を示すグラフである。図 14 を参照すると明らかなように、ルテニウム膜の弾性率が大きいほど、減衰極の抑圧が大きくなる。すなわち、下部電極 13b 及び上部電極 14b の弾性率が大きいほど、良好な特性が得ることが可能となる。

【0086】

尚、ルテニウム膜の弾性率は、このルテニウム膜を成膜する際の条件を変化させることで制御することが可能であり、その製造方法は、実施例 1 で説明した工程と同様である。

【0087】

他の構成及び製造方法は、実施例 1 と同様であるため、ここでは説明を省略する。

【実施例 5】

【0088】

次に、下部電極 13 及び / 又は上部電極 14 をルテニウムで形成した場合に、ルテニウム膜の内部応力がデバイス (FBAR 又はこれを用いて作製したフィルタ等) の強度に及ぼす影響を、以下に実施例 5 として詳細に説明する。尚、本実施例では、実施例 1 に示す FBAR1A を用いて説明する。

【0089】

本実施例では、ルテニウム膜の成膜条件を変化させることで、異なる内部応力を持つルテニウム膜を下部電極 13 及び / 又は上部電極 14 に含む FBAR1A を複数作製し、こ

10

20

30

40

50

れらを用いてルテニウム膜の内部応力とデバイスの破壊との関係を調べた。

【0090】

その結果、例えば5GHz程度の入力信号を与えた場合、内部応力が3GPaより大きいルテニウム膜を有するFBAR1Aの多くが破壊した。特に、スパッタリング時のスパッタ圧力が0.5Paより小さい条件下で成膜したルテニウム膜は内部応力が大きく、デバイスの破壊が多いことが分かった。

【0091】

このような結果から明らかなように、ルテニウム又はルテニウム合金の層を含む電極膜を用いて下部電極13及び/又は上部電極14を作製する場合、ルテニウム又はルテニウム合金よりなる層の内部応力を3GPa以下とすることが好ましい。これにより、デバイスの破壊が低減されたFBARを得ることができる。

10

【0092】

尚、下部電極13の内部応力をコントロールするために、下部電極13の下側(空隙15側)に、アルミニウム(Al)、銅(Cu)若しくはクロム(Cr)の純金属、又はアルミニウム(Al)、銅(Cu)若しくはクロム(Cr)の合金、又はアルミニウム(Al)、銅(Cu)若しくはクロム(Cr)の酸化物、又はアルミニウム(Al)、銅(Cu)若しくはクロム(Cr)の窒化物等による薄膜層を形成しても良い。これにより、下部電極13の内部応力を3GPa以下に制御した場合と同様の効果を得ることができる。

【0093】

実施例5における他の構成及び製造方法は、実施例1と同様であるため、ここでは説明を省略する。

20

【0094】

また、上記実施例1から実施例5は本発明を実施するための例にすぎず、本発明はこれらに限定されるものではなく、これらの実施例を種々変形することは本発明の範囲内であり、更に本発明の範囲内において、他の様々な実施例が可能であることは上記記載から自明である。

【符号の説明】

【0095】

1A、1B、1C FBAR

10 バンドパスフィルタ

11 基板

11A シリコン基板

12、12A 圧電薄膜

13、13b 下部電極

13A、14A 導体膜

14、14b 上部電極

15 空隙

16、16C 薄膜層

21、24 配線

22 バンプ接続用パッド

23 金属バンプ

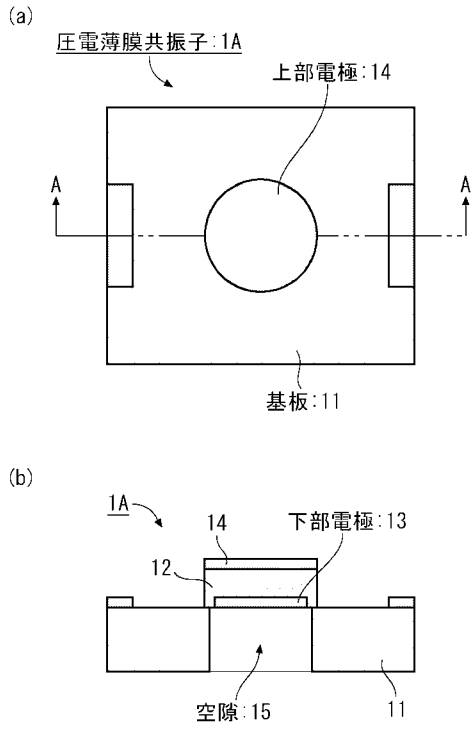
P1～P3 並列共振子

S1～S4 直列共振子

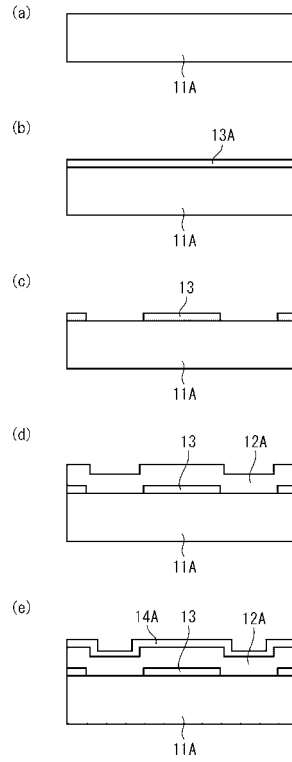
30

40

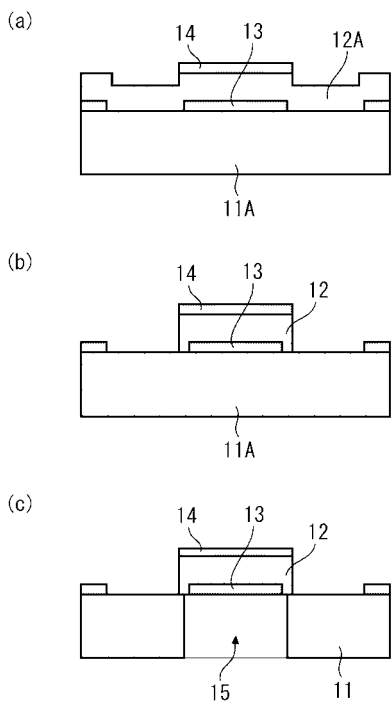
【図1】



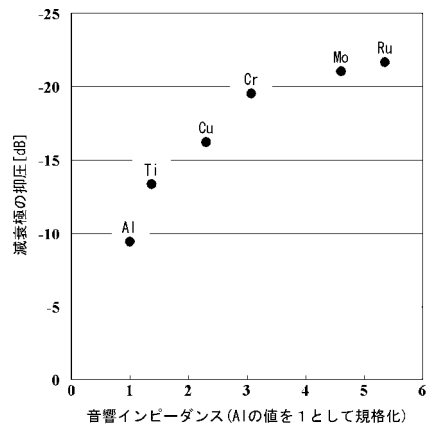
【図2】



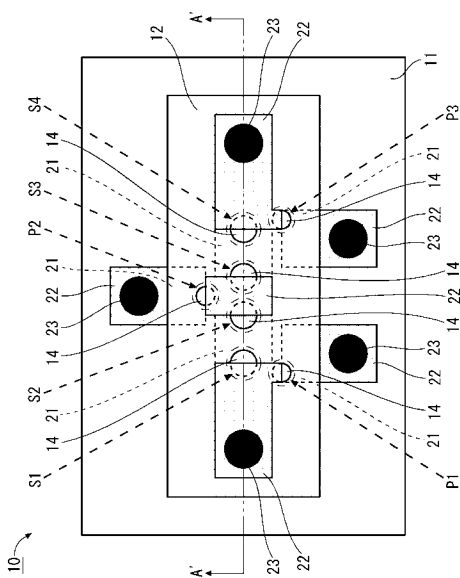
【図3】



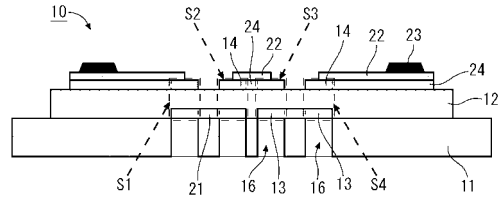
【図4】



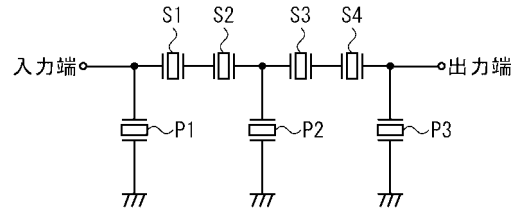
【 図 5 】



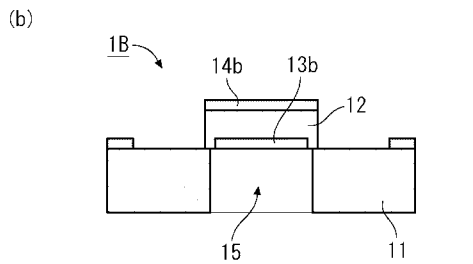
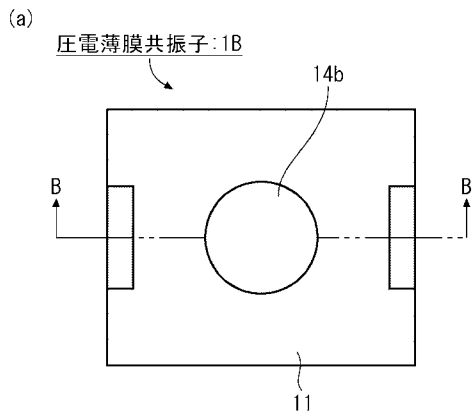
【 図 6 】



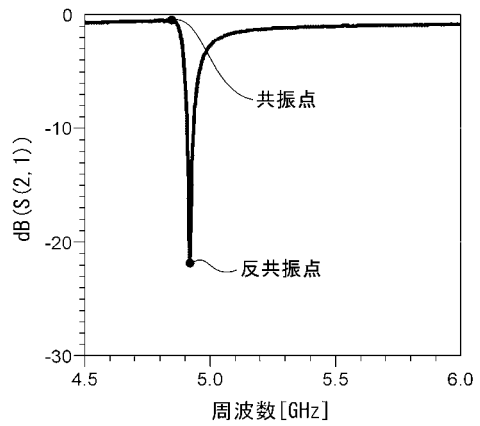
【 図 7 】



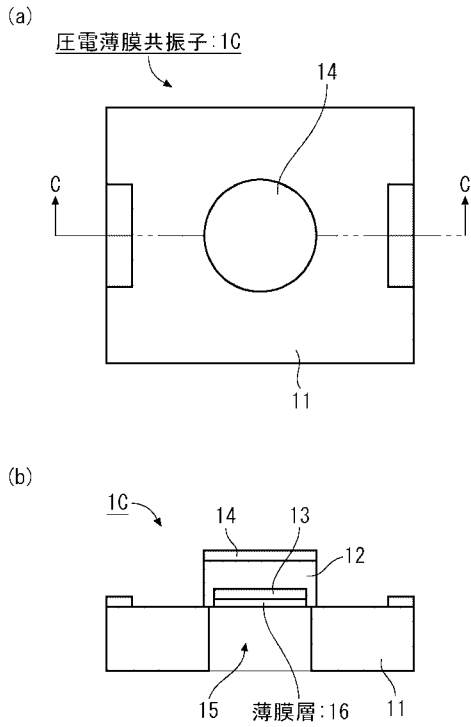
【 図 8 】



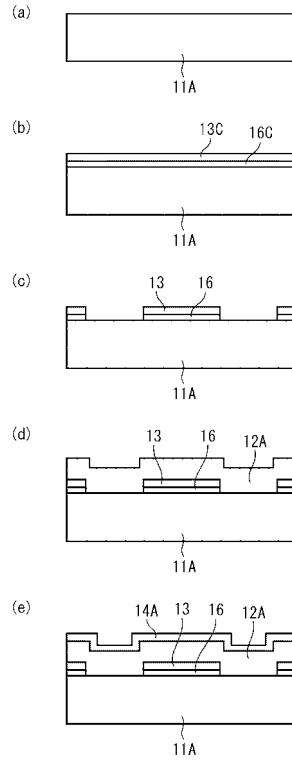
【 図 9 】



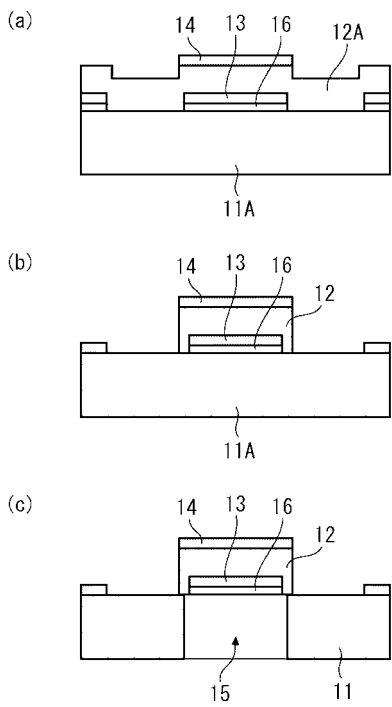
【図 10】



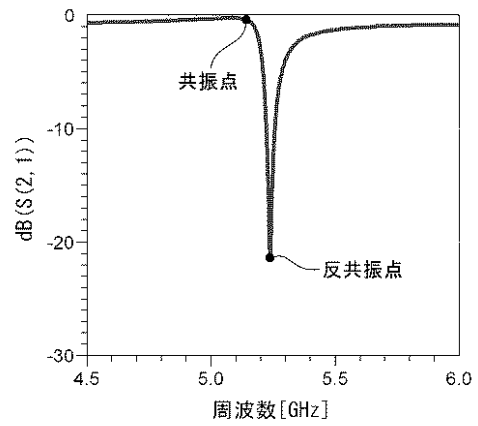
【図 11】



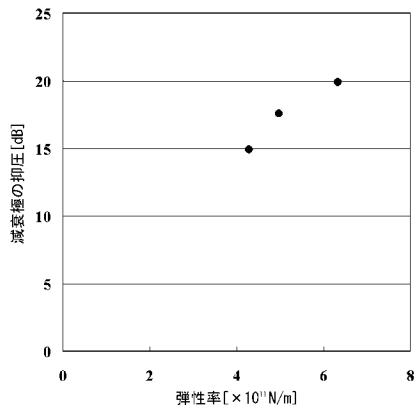
【図 12】



【図 13】



【 図 1 4 】



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 41/39 (2013.01) H 0 1 L 41/22 Z
H 0 1 L 41/18 1 0 1 Z
H 0 1 L 41/08 L
H 0 1 L 41/22 A

(72)発明者 宮下 勉
神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

(72)発明者 佐藤 良夫
神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

審査官 橋本 和志

(56)参考文献 特開2003-204239(JP,A)
特開2001-251159(JP,A)
特開2001-168675(JP,A)
特開2003-046160(JP,A)
特開2001-250995(JP,A)
特開平11-205898(JP,A)
特開2001-111136(JP,A)
特開平09-082666(JP,A)

(58)調査した分野(Int.Cl., DB名)
H 0 3 H 3 / 0 0 7 - H 0 3 H 3 / 1 0
H 0 3 H 9 / 0 0 - 9 / 7 6
H 0 1 L 4 1 / 0 9
H 0 1 L 4 1 / 1 8
H 0 1 L 4 1 / 2 2
H 0 1 L 4 1 / 3 9