

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H03H 9/15 (2006.01)

H03H 3/02 (2006.01)



[12] 发明专利说明书

专利号 ZL 200510063776.9

[45] 授权公告日 2009年9月16日

[11] 授权公告号 CN 100542022C

[22] 申请日 2005.3.31

[21] 申请号 200510063776.9

[30] 优先权

[32] 2004.3.31 [33] JP [31] 2004-101878

[73] 专利权人 富士通媒体部品株式会社

地址 日本神奈川县

共同专利权人 富士通株式会社

[72] 发明人 横山刚 西原时弘 坂下武

谷口真司 岩城匡郁 上田政则

宫下勉

[56] 参考文献

CN1085365A 1994.4.13

CN1089759 1994.7.20

EP1225695A2 2002.7.24

CN1386319A 2002.12.18

审查员 王少锋

[74] 专利代理机构 北京三友知识产权代理有限公司

代理人 李辉

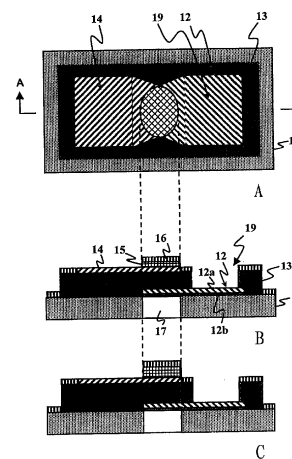
权利要求书 2 页 说明书 15 页 附图 17 页

[54] 发明名称

谐振器、滤波器以及谐振器的制造

[57] 摘要

谐振器、滤波器以及谐振器的制造。该谐振器包括：设置在基板主表面上的压电薄膜；设置在压电薄膜的第一表面上的第一电极膜；设置在压电薄膜第二表面上的第二电极膜；设置在所述第一电极膜和所述第二电极膜其中之一上的频率调整膜；所述频率调整膜包括膜叠层，该膜叠层包括设置在所述第一电极膜和所述第二电极膜其中之一上的第一调整膜，以及设置在所述第一调整膜上的第二调整膜。第一调整膜用于 Δf 调整，第二调整膜用于校正滤波器制造工艺中生成的频率偏移。由此，可以准确地控制其中连接有多个谐振器的滤波器的中心频率。



1、一种制造滤波器的方法，该滤波器具有 FBAR 型串联支路谐振器和 FBAR 型并联支路谐振器，该方法包括：

通过在基板主表面上的压电薄膜的第一表面上形成第一电极膜、在所述压电薄膜的第二表面上形成第二电极膜、以及在所述第二电极膜上形成第一频率调整膜以覆盖其中所述第一和第二电极膜隔着所述压电薄膜彼此交叠的交叠区域，来形成所述 FBAR 型谐振器；

调整所述第一频率调整膜的一部分的厚度，以使得所述串联支路谐振器的第一频率调整膜比所述并联支路谐振器的第一频率调整膜薄，并且所述并联支路谐振器相对于所述串联支路谐振器具有经减小的谐振频率，以获得所需的通带特性；

在所述第一频率调整膜上形成由二氧化硅制成的第二频率调整膜，以覆盖所述第一和第二电极膜的交叠区域；以及

通过干刻蚀来调整所述第二频率调整膜的厚度，以调整所述滤波器的中心频率。

2、根据权利要求 1 所述的方法，其中通过刻蚀调整所述频率调整膜的所述一部分的厚度。

3、根据权利要求 2 所述的方法，其中通过离子铣削、反应离子刻蚀和脉冲激光中的一种进行所述刻蚀。

4、根据权利要求 1 所述的方法，其中所述谐振器具有不同的厚度。

5、根据权利要求 1 所述的方法，其中：

所述滤波器是具有以梯形结构设置的多个串联支路谐振器和多个并联支路谐振器的梯形滤波器；并且

所述并联支路谐振器的频率调整膜比所述串联支路谐振器的频率调整膜厚。

6、根据权利要求 1 所述的方法，其中：

所述滤波器是具有以梯形结构设置的多个串联支路谐振器和多个并联支路谐振器的梯形滤波器；并且

所述并联支路谐振器的谐振频率低于所述串联支路谐振器的谐振频率。

7、根据权利要求1所述的方法，其中所述滤波器的中心频率和所述谐振器的谐振频率取决于所述谐振器的频率调整层的厚度。

谐振器、滤波器以及谐振器的制造

技术领域

本发明一般涉及谐振器、滤波器以及制造谐振器的方法，尤其涉及压电谐振器、具有该压电谐振器的高频滤波器以及该谐振器的制造方法。具体地，本发明涉及谐振频率的调整技术。

背景技术

随着无线通信设备（例如移动电话）的迅速增长，对由小型轻质谐振器以及上述谐振器的组合构成的滤波器的需求日益增加。迄今为止，通过利用压电材料表面上产生的表面声波（下文称为 SAW），作为压电元件的 SAW 谐振器或具有该 SAW 谐振器的 SAW 滤波器已经用于过滤作为电信号的特定谐振频率分量。近来，因为压电薄膜谐振器具有良好的高频特性，并且能够被设计为较小的尺寸并具有单片结构，所以压电薄膜谐振器以及具有这种压电薄膜谐振器的滤波器正在日益受到关注。

将上述压电薄膜谐振器分为两种类型，FBAR（薄膜腔声谐振器）和 SMR（固态装配谐振器）。FBAR 包括层叠在诸如硅或玻璃的基板上的上电极膜、压电膜和下电极膜的层叠结构。在面对上电极膜的下电极膜的正下方设置孔或腔来限制弹性能量（elastic energy）。通过对基板表面上设置的牺牲层（sacrifice layer）进行湿法刻蚀或者从硅基板的背面进行湿法刻蚀或干法刻蚀来形成该腔。另一方面，SMR 具有声反射膜结构，代替了上述孔，在声反射膜结构中高声阻膜和低声阻膜以 $\lambda/4$ 的膜厚交替层叠，其中 λ 为声波的波长。

可以使用铝（Al）、铜（Cu）、钼（Mo）、钨（W）、钽（Ta）、铂（Pt）、钌（Ru）、铑（Rh）和铱（Ir）作为压电薄膜谐振器中的电极膜。可以使用氮化铝（AlN）、氧化锌（ZnO）、锆钛酸铅（PZT）和钛酸铅（PbTiO₃）作为压电膜。

可以在压电薄膜谐振器中的上电极与下电极之间施加高频电压作为电信号，然后由于上电极与下电极之间设置的压电膜中的逆压电效应而激发出声波。由于压电效应，将声波产生的偏移（deviation）转换成电信号。将该声波完全反射到上电极膜和下电极膜的表面上，这些表面分别与空气接触。该声波为在压电膜的厚度方向上具有主要位移的纵模振动波。可以利用上述谐振效应获得具有所需频率特性的谐振器或滤波器。

例如，在 FBAR 型压电薄膜谐振器上，在频率 $H=n\lambda/2$ 处出现谐振，其中 H 表示形成在孔上的以上电极膜、压电膜和下电极膜为主要部件的层叠结构的总厚度， λ 表示声波的波长。因此， $n\lambda/2$ 表示波长 λ 一半的整数倍（ n 倍）。这里，在将 V 设为由压电膜材料决定的声波的传播速度的情况下，谐振频率 $F=nV/(2H)$ 。可以由层叠结构的总厚度 H 控制谐振频率 F 。

在通过排列多个上述压电薄膜谐振器来设计滤波器的情况下，以下几点至关重要。首先，排列在单个基板或晶片上的多个压电薄膜谐振器的谐振频率必须互相略不相同，通常差百分之几。实现上述谐振频率的调整称为 Δf 调整处理。下面，将第一谐振器定义为在 Δf 调整处理中改变其谐振频率的谐振器，将第二谐振器定义为在 Δf 调整处理中不改变其谐振频率的谐振器。其次，必须通过控制上述谐振器的频率来精确调整滤波器的中心频率。例如，由多个第一谐振器和第二谐振器构成的滤波器可能由于形成薄膜层叠结构的精确程度而具有与设计值有偏差的中心频率。因此，必须将滤波器的中心频率调整到设计值。

如上所述，对具有多个压电薄膜谐振器的高精度滤波器，至少需要调整两次谐振频率。

如上所述，应当考虑到以下几点来制造压电薄膜谐振器和具有该压电薄膜谐振器的滤波器。首先，应当在单个基板或晶片上制造第一谐振器和第二谐振器，并且应当在 Δf 调整处理中精确地调整各个第一谐振器的谐振频率。其次，应当精确调整具有多个第一谐振器和第二谐振器的滤波器的中心频率。

公知地，谐振器的谐振频率与薄膜层叠结构的厚度（重量）成反比。

也就是说，薄膜层叠结构越厚（越重），谐振频率往往越低。薄膜层叠结构越薄（越轻），谐振频率往往越高。

传统上，作为 Δf 调整方法，如下方法是公知的，从而可以在单个基板上制造具有不同谐振频率的多个谐振器。

在日本专利申请特开第 2002-335141 号公报（下文称为文献 1）中描述了第一种方法。通过使上电极变薄并使谐振频率更高来进行这种调整。但是，该方法的问题在于：在制造薄膜电极时电极表面被活化、与存在的氧气发生化学反应并被氧化。因此，难于获取稳定的谐振特性。第一谐振器和第二谐振器的上电极在 Δf 调整处理之后具有不同的表面状态。这妨碍了均匀地调整第一和第二谐振器的谐振频率，并使得难于在维持滤波器特性的同时稳定地调整中心频率。

在日本专利申请特开第 2002-359539 号公报（下文称为文献 2）中描述了第二种方法。通过使上电极的表面氧化来调整频率。与第一方法中一样，在第二方法中很难均匀地氧化具有不同表面状态的上电极。由此，很难稳定地调整中心频率。

在美国专利第 5,894,647 号（下文称为文献 3）中描述了第三种方法。通过使上电极变厚并将谐振频率变低来进行该调整。但是该方法需要将基板或晶片从真空设备中取出一次以部分地在单个基板上设置新层。此时，自然会在上电极膜上形成氧化膜。该自然氧化膜与上述新添加的膜之间具有较差的膜粘合性。问题在于很难获得良好的谐振特性并实现高精度的调整。此外，虽然在单个基板上形成的多个谐振器中只有少量谐振器需要具有厚的上电极膜，但这仍然需要增加制造步骤并增加了生产成本。

如上所述，常规 Δf 调整方法中的任何一种都无法充分调整谐振器的谐振频率以及滤波器的中心频率。

发明内容

鉴于上述情况作出了本发明，本发明的总目的是提供一种能够对单个基板或晶片上制造的多个压电薄膜谐振器进行精确的 Δf 调整、并精确

地调整具有多个压电薄膜谐振器的滤波器的中心频率的方法。

根据本发明的一个方面，优选地，提供了一种谐振器，其包括：设置在基板主表面上的压电薄膜、设置在压电薄膜第一表面上的第一电极膜、设置在压电薄膜第二表面上的第二电极膜、设置在所述第一电极膜和所述第二电极膜其中之一上的频率调整膜，所述频率调整膜包括膜叠层，该膜叠层包括设置在第一电极膜和第二电极膜其中之一上的第一调整膜，以及设置在所述第一调整膜上的第二调整膜。

根据本发明的另一方面，提供了一种制造谐振器的方法，包括：在基板主表面上的压电薄膜的第一表面上形成第一电极膜；在压电薄膜的第二表面上形成第二电极膜；在第一电极膜和第二电极膜其中之一上形成频率调整膜；以及调整频率调整膜的一部分的厚度，以调整所述压电薄膜的谐振频率。

根据本发明的又一方面，提供了一种制造谐振器的方法，包括：在基板主表面上的压电薄膜的第一表面上形成第一电极膜，在压电薄膜的第二表面上形成第二电极膜，并在第一电极膜和第二电极膜其中之一上形成第一频率调整膜；调整第一频率调整膜的一部分的厚度，以调整压电薄膜的第一谐振频率；在第一频率调整膜上形成第二频率调整膜；并且调整第二频率调整膜的一部分的厚度，以调整压电薄膜的第二谐振频率。

附图说明

下面参照附图说明本发明的优选实施例，其中：

图 1A 至 1C 使出了根据本发明第一实施例的压电薄膜谐振器；

图 2A 至 2C 是表示滤波器的带通特性的曲线图；

图 3A 至 3C 表示根据本发明的其中在串联支路和并联支路中均连接有多个压电薄膜谐振器的滤波器；

图 4A 至 4E 表示根据本发明第一实施例的谐振器和滤波器的制造工艺；

图 5A 至 5D 表示根据本发明第一实施例的谐振器和滤波器的制造工

艺；

图 6A 至 6D 表示根据本发明第一实施例的谐振器和滤波器的制造工艺；

图 7 是中心频率调整前后的滤波器特性的曲线图，该滤波器是按照根据本发明的上述工艺生产的；

图 8 是表示第二调整膜的刻蚀时间随滤波器中心频率的变化量 ω 而变化的曲线图；

图 9A 至 9C 示出了根据本发明第二实施例的压电薄膜谐振器；

图 10A 和 10B 表示其中在串联支路和并联支路中均连接有多个根据本发明的压电薄膜谐振器的滤波器；

图 11A 至 11E 示出了根据本发明第二实施例的谐振器和滤波器的制造工艺；

图 12A 至 12D 示出了根据本发明第二实施例的谐振器和滤波器的制造工艺；

图 13A 至 13D 示出了根据本发明第二实施例的谐振器和滤波器的制造工艺；

图 14A 至 14C 示出了根据本发明第三实施例的压电薄膜谐振器；

图 15A 和 15B 示出了其中在串联支路和并联支路中均连接有多个根据本发明第三实施例的压电薄膜谐振器的滤波器；

图 16A 至 16E 示出了根据本发明第三实施例的谐振器和滤波器的制造工艺；

图 17A 至 17D 示出了根据本发明第三实施例的谐振器和滤波器的制造工艺；以及

图 18A 至 18C 表示根据本发明第三实施例的谐振器和滤波器的制造工艺。

具体实施方式

下面参照附图说明本发明的实施例。

(第一实施例)

图 1A 至 1C 示出了根据本发明第一实施例的压电薄膜谐振器。图 1A 是俯视图。图 1B 和 1C 是沿图 1A 中所示的线 A-A 截取的剖面图。图 1A 至 1C 所示的压电薄膜谐振器可以用作具有梯形结构的滤波器的串联支路谐振器或并联支路谐振器。

该压电薄膜谐振器包括：由硅基板制成的基板 11、下电极膜 12、ALN 制成的压电膜 13 以及 Ru 制成的上电极膜 14。下电极膜 12 是 Ru 膜 12a 与 Cr 膜 12b 层叠的双层结构 (Ru/Cr)。在上电极膜 14 上设置第一调整膜 15。在第一调整膜 15 上设置由 SiO₂ 制成的第二调整膜 16。由 SiO₂ 制成的第二调整膜 16 还设置在基板 11 和压电膜 13 的没有被下电极膜 12 和上电极膜 14 覆盖的部分上。设置第一调整膜 15 和第二调整膜 16 来调整频率。第二调整膜 16 是由 SiO₂ 制成的，但并不限于 SiO₂。可以在第二调整膜 16 中采用难于氧化的材料，如 SiO₂ 之外的其它金属氧化物，或者诸如 SiN、AlN 等金属氮化物等。通过设置在压电膜 13 中的接触窗口 (contact window) 19 露出下电极膜 12。

从基板 11 的背面形成孔 17，该孔穿透基板 11。孔 17 用作限制弹性能量的腔，并与上电极膜 14 与下电极膜 12 交叠的区域对应。利用氟化气体从硅基板的背面刻蚀该硅基板来形成该腔 17。腔 17 的上开口被第一调整膜 15 和第二调整膜 16 覆盖。换言之，设置了覆盖腔 17 的整个上开口的第一调整膜 15 和第二调整膜 16。第一调整膜 15 和第二调整膜 16 也被设置在上电极 14 的一部分表面上。后面将描述的其它实施例具有与腔 17 类似的腔并按照与上述相同的方式设置。

例如，频率为 5.2 GHz 的压电薄膜谐振器具有厚度为 100 nm 的由 Ru 制成的下电极膜 12a、厚度为 50 nm 的 Cr 膜 12b、厚度为 400 nm 的由 AlN 制成的压电膜 13、以及厚度为 100 nm 的由 Ru 制成的上电极膜 14。

下面说明其中在串联支路和并联支路中设置有多个谐振器的梯状滤波器。下面的梯状滤波器采用 FBAR 型谐振器。

图 2A 至 2C 是滤波器的带通特性的曲线图。更具体地，图 2A 是具有单个并联支路 FBAR 的滤波器的带通特性的曲线图。图 2B 是具有单个串联支路 FBAR 的另一滤波器的带通特性的曲线图。图 2C 是表示其中在

串联支路和并联支路设置有两个 FBAR 的另一滤波器的带通特性的曲线图。

参照图 2A 至 2C, FBAR 具有双谐振特性, 包括谐振频率和反谐振频率。如图 2A 所示, 当滤波器具有一个串联支路 FBAR 时, 在谐振频率 f_{rs} 处观察到最小插入损耗 (insertion loss), 而在反谐振频率 f_{as} 处观察到最大插入损耗。如图 2B 所示, 当滤波器具有一个并联支路 FBAR 时, 在谐振频率 f_{rp} 处观察到最大插入损耗, 而在反谐振频率 f_{ap} 处观察到最小插入损耗。如图 2C 所示, 当串联支路 FBAR 的谐振频率 f_{rs} 大致等于并联支路 FBAR 的谐振频率 f_{ap} 时, 滤波器用作中心频率为 f_c 的带通滤波器。通过优化设置在图 2C 中所示的梯形结构中的串联支路和并联支路谐振器及其组合的谐振特性能够获得所需的滤波器特性。

图 3A 至 3C 示出了这样的滤波器, 在该滤波器中将每一个都如上配置的多个压电薄膜谐振器排列在串联支路和并联支路中。图 3A 是该滤波器的俯视图, 图 3B 是沿图 3A 中所示的线 A'-A' 截取的剖视图。图 3C 是图 3A 所示的滤波器的电路图。参照图 3A 至图 3C, 滤波器由四个串联支路谐振器 (S) 和三个并联支路谐振器 (P) 组成。这些压电薄膜谐振器具有与图 1A 至 1C 所示的压电薄膜谐振器几乎相同的基本结构。用作具有 FBAR 的带通滤波器的该滤波器需要具有减小了谐振频率的多个并联支路谐振器, 其通过这样的排列来实现, 其中串联支路谐振器的第一调整膜 15 比并联支路谐振器的调整膜薄。

下面将参照图 4A 至 4E、图 5A 至 5E 以及图 6A 至 6D 说明滤波器的制造工艺。首先, 参照图 4A 和 4B, 通过溅射在厚度为 $300\mu\text{m}$ 的硅基板 11 上设置由 Ru 膜 12a 和 Cr 膜 12b 组成的膜叠层, 作为下电极膜 12。然后, 如图 4C 所示, 通过光刻法和刻蚀 (湿或干) 技术将下电极膜 12 构图成所需形状。如图 4D 所示, 生长出用作压电膜 13 的 AlN 薄膜。如图 4E 所示, 又通过溅射依次生长出作为上电极膜 14 的 Ru 膜和作为第一调整膜 15 的 Ti 膜。

接下来, 参照图 5A, 通过光刻法以及湿法刻蚀或干法刻蚀技术将第一调整膜 15 和上电极膜 14 构图成所需形状。可以通过剥离法 (lift-off)

对第一调整膜 15 和上电极膜 14 进行构图。

如图 5B 所示, 通过光刻技术利用抗蚀剂 18 局部地遮蔽第一调整膜 15。如图 5C 所示, 对第一调整膜 15 进行局部干法刻蚀以使其变薄, 从而调整第一调整膜 15 的重量。然后, 去除抗蚀剂 18。对第一调整膜 15 和上电极膜 14 进行构图的处理和部分地减少第一调整膜 15 的厚度的处理的顺序可以以与上述顺序相反的顺序进行。

接下来, 如图 5D 所示, 通过光刻法以及湿法刻蚀或干法刻蚀技术将压电膜 13 构图为所需形状。然后, 如图 6A 和 6B 所示, 通过溅射生长出由 SiO_2 制成的第二调整膜 16, 并去除上电极膜 14 上设置的第一调整膜 15 和第二调整膜 16 的不需要部分, 以使得可以在其上形成凸点焊盘 (bump pad) (未示出)。

最后, 参照图 6C, 通过光刻技术在硅基板 11 的背面上对用于干法刻蚀的抗蚀剂进行构图, 以形成腔 17。在基板 11 的背面设置腔 17, 与上电极膜 14 和下电极膜 12 面对的重叠区域对应。通过上述方式, 如图 6D 所示, 由此生产出如图 1A 至 1C 所示的压电薄膜谐振器和如图 3A 至 3C 所示的滤波器。

在交替重复进行利用 SF_6 气体的刻蚀处理和形成腔 17 的侧壁保护膜的处理的条件下, 进行干法刻蚀以形成腔 17。利用上述刻蚀条件, 可以将腔 17 形成为具有与硅基板 11 的主表面基本垂直的侧壁形状。

作为上述基板 11、电极膜 12 和 14、以及压电膜 13 的示例, 上面已经描述了一些材料。但是, 常规和通常使用的材料也能够获得与根据本发明的谐振器和滤波器的材料相同的效果。第一调整膜 15 并不限于 Ti。第一调整膜 15 可以为导电膜(如金属膜或合金膜), 或者绝缘膜(如 SiO_2 、 SiN 或 AlN), 只要通过照射用于刻蚀的激发能能够使部分膜变薄就行。上述刻蚀方法包括离子铣削、反应离子刻蚀和脉冲激光 (pulse laser)。此外, 如上所述, 第二调整膜 16 不必为 SiO_2 。第二调整膜 16 可以为合金膜或者诸如 SiO_2 、 SiN 或 AlN 的绝缘膜, 只要通过照射用于刻蚀的激发能可以使部分膜变薄就行。可以使用牺牲层来形成下电极膜 12 下的腔 17。此外, 谐振器可以为具有代替腔 17 的声反射膜的 SMR 谐振器。将具有

高声阻抗膜和低声阻抗膜的声反射膜交替层叠为 $\lambda/4$ 的膜厚，其中 λ 为声波的波长。

图 7 是中心频率调整前后的滤波器特性的曲线图，该滤波器是按照根据本发明的上述工艺生产的。横轴表示频率 (GHz)，纵轴表示通带中的插入损耗 (抑制程度由 dB 表示)。这里，通过对由 SiO_2 制成的第二调整膜进行干法刻蚀，并逐渐减小部分第二调整膜来进行中心频率的调整。参照图 7，频率特性根据第二调整膜的厚度 (即重量) 而变化，并且可以控制中心频率。

图 8 是第二调整膜的刻蚀时间随滤波器中心频率的变化量 $\Delta\omega$ 而变化的曲线图。参照图 8，滤波器的中心频率的变化量 $\Delta\omega$ 随着第二调整膜的刻蚀时间 (即刻蚀量)，基本呈线性变化。

因此进行 Δf 调整处理，通过控制第一调整膜的厚度，即重量，来调整压电薄膜晶体管的谐振频率。然后，通过控制第二调整膜的重量来进行滤波器中心频率的 $\Delta\omega$ 调整。从而，可以分开进行滤波器中心频率的 Δf 调整处理和 $\Delta\omega$ 调整处理，由此可以校正中心频率的任何偏移而不会降低滤波器特性。

图 9A 至 9C 示出了根据本发明第二实施例的压电薄膜谐振器。图 9A 是该谐振器的俯视图，图 9B 和 9C 是沿图 9A 所示的线 A-A 截取的剖面图。压电薄膜谐振器可以用作根据本发明的串联支路谐振器或并联支路谐振器。

压电薄膜谐振器包括硅基板 51、下电极膜 52、AlN 制成的压电膜 53 和 Ru 制成的上电极膜 54。下电极膜 52 是层叠有 Ru 膜 52a 和 Cr 膜 52b 的双层结构 (Ru/Cr)。在串联支路谐振器的情况下，在 Cr 膜 52b 的面对上电极膜 54 和下电极膜 52 的区域上设置由 SiO_2 制成的第二调整膜 56。在并联支路谐振器的情况下，在上电极膜 54 和下电极膜 52 隔着压电膜 53 相互面对的区域中形成第一调整膜 55。第一调整膜 55 是具有不同刻蚀选择性的 Ti 膜 55a 和 Cr 膜 55b 的层叠膜 (Ti/Cr)。由 SiO_2 制成的第二调整膜 56 也被设置在基板 51 和压电膜 53 的没有被下电极膜 52 或上电极膜 54 覆盖的部分上。该第二调整膜 56 由 SiO_2 制成，但是并不限

于 SiO_2 。可以采用难于氧化的材料，如 SiO_2 之外的氧化金属，或者氮化金属（如 SiN 、 AlN ）等。可以在压电膜 53 上设置接触窗口 59。可以通过接触窗口 59 露出下电极膜 52。

在基板 51 的背面设置孔 57，作为限制弹性能量的腔，并且该孔 57 大致对应于上电极膜 54 和下电极膜 52 相面对的重叠区域。可以利用氟化气体从硅基板 51 的背面刻蚀硅基板 51 来形成该腔 57。

例如，频率为 5.2GHz 的压电薄膜谐振器具有厚度为 100nm 的由 Ru 制成的下电极薄膜 52a，厚度为 50nm 的 Cr 膜 52b，厚度为 400nm 的 AlN 制成的压电膜 53 以及由厚度为 100nm 的 Ru 制成的上电极膜 54。

图 10A 和 10B 示出了其中在串联支路和并联支路中设置有多个根据第二实施例的压电薄膜谐振器的滤波器。图 10A 是该滤波器的俯视图，图 10B 是沿图 10A 所示的线 A'-A' 截取的剖视图。参照图 10A 和 10B，该滤波器由三个并联支路谐振器（P）和四个串联支路谐振器（S）构成。这些压电薄膜谐振器的基本结构与图 9A 至 9C 所示的压电薄膜谐振器几乎是相同的。用作具有这些压电薄膜谐振器的带通滤波器的该滤波器需要包括具有谐振频率被减小了的并联支路谐振器，这可以通过如下安排来实现，其中在各个串联支路谐振器中的第一调整膜 55 只包括 Cr 膜 55b，而在各个并联支路谐振器中，第一调整膜 55 由 Ti 膜 55a 和 Cr 膜 55b 的层叠膜（Ti/Cr）制成。这里，Cr 膜 55b 用作上电极膜 54 与第二调整膜 56 之间的粘合层。

接下来，将参照图 11A 至 11E、图 12A 至 12D 以及图 13A 至 13D 说明根据第二实施例的制造滤波器的工艺。首先，参照图 11A 和 11B，通过溅射在厚度为 $300\mu\text{m}$ 的硅基板 51 上形成 Ru 膜 52a 和 Cr 膜 52b 的膜叠层，作为下电极膜 52。接下来，如图 11C 所示，通过光刻法以及湿法刻蚀或干法刻蚀技术将下电极膜 52 构图为所需形状。如图 11D 所示，生长出用作压电膜 53 的 AlN 薄膜。如图 11E 所示，通过溅射形成作为上电极膜 54 的 Ru 膜，然后通过溅射生长出作为第一调整膜 55 的 Ti 膜。

接下来，参照图 12A，通过光刻法以及湿法刻蚀或干法刻蚀技术将第一调整膜 55 和上电极膜 54 构图为所需形状。可以通过剥离法对第一

调整膜 55 和上电极膜 54 进行构图。

如图 12B 所示, 利用光刻技术, 通过抗蚀剂 58 局部掩盖第一调整膜 55。如图 12C 所示, 局部地干法刻蚀第一调整膜 55 的 Ti 膜 55a 以使其变薄, 同时第一调整层 55 的 Cr 膜 55b 保持完整。通过这种方式, 一部分第一调整膜 55 的厚度减小。此外, 剩下的 Cr 膜 55b 还用作上电极膜 54 与第二调整层 56 之间的粘合剂层。构图第一调整膜 55 和上电极膜 54 的处理和部分减小第一调整膜 55 厚度的处理的顺序可以按照与上述顺序相反的顺序进行。此外, 可以按照相反顺序层叠 Ti 膜 55a 和 Cr 膜 55b, 以采用 Cr/Ti 层结构。此外, 第一调整膜 55 的材料并不限于 Ti 或 Cr, 而是可以采用具有刻蚀选择性的双膜, 如导电膜和绝缘膜 (例如 SiO_2 、 SiN 或 AlN)。

接下来, 参照图 12D, 通过光刻法以及湿法刻蚀或干法刻蚀技术将压电膜 53 构图为所需形状。参照图 13A 和 13B, 通过溅射形成由 SiO_2 制成的第二调整膜 56, 去除上电极膜 54 上设置的第一调整膜 55 和第二调整膜 56 中的不需要的部分, 从而在其上形成凸点焊盘 (未示出)。这里, 第二调整膜 56 并不限于 SiO_2 , 而是可以为诸如 SiO_2 、 SiN 或 AlN 的绝缘膜, 只要通过照射用于刻蚀的激发能量可以使一部分膜变薄即可。

最后, 参照图 13C, 通过光刻技术在硅基板 51 的背面上对用于干法刻蚀的抗蚀剂进行构图, 以提供腔 57。将腔 57 设置在基板 51 的背面上, 与上电极膜 54 和下电极膜 52 隔着压电膜 53 而交叠的区域对应。参照图 13D, 生产出图 9A 至 9C 所示的压电薄膜谐振器以及图 10 所示的滤波器。

在交替重复进行利用 SF_6 气体的刻蚀处理和对于腔 17 形成侧壁保护膜的处理的条件下, 进行干法刻蚀以形成腔 17。利用上述刻蚀条件, 可以将腔 17 形成为具有与硅基板 11 的主表面基本垂直的侧壁形状。

作为上述基板 51、电极膜 52 和 54、以及压电膜 53 的示例, 上面描述了一些材料。可以使用牺牲层来形成下电极膜 52 下面的腔 57。此外, 代替腔 57, 可以将高声阻抗膜和低声阻抗膜交替层叠为 $\lambda/4$ 的膜厚, 其中 λ 是声波的波长。

通过根据本发明的第二实施例的制造工艺, 可以通过调整第一调整

膜 55 中的 Ti 膜 55a 的厚度来控制谐振频率的偏移量。利用这种方法，与刻蚀电极膜的常规使用的控制方法相比，可以高精度地调整谐振频率，并可以因此提高上电极膜 54 和第二调整膜 56 的粘性。由此，还可以提高滤波器特性。此外，通过调整材料不同于第一调整膜 55 的第二调整膜的厚度，即重量，来控制滤波器的中心频率。由此可以稳定地控制中心频率。

（第三实施例）

图 14A 至 14C 示出了根据本发明第三实施例的压电薄膜谐振器。图 14A 是谐振器的俯视图，图 14B 和 14C 是沿图 14A 所示的线 A-A 的剖视图。本实施例中的压电薄膜谐振器可以用作串联支路谐振器或并联支路谐振器。

压电薄膜谐振器包括硅基板 101、下电极膜 102、AlN 制成的压电膜 103、以及 Ru 制成的上电极膜 104。下电极膜 102 是 Ru 膜 102a 和 Cr 膜 102b 层叠的双层结构 (Ru/Cr)。在上电极膜 104 与下电极膜 102 隔着压电膜 103 而面对的区域中设置由 SiO₂ 制成的第一调整膜 105。在第一调整膜 105 上设置由 SiO₂ 制成的第二调整膜 106。也就是说，第一调整膜 105 和第二调整膜 106 都是由 SiO₂ 制成的。在下面的说明中，有时，第一和第二调整层 105 和 106 被简称为频率调整膜 109。通过形成在压电膜 103 中的接触窗口 129 来露出下电极膜 102。

频率调整膜 109 还形成在基板 101 和压电膜 103 的未被下电极膜 102 和上电极膜 104 覆盖的表面上。在基板 101 中形成用于限制弹性能量的腔 107，并且该腔 107 大至与上电极膜 104 和下电极膜 104 隔着压电膜 103 相互面对的区域相对应。利用氟化气体从硅基板的背面刻蚀该硅基板来形成腔 107。

例如，频率为 5.2 GHz 的压电薄膜谐振器具有厚度为 100 nm 的由 Ru 制成的下电极膜 102a、厚度为 50 nm 的 Cr 膜 102b、厚度为 400 nm 的由 AlN 制成的压电膜 103、以及厚度为 100 nm 的由 Ru 制成的上电极膜 104。

图 15A 和 15B 表示其中在串联支路和并联支路中设置有多个根据本

发明第三实施例的压电薄膜谐振器的滤波器。图 15A 是滤波器的俯视图。图 15B 是沿图 15A 中所示的线 A'-A' 截取的剖视图。如图 15A 和 15B 所示，该滤波器具有三个并联支路谐振器 (P) 和四个串联支路谐振器 (S)。这些压电薄膜谐振器的基本结构与图 14A 至 14C 中所示的结构几乎是一样的。用作带有压电薄膜谐振器的带通滤波器的滤波器包括谐振频率被减少了的并联支路谐振器，这是通过如下安排来实现的，其中使并联支路谐振器中的频率调整膜 109 比串联支路谐振器中的频率调整膜 109 厚，从而变得更重。可以在上电极膜 104 和频率调整膜 109 之间设置薄膜 (未示出)。

下面，将参照图 16A 至 16E、图 17A 至 17D、以及图 18A 至 18C 来说明制造该滤波器的工艺。首先，参照图 16A 和 16B，通过溅射在厚度为 $300\mu\text{m}$ 的硅基板 101 上设置 Ru 膜 102a 和 Cr 膜 102b 的层叠膜，作为下电极膜 102。接下来，如图 16C 所示，通过光刻法以及湿法刻蚀或干法刻蚀技术将下电极薄膜 102 构图为所需形状。然后，如图 16D 所示，生长出用作压电膜 103 的 AlN 薄膜。随后，如图 16E 所示，通过溅射形成作为上电极膜 104 的 Ru 膜、然后通过溅射形成作为第一调整膜 105 和第二调整膜 106 的 SiO_2 膜，来形成频率调整层 109。这里，可以在上电极膜 104 与频率调整膜 109 之间设置薄膜，以提高其间的粘性。

接下来，如图 17A 所示，通过光刻法以及湿法刻蚀技术或干法刻蚀技术将频率调整膜 109 和上电极膜 104 构图为所需形状。可以通过剥离法对频率调整膜 109 和上电极膜 104 进行构图。

然后，如图 17B 所示，通过光刻技术利用抗蚀剂 108 局部覆盖频率调整膜 109。参照图 17C，通过湿法刻蚀或干法刻蚀部分地去除由 SiO_2 制成的频率调整膜 109，以使一部分厚度减小。频率调整膜 109 和上电极膜 104 的构图处理和部分减小频率调整膜 109 厚度的处理的顺序可以按照与上述相反的顺序进行。

接下来，参照图 17D，通过光刻法以及湿法刻蚀或干法刻蚀技术将压电膜 103 构图成所需形状。参照图 18A，去除上电极膜 104 上设置的频率调整膜 109 中的不需要的部分，从而可以在其上形成凸点焊盘。

最后，参照图 18B，利用光刻技术在硅基板 101 的背面上对用于干法刻蚀的抗蚀剂进行构图，以形成腔 107。将腔 107 设置在基板 101 的背面，与上电极膜 104 和下电极膜 102 隔着压电膜 103 而面对的区域相对应。通过上述方式，如图 18C 所示，生产出图 14A 至图 14C 所示的压电薄膜谐振器以及图 15A 和 15B 所示的滤波器。

在交替重复进行利用 SF_6 气体的刻蚀处理和形成腔 107 的侧壁保护膜的处理的条件下，进行干法刻蚀以形成腔 107。通过上述刻蚀条件，可以将腔 107 形成为具有与硅基板 101 的主表面基本垂直的侧壁形状。

作为上述基板 101、电极膜 102 和 104、以及压电膜 103 的示例，上面描述了一些材料。频率调整膜 109 的材料可以不限于 SiO_2 ，而可以是诸如氧化物或氮化物（如 SiN 或 AlN ）的难于氧化的材料。可以使用牺牲层来形成下电极膜 102 下的腔 107。此外，代替腔 107，可以将高声阻抗膜和低声阻抗膜交替层叠为 $\lambda/4$ 的膜厚，其中 λ 是声波的波长。

如上所述，根据本发明的谐振器包括具有双层结构的频率调整膜。第一调整膜用于 Δf 调整，第二调整膜用于校正滤波器制造工艺中所引起的频率偏移。通过预先设置上述两个频率调整膜可以分开并独立地控制 Δf 调整以及滤波器中心频率的调整，由此可以在单个基板或晶片上制造具有不同频率的压电薄膜谐振器。此外，可以精确地控制其中连接有多个谐振器的滤波器的中心频率。

上述第二调整膜是由难于氧化的材料（如氧化物或氮化物）制成的绝缘膜。此外，第二调整膜是由与上电极膜的材料不同的材料制成的。通过选择这些材料，可以抑制由于 Δf 调整处理中上电极膜表面的氧化而引起的谐振器特性的劣化和不利影响，并抑制由于谐振频率特性的劣化而引起的对滤波器的中心频率调整处理的不利影响。此外，可以避免与用于凸点的或用于连接导线的导电下层之间的粘合性劣化而引起的生产量的下降。

根据本发明，可以实现对单个基板或晶片上制造的压电薄膜谐振器的精确 Δf 调整。同时，可以精确地控制具有多个压电薄膜谐振器的滤波器中心频率。

本发明的滤波器并不限于具有单个通带的滤波器，而是可以包括复用器或具有多个通带的双频带滤波器。例如，复用器可以与天线相连，以将彼此靠近存在的发送信号和接收信号分开。复用器可以包括发送滤波器和接收滤波器，两个滤波器可以由单个基板构成，或者由独立的基板构成。发送滤波器和接收滤波器分别包括相连成梯形的多个谐振器，并具有相邻的发送信号通带和接收信号通带。

本发明并不限于上述实施例，可以在不脱离本发明范围的情况下进行其它实施例、变型和修改。

本发明基于2004年3月31日提交的日本专利申请No. 2004-101878，在此以引用的方式并入其全部内容。

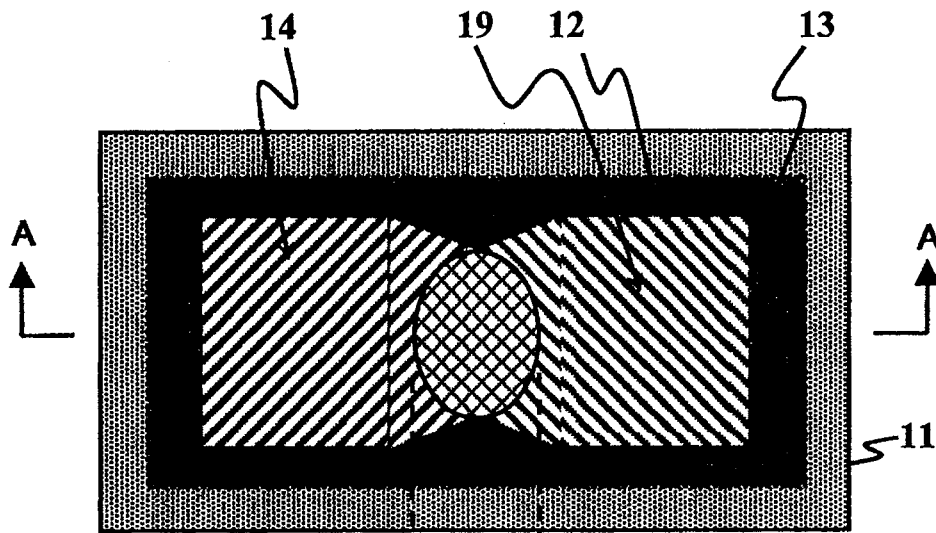


图 1A

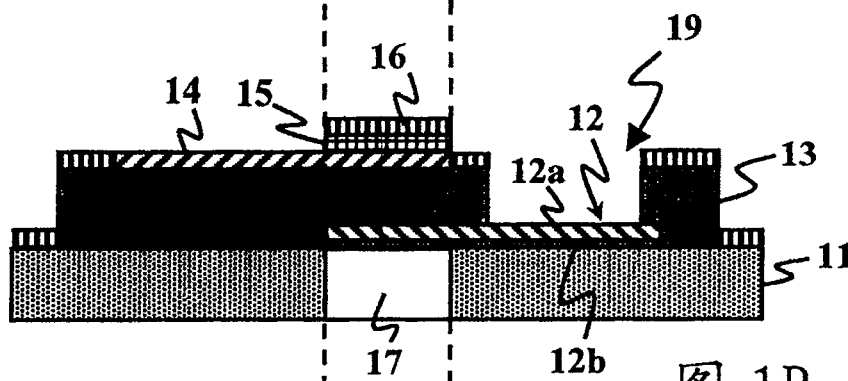


图 1B

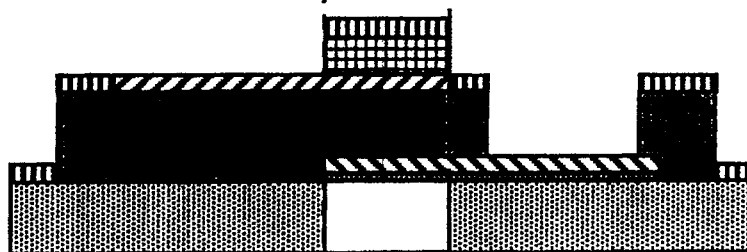


图 1C

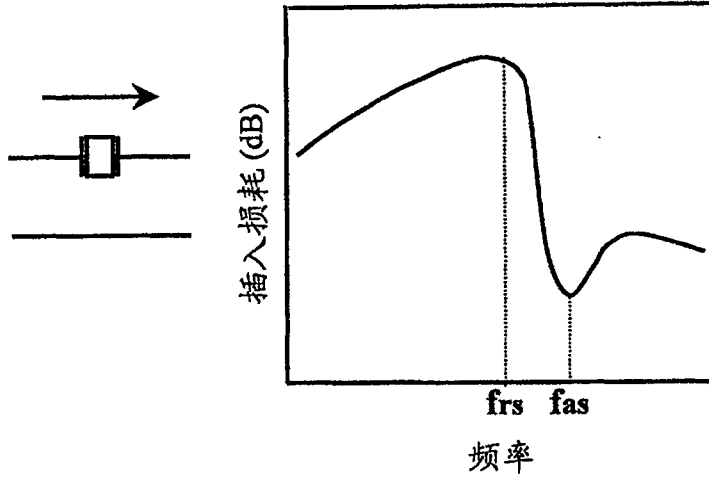


图 2A

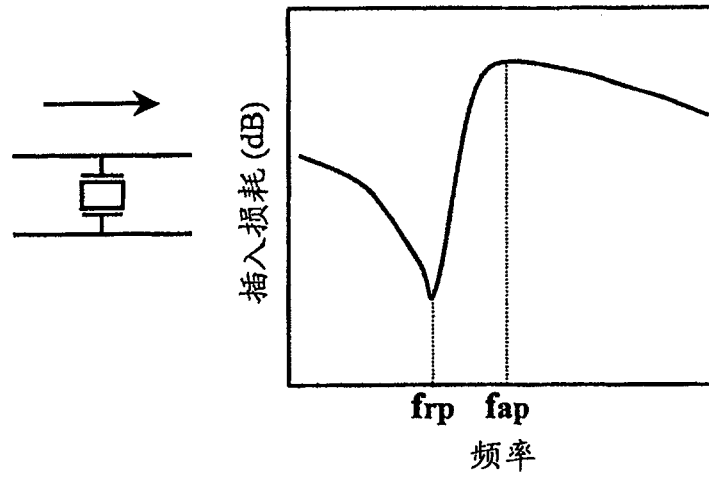


图 2B

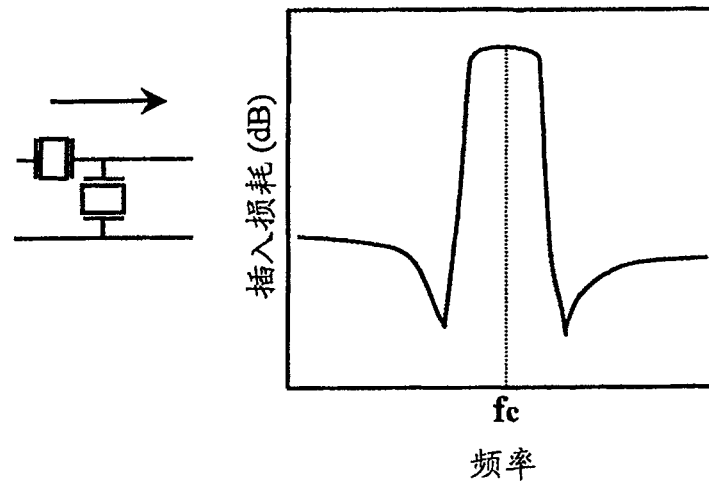


图 2C

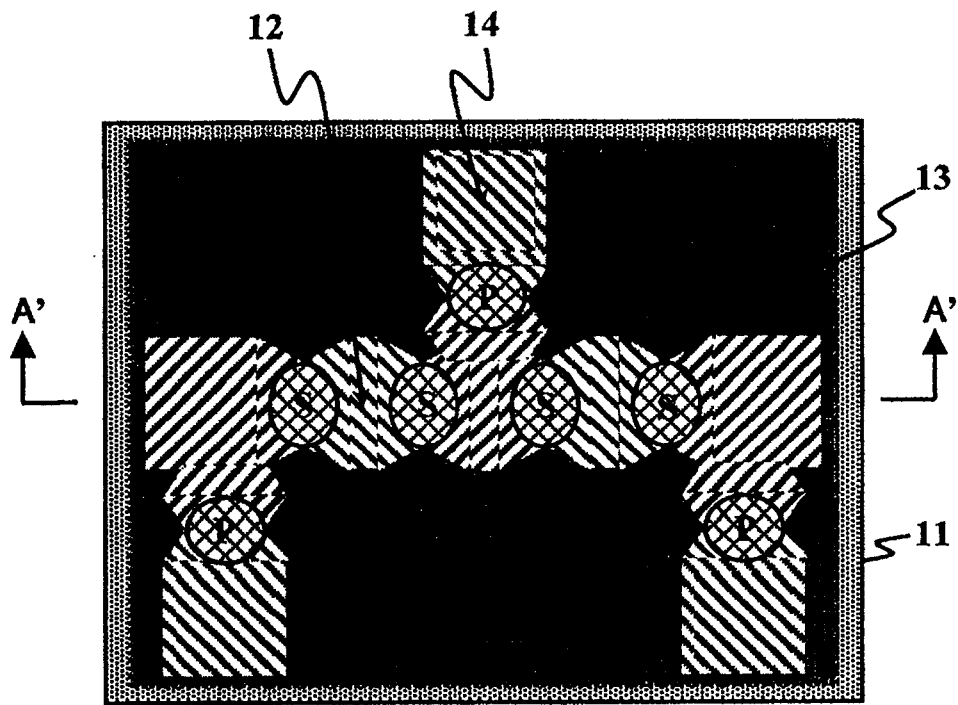


图 3A

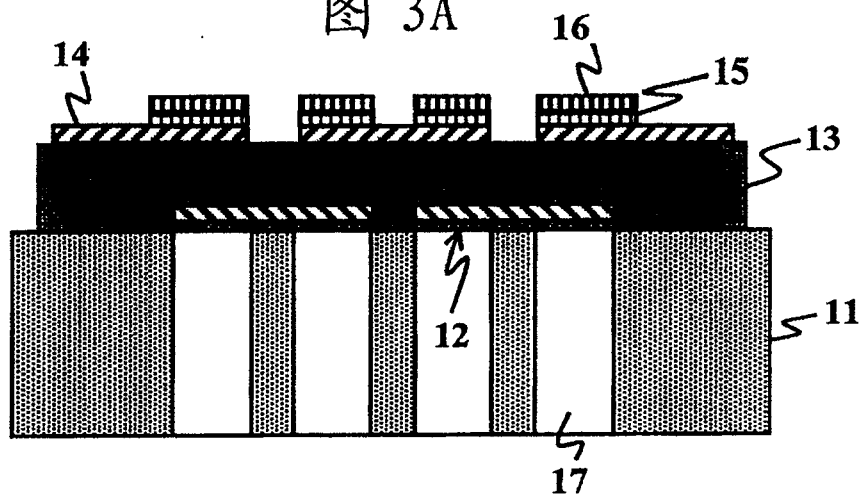


图 3B

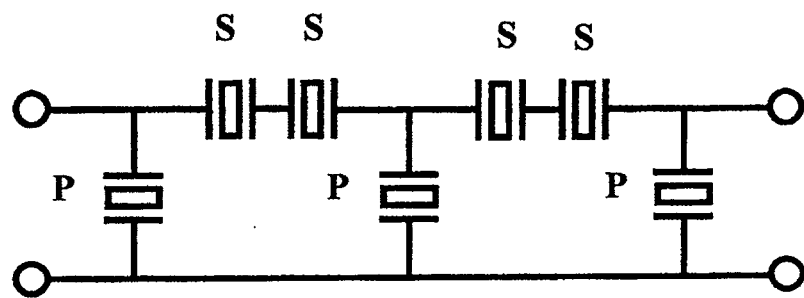


图 3C

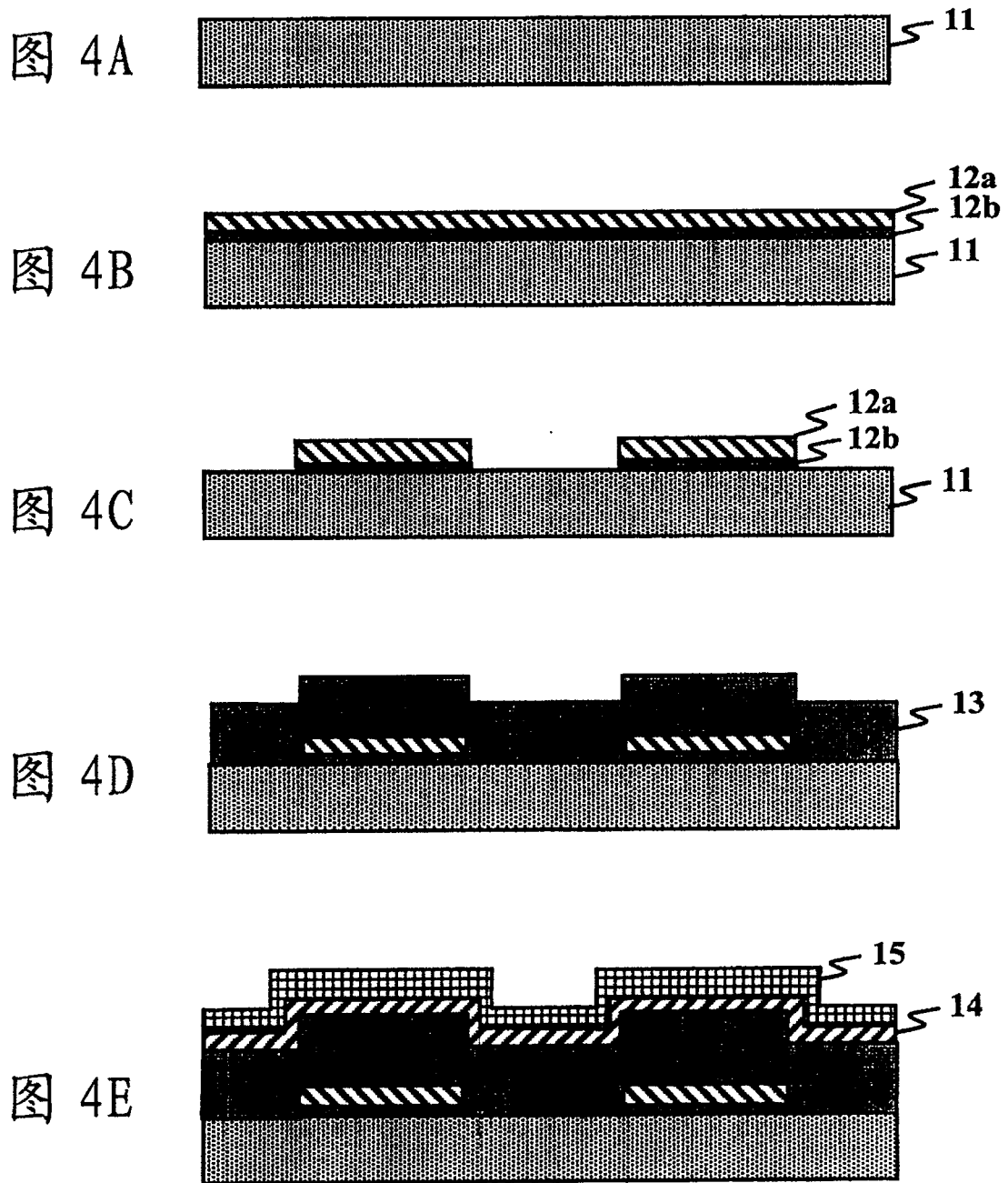


图 5A

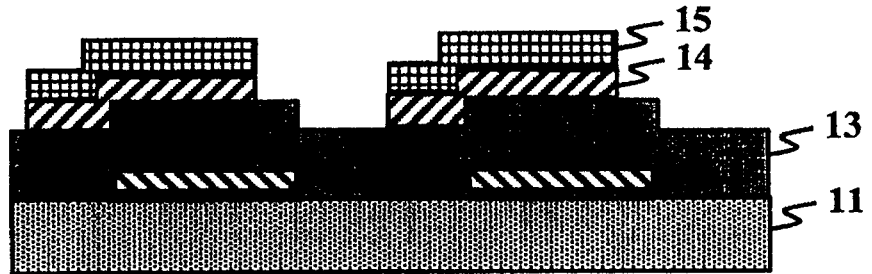


图 5B

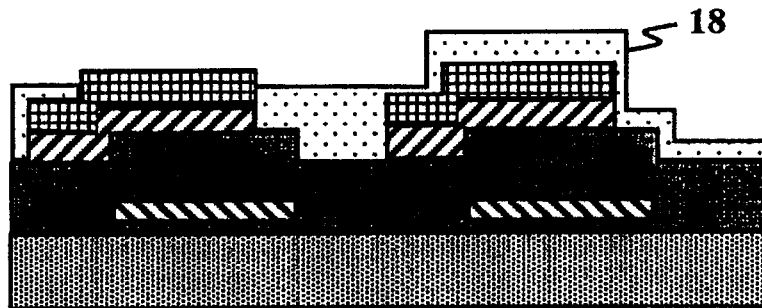


图 5C

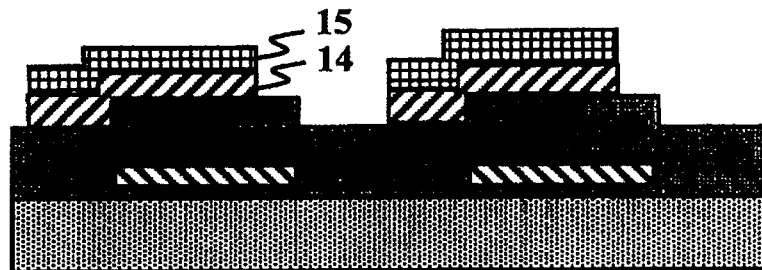


图 5D

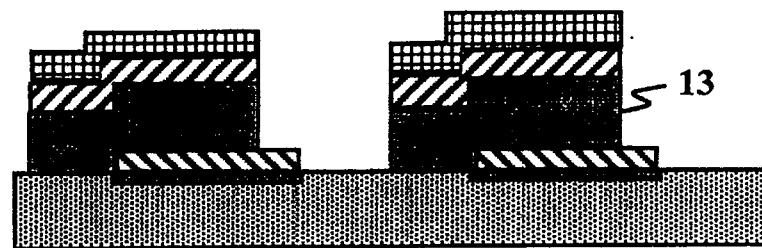


图 6A

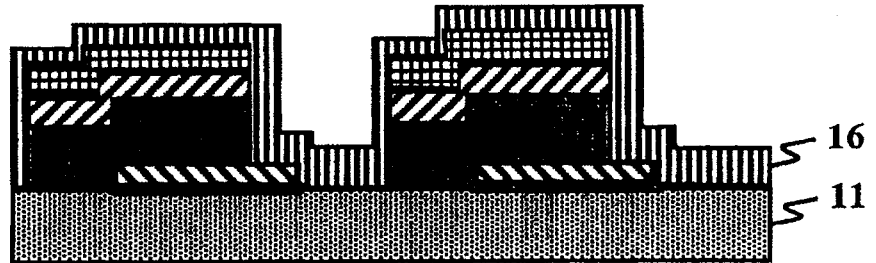


图 6B

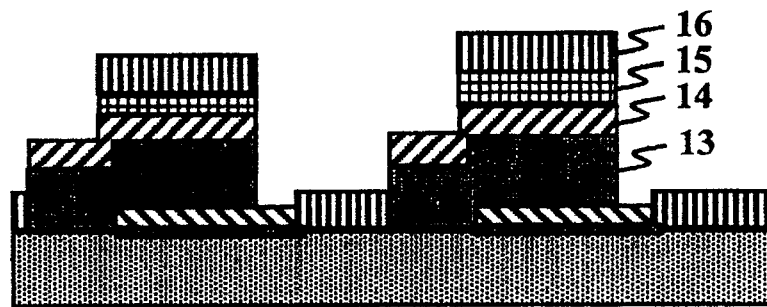


图 6C

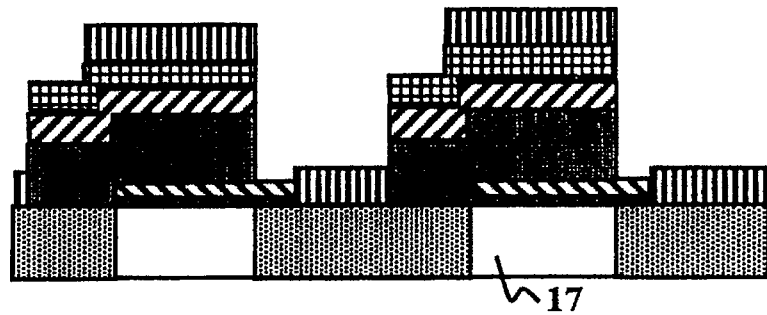
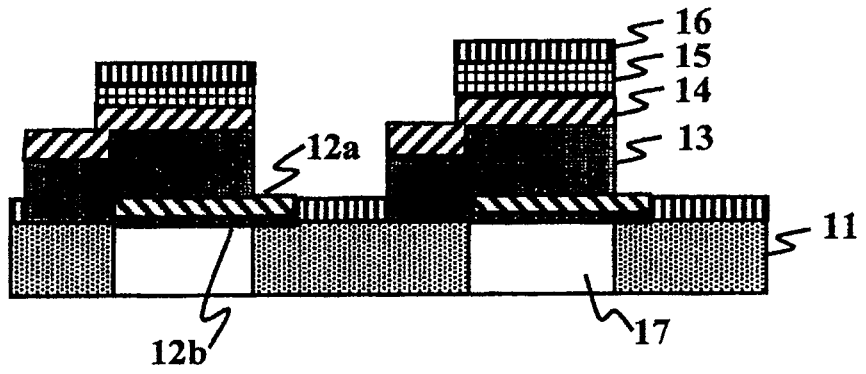


图 6D



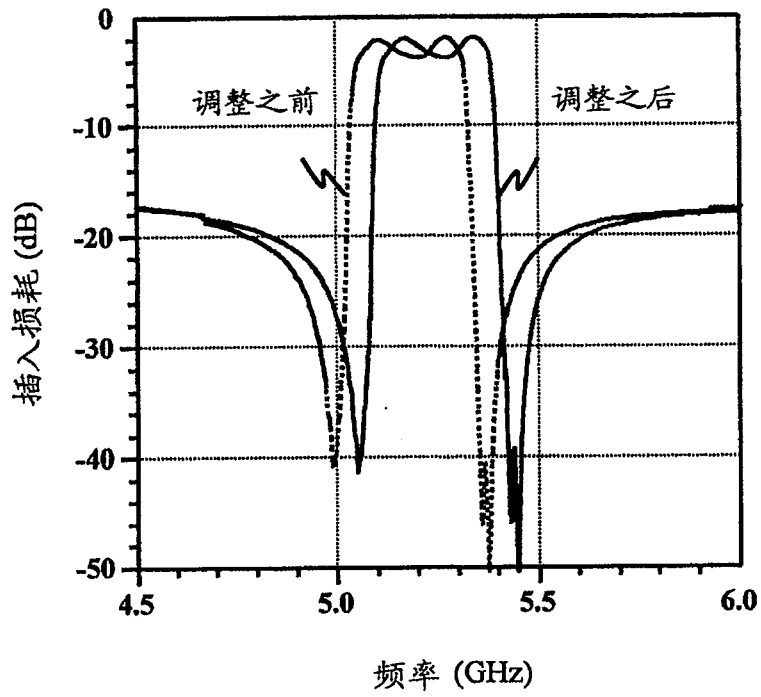


图 7

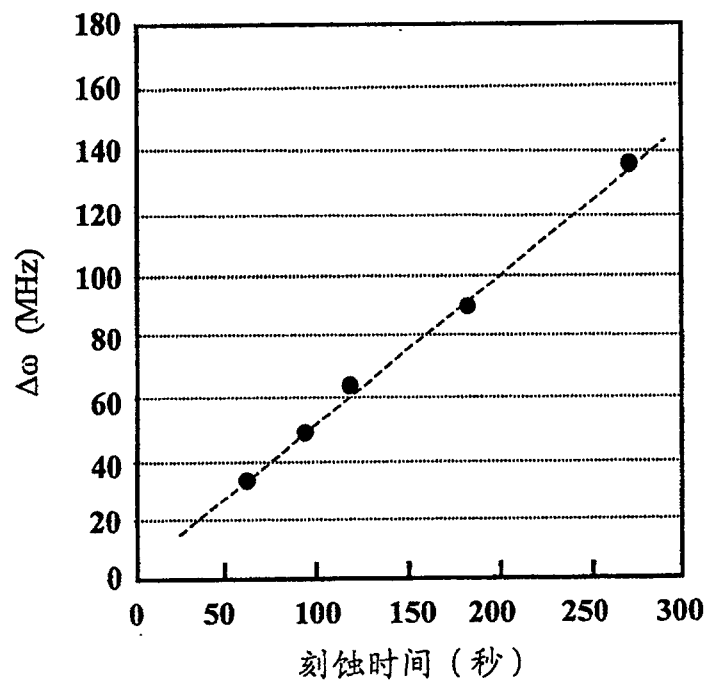


图 8

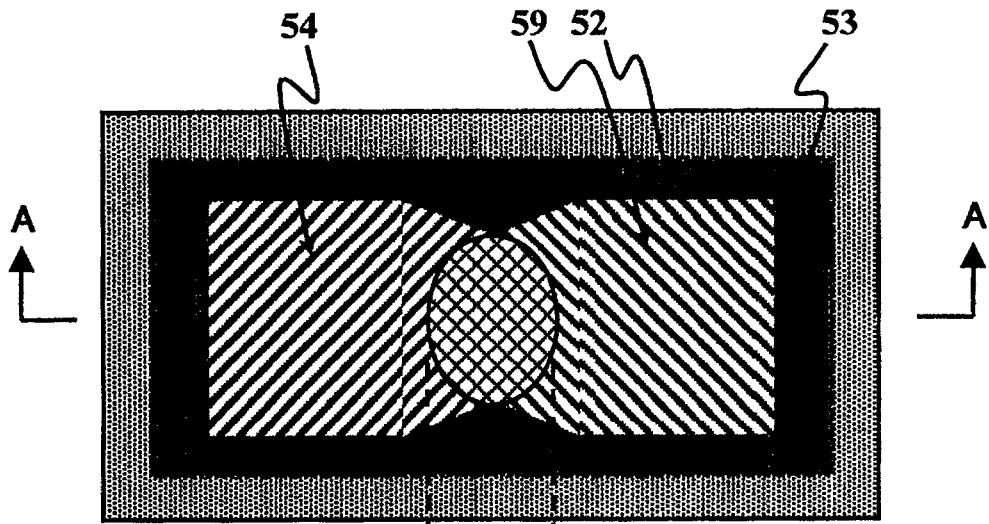


图 9A

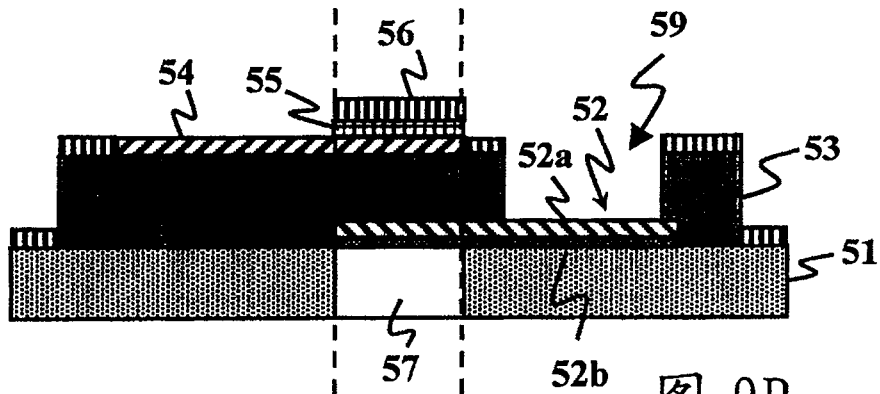


图 9B

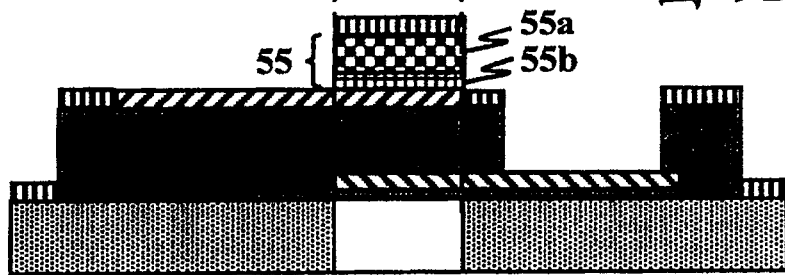


图 9C

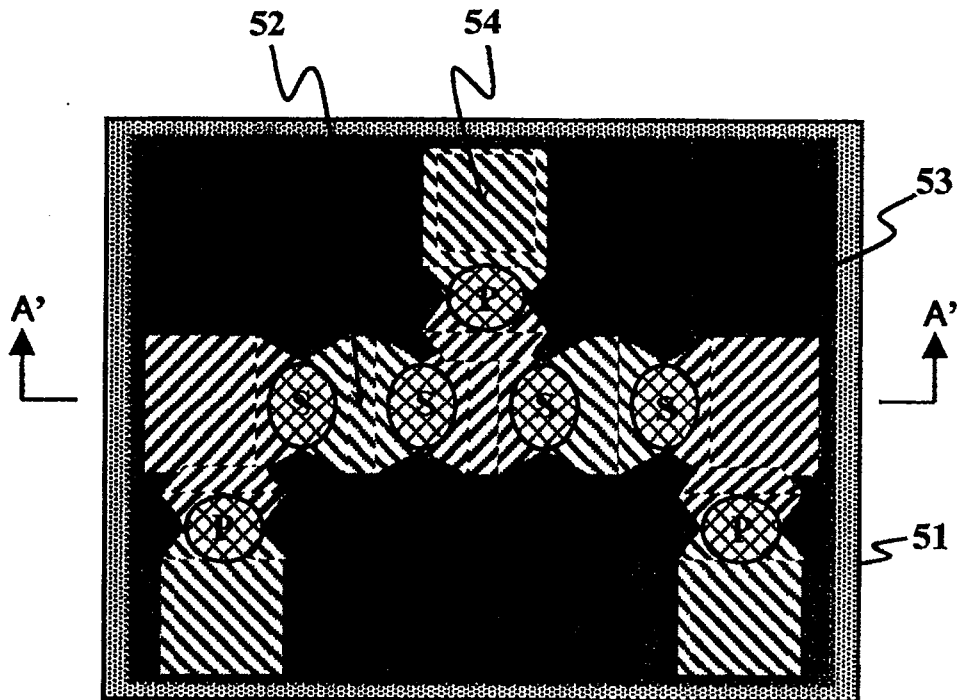


图 10A

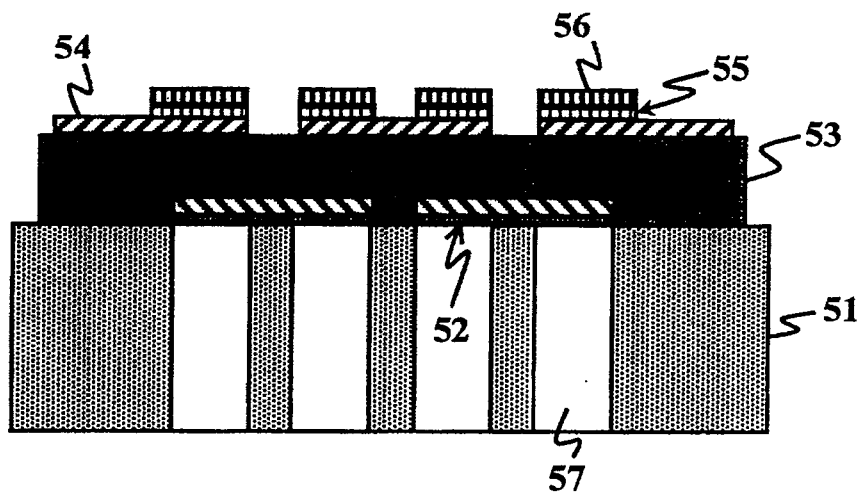


图 10B

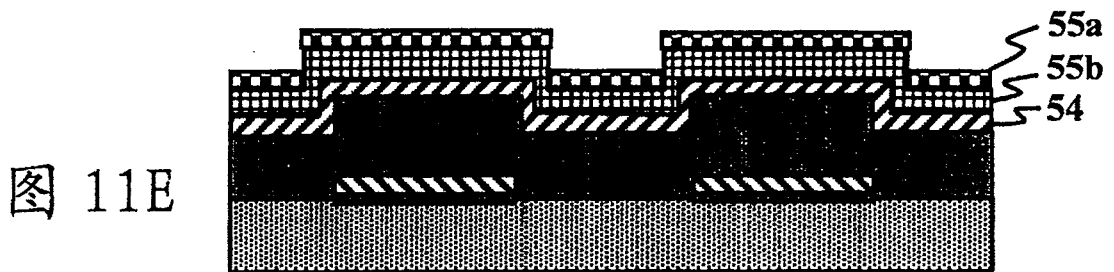
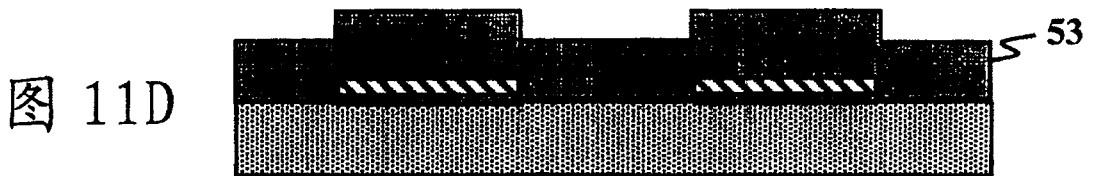
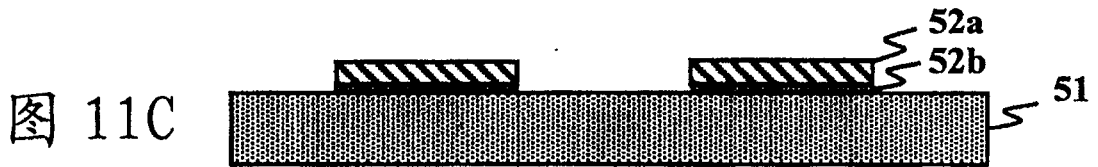
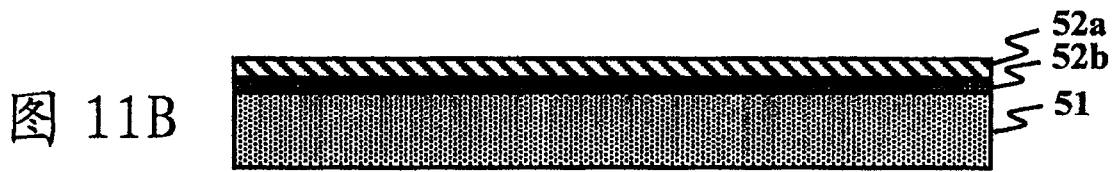
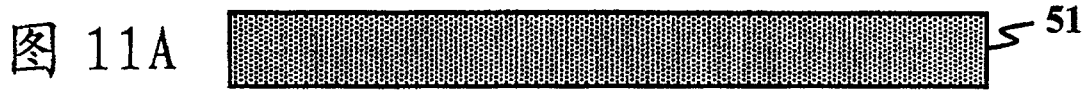


图 12A

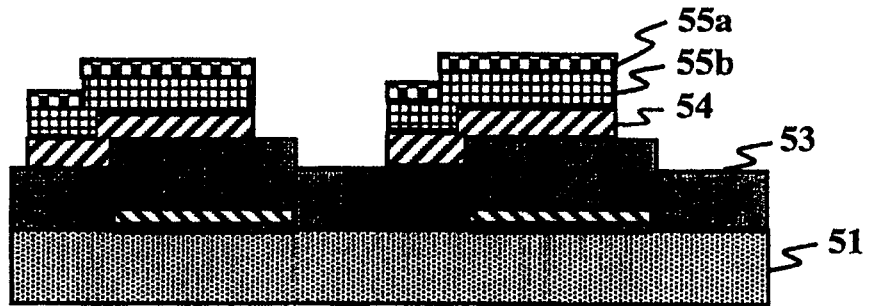


图 12B

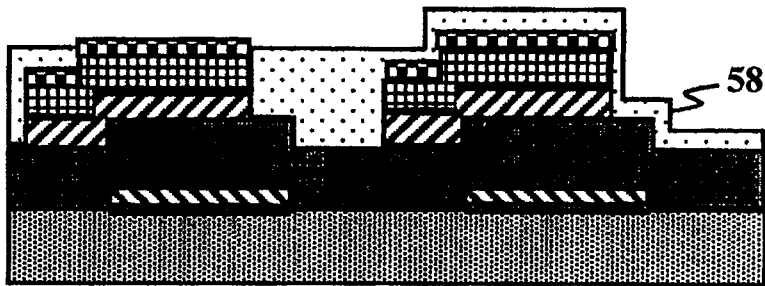


图 12C

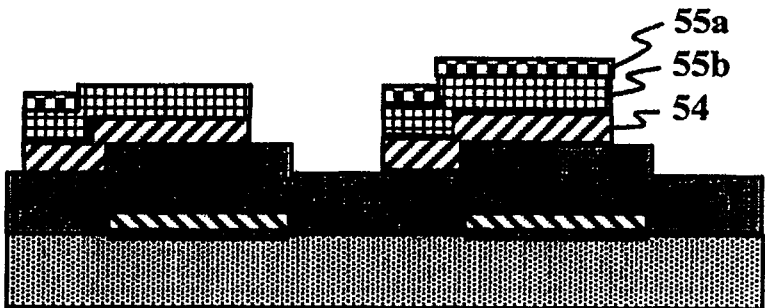


图 12D

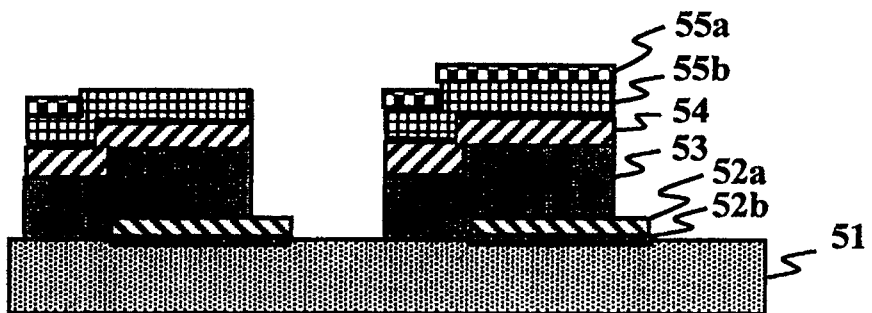


图 13A

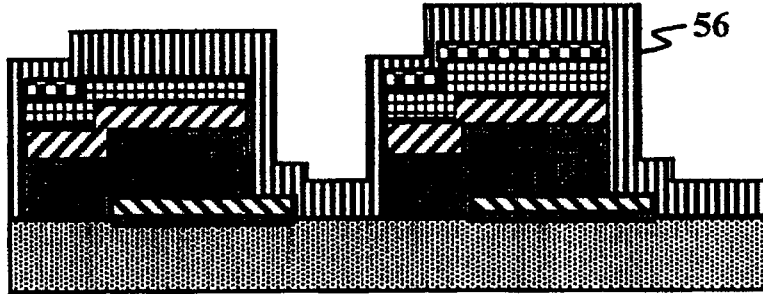


图 13B

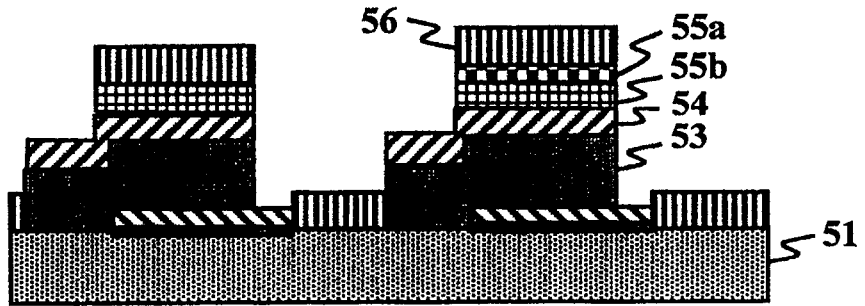


图 13C

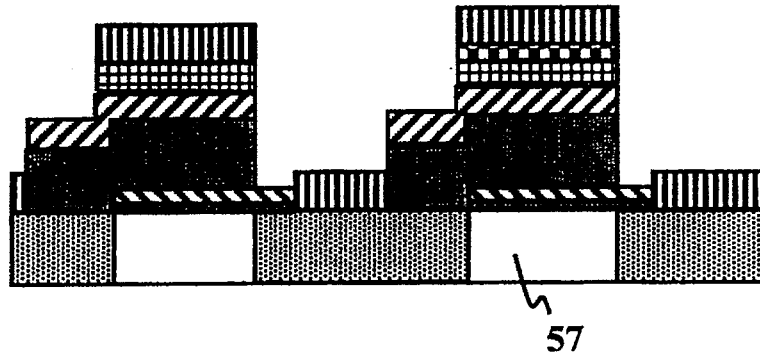
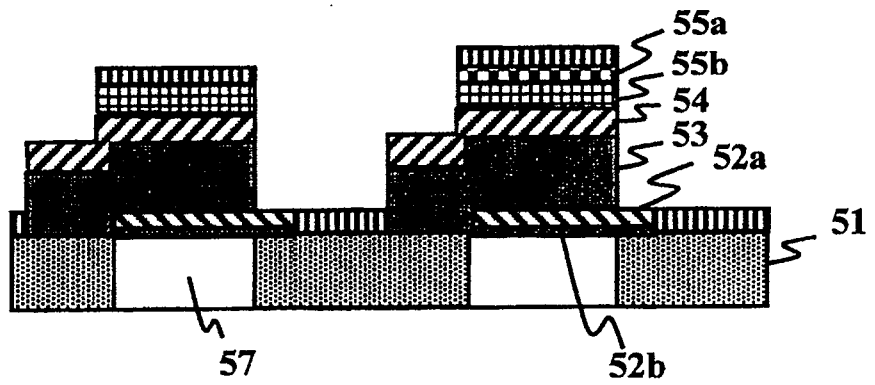


图 13D



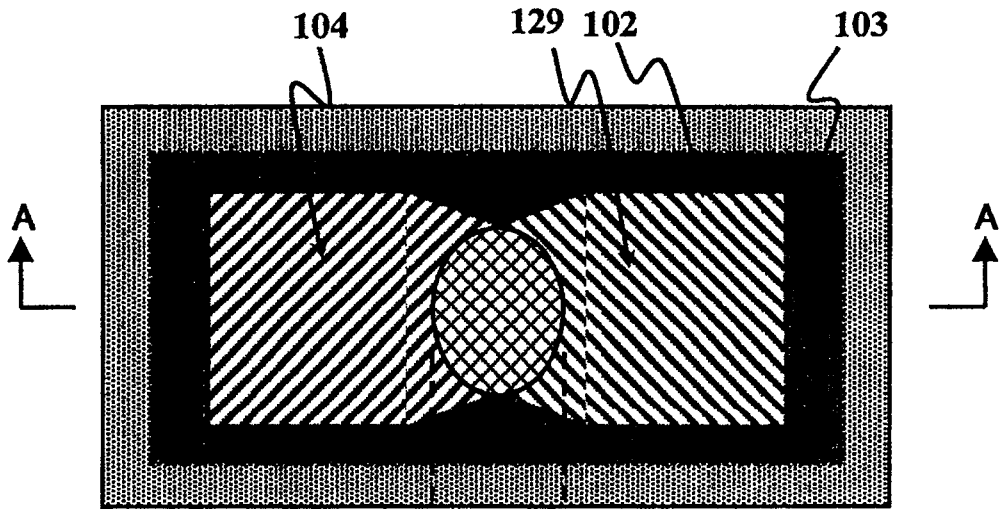


图 14A

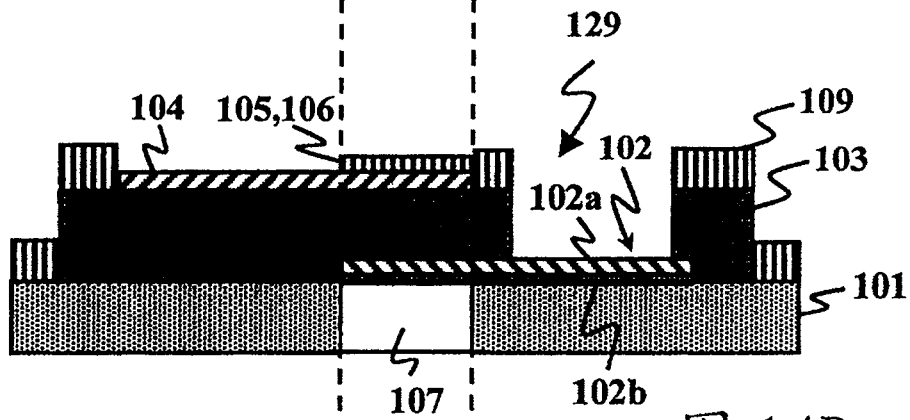


图 14B

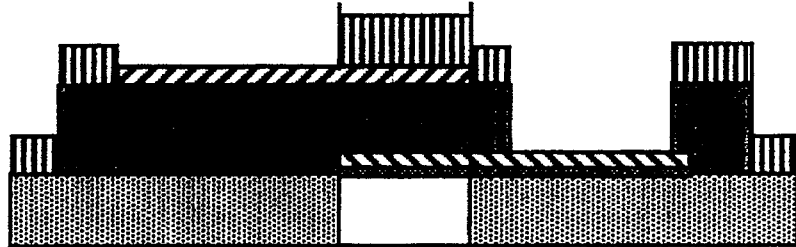


图 14C

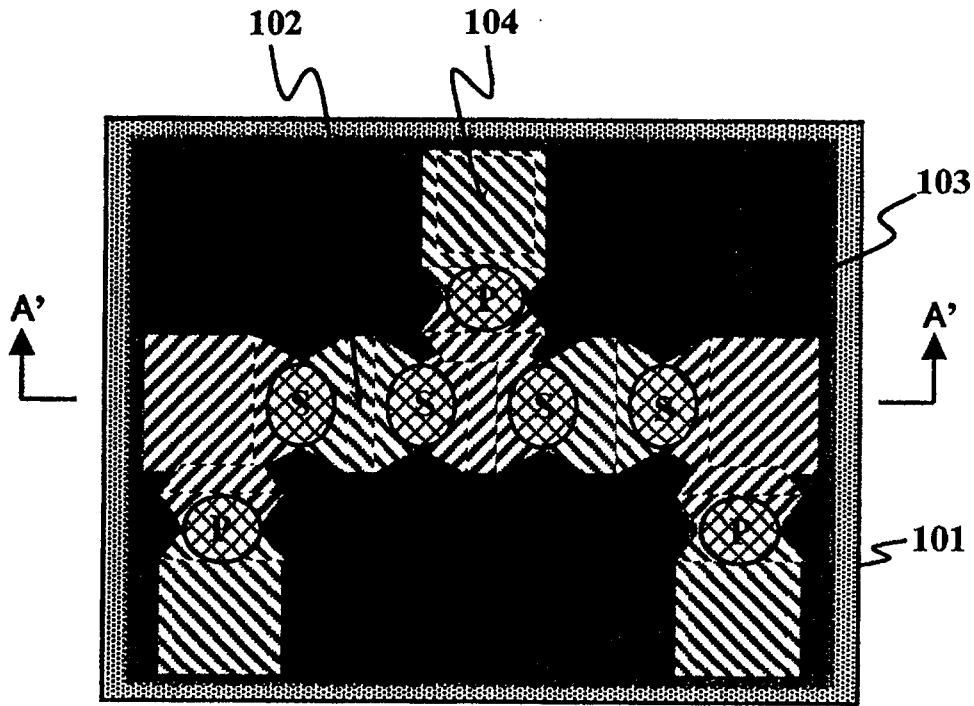


图 15A

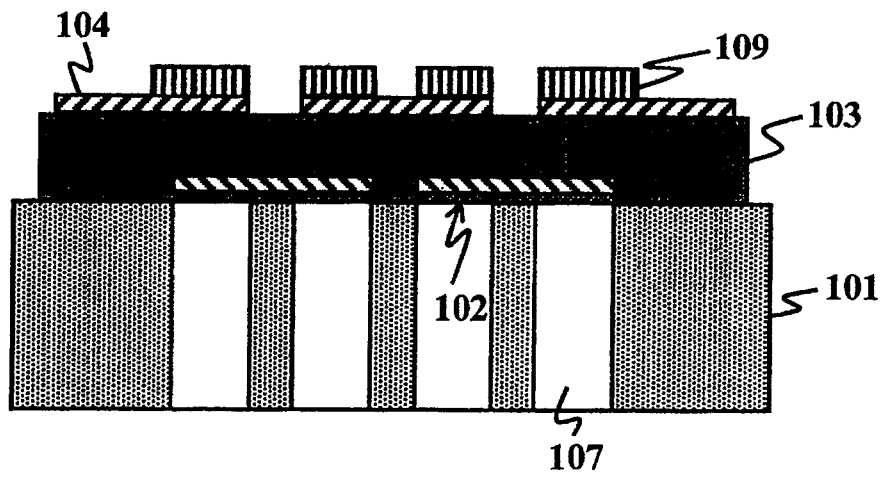


图 15B

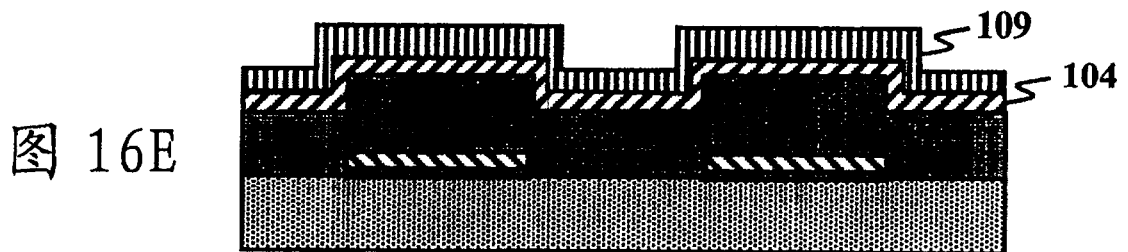
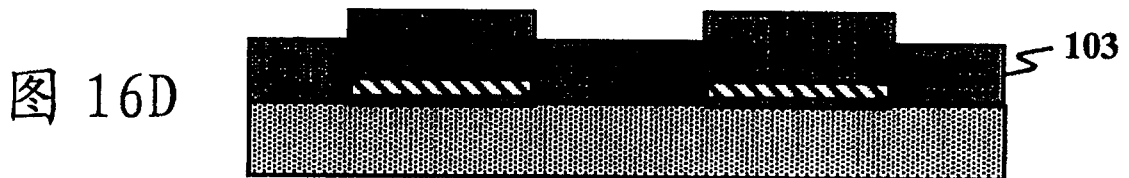
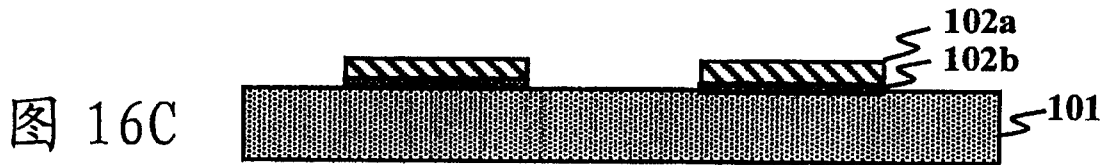
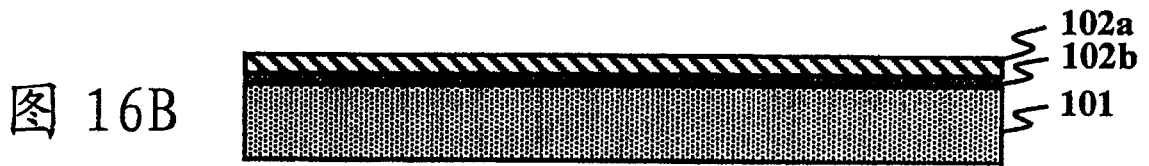


图 17A

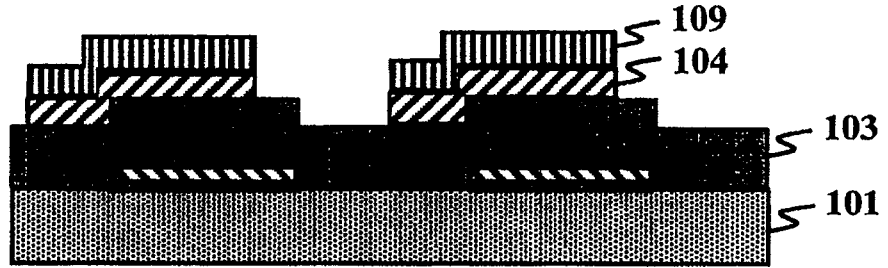


图 17B

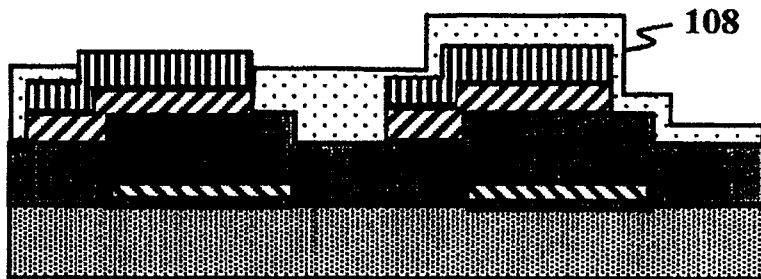


图 17C

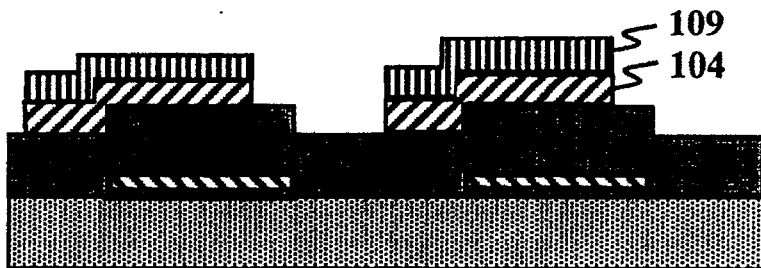
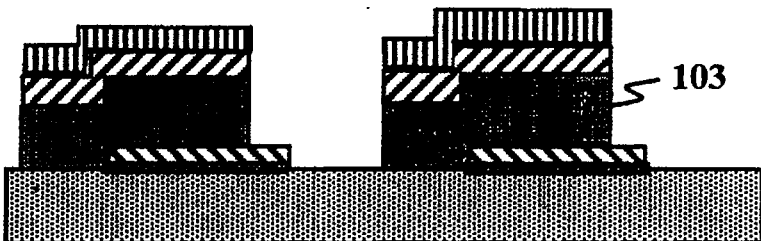


图 17D



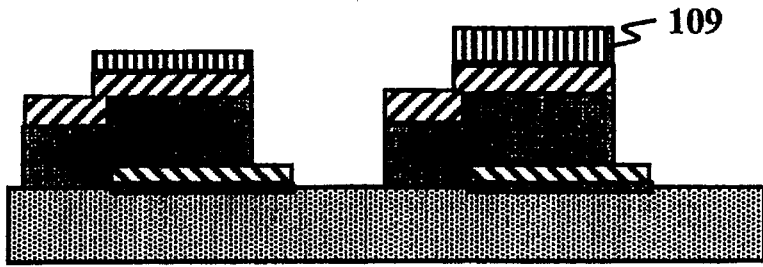


图 18A

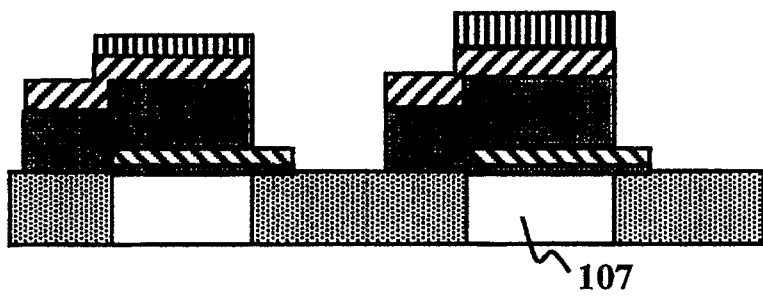


图 18B

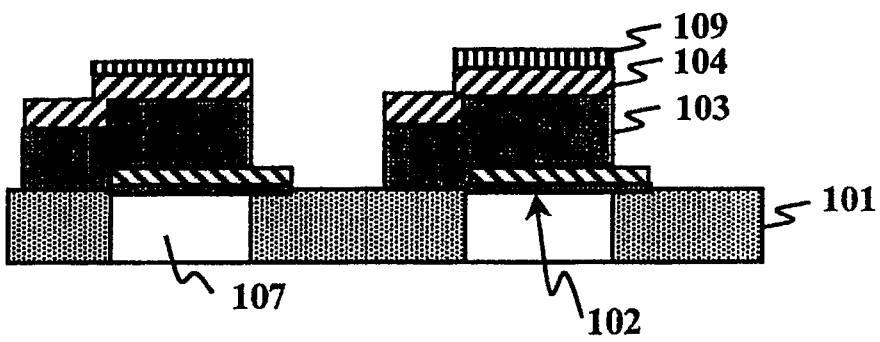


图 18C