

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5075427号  
(P5075427)

(45) 発行日 平成24年11月21日(2012.11.21)

(24) 登録日 平成24年8月31日(2012.8.31)

(51) Int. Cl. F 1  
**GO 2 F 1/1343 (2006.01)** GO 2 F 1/1343  
**GO 2 F 1/1368 (2006.01)** GO 2 F 1/1368

請求項の数 4 (全 10 頁)

(21) 出願番号 特願2007-40815 (P2007-40815)  
 (22) 出願日 平成19年2月21日(2007.2.21)  
 (65) 公開番号 特開2008-203621 (P2008-203621A)  
 (43) 公開日 平成20年9月4日(2008.9.4)  
 審査請求日 平成22年2月4日(2010.2.4)

(73) 特許権者 302020207  
 株式会社ジャパンディスプレイセントラル  
 埼玉県深谷市幡羅町一丁目9番地2  
 (74) 代理人 100105809  
 弁理士 木森 有平  
 (72) 発明者 堀 陽一  
 東京都港区港南四丁目1番8号 東芝松下  
 ディスプレイテクノロジー株式会社内  
 審査官 小濱 健太

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

アレイ基板と対向基板とから構成され、これらアレイ基板と対向基板が所定の間隙を隔てて対向配置される液晶表示装置であって、前記アレイ基板には、ほぼ直交して配列された走査線及び信号線と、これら走査線と信号線との交点に配列されたスイッチング素子と、マトリクス状に配列されて前記スイッチング素子により駆動される画素電極と、前記画素電極への印加電圧を保持するための補助容量線とが配設され、各前記画素電極のうち、配向方向の上流側に位置する一の画素電極の第1の側縁部と、これと配向方向の下流側に隣接する他の画素電極の第2の側縁部とが前記信号線と重畳されて遮光されるとともに、前記第1の側縁部の一部が前記信号線の形成方向とほぼ同方向に突出されるように前記補助容量線に形成されたシールド電極と重畳されている構成とされ、

前記信号線と前記第1の側縁部との重なり幅が、前記シールド電極形成領域に対応した位置に隣接していない領域における前記信号線と前記第2の側縁部との重なり幅よりも小さく設定されており、かつ、前記シールド電極形成領域に対応した位置に隣接している領域における前記信号線と前記第2の側縁部との重なり幅が、前記シールド電極形成領域に対応した位置に隣接していない領域における前記信号線と前記第2の側縁部との重なり幅よりも小さく設定されていることを特徴とする液晶表示装置。

【請求項2】

前記シールド電極形成領域に対応した位置に隣接している領域における前記信号線の線幅が、前記シールド電極形成領域に対応した位置に隣接していない領域における前記信号

線の線幅よりも狭くなっていることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】

アレイ基板と対向基板とから構成され、これらアレイ基板と対向基板が所定の間隙を隔てて対向配置される液晶表示装置であって、前記アレイ基板には、ほぼ直交して配列された走査線及び信号線と、これら走査線と信号線との交点に配列されたスイッチング素子と、マトリクス状に配列されて前記スイッチング素子により駆動される画素電極と、前記画素電極への印加電圧を保持するための補助容量線とが配設され、前記対向基板には、ブラックマトリクスが形成されており、各前記画素電極のうち、配向方向の上流側に位置する一の画素電極の第 1 の側縁部と、これと配向方向の下流側に隣接する他の画素電極の第 2 の側縁部とが前記ブラックマトリクスと重畳されて遮光されるとともに、前記第 1 の側縁部の一部が前記信号線の形成方向とほぼ同方向に突出されるように前記補助容量線に形成されたシールド電極と重畳されている構成とされ、

10

前記ブラックマトリクスと前記第 1 の側縁部との重なり幅が、前記シールド電極形成領域に対応した位置に隣接していない領域における前記ブラックマトリクスと前記第 2 の側縁部との重なり幅よりも小さく設定されており、かつ、前記シールド電極形成領域に対応した位置に隣接している領域における前記ブラックマトリクスと前記第 2 の側縁部との重なり幅が、前記シールド電極形成領域に対応した位置に隣接していない領域における前記ブラックマトリクスと前記第 2 の側縁部との重なり幅よりも小さく設定されていることを特徴とする液晶表示装置。

【請求項 4】

20

前記シールド電極形成領域に対応した位置に隣接している領域における前記ブラックマトリクスの線幅が、前記シールド電極形成領域に対応した位置に隣接していない領域における前記ブラックマトリクスの線幅よりも狭くなっていることを特徴とする請求項 3 記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に関するものであり、特に、リバーズ領域を確実に遮光し、且つ開口率を向上するための新規構造に関するものである。

【背景技術】

30

【0002】

例えば平面表示装置の 1 種である液晶表示装置は、軽量、薄型、低消費電力等の特徴を有するために、OA 機器、情報端末、時計、テレビ等、様々な分野に应用されている。特に、薄膜トランジスタ素子（TFT 素子）を用いた液晶表示装置は、応答性にも優れることから、携帯電話、テレビやコンピュータ等、数多くの電子機器において表示装置として用いられている。

【0003】

前記液晶表示装置は、アレイ基板と対向基板とを所定の間隙を隔てて対向配置することにより液晶セルが構成され、例えばアクティブマトリクス方式の液晶表示装置では、アレイ基板上にマトリクス状に配置された画素電極によって前記液晶セルに注入された液晶材料が駆動され、画像や文字等の表示が行われる。

40

【0004】

ところで、前記アクティブマトリクス方式の液晶表示装置では、アレイ基板上に走査線及び信号線が縦横に形成されるとともに、これら走査線と信号線の交点に薄膜トランジスタ等がスイッチング素子として配列され、当該スイッチング素子によって前記画素電極を駆動するように構成されている。さらには、前記画素電極の印加電圧を保持するための補助容量線も設けられている。

【0005】

このような構成を採用した場合、いわゆるリバーズチルトドメインの問題があり、リバーズ領域を遮光する必要が生じている。リバーズチルトドメインは、例えばゲートライン

50

反転駆動やソースライン反転駆動、ドット反転駆動等を行う場合に、隣接する画素電極間に生ずる電界により液晶の配向に乱れが生じ、チルト角が反転することにより生ずる領域であり、表示品位を損なう原因となる。

【0006】

そこで、リバースチルトドメインを隠すことで表示品位の低下を防ぐことが検討されており、画素電極と信号線の重畳によってリバース領域を遮光することが行われている（例えば、特許文献1や特許文献2等を参照）。

【0007】

例えば、特許文献1記載の発明では、液晶分子の配向方向に位置する画素電極とゲート信号線との重ね幅を、逆方向に位置する画素電極とゲート信号線との重ね幅より大きくし、液晶分子の配向方向に位置する画素電極とソース信号線との重ね幅を、逆方向に位置する画素電極とソース信号線との重ね幅よりも大きくすることで、開口率の低下を抑止するとともに、表示品位を優れたものとしている。

【0008】

特許文献2には、隣接する一对の映像信号線間に設けられる表示画素電極の側縁部を各映像信号線の側縁部に重畳させ、かつ一方の映像信号線の重畳幅を他方の映像信号線の重畳幅よりも広くし、他方の映像信号線をスイッチング素子を介して対応する表示画素電極に接続したアクティブマトリクス型液晶表示装置が開示されている。さらには、補助容量線にシールド電極を設け、シールド電極に表示画素電極の周辺部の一部を重畳させることも開示されている。

【特許文献1】特開平10-104664号公報

【特許文献2】特開2001-318390号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

前述の各特許文献に記載されるように、画素電極と信号線の重畳によりリバース領域を遮光する構成を採用した場合、開口率の低下は避けられず、特に画素電極と信号線の重畳幅を広くした場合に、如何にして開口率を大きくするかが課題となる。

【0010】

本発明は、このような課題に鑑みて提案されたものであり、開口率の低下を最小限に抑えることができ、しかも表示品位の優れた液晶表示装置を提供することを目的とする。

【課題を解決するための手段】

【0011】

前述の目的を達成するために、本発明に係る液晶表示装置は、アレイ基板と対向基板とから構成され、これらアレイ基板と対向基板が所定の間隙を隔てて対向配置される液晶表示装置であって、前記アレイ基板には、ほぼ直交して配列された走査線及び信号線と、これら走査線と信号線との交点に配列されたスイッチング素子と、マトリクス状に配列されて前記スイッチング素子により駆動される画素電極と、前記画素電極への印加電圧を保持するための補助容量線とが配設され、各前記画素電極のうち、配向方向の上流側に位置する一の画素電極の第1の側縁部と、これと配向方向の下流側に隣接する他の画素電極の第2の側縁部とが前記信号線と重畳されて遮光されるとともに、前記第1の側縁部の一部が前記信号線の形成方向とほぼ同方向に突出されるように前記補助容量線に形成されたシールド電極と重畳されている構成とされ、前記信号線と前記第1の側縁部との重なり幅が、前記シールド電極形成領域に対応した位置に隣接していない領域における前記信号線と前記第2の側縁部との重なり幅よりも小さく設定されており、かつ、前記シールド電極形成領域に対応した位置に隣接している領域における前記信号線と前記第2の側縁部との重なり幅が、前記シールド電極形成領域に対応した位置に隣接していない領域における前記信号線と前記第2の側縁部との重なり幅よりも小さく設定されていることを特徴とする。

また本発明に係る液晶表示装置は、アレイ基板と対向基板とから構成され、これらアレイ基板と対向基板が所定の間隙を隔てて対向配置される液晶表示装置であって、前記アレ

10

20

30

40

50

イ基板には、ほぼ直交して配列された走査線及び信号線と、これら走査線と信号線との交点に配列されたスイッチング素子と、マトリクス状に配列されて前記スイッチング素子により駆動される画素電極と、前記画素電極への印加電圧を保持するための補助容量線とが配設され、前記対向基板には、ブラックマトリクスが形成されており、各前記画素電極のうち、配向方向の上流側に位置する一の画素電極の第1の側縁部と、これと配向方向の下流側に隣接する他の画素電極の第2の側縁部とが前記ブラックマトリクスと重畳されて遮光されるとともに、前記第1の側縁部の一部が前記信号線の形成方向とほぼ同方向に突出されるように前記補助容量線に形成されたシールド電極と重畳されている構成とされ、前記ブラックマトリクスと前記第1の側縁部との重なり幅が、前記シールド電極形成領域に対応した位置に隣接していない領域における前記ブラックマトリクスと前記第2の側縁部との重なり幅よりも小さく設定されており、かつ、前記シールド電極形成領域に対応した位置に隣接している領域における前記ブラックマトリクスと前記第2の側縁部との重なり幅が、前記シールド電極形成領域に対応した位置に隣接していない領域における前記ブラックマトリクスと前記第2の側縁部との重なり幅よりも小さく設定されていることを特徴とする。

10

**【0012】**

本発明の液晶表示装置では、補助容量線にシールド電極を設け、このシールド電極を画素電極の側縁部の一部と重畳させている。シールド電極は、隣接する画素間のカップリング容量のバランスを取るために設けられるものである。

**【0013】**

ここで、補助容量線に前記シールド電極を設けた場合、シールド電極が存在する領域では、シールド電極が存在しない領域に比べてリバースチルトドメインが小さいことがわかった。このような状況において、信号線やブラックマトリクスをストレートにして画素電極との重なり量を一律にしてしまうと、シールド電極形成位置ではリバース領域を越えて画素電極を大きく隠す形になってしまい、必要以上に開口率の低下を招いてしまう。

20

**【0014】**

そこで、本発明においては、シールド電極形成位置と対応する領域において、すなわちシールド電極と隣接する部分において、画素電極と信号線（あるいはブラックマトリクス）の重なり幅を少なくすることで、開口率の低下を必要最小限に抑えるようにしている。シールド電極と隣接する部分においては、リバースチルトドメインが小さいので、画素電極と信号線やブラックマトリクスとの重なり幅を小さくしても、これを隠すことができ、表示品位を低下することはない。また、前記重なり幅を少なくすることは、開口率の向上に繋がる。

30

**【発明の効果】****【0015】**

本発明によれば、開口率の低下を最小限に抑えることができ、しかもリバースチルトドメインが形成されたりバース領域については画素電極と信号線やブラックマトリクスとの重畳により確実に遮光されて覆い隠されるので、表示品位の優れた液晶表示装置を提供することが可能である。

**【発明を実施するための最良の形態】**

40

**【0016】**

以下、本発明を適用した液晶表示装置について、図面を参照して詳細に説明する。

**【0017】**

図1は、液晶表示装置の一例を示すものである。液晶表示装置1においては、一对の光透過性絶縁基板（ガラス基板）で液晶セルを構成し、その間隙に液晶材料を封入して液晶層が形成されている。具体的には、アレイ基板2と対向基板3との間に液晶層4が封入されている。

**【0018】**

アレイ基板2は、例えばガラス基板21を支持基板とし、ガラス基板21上に、互いにほぼ平行且つ等間隔に配列される走査線や、これら走査線とほぼ直交して配列された信号

50

線、走査線と信号線との間に介在されこれらを電氣的に絶縁する層間絶縁膜（透明絶縁膜）、走査線と信号線との交点近傍に配置されたスイッチング素子としての画素トランジスタ（薄膜トランジスタ：TFT）等が形成されている。

【0019】

また、アレイ基板2においては、前記層間絶縁膜22に形成されたスルーホールを介して前記スイッチング素子に電氣的に接続された画素電極23がマトリクス状に配列形成されている。前記画素電極23は透明電極として形成される。なお、アレイ基板2のガラス基板21と画素電極23との間には、層間絶縁膜22の他、前述の通り信号線や走査線、画素トランジスタ等が配置されているが、図1においては、これらの図示は省略する。さらに、アレイ基板2の画素電極23が設けられた面のほぼ全体に配向膜が設けられるが、

10

【0020】

一方、前記対向基板3も例えばガラス基板31を支持基板とするものであり、その液晶層4側の面には、各画素に対応してカラーフィルタ層32が形成されるとともに、その表面を覆ってITO等の透明導電材料からなる透明対向電極（図示は省略する。）が全面に形成されている。カラーフィルタ層32は、顔料や染料によって各色に着色された樹脂層であり、例えばR、G、Bの各色のフィルタ層が組み合わされて構成されている。また、図示は省略するが、各カラーフィルタ層32の画素境界部分には、コントラスト向上等を目的として、いわゆるブラックマトリクス層が形成されている。

【0021】

20

前述の構成を有する液晶表示装置1では、前記アレイ基板2及び対向基板3の外側に偏光板5、6がそれぞれ設けられ、背面側に配されたバックライト（背面光源）7を光源として、画像表示が行われる。また、前記アレイ基板2と対向基板3の配置であるが、アレイ基板2が背面側、対向基板3が前面側とされている。したがって、本実施形態の液晶表示装置1では、背面側からバックライト7、偏光板5、アレイ基板2、液晶層4、対向基板3、偏光板6の順に配置されている。

【0022】

このような液晶表示装置においては、走査線駆動回路によって走査線を上段から順次走査し、同一の走査線に接続された画素トランジスタ（スイッチング素子）をオン状態又はオフ状態とさせる電圧を当該走査線に印加する。ここで、同一の走査線に接続された画素トランジスタをオン状態とした場合には、信号線駆動回路によって表示したい画像信号に応じた電圧を信号線に印加することにより、画素トランジスタを介して蓄積容量と液晶層4とを所望の電圧に印加する。一方、同一の走査線に接続された画素トランジスタをオフ状態とすると、蓄積容量と液晶層4とに印加された電圧が次の走査まで保持される。このような走査線の走査を順次行い、当該走査線に接続された画素トランジスタを順次オン状態とさせることにより、画面全体の表示を行う。

30

【0023】

図2及び図3は、前述のような画像表示が行われる液晶表示装置の画素構造を示すものである。なお、図2は平面図であり、図3は積層順序がわかるように分解して示す斜視図である。

40

【0024】

アレイ基板2上には、図2及び図3に示すように、各画素に対応して画素電極23が形成されるとともに、当該画素電極23を駆動するスイッチング素子である画素トランジスタ41、信号線42及び走査線（ここではゲート線43）、さらには補助容量線44が形成されている。なお、前記画素トランジスタ41は、信号線42とゲート線43の交点に配列形成されている。

【0025】

また、前記補助容量線44には、前記信号線42の形成方向とほぼ同方向に突出形成されるシールド電極46が形成されている。このシールド電極46は、隣接する画素間のカップリング容量のバランスを取るために設けられるものであり、画素電極23の側縁部の

50

一部と重畳されている。

【0026】

このような画素構造において、例えば図2中矢印A方向が配向方向である場合、図4に示すように、信号線42の下流側側縁に沿って液晶分子LCの配向が反転するリバーストルドメインが発生し、リバース領域RDが形成される。このリバース領域RDにおいては、正常な表示が行われなため、表示品位を低下する原因になる。

【0027】

一般的に、隣接する画素電極23間の遮光は、光透過性の無い信号線42を利用して行われ、信号線42のリバース領域RDが形成される側においては、画素電極23との重なり量を多くすることでリバース領域RDを覆い隠し、表示品位が低下しないようにしている。すなわち、図5(a)に示すように、信号線42の両側縁部をそれぞれ互いに隣接する画素電極23の側縁部と重畳させ、画素電極23間の領域を遮光するとともに、前記リバース領域RDを覆い隠すようにしている。この場合、前記リバース領域RDが形成される領域を考慮して、図中左側の画素電極23との重なり量d1よりも右側の画素電極23との重なり量d2を大とし、前記リバース領域RDを確実に覆い隠すようにしている。

【0028】

ここで、前記信号線42の幅Wは一定とするのが通常であり、したがって、画素電極23との重なり量d2も一定である。しかしながら、前述のように補助容量線44にシールド電極46が設けられた場合、これと隣接する領域(シールド電極形成領域と対応する領域)において、前記リバース領域RDの形成幅がシールド電極46が無い領域に比べて小さく、信号線42の幅Wを一定とし画素電極23との重なり量d2を一定としたのでは、必要以上に画素電極23を覆い隠す結果となっている。必要以上に画素電極23を覆い隠すことは、開口率の低下に繋がる。

【0029】

そこで、本実施形態においては、図5(b)に示すように、信号線42の線幅を、前記シールド電極46と隣接する領域と、そうでない領域とで変え、画素電極23との重なり量を少なくするようにしている。具体的には、シールド電極46と隣接していない領域における信号線42の幅をW1、シールド電極46と隣接している領域における信号線42aの幅をW2としたときに、 $W1 > W2$ となるように設定している。換言すれば、シールド電極46に隣接している領域における信号線42を、その配向方向(A)の下流側に位置する図中右側の画素電極23との重なり部分を所定幅( $W1 - W2$ )だけ削除(細く)することによって信号線42の幅を、シールド電極46が存在しない領域での信号線42の幅W1よりも狭い幅W2となるように構成している。

【0030】

その結果、シールド電極46と隣接していない領域における信号線42と画素電極23の重なり量d2に比べて、シールド電極46と隣接している領域における信号線42aと画素電極23の重なり量d3が小さくなり、その分、開口率が向上する。

【0031】

なお、前記シールド電極形成領域と対応する領域における前記リバース領域RDの形成幅はシールド電極46が無いところに比べて $0.5 \mu\text{m} \sim 1.0 \mu\text{m}$ 小さくなることが確認されているので、前記信号線42の幅の差( $W1 - W2$ )、すなわち前記重なり量の差( $d2 - d3$ )を $0.5 \mu\text{m} \sim 1.0 \mu\text{m}$ とすることが好ましい。

【0032】

以上のような電極設計を行うことにより、開口率の低下を最小限に抑えながら、表示品位の優れた液晶表示装置を実現することが可能である。

【0033】

以上、本発明を適用した実施形態について説明したが、本発明がこの実施形態に限定されるものでないことは言うまでもなく、種々の変更が可能である。例えば、前述の実施形態においては、信号線42によって隣接する画素電極23間を遮光する場合を例にして説明したが、隣接する画素電極23間を対向基板3側に設けられるブラックマトリクスによ

10

20

30

40

50

って遮光する場合にも適用することが可能である。

【0034】

図6及び図7は、対向基板3上に形成されたブラックマトリクス47により画素電極23間を遮光する場合の適用例を示すものである。ブラックマトリクス47により画素電極23間を遮光する場合においても、リバー領域RDを隠すためにブラックマトリクス47と画素電極23の重なり量を大きくする。ここで、先の信号線42の場合と同様、ブラックマトリクス47の線幅を変え、シールド電極46と対向していない領域におけるブラックマトリクス47の幅をW3、シールド電極46と対向している領域におけるブラックマトリクス47の幅をW4としたときに、 $W3 > W4$ となるように設定する。

【0035】

そして、シールド電極46と対向していない領域におけるブラックマトリクス47と画素電極23の重なり量に比べて、シールド電極46と対向している領域におけるブラックマトリクス47と画素電極23の重なり量を小さくすることで、開口率を向上することができる。また、表示品位の低下の問題が生ずることもない。

【図面の簡単な説明】

【0036】

【図1】液晶表示装置の一例を示す概略断面図である。

【図2】画素構造の一例を示す概略平面図である。

【図3】図2に示す画素構造における積層状態を示す概略斜視図である。

【図4】リバーシルトドメインを説明するための模式図である。

【図5】信号線と画素電極の重畳状態を示す要部平面図であり、(a)は信号線の線幅が一定の場合を示し、(b)はシールド電極と隣接する部分の信号線の線幅を小さくした場合を示す。

【図6】ブラックマトリクスにより画素電極間を遮光するようにした場合の画素構造を示す概略平面図である。

【図7】図6に示す画素構造における積層状態を示す概略斜視図である。

【符号の説明】

【0037】

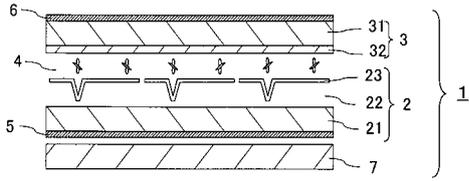
1 液晶表示装置、2 アレイ基板、3 対向基板、4 液晶層、5, 6 偏光板、7 バックライト、21 ガラス基板、23 画素電極、41 画素トランジスタ、42 信号線、43 ゲート線(走査線)、44 補助容量線、46 シールド電極、47 ブラックマトリクス

10

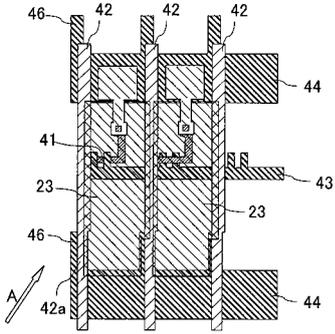
20

30

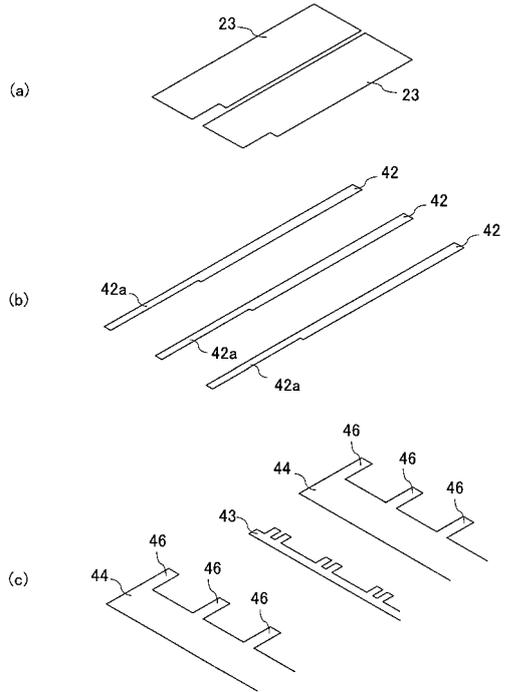
【図1】



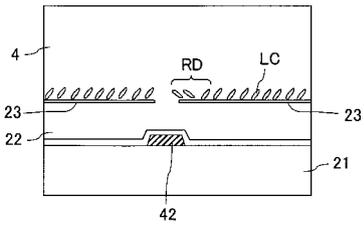
【図2】



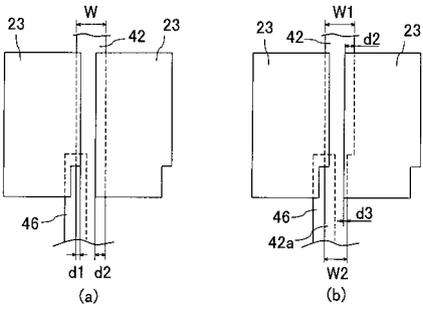
【図3】



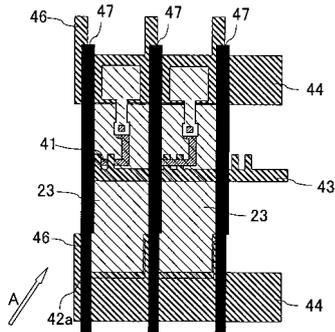
【図4】



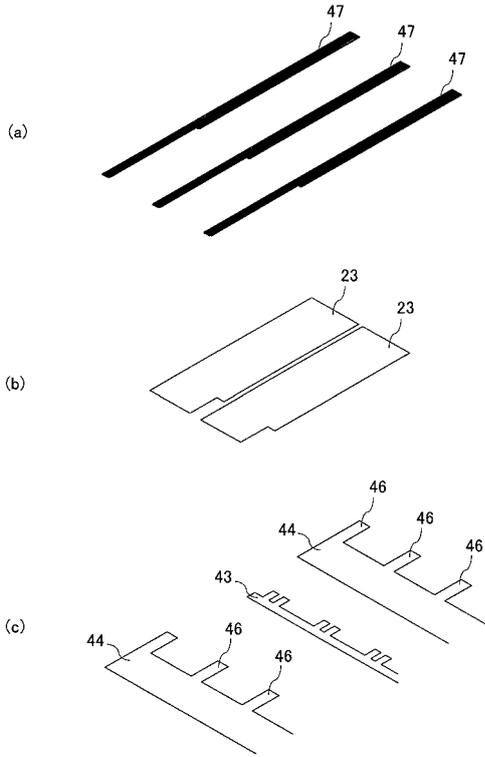
【図5】



【図6】



【 図 7 】



---

フロントページの続き

(56)参考文献 特開平08-122815(JP,A)  
特開2005-004207(JP,A)  
特開2001-242482(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343  
G02F 1/1368