



(12) 发明专利

(10) 授权公告号 CN 113848345 B

(45) 授权公告日 2023. 08. 01

(21) 申请号 202111192023.3

(22) 申请日 2021.10.13

(65) 同一申请的已公布的文献号  
申请公布号 CN 113848345 A

(43) 申请公布日 2021.12.28

(73) 专利权人 中国核动力研究设计院  
地址 610000 四川省成都市双流区长顺大道一段328号

(72) 发明人 朱加良 秦越 何正熙 杨洪润  
青先国 何鹏 吴茜 徐涛  
朱晔微 徐思捷 李小芬 陈静  
李红霞 邓志光 向美琼 吕鑫  
王雪梅 杨洪 卢川 刘松亚

(74) 专利代理机构 成都行之专利代理有限公司  
51220

专利代理师 伍旭伟

(51) Int.Cl.  
G01P 3/489 (2006.01)

审查员 刘晓华

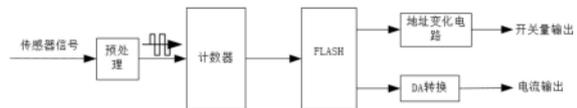
权利要求书2页 说明书5页 附图2页

(54) 发明名称

基于数字逻辑硬件电路的主泵转速信号处理方法及系统

(57) 摘要

本发明公开了一种基于数字逻辑硬件电路的主泵转速信号处理方法及系统,其中,方法包括以下步骤:实时对传感器产生的类正弦脉冲信号进行预处理,得到标准的方波信号;获取所述方波信号的周期,并根据所述周期获取预先存储的转速信号数据;其中,所述对照表为各个所述周期与各个所述转速信号数据的对应关系;根据所述转速信号数据获取模拟量信号和开关量信号。本发明的目的在于提供一种基于数字逻辑硬件电路的主泵转速信号处理方法及系统,具有可靠性高、低功耗、高精度及无需开发软件程序等特点,可以很好的解决上述问题。



1. 基于数字逻辑硬件电路的主泵转速信号处理方法,其特征在于,包括以下步骤:

S1: 实时对传感器产生的类正弦脉冲信号进行预处理,得到标准的方波信号;

S2: 获取所述方波信号的周期,并根据所述周期和对照表获取预先存储的转速信号数据;其中,所述对照表为各个所述周期与各个所述转速信号数据的对应关系;

S3: 根据所述转速信号数据获取模拟量信号和开关量信号;

所述转速信号数据为15位的二进制数据,且所述二进制数据的第1位-第11位数据表示主泵的转速信号,第12位-第15位数据表示所述开关量信号;

所述S3包括以下子步骤:

S31: 对所述二进制数据的第1位-第11位数据进行DA转换,得到所述模拟量信号;并比较当前时刻的所述方波信号的周期与上一时刻的所述方波信号的周期的大小;

S32: 在当前时刻的所述方波信号的周期小于上一时刻的所述方波信号的周期时,输出所述二进制数据的第13位和第15位对应的数值;否则输出第12位和第14位对应的数值。

2. 基于数字逻辑硬件电路的主泵转速信号处理方法,其特征在于,包括以下步骤:

S1: 实时对传感器产生的类正弦脉冲信号进行预处理,得到标准的方波信号;

S2: 获取所述方波信号的周期,并根据所述周期和对照表获取预先存储的转速信号数据;其中,所述对照表为各个所述周期与各个所述转速信号数据的对应关系;

S3: 根据所述转速信号数据获取模拟量信号和开关量信号;

所述转速信号数据为16位的二进制数据,且所述二进制数据的第1位-第11位数据表示主泵的转速信号,第12位数据表示奇偶校验信号,第13位-第16位数据表示开关量信号;

所述S3包括以下子步骤:

S31: 采用奇偶校验法判断所述转速信号数据是否有效;

S32: 在所述转速信号数据有效时,对所述二进制数据的第1位-第11位数据进行DA转换,得到所述模拟量信号;并判断当前时刻的所述方波信号的周期与上一时刻的所述方波信号的周期的大小;

S33: 在当前时刻的所述方波信号的周期小于上一时刻的所述方波信号的周期时,输出所述二进制数据的第13位和第15位对应的数值;否则输出第12位和第14位对应的数值。

3. 基于数字逻辑硬件电路的主泵转速信号处理系统,其特征在于,包括:

处理模块,用于实时对传感器产生的类正弦脉冲信号进行预处理,得到标准的方波信号;

查找模块,用于获取所述方波信号的周期,并根据所述周期和对照表获取预先存储的转速信号数据;其中,所述对照表为各个所述周期与各个所述转速信号数据的对应关系;

处理模块,用于根据所述转速信号数据获取模拟量信号和开关量信号;

所述转速信号数据为15位的二进制数据,且所述二进制数据的第1位-第11位数据表示主泵的转速信号,第12位-第15位数据表示所述开关量信号;

所述处理模块包括:

转换单元,用于对所述二进制数据的第1位-第11位数据进行DA转换,得到所述模拟量信号;

比较单元,用于比较当前时刻的所述方波信号的周期与上一时刻的所述方波信号的周期的大小;

输出单元,用于在当前时刻的所述方波信号的周期小于上一时刻的所述方波信号的周期时,输出所述二进制数据的第13位和第15位对应的数值;否则输出第12位和第14位对应的数值。

4. 基于数字逻辑硬件电路的主泵转速信号处理系统,其特征在于,包括:

处理模块,用于实时对传感器产生的类正弦脉冲信号进行预处理,得到标准的方波信号;

查找模块,用于获取所述方波信号的周期,并根据所述周期和对照表获取预先存储的转速信号数据;其中,所述对照表为各个所述周期与各个所述转速信号数据的对应关系;

处理模块,用于根据所述转速信号数据获取模拟量信号和开关量信号;

所述转速信号数据为16位的二进制数据,且所述二进制数据的第1位-第11位数据表示主泵的转速信号,第12位数据表示奇偶校验信号,第13位-第16位数据表示开关量信号;

所述处理模块包括:

判断单元,用于采用奇偶校验法判断所述转速信号数据是否有效;

转换单元,用于在转速信号数据有效时,对所述二进制数据的第1位-第11位数据进行DA转换,得到所述模拟量信号;

比较单元,用于比较当前时刻的所述方波信号的周期与上一时刻的所述方波信号的周期的大小;

输出单元,用于在当前时刻的所述方波信号的周期小于上一时刻的所述方波信号的周期时,输出所述二进制数据的第13位和第15位对应的数值;否则输出第12位和第14位对应的数值。

## 基于数字逻辑硬件电路的主泵转速信号处理方法及系统

### 技术领域

[0001] 本发明涉及核动力装置过程测量技术领域,尤其涉及一种基于数字逻辑硬件电路的主泵转速信号处理方法及系统。

### 背景技术

[0002] 在核动力装置中,主泵转速信号属于安全级参数,是触发停堆保护功能的重要信号,要求测量设备为安全级设备且满足高可靠、信号处理准确及时的要求。

[0003] 目前核动力装置中一般采用磁阻式测量原理来测量主泵转速信号,测量设备包括安装在泵轴上的传感器和下游信号处理电路。传感器输出与主泵转动频率一致的类正弦脉冲信号,信号处理电路通过计算脉冲信号的间隔即可获得转速值,并根据需求输出4mA~20mA模拟量信号、转速低和转速低低开关量信号。

[0004] 传统的信号处理方法采用基于CPU的脉冲信号处理方法,这种方法存在内部元器件多、功耗较高、易故障导致可靠性较差的问题,目前在多个核电厂出现了输出不连续、指示偏差大、尖峰波动、指示突然降到0等现象,严重影响核动力装置的安全稳定运行。另外,CPU中的处理软件需要进行V&V,开发难度大。

### 发明内容

[0005] 本发明的目的在于提供一种基于数字逻辑硬件电路的主泵转速信号处理方法及系统,具有可靠性高、低功耗、高精度及无需开发软件程序等特点,可以很好的解决上述问题。

[0006] 本发明通过下述技术方案实现:

[0007] 在本申请的一个方面中,本申请提供了一种基于数字逻辑硬件电路的主泵转速信号处理方法,包括以下步骤:

[0008] S1:实时对传感器产生的类正弦脉冲信号进行预处理,得到标准的方波信号;

[0009] S2:获取所述方波信号的周期,并根据所述周期和对照表获取预先存储的转速信号数据;其中,所述对照表为各个所述周期与各个所述转速信号数据的对应关系;

[0010] S3:根据所述转速信号数据获取模拟量信号和开关量信号。

[0011] 在本方案中,对监测转速的传感器所采集到的类正弦脉冲信号转换为方波信号,可使得信号在传递过程中具有较强的抗干扰能力;同时,在达到对主泵转速监测功能的情况下,由于不需要采用通过单片机进行复杂计算的数据处理方式,故本装置还具有功耗低的特点;另外,在本申请中采用纯硬件电路的情况满足主泵转速监测的需要,故本装置还具有响应时间快、测量精度高、可靠性强的优势。

[0012] 优选地,所述转速信号数据为15位的二进制数据,且所述二进制数据的第1位-第11位数据表示主泵的转速信号,第12位-第15位数据表示所述开关量信号。

[0013] 优选地,所述S3包括以下子步骤:

[0014] S31:对所述二进制数据的第1位-第11位数据进行DA转换,得到所述模拟量信号;

并比较当前时刻的所述方波信号的周期与上一时刻的所述方波信号的周期的大小；

[0015] S32:在当前时刻的所述方波信号的周期小于上一时刻的所述方波信号的周期时,输出所述二进制数据的第13位和第15位对应的数值;否则输出第12位和第14位对应的数值。

[0016] 优选地,所述转速信号数据为16位的二进制数据,且所述二进制数据的第1位-第11位数据表示主泵的转速信号,第12位数据表示奇偶校验信号,第13位-第16位数据表示开关量信号。

[0017] 优选地,所述S3包括以下子步骤:

[0018] S31:采用奇偶校验法判断所述转速信号数据是否有效;

[0019] S32:在所述转速信号数据有效时,对所述二进制数据的第1位-第11位数据进行DA转换,得到所述模拟量信号;并判断当前时刻的所述方波信号的周期与上一时刻的所述方波信号的周期的大小;

[0020] S33:在当前时刻的所述方波信号的周期小于上一时刻的所述方波信号的周期时,输出所述二进制数据的第13位和第15位对应的数值;否则输出第12位和第14位对应的数值。

[0021] 在本申请的另一个方面中,本申请还提供了一种基于数字逻辑硬件电路的主泵转速信号处理系统,包括:

[0022] 处理模块,用于实时对传感器产生的类正弦脉冲信号进行预处理,得到标准的方波信号;

[0023] 查找模块,用于获取所述方波信号的周期,并根据所述周期和对照表获取预先存储的转速信号数据;其中,所述对照表为各个所述周期与各个所述转速信号数据的对应关系;

[0024] 处理模块,用于根据所述转速信号数据获取模拟量信号和开关量信号。

[0025] 在本方案中,对监测转速的传感器所采集到的类正弦脉冲信号转换为方波信号,可使得信号在传递过程中具有较强的抗干扰能力;同时,在达到对主泵转速监测功能的情况下,由于不需要采用通过单片机进行复杂计算的数据处理方式,故本装置还具有功耗低的特点;另外,在本申请中采用纯硬件电路的情况满足主泵转速监测的需要,故本装置还具有响应时间快、测量精度高、可靠性强的优势。

[0026] 优选地,所述转速信号数据为15位的二进制数据,且所述二进制数据的第1位-第11位数据表示主泵的转速信号,第12位-第15位数据表示所述开关量信号。

[0027] 优选地,所述处理模块包括:

[0028] 转换单元,用于对所述二进制数据的第1位-第11位数据进行DA转换,得到所述模拟量信号;

[0029] 比较单元,用于比较当前时刻的所述方波信号的周期与上一时刻的所述方波信号的周期的大小;

[0030] 输出单元,用于在当前时刻的所述方波信号的周期小于上一时刻的所述方波信号的周期时,输出所述二进制数据的第13位和第15位对应的数值;否则输出第12位和第14位对应的数值。

[0031] 优选地,所述转速信号数据为16位的二进制数据,且所述二进制数据的第1位-第

11位数据表示主泵的转速信号,第12位数据表示奇偶校验信号,第13位-第16位数据表示开关量信号。

[0032] 优选地,所述处理模块包括:

[0033] 判断单元,用于采用奇偶校验法判断所述转速信号数据是否有效;

[0034] 转换单元,用于在转速信号数据有效时,对所述二进制数据的第1位-第11位数据进行DA转换,得到所述模拟量信号;

[0035] 比较单元,用于比较当前时刻的所述方波信号的周期与上一时刻的所述方波信号的周期的大小;

[0036] 输出单元,用于在当前时刻的所述方波信号的周期小于上一时刻的所述方波信号的周期时,输出所述二进制数据的第13位和第15位对应的数值;否则输出第12位和第14位对应的数值。

[0037] 本发明与现有技术相比,具有如下的优点和有益效果:

[0038] 1、本申请基于硬件电路实现,通过FLASH查表和逻辑回环控制技术,能够根据主泵转动状态快速、准确地输出转速模拟量和开关量信号,电路简单可靠,无需进行软件V&V,设备功耗低;

[0039] 2、同时进行了奇校验(或偶校验)设计,在简化电路的基础上同时还具备自检能力。

#### 附图说明

[0040] 此处所说明的附图用来提供对本发明实施例的进一步理解,构成本申请的一部分,并不构成对本发明实施例的限定。在附图中:

[0041] 图1为传感器采集的类正弦脉冲信号示意图;

[0042] 图2为本发明数字逻辑电路结构的示意图;

[0043] 图3为本发明Flash查表示意图;

[0044] 图4为本发明逻辑回环控制示意图。

#### 具体实施方式

[0045] 为使本发明的目的、技术方案和优点更加清楚明白,下面结合实施例和附图,对本发明作进一步的详细说明,本发明的示意性实施方式及其说明仅用于解释本发明,并不作为对本发明的限定。

[0046] 实施例1

[0047] 本实施例提供了一种基于数字逻辑硬件电路的主泵转速信号处理方法,本实施例中的数字逻辑硬件电路如图2所示,包括处理器、计数器、Flash、数模转换器、以及地址变化电路,其中,Flash中预先存储有对照表和若干个转速信号数据。基于上述所说的数字逻辑硬件电路对本申请的方案进行如下说明:

[0048] S1:实时对传感器产生的类正弦脉冲信号进行预处理,得到标准的方波信号;

[0049] 类正弦脉冲信号如图1所示,处理器将传感器采集的类正弦脉冲主泵转速信号通过滤波整形为10ms的方波信号。值得说明的是,在转换过程中,方波信号的上升沿因根据主泵转速信号的特性选择合适的时间点,从而使该方波信号的频率与主泵转速信号相同。

[0050] S2:获取方波信号的周期,并根据周期和对照表获取预先存储的转速信号数据;其中,对照表为各个周期与各个转速信号数据的对应关系;

[0051] 具体地,利用加法计数器的时钟计算方波信号上升沿之间的时间间隔(也就是方波信号的周期),并将该时间间隔作为地址信号发送至Flash,由于Flash中预先存储有若干个转速信号数据,且转速信号数据的第1位-第11位数据表示主泵的转速信号,第12位-第15位数据表示开关量信号;因此,当Flash中接收到该时间间隔时,可得到唯一对应的转速信号数据,如图3所示,比如在对照表中存在40ms的脉冲间隔时间对应1500rpm的二进制数值,即可以在flash中找到前11位存储转速值1500rpm对应的二进制数值,从而得到相应的转速信号数据。

[0052] S3:根据转速信号数据获取模拟量信号和开关量信号;

[0053] 具体地,由于转速信号数据的第1位-第11位数据为主泵的转速信号,因此对转速信号数据的第1位-第11位数据进行DA转换,便可以得到位于4mA~20mA这一范围内的电流信号(也就是模拟量信号);

[0054] 由于转速信号数据的第12至第15位为开关量信号,而正常使用时,转速低和低低开关量存在回差(通常为1%),因此在本实施例通过逻辑回环控制技术来实现开关量的输出,具体如下:

[0055] 如图4所示,转速信号可按照大小将低和低低(假定低定值为1393rpm,低低定值为1365rpm,定值回差为18rpm)变化状态划分为6个区间表示,其中L0和LL0分别表示转速下降过程中的低阈值触发和低低阈值触发,L1和LL1分别表示转速上升过程中的低阈值解除和低低阈值解除。因此,本实施例在具体实施时,会根据变化状态,将相应的数据存入Flash的第12位至第15位,比如43ms的脉冲间隔时间对应转速是1395rpm,根据附图4,此时L0、L1、LL0和LL1的值为0、1、0、0,因此将0、1、0、0对应存入43ms这个地址的Flash的第12到15位;在后续需要输出开关量信号时,通过地址变化电路来判断该时刻开关量输出的是L0和LL0对应的数值,还是L1和LL1对应的数值。即通过判断主泵转速处于上升状态还是处于下降状态来输出对应的开关量信号;当主泵转速处于上升状态时,输出L1和LL1对应的数值,当主泵转速处于下降状态时,输出L0和LL0对应的数值,从而得到转速低和低低开关量信号。

[0056] 其中,值得说明的是,地址变化电路是现有技术,本申请并不涉及对其进行改进,因此不对其进行过多说明。

[0057] 实施例2

[0058] 为了确保输出数据的正确性,同时对电路结构进行自检,本实施例中的数字逻辑硬件电路还包括奇偶校验芯片,用于对Flash中的数据进行奇校验或者偶校验。具体地:

[0059] 本实施例中的转速信号数据为16位的二进制数据,其中该二进制数据的第1位-第11位数据表示主泵的转速信号,第12位的数据表示奇偶校验信号,第13位-第16位数据表示开关量信号。第12位的数值根据第1位-第11位以及第13-第16位中的1的个数对第12位赋1或者赋0,使Flash中的16位输出结果保持为奇数个1,当检测到输出为偶数个1,则表示数据输出错误,(偶校验为偶数个1,检测到输出为奇数个1时则表示数据输出错误)从而判断电路结构有无出现错误

[0060] 具体实施时,步骤S1和步骤S2的处理流程与实施例1的处理流程相同,到步骤S3时,与实施例1不同的是,本实施例的步骤S3首先用奇偶校验芯片判断转速信号数据是否有

效,在转速信号数据有效时,采获取模拟量信号和开关量信号;在转速信号数据无效时,进行报错,以提示电路出现故障,需进行维修处理。

[0061] 实施例3

[0062] 本实施例提供了一种基于数字逻辑硬件电路的主泵转速信号处理系统,包括:

[0063] 处理模块,用于实时对传感器产生的类正弦脉冲信号进行预处理,得到标准的方波信号;

[0064] 查找模块,用于获取方波信号的周期,并根据周期和对照表获取预先存储的转速信号数据;其中,对照表为各个周期与各个转速信号数据的对应关系;

[0065] 处理模块,用于根据转速信号数据获取模拟量信号和开关量信号。

[0066] 具体的,本实施例中的转速信号数据为15位的二进制数据,且二进制数据的第1位-第11位数据表示主泵的转速信号,第12位-第15位数据表示开关量信号。

[0067] 基于上述转速信号数据,本实施例中的处理模块包括:

[0068] 转换单元,用于对二进制数据的第1位-第11位数据进行DA转换,得到模拟量信号;

[0069] 比较单元,用于比较当前时刻的方波信号的周期与上一时刻的方波信号的周期的

大小;

[0070] 输出单元,用于在当前时刻的方波信号的周期小于上一时刻的方波信号的周期时,输出二进制数据的第13位和第15位对应的数值;否则输出第12位和第14位对应的数值。

[0071] 实施例4

[0072] 为了确保输出数据的正确性,同时对电路结构进行自检,本实施例与实施例3不同的是,,本实施例中的转速信号数据为16位的二进制数据,且二进制数据的第1位-第11位数据表示主泵的转速信号,第12位数据表示奇偶校验信号,第13位-第16位数据表示开关量信号。

[0073] 基于此,本实施例中的处理模块包括:

[0074] 判断单元,用于采用奇偶校验法判断转速信号数据是否有效;

[0075] 转换单元,用于在转速信号数据有效时,对二进制数据的第1位-第11位数据进行DA转换,得到模拟量信号;

[0076] 比较单元,用于比较当前时刻的方波信号的周期与上一时刻的方波信号的周期的

大小;

[0077] 输出单元,用于在当前时刻的方波信号的周期小于上一时刻的方波信号的周期时,输出二进制数据的第13位和第15位对应的数值;否则输出第12位和第14位对应的数值。

[0078] 以上所述的具体实施方式,对本发明的目的、技术方案和有益效果进行了进一步详细说明,所应理解的是,以上所述仅为本发明的具体实施方式而已,并不用于限定本发明的保护范围,凡在本发明的精神和原则之内,所做的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

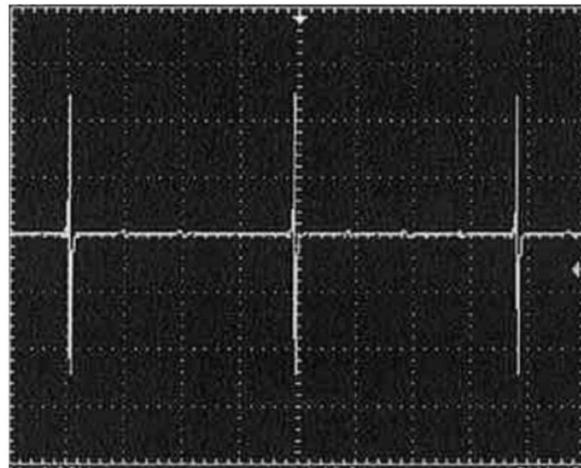


图1

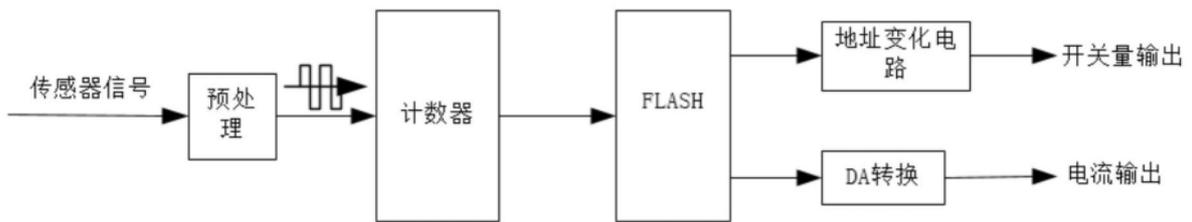


图2

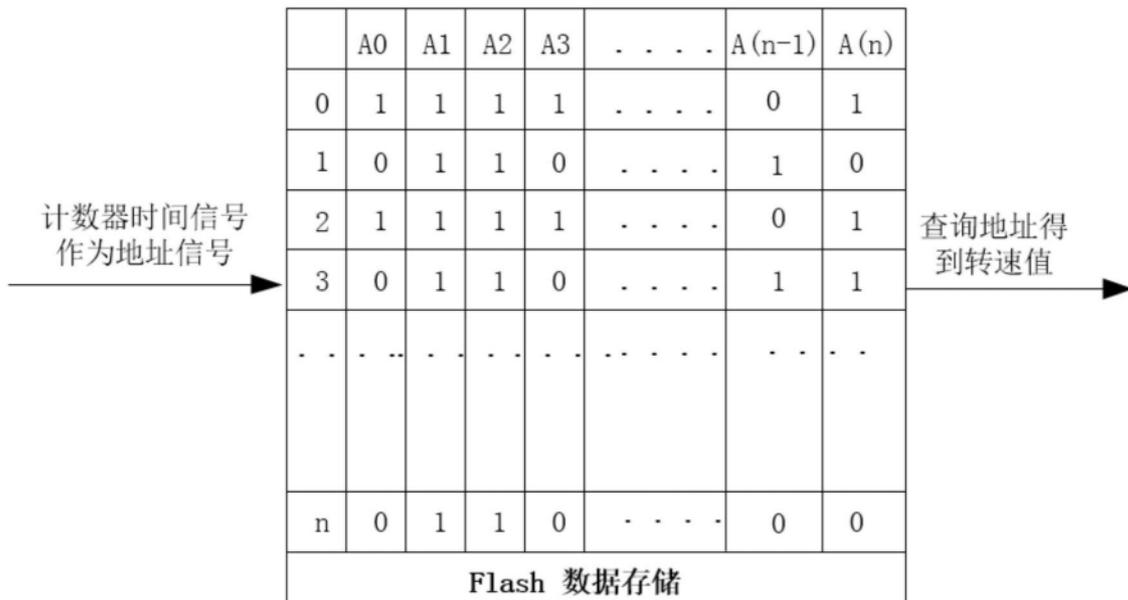


图3

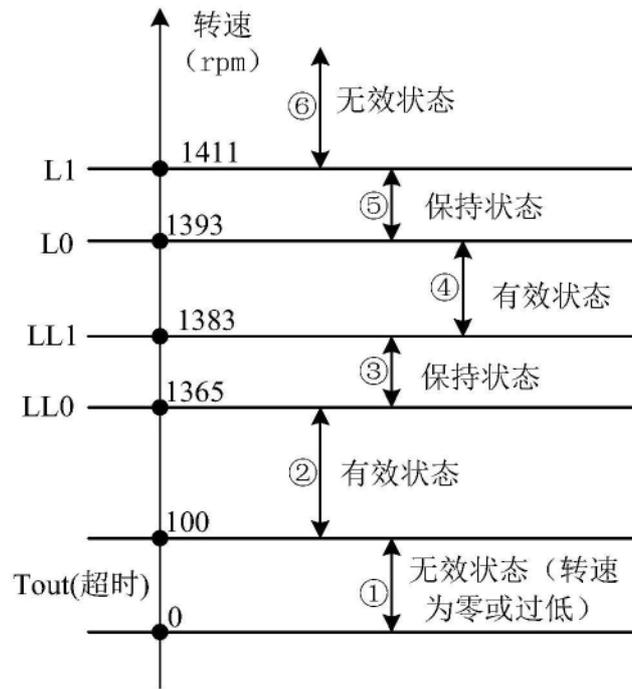


图4