



[12] 发明专利申请公开说明书

[21] 申请号 02126134.2

[43] 公开日 2003 年 2 月 19 日

[11] 公开号 CN 1397984A

[22] 申请日 2002.7.16 [21] 申请号 02126134.2

[30] 优先权

[32] 2001. 7. 16 [33] JP [31] 216018/2001

[32] 2001. 9. 28 [33] JP [31] 299620/2001

[71] 申请人 株式会社半导体能源研究所

地址 日本神奈川县

[72] 发明人 高山彻 丸山纯矢 水上真由美
山崎舜平

[74] 专利代理机构 中国专利代理(香港)有限公司

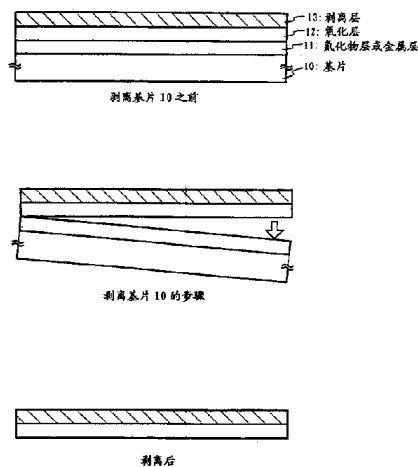
代理人 栾本生 梁 永

权利要求书 9 页 说明书 42 页 附图 23 页

[54] 发明名称 半导体器件及剥离方法以及半导体器件的制造方法

[57] 摘要

本发明提供一种不会损伤剥离层的剥离方法，目的在于不仅能够剥离具有较小面积的剥离层，而且能够以出色的生产率剥离掉在整个表面上具有较大面积的剥离层。在基片上提供金属层或氮化物层 11，并且，提供与前述金属层或氮化物层 11 接触的氧化层 12，此外，如果进行叠层膜形成或者 500℃ 或更高温度的热处理，可以通过物理方式容易地并且明确地在与氧化层 12 的界面上将层分开。



1. 一种剥离方法, 包括:

在已提供有氮化物层的基片上形成与氮化物层接触的由氧化层的叠层组成的剥离层;

5 然后从所述基片上的氧化层内或与以上氧化层的界面上, 通过物理方式剥离所述剥离层。

2. 根据权利要求1的方法, 其中所述氧化物层包含由从氧化硅和金属氧化物或其叠层组成的组中选出的材料组成的单层。

10 3. 根据权利要求1的方法, 还包括在由所述物理方式进行所述剥离之前, 进行热处理或激光照射。

4. 一种剥离方法, 包括:

在已提供有氮化物层的基片上形成与氮化物层接触的由氧化层的叠层组成的剥离层;

将所述剥离层粘附到支撑体上;

15 然后从所述基片上的氧化层内或与以上氧化层的界面上, 通过物理方式剥离粘附在所属支撑体上的所述剥离层。

5. 根据权利要求4的方法, 其中在粘结所述支撑体之前进行热处理或激光束的照射。

20 6. 根据权利要求4的方法, 其中所述氧化物层包含由从氧化硅和金属氧化物或其叠层组成的组中选出的材料组成的单层。

7. 根据权利要求4的方法, 还包括在由所述物理方式进行所述剥离之前, 进行热处理或激光照射。

8. 一种剥离方法, 包括:

25 在已提供有氮化物层的基片上形成与氮化物层接触的由氧化层的叠层组成的剥离层;

然后从所述基片上的氧化层内或与以上氧化层的界面上, 通过物理方式剥离所述剥离层。

9. 根据权利要求8的方法, 其中所述金属层为氮化物。

30 10. 根据权利要求8的方法, 其中所述金属层包括选自 Ti、Al、Ta、W、Mo、Cu、Cr、Nd、Fe、Ni、Co、Zr、Zn、Ru、Rh、Pd、Os、Ir 和 Pt 中的一种元素, 由主要成分为所述元素的合金材料或化合物材料组成的单层, 或这些金属或它们的混合物的叠层。

11. 根据权利要求 8 的方法, 其中所述氧化层包括由硅的氧化物材料或金属氧化物材料或它们的叠层组成的单层。

12. 根据权利要求 8 的方法, 还包括在通过所述物理方式进行剥离之前, 进行热处理或激光照射。

5 13. 一种剥离方法, 包括:

在已提供有氮化物层的基片上形成与氮化物层接触的由氧化层的叠层组成的剥离层;

将所述剥离层粘附到支撑体上;

10 然后从所述基片上的氧化层内或与以上氧化层的界面上, 通过物理方式剥离所述剥离层。

14. 根据权利要求 13 的方法, 其中所述金属层为氮化物。

15 15. 根据权利要求 13 的方法, 其中所述金属层包括选自 Ti、Al、Ta、W、Mo、Cu、Cr、Nd、Fe、Ni、Co、Zr、Zn、Ru、Rh、Pd、Os、Ir 和 Pt 中的一种元素, 由主要成分为所述元素的合金材料或化合物材料组成的单层, 或这些金属或它们的混合物的叠层。

16. 根据权利要求 13 的方法, 其中所述氧化层包括由硅的氧化物或金属氧化物或它们的叠层组成的单层。

17. 根据权利要求 13 的方法, 还包括在通过所述物理方式进行剥离之前, 进行热处理或激光照射。

20 18. 根据权利要求 13 的方法, 还包括在粘结所述的支撑体之前进行热处理或激光照射。

19. 一种半导体器件的制造方法, 包括:

在基片上形成氮化物层;

在所述氮化物层上形成氧化层;

25 在所述氧化层上形成绝缘层;

在所述绝缘层上形成元件;

将所述元件粘附到支撑体上;

将所述元件粘附到支撑体上之后, 从所述氧化层内或基片上与所述氧化层的界面上, 通过物理方式剥离掉所述支撑体; 以及

30 将传送体粘结到所述绝缘层或所述氧化层, 将所述元件夹在所述支撑体和所述传送体之间。

20. 根据权利要求 19 的方法, 其中所述支撑体为膜基片或基底构

件。

21. 根据权利要求19的方法，其中所述传送体为膜基片或基底构件。

5 22. 根据权利要求19的方法，其中在粘结所述支撑体之前，进行热处理或激光束的照射。

23. 根据权利要求19的方法，其中在通过所述物理方式进行剥离之前，进行热处理或激光束的照射。

10 24. 根据权利要求19的方法，其中所述元件是包括半导体层作为有源层的薄膜晶体管，并且在形成所述半导体层的所述步骤中，通过进行热处理或激光照射晶化具有非晶结构的半导体层使半导体层具有晶化结构。

25. 根据权利要求19的方法，其中所述支撑体为相对基片，所述元件具有像素电极，并且在所述像素电极和所述相对基片之间提供液晶材料。

15 26. 根据权利要求19的方法，其中所述支撑体为密封构件，并且所述元件为发光元件。

27. 根据权利要求19的方法，其中所述氧化物层包含由从氧化硅和金属氧化物或其叠层组成的组中选出的材料组成的单层。

20 28. 根据权利要求20的方法，其中所述半导体器件在所述膜基片上具有第一绝缘膜、第二绝缘膜和第三绝缘膜，并且夹在所述第一绝缘膜和所述第三绝缘膜间的所述第二绝缘膜的膜应力小于所述第一绝缘膜和所述第三绝缘膜的膜应力。

25 29. 根据权利要求21的方法，其中所述半导体器件在所述膜基片上具有第一绝缘膜、第二绝缘膜和第三绝缘膜，并且夹在所述第一绝缘膜和所述第三绝缘膜间的所述第二绝缘膜的膜应力小于所述第一绝缘膜和所述第三绝缘膜的膜应力。

30. 一种半导体器件的制造方法，包括：

在基片上形成氮化物层；

在所述氮化物层上形成颗粒形氧化物；

30 形成用于复盖所述氧化物的氧化物层；

在所述氧化物上形成绝缘层；

在所述绝缘层上形成元件；

将支撑体粘附到所述元件上;

将所述支撑体粘附到所述元件上之后,从所述氧化层内或基片上与
所述氧化层的界面上,通过物理方式剥离掉所述支撑体;以及

5 将传送体粘接到所述绝缘层或所述氧化层,将所述元件夹在所述
支撑体和所述传送体之间。

31. 根据权利要求 30 的方法,其中所述支撑体为膜基片或基底构
件。

32. 根据权利要求 30 的方法,其中所述传送体为膜基片或基底构
件。

10 33. 根据权利要求 30 的方法,其中在粘结所述支撑体之前,进行
热处理或激光束的照射。

34. 根据权利要求 30 的方法,其中在通过所述物理方式进行剥离
之前,进行热处理或激光束的照射。

15 35. 根据权利要求 30 的方法,其中所述元件是包括半导体层作为
有源层的薄膜晶体管,并且在形成所述半导体层的所述步骤中,通过
进行热处理或激光照射晶化具有非晶结构的半导体层使半导体层具有
晶化结构。

20 36. 根据权利要求 30 的方法,其中所述支撑体为相对基片,所述
元件具有像素电极,并且在所述像素电极和所述相对基片之间提供液
晶材料。

37. 根据权利要求 30 的方法,其中所述支撑体为密封构件,并且
所述元件为发光元件。

38. 根据权利要求 30 的方法,其中所述氧化物层包含由从氧化硅
和金属氧化物或其叠层组成的组中选出的材料组成的单层。

25 39. 根据权利要求 31 的方法,其中所述半导体器件在所述膜基片
上具有第一绝缘膜、第二绝缘膜和第三绝缘膜,并且夹在所述第一绝
缘膜和所述第三绝缘膜间的所述第二绝缘膜的膜应力小于所述第一绝
缘膜和所述第三绝缘膜的膜应力。

30 40. 根据权利要求 32 的方法,其中所述半导体器件在所述膜基片
上具有第一绝缘膜、第二绝缘膜和第三绝缘膜,并且夹在所述第一绝
缘膜和所述第三绝缘膜间的所述第二绝缘膜的膜应力小于所述第一绝
缘膜和所述第三绝缘膜的膜应力。

41. 一种半导体器件的制造方法，包括：
在基片上形成含有金属材料的层；
在所述含有金属材料的层上形成氧化层；
在所述氧化层上形成绝缘层；
5 在所述绝缘层上形成元件；
将支撑体粘附到所述元件上；
将所述支撑体粘附到所述元件上之后，从所述氧化层内或基片上与
所述氧化层的界面上，通过物理方式剥离掉所述支撑体；以及
将传送体粘接到所述绝缘层或所述氧化层，将所述元件夹在所述
10 支撑体和所述传送体之间。
42. 根据权利要求 41 的方法，其中所述支撑体为膜基片或基底构件。
43. 根据权利要求 41 的方法，其中所述传送体为膜基片或基底构件。
- 15 44. 根据权利要求 41 的方法，其中在粘附所述支撑体之前，进行热处理或激光束的照射。
45. 根据权利要求 41 的方法，其中在通过所述物理方式进行剥离之前，进行热处理或激光束的照射。
- 20 46. 根据权利要求 41 的方法，其中所述元件是包括半导体层作为有源层的薄膜晶体管，并且在形成所述半导体层的所述步骤中，通过进行热处理或激光照射晶化具有非晶结构的半导体层使半导体层具有晶化结构。
- 25 47. 根据权利要求 41 的方法，其中所述支撑体为相对基片，所述元件具有像素电极，并且在所述像素电极和所述相对基片之间提供液晶材料。
48. 根据权利要求 41 的方法，其中所述支撑体为密封构件，并且所述元件为发光元件。
49. 根据权利要求 41 的方法，其中所述氧化物层包含由从氧化硅和金属氧化物或其叠层组成的组中选出的材料组成的单层。
- 30 50. 根据权利要求 41 的方法，其中所述含有金属材料的层是氮化物。
51. 根据权利要求 41 的方法，其中所述金属材料选自 Ti、Al、

Ta、W、Mo、Cu、Cr、Nd、Fe、Ni、Co、Zr、Zn、Ru、Rh、Pd、Os、Ir 和 Pt 中的一种元素，由主要成分为所述元素的合金材料或化合物材料组成的单层，或这些金属或它们的混合物的叠层。

52. 根据权利要求 42 的方法，其中所述半导体器件在所述膜基片上具有第一绝缘膜、第二绝缘膜和第三绝缘膜，并且夹在所述第一绝缘膜和所述第三绝缘膜间的所述第二绝缘膜的膜应力小于所述第一绝缘膜和所述第三绝缘膜的膜应力。

53. 根据权利要求 43 的方法，其中所述半导体器件在所述膜基片上具有第一绝缘膜、第二绝缘膜和第三绝缘膜，并且夹在所述第一绝缘膜和所述第三绝缘膜间的所述第二绝缘膜的膜应力小于所述第一绝缘膜和所述第三绝缘膜的膜应力。

54. 一种半导体器件的制造方法，包括：
在基片上形成含有金属材料的层；
在所述氮化物层上形成颗粒形氧化物，
形成氧化层覆盖所述氧化物，
在所述氧化层上形成绝缘层；
在所述绝缘层上形成元件；
将支撑体粘附到所述元件上；
将所述支撑体粘附到所述元件上之后，从所述氧化层内或基片上与
所述氧化层的界面上，通过物理方式剥离掉所述支撑体；以及
将传送体粘接到所述绝缘层或所述氧化层，将所述元件夹在所述
支撑体和所述传送体之间。

55. 根据权利要求 54 的方法，其中所述支撑体为膜基片或基底构件。

56. 根据权利要求 54 的方法，其中所述传送体为膜基片或基底构件。

57. 根据权利要求 54 的方法，其中在粘附所述支撑体之前，进行热处理或激光束的照射。

58. 根据权利要求 54 的方法，其中在通过所述物理方式进行剥离之前，进行热处理或激光束的照射。

59. 根据权利要求 54 的方法，其中所述元件是包括半导体层作为有源层的薄膜晶体管，并且在形成所述半导体层的所述步骤中，通过

进行热处理或激光照射晶化具有非晶结构的半导体层使半导体层具有晶化结构。

5 60. 根据权利要求 54 的方法，其中所述支撑体为相对基片，所述元件具有像素电极，并且在所述像素电极和所述相对基片之间提供液晶材料。

61. 根据权利要求 54 的方法，其中所述支撑体为密封构件，并且所述元件为发光元件。

62. 根据权利要求 54 的方法，其中所述氧化物层包含由从氧化硅和金属氧化物或其叠层组成的组中选出的材料组成的单层。

10 63. 根据权利要求 54 的方法，其中所述含有金属材料的层是氮化物。

64. 根据权利要求 54 的方法，其中所述金属材料选自 Ti、Al、Ta、W、Mo、Cu、Cr、Nd、Fe、Ni、Co、Zr、Zn、Ru、Rh、Pd、Os、Ir 和 Pt 中的一种元素，由主要成分为所述元素的合金材料或化合物材料组成的单层，或这些金属或它们的混合物的叠层。

65. 根据权利要求 55 的方法，其中所述半导体器件在所述膜基片上具有第一绝缘膜、第二绝缘膜和第三绝缘膜，并且夹在所述第一绝缘膜和所述第三绝缘膜间的所述第二绝缘膜的膜应力小于所述第一绝缘膜和所述第三绝缘膜的膜应力。

20 66. 根据权利要求 56 的方法，其中所述半导体器件在所述膜基片上具有第一绝缘膜、第二绝缘膜和第三绝缘膜，并且夹在所述第一绝缘膜和所述第三绝缘膜间的所述第二绝缘膜的膜应力小于所述第一绝缘膜和所述第三绝缘膜的膜应力。

25 67. 一种半导体器件的制造方法，包括：
在基片上形成含有金属材料的层；
在所述含金属材料的层上形成氧化层，
在所述氧化层上形成绝缘层；
在所述绝缘层上形成元件；
从所述氧化层内或基片上与所述氧化层的界面上，通过物理方式
30 剥离；
将第一传送体粘结到所述绝缘层或所述氧化层；以及
将第二传送体粘结到所述元件上，将所述元件夹在所述第一传送

体支撑体和所述第二传送体之间。

68. 根据权利要求 67 的方法，其中所述含有金属材料的层是氮化物。

69. 根据权利要求 67 的方法，其中所述金属材料选自 Ti、Al、
5 Ta、W、Mo、Cu、Cr、Nd、Fe、Ni、Co、Zr、Zn、Ru、Rh、Pd、Os、
Ir 和 Pt 中的一种元素，由主要成分为所述元素的合金材料或化合物材料组成的单层，或这些金属或它们的混合物的叠层。

70. 根据权利要求 67 的方法，其中在通过所述物理方式进行剥离之前，进行热处理或激光束的照射。

10 71. 一种半导体器件的制造方法，包括：

在基片上形成氮化物层；

在所述氮化物层上形成氧化层，

在所述氧化层上形成绝缘层；

在所述绝缘层上形成元件；

15 从所述氧化层内或基片上与所述氧化层的界面上，通过物理方式剥离；

将第一传送体粘结到所述绝缘层或所述氧化层；以及

将第二传送体粘结到所述元件上，将所述元件夹在所述第一传送体支撑体和所述第二传送体之间。

20 72. 根据权利要求 71 的方法，其中在通过所述物理方式进行剥离之前，进行热处理或激光束的照射。

73. 一种半导体器件，包括：

支撑体；

25 通过粘合剂材料粘贴到支撑体的剥离层，所述剥离层由氧化硅膜组成；以及

在氧化硅膜和粘结材料之间提供的金属材料。

74. 根据权利要求 73 的器件，其中所述金属材料选自 W、Ti、
Al、Ta、Mo、Cu、Cr、Nd、Fe、Ni、Co、Zr、Zn、Ru、Rh、Pd、Os、
Ir 和 Pt 中的一种元素，由主要成分为所述元素的合金材料或化合物材
30 料组成的单层，或这些金属或它们的混合物的叠层。

75. 根据权利要求 1 的器件，其中所述半导体器件引入到从含有个人计算机、视频摄像机、移动计算机、头戴式显示器、使用记录介

质的播放器，数字摄像机、移动电话、移动图书以及显示器的组中选择的至少一种设备中。

半导体器件及剥离方法以及半导体器件的制造方法

发明的领域

5 本发明涉及将剥离层剥离的方法，特别涉及剥离包含多种元素的剥离层的方法。此外，本发明涉及具有薄膜晶体管（下文称做 TFT）组成电路的半导体器件，在薄膜晶体管中，剥离掉的剥离层已粘贴并转移到基底构件上，并涉及半导体器件的制造方法。例如，本发明涉及
10 由液晶组件代表的电光器件、由 EL 组件代表的发光器件以及作为一部分安装所述器件的电子设备。

应该指出在本说明书中，术语“半导体器件”是指通常能够利用半导体特性起作用的器件，电光器件、发光器件、半导体电路以及电子设备都是半导体器件。

背景技术：

15 近些年来，使用形成在具有绝缘表面的基片上的半导体薄膜（厚度约几到几百 nm）的薄膜晶体管（TFT）构成的技术已引起注意。半导体薄膜广泛地应用于例如 IC、电光器件等的电子器件，特别是非常需要开发为用于图像显示器件的开关元件。

对于利用例如图像显示器件的应用，预期有多种应用，特别是，
20 用于便携装置的应用已受到关注。目前，虽然使用了许多玻璃基片和石英基片，但存在易于破裂和太重的缺陷。此外，在大规模生产的基础上玻璃基片和石英基片很难制得很大，不太适合这些应用。因此，现在已尝试将 TFT 元件形成在具有柔性的基片上，代表性地，在柔性塑料膜上。

25 然而，由于塑料膜的热阻很低，因此无助于降低工艺的最高温度。由此，目前，与形成在玻璃基片上的 TFT 相比，形成的 TFT 不具有优良的电特性。因此，采用塑料膜的具有高性能的液晶显示器件和发光元件目前还没有实现。

此外，现已提出借助隔离层从以上的基片上将存在于基片上的剥
30 离层剥离的方法。例如，在日本待审专利公开 No. H10-125929 专利公报和日本待审专利公开 No. H10-125931 专利公报中介绍的技术就是提供由非晶硅（或多晶硅）组成的隔离层的技术，通过传送基片用激光

照射并使含在多晶硅中的氢释放出，由此产生间隙并分离基片。此外，在日本待审专利公开 No. H10-125930 专利公报 中还介绍了利用该技术，通过将剥离层（在专利公报中，是指传送层）粘贴到塑料膜上完成液晶显示器件。

- 5 然而，在以上介绍的方法中，实质上是使用高半透明度的基片，此外，为了赋予足够的能量以释放出含在非晶硅中的氢，需要较大激光束的照射，因此发生剥离层受损的问题。而且，在以上介绍的方法中，当把元件制备在隔离层上时，如果在元件制备工艺中进行高温热处理等，那么含在隔离层中的氢会分散并减少。此时，即使激光束照
10 射在隔离层上，也存在不能充分进行剥离的可能性。因此，为了保持含在隔离层中的氢量，发生形成隔离层之后的工艺受限制的问题。此外在以上介绍的专利公报中，还介绍了为了防止剥离层受损，而提供辐射屏蔽层或反射层。然而，此时，很难制备透射型液晶显示器件。而且，通过以上介绍的方法，很难剥离具有较大面积的剥离层。

15 发明概述

正是考虑以上介绍的问题实施了本发明，本发明提供一种剥离掉剥离层的剥离方法，不会损伤剥离层，目的在于能够完整地剥离掉具有较大面积的剥离层表面，并且能够剥离具有较小面积的剥离层。

- 此外，本发明目的在于提供一种剥离的剥离方法，同时能够不接
20 受剥离层的形成中例如热处理温度、基片种类等的限制。

- 此外，本发明目的在于通过将剥离层粘贴到多种基底构件上提供一种节省重量的半导体器件，及其制备方法。具体地，本发明目的在于通过粘贴多种元件（薄膜二极管、由硅的 PIN 结组成的光电转换元件）提供一种节省重量的半导体器件及其制备方法。当本发明人进行
25 许多实验并研究时，本发明人发现在本发明人在基片上提供氮化物层最好为金属氮化物层时，氧化层接触上述的金属氮化物层，进一步进行膜形成或在 500℃ 以上的温度进行热处理期间，没有发生例如膜剥离等的工艺异常，然而本发明人已发现通过施加物理力，代表性地为机械力（例如，通过人手剥离）可以容易且明确地在氧化层或它们之间的
30 界面分离的剥离方法。

具体地，氮化物层和氧化层之间的结合力具有能承受热能的强度，然而由于氮化物层和氧化层的膜应力相互不同并且在氮化物层和

氧化层之间存在应力变形，因此动能很弱，适合于剥离。本发明人的剥离步骤是指以该方式利用膜应力作为应力剥离工艺进行剥离。

应该指出，在本说明书中，膜的内应力（称做膜应力）是指当考虑基片上形成的膜内部的给定的截面时，每单位截面积的力，其中截面的一侧对另一侧有影响。内应力总是或多或少地存在于通过真空淀积、溅射、汽相淀积法等形式形成的薄膜内。值最大为 10^9N/m^2 。通过薄膜的材料、基片的材料、薄膜的形成条件等可以改变内部应力值。而且，也可以通过进行热处理改变内部应力值。

此外，当具有通过相对于基片表面垂直地分布的单位截面积对该对方的影响力在拉伸方向起作用力时，称做拉伸状态，此时的内部应力称做拉伸应力。当力在推挤方向中起作用力时，称做处于压缩状态，此时的内部应力称做压缩应力，当标绘在图中或表示在表中时，这些拉伸应力标为正（+）数，压缩应力标为负（-）数。本发明的构成（constitution）1 涉及在本说明书中公开的剥离方法，一种从基片剥离掉剥离层的剥离方法，

其特征在于在上述的基片上，提供氮化物层，由含有与至少以上氮化物层接触的氧化层的叠层组成的剥离层形成在已提供有以上氮化物层的基片上之后，从已提供有以上氮化物层的基片上氧化层内或与以上氧化层的界面上，通过物理方式剥离掉剥离层。

此外，可以在使用粘合剂粘结支撑体之后进行剥离，本发明的构成 2 涉及在本说明书中公开的剥离方法，一种从基片上剥离掉剥离层的剥离方法，

其特征在于在上述基片上，提供氮化物层，由含有与至少以上氮化物层接触的氧化层的叠层组成的剥离层形成在已提供有以上氮化物层的基片上之后，从已提供有以上氮化物层的基片上氧化层内或与以上氧化层的界面上，通过物理方式剥离掉粘结到支撑体的相应剥离层。

此外，在以上介绍的构成 2 中，为了促进剥离，在粘结以上的支撑体之前进行热处理或激光束的照射。此时，通过选择吸收激光束的材料并加热氮化物层和氧化层之间的界面以便容易剥离。然而，使用激光束时，使用半透明材料作为基片。

此外，在以上介绍的构成中，对于氮化物层，其它层也可以提供

在基片和氮化物层之间，可以提供例如绝缘层、金属层等。然而，为了简化工艺，优选形成氮化物层与基片表面接触。

此外，代替该氮化物层，可以使用金属层，最好为金属氮化物层，可以提供金属层，最好为金属氮化物层，而且，提供氧化层与以上的金属氮化物层接触，进而，如果进行膜形成处理或 500℃ 以上的热处理，通过物理方式可以容易且明确地在氧化层内或与氧化层的界面上分离。

本发明的构成 3 涉及在本说明书中公开的剥离方法，一种从基片剥离掉剥离层的剥离方法，

10 其特征在于在上述基片上，提供金属层，由含有与至少以上金属层接触的氧化层的叠层组成的剥离层形成在已提供有以上金属层的基片上之后，从已提供有以上金属层的基片上氧化层内或与以上氧化层的界面上，通过物理方式剥离掉相应剥离层。

此外，可以在使用粘合剂粘结支撑体之后进行剥离，本发明的构成 4 涉及在本说明书中公开的剥离方法，一种从基片上剥离掉剥离层的剥离方法，

20 其特征在于在上述基片上，提供金属层，由含有与至少以上金属层接触的氧化层的叠层组成的剥离层形成在已提供有以上金属层的基片上之后，从已提供有以上金属层的基片上氧化层内或与以上氧化层的界面上，通过物理方式剥离掉粘接到支撑体的剥离层。

此外，在以上介绍的构成 4 中，为了促进剥离，在粘结以上的支撑体之前进行热处理或激光束的照射。此时，通过选择吸收激光束的材料并加热金属层和氧化层之间的界面以便容易剥离。然而，使用激光束时，使用半透明材料作为基片。

25 应该注意在本说明书中，物理方式是指通过物理而不是化学确认的方式，具体地，术语是指具有能够归因于动力学定律的过程的动力或机械方式，也指改变任何动能（机械能）的方式。

然而，在以上介绍的构成 2 和 4 的任何一个中，当通过物理方式剥离时，需要使氧化层和金属层之间的粘结力小于与支撑体的粘结力。

30 此外，在以上介绍的构成 3 或 4 中，以上金属层的特征在于它是选自 Ti、Al、Ta、W、Mo、Cu、Cr、Nd、Fe、Ni、Co、Zr、Zn、Ru、

Rh、Pd、Os、Ir 和 Pt 中的一种元素，由主要成分为以上元素的合金材料或化合物材料组成的单层，或这些金属或它们的混合物的叠层。

此外，在以上介绍的构成 3 或 4 中，对于金属层，例如绝缘层等的其它层可以提供在基片和金属层之间，但是为了简化工艺，优选形成金属层与基片的表面接触。

此外，在以上介绍的本发明中，可以使用各种基片，不限于具有半透明性的基片，例如，玻璃基片、石英基片、半导体基片、陶瓷基片、金属基片，提供在基片上的剥离层可以剥离。

此外，在上述的各个构成中，上述氧化层的特征在于，这是由氧化硅材料或金属氧化物材料或这些的叠层组成的单层。

此外，在以上介绍的各个构成中，为了促进剥离，在通过以上的物理方式进行剥离之前进行热处理或激光束的照射。

此外，可以使用以上介绍的本发明的剥离方法通过将提供在基片上的剥离层粘贴（传送）到传送体上制造半导体器件，本发明的构成涉及半导体器件的制造方法，一种半导体器件的制造方法，其特征在于具有以下步骤：

在基片上形成氮化物层，

在以上的氮化物层上形成氧化层，

在以上的氧化层上形成绝缘层，

在以上的绝缘层上形成元件，

支撑体粘接到以上元件之后，从氧化层内或基片上与以上氧化层的界面上，通过物理方式剥离掉相应支撑体，以及

将传送体粘接到以上绝缘层或以上氧化层，将以上元件夹在以上支撑体和以上传送体之间。

此外，在以上介绍各构成中，为了促进剥离，在粘结以上支撑体之前，进行热处理或激光束的照射。此时，通过选择吸收激光束的材料并加热氮化物层和氧化层之间的界面以便容易剥离。然而，使用激光束时，使用半透明材料作为基片。此外，为了促进剥离，通过在氮化物层上提供颗粒形氧化物可以容易地剥离，颗粒形氧化层覆盖相应的氧化物，本发明的构成涉及半导体器件的制造方法，一种半导体器件的制造方法，其特征在于具有以下步骤：

在基片上形成氮化物层，

在以上氮化物层上形成颗粒形氧化物，
形成氧化层覆盖以上氮化物层上的以上氧化物，
在以上氧化层上形成绝缘层，
在以上绝缘层上形成元件，

- 5 支撑体粘结到以上元件之后，从氧化层内或基片上与以上氧化层的界面上，通过物理方式剥离掉相应支撑体，以及
将传送体粘结到以上绝缘层或以上氧化层，将以上元件夹在以上支撑体和以上传送体之间。

- 此外，本发明的构成涉及半导体器件的制造方法，一种半导体器
10 件的制造方法，其特征在于具有以下步骤：

在基片上形成含金属材料的层，
在以上含金属材料的层上形成氧化层，
在以上氧化层上形成绝缘层，
在以上绝缘层上形成元件，

- 15 支撑体粘结到以上元件之后，从氧化层内或基片上与以上氧化层的界面上，通过物理方式剥离掉相应支撑体，以及
将传送体粘结到以上绝缘层或以上氧化层，将以上元件夹在以上支撑体和以上传送体之间。

- 此外，在以上介绍的构成中，为了促进剥离，在粘结以上支撑体
20 之前，进行热处理或激光束的照射。此时，通过选择吸收激光束的材料并加热氮化物层和氧化层之间的界面以便容易剥离。然而，使用激光束时，使用半透明材料作为基片。此外，为了促进剥离，通过在含金属材料的层上提供颗粒形氧化物可以容易地剥离，颗粒形氧化层覆盖相应的氧化物，本发明的构成涉及半导体器件的制造方法，一种半
25 导体器件的制造方法，其特征在于具有以下步骤：

在基片上形成含金属材料的层，
在以上含金属材料的层上形成颗粒形氧化层，
形成氧化层覆盖以上氧化物，
在以上氧化层上形成绝缘层，

- 30 在以上绝缘层上形成元件，
支撑体粘结到以上元件之后，从氧化层内或基片上与以上氧化层的界面上，通过物理方式剥离掉相应支撑体，以及

将传送体粘接到以上绝缘层或以上氧化层，将以上元件夹在以上支撑体和以上传送体之间。

在以上介绍的构成中，优选含金属材料的以上层为氮化物，以上金属材料的特征在于它是选自 Ti、Al、Ta、W、Mo、Cu、Cr、Nd、Fe、
5 Ni、Co、Zr、Zn、Ru、Rh、Pd、Os、Ir 和 Pt 中的一种元素，由主要成分为以上元素的合金材料或化合物材料组成的单层，或这些金属或它们的混合物的叠层。

此外，通过以上介绍的本发明的剥离方法将提供在基片上的剥离层粘贴到第一传送体或第二传送体制备半导体器件，本发明的构成涉
10 及半导体器件的制造方法，一种半导体器件的制造方法，其特征在于具有以下步骤：

在基片上形成含有金属材料的层，

在以上含有金属材料的层上形成颗粒形的氧化物，

在以上氧化层上形成绝缘层，

15 在以上绝缘层上形成元件，

通过物理方式在氧化层内或基片上与以上氧化层的界面处剥离，

将第一传送体粘接到以上绝缘层或以上氧化层，以及

将第二传送体粘接到以上元件，并将以上元件夹在以上第一传送体和以上第二传送体之间。

20 在以上介绍的构成中，优选含金属材料的以上层为氮化物，以上金属材料的特征在于它是选自 Ti、Al、Ta、W、Mo、Cu、Cr、Nd、Fe、Ni、Co、Zr、Zn、Ru、Rh、Pd、Os、Ir 和 Pt 中的一种元素，由主要成分为以上元素的合金材料或化合物材料组成的单层，或这些金属或它们的混合物的叠层。

25 此外，本发明的构成涉及其它半导体器件的制备方法，一种半导体器件的制造方法，其特征在于具有以下步骤：

在基片上形成氮化物层，

在以上氮化物层上形成氧化层，

在以上氧化层上形成绝缘层，

30 在以上绝缘层上形成元件，

通过物理方式在氧化层内或基片上与以上氧化层的界面处剥离，

将第一传送体粘接到以上绝缘层或以上氧化层，以及

将第二传送体粘结到以上元件，并将以上元件夹在以上第一传送体和以上第二传送体之间。

此外，在以上介绍的涉及以上半导体器件的制造方法的各构成中，以上氧化层的特征在于它是由硅的氧化物材料或金属氧化物材料或它们的叠层组成的单层。

此外，在以上介绍的涉及以上半导体器件的制造方法的各构成中，为了进一步促进剥离，在通过以上的物理方式进行剥离之前，进行热处理或激光照射。

此外，在以上介绍的涉及以上半导体器件的制造方法的各构成中，以上元件的特征在于它是包括半导体层作为有源层的薄膜晶体管，形成以上半导体层的步骤为通过进行热处理或激光照射晶化具有非晶结构的半导体层并使半导体层具有晶化结构的步骤。

应该指出在本说明书中，术语“传送体”是指将剥离层剥离之后粘结到剥离层的部件，不必特别地限定，可以是任何成分的基底构件，例如塑料、玻璃、金属、陶瓷等。此外，在本说明书中，术语“支撑体”可以通过物理方式剥离剥离层时粘结到剥离层剥离层的部件，不必特别地限定，可以是任何成分的基底构件，例如塑料、玻璃、金属、陶瓷等。此外，传送体的形状和支撑体的形状不必特别地限定，可以是平面、曲面、能够弯曲的表面、或膜形。此外，节约重量最优先考虑，优选为膜形的塑料基片，例如，聚对苯二甲酸乙二酯(PET)、聚醚砜(PES)、聚苯二甲酸乙二酯(PEN)、聚碳酸酯(PC)、尼龙、聚醚酮醚(PEEK)、聚砜(PSF)、聚乙烯亚胺(PEI)、聚芳基化合物(PAR)、聚对苯二甲酸丁二酯(PBT)、聚酰亚胺等。在以上介绍的涉及以上半导体器件的制造方法的各构成中，当制备液晶显示器件时，支撑体制成相对基片，利用密封构件作粘结构件将支撑体粘结到剥离层。此时，提供在以上剥离层上的元件具有像素电极，将液晶材料装在相关的像素电极和以上相对基片之间。

在以上介绍的涉及以上半导体器件的制造方法的各构成中，制备具有 OLED 的发光器件代表的发光器件时，优选发光元件完全不受外部影响，以防止促进有机化合物层退化的物质如水份、氧或类似物从外部渗透。此外，如果节约重量最优先考虑，优选使用膜形的塑料基片。然而，由于塑料防止促进有机化合物层退化的物质如水份、氧或类似

物从外部渗透的效果很差，因此例如可以通过在支撑体上提供第一绝缘膜、第二绝缘膜和第三绝缘膜，以便充分地防止进有机化合物层退化的物质如水份、氧或类似物从外部渗透。然而，将夹在以上第一绝缘膜（阻挡膜）和以上第三绝缘膜（阻挡膜）之间的以上第二绝缘膜（应力释放）制成它的膜应力小于以上第一绝缘膜和以上第三绝缘膜的膜应力。

此外，制备具有 OLED 的发光器件代表的发光器件时，优选通过第一绝缘膜、第二绝缘膜和第三绝缘膜不仅提供在支撑体上，也类似地提供在传送体上，可以充分地防止例如水份、氧或类似物从外部侵入。

（实验 1）

这里，提供与氮化物层或金属层接触的氧化层，为了检验剥离层是否能从基片剥离，进行以上实验。

首先，在基片上形成图 3A 所示的叠层。

对于基片 30，可以使用玻璃基片（#1737）。然而，在基片 30 上，通过溅射法形成厚度 300nm 的铝-硅合金层 31。随后，通过溅射法形成厚度 100nm 的氮化钛层 32。之后，通过溅射法形成厚度 200nm 的氧化硅层 33。氧化硅层 33 的膜形成条件为利用 RF 法的溅射装置和利用氧化硅靶（直径，30.5cm），150℃的基片温度，0.4Pa 的膜形成压力，3kW 的膜形成电功率，氮的体积流量/氧的体积流量=35 sccm/15 sccm。

随后，通过等离子体 CVD 法在氧化硅层 33 上形成初始覆盖绝缘层。对于初始覆盖绝缘层，通过等离子体 CVD 法在 300℃的膜形成温度下形成厚度 50nm 由原材料气体 SiH_4 、 NH_3 和 N_2O 制备的氮氧化硅 34a（组份比 Si=32%，O=27%，N=24%和 H=17%）。之后，用臭氧水清洗表面之后，用稀释的氢氟酸（1:100）除去表面的氧化膜。接着，通过等离子体 CVD 法在 300℃的膜形成温度下叠置形成 100nm 厚由原材料气体 SiH_4 、 NH_3 和 N_2O 制备的氮氧化硅 34b（组份比 Si=32%，O=59%，N=7%和 H=2%），此外，通过等离子体 CVD 法在 300℃的温度不释放空气形成厚度 54nm 具有非晶结构的半导体层（这里为非晶硅层 35）（图 3A）。

接下来，用旋转器涂敷转变为重量时含 10ppm 镍的乙酸镍溶液。使用溅射法代替涂敷法在整个表面上散布镍元素的方法。随后，通过进行热处理和晶化形成具有晶体结构的半导体膜（这里为多晶硅层

36) (图 3B)。这里, 进行用于脱氢作用的热处理 (500℃, 1 小时), 通过为了进行热处理 (550℃, 4 小时) 得到具有晶体结构的硅膜。应该注意虽然这里使用镍作为促进硅晶化的金属元素的晶化技术, 但是也可以使用其它的晶化技术, 例如固相晶化法或激光晶化法。随后, 5 对于粘结层 37, 使用环氧树脂, 膜基片 38 (这里为聚对苯二甲酸乙二酯 (PET)) 粘贴在多晶硅层 36 上 (图 3C)。

得到图 3C 的状态之后, 用人手拉所得结构, 以便将膜基片 38 和基片 30 分开。应该意识到至少氮化钛和铝-硅合金层留在已拉开的基片 30 上。期望通过该实验在氧化硅 33 内或与氧化硅 33 的界面上剥 10 离。

以此方式, 通过提供与氮化物层或金属层接触的氧化层, 并拉掉提供在相应氧化层上的剥离层, 从基片 30 的整个表面上剥离掉剥离层。

(实验 2)

15 为了确定发生剥离的位置, 通过本发明的剥离方法部分进行部分剥离, 进行实验检查它的分层面附近的剖面。

对于基片, 使用玻璃基片 (#1737)。然而, 在基片上, 通过溅射法形成厚度 100nm 的氮化钛层 32。

20 之后, 通过溅射法形成厚度 200nm 的氧化硅层 33。氧化硅层 33 的膜形成条件为利用 RF 法的溅射装置和利用氧化硅靶 (直径, 30.5cm), 150℃的基片温度, 0.4Pa 的膜形成压力, 3kW 的膜形成电功率, 氮的体积流量/氧的体积流量=35 sccm/15 sccm。

25 随后, 通过等离子体 CVD 法在氧化硅层 33 上形成初始覆盖绝缘层。对于初始覆盖绝缘层, 通过等离子体 CVD 法在 300℃的膜形成温度下形成厚度 50nm 由原材料气体 SiH_4 、 NH_3 和 N_2O 制备的氮氧化硅 34a (组分比 Si=32%, O=27%, N=24%和 H=17%)。

30 之后, 用臭氧水清洗表面之后, 用稀释的氢氟酸 (1:100) 除去表面的氧化膜。接着, 通过等离子体 CVD 法在 300℃的膜形成温度下叠置形成 100nm 厚由原材料气体 SiH_4 、 NH_3 和 N_2O 制备的氮氧化硅 (组分比 Si=32%, O=59%, N=7%和 H=2%), 此外, 通过等离子体 CVD 法在 300℃的温度不释放空气形成厚度 54nm 具有非晶结构的半导体层 (这里为非晶硅层)。

接下来，用旋转器涂敷转变为重量时含 10ppm 镍的乙酸镍溶液。使用溅射法代替涂敷法在整个表面上散布镍元素的方法。随后，通过进行热处理和晶化形成具有晶体结构的半导体膜（这里为多晶硅层）。这里，进行用于脱氢作用的热处理（500℃，1 小时），通过为了进行

5 热处理（550℃，4 小时）得到具有晶体结构的硅膜。

随后，粘结带粘贴在部分多晶硅层上，用人手拉所得结构，以便将粘结带和基片分开。然后，仅剥离粘贴粘结带的位置，并传送到带。基片侧剥离界面上的 TEM 照片显示在图 20A 中，它的示意图显示在图 20B 中。

10 如图 20 所示，氮化钛层整个地留在玻璃基片上，粘结并传送带的部分清楚地传送，除去了叠层（通过溅射法形成的 SiO₂膜，通过 PCVD 法形成的绝缘膜（1）和（2）和多晶硅膜）。由此，应该明白剥离发生在通过溅射法形成的氮化钛层和 SiO₂膜之间的界面上。

（实验 3）

15 这里，当氮化物层的材料由 TiN、W 和 WN 制成时，为了检验提供在氧化层上的剥离层是否已剥离，通过提供与氮化物层或金属层接触的氧化层（氧化硅：膜厚度，200nm）进行以下实验。

作为样品 1，利用溅射法在玻璃基片上形成膜厚度 100nm 的 TiN 之后，通过溅射形成 300nm 厚的氧化硅膜。进行形成氧化硅的步骤之后，类似于实验 1 进行叠置和晶化。

20

作为样品 2，通过溅射法在玻璃基片上形成膜厚 50nm 的 W，利用溅射法形成 200nm 厚的氧化硅膜。形成氧化硅膜的步骤之后，类似于实验 1 进行叠置和晶化。

作为样品 3，通过溅射法在玻璃基片上形成膜厚 50nm 的 WN，利用

25 溅射法形成 200nm 厚的氧化硅膜。形成氧化硅膜的步骤之后，类似于实验 1 进行叠置和晶化。

以此方式，形成样品 1-3，为了确定通过将粘结带粘贴到剥离层剥离层是否剥离，进行实验。结果显示在表 1 中。

[表 1]

	第一材料 层 (下层)	第二材料 层 (上层)	带测试

样品 1	TiN (100 nm)	氧化硅 (200nm)	剥离
样品 2	W (50 nm)	氧化硅 (200nm)	剥离
样品 3	WN (50 nm)	氧化硅 (200nm)	剥离

此外，测量热处理（550℃，4 小时）之前和之后氧化硅膜、TiN 膜、W 膜各膜上的内应力。结果显示在表 2 中。

[表 2]

	膜的内应力值 (dyne/cm ²)	
	膜形成之后	热处理之后
氧化硅膜	-9.40 E+08	-1.34 E+09
	-9.47 E+08	-1.26 E+09
TiN 膜	3.90 E+09	4.36 E+09
	3.95 E+09	4.50 E+09
W 膜	-7.53 E+09	8.96 E+09
	-7.40 E+09	7.95 E+09

5

应该指出对于氧化硅膜，测量通过溅射法在硅基片上形成的 400nm 厚的膜。对于 TiN 膜和 W 膜，通过溅射法在玻璃基片上形成的 400nm 厚的膜之后，测量内应力，然后叠置氧化硅膜作为帽盖膜。进行热处理之后，通过腐蚀除去帽盖膜，然后再次测量帽盖膜。此外，各样品制备 2 件并进行测量。

10

对于 W 膜，虽然形成膜之后立即具有了压应力（约 -7×10^9 (Dyne/cm²)），通过热处理膜具有了拉伸应力（约 8×10^9 - 9×10^9 (Dyne/cm²)），并且剥离状态优良。对于 TiN 膜，热处理之前和之后很难改变应力，始终具有拉伸应力（约 3.9×10^9 - 4.5×10^9 (Dyne/cm²)）。此外，对于氧化硅膜，热处理之前和之后很难改变应力，始终具有压缩应力（约 -9.4×10^8 - -1.3×10^9 (Dyne/cm²)）。

15

从这些结果中，可以看出剥离现象与粘附性有关归因于多种因

素，然而，具体地，主要与内应力有关，在氮化物层或金属层上形成氧化层时，剥离层会从氮化物层或金属层与氧化层之间界面的整个表面上剥离。

(实验4)

5 为了检查与加热温度的相关性，进行以下实验。

作为样品，通过溅射在衬底上形成 50nm 厚的 W 膜（钨膜）之后，使用溅射形成厚度 200nm 的氧化硅膜（10sccm 的氩气流速，30sccm 的氧气流速，0.4Pa 的膜形成压力，3kW 的溅射电能，300℃的基片温度，使用硅靶）。接下来，以和实验 1 相同的方式通过等离子体 CVD 10 形成初始覆盖绝缘层（50nm 的氮氧化硅膜和 100nm 的氮氧化硅膜）和 54nm 厚的非晶硅膜。

接着，进行热处理同时改变加热温度的条件之后，使用粘结材料将石英基片粘帖在非晶硅膜上（或多晶硅膜），通过拉拔将石英基片和玻璃基片相互分离，通过人眼检查它们是否剥离。加热温度的条件 15 为 500℃和 1 小时，条件 2 为 450℃和 1 小时，条件 3 为 425℃和 1 小时，条件 4 为 410℃和 1 小时，条件 5 为 400℃和 1 小时，条件 6 为 350℃和 1 小时。

实验的结果，在条件 1-4 下，样品剥离。在条件 5 和 6 下，样品没有剥离。因此，在根据本发明的剥离方法，优选在至少 410℃以上进行 20 热处理。

此外，当剥离 W 膜时，W 膜留在玻璃基片的整个表面上，叠层（溅射得到的 SiO₂ 膜，PCVD 得到的绝缘膜（1）和（2），以及非晶硅膜）传送到石英基片上。图 21 示出了通过 TXRF 测量传送的 SiO₂ 膜表面的结果。通过 AFM 测量，表面粗糙度 Rz（30 点）为 5.44nm。此外，图 25 22 示出了测量形成在石英基片上 50nm 的 W 膜表面的结果作为参考。通过 AFM 测量表面粗糙度 Rz（30 点）为 22.8nm。此外，图 23 示出了通过 TXRF 仅测量石英基片的结果。由于比较图 21 和 22 的 W（钨）峰值时两者类似，所以发现小的金属材料（这里为钨）粘附在传送的 SiO₂ 膜表面上。

30 根据在本说明书中公开的本发明的构成，半导体器件包括支撑体，通过粘合剂材料粘贴到支撑体的剥离层，以及氧化硅膜，提供在氧化硅膜和粘结材料之间的小的金属材料。

在以上构成中，金属材料包括选自 Ti、Al、Ta、W、Mo、Cu、Cr、Nd、Fe、Ni、Co、Zr、Zn、Ru、Rh、Pd、Os、Ir 和 Pt 中的一种元素，由主要成分为以上元素的合金材料或化合物材料。

附图简述

- 5 图 1A 到 1C 示出了本发明的实施例 1；
图 2A 到 2C 示出了本发明的实施例 2；
图 3A 到 3D 示出了本发明的实施例；
图 4A 到 4C 示出了本发明的实施例 3；
图 5A 到 5C 示出了本发明的实施例 4；
10 图 6A 到 6D 示出了有源矩阵基板的制造步骤；
图 7A 到 7C 示出了有源矩阵基板的制造步骤；
图 8 示出了有源矩阵基板；
图 9A 到 9D 示出了本发明的例 2；
图 10A 到 10E 示出了本发明的例 3；
15 图 11 示出了本发明的例 4；
图 12 示出了本发明的例 5；
图 13A 到 13D 示出了本发明的例 6；
图 14A 到 14C 示出了本发明的例 7；
图 15 示出了本发明的例 8；
20 图 16A 和 16B 示出了本发明的例 9；
图 17 示出了本发明的例 9；
图 18A 到 18F 示出了电子设备的一个例子；
图 19A 到 19C 示出了电子设备的一个例子；
图 20A 和 20B 示出了部分剥离的分界位置的剖面 TEM 照片和示意

25 图；

图 21 示出了剥离的氧化硅膜表面的 TXRF 测量结果的图表；

图 22 示出了在石英基片上形成 W 膜表面的 TXRF 测量结果的图表；（参考）

图 23 示出了石英基片表面的 TXRF 测量结果的图表。（参考）

30 优选实施例的介绍

本发明的最佳实施例。

实施例 1

这里，利用本发明代表性的剥离过程示意性地显示在图 1 中。

在图 1A 中，参考数字 10 表示基片，参考数字 11 表示氮化物层或金属层，参考数字 12 表示氧化层，参考数字 13 表示剥离层。

5 在图 1A 中，对于基片 10，可以使用玻璃基片、石英基片、陶瓷基片等。此外，也可以使用硅基片、金属基片或不锈钢基片。

首先，如图 1A 所示，氮化物层或金属层 11 形成在基片 10 上。对于氮化物层或金属层 11，代表性的例子如下：选自 Ti、Al、Ta、W、Mo、Cu、Cr、Nd、Fe、Ni、Co、Zr、Zn、Ru、Rh、Pd、Os、Ir 和 Pt 中的一种元素，或由主要成分为以上元素的合金材料或化合物材料组成的单层，或它们的叠层，或这些氮化物组成的单层，可以使用例如氮化钛、氮化钨、氮化钽、氮化钼或它们的叠层。随后，氧化层 12 形成在氮化物层或金属层 11 上。对于氧化层 12，代表性的例子可以使用氧化硅、氮氧化硅和金属氧化物材料。对于氧化层 12，可以使用膜形成法，例如溅射法、等离子体 CVD 法、涂敷法。在本发明中，所述氧化层 12 的膜应力和氮化物层或金属层 11 的膜应力制得相互不同很重要。各膜的厚度适当地设置在 1nm 到 1000nm 的范围内，各膜的应力可以调节。此外，在图 1 中，为了简化工艺，示出了形成与基片 10 接触的氮化物层或金属层 11 的一个例子，通过在基片 10 和氮化物层或金属层 11 之间提供绝缘层或金属层可以增强基片 10 的粘附性。

20 随后，在氧化层 12 上形成剥离层 13（图 1A）。剥离层可以是含有多种元件（薄膜二极管、包括硅的 PIN 结的光电转换元件以及硅电阻元件）的层，代表性的为 TFT。此外，可以进行基片 10 能够承受范围的热处理。应该指出在本发明中，即使氧化层 12 的膜应力和氮化物层或金属层 11 的膜应力不同，在剥离层 13 的制备步骤的热处理中不会发生膜剥离等。

25 随后，用物理方式拽掉提供在氮化物层或金属层 11 上的基片 10（图 1B）。由于氧化层 12 的膜应力和氮化物层或金属层 11 的膜应力不同，用较小的力就可以拽开它们。此外，这里显示了假设剥离层 13 有足够的机械强度的一个例子，当剥离层 13 的机械强度不够时，优选粘贴到固定剥离层 13 的支撑体（未示出）之后，再进行剥离。以此方式，形成在氧化层 12 上的剥离层 13 与基片 10 分开。剥离之后的状态显示在图 1C 中。在实验中，当厚度为 10nm 的钨膜作为金属层 11 时，

通过溅射法氧化硅膜具有 200nm 的厚度作为氧化层 12，可以确认根据本发明的剥离方法是否剥离。当 50nm 的钨膜作为金属层 11 时，通过溅射法氧化硅膜具有 100nm 的厚度作为氧化层 12，可以确认根据本发明的剥离方法是否剥离。当 50nm 的钨膜作为金属层 11 时，通过溅射法氧化硅膜具有 400nm 的厚度作为氧化层 12，可以确认根据本发明的剥离方法是否剥离。此外，剥离之后，拽掉的剥离层 13 粘贴在传送体（未示出）上。

此外，本发明适用于多种半导体器件的制备方法。特别是，使用塑料基片作为传送体和支撑体可以制得很轻。当制备液晶显示器件时，支撑体作为相对基片，利用密封部件作为粘结部件将支撑体粘贴到剥离层。此时，提供在以上剥离层上的元件具有像素电极，将液晶材料封在相关的像素电极和以上相对的基片之间。此外，制备液晶显示器件的工艺顺序不必特别限定，粘贴相对基片作为支撑体。注入液晶之后，将基片剥离并粘贴在塑料基片上作为传送体，或形成像素电极之后，剥离基片，粘贴塑料基片作为第一传送体之后，粘贴相对基片作为第二传送体。

此外，制备由具有 OLED 的发光器件代表的发光器件时，优选支撑体制成密封介质，发光元件完全由外部断开，以防止促进有机化合物层退化的物质例如水分、氧等从外部渗透。此外，制备由具有 OLED 的发光器件代表的发光器件时，优选能够充分地防止促进有机化合物层退化的物质例如水分、氧等从外部渗透到支撑体内和传送体内。此外，制备液晶显示器件的工艺顺序不必特别限定。形成发光元件之后，粘贴塑料基片作为支撑体，将基片剥离，并粘贴塑料基片作为传送体，或形成发光元件之后，剥离基片，以及粘贴塑料基片作为第一传送体之后，粘贴塑料基片作为第二传送体。

实施例 2

对于本实施例，剥离掉基片同时通过提供与剥离层接触的初始覆盖绝缘层可以防止杂质由氮化物层或金属层以及基片扩散的剥离过程示意性地显示在图 2 中。在图 2A 中，参考数字 20 表示基片，参考数字 21 表示氮化物层或金属层，参考数字 22 表示氧化层，参考数字和字符 23a 和 23b 表示初始覆盖绝缘层，参考数字 24 表示剥离层。

在图 2A 中，对于基片 20，可以使用玻璃基片、石英基片、陶瓷基

片等。此外，也可以使用硅基片、金属基片或不锈钢基片。

首先，如图 1A 所示，氮化物层或金属层 21 形成在基片 20 上。对于氮化物层或金属层 21，代表性的例子如下：选自 Ti、Al、Ta、W、Mo、Cu、Cr、Nd、Fe、Ni、Co、Zr、Zn、Ru、Rh、Pd、Os、Ir 和 Pt 中的一种元素，或由主要成分为以上元素的合金材料或化合物材料组成的单层，或它们的叠层，或这些氮化物组成的单层，例如氮化钛、氮化钨、氮化钽、氮化钼或它们的叠层。这些都可以使用。随后，氧化层 22 形成在氮化物层或金属层 21 上。对于氧化层 22，代表性的例子可以使用氧化硅、氮氧化硅和金属氧化物材料。对于氧化层 22，可以使用膜形成法，例如溅射法、等离子体 CVD 法、涂敷法。

在本发明中，所述氧化层 22 的膜应力和氮化物层或金属层 21 的膜应力制得相互不同很重要。各膜的厚度适当地设置在 1nm 到 1000nm 的范围内，各膜的应力可以调节。此外，在图 2 中，为了简化工艺，示出了形成与基片 20 接触的氮化物层或金属层 21 的一个例子，通过在基片 20 和氮化物层或金属层 21 之间提供绝缘层或金属层可以增强基片 10 的粘附性。

随后，通过等离子体 CVD 法在氧化层 22 上形成初始覆盖绝缘层 23a 和 23b。这里，通过等离子体 CVD 法在 400℃ 的膜形成温度下形成厚度 50nm 由原材料气体 SiH_4 、 NH_3 和 N_2O 制备的氮氧化硅 23a（组份比 Si=32%，O=27%，N=24%和 H=17%），接着，通过等离子体 CVD 法在 400℃ 的膜形成温度下叠置形成 100nm 厚由原材料气体 SiH_4 、 NH_3 和 N_2O 制备的氮氧化硅 23b（组份比 Si=32%，O=59%，N=7%和 H=2%）。但不必特别限定，可以使用单层或具有三层或更多层的叠层。随后，剥离层 24 形成在初始覆盖绝缘层 23b 上（图 2A）。

以此方式，当制备两层初始覆盖绝缘层 23a 和 23b 时，在形成剥离层 24 的工艺中，可以防止杂质由氮化物层或金属层和基片 20 扩散。此外，利用初始覆盖绝缘层 23a 和 23b 可以增强氧化层 22 和剥离层 24 之间的粘附性。

此外，由于氮化物层或金属层 21 和氧化层 22，在表面上形成有凹陷和凸起，因此形成初始覆盖绝缘层之前和之后应平坦化表面。平坦化时，剥离层上的覆盖变得更好，当形成含有元件 24 的剥离层 24 时，由于元件的特性变得容易稳定，因此优选。应该注意对于平坦化处理，

可以使用形成涂敷膜（抗蚀剂或类似物）之后进行腐蚀等的深腐蚀法、化学机械抛光法（CMP法）等。

随后，通过物理方式拽掉其上提供有氮化物层或金属层 21 的基片 20（图 2B）。由于氧化层 22 的膜应力和氮化物层或金属层 21 的膜应力不同，因此可以较小的力拽掉。此外，虽然这里示出了假设剥离层 24 有足够机械强度的一个例子，当剥离层 24 的机械强度不够时，优选粘贴固定剥离层 24 的支撑体（未显示）之后进行剥离。

以此方式，形成在初始覆盖绝缘层 22 上的剥离层 24 可以与基片 20 分离。剥离之后的状态显示在图 2C 中。

然而，剥离之后，拽掉的剥离层 24 粘贴在传送体（未显示）上。

此外，本发明适用于多种半导体器件的制备方法。特别是，使用塑料基片作为传送体和支撑体可以制得很轻。当制备液晶显示器件时，支撑体作为相对基片，利用密封介质作为粘结部件将支撑体粘贴到剥离层。此时，提供在剥离层上的元件具有像素电极，将液晶材料封在相关的像素电极和以上相对的基片之间。此外，制备液晶显示器件的工艺顺序不必特别限定，粘贴相对基片作为支撑体。注入液晶之后，将基片剥离并粘贴在塑料基片上作为传送体，或形成像素电极之后，剥离基片，粘贴塑料基片作为第一传送体之后，粘贴相对基片作为第二传送体。此外，制备由具有 OLED 的发光器件代表的发光器件时，优选支撑体制成密封介质，发光元件完全由外部断开，以防止促进有机化合物层退化的物质例如水分、氧等从外部渗透。此外，制备由具有 OLED 的发光器件代表的发光器件时，优选能够充分地防止促进有机化合物层退化的物质例如水分、氧等从外部渗透到支撑体内和传送体内。此外，制备液晶显示器件的工艺顺序不必特别限定。形成发光元件之后，粘贴塑料基片作为支撑体，将基片剥离，并粘贴塑料基片作为传送体，或形成发光元件之后，剥离基片，以及粘贴塑料基片作为第一传送体之后，粘贴塑料基片作为第二传送体。

实施例 3

在本实施例中，除了实施例 1，进行激光束照射或热处理以促进剥离的一个例子显示在图 4 中。

在图 4A 中，参考数字 40 表示基片，参考数字 41 表示氮化物层或金属层，参考数字 42 表示氧化层，参考数字 43 表示剥离层。

由于形成它直到制备剥离层的步骤都与实施例 1 相同，因此省略了介绍。

形成剥离层之后，进行激光束照射（图 3A）。对于激光束，可以使用例如准分子激光器等的气体激光器，例如 YVO4 激光器、YAG 激光器等的固态激光器，以及半导体激光器。此外，激光的形式可以是连续振荡或脉冲振荡，激光束的形状可以是直线、矩形、圆形或椭圆形中的任何一种。此外，使用的波长可以是基波、二次谐波或三次谐波。

此外，希望氮化物层或金属层 41 使用的材料为容易吸收激光束的材料，优选氮化钛。应该注意为了使激光束穿过，使用具有透明度的基片作为基片 40。

随后，通过物理方式拽掉其上提供有氮化物层或金属层 41 的基片 40（图 4B）。由于氧化层 42 的膜应力和氮化物层或金属层 41 的膜应力不同，因此可以较小的力拽掉。

通过激光束照射和加热氮化物层或金属层 41 和氧化层 42 之间的界面，膜应力可以相互改变并且可以促进剥离，可以用较小的力进行剥离。此外，虽然这里示出了假设剥离层 43 有足够机械强度的一个例子，当剥离层 43 的机械强度不够时，优选粘贴固定剥离层 43 的支撑体（未显示）之后进行剥离。

以此方式，形成在氧化层 42 上的剥离层 24 可以与基片 40 分离。剥离之后的状态显示在图 4C 中。

此外，不限于激光束，可以使用例如卤素灯等的光源发出的可见光、红外线、紫外线、微波等。

此外，代替激光束，可以在电炉中进行热处理。

此外，粘贴支撑体之前，或通过以上物理方式剥离之前，进行热处理或激光束照射。

此外，本实施例可以与实施例 2 结合。

实施例 4

在本实施例中，除了实施例 1，在氮化物层或金属层和氧化层之间的界面上提供颗粒形氧化物以促进剥离的一个例子显示在图 5 中。

在图 5A 中，参考数字 50 表示基片，参考数字 51 表示氮化物层或金属层，参考数字 52a 表示颗粒形氧化层，参考数字 52b 表示氧化层，参考数字 53 表示剥离层。

由于形成它直到形成氮化物层或金属层 51 的步骤都与实施例 1 相同，因此省略了介绍。

形成氮化物层或金属层 51 之后，形成颗粒形氧化层 52a。对于颗粒形氧化层 52a，可以使用金属氧化物材料，例如 ITO（氧化铟-氧化锡合金）、氧化铟-氧化锌合金（ $\text{In}_2\text{O}_3\text{-ZnO}$ ）、氧化锌（ ZnO ）等。

随后，形成氧化层 52b 覆盖颗粒形氧化层 52a。对于氧化层 52b，一个代表性的例子可以使用氧化硅、氮氧化硅和金属氧化物材料。应该指出例如溅射法、等离子体 CVD 法、涂敷法等的任何膜形成法可以应用到氧化层 52b。

10 随后，在氧化层 52b 上形成剥离层（图 5A）。

随后，用物理方式拽掉提供在氮化物层或金属层 51 上的基片 50（图 5B）。由于氧化层 52 的膜应力和氮化物层或金属层 51 的膜应力不同，用较小的力就可以拽开它们。

氮化物层或金属层 51 和氧化层 52 之间的结合力很弱，因此相互之间的粘附力可以改变，通过提供颗粒形氧化层 52a 可以促进剥离，可以用较小的力进行剥离。此外，虽然这里示出了假设剥离层 53 有足够机械强度的一个例子，当剥离层 53 的机械强度不够时，优选粘贴固定剥离层 53 的支撑体（未显示）之后进行剥离。

15 以此方式，形成在氧化层 52b 上的剥离层 53 可以与基片 50 分离。剥离之后的状态显示在图 5C 中。

此外，本实施例可以与实施例 2 或 3 结合。

下面参考实例详细地介绍包括以上介绍的各构成的本发明。

实例

例 1

25 下面参考图 6 到 8 介绍本发明的各例。这里，下面详细地介绍提供在像素部分（n 沟道型 TFT 和 p 沟道型 TFT）的周边上提供像素部分和驱动电路的 TFT 同时制备在相同基片上的方法。

首先，氮化物层或金属层 101、氧化层 12 和初始覆盖绝缘膜 103 形成在基片 100 上，得到具有晶体结构的半导体膜之后，通过需要形状的腐蚀处理形成岛形隔离的半导体层 104-108。

30 对于基片 100，可以使用剥离基片（#1737）。

此外，对于金属层 101，可以使用选自 Ti、Al、Ta、W、Mo、Cu、

Cr、Nd、Fe、Ni、Co、Zr、Zn、Ru、Rh、Pd、Os、Ir 和 Pt 中的一种元素，由主要成分为以上元素的合金材料或化合物材料组成的单层，或它们的叠层。更优选，可以使用这些氮化物组成的单层，例如，氮化钛、氮化钨、氮化钽、氮化钼或它们的叠层。这里，通过溅射法
5 使用膜厚度 100nm 的氮化钛膜。

此外，对于氧化层 102，可以使用氧化硅材料或金属氧化物材料组成的单层，或它们的叠层。这里，使用溅射法形成 200nm 膜厚的氧化硅膜。在热处理中，金属层 101 和氧化层 102 之间的结合力很强，不会发生膜剥离（也仅称为“剥离”）等。然而，通过物理方式在氧化
10 层内或界面上容易剥离。

随后，对于初始覆盖绝缘层，通过等离子体 CVD 法在 400℃ 的膜形成温度下形成厚度 50nm 由原材料气体 SiH_4 、 NH_3 和 N_2O 制备的氮氧化硅 103a（组份比 Si=32%，O=27%，N=24%和 H=17%）。随后，用臭氧水清洗表面之后，用氢氟酸（1: 100 稀释）除去氧化膜的表面。之后，
15 通过等离子体 CVD 法在 400℃ 的膜形成温度下叠置形成 100nm 厚（优选，50-200nm）由原材料气体 SiH_4 和 N_2O 制备的氮氧化硅 103b（组份比 Si=32%，O=59%，N=7%和 H=2%），此外，通过等离子体 CVD 法在 300℃ 的膜形成温度下不释放空气形成厚度 54nm（优选，25-80nm）具有非晶结构的半导体层（这里为非晶硅层）。

在本例中，虽然初始覆盖绝缘层 103 显示为两层结构，但也可以形成以上绝缘膜的单层膜或叠置两层以上的膜结构。此外，对于半导体膜的材料没有限制，但优选，通过公知的方式（溅射法、LPCVD 法、等离子体 CVD 法等）使用硅或硅锗（ $\text{Si}_x\text{Ge}_{1-x}$ （ $X=0.0001-0.02$ ））合金等形成。此外，等离子体 CVD 装置可以是薄片型或分批型装置。此外，
25 初始覆盖绝缘膜和半导体膜可以在相同的膜形成室中不接触空气地连续地形成。

随后，清洗具有非晶结构的半导体膜表面之后，在表面上用臭氧水形成厚度约 2nm 极薄的氧化膜。接着，为了控制 TFT 的阈值，掺杂微量的杂质元素（硼或磷）。利用进行等离子体激活的离子掺杂法，
30 在 15kV 的加速电压，30sccm 的气体流速，乙硼烷用氢稀释为 1%， $2 \times 10^{12}/\text{cm}^2$ 的剂量，同时不大量（mass）分离乙硼烷（ B_2H_6 ）的掺杂条件下，将硼添加到非晶硅膜。

随后，用旋转器涂敷当转换为重量时含 10ppm 镍的镍催化剂溶液。可以使用溅射法代替涂敷将镍元素分布在整个表面的方法。

接着，通过热处理和晶化形成具有晶体结构的半导体膜。对于所述热处理，可以使用电炉或强光照射的热处理。当通过利用电炉形成
5 热处理时，可以在 500℃-650℃进行 4-24 小时。这里，进行脱氢作用的热处理（500℃，1 小时）之后，通过进行用于晶化的热处理得到具有晶体结构的硅膜。应该注意虽然这里使用通过电炉的热处理进行晶化，然而，也可以通过灯退火装置进行晶化。

应该注意这里使用镍作为促进硅晶化的金属元素的晶化技术。然而，也可以使用其它公知的晶化技术，例如，固相晶化法或激光晶化
10 法。

之后，通过稀释的氢氟酸除去具有晶体结构的硅膜表面的氧化膜之后，在空气或在氧气氛中进行第一激光束（XeCl：波长 308nm）的照射以增强晶化率并修复保留在晶粒内的缺陷。对于激光束，使用
15 波长 400nm 以下的准分子激光束、YAG 激光的二次谐波或三次谐波。总之，使用具有约 10-1000Hz 重复频率的脉冲激光束，相应的激光束通过光学系统聚集在 100-500mJ/cm²，用 90-95% 的重合度照射，用它扫描硅膜表面。这里，在空气中 30Hz 的重复频率、393 mJ/cm² 的能量密度进行第一激光束的照射。应该指出由于在空气中或在氧气氛中进行，
20 通过第一激光束的照射，氧化膜形成在表面上。

随后，用稀释的氢氟酸除去第一激光束照射形成的氧化膜之后，在氮气氛或真空中进行第二激光束的照射，由此平坦化半导体膜的表面。对于所述激光束（第二激光束），使用波长 400nm 以下的准分子
25 激光束、YAG 激光的二次谐波或三次谐波。第二激光束的能量密度大于第一激光束的能量密度，优选，大 30-60 mJ/cm²。这里，在 30Hz 的重复频率、453 mJ/cm² 的能量密度进行第一激光束的照射，半导体膜表面中的凹陷和凸起的 P-V 值（峰到谷，最大值到最小值之间的差异）为 50nm 以下。通过 AFM（原子力显微镜）得到所述 P-V 值。

此外，在本例中，在整个表面上进行第二激光束的照射。然而，
30 由于 OFF 状态电流减小对 TFT 的像素部分影响很大，进行选择性地仅照射至少像素部分的步骤。

随后，通过用臭氧水处理表面 120 秒形成总厚度 1-5nm 氧化膜组

成的阻挡层。

接着，通过溅射法在阻挡层上形成膜厚 150nm 含有氩元素作为吸气地点的非晶硅膜。本例溅射法的膜形成条件为 0.3Pa 的膜形成压力、50 (sccm) 的气体 (Ar) 体积流量、3kW 的膜形成功率和 150℃ 的衬底温度。应该注意在以上介绍的条件非晶硅膜中含有的氩元素的原子百分数在 $3 \times 10^{20}/\text{cm}^3$ 到 $6 \times 10^{20}/\text{cm}^3$ 的范围内，氧的原子百分数在 $1 \times 10^{19}/\text{cm}^3$ 到 $3 \times 10^{19}/\text{cm}^3$ 的范围内。然后，使用灯退火装置进行 650℃ 3 分钟的热处理进行吸气。

之后，阻挡层制成腐蚀终止层之后，选择性地除去含有氩元素作为吸气地点的非晶硅膜，用稀释的氢氟酸选择性地除去阻挡层。应该注意由于吸气时，镍容易移动到较高氧密度区域中内，因此希望吸气之后除去由氧化膜组成的阻挡层。

接下来，薄氧化膜用臭氧水形成在具有已得到的晶体结构的硅膜（也称做“多晶硅膜”）表面上之后，形成由抗蚀剂组成的掩模，通过腐蚀工艺将隔离为岛形半导体层 104-108 形成需要的形状。形成半导体层之后，除去由抗蚀剂组成的掩模。

此后，通过含氢氟酸的腐蚀剂除去氧化膜，同时，清洗硅膜表面，形成主要成分为硅并且将为栅绝缘膜 109 的绝缘膜。在本例中，通过等离子体 CVD 法形成厚度 115nm 的氮氧化硅膜（组分比 Si=32%，O=59%，N=7% 和 H=2%）。

接着，如图 6A 所示，具有 20-100nm 膜厚的第一导电膜 110a 和具有 100-400nm 膜厚的第二导电膜 110b 叠置地形成在栅绝缘膜 109 上。在本例中，膜厚度 50nm 的氮化钛膜和膜厚度 370nm 的钨膜进而叠置在栅绝缘膜 109 上。

对于形成第一导电膜和第二导电膜的导电材料，使用选自 Ta、W、Ti、Mo、Al 和 Cu 或主要成分为以上元素的合金材料或化合物材料。此外，对于第一导电膜和第二导电膜，可以使用由掺杂磷等杂质元素的多晶硅膜表示的半导体膜，以及 Ag、Pd、Cu 合金。此外，不限于两层结构。例如，可以是三层结构，其中依次叠置 50nm 膜厚的钨膜、500nm 膜厚的铝-硅 (Al-Si) 合金，以及膜厚 30nm 的氮化钛膜。此外，对于三层结构，代替钨的第一导电膜，可以使用氮化钨，代替铝-硅 (Al-Si) 合金的第二导电膜，可以使用铝-硅 (Al-Ti) 合金膜，或代替氮

化钛膜的第三导电膜，使用钛膜。此外，可以是单层结构。

5 接下来，如图 6B 所示，通过曝光步骤形成由抗蚀剂组成的掩模 112-117，进行形成栅电极和布线的第二腐蚀处理。在第一和第二腐蚀条件下进行第二腐蚀处理。对于腐蚀，可以使用 ICP（感应耦合等离子体）腐蚀法。通过适当地调节腐蚀条件（施加到线圈型电极的电

10 能、施加到基片一侧电极的电能、基片一侧电极的温度等）将膜腐蚀成需要的锥形。应该注意对于腐蚀气体，可以适当地使用由 Cl_2 、 BCl_3 、 SiCl_4 、 CCl_4 等代表的氯基气体、由 CF_4 、 SF_6 、 NF_3 等代表的氟基气体或 O_2 。

15 在本例中，对基片一侧（样品台），接通 150W 的 RF（13.56MHz）电源，施加足够的负自偏置电压。应该注意基片一侧电极面积的尺寸为 12.5cm x 12.5cm，线圈型电极（这里为其上提供线圈的石英圆盘）面积的尺寸为直径为 25cm 的圆盘面积。通过在第一腐蚀条件下腐蚀 W 膜将第一导电层的端部制成锥形。第一腐蚀条件下对 W 的腐蚀速率为

20 200.39nm/min，对 TaN 的腐蚀速率为 80.32 nm/min，W 对 TaN 的选择率约 2.5。此外，W 的锥角约 26°。然后，不除去由抗蚀剂组成的掩模 112-117 改变第二腐蚀条件，使用 CF_4 和 Cl_2 作为腐蚀气体，气体的体积流量各比例制成 30/30 (sccm)，在 1 Pa 压力下将线圈型电极接通 500W 的 RF（13.56MHz）电源，产生等离子体并进行约 30 秒的腐蚀，

25 将电极一侧（样品台）也接通 20 W 的 RF（13.56MHz）电源，并施加足够的负自偏置电压。第二腐蚀条件下对 W 的腐蚀速率为 58.97nm/min，对 TaN 的腐蚀速率为 66.34 nm/min。应该注意为了腐蚀同时在栅绝缘膜上没有剩余的残留物，以约 10-20% 的比例增加腐蚀时间。通过适当地调节由抗蚀剂组成的掩模由于施加到基片上的负偏压的影响，在以上介绍的第一腐蚀处理中，第一导电层的部分和第二导电层变为锥形。该锥形部分的角度在 15 到 45° 的范围内。

30 以此方式，通过第一腐蚀处理形成由第一导电层和第二导电层（第一导电层 119a-124a 和第二导电层 119b-124b）组成的第一形状的导电层 119-123。腐蚀将成为栅绝缘膜的绝缘膜 109 约 10-20nm，变成栅绝缘膜 118，其中没有被第一形状的导电层 119-123 覆盖的区域制得较薄。

随后，进行第二腐蚀处理同时不除去由抗蚀剂组成的掩模。这里，

使用 SF_6 、 Cl_2 和 O_2 作为腐蚀气体，使气体的体积流量各比例制成 24/12/24 (sccm)，将线圈型电极接通 700W 的 RF (13.56MHz) 电源，产生 1.3Pa 压力的等离子体。将电极一侧 (样品台) 也接通 10W 的 RF (13.56MHz) 电源，并施加足够的负自偏置电压。第二腐蚀条件下对 W 的腐蚀速率为 227.3nm/min，对 TaN 的腐蚀速率为 32.1 nm/min，W 对 TaN 的选择率 7.1，对为绝缘膜 118 的 SiON 腐蚀速率为 33.7 nm/min，W 对 SiON 的选择率 6.83。以此方式，当 SF_6 用做腐蚀气体时，由于对绝缘膜 118 的选择率很高，因此可以抑制膜减少。在本例中，在绝缘膜 118 中，仅发生约 8nm 的膜减少。通过第二腐蚀处理，锥角变成 70°。通过第二腐蚀处理形成第二导电层 126b-131b。另一方面，几乎不腐蚀第一导电层，变为第一导电层 126a-131a。应该注意第一导电层 126a-131a 的尺寸几乎与第一导电层 119a-124ad 相同。实际上，虽然有时与第二次腐蚀之前相比第一导电层的宽度减少约 0.3 μm ，即，整个线宽减少约 0.6 μm ，尺寸上几乎没有变化。

此外，代替两层结构，使用三层结构，其中膜厚 50nm 的钨膜、膜厚 500nm 的膜厚的铝-硅 (Al-Si) 合金，以及氮化钛膜依次叠置，对于第一腐蚀处理的第一腐蚀条件，利用 BCl_3 、 Cl_2 和 O_2 作为原材料气体，使气体的体积流量各比例制成 65/10/5 (sccm)，将衬底一侧 (样品台) 接通 300W 的 RF (13.56MHz) 电源，在 1.2Pa 压力下将线圈型电极接通 450W 的 RF (13.56MHz) 电源，产生等离子体，对于第一腐蚀处理的第二腐蚀条件，利用 CF_4 、 Cl_2 和 O_2 作为原材料气体，使气体的体积流量各比例制成 25/25/10 (sccm)，将衬底一侧 (样品台) 接通 20W 的 RF (13.56MHz) 电源，在 1Pa 压力下将线圈型电极接通 500W 的 RF (13.56MHz) 电源，产生等离子体进行约 30 秒的腐蚀，对于第二腐蚀处理，利用 BCl_3 和 Cl_2 作为原材料气体，使气体的体积流量各比例制成 20/60 (sccm)，将衬底一侧 (样品台) 接通 100W 的 RF (13.56MHz) 电源，在 1.2Pa 压力下将线圈型电极接通 600W 的 RF (13.56MHz) 电源，产生等离子体进行腐蚀。

随后，除去由抗蚀剂组成的掩模，进行第一掺杂处理得到图 6D 的状态。通过离子掺杂法和离子注入法进行掺杂处理。离子掺杂法的条件为 1.5×10^{14} atom/cm²，60-100keV 的加速电压，在这些条件下进行。对于赋予 n 型的杂质元素，通常使用磷 (P) 或砷 (As)。此时，

针对赋予 n 型的杂质元素掩蔽第一导电层和第二导电层 126-130, 以自对准方式形成第一杂质区 132-136。在 1×10^{16} 到 $1 \times 10^{17}/\text{cm}^3$ 的密度范围内添加赋予 n 型的杂质元素。这里, 具有与第一杂质区域相同密度的区域也称做 n-区。应该注意在本例中, 除去由抗蚀剂组成的掩模之后, 进行第一掺杂处理。然而, 也可以不除去由抗蚀剂组成的掩模进行第一掺杂处理。

接着, 如图 7A 所示, 形成由抗蚀剂组成的掩模 137-139, 进行第二掺杂处理。掩模 137 为保护形成 p 沟道型 TFT 的驱动电路和它的周边区的半导体层的沟道形成区的掩模, 掩模 138 为保护形成 n 沟道型 TFT 的驱动电路之一的半导体层的沟道形成区的掩模, 掩模 139 为保护形成 TFT 的像素部分和它的周边区以及用于保持容量 (retention volume) 的半导体层的沟道形成区的掩模。

在第二掺杂处理中离子掺杂的条件为剂量 $1.5 \times 10^{14} \text{ atom}/\text{cm}^2$, 60-100keV 的加速电压, 在这些条件下掺磷 (P)。这里, 通过利用第二导电层 126b-128b 作为掩模, 以自对准方式在各半导体层上形成杂质区。不必说, 用掩模 137-139 覆盖的区域不添加杂质。由此, 形成第二杂质区 140-142 和第三杂质区 144。在 1×10^{20} 到 $1 \times 10^{21}/\text{cm}^3$ 的密度范围内将赋予 n 型的杂质元素添加到第二杂质区 140-142。这里, 与第一杂质区域具有相同密度的区域也称做 n+区。

此外, 由第一导电层以低于第二杂质区的密度形成第三杂质区, 在 1×10^{18} 到 $1 \times 10^{19}/\text{cm}^3$ 的密度范围内添加赋予 n 型的杂质元素。应该注意对于第三杂质区, 由于使杂质穿过部分第一导电层并进行掺杂进行掺杂, 因此它具有杂质密度朝锥形部分的端部杂质密度增加的密度梯度。这里, 与第一杂质区域具有相同密度的区域也称做 n-区。此外, 杂质元素没有添加到通过第二掺杂处理由掩模 138 和 139 覆盖的区域。因此, 这些区域变成第一杂质区 145 和 146。

接着, 除去由抗蚀剂组成的掩模 137-139, 新形成由抗蚀剂组成的掩模 148-150, 如图 7B 所示, 进行第三掺杂处理。

在驱动电路中, 通过以上介绍的第三掺杂处理形成第四杂质区 151, 152 和第五杂质区 153, 154, 其中将赋予 p 导电类型的杂质元素添加到形成 p 沟道型 TFT 和形成保持容量的半导体层。

然而, 赋予 p 导电类型的杂质元素 1×10^{20} 到 $1 \times 10^{21}/\text{cm}^3$ 的密

度范围添加到第四杂质区 151, 152。应该注意第四杂质区 151, 152 在前面步骤中已添加磷(P)的区域(n-区), 但添加 1.5 到 3 合并(fold)密度的赋予 p 型的杂质元素。这里, 与第四杂质区域具有相同密度的区域也称做 p+区。

- 5 此外, 在与第二导电层 127a 的锥形部分重叠的区域上形成第五杂质区 153, 154。在 1×10^{18} 到 $1 \times 10^{20}/\text{cm}^3$ 的密度范围内添加赋予 n 型的杂质元素。这里, 与第五杂质区域具有相同密度的区域也称做 p 区。

10 到以上介绍的步骤, 具有 n 型或 p 型导电类型的杂质区形成在各半导体层上。导电层 126-129 变为 TFT 的栅电极。此外, 导电层变为像素部分中形成保持容量的电极之一。此外, 导电层 131 形成像素部分中的源布线。

15 随后, 形成覆盖几乎整个表面的绝缘膜(未示出)。在本例中, 通过等离子体 CVD 法形成 50nm 膜厚的氧化硅膜。不必说, 该绝缘膜不限于氧化硅膜, 也可以使用其它含硅绝缘膜做为单层或叠层结构。

接着, 进行激活处理添加到各半导体层的杂质元素的步骤。通过使用灯光源的快速热退火方法(RTA法)、或从背面照射 YAG 激光或准分子激光的方法、或这些方法的组合的方法进行该激活步骤。

20 此外, 在本例中, 虽然示出了以上介绍的激活之前形成绝缘膜的例子, 但也可以在以上介绍的激活之后进行该步骤。

25 接下来, 形成由氮化硅组成的第一层间绝缘膜 155, 进行热处理(在 300-550℃进行 1-12 小时的热处理), 以及氢化半导体层的步骤(图 7C)。该步骤为通过含在第一层间绝缘膜 155 中的氢终止半导体层的悬空键。无论是否存在由氧化硅组成的绝缘膜(未示出), 都可以氢化半导体层。然而, 由于在本例中, 主要成分为铝的材料用做第二导电层, 因此热处理条件很重要, 以便第二导电层能够承受氢化步骤。对于其它的氢化方法, 可以进行等离子体氢化(使用等离子体激活氢)。

30 随后, 在第一层间绝缘膜 155 上形成由有机绝缘材料组成的第二层间绝缘膜 156。在本例中, 形成膜厚 1.6μm 的丙烯酸树脂膜。接着, 形成到达源布线 131 的接触孔、到达导电层 129, 130 的接触孔以及到达各杂质区的接触孔。在本例中, 依次进行几个腐蚀工艺。在本例中,

利用第一层间绝缘膜作为腐蚀终止层腐蚀第二层间绝缘膜之后，利用绝缘膜（未示出）腐蚀第一层间绝缘膜之后腐蚀绝缘膜（未示出）。然后，然后使用 Al、Ti、Mo、W 等形成布线和像素电极。对于电极和像素电极的这些材料，优选主要成分为 Al 或 Ag 的膜或反射性优良的材料例如它们的叠层等。由此，形成源电极或漏电极 157-162、栅极布线 164、连接布线 163 和像素电极 165。

如上所述，可以在相同的基片上形成具有 n 沟道型 TFT210、p 沟道型 TFT202 和 n 沟道型 TFT203 的驱动电路 206、具有由 n 沟道型 TFT 和保持容量 205 组成的像素 TFT204 的像素部分 207（图 8）。在本说明书中，为方便起见，这种基片称做有源矩阵基片。

在像素部分 207 上，像素 TFT204（n 沟道型 TFT）具有沟道形成区 169、在形成栅电极的导电层 129 的外部形成的第一杂质区（n-区）147，以及起源区或漏区作用的第二杂质区（n+区）142, 171。此外，第四杂质区 152、第五杂质区 154 形成在半导体层上作为保持容量 205 的一个电极。利用绝缘膜（与栅绝缘膜相同的膜）作为介质由第二电极 130 和半导体层 152、154 和 170 形成保持容量 205。

此外，在驱动电路 206 中，n 沟道型 TFT201（第一 n 沟道型 TFT）具有沟道形成区 166、借助绝缘膜与形成栅电极的导电层 126 的一部分重叠的第三杂质区（n 区）144，以及作为源区或漏区的第二杂质区（n+区）140。

此外，在驱动电路 206 中，p 沟道型 TFT202 具有沟道形成区 167、借助绝缘膜与形成栅电极的导电层 127 的一部分重叠的第五杂质区（p 区）153，以及作为源区或漏区的第四杂质区（p+区）151。

此外，在驱动电路 206 中，n 沟道型 TFT203（第一 n 沟道型 TFT）具有沟道形成区 168、在形成栅电极的导电层 128 的外部形成的第一杂质区（n-区）146，以及作为源区或漏区的第二杂质区（n+区）141。

通过适当地组合这些 TFT201-203，形成移位寄存器电路、缓冲电路、电平移动电路、锁存电路等，并且可以形成驱动电路 206。例如，通过互补地连接 n 沟道型 TFT201 和 p 沟道型 TFT202 形成 CMOS 电路。特别是，对于驱动电压高的缓冲电路，为了防止由于热载流子效应造成的退化，n 沟道型 TFT203 的结构很适合。

此外，对于可靠性被认为是头等重要的电路，为 GOLD 结构的 n 沟

考数字 403 对应于图 8 中的参考数字 103, 图 9A 中的参考数字 404a 对应于图 8 中的参考数字 201 和 202, 图 9A 中的参考数字 404b 对应于图 8 中的参考数字 204, 图 9A 中的参考数字 405b 分别对应于图 8 中的参考数字 165。

5 首先, 根据例 1, 得到图 8 状态的有源矩阵基片之后, 在图 8 的有源矩阵基片上形成取向膜 406a, 进行摩擦处理。应该注意在本例中, 形成取向膜之前, 通过构图例如丙烯酸树脂等有机树脂膜在需要的位置形成保持基片间隔的柱形 (未示出) 的间隔层。此外, 代替柱形隔离层, 也可以在基片的整个表面上分布球形间隔层。

10 随后, 制备将成为支撑体 407 的相对基片。在该相对基片上提供有根据各像素设置彩色层和辐射屏蔽层的滤色片 (未示出)。此外, 辐射屏蔽层提供在部分驱动电路上。提供覆盖所述彩色层和辐射屏蔽层的平坦化膜 (未示出)。接着, 由透明导电膜组成的相对电极 408 形成在像素部分中的平坦化膜上, 取向膜 406b 形成在相对基片的整个表面上, 进行摩擦处理。

15 然后, 形成有像素部分和驱动电路的有源矩阵基片 400 和支撑体 407 用将成为粘结层 409 的密封介质粘贴在一起。在密封介质内, 混入填料, 借助所述填料和柱形间隔层, 两片基片一均匀的间隔粘贴在一起。然后, 在基片之间, 注入液晶材料 410 并用密封剂 (未示出) 完全密封 (图 9B)。

20 之后, 通过物理方式拽掉已提供有氮化物层或金属层 401 的基片 400 (图 9C)。由于氧化层 402 的膜应力和氮化物层或金属层 401 的膜应力不同, 因此用较小的力就可以拽开它们。

25 接着, 用由环氧树脂或类似物组成的粘结层 411 将它粘贴在传送体 412 上。在本例中, 通过使用塑料膜基片作为传送体 412 可以将它制得较轻。

30 以此方式, 完成了柔性矩阵型液晶显示器件。然后, 如果需要, 将柔性基片 412 切割成需要的形状。此外, 使用公知的技术适当地提供极化板 (未示出) 或类似物。之后, 使用公知的技术粘贴 FPC (未示出)。

例 3

在例 2 中, 示出了粘贴作为支撑体的相对基片和注入液晶之后,

道型 TFT 201 的结构很适合。

此外，由于通过提高半导体膜的表面平坦度可以增强可靠性，因此在具有 GOLD 结构的 TFT 中，通过减少借助栅绝缘膜与栅电极重叠的杂质区面积也可以获得足够的可靠性。

- 5 具体地，在具有 GOLD 结构的 TFT 中，通过减少为栅电极锥形部分的尺寸可以获得足够的可靠性，当栅绝缘膜较薄时，寄生电容增加。然而，栅电极（第一导电层）锥形部分的尺寸较小，寄生电容减少，f 特性（频率特性）也增强，进而可以高速操作，TFT 得到足够的可靠性。

- 10 应该注意同样在像素部分 207 的像素 TFT 中，通过第二激光束的照射可以实现 OFF 态电流减少和变化减少。

此外，在本例中，显示了制备形成反射型显示器件的有源矩阵基片的例子，但当通过透明导电膜形成像素电极时，虽然光掩模的数量增加一片，但可以形成透明型显示器件。

- 15 此外，在本例中，使用玻璃基片，但不必特别限定。可以使用石英基片、半导体基片、陶瓷基片和金属基片。

此外，得到图 8 的状态之后，如果提供在氧化层 102 上含 TFT 的层（剥离层）具有足够的机械强度，那么基片 100 可以拽掉。在本例中，由于剥离层的机械强度不够，因此优选粘贴固定剥离层的支撑体（未示出）之后，剥离掉剥离层。

- 20 例 2

在本例中，通过从例 1 中制备的有源矩阵基片上剥离掉基片 100 制备有源矩阵型液晶显示器件，并如下面将介绍的用塑料基片粘贴它。用图 9 介绍。

- 25 在图 9A 中，参考数字 400 表示基片，参考数字 401 表示氮化物层或金属层，参考数字 402 表示氧化层，参考数字和字符 403 表示初始覆盖绝缘层，参考数字 404a 表示驱动电路 413 的元件，参考数字 404b 表示像素部分 414 的元件 404b，参考数字 405 表示像素电极。这里术语“元件”是指有源矩阵型液晶显示器件中像素的开关元件使用的半导体元件（通常为 TFT）或 MIM 元件。图 9A 中所示的有源矩阵基片为简化的图 8 所示有源矩阵基片，图 8 中的基片 100 对应于图 9A 中的基片 400。类似地，图 9A 中的参考数字 401 对应于图 8 中的参考数字 101，图 9A 中的参考数字 402 对应于图 8 中的参考数字 102，图 9A 中的参
- 30

然后,形成有像素部分和驱动电路的塑料膜基片 507 和支撑体 510 用将成为粘结层 512 的密封介质粘贴在一起(图 10D)。在密封介质内,混入填料,借助所述填料和柱形间隔层,两片基片一均匀间隔粘贴在一起。然后,在基片之间,注入液晶材料 513 并用密封剂(未示出)完全密封(图 10D)。对于液晶材料 513,可以使用公知的液晶材料。

以此方式,完成了柔性矩阵型液晶显示器件。然后,如果需要,将柔性基片 412 切割成需要的形状。此外,使用公知的技术适当地提供极化板(未示出)或类似物。之后,使用公知的技术粘贴 FPC(未示出)。

10 例 4

参考图 11 中的俯视图介绍通过例 2 或例 3 得到的液晶组件的结构。例 2 中的基片 412 或例 3 中的基片 507 对应于基片 301。

像素部分 304 设置在基片 301 的中央。驱动源极信号线的源极信号线驱动电路 302 设置在像素部分 304 上。驱动栅极信号线的栅极信号线驱动电路 303 设置在像素部分 304 上的左边和右边。虽然在本例中栅极信号线驱动电路 303 相对于像素部分对称,但是液晶组件中也可以仅有一个栅极信号线驱动电路设置在像素部分的一边。对于以上两种选择,设计者可以根据液晶组件的基片尺寸等选择更适合的布局。然而,就电路工作的可靠性、驱动效率等而言,优选图 11 所示的栅极信号线驱动电路的对阵布局。

信号由柔性印制电路板(FPC) 305 输入到驱动电路。通过在层间绝缘膜和树脂膜中开出接触孔并形成连接电极 309 之后,压入 FPC305 穿过各向异性导电膜等以到达设置在基片 301 给定位置的布线。在本例中连接布线由 ITO 形成。

25 沿环绕驱动电路和像素部分的基片周边施加密封剂 307。通过密封剂 307 相对基片粘接到基片 301,同时预先在膜基片上形成间隔层,以保持两个基片之间的距离不变。通过没有被密封剂 307 覆盖的基片区域注入液晶元件。然后通过密封材料 308 密封基片。通过以上步骤完成了液晶组件。

30 虽然在这里显示的例子中在膜基片上形成了所有的驱动电路,但是一些 IC 也可以用做一些驱动电路。

该例可与例 1 结合。

剥离基片并粘贴塑料基片作为传送体的一个例子。然而，在本例中，介绍形成图 8 所示的有源矩阵基片之后，剥离基片，塑料基片作为第一传送体以及塑料基片作为第二传送体粘贴在一起的例子。使用图 10 进行介绍。

5 在图 10A 中，参考数字 500 表示基片，参考数字 501 表示氮化物层或金属层，参考数字 502 表示氧化层，参考数字和字符 503 表示初始覆盖绝缘层，参考数字 504a 表示驱动电路 514 的元件，参考数字 504b 表示像素部分 515 的元件 {504b?}，参考数字 505 表示像素电极。图 10A 中所示的有源矩阵基片为简化的图 8 所示有源矩阵基片，图 8 中的
10 基片 100 对应于图 9A 中的基片 500。类似地，图 10A 中的参考数字 501 对应于图 8 中的参考数字 101，图 10A 中的参考数字 402 对应于图 8 中的参考数字 102，图 10A 中的参考数字 503 对应于图 8 中的参考数字 103，图 10A 中的参考数字 504a 对应于图 8 中的参考数字 201 和 202，图 10A 中的参考数字 504b 对应于图 8 中的参考数字 204，图 10A
15 中的参考数字 505b 分别对应于图 8 中的参考数字 165。

首先，根据例 1，得到图 8 状态的有源矩阵基片之后，通过物理方式拽掉已提供有氮化物层或金属层 501 的基片 500 (图 10B)。由于氧化层 502 的膜应力和氮化物层或金属层 501 的膜应力不同，因此用较小的力就可以拽开它们。

20 接着，用由环氧树脂或类似物组成的粘结层 506 将它粘贴在传送体 507 (第一传送体) 上。在本例中，通过使用塑料膜基片作为传送体 507 可以将它制得较轻 (图 10C)。

随后，形成取向膜 508 并进行摩擦处理。应该注意在本例中，形成取向膜之前，通过构图例如丙烯酸树脂等有机树脂膜在需要的位置形成保持基片间隔的柱形 (未示出) 的间隔层。此外，代替柱形隔离层，
25 也可以在基片的整个表面上分布球形间隔层。

随后，制备将成为支撑体 510 (第二支撑体) 的相对基片。在该相对基片上提供有根据各像素设置彩色层和辐射屏蔽层的滤色片 (未示出)。此外，辐射屏蔽层提供在部分驱动电路上。提供覆盖所述彩色层和辐射屏蔽层的平坦化膜 (未示出)。接着，由透明导电膜组成的
30 相对电极 509 形成在像素部分中的平坦化膜上，取向膜 508b 形成在相对基片的整个表面上，进行摩擦处理。

例 5

例 1 示出了由反射金属材料形成像素电极的反射性显示器件的一个例子。在本例中显示的是像素电极由透光导电膜形成的透光显示器件的一个例子。

- 5 直到形成层间绝缘膜的步骤的制造工艺都与例 1 的工艺相同，因此在这里省略了介绍。根据例 1 形成层间绝缘膜之后，由透光导电膜形成像素电极 601。透光导电膜的例子包括 ITO（氧化铟锡合金）膜、氧化铟-氧化锌合金（ $\text{In}_2\text{O}_3\text{-ZnO}$ ）膜、氧化锌（ ZnO ）等。

- 10 此后，在层间绝缘膜 600 中形成接触孔。接下来形成与像素电极重叠的连接电极 602。连接电极 602 通过接触孔连接到漏区。同时形成连接电极，形成其它 TFT 的源电极或漏电极。

虽然在这里显示的例子中在膜基片上形成了所有的驱动电路，但是一些 IC 也可以用做一些驱动电路。

- 15 如上所述完成有源矩阵基片之后，使用该有源矩阵基片剥离基片以粘接塑料基片，根据例 2-4 制造液晶组件。液晶组件提供有背光 604 和导光板 605，并由盖板 606 覆盖，完成了图 12 所示部分剖面图的有源矩阵液晶显示器件。使用粘接剂或有机树脂将盖粘接到液晶组件。当将塑料基片粘接到相对基片时，给基片作框架以便框架和基片之间的空间填充用于粘接的有机树脂。由于显示器件为透光型，因此塑料
- 20 基片和相对基片的每一个都需要粘接极化板 603。

该例可以与例 1 到 4 组合。

例 6

在本例中，制备具有形成在塑料基片上有机发光器件（OLED）的发光器件的一个例子显示在图 13 中。

- 25 在图 13A 中，参考数字 600 表示基片，参考数字 601 表示氮化物层或金属层，参考数字 602 表示氧化层，参考数字和字符 603 表示初始覆盖绝缘层，参考数字 604a 表示驱动电路 611 的元件，参考数字 604b 和 604c 表示像素部分 612 的元件 {504b?}，参考数字 605 表示 OLED（有机发光器件）。这里术语“元件”是指有源矩阵型液晶显示器件
- 30 中像素的开关元件使用的半导体元件（通常为 TFT）或 MIM 元件等。然后形成覆盖这些元件的层间绝缘膜 606。优选层间绝缘膜 606 比形成膜之后的表面平坦。应该注意不需要提供层间绝缘膜 606。

然后, 如果需要, 具有柔性的支撑体 608 和传送体 610 切割成需要的形状。之后, 使用公知的技术粘贴 FPC (未示出)。

例 7

5 在例 6 中, 示出了粘贴支撑体之后, 剥离基片并粘贴作为传送体的塑料基片的一个例子。然而, 在本例中, 将示出基片剥离之后, 粘贴作为第一传送体的塑料基片和作为第二传送体的塑料基片, 以及制备配备 OLED 的发光器件的一个例子。参考图 14 进行介绍。

10 在图 14A 中, 参考数字 700 表示基片, 参考数字 701 表示氮化物层或金属层, 参考数字 702 表示氧化层, 参考数字和字符 703 表示初始覆盖绝缘层, 参考数字 704a 表示驱动电路 711 的元件, 参考数字 704b 和 704c 表示像素部分 712 的元件, 参考数字 705 表示 OLED (有机发光器件)。这里术语“元件”是指有源矩阵型液晶显示器件中像素的开关元件使用的半导体元件 (通常为 TFT) 或 MIM 元件等。然后形成覆盖这些元件的层间绝缘膜 706。优选层间绝缘膜 706 比形成膜之后的表面平坦。应该注意不需要提供层间绝缘膜 706。

15 应该注意可以根据实施例 2 到 4 形成提供在基片 700 上的参考数字 701-703。

可以根据以上介绍的例 1 的 n 沟道型 TFT201 和/或以上介绍的 p 沟道型 TFT202 制备这些元件 (包括 704a、704b 和 704c)。

20 根据以上介绍的方法, 得到图 14A 的状态, 通过物理方式拽掉已提供有氮化物层或金属层 701 的基片 700 (图 14BC)。由于氧化层 702 的膜应力和氮化物层或金属层 701 的膜应力不同, 因此用较小的力就可以拽开它们。

接着, 用由环氧树脂或类似物组成的粘结层 709 将它粘贴在传送体 (第一传送体) 710 上。在本例中, 通过使用塑料膜基片作为传送体 25 710 可以将它制得较轻。

30 随后, 使用粘结层 707 粘贴基底构件 (第二传送体) 708 (图 14C)。在本实施例中, 塑料基片用做支撑体 708。具体地, 对于传送体 710 和基底构件 708, 可以使用具有 10 μ m 以上厚度的树脂基片, 例如, 聚醚砜 (PES)、聚碳酸酯 (PC)、聚对苯二甲酸乙二酯 (PET)、或聚萘二甲酸乙二酯 (PEN)。应该注意当从 OLED 看基底构件 708 和粘结层 707 位于观察者一侧 (发光器件的使用者一侧) 时, 基底构件 708

应该注意可以根据实施例 2 到 4 形成提供在基片 600 上的参考数字 601-603。

可以根据以上介绍的例 1 的 n 沟道型 TFT201 和/或以上介绍的 p 沟道型 TFT202 制备这些元件 (包括 604a、604b 和 604c)。

- 5 OLED605 具有通过施加电场产生电致发光的有机化合物 (有机发光材料) 的层 (下文称做有机发光层)、阳极层和阴极层。虽然对于有机化合物中的电致发光, 当由单激发态返回到基态时产生发光 (荧光), 当由三重态返回到基态时产生发光 (磷光), 本发明的发光器件使用以上介绍的一种发光或以上介绍的两种发光。应该注意在本说明书中, 形成在 OLED 的阳极和阴极之间的所有层都限定为有机发光层。具体地, 有机发光层包括发光层、空穴注入层、电子注入层、空穴传输层、电子传输层等。基本上, OLED 具有依次叠置的阳极/发光层/阴极的结构, 除了该结构之外, 还有以下一些结构: 依次叠置阳极/空穴注入层/发光层/阴极或阳极/空穴注入层/发光层/电子传输层/阴极等。
- 10
- 15

- 根据以上介绍的方法, 得到图 13A 的状态, 使用粘结层 607 粘贴支撑体 608 (图 13B)。在本实施例中, 塑料基片用做支撑体 608。具体地, 对于支撑体, 可以使用具有 10 μ m 以上厚度的树脂基片, 例如, 聚醚砜 (PES)、聚碳酸酯 (PC)、聚对苯二甲酸乙二酯 (PET)、或聚萘二甲酸乙二酯 (PEN)。应该注意当从 OLED 看支撑体 608 和粘结层 607 位于观察者一侧 (发光器件的使用者一侧) 时, 支撑基片 608 和粘结层 607 为透光材料。
- 20

- 随后, 通过物理方式拽掉已提供有氮化物层或金属层 601 的基片 600 (图 13C)。由于氧化层 602 的膜应力和氮化物层或金属层 601 的膜应力不同, 因此用较小的力就可以拽开它们。
- 25

接着, 用由环氧树脂或类似物组成的粘结层 609 将它粘贴在传送体 610 上 (图 13D)。在本例中, 通过使用塑料膜基片作为传送体 412 可以将它制得较轻。

- 以此方式, 可以得到夹在具有柔性的支撑体 608 和具有柔性的传送体 610 之间的柔性发光器件。应该注意如果支撑体 608 和传送体 610 由相同的材料制成, 那么热膨胀系数相等, 因此不容易受到温度变化引起的热应力变形的影响。
- 30

和粘结层 707 为透光材料。

以此方式，可以得到夹在具有柔性的基底构件 708 和具有柔性的传送体 710 之间的柔性发光器件。应该注意如果基底构件 708 和传送体 710 由相同的材料制成，那么热膨胀系数相等，因此不容易受到温度变化引起的热应力变形的影响。

然后，如果需要，具有柔性的基底构件 708 和传送体 710 切割成需要的形状。之后，使用公知的技术粘贴 FPC（未示出）。

例 8

在例 6 或例 7 中，示出了柔性发光器件夹在具有柔性的基片之间的一个例子。然而，由于通常由塑料构成的基片容易穿透水分和氧，并且它们会促进有机发光层的退化，因此发光器件的寿命容易缩短。

因此，在本例中，在塑料基片上，提供防止氧和水分渗透到 OLED 的有机发光层内的多个膜（下文称做阻挡膜）和位于以上阻挡膜之间应力比以上阻挡膜小的层（应力释放膜）。在本说明书中，阻挡膜和应力释放膜叠置组成的膜称做“密封膜”。

具体地，提供由无机物质组成的两层或多层阻挡膜（下文称做阻挡膜），并且提供位于相关两层阻挡膜之间具有树脂的应力释放膜（下文称做应力释放膜）。然后，通过在相关的三层或多层绝缘膜上形成 OLED 并紧密地密封形成发光器件。应该注意由于除了基片例 6 和例 7 相同，因此这里省略了介绍。

如图 15 所示，两层或多层阻挡膜提供在膜基片 810 上，此外，应力释放膜提供在相关的两层阻挡膜之间。由此，在膜基片 810 和第二粘结层 809 之间，形成阻挡膜和应力释放膜叠置的密封膜。

这里，通过溅射法在膜基片 810 上以膜的形式形成由氮化硅组成的层作为阻挡膜 811a，在阻挡膜 811a 上以膜的形式形成具有聚酰亚胺的应力释放膜 811b，通过溅射法在应力释放膜 811b 上以膜的形式形成由氮化硅组成的层作为阻挡膜 811c。阻挡膜 811a、应力释放膜 811b 和阻挡膜 811c 叠置的层通常称做密封膜 811。然后使用含元件的剥离层上的第二粘结层 809 将形成有相应密封膜 811 的膜基片 810 粘

贴在一起。

类似地，通过溅射法在膜基片 812 上形成由氮化硅组成的层作为阻挡膜 814a，在阻挡膜 814a 上形成具有聚酰亚胺的应力释放膜 814b。

通过溅射法在应力释放膜 814b 上形成由氮化硅组成的层作为阻挡膜 814c。阻挡膜 814a、应力释放膜 814b 和阻挡膜 814c 叠置的层通常称做密封膜 814。然后使用含元件的剥离层上的第二粘结层 809 将形成有相应密封膜 814 的膜基片 812 粘贴在一起。

- 5 应该注意对于阻挡膜，如果提供两层以上，也是可行的。然后，对于阻挡膜，可以使用氮化硅、氮氧化硅、氧化铝、氮化铝、氮氧化铝或氮氧化硅铝 (AlSiON)。

由于氮氧化硅铝的导热率较高，因此利用它作阻挡膜在元件中产生的热可以有效地排出。

- 10 此外，对于应力释放膜，可以使用具有透明度的树脂。代表性的可以使用的有聚酰亚胺、丙烯、聚酰胺、聚酰亚胺、聚酰亚胺酰胺 (polyimideamide)、苯环丁烷 (benzocyclobutene)、环氧树脂等。应该注意也可以使用除了以上介绍的树脂之外的其它树脂。这里，涂敷热聚合型的聚酰亚胺之后，固化并成型。

- 15 通过引入氮在 0.4Pa 的溅射压力下保持衬底温度为 150℃ 进行氮化硅的膜形成。然后，使用硅做靶，除了氮引入氮和氢进行膜形成。对于氮氧化硅，通过引入氮在 0.4Pa 的溅射压力下保持衬底温度为 150℃ 形成膜。然后，使用硅做靶，除了氮引入氮、二氧化氮和氢进行膜形成。应该注意，对于靶，可以使用氧化硅。

- 20 希望阻挡膜的膜厚在 50nm 到 3μm 的范围内。这里，形成 1μm 厚的氮化硅。

- 25 应该注意阻挡膜的膜形成法不限于溅射法，进行膜形成的人能适当地选择膜形成方法。例如，可以使用 LPCVD 法、等离子体 CVD 法等进行膜形成。此外，希望阻挡膜的膜厚在 200nm 到 2μm 的范围内。这里，形成 1μm 厚的聚酰亚胺。

通过采用其上提供有本例密封膜的塑料基片作为例 6 中的支撑体或传送体 610 或例 7 中的基底构件 708 或传送体 710，OLED 可以完全与空气隔绝，由此几乎能够完全抑制由于氧化有机发光材料的退化，能够极大地增强 OLED 的可靠性。

- 30 例 9

下面参考图 16 的俯视图介绍根据例 6 或例 7 得到的具有 OLED 的组件的构成，也称做 EL 组件的构成。例 7 中的传送体 610 或例 8 中的

传送体 710 对应于膜基片 900。

图 16A 示出了具有 OLED 的组件称做 EL 组件的俯视图，图 16B 为沿图 16A 的线 A-A' 的剖面图。在具有柔性的膜基片 900 上（例如，塑料基片等）形成像素部分 902、源极侧驱动电路 901 以及栅极侧驱动电路 903。根据以上介绍的例子得到这些像素部分和驱动电路。此外，参考数字 918 表示密封部件，参考数字 919 表示 DLC 膜，像素部分和驱动电路部分由密封部件 918 覆盖，它的密封部件由保护膜 919 覆盖。此外，使用密封部件用盖部件 920 密封。盖部件 920 的形状和支撑体的形状不特别限定，可以使用平面、曲面、能够弯曲的表面、或膜形。希望能够承受由于热和外力变形的盖部件 920 于膜基片 900 的材料相同，例如，使用塑料基片，使用图 16 所示的凹形（深度 3-10 μm ）加工的基片。希望进一步加工形成能放置干燥剂 921 的凹形部分（深度 50-200 μm ）。此外，以多图形制造 EL 组件时，将基片和盖部件粘贴在一起之后，使用 CO₂ 激光等切割使端面相互匹配。

此外，这里在图中没有示出，为了防止由于采用的金属层（这里为阴极或类似物）的反射背景反光，在基片 900 上提供由相差板（ $\lambda/4$ 板）和极化板组成称做圆形极化板的圆形极化装置。

应该注意参考数字 908 表示传送输入到源侧驱动电路 901 和栅极侧驱动电路 903 内信号的布线，它从为外部输入端的 FPC（柔性印制电路）接收视频信号和时钟信号。此外，本例的发光器件可以示数字驱动，或模拟驱动，或者视频信号可以是数字信号或模拟信号。应该注意这里仅在图中示出了 FPC，但是印制布线板（PWB）安装在该 FPC 上。限定本说明书中的发光器件不仅包括发光器件的主体也包括 FPC 或 PWB 安装在主体上的状态。此外，虽然复杂的集成电路（存储器、CPU、控制器、D/A 转换器等）能够形成在具有这些像素部分和驱动电路的相同基片上，但制造少量的掩模很难。因此，优选通过 COG（芯片上玻璃）法、TAB（载带自动键合）法或引线键合法安装配备有存储器、CPU、控制器、D/A 转换器等 IC 芯片。

接下来，参考图 16B 介绍剖面图。绝缘膜 910 提供在膜基片 900 上，像素部分 902 和栅极侧驱动电路 903 已形成在绝缘膜 910 上，通过将含像素电极多个像素电连接到控制电流和它的漏极的 TFT 形成像素部分 902。应该注意根据实施例 1-4 中的任何一个剥离形成在基片上

的剥离层之后，粘贴膜基片 900。

此外，使用组合 n 沟道型 TFT913 和 p 沟道型 TFT914 的 CMOS 电路形成栅极侧驱动电路 903。

5 根据以上介绍的例 1 的 n 沟道型 TFT201 和以上介绍的例 1 的 p 沟道型 TFT202 制造这些 TFT（包括 911、913 和 914）。

应该注意对于提供在 TFT 和 OLED 之间的绝缘膜，优选材料不仅能阻挡例如碱金属离子、碱土金属离子等的杂质离子的扩散，也可以主动地吸收例如碱金属离子、碱土金属离子等的杂质离子，此外，材料能够承受以后处理的温度。对于适合这些条件的材料，作为一个例子，
10 列举了含大量氟的氮化硅膜。含在氮化硅膜中的氟密度为 $1 \times 10^{19}/\text{cm}^3$ 以上，优选，氟的组分比在 1 到 5% 的范围内。氮化硅膜中的氟结合到碱金属离子、碱土金属离子等，并在膜中吸收。此外，对于其它的例子，含由锑（Sb）化合物、锡（Sn）化合物、或铟（In）化合物组成的细小颗粒的有机树脂膜，例如也列举了含五氧化锑细小颗粒
15 $(\text{Sb}_2\text{O}_5 \cdot n\text{H}_2\text{O})$ 的有机树脂膜。应该注意该有机树脂膜含有 10-20 μm 平均颗粒直径的细小颗粒，透光度也很高。由该五氧化锑细小颗粒表示的锑化合物容易吸收例如碱金属离子或碱土金属离子。

此外，对于 TFT 的有源层和 OLED 之间的绝缘膜的其它材料，可以使用由 AlN_xO_y 表示的层。通过在氮气、氮化物气体、氮气和氧气混合
20 的气氛中使用氮化铝（AlN）作靶通过溅射法进行膜形成得到氮氧化层（由 AlN_xO_y 表示的层）为含氮在 2.5atm% 到 47.5atm% 范围的膜，特征在于它具有能够阻止水分和氧的效果，此外，具有高导热性和散热效果，而且具有很高的透明度。此外，它可以防止例如碱金属、碱土金属等的杂质渗透到 TFT 的有源层内。

25 像素电极 912 起 OLED 阳极的作用。此外，触排（bank）915 形成在像素电极 912 的两端，发光元件的 EL 层 916 和阳极 917 形成在像素电极 912 上。

对于 EL 层 916，通过自由地组合发光层、电荷注射层或电荷注入层可以形成 EL 层（用于发光并使载流子为此迁移的层）。例如，可以
30 使用低分子系统有机 EL 材料和高分子系统有机 EL 材料。此外，对于 EL 层，可以使用由于单激发态发光（荧光）的发光材料（单态化合物）组成的薄膜，或由于三重激发态发光（磷光）的发光材料（三重态化

合物)组成的薄膜。此外,例如碳化硅等的无机材料能够用做电荷传输层和电荷注射层。对于这些有机 EL 材料和无机材料,可以使用已知的材料。阴极 917 也作为所有的像素共同的布线,并借助连接布线 908 电连接到 FPC909。此外,含在像素部分 902 中和栅极侧驱动电路 903 上的元件都由阴极 917、密封部件 918 以及保护膜 919 覆盖。

应该指出对于密封部件 918,优选如果可能优选能够透过可见光或半透明的材料。此外,希望密封部件 918 为尽可能少穿透水分和氧的材料。

此外,利用密封部件 918 完全覆盖发光元件之后,优选由至少 DLC 膜等组成的保护膜 919 提供在密封部件 918 的表面(露出的表面)上,如图 16 所示。此外,保护膜提供在包括基片背面的整个表面上。这里,需要注意保护膜没有形成在提供外部输入端子(FPC)的那部分上。保护膜不是利用掩模形成,或者没有用带例如 CVD 装置中使用的掩蔽带覆盖外部输入端子部分形成保护膜。

通过用以上介绍结构中的密封部件 918 和保护膜密封发光元件,发光器件可以完全阻止外部影响,它可以防止促进由于水份、氧或类似物发生的 EL 层氧化造成的有机化合物层退化的物质从外部渗透。此外,如果具有高导热性的膜(A10N 膜、A1N 膜等)用做保护膜,那么当它驱动时产生的能够释放。因此可以得到具有高可靠性的发光器件。

然而,像素电极制成阴极,EL 层和阳极叠置,可以设置成在反方向中发光。它的一个例子显示在图 17 中。应该指出,由于俯视图相同,因此省略了图和说明。

下面介绍显示在图 17 中的剖面结构。对于膜基片 1000,使用塑料基片。应该注意根据实施例 1-4 中的任何一个剥离形成在基片上的剥离层之后,粘贴膜基片 1000。绝缘膜 1010 提供在膜基片 1000 上,在绝缘膜 1010 上,形成像素部分和栅极侧驱动电路 1003,通过将含像素电极多个像素电连接到控制电流和它的漏极的 TFT 形成像素部分 1002。此外,使用组合 n 沟道型 TFT1013 和 p 沟道型 TFT1014 的 CMOS 电路形成栅极侧驱动电路 1003。

像素电极 1012 作为发光元件的阴极。此外,触排 1015 形成在像素电极 1012 的两端,发光元件的 EL 层 1016 和阳极 1017 形成在像素

电极 1012 上。

阳极 1017 也作为所有像素的公共布线，并借助连接布线 1008 电连接到 FPC1009。此外，含在像素部分 1002 和栅极侧驱动电路 1003 中的元件由保护膜 1019 覆盖，保护膜由阳极 1017、密封部件 1018 和
5 DLC 等组成。此外，使用粘接剂粘贴盖部件 1021 和基片 1000。此外，在盖部件中提供凹陷部分，干燥剂 1021 放置在盖部件中。

应该指出对于密封部件 1018，优选如果可能优选能够透过可见光或半透明的材料。此外，希望密封部件 1018 为尽可能少穿透水分和氧的材料。

10 此外，在图 17 中，由于像素电极制成阴极，EL 层和阳极叠置，因此发光的方向为图 17 中箭头所指的方向。

此外，这里在图中没有示出，为了防止由于采用的金属层（这里为阴极或类似物）的反射背景反光，在基片 1000 上提供由相差板（ $\lambda/4$ 板）和极化板组成称做圆形极化板的圆形极化装置。

15 由于在本例中，使用在例 1 中得到的高质量电特性和高可靠性的 TFT，可以形成与常规元件相比具有较高可靠性的发光元件。此外，利用具有这种发光元件作为显示部分的发光器件可以得到高性能的电装置。

应该注意本例可以自由地结合例 1、例 7、例 8 或例 9。

20 由于通过物理方式从基片上剥离，因此本发明能增加元件的可靠性，同时不损伤半导体层。

此外，本发明不仅能够剥离具有较小面积的剥离层，而且也可以优良的产额比剥离整个表面的大面积上剥离层。

25 此外，由于本发明能够通过物理方式容易地剥离，例如能够通过人手拽掉，据说工艺适合于大规模生产。此外，制备制造设备以便进行大规模生产时拽掉剥离层，因此可以低成本制备大尺寸的制造设备。

例 10

30 通过本发明可以完成各种组件（有源矩阵液晶组件、有源矩阵 EL 组件以及有源矩阵 EC 组件）。即，通过实施本发明可以完成所有的电子装置。

以下为所述电子装置：

摄像机；数字摄象机；头戴式显示器（护目镜型显示器）；汽车导航系统；投影仪；汽车音响；个人计算机；便携信息终端（移动式计算机、移动电话或电子书等）等。这些例子显示在图 18 和 19 中。

5 图 18A 为个人计算机，包括：主机 2001；图像输入部分 2002；显示部分 2003；以及键盘 2004。

图 18B 为摄像机，包括主体 2101；显示部分 2102；声音输入部分 2103；操作开关 2104；电池 2005 以及图像接收部分 2106。

图 18C 为移动式计算机，包括主机 2201；摄像部分 2202；图像接收部分 2203；操作开关 2204 以及显示部分 2205。

10 图 18D 为护目镜型显示器，包括主体 2301；显示部分 2302；以及臂部分 2303。

图 18E 为使用记录程序的记录介质（下文称做记录介质）的播放器，包括：肢体 2401；显示部分 2402；扬声器部分 2403；记录介质 2404；操作开关 2405。该装置使用 DVD（数字多用途盘）、CD 等，用于记录介质，能够进行音乐欣赏、电影欣赏、游戏和用于因特网。

15 图 18F 为数字摄象机，包括：主体 2501，显示部分 2502；取景器 2503；操作开关 2504 以及图像接收部分（图中未示出）。

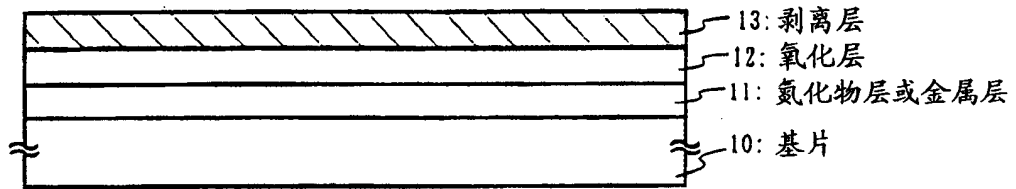
图 19A 为移动电话，包括；主体 2901，声音输出部分 2902；声音输入部分 2903；显示部分 2904；操作开关 2905；天线 2906；以及图像输入部分（CCD、图像传感器等）2907 等。

20 图 19B 为便携书（电子书），包括：主体 3001；显示部分 3002 和 3003；记录介质 3004；操作开关 3005；天线 3006 等。

图 19C 为显示器，包括：主体 3101；支撑部分 3102；以及显示部分 3103 等。

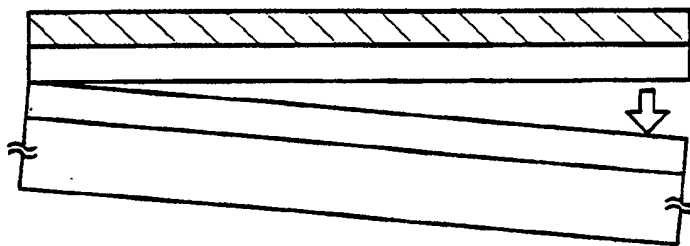
25 此外，图 19C 中显示的显示器 具有小尺寸和中尺寸或大尺寸，例如 5 到 20 英寸的尺寸。此外，为了制造具有所述尺寸的显示部分，优选通过排字印刷机使用一侧上为 1 米的基片大规模生产。

30 如上所述，本发明的应用范围很广，本发明能应用到多种领域的电子装置。注意通过利用例 1 到 9 的构成的任何组合可以获得本例中的电子器件。



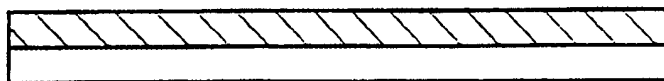
剥离基片 10 之前

图 1A



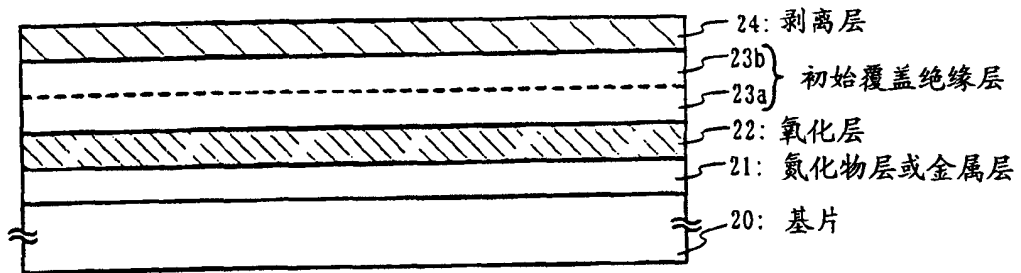
剥离基片 10 的步骤

图 1B



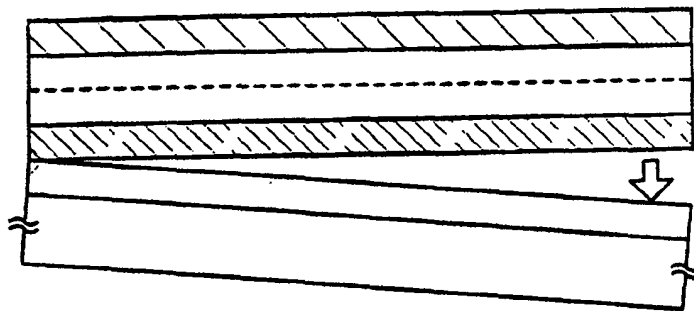
剥离后

图 1C



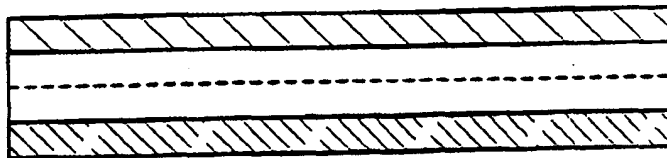
剥离基片 20 之前

图 2A



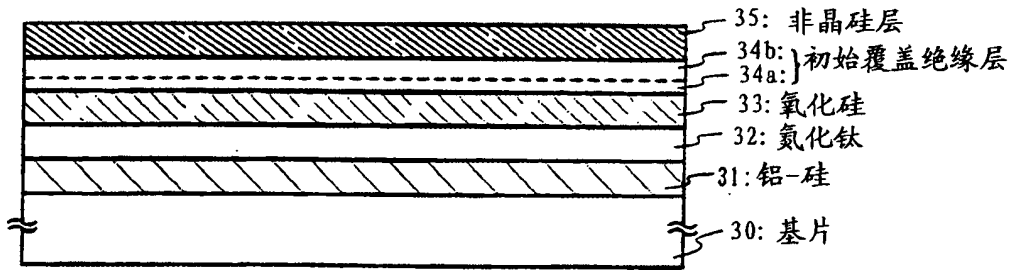
剥离基片 20

图 2B



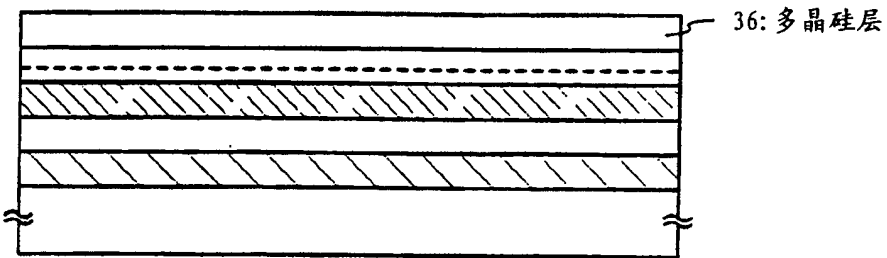
剥离后

图 2C



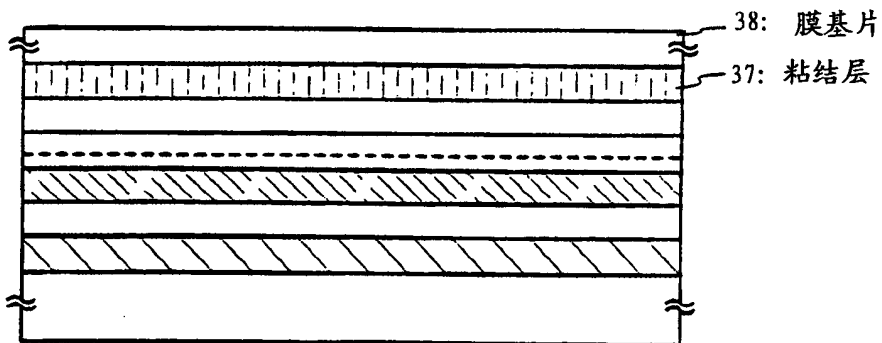
叠层的形成

图 3A



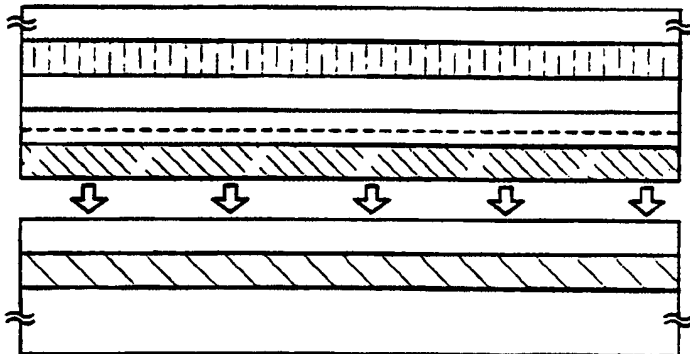
结晶化 (热处理)

图 3B



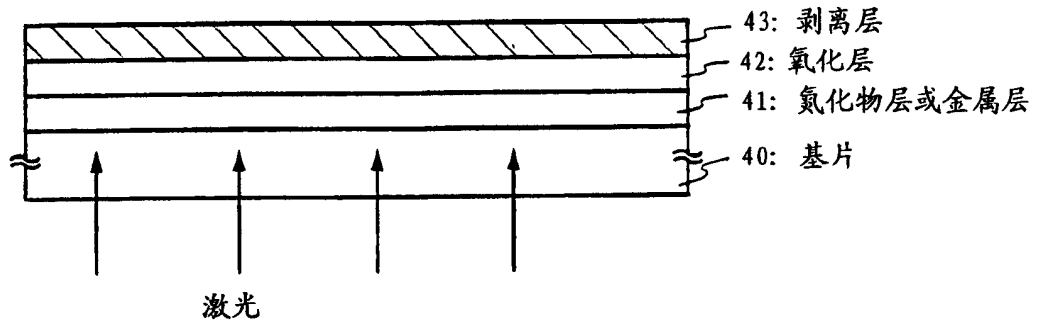
粘贴膜基片 38

图 3C



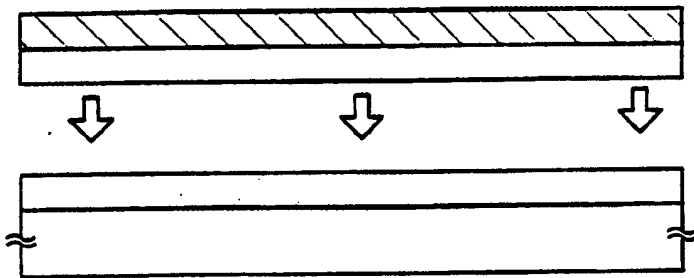
剥离基片 30

图 3D



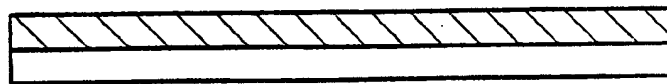
剥离基片 40 之前

图 4A



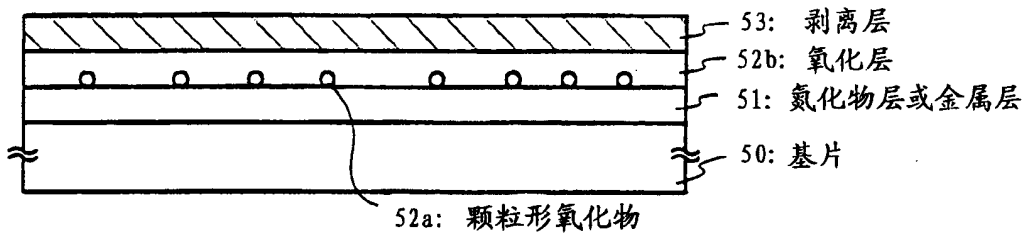
剥离基片 40

图 4B



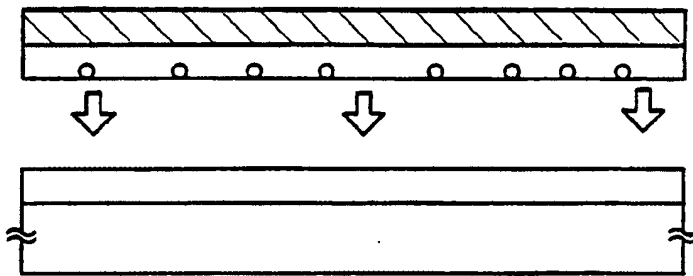
剥离后

图 4C



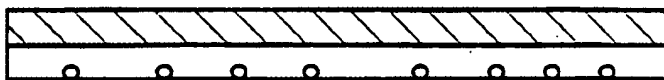
剥离基片 50 之前

图 5A



剥离基片 50

图 5B



剥离后

图 5C

半导体层的形成/绝缘膜的形成/第一导电膜和第二导电膜的形成的形成

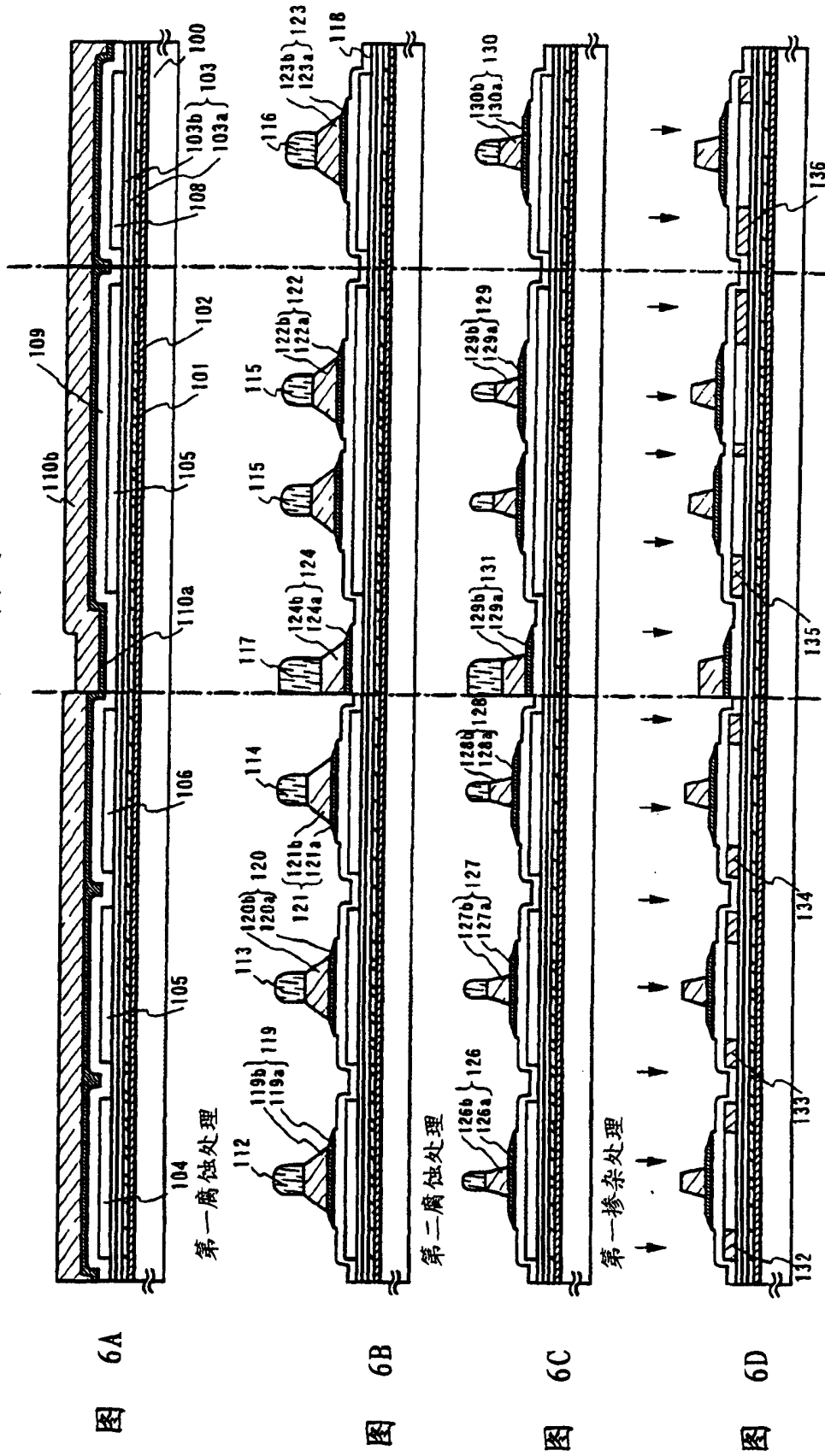
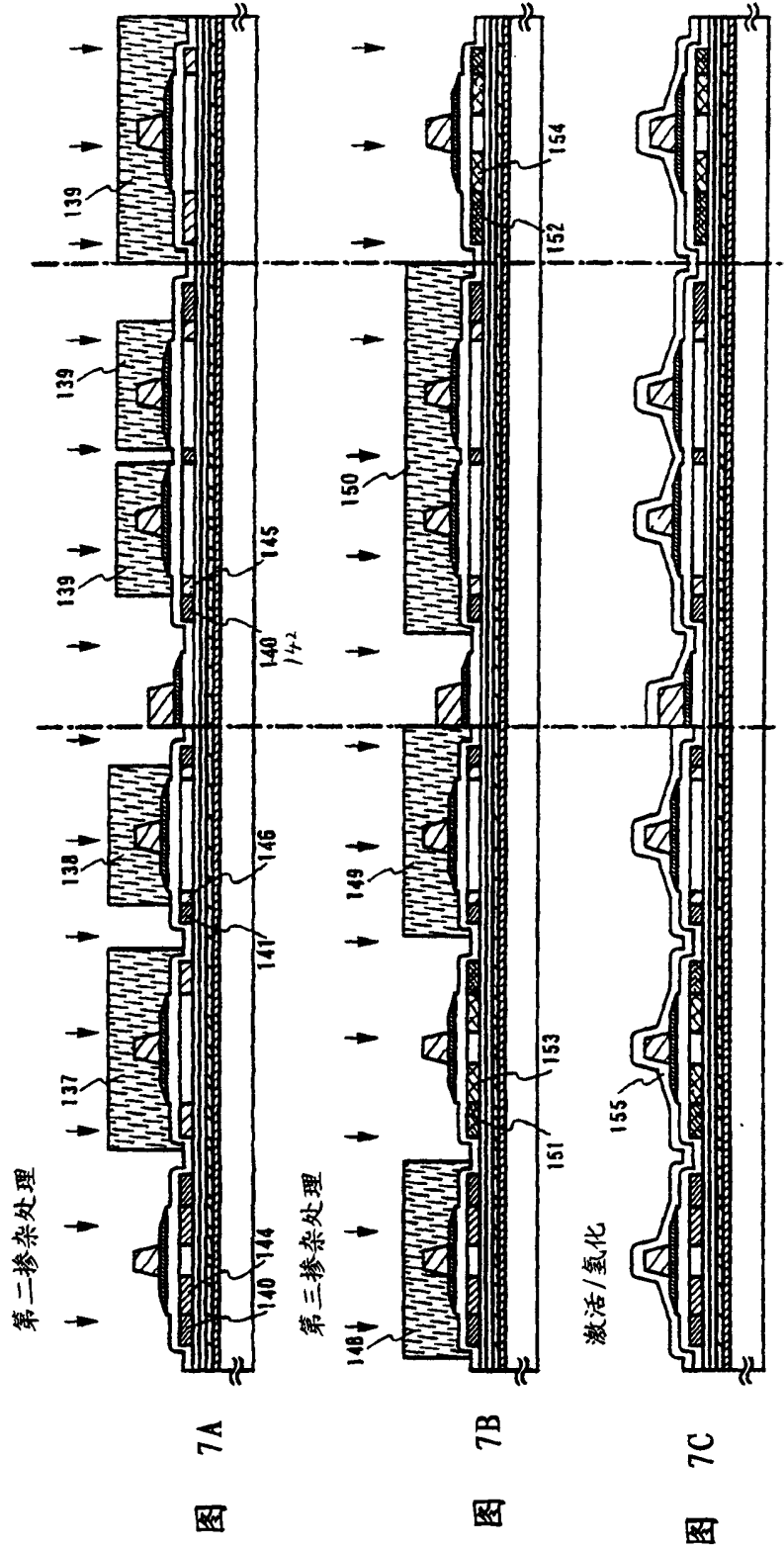


图 6A

图 6B

图 6C

图 6D



层间绝缘膜的形成/像素电极和布线的形成

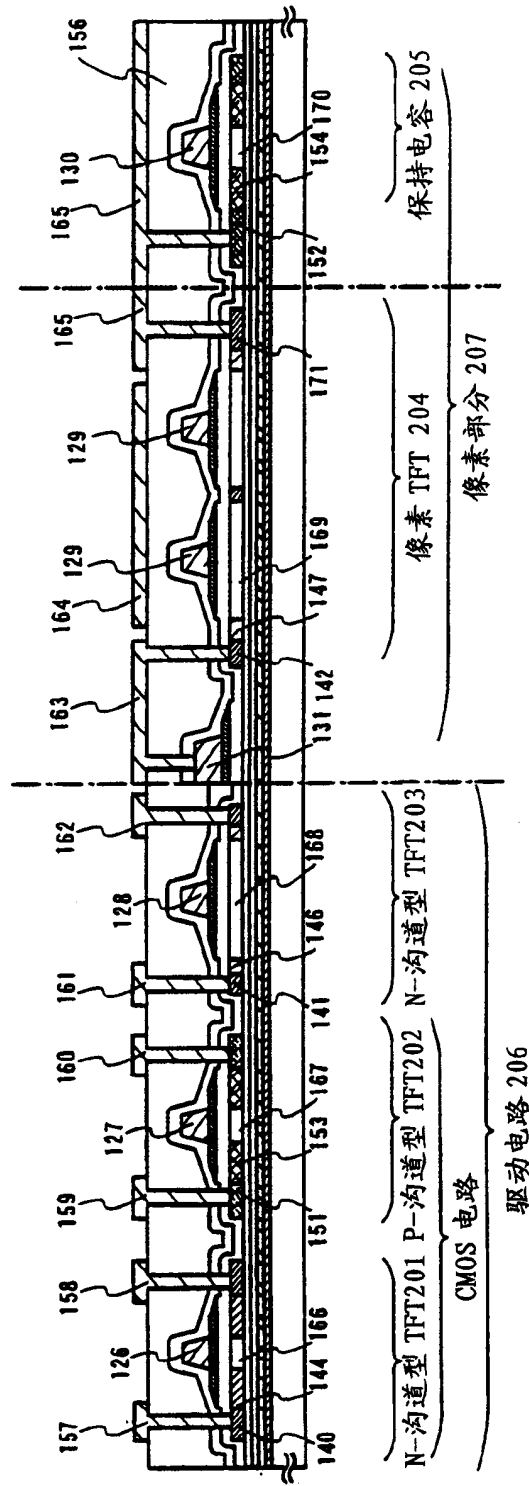
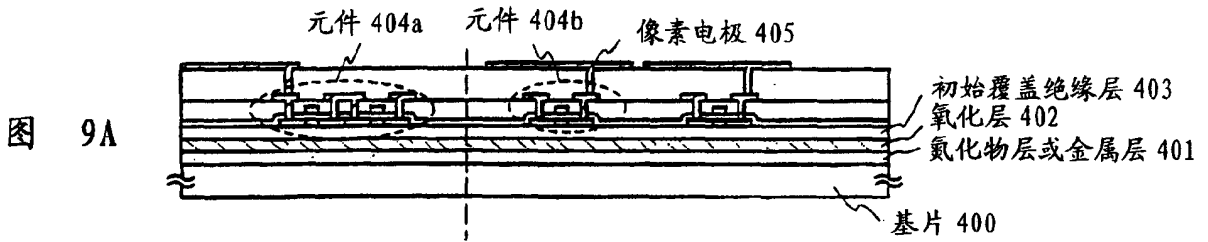
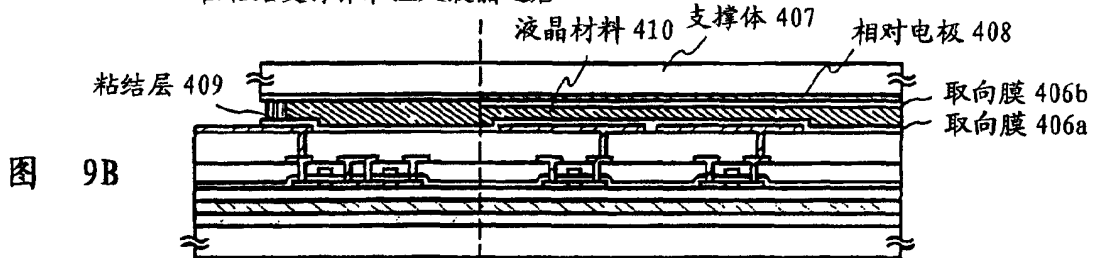


图 8

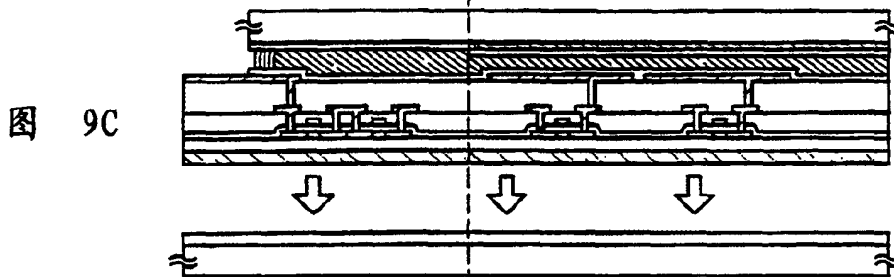
形成有源矩阵基片之后



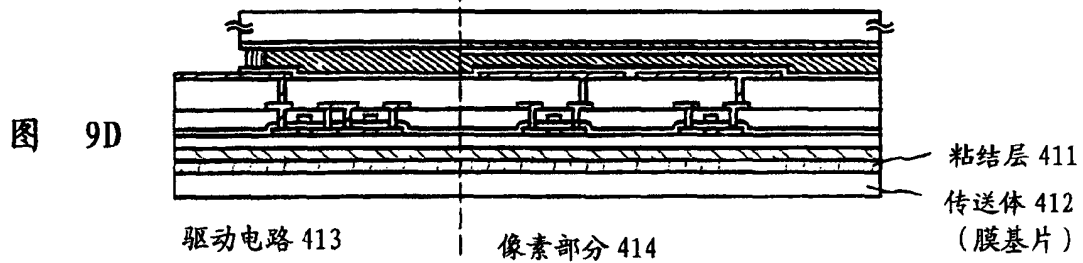
在粘结支撑体和注入液晶之后

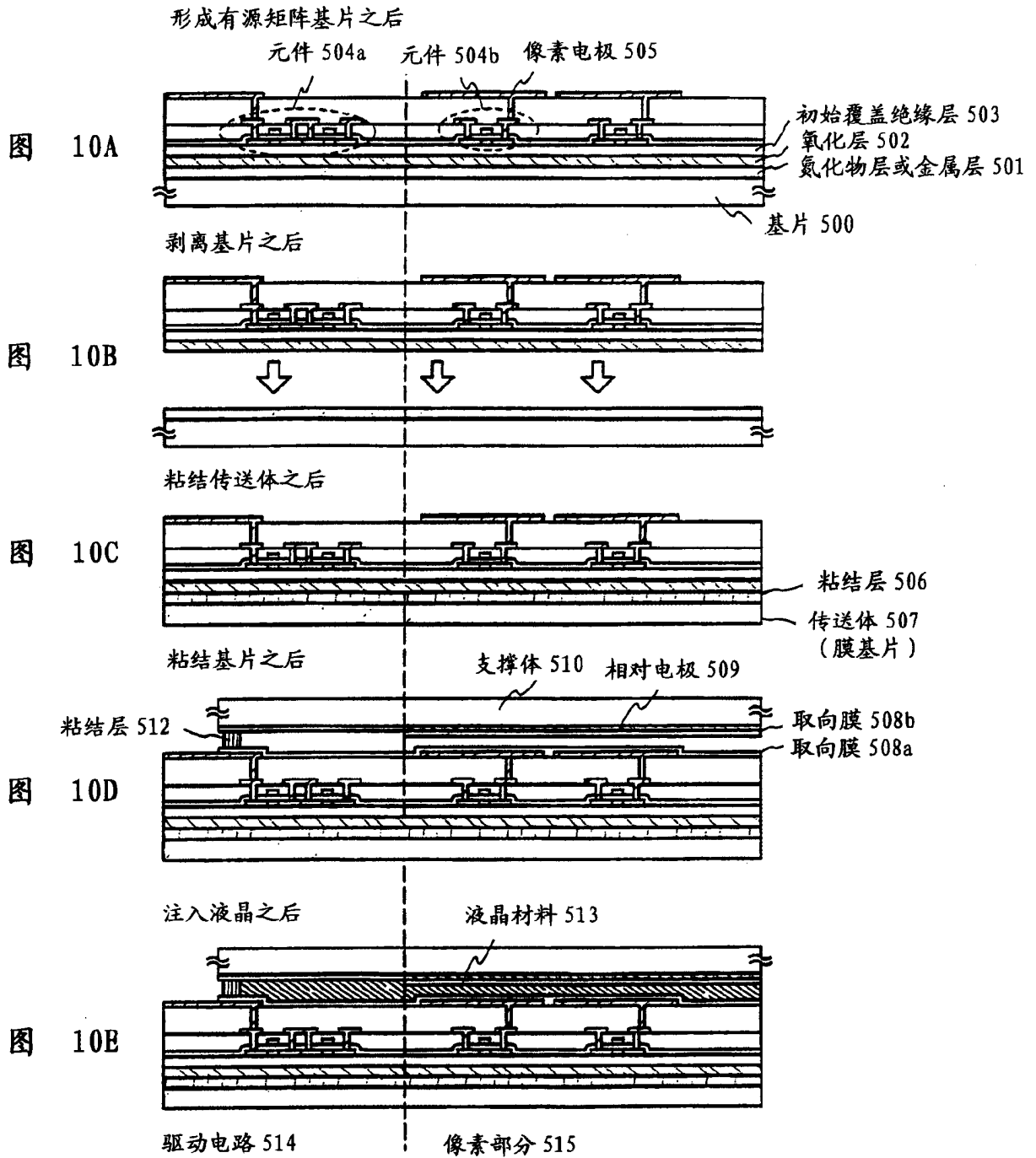


剥离基片之后



粘结传送体之后





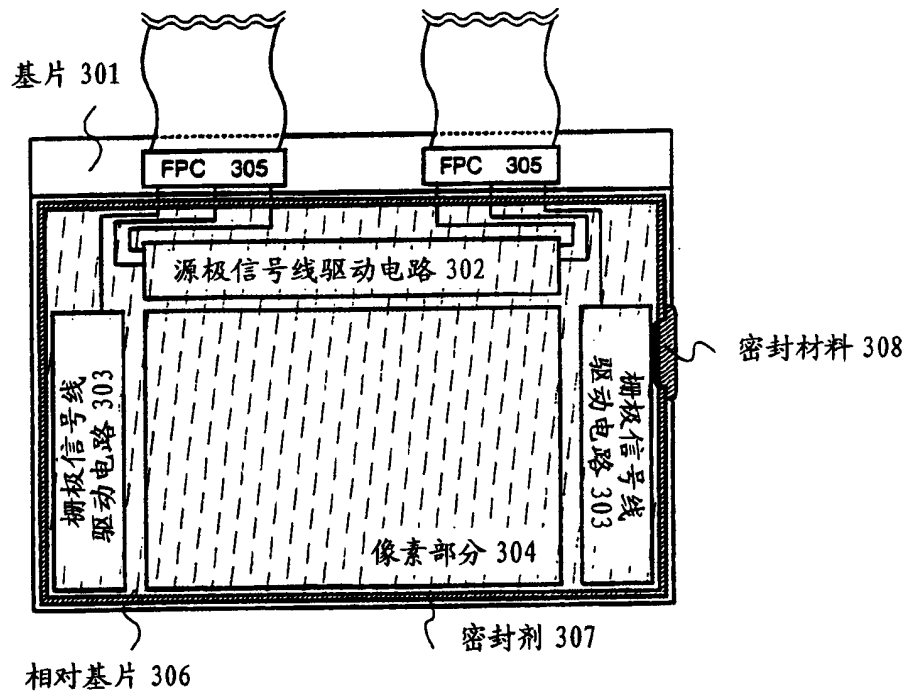


图 11

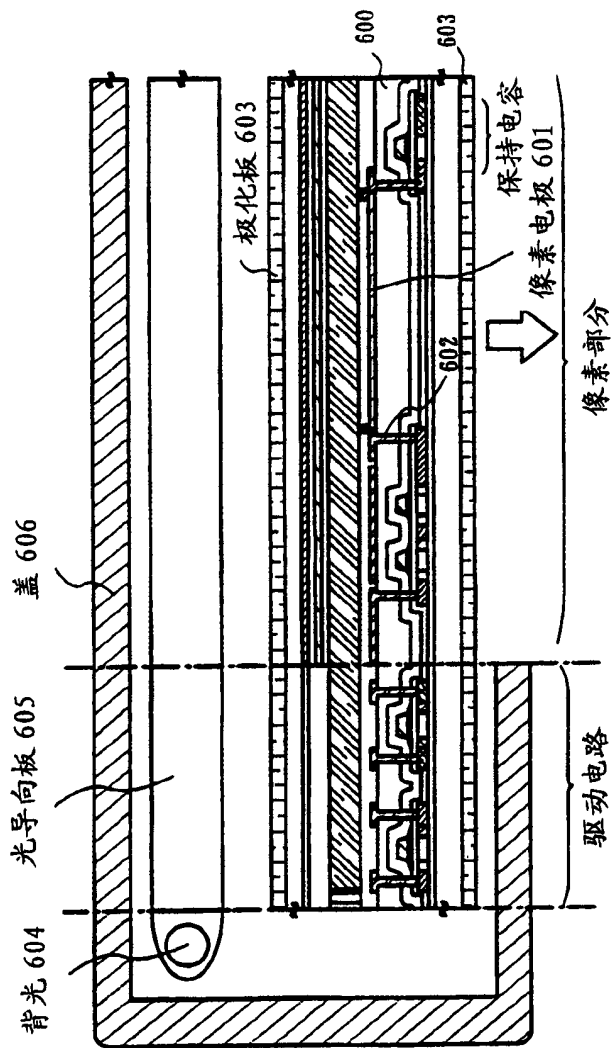
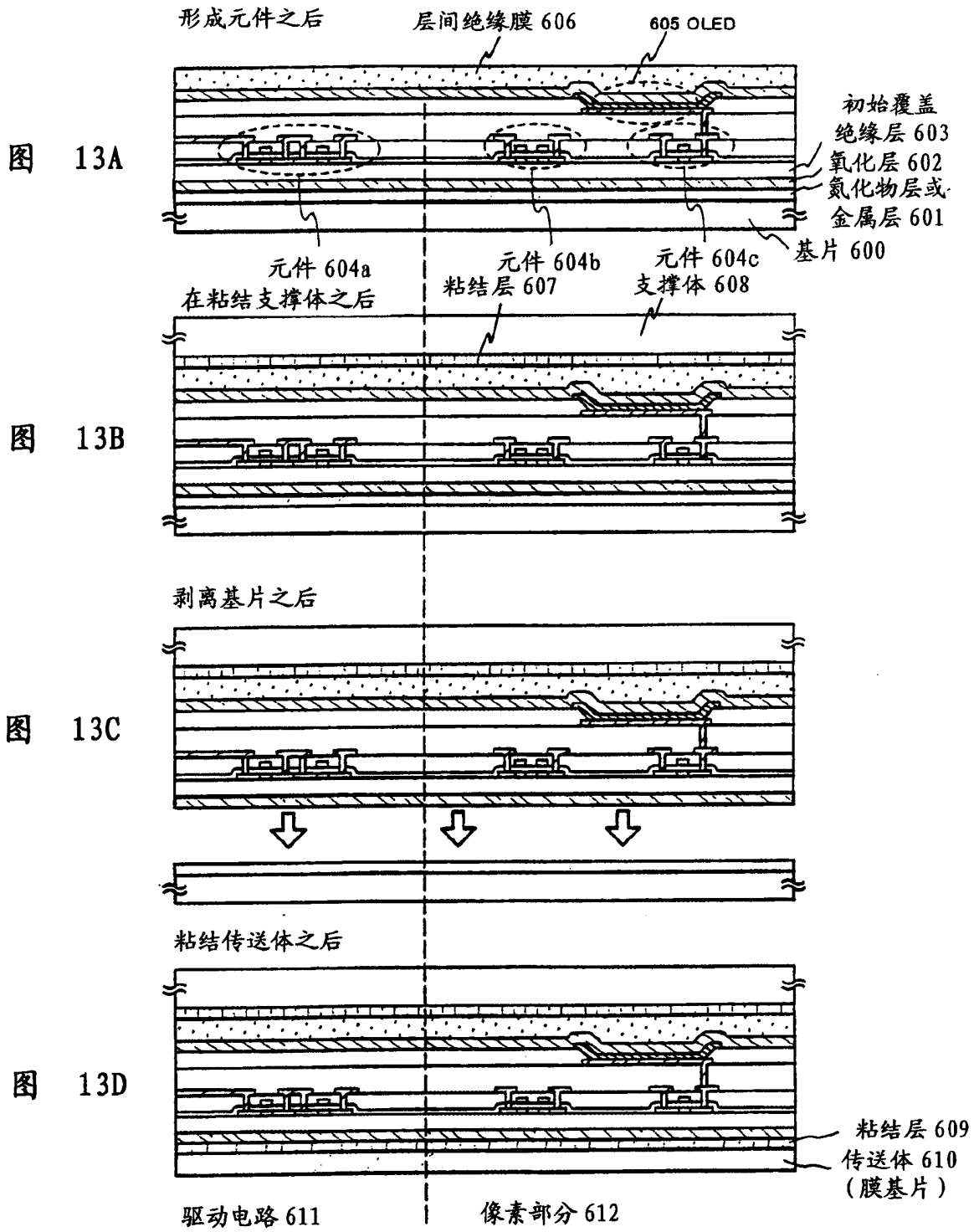
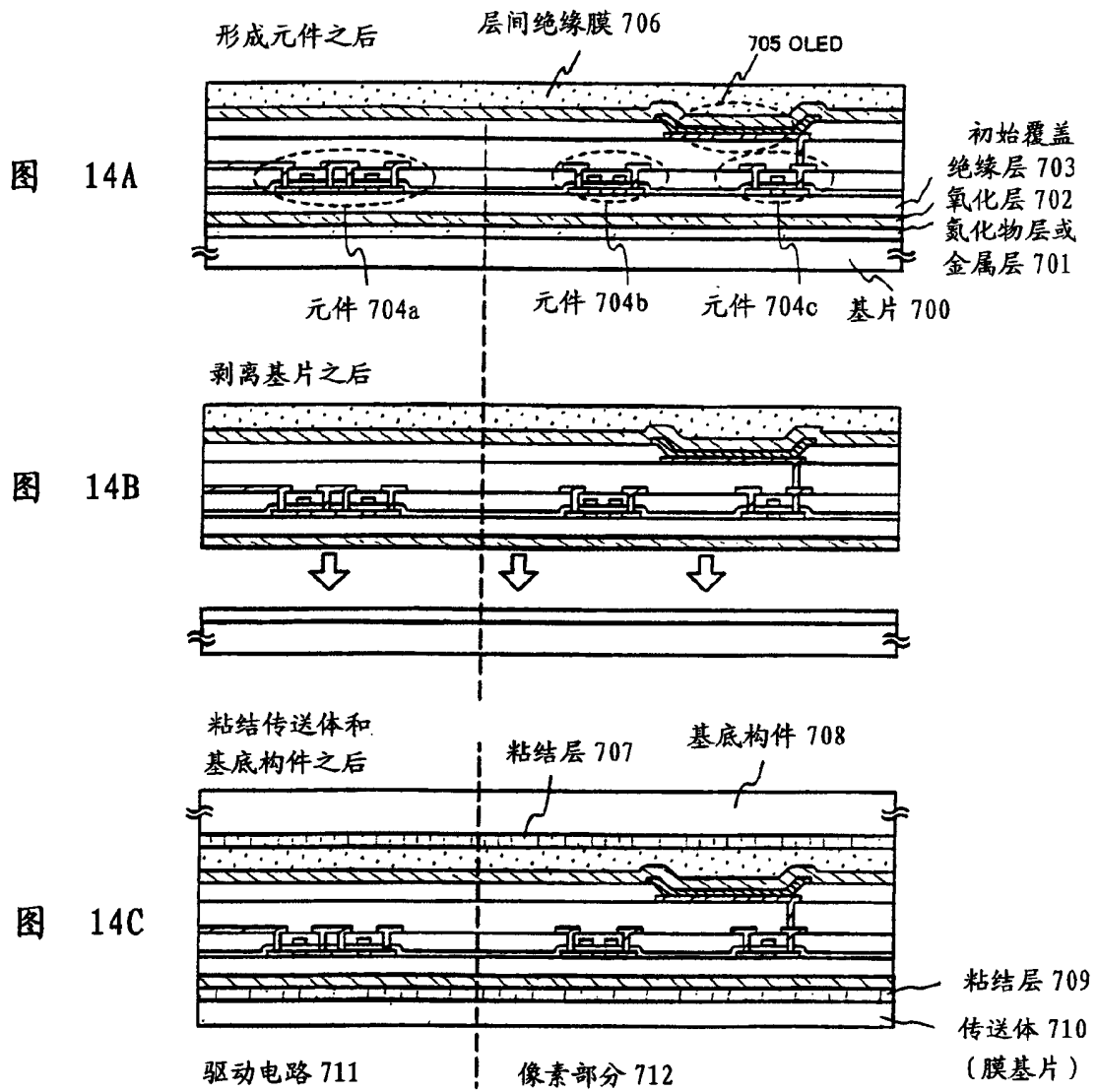


图 12





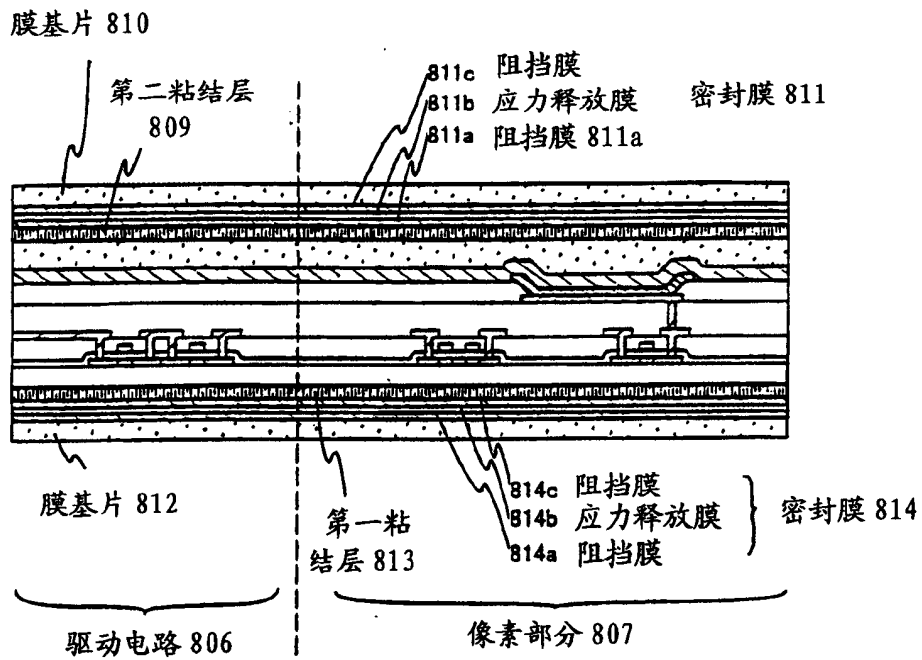


图 15

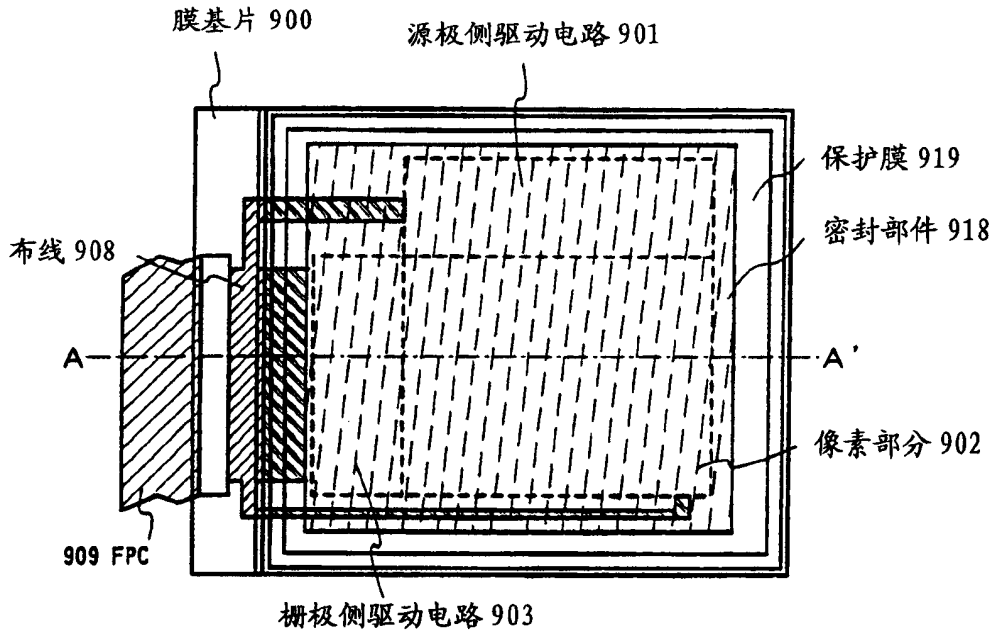


图 16A

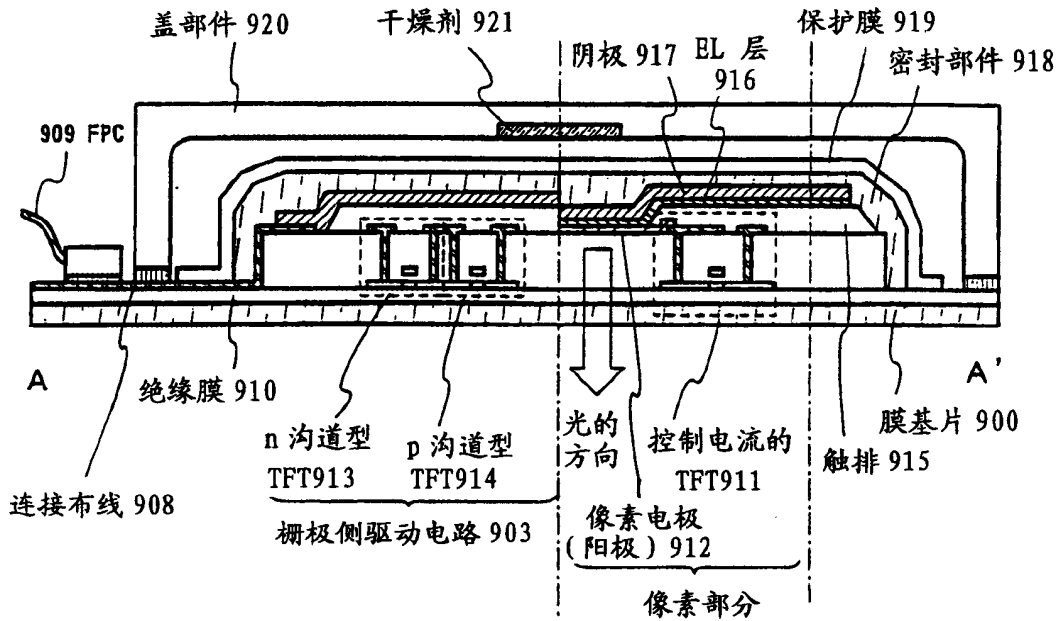


图 16B

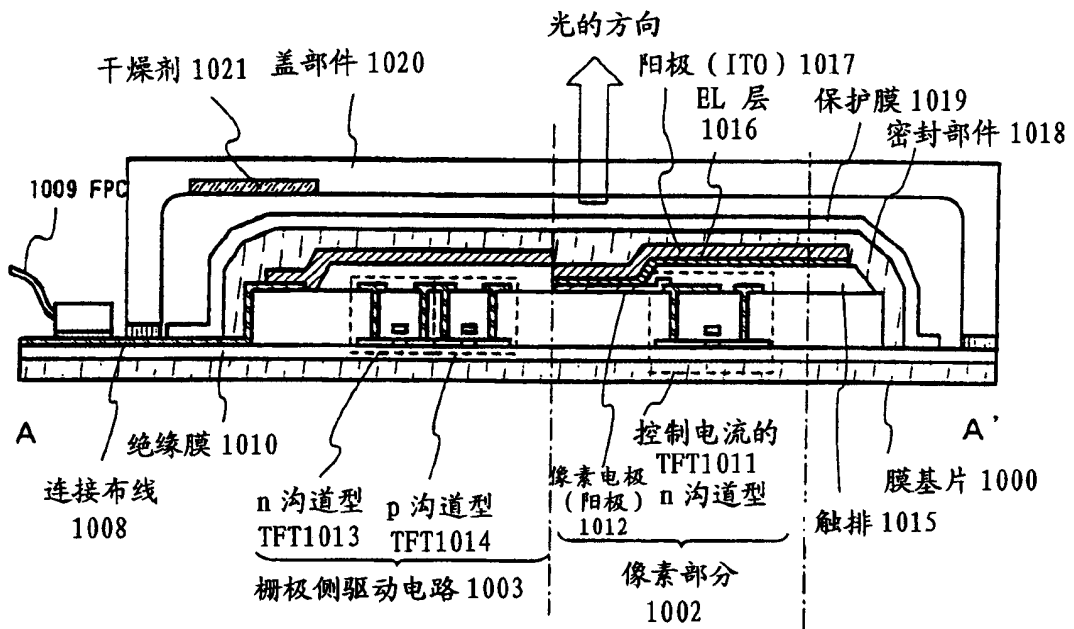


图 17

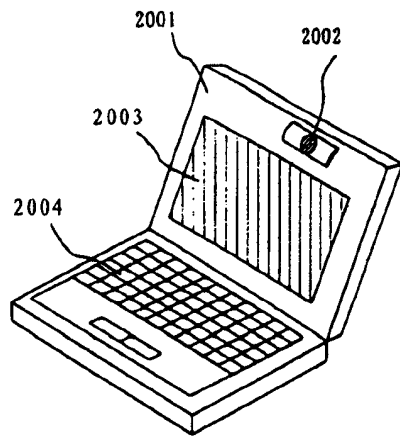


图 18A

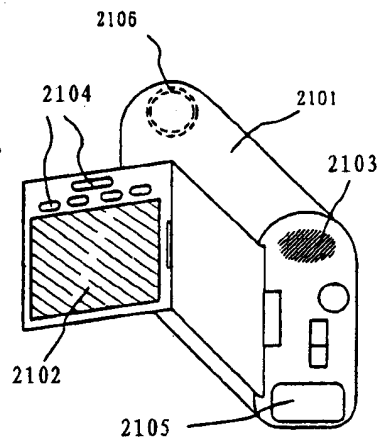


图 18B

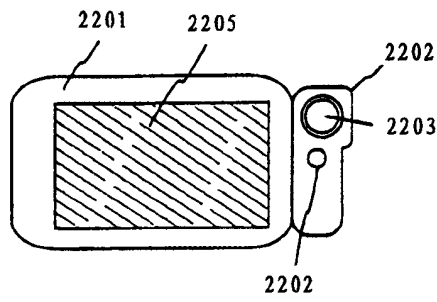


图 18C

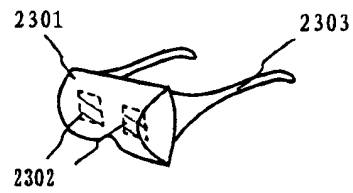


图 18D

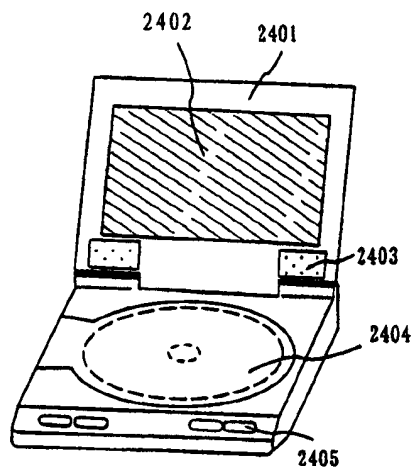


图 18E

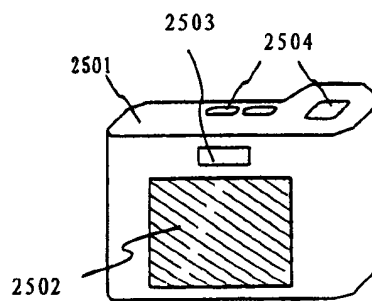


图 18F

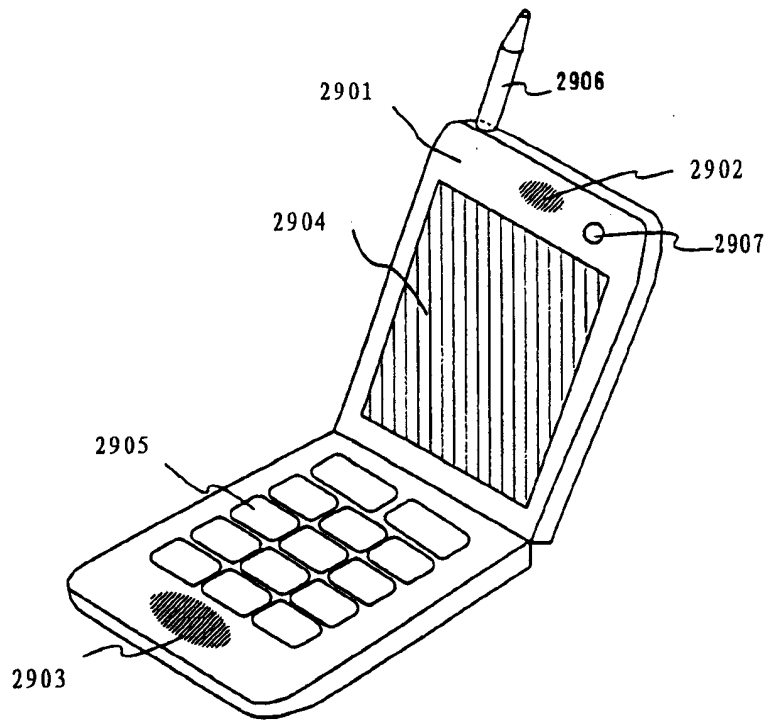


图 19A

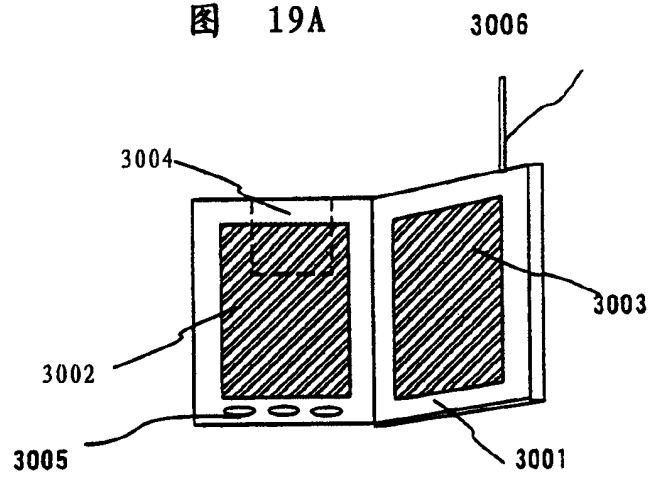


图 19B

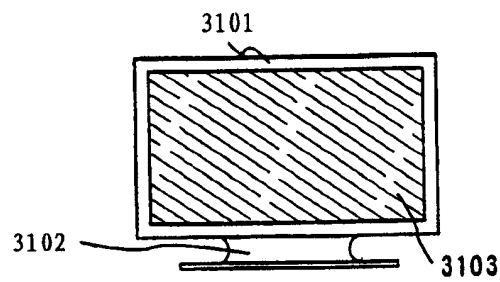


图 19C

TEM 观察照片 (剖面)

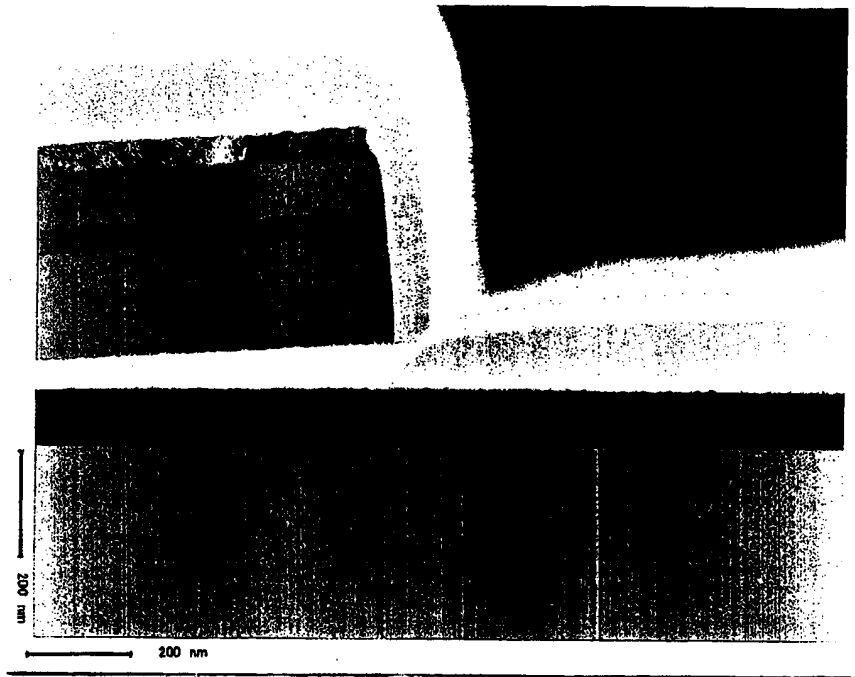


图 20A

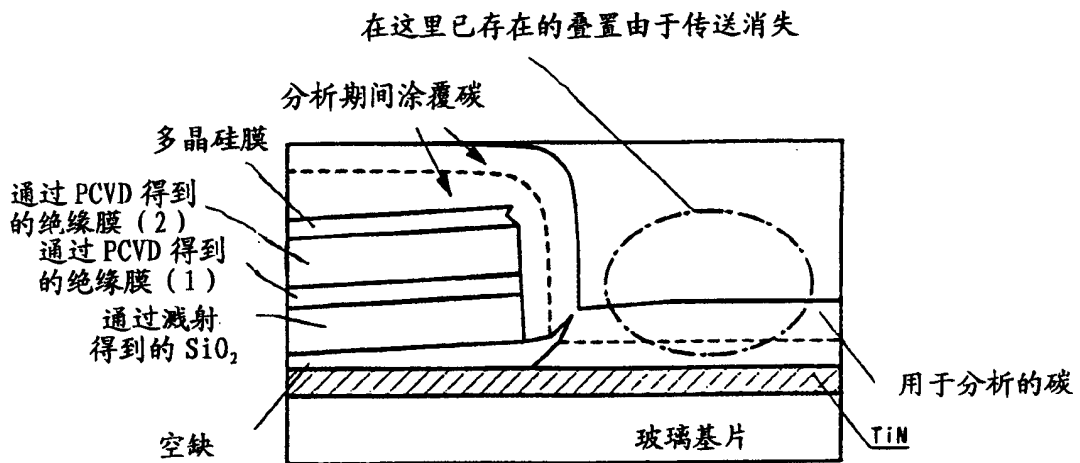


图 20B

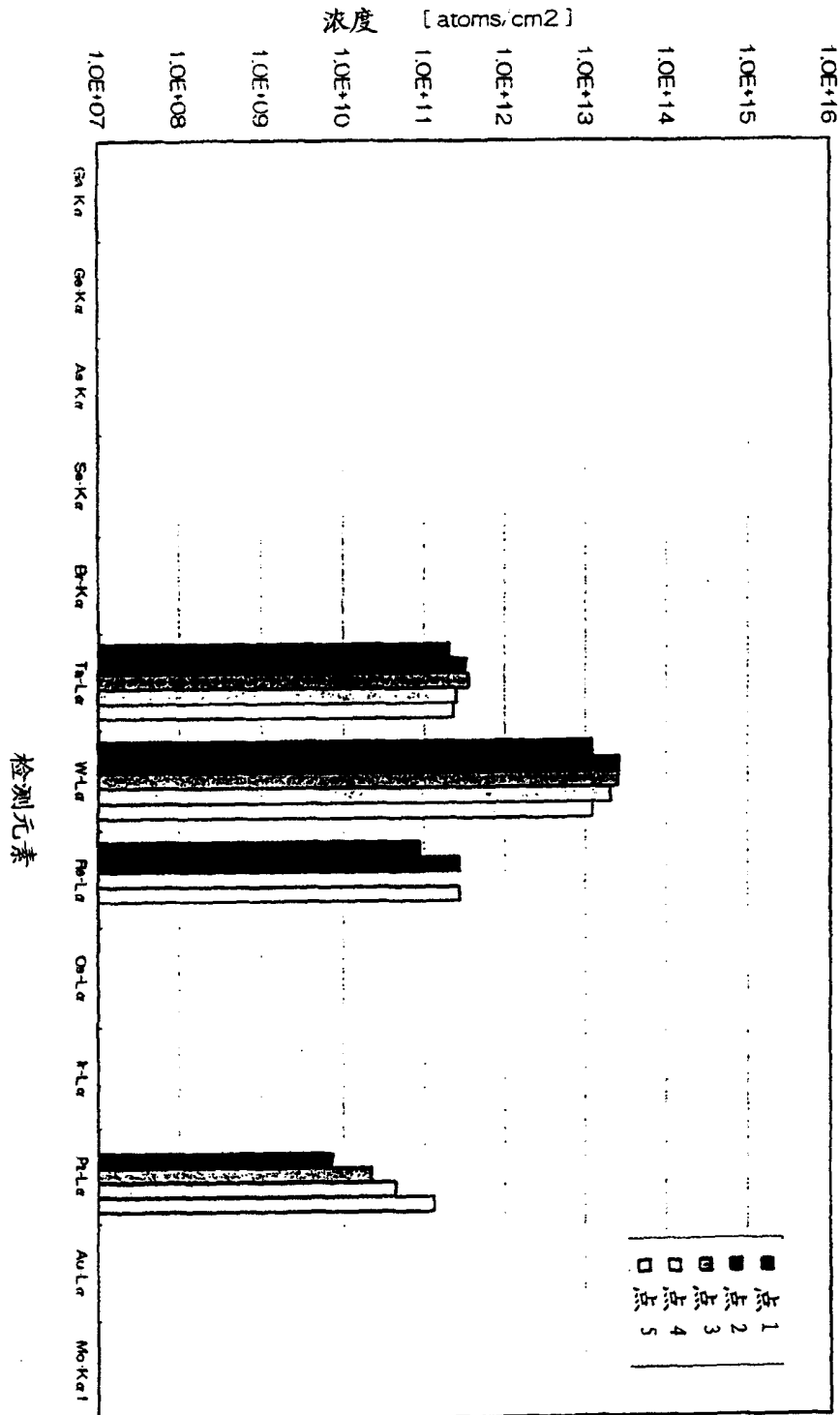
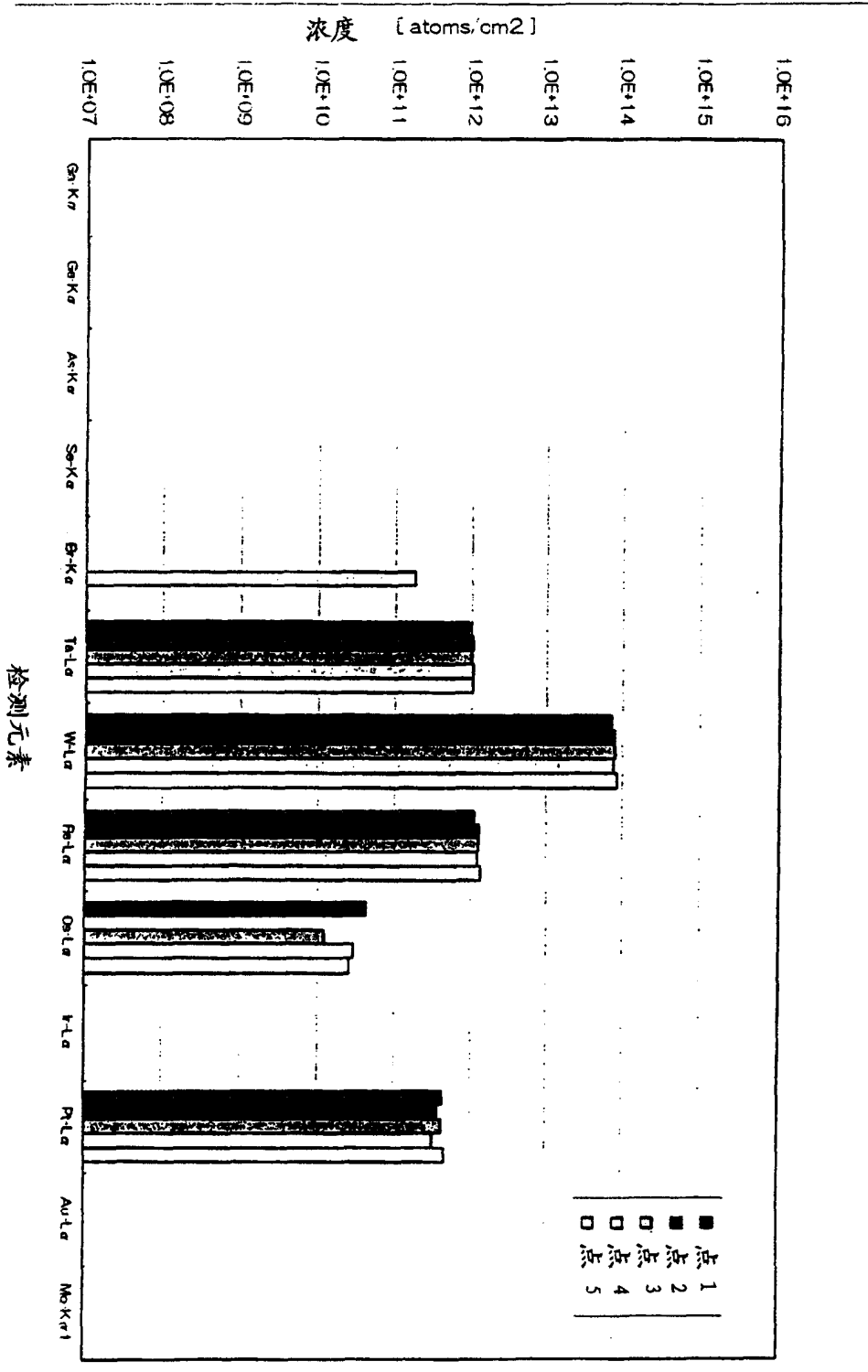
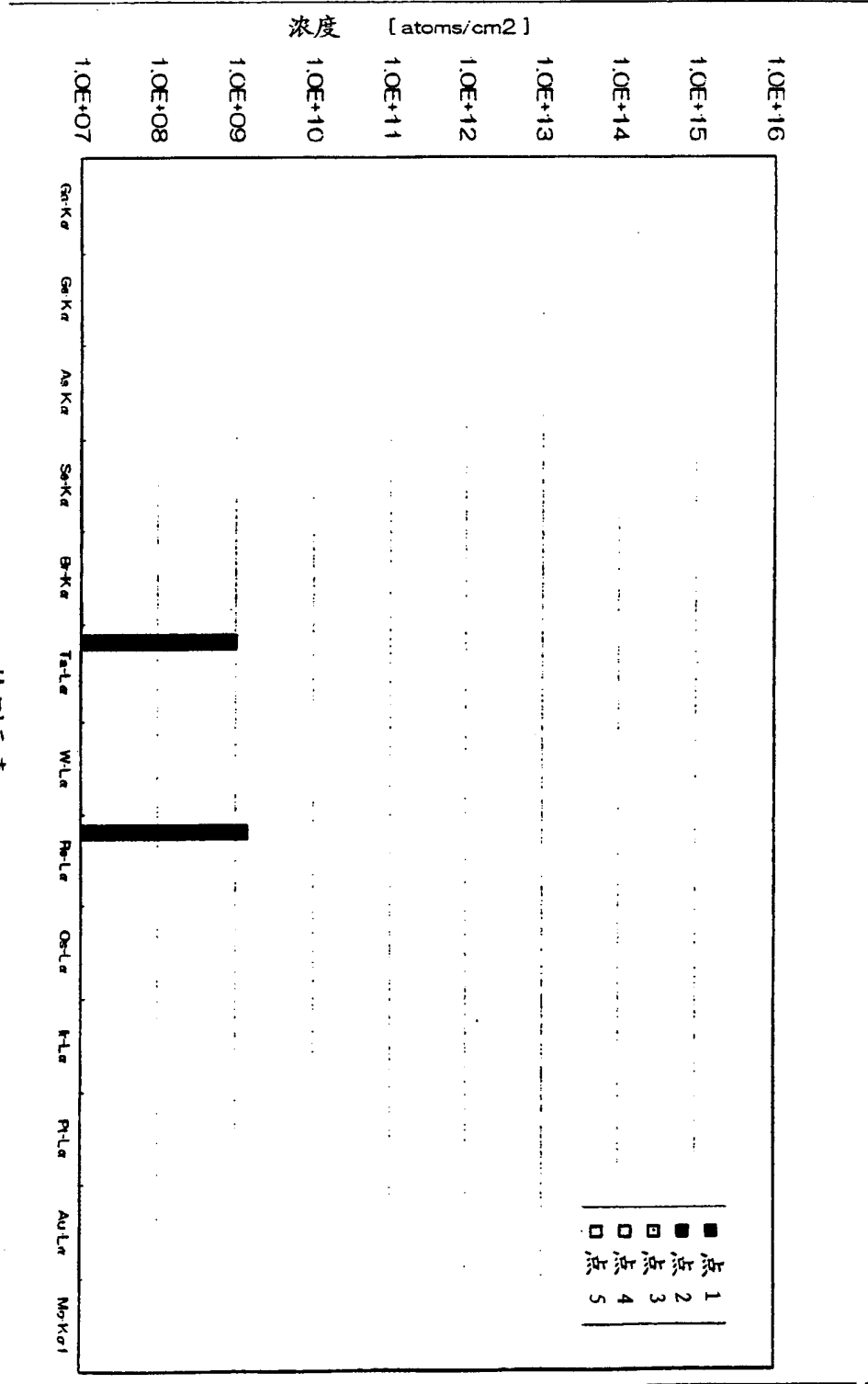


图 21



检测元素
图 22



检测元素
图 23