



(12) 发明专利

(10) 授权公告号 CN 112289765 B

(45) 授权公告日 2021.04.20

(21) 申请号 202011553044.9

H01L 23/31 (2006.01)

(22) 申请日 2020.12.24

(56) 对比文件

(65) 同一申请的已公布的文献号

US 2008290484 A1, 2008.11.27

申请公布号 CN 112289765 A

US 5197183 A, 1993.03.30

(43) 申请公布日 2021.01.29

CN 203085519 U, 2013.07.24

JP S55107252 A, 1980.08.16

(73) 专利权人 瑞能半导体科技股份有限公司

审查员 刘玮德

地址 330052 江西省南昌市南昌县小蓝经

济开发区小蓝中大道346号16栋北面

一楼

(72) 发明人 赵良 陈松

(74) 专利代理机构 北京东方亿思知识产权代理

有限责任公司 11258

代理人 娜拉

(51) Int. Cl.

H01L 23/495 (2006.01)

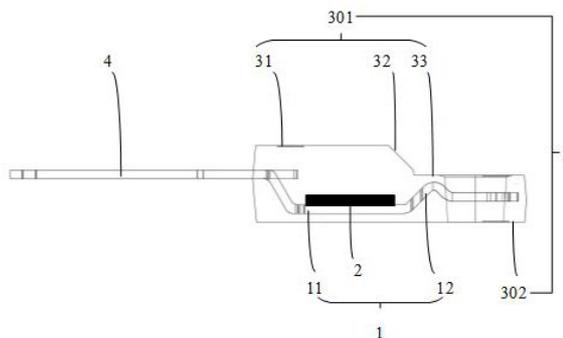
权利要求书1页 说明书6页 附图1页

(54) 发明名称

半导体封装器件

(57) 摘要

本申请实施例提供一种半导体封装器件,其包括:框架载体,包括通过平滑曲面连接、且在自身厚度方向上呈错位分布的引线框架载体与连接框架载体;芯片,设置于引线框架载体;封装体,包覆框架载体及芯片设置,封装体具有相背的第一外表面和第二外表面;引线组件,沿封装体长度方向延伸,引线组件包括与芯片连接的多根引线,从封装体向外延伸;封装体的第一外表面与框架载体之间的容积等于框架载体与封装体的第二外表面之间的容积。本申请减慢了框架载体上部的注塑模流速度,和框架载体下部的注塑模流速度形成平衡,保证在注塑过程中封装体中的空气从引线位置处排出,避免了封装体内注塑针孔的形成。



1. 一种半导体封装器件,其特征在于,包括:

框架载体(1),包括通过平滑曲面连接、且在自身厚度方向上呈错位分布的引线框架载体(11)与连接框架载体(12);

芯片(2),设置于所述引线框架载体(11);

封装体(3),包覆所述框架载体及所述芯片(2)设置,所述封装体(3)具有相背的第一外表面(301)和第二外表面(302);

引线组件,沿所述封装体(3)长度方向延伸,所述引线组件包括与所述芯片(2)连接的多根引线(4),从所述封装体(3)向外延伸;

所述封装体(3)的第一外表面(301)与所述框架载体之间的容积等于所述框架载体与所述封装体(3)的第二外表面(302)之间的容积;

所述封装体(3)的第一外表面(301)包括相连接的第一水平面(31)、倾斜面(32)与第二水平面(33),所述第一水平面(31)与所述第二水平面(33)之间形成台阶;

所述平滑曲面包括至少一个弧形曲面,所述弧形曲面的弧面朝向所述封装体(3)的第二外表面(302);

所述弧形曲面在所述封装体(3)第一水平面(31)的投影与所述倾斜面(32)在所述封装体(3)第一水平面(31)的投影相重叠。

2. 根据权利要求1所述的电子器件封装器件,其特征在于,所述引线框架载体(11)与所述封装体(3)的第二外表面(302)之间的距离为0.3毫米-0.5毫米。

3. 根据权利要求1所述的半导体封装器件,其特征在于,所述引线组件还包括引线结合件,所述引线结合件一端与所述引线(4)连接,另一端与所述芯片(2)连接。

4. 根据权利要求1所述的半导体封装器件,其特征在于,所述连接框架载体(12)上具有连接孔(101),所述连接孔(101)用于与待安装件连接。

5. 根据权利要求1所述的半导体封装器件,其特征在于,所述内部电路组件还包括器件层,所述器件层位于所述框架载体上,所述芯片(2)位于所述器件层上。

6. 根据权利要求4所述的半导体封装器件,其特征在于,所述引线结合件与所述引线(4)之间通过引线(4)接合连接或焊接连接。

7. 根据权利要求1所述的半导体封装器件,其特征在于,所述引线(4)包括电源引线(4)或信号引线(4)。

8. 根据权利要求1所述的半导体封装器件,其特征在于,至少一个所述引线(4)上包覆有凸缘,所述凸缘位于所述引线(4)与所述封装体(3)外表面相邻的部位。

半导体封装器件

技术领域

[0001] 本申请属于半导体领域,尤其涉及一种半导体封装器件。

背景技术

[0002] TO(Transistor Outline)封装技术指全封闭封装技术,是现在比较常用的微电子器件的封装方式。TO封装相对于其他的封装技术,其寄生参数较小,成本低,工艺简单,使用灵活方便,因此多用于低频率以下的LCD(Liquid Crystal Display,液晶显示器)以及光接收器件和组件的封装。在集成电路(IC,integrated circuit)的运行期间,IC芯片产生热量,从而加热了包含芯片的整个电子器件封装。由于IC芯片的性能随着温度升高而降低,并且由于高热应力降低了电子器件封装的结构完整性,所以必须将这种热量散出。

[0003] 通常,考虑到散热,引线 with 封装基底之间会留一点间隙,保证电子器件封装的散热和绝缘。

[0004] 但是上述间隙会影响电子器件封装的绝缘等整体性能。

发明内容

[0005] 鉴于以上所述的一个或多个问题,本申请实施例提供了一种半导体封装器件。

[0006] 本申请实施例提供一种半导体封装器件,包括框架载体,包括通过平滑曲面连接、且在自身厚度方向上呈错位分布的引线框架载体与连接框架载体;芯片,设置于引线框架载体;封装体,包覆框架载体及芯片设置,封装体具有相背的第一外表面和第二外表面;引线组件,沿封装体长度方向延伸,引线组件包括与芯片连接的多根引线,从封装体向外延伸;封装体的第一外表面与框架载体之间的容积等于框架载体与封装体的第二外表面之间的容积。

[0007] 在一种可选地实施例中,封装体的第一外表面包括相连接的第一水平面、倾斜面与第二水平面,第一水平面与第二水平面之间形成台阶。

[0008] 在一种可选地实施例中,平滑曲面包括至少一个弧形曲面,弧形曲面的内弧面朝向封装体的第二外表面;弧形曲面在封装体第一水平面的投影与倾斜面在封装体第一水平面的投影相重叠。

[0009] 在一种可选地实施例中,引线框架载体与封装体的第二外表面之间的距离为0.3毫米-0.5毫米。

[0010] 在一种可选地实施例中,引线组件还包括引线结合件,引线结合件一端与引线连接,另一端与芯片连接。

[0011] 在一种可选地实施例中,连接框架载体上具有连接孔,连接孔用于与待安装件连接。

[0012] 在一种可选地实施例中,内部电路组件还包括器件层,器件层位于框架载体上,芯片位于器件层上。

[0013] 在一种可选地实施例中,引线结合件与引线之间通过引线接合连接或焊接连接。

[0014] 在一种可选地实施例中,引线包括电源引线或信号引线。

[0015] 在一种可选地实施例中,至少一个引线上包覆有凸缘,凸缘位于引线与封装体外表面相邻的部位。

[0016] 本申请实施例提供的半导体封装器件通过设置框架载体包括通过平滑曲面连接、且在自身厚度方向上呈错位分布的引线框架载体与连接框架载体,通过连接框架载体与待安装件连接,提高了封装器件的安装强度;通过设置平滑曲面,且封装体的第一外表面与框架载体之间的容积等于框架载体与封装体的第二外表面之间的容积,保证了当对电子器件封装进行注塑封装时,封装体的第一外表面、框架载体之间的注塑时间与框架载体、封装体的第二外表面之间的注塑时间相平衡,如此,减慢了框架载体上部的注塑模流速度,和框架载体下部的注塑模流速度形成平衡,保证在注塑过程中封装体中的空气从引线位置处排出,避免了封装体内注塑针孔的形成。

附图说明

[0017] 从下面结合附图对本申请实施例的具体实施方式的描述中可以更好地理解本申请实施例,其中:

[0018] 图1为本申请实施例提供的一种半导体封装器件结构示意图;

[0019] 图2为图1所示半导体封装器件的框架载体结构示意图。

[0020] 附图标记:

[0021] 1-框架载体,101-连接孔,11-引线框架载体,12-连接框架载体,2-芯片,3-封装体,301-第一外表面,302-第二外表面,31-第一水平面,32-倾斜面,33-第二水平面,4-引线。

具体实施方式

[0022] 下面将详细描述本申请的各个方面的特征和示例性实施例。在下面的详细描述中,提出了许多具体细节,以便提供对本申请的全面理解。但是,对于本领域技术人员来说很明显的是,本申请可以在不需要这些具体细节中的一些细节的情况下实施。下面对实施例的描述仅仅是为了通过示出本申请的示例来提供对本申请的更好的理解。本申请决不限于下面所提出的任何具体配置和算法,而是在不脱离本申请的精神的前提下覆盖了元素、部件和算法的任何修改、替换和改进。在附图和下面的描述中,没有示出公知的结构和技术,以便避免对本申请造成不必要的模糊。

[0023] 现在将参考附图更全面地描述示例实施方式。然而,示例实施方式能够以多种形式实施,且不应被理解为限于在此阐述的实施方式;相反,提供这些实施方式使得本申请更全面和完整,并将示例实施方式的构思全面地传达给本领域的技术人员;在图中,为了清晰,可能夸大了区域和层的厚度。在图中相同的附图标记表示相同或类似的结构,因而将省略它们的详细描述。

[0024] 此外,所描述的特征、结构或特性可以以任何合适的方式结合在一个或更多实施例中。在下面的描述中,提供许多具体细节从而给出对本申请实施例的充分理解。然而,本领域技术人员将意识到,可以实践本申请的技术方案而没有特定细节中的一个或更多,或者可以采用其它的方法、组元、材料等。在其它情况下,不详细示出或描述公知结构、材料或

者操作以避免模糊本申请的主要技术创意。

[0025] T0-220F封装器件因为自身封装设计原因,需要对其进行全封闭绝缘,把引线组件以及框架载体通过封装体3全部包封起来,但还需要考虑到T0-220F封装器件的散热问题,所以要保证框架载体与封装体3第二外表面302之间需要有一定的间隙,但是该间隙会造成框架载体与封装体3的第二外表面302之间在注塑时的注塑流速会比连接框架与封装体3的第一外表面301之间注塑时的注塑流速慢很多,出现框架载体与封装体3的第二外表面302之间最后被包封,导致空气无法排出,使最后形成的封装器件出现针孔问题;鉴于此,本申请实施例提供了一种半导体封装器件,旨在解决上述技术问题。

[0026] 请参见图1和图2,图1为本申请实施例提供的半导体封装器件结构示意图;图2为图1所示半导体封装器件的框架载体结构示意图。本申请实施例提供了一种半导体封装器件,包括:框架载体1,芯片2,封装体3,引线组件;其中,框架载体1包括通过平滑曲面连接、且在自身厚度方向上呈错位分布的引线框架载体11与连接框架载体12;芯片2设置于引线框架载体11;封装体3包覆框架载体及芯片2设置,封装体3具有相背的第一外表面301和第二外表面302;引线组件沿封装体3长度方向延伸,引线组件包括与芯片2连接的多根引线4,从封装体3向外延伸;封装体3的第一外表面301与框架载体1之间的容积等于框架载体1与封装体3的第二外表面302之间的容积。

[0027] 本申请实施例提供的半导体封装器件,通过设置框架载体1包括通过平滑曲面连接、且在自身厚度方向上呈错位分布的引线框架载体11与连接框架载体12,通过连接框架载体12与待安装件连接,提高了封装器件的安装强度;通过设置平滑曲面,且封装体3的第一外表面301与框架载体1之间的容积等于框架载体与封装体3的第二外表面302之间的容积,保证了当对电子器件封装进行注塑封装时,封装体3的第一外表面301、框架载体1之间的注塑时间与框架载体、封装体3的第二外表面302之间的注塑时间相平衡,如此,减慢了框架载体1上部的注塑模流速度,和框架载体1下部的注塑模流速度形成平衡,保证在注塑过程中封装体3中的空气从引线4位置处排出,避免了封装体3内注塑针孔的形成。

[0028] 需要说明的是,本申请实施例提供的半导体封装器件制作时通过向模具中注入树脂,由于本申请通过设置平滑曲面不但不影响框架载体1与封装体3的第二外表面302之间的间隙,保证半导体封装器件的散热,并且由于平滑曲面的存在,增加了框架载体1与封装体3第二外表面302之间的容积,使得注塑时框架载体1、封装体3的第一外表面301之间的注塑时间与框架载体1与封装体3第二外表面302之间的注塑时间保持平衡,进而使得两者之间的树脂凝固成型时间平衡,保证了半导体封装器件的使用效果。

[0029] 相关技术提供的半导体封装器件,连接孔101开设在封装体3上,但是由于封装体3的材质影响,半导体器件长时间与待安装件连接,会导致封装体3上的连接孔101开裂,进而影响半导体封装器件的使用,而本申请实施例通过设置连接框架载体12,通过连接框架载体12与待安装件连接,提高了半导体封装器件的强度,避免了长时间使用导致封装体3开裂现象,提高了半导体封装器件的使用寿命。

[0030] 本申请实施例提供的引线组件可以根据半导体封装器件的需要设置多组引线4,作为一种示例,引线4可以为三根也可以为4根等,本申请实施例对引线4的数量不限。多根引线4一端与芯片2连接,另一端延伸出封装体3外,沿封装体3长度方向向外延伸。

[0031] 需要说明的是,封装体3的材质可以为环氧模塑料,环氧模塑料具有优良的粘结

性,优异的电绝缘性、强度高、耐热性和耐化学腐蚀性好等特点。封装体3的材质也可以为有机硅封装材料,硅橡胶具有较好的耐热老化、耐紫外线老化、绝缘性能。封装体3的材质也可以为聚酰亚胺材料,聚酰亚胺在、绝缘性好,介电性能优良,抗有机溶剂和潮气的浸湿等优点。

[0032] 在一种可选地实施例中,封装体3的第一外表面301包括相连接的第一水平面31、倾斜面32与第二水平面33,第一水平面31与第二水平面33之间形成台阶。

[0033] 第一水平面31、倾斜面32与第二水平面33注塑一体成型,第一水平面31的高度高于第二水平面33的高度,第一水平面31与第二水平面33通过倾斜面32形成有第一水平面31向第二水平面33坡度下降的台阶。第一水平面31的长度大于倾斜面32与第二水平面33的长度,第一水平面31、倾斜面32与第二水平面33的宽度相同。第一水平面31、倾斜面32与第二水平面33的具体长度和宽度可以根据半导体封装器件的需要进行确定,本申请实施例对此不做限定。

[0034] 在一种可选地实施例中,平滑曲面包括至少一个弧形曲面,弧形曲面的弧面朝向封装体3的第二外表面302;

[0035] 弧形曲面在封装体3第一水平面31的投影与倾斜面32在封装体3第一水平面31的投影相重叠。

[0036] 本申请实施例提供的弧形曲面可以为多个,也可以为一个,只要通过光滑的弧形曲面与引线框架载体11以及连接框架载体12连接保证封装体3的第一外表面301与框架载体之间的容积等于框架载体与封装体3的第二外表面302之间的容积即可。可以理解的是,当弧形曲面为一个时,弧形曲面、引线框架载体11与连接框架载体12与封装体3的第一外表面301之间的容积等于弧形曲面、引线框架载体11、连接框架载体12与封装体3的第二外表面302之间的容积。当弧形曲面为多个时,多个弧形曲面、引线框架载体11与连接框架载体12与封装体3的第一外表面301之间的容积等于多个弧形曲面、引线框架载体11、连接框架载体12与封装体3的第二外表面302之间的容积。弧形曲面的弧面朝向封装体3的第二外表面302,以增大框架载体与封装体3的第二外表面302之间的空间。可以理解的是,当为多个弧形曲面时,多个弧形曲面的弧形面可以全部朝向封装体3的第二外表面302,也可以是多个弧形曲面的弧形面部分朝向封装体3的第二外表面302,部分背向封装体3的第二外表面302,只要能满足封装体3的第一外表面301与框架载体之间的容积等于框架载体与封装体3的第二外表面302之间的容积条件即可。当弧形曲面为多个时,多个弧形曲面之间光滑连接。作为一种示例,多个弧形曲面之间可以为一体成型。

[0037] 在一种可选地实施例中,引线框架载体11与封装体3的第二外表面302之间的距离为0.3毫米-0.5毫米。

[0038] 引线4框架与封装体3之间需要保持一定的距离,以保证框架载体与封装体3之间的散热,本申请实施例提供的间隙在0.3毫米-0.5毫米之间,示例的,可以为0.3毫米、0.4毫米或0.5毫米等。

[0039] 在一种可选地实施例中,引线组件还包括引线结合件,引线结合件一端与引线4连接,另一端与芯片2连接。

[0040] 通过设置引线4接合件将多根引线4与芯片2连接。引线结合件的数量可以根据引线4的数量确定,即每一根引线4与一个引线结合件连接。作为一种示例,引线结合件可以为

硅引线。

[0041] 在一种可选地实施例中,连接框架载体12上具有连接孔101,连接孔101用于与待安装件连接。

[0042] 相关技术中在封装体3上开设连接孔101,但是由于半导体封装器件需要通过螺栓与待安装件进行安装,当安装时间较长,或者多次拆卸螺栓会导致封装体3受力破裂,影响半导体封装器件的使用。本申请实施例通过在连接框架载体12上开设连接孔101,螺栓通过连接框架载体12上的连接孔101与待安装件连接,提高了半导体封装器件的牢固性。作为一种示例,连接孔101的数量可以根据半导体封装器件的大小或根据待安装件的需要进行确定,示例的,连接孔101的数量可以为一个,也可以为两个等。

[0043] 在一种可选地实施例中,本申请实施例提供的半导体器件还包括器件层,器件层位于框架载体上,芯片2位于器件层上。

[0044] 通过设置器件层,将芯片2防止在器件层上,将芯片2与框架载体隔离,保护芯片2。

[0045] 在一种可选地实施例中,引线结合件与引线4之间通过引线4接合连接或焊接连接。

[0046] 每个引线4与芯片2之间的连接方式可以相同,也可以不同。本申请实施例对此不做限定。

[0047] 在一种可选地实施例中,引线4包括电源引线或信号引线。

[0048] 在一种可选地实施例中,至少一个引线4上包覆有凸缘,凸缘位于引线4与封装体3外表面相邻的部位。

[0049] 通过设置至少一个引线4上包覆有凸缘,凸缘位于引线4与封装体3外表面相邻的部位,可使引线4和引线4之间沿封装体3的爬电路径从现有的直线路径变为沿凸缘的折线路径,从而使引线4和引线4之间的爬电距离有效增加,即使在封装体3上施加高电压时,也可保证引线4和引线4之间有足够的爬电距离,从而保证了封装体3的绝缘强度,同时,在封装体3绝缘强度增加的同时,半导体封装器件的功率可相应提升。

[0050] 但是,需要明确,本申请并不局限于上文所描述并在图中示出的特定配置和处理。并且,为了简明起见,这里省略对已知方法技术的详细描述。在上述实施例中,描述和示出了若干具体的步骤作为示例。但是,本申请的方法过程并不限于所描述和示出的具体步骤,本领域的技术人员可以在领会本申请的精神之后,作出各种改变、修改和添加,或者改变步骤之间的顺序。

[0051] 以上所述的结构框图中所示的功能块可以实现为硬件、软件、固件或者它们的组合。当以硬件方式实现时,其可以例如是电子电路、专用集成电路(ASIC)、适当的固件、插件、功能卡等等。当以软件方式实现时,本申请的元素是被用于执行所需任务的程序或者代码段。程序或者代码段可以存储在机器可读介质中,或者通过载波中携带的数据信号在传输介质或者通信链路上传送。“机器可读介质”可以包括能够存储或传输信息的任何介质。机器可读介质的例子包括电子电路、半导体存储器设备、ROM、闪存、可擦除ROM(EROM)、软盘、CD-ROM、光盘、硬盘、光纤介质、射频(RF)链路,等等。代码段可以经由诸如因特网、内联网等的计算机网络被下载。

[0052] 本申请可以以其他的具体形式实现,而不脱离其精神和本质特征。例如,特定实施例中描述的算法可以被修改,而系统体系结构并不脱离本申请的基本精神。因此,当前的

实施例在所有方面都被看作是示例性的而非限定性的,本申请的范围由所附权利要求而非上述描述定义,并且,落入权利要求的含义和等同物的范围内的全部改变从而都被包括在本申请的范围之中。

[0053] 本领域技术人员应能理解,上述实施例均是示例性而非限制性的。在不同实施例中出现的不同技术特征可以进行组合,以取得有益效果。本领域技术人员在研究附图、说明书及权利要求书的基础上,应能理解并实现所揭示的实施例的其他变化的实施例。在权利要求书中,术语“包括”并不排除其他装置或步骤;不定冠词“一个”不排除多个;术语“第一”、“第二”用于标示名称而非用于表示任何特定的顺序。权利要求中的任何附图标记均不应被理解为对保护范围的限制。权利要求中出现的多个部分的功能可以由一个单独的硬件或软件模块来实现。某些技术特征出现在不同的从属权利要求中并不意味着不能将这些技术特征进行组合以取得有益效果。

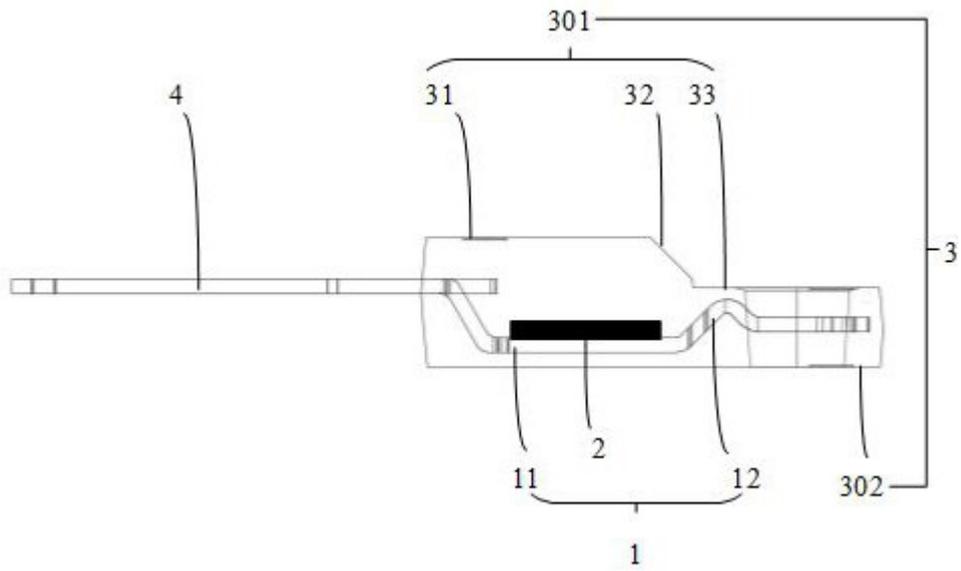


图1

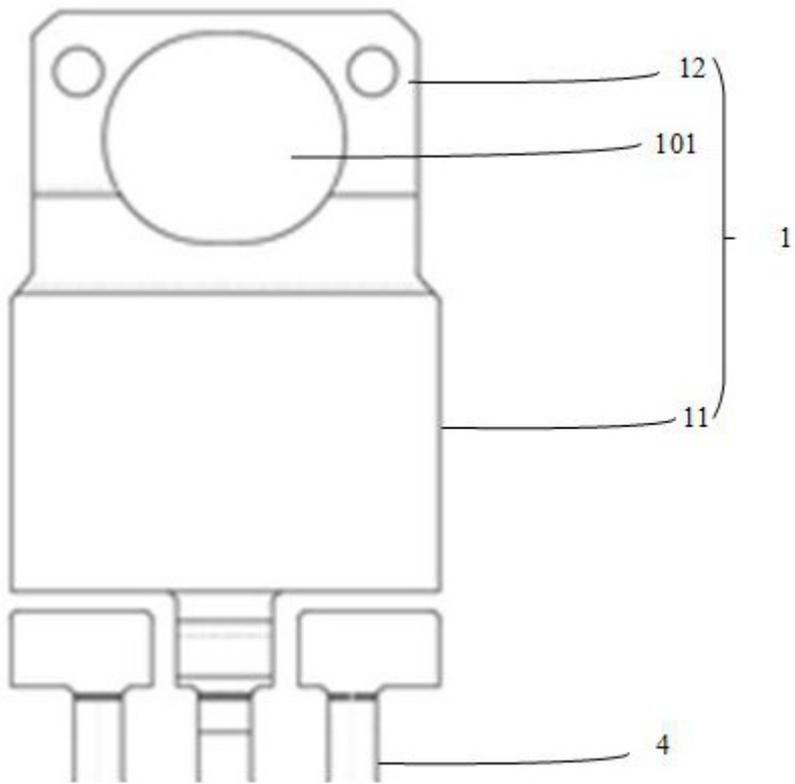


图2