

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3818261号

(P3818261)

(45) 発行日 平成18年9月6日(2006.9.6)

(24) 登録日 平成18年6月23日(2006.6.23)

(51) Int. Cl. F I
HO 1 L 51/50 (2006.01) HO 5 B 33/14 A
GO 9 F 9/30 (2006.01) GO 9 F 9/30 3 6 5 Z
HO 1 L 27/32 (2006.01)

請求項の数 12 (全 20 頁)

<p>(21) 出願番号 特願2003-12348 (P2003-12348)</p> <p>(22) 出願日 平成15年1月21日 (2003.1.21)</p> <p>(65) 公開番号 特開2003-288986 (P2003-288986A)</p> <p>(43) 公開日 平成15年10月10日 (2003.10.10)</p> <p>審査請求日 平成15年1月22日 (2003.1.22)</p> <p>(31) 優先権主張番号 特願2002-16118 (P2002-16118)</p> <p>(32) 優先日 平成14年1月24日 (2002.1.24)</p> <p>(33) 優先権主張国 日本国(JP)</p> <p>前置審査</p>	<p>(73) 特許権者 000002369 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号</p> <p>(74) 代理人 100095728 弁理士 上柳 雅誉</p> <p>(74) 代理人 100107076 弁理士 藤綱 英吉</p> <p>(74) 代理人 100107261 弁理士 須澤 修</p> <p>(72) 発明者 中西 早人 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内</p> <p>審査官 里村 利光</p> <p style="text-align: right;">最終頁に続く</p>
---	---

(54) 【発明の名称】 発光装置及び電子機器

(57) 【特許請求の範囲】

【請求項1】

第1電極と第2電極との間に発光層を有する複数の発光素子と、前記第1電極に接続してなるスイッチング素子とを有する有効発光領域と、
 前記有効発光領域の外側に形成されてなるダミー領域と、を含み、
 前記有効発光領域及び前記ダミー領域には、前記発光素子を構成する少なくとも1つの機能層がマトリクス状に配置されており、
 前記機能層の周囲には絶縁部が設けられており、
 前記ダミー領域において、前記スイッチング素子を走査する走査信号を供給する走査線が前記絶縁部の下方に形成されてなる
 ことを特徴とする発光装置。

【請求項2】

前記走査線と前記絶縁部との間には、複数の層間絶縁層が形成されていることを特徴とする請求項1記載の発光装置。

【請求項3】

前記第2電極は、少なくとも前記有効発光領域と前記ダミー領域とを覆うように形成されていることを特徴とする請求項1又は請求項2記載の発光装置。

【請求項4】

第1電極と第2電極との間に発光層を有する複数の発光素子と、前記複数の発光素子の各々を駆動するための画素回路とを有する有効発光領域と、

前記有効発光領域の外側に形成されてなるダミー領域と、を含み、

前記有効発光領域及び前記ダミー領域には、前記画素回路に走査信号を供給する走査線と、前記画素回路にデータ信号を供給するための前記走査線に対して交差する信号線と、マトリクス状に配置され前記発光素子を構成する少なくとも1つの機能層とが形成されており、

前記機能層の周囲には絶縁部が設けられており、

前記第2電極は、前記有効発光領域と前記ダミー領域とを覆うように形成されており、

前記ダミー領域において、前記走査線は前記絶縁部の下方に形成されており、

前記信号線と前記第2電極との間には少なくとも層間絶縁層が形成されていること、
を特徴とする発光装置。

10

【請求項5】

請求項4に記載の発光装置において、さらに前記画素回路を介して当該画素回路に対応する前記発光素子に駆動電力を供給する電源配線を含み、

前記電源配線は、前記走査線とは異なる層に形成されていること、
を特徴とする発光装置。

【請求項6】

請求項5に記載の発光装置において、少なくとも前記有効発光領域内に配置される前記電源配線は、前記走査線と前記第2電極との間に形成されていること、
を特徴とする発光装置。

【請求項7】

請求項5または6に記載の発光装置において、前記電源配線と前記走査線との間には、層間絶縁層が形成されていること、
を特徴とする発光装置。

20

【請求項8】

請求項5乃至7のいずれかに記載の発光装置において、前記電源配線と前記第2電極との間には、層間絶縁層が形成されていること、
を特徴とする発光装置。

【請求項9】

請求項4乃至8のいずれかに記載の発光装置において、前記第2電極は、少なくとも前記有効発光領域と前記ダミー領域とを覆うように形成されていること、
を特徴とする発光装置。

30

【請求項10】

前記発光素子には、正孔注入/輸送層が形成されてなることを特徴とする請求項5から請求項10の何れか一項に記載の発光装置。

【請求項11】

第1電極と第2電極との間に形成された発光層を含む発光素子と、前記発光素子を駆動するための画素回路と、が複数形成されてなる有効発光領域と、

前記有効発光領域の外側に形成されてなるダミー領域と、

前記画素回路に走査信号を供給するための走査線と、

前記画素回路にデータ信号を供給するためのデータ信号と、を含み、

前記有効発光領域及び前記ダミー領域において、前記発光素子を構成する少なくとも1つの機能層がマトリクス状に配置され、前記機能層の周囲には絶縁部が設けられており、
前記ダミー領域に設けられた前記走査線は、前記ダミー領域に設けられた前記絶縁部により前記第2電極から離間されて形成されていること、

40

を特徴とする発光装置。

【請求項12】

請求項1から請求項11のいずれか一項に記載の発光装置を備えることを特徴とする電子機器。

【発明の詳細な説明】

【0001】

50

【発明の属する技術分野】

本発明は、発光装置及び電子機器に係り、特に有機エレクトロルミネッセンス材料を備えた発光装置及び当該発光装置を備える電子機器に関する。

【0002】**【従来の技術】**

近年、画素電極（陽極）及び陰極の間に、有機蛍光材料等の発光材料からなる発光素子が挟持された構造のカラー発光装置、特に発光材料として有機エレクトロルミネッセンス（有機EL）材料を用いた有機EL装置の開発が行われている。以下、典型的な発光装置（有機EL装置）について簡単に説明する。

【0003】

図12は、典型的な発光装置の配線構造を示す図である。図12に示したように、典型的な発光装置は、複数の走査線901と、走査線901に対して交差する方向に延びる複数の信号線902と、信号線902に並行して延びる複数の電源配線903とがそれぞれ配線され、走査線901と信号線902との各交点毎に、画素領域Aが設けられている。各信号線902は、シフトレジスタ、レベルシフト、ビデオライン、及びアナログスイッチを備えるデータ側駆動回路904に接続されており、各走査線901は、シフトレジスタ及びレベルシフトを備える走査側駆動回路905に接続されている。

【0004】

また、画素領域Aの各々には、走査線901を介して走査信号がゲート電極に供給されるスイッチング薄膜トランジスタ913と、このスイッチング薄膜トランジスタ913を介して信号線902から供給される画像信号を保持する保持容量Capと、保持容量Capによって保持された画像信号がゲート電極に供給されるカレント薄膜トランジスタ914と、このカレント薄膜トランジスタ914を介して電源配線903に電氣的に接続されたときに電源配線903から駆動電流が流れ込む画素電極911と、この画素電極911と陰極912との間に挟み込まれる発光層910とが設けられている。陰極912は、陰極用電源回路931に接続されている。

【0005】

上記の発光層910には、赤色に発光する発光層910R、緑色に発光する発光層910G、青色に発光する発光層910Bの3種の発光素子が含まれ、各発光層910R、910G、910Bがストライプ配置されている。そして、カレント薄膜トランジスタ914を介して各発光層910R、910G、910Bに接続される電源配線903R、903G、903Bは、それぞれ発光用電源回路932に接続されている。各色毎に電源配線が配線されているのは、発光層910の駆動電位が各色毎に異なるためである。

【0006】

以上の構成において、走査線901に走査信号が供給されてスイッチング薄膜トランジスタ913がオン状態になると、そのときに信号線902に供給されている画像信号に応じた電荷が保持容量Capに保持される。この保持容量Capに保持された電荷の量に応じて、カレント薄膜トランジスタ914のオン・オフ状態が決まる。そして、カレント薄膜トランジスタ914を介して電源配線903R、903G、903Bから画素電極911に電流が流れ、更に発光層910を介して陰極912に駆動電流が流れる。このとき、発光層910を流れた電流量に応じた量の発光が発光層910から得られる。

上記のように複数の電気光学素子の各々に対応して設けられた画素回路により駆動される式は、アクティブマトリクス駆動方式として知られている（例えば、特許文献1参照）。

【特許文献1】

国際公開第WO98/3640号パンフレット。

【0007】**【発明が解決しようとする課題】**

ところで、上述した発光装置に設けられる発光層910を安定して発光させるためには、電源配線903から画素電極911に印加する駆動電流の電位変動をできるだけ少なくすることが要求される。しかしながら、図12に示したように、走査線901、信号線90

10

20

30

40

50

2、及び電源配線903が入り組んで配線されているため、電源配線903と走査線901及び信号線902との間の寄生容量が生じている。この寄生容量が大きいと、定められた期間内に画像信号を画素領域Aに供給することができず、コントラストの低下が生ずる等の正常な画像表示を行えない虞があるという問題があった。

【0008】

また、上記の発光装置が携帯性を有する電子機器、例えば携帯電話機の発光装置として用いられる場合には、表示面積の大面积化が求められるとともに、小型・軽量化が求められる。この両方の要求に応えるためには、発光装置の表示面を有効に利用した構成とする必要がある。

【0009】

本発明は、上記事情に鑑みてなされたものであり、配線間の寄生容量を少なくすることにより、画像信号の供給を安定化してコントラスト低下等の画像表示の異常を引き起こすことがなく、表示面の有効利用を図ることができる発光装置及び、当該発光装置を備える電子機器を提供することを目的とする。

【0010】

【課題を解決するための手段】

上記課題を解決するために、本発明の第1の発光装置は、第1電極と第2電極との間に発光層を有する複数の発光素子と、前記第1電極に接続してなるスイッチング素子とを有する有効発光領域と、前記有効発光領域の外側に形成されてなるダミー領域と、を含み、前記有効発光領域及び前記ダミー領域には、前記発光素子を構成する少なくとも1つの機能層がマトリクス状に配置されており、前記機能層の周囲には絶縁部が設けられており、前記ダミー領域において、前記スイッチング素子を走査する走査信号を供給する走査線が前記絶縁部の下方に形成されてなることを特徴とする。

【0011】

この発明によれば、表示に寄与する有効発光領域以外の表示に寄与しないダミー領域において、走査線が絶縁部の下方に形成されているため、寄生容量を低減させることができる。

【0012】

上記の発光装置は、前記走査線と前記絶縁部との間には、複数の層間絶縁層が形成されていること

この発明によれば、走査線と絶縁部との間に複数の層間絶縁層を形成することで、走査線と第2電極との間隔を広げることができるため、走査線と第2電極との間に生ずる寄生容量を低下させる上で好適である。

【0013】

また、上記の発光装置において、前記第2電極が、少なくとも前記有効発光領域と前記ダミー領域とを覆うように形成されていることが好ましい。

【0014】

更に、上記の発光装置において、前記発光素子には、正孔注入/輸送層が形成されていてもよい。

【0015】

この発明によれば、発光素子が正孔注入/輸送層と発光層とが積層されてなり、この発光層に対して電位変動の少ない駆動電流を印加することにより、高輝度で正確な色彩の表示を行うことができる。

【0016】

上記課題を解決するために、本発明の第2の発光装置は、第1電極と第2電極との間に発光層を有する複数の発光素子と、前記複数の発光素子の各々を駆動するための画素回路とを有する有効発光領域と、前記有効発光領域の外側に形成されてなるダミー領域と、を含み、前記有効発光領域及び前記ダミー領域には、前記画素回路に走査信号を供給する走査線と、前記画素回路にデータ信号を供給するための前記走査線に対して交差する信号線と、マトリクス状に配置され前記発光素子を構成する少なくとも1つの機能層とが形成さ

10

20

30

40

50

れており、前記機能層の周囲には絶縁部が設けられており、前記ダミー領域において、前記走査線は前記絶縁部の下方に形成されており、前記信号線と前記第2電極との間には少なくとも層間絶縁層が形成されていること、を特徴とする。

【0017】

また、上記の発光装置において、さらに前記画素回路を介して当該画素回路に対応する前記発光素子に駆動電力を供給する電源配線を含み、前記電源配線は、異なる層に形成されていることが好ましい。このような構成とすることにより、配線のためのスペースを有効に利用することができる。

上記の発光装置において、前記電源配線のうち少なくとも前記有効発光領域に配置される部分は、前記走査線と前記第2電極との間に形成されていることが好ましい。このような構成とすることにより、前記走査線は前記電源配線に比べて前記第2電極から離れて形成されることとなるので、前記走査線を介して供給される走査信号の遅延やなまりなどの問題が低減される。また、前記電源配線が前記走査線に比べて前記第2電極に接近して配置されるので、前記電源配線と前記第2電極との間に積極的に容量を形成することも可能となる。前記電源配線と前記第2電極との間に積極的に容量を形成することにより、前記電源配線を介して供給される駆動電力の変動が低減され、駆動電力が安定化される。

上記の発光装置において、前記電源配線と前記第2電極との間には、層間絶縁層が形成されていることが好ましい。

【0018】

上記の発光装置において、前記第2電極が、少なくとも前記有効発光領域と前記ダミー領域とを覆うように形成されていることが好ましい。

【0019】

上記の発光装置において、前記発光素子には、正孔注入/輸送層が形成されてなることが好ましい。

本発明の第3の発光装置は、第1電極と第2電極との間に形成された発光層を含む発光素子と、前記発光素子を駆動するための画素回路と、が複数形成されてなる有効発光領域と、前記有効発光領域の外側に形成されてなるダミー領域と、前記画素回路に走査信号を供給するための走査線と、前記画素回路にデータ信号を供給するためのデータ信号と、を含み、前記有効発光領域及び前記ダミー領域において、前記発光素子を構成する少なくとも1つの機能層がマトリクス状に配置され、前記機能層の周囲には絶縁部が設けられており、前記ダミー領域に設けられた前記走査線は、前記ダミー領域に設けられた前記絶縁部により前記第2電極から離間されて形成されていることを特徴とする。

【0020】

本発明の電子機器は、上記の何れかに記載の発光装置を表示装置として備えることを特徴としている。

【0021】

【発明の実施の形態】

以下、図面を参照して本発明の一実施形態による発光装置及び電子機器について詳細に説明する。尚、以下の説明で参照する各図は、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならせてある。図1は、本発明の一実施形態による発光装置の配線構造を模式的に示す図である。

【0022】

図1に示した発光装置1は、スイッチング素子として薄膜トランジスタ(Thin Film Transistor)を用いたアクティブマトリクス方式の有機EL装置である。図1に示す本実施形態の発光装置1は、複数の走査線101と、走査線101に対して交差する方向に延びる複数の信号線102と、信号線102に並行して延びる複数の電源配線103とがそれぞれ配線されており、走査線101及び信号線102の各交点付近に、画素領域Aが設けられている。

【0023】

各信号線102には、シフトレジスタ、レベルシフタ、ビデオライン、及びアナログスイ

10

20

30

40

50

ッチを備えるデータ側駆動回路104が接続されている。また、各信号線102には、薄膜トランジスタを備える検査回路106が接続されている。更に、各走査線101には、シフトレジスタ及びレベルシフトを備える走査側駆動回路105が接続されている。

【0024】

また、画素領域Aの各々には、スイッチング薄膜トランジスタ(第1のスイッチング素子)112、保持容量Cap、カレント薄膜トランジスタ(第2のスイッチング素子)123、画素電極(第1電極)111、発光層110、及び陰極(第2電極)12とが設けられる。尚、第1のスイッチング素子及び第2のスイッチング素子は、本発明にいうスイッチング素子に相当しており、上記2つのトランジスタにより画素回路が構成されている。スイッチング薄膜トランジスタ112は、そのゲート電極に走査線101が接続されており、走査線101から供給される走査信号に応じて駆動されてオン状態又はオフ状態となる。保持容量Capは、スイッチング薄膜トランジスタ112を介して信号線102から供給される画像信号を保持する。

10

【0025】

カレント薄膜トランジスタ123は、そのゲート電極がスイッチング薄膜トランジスタ112及び保持容量Capに接続されており、保持容量Capによって保持された画像信号がゲート電極に供給される。画素電極111は、カレント薄膜トランジスタ123に接続されており、カレント薄膜トランジスタ123を介して電源配線103に電気的に接続したときに電源配線103から駆動電流が流れ込む。発光層110は画素電極111と陰極12との間に挟み込まれている。

20

【0026】

上記の少なくとも陽極、発光装置、及び陰極によって形成される発光層110には、赤色に発光する発光層110R、緑色に発光する発光層110G、及び青色に発光する発光層110Bの3種の発光素子が含まれ、各発光層110R、110G、110Bがストライプ配置されている。そして、カレント薄膜トランジスタ123を介して各発光層110R、110G、110Bに接続される電源配線103R、103G、103Bがそれぞれ、発光用電源回路132に接続されている。各色毎に電源配線103R、103G、103Bが配線されているのは、発光層110R、110G、110Bの駆動電位が各色毎に異なるためである。

【0027】

また、本実施形態の発光装置においては、陰極12と電源配線103R、103G、103Bとの間に第1の静電容量C₁が形成されている。発光装置1が駆動するとこの第1の静電容量C₁に電荷が蓄積される。発光装置1の駆動中に各電源配線103を流れる駆動電流の電位が変動した場合には、蓄積された電荷が各電源配線103に放電されて駆動電流の電位変動を抑制する。これにより、発光装置1の画像表示を正常に保つことができる。

30

【0028】

尚、この発光装置1においては、走査線101から走査信号が供給されてスイッチング薄膜トランジスタ112がオン状態になると、そのときの信号線102の電位が保持容量Capに保持され、保持容量Capに保持された電位に応じてカレント薄膜トランジスタ123のオン・オフ状態が決まる。そして、カレント薄膜トランジスタ123のチャネルを介して、電源配線103R、103G、103Bから画素電極111に駆動電流が流れ、更に発光層110R、110G、110Bを介して陰極12に電流が流れる。このとき、発光層110を流れた電流量に応じた量の発光が発光層110から得られる。

40

【0029】

次に、本実施形態の発光装置1の具体的な構成について、図2～図4を参照して説明する。図2は、本実施形態の発光装置の平面模式図であり、図3は、図2のA-A'線に沿う断面図であり、図4は、図2のB-B'線に沿う断面図である。図2に示すように、本実施形態の発光装置1は、基板2、不図示の画素電極群領域、電源配線103(103R、103G、103B)、及び画素部3(図中一点鎖線の枠内)とから概略構成される。

50

【0030】

基板2は、例えばガラス等からなる透明な基板である。画素電極群領域は、図1に示したカレント薄膜トランジスタ123に接続された画素電極(図示省略)を基板2上にマトリックス状に配置した領域である。電源配線103(103R, 103G, 103B)は、図2に示したように、画素電極群領域の周囲に配置され、各画素電極に接続されている。画素部3は、少なくとも画素電極群領域上に位置し、平面視略矩形形状である。この画素部3は、中央部分の有効発光領域4(図中二点鎖線の枠内)と、有効発光領域4の外側に配置されたダミー領域5(一点鎖線及び二点鎖線の間の領域)とに区画されている。

【0031】

また、有効発光領域4の図中両側には、前述の走査線駆動回路105が配置されている。この走査線駆動回路105はダミー領域5の下側(基板2側)に位置して設けられている。更に、ダミー領域5の下側には、走査線駆動回路105に接続される走査線駆動回路用制御信号配線105aと走査線駆動回路用電源配線105bとが設けられている。また更に、有効発光領域4の図中上側には、前述の検査回路106が配置されている。この検査回路106はダミー領域5の下側(基板側2)に位置して設けられており、この検査回路106により、製造途中や出荷時の発光装置の品質、欠陥の検査を行うことができる。

【0032】

図2に示すように、電源配線103R, 103G, 103Bは、ダミー領域5の周囲に配設されている。各電源配線103R, 103G, 103Bは、基板2の図2中下側から走査線駆動回路用制御信号配線105bに沿って図2中上方に延在し、走査線駆動回路用電源配線105bが途切れた位置から折曲してダミー領域5の外側に沿って延在し、有効発光領域4内にある図示略の画素電極に接続されている。また、基板2には、陰極12に接続される陰極用配線12aが形成されている。この陰極用配線12aは、電源配線103R, 103G, 103Bを囲むように平面視略コ字状に形成されている。

【0033】

また、基板2の一端には、ポリイミドテープ130が貼り付けられ、このポリイミドテープ130上に制御用IC131が実装されている。この制御用IC131には、図1に示したデータ側駆動回路104、陰極用電源回路131、及び発光用電源回路132が内蔵されている。

【0034】

次に、図3及び図4に示すように、基板2上には回路部11が形成され、この回路部11上に画素部3が形成されている。また、基板2には、画素部3を環状に囲む封止材13が形成されており、更に画素部3上に封止基板14が備えられている。封止基板14は、封止材13を介して基板2に接合されており、ガラス、金属、又は樹脂等からなるものである。この封止基板14の裏側には、吸着剤15が貼付され、画素部3と封止基板14との間の空間に混入した水又は酸素を吸収できるようになっている。尚、吸着剤15に代えてゲッター剤を用いても良い。また、封止材13は、例えば熱硬化樹脂又は紫外線硬化樹脂からなるものであり、特に熱硬化樹脂の一種であるエポキシ樹脂よりなることが好ましい。

【0035】

回路部11の中央部分には、画素電極群領域11aが設けられている。この画素電極群領域11aには、カレント薄膜トランジスタ123と、カレント薄膜トランジスタ123に接続された画素電極111が備えられている。カレント薄膜トランジスタ123は、基板2上に積層された下地保護層281、第2層間絶縁層283、及び第1層間絶縁層284に埋め込まれて形成され、画素電極111は、第1層間絶縁層284上に形成されている。カレント薄膜トランジスタ123に接続され、第2層間絶縁層283上に形成された電極の一方(ソース電極)には、電源配線103(103R, 103G, 103B)が接続されている。尚、回路部11には、前述した保持容量Cap及びスイッチング薄膜トランジスタ112も形成されているが、図3及び図4ではこれらの図示を省略している。更に、図3及び図4においては、信号線102の図示を省略している。更に、図4においては

10

20

30

40

50

、スイッチング薄膜トランジスタ112及びカレント薄膜トランジスタ123の図示を省略している。

【0036】

次に、図3において、画素電極群領域11aの図中両側には、前述の走査線駆動回路105が設けられている。図3に示した走査線駆動回路105には、シフトレジスタに含まれるインバータを構成するNチャネル型又はPチャネル型の薄膜トランジスタ105cが備えられ、この薄膜トランジスタ105cは、画素電極111に接続されていない点を除いて上記のカレント薄膜トランジスタ123と同様の構造とされている。尚、図4においては、検査回路106の図示を省略しているが、この検査回路106にも同様に薄膜トランジスタが備えられている。検査回路106に備えられている薄膜トランジスタは、後述するダミー画素電極111'に接続されていない点を除いてカレント薄膜トランジスタ123と同様の構造とされている。

10

【0037】

図3に示すように、走査線駆動回路105の図中外側の下地保護層281上には、走査線回路用制御信号配線105aが形成されている。また、図4に示したように、下地保護層281上には、走査線101が形成されている。更に、走査線回路用制御信号配線105aの外側の第2層間絶縁層283上には、走査線回路用電源配線105bが形成されている。また、走査線回路用電源配線105bの外側には、電源配線103が形成されている。この電源配線103は、2つの配線からなる二重配線構造を採用しており、前述したように画素部3の外側に配置されている。二重配線構造を採用することで配線抵抗を軽減できる。

20

【0038】

例えば、図3中左側にある赤色用の電源配線103Rは、下地保護層281上に形成された第1配線103R₁と、第2層間絶縁層283を介して第1配線103R₁上に形成された第2配線103R₂とから構成されている。第1配線103R₁及び第2配線103R₂は、図2に示すように第2層間絶縁層283を貫通するコンタクトホール103R₃により接続されている。このように、第1配線103R₁は、陰極用配線12aと同じ階層位置に形成されており、第1配線103R₁と陰極用配線12aとの間は第2層間絶縁層283が配置されている。また、図3及び図4に示す通り、陰極用配線12aはコンタクトホールを介して第2層間絶縁層283上に形成された陰極用配線12bと電気的に接続されおり、いわば陰極用配線12aも二重配線構造になっている。よって、第2配線103R₂は、陰極用配線12bと同じ階層位置に形成されており、第1配線103R₂と陰極用配線12bとの間は第1層間絶縁層284が配置されている。このような構造をとることで、第1配線103R₁と陰極用配線12aとの間、及び、第2配線103R₂と陰極用配線12bとの間に第2の静電容量C₂が形成されている。

30

【0039】

同様に、図3の右側にある青色及び緑色用の電源配線103G、103Bも二重配線構造を採用しており、それぞれ下地保護層281上に形成された第1配線103G₁、103B₁と、第2層間絶縁層283上に形成された第2配線103G₂、103B₂とから構成され、第1配線103G₁、103B₁及び第2配線103G₂、103B₂は、図2及び図3に示すように第2層間絶縁層283を貫通するコンタクトホール103G₃、103B₃により接続されている。そして、青色の第1配線103B₁と陰極用配線12aの間、及び、青色の第2配線103B₂と陰極用配線12bとの間に第2の静電容量C₂が形成されている。

40

【0040】

第1配線103R₁と第2配線103R₂との間隔は、例えば、0.6~1.0μmの範囲が好ましい。間隔が0.6μm未満であると、信号線102及び走査線101のような異なる電位を有するソースメタルとゲートメタルとの間の寄生容量が増えるため好ましくない。例えば、有効発光領域4内においては、ソースメタルとゲートメタルとが交差する箇所が多く存在し、かかる箇所の寄生容量が多いと画像信号の時間遅延を引き起こす虞があ

50

る。その結果として、定められた期間内に画像信号を画素電極 1 1 1 に書き込む事ができないため、コントラストの低下を引き起こす。第 1 配線 1 0 3 R₁ 及び第 2 配線 1 0 3 R₂ に挟まれる第 2 層間絶縁層 2 8 3 の材質は、例えば SiO₂ 等が好ましいが、1.0 μm 以上形成すると SiO₂ の応力により基板 2 が割れる恐れが生じる。

【0041】

また、各電源配線 1 0 3 R の上側には、画素部 3 から延出した陰極 1 2 が形成されている。これにより、各電源配線 1 0 3 R の第 2 配線 1 0 3 R₂ が、第 1 層間絶縁層 2 8 4 を挟んで陰極 1 2 と対向配置され、これにより第 2 配線 1 0 3 R₂ と陰極 1 2 との間に前述の第 1 の静電容量 C₁ が形成される。ここで、第 2 配線 1 0 3 R₂ と陰極 1 2 との間隔は、例えば、0.6 ~ 1.0 μm の範囲が好ましい。間隔が 0.6 μm 未満だと、画素電極及びソースメタルのような異なる電位を有する画素電極とソースメタルとの間の寄生容量が増える為、ソースメタルを用いている信号線の配線遅延が生じる。その結果、定められた期間内に画像信号を書き込む事ができない為、コントラストの低下を引き起こす。第 2 配線 1 0 3 R₂ と陰極 1 2 に挟まれる第 1 層間絶縁層 2 8 4 の材質は、例えば SiO₂ やアクリル樹脂等が好ましい。しかしながら、SiO₂ を 1.0 μm 以上形成すると応力により基板 2 が割れる恐れが生じる。また、アクリル樹脂の場合は、2.0 μm 程度まで形成することができるが、水を含むと膨張する性質があるため、その上に形成する画素電極を割る恐れがある。

【0042】

このように、本実施形態の発光装置 1 は、電源配線 1 0 3 と陰極 1 2 との間に第 1 の静電容量 C₁ が設けられるので、電源配線 1 0 3 を流れる駆動電流の電位が変動した場合に第 1 の静電容量 C₁ に蓄積された電荷が電源配線 1 0 3 に供給され、駆動電流の電位不足分がこの電荷により補われて電位変動を抑制することができ、発光装置 1 の画像表示を正常に保つことができる。

特に、電源配線 1 0 3 と陰極 1 2 とが画素部 3 の外側で対向しているため、電源配線 1 0 3 と陰極 1 2 との間隔を小さくして第 1 の静電容量 C₁ に蓄積される電荷量を増大させることができ、駆動電流の電位変動をより小さくして画像表示を安定に行うことができる。更に、電源配線 1 0 3 が第 1 配線及び第 2 配線からなる二重配線構造を有し、第 1 配線と陰極用配線との間に第 2 の静電容量 C₂ が設けられているので、第 2 の静電容量 C₂ に蓄積された電荷も電源配線 1 0 3 に供給されるため、電位変動をより抑制することができ、発光装置 1 の画像表示をより正常に保つことができる。

【0043】

ここで、カレント薄膜トランジスタ 1 2 3 を含む回路部 1 1 の構造を詳細に説明する。図 5 は、画素電極群領域 1 1 a の要部を示す断面図である。図 5 に示すように、基板 2 の表面には、SiO₂ を主体とする下地保護層 2 8 1 が積層され、この下地保護層 2 8 1 上には島状のシリコン層 2 4 1 が形成されている。また、シリコン層 2 4 1 及び下地保護層 2 8 1 は、SiO₂ 及び / 又は SiN を主体とするゲート絶縁層 2 8 2 により被覆されている。そして、シリコン層 2 4 1 上には、ゲート絶縁層 2 8 2 を介してゲート電極 2 4 2 が形成されている。

【0044】

尚、図 5 においては、カレント薄膜トランジスタ 1 2 3 の断面構造を示しているが、スイッチング薄膜トランジスタ 1 1 2 も同様の構造である。スイッチング薄膜トランジスタ 1 1 2 のゲート電極 2 4 2 は図 4 に示した走査線 1 0 1 に接続される。また、ゲート電極 2 4 2 及びゲート絶縁層 2 8 2 は、SiO₂ を主体とする第 2 層間絶縁層 2 8 3 によって被覆されている。尚、本明細書において、「主体」とする成分とは最も含有率の高い成分のことをいうものとする。

【0045】

次に、シリコン層 2 4 1 のうち、ゲート絶縁層 2 8 2 を介してゲート電極 2 4 2 と対向する領域がチャンネル領域 2 4 1 a とされている。また、シリコン層 2 4 1 のうち、チャンネル領域 2 4 1 a の図中左側には低濃度ソース領域 2 4 1 b 及び高濃度ソース領域 2 4 1 S が

10

20

30

40

50

設けられる。チャネル領域 241a の図中右側には低濃度ドレイン領域 241c 及び高濃度ドレイン領域 241D が設けられており、いわゆる LDD (Light Doped Drain) 構造が形成されている。カレント薄膜トランジスタ 123 は、このシリコン層 241 を主体として構成されている。

【0046】

高濃度ソース領域 241S は、ゲート絶縁層 282 と第 2 層間絶縁層 283 とに互って開孔するコンタクトホール 244 を介して、第 2 層間絶縁層 283 上に形成されたソース電極 243 に接続されている。このソース電極 243 は、上述した信号線 102 の一部として構成される。一方、高濃度ドレイン領域 241D は、ゲート絶縁層 282 と第 2 層間絶縁層 283 とに互って開孔するコンタクトホール 245 を介して、ソース電極 243 と同一層に形成されたドレイン電極 244 に接続されている。

10

【0047】

ソース電極 243 及びドレイン電極 244 が形成された第 2 層間絶縁層 283 上に第 1 層間絶縁層 284 が形成されている。そして、ITO 等からなる透明な画素電極 111 が、この第 1 層間絶縁層 284 上に形成されるとともに、第 1 層間絶縁層 284 に設けられたコンタクトホール 111a を介してドレイン電極 244 に接続されている。即ち、画素電極 111 は、ドレイン電極 244 を介して、シリコン層 241 の高濃度ドレイン電極 241D に接続されている。尚、図 3 に示すように、画素電極 111 は有効発光領域 4 に対応する位置に形成されているが、有効発光領域 4 の周囲に形成されたダミー領域 5 には、画素電極 111 と同じ形態のダミー画素電極 111' が設けられる。このダミー画素電極 111' は、高濃度ドレイン電極 241D に接続されない点を除き、画素電極 111 と同一の形態である。

20

【0048】

次に、画素部 3 の実画素領域 4 には、発光層 110 及びバンク部 (絶縁部) 122 が形成されている。発光層 110 は図 3 ~ 図 5 に示すように、画素電極 111 上の各々に積層されている。また、バンク部 122 は、各画素電極 111 及び各発光層 110 の間に備えられており、各発光層 110 を区画している。バンク部 122 は、基板 2 側に位置する無機物バンク層 122a と基板 2 から離れて位置する有機物バンク層 122b とが積層されて構成されている。尚、無機物バンク層 122a と有機物バンク層 122b との間に遮光層を配置してもよい。

30

【0049】

無機物、有機物バンク層 122a, 122b は、画素電極 111 の周縁部上に乗上げるまで延出形成されており、また無機物バンク層 122a は、有機物バンク層 122b よりも画素電極 111 の中央側に延出形成されている。また、無機物バンク層 122a は、例えば、SiO₂、TiO₂、SiN 等の無機材料からなることが好ましい。また無機物バンク層 122a の膜厚は、50 ~ 200 nm の範囲が好ましく、特に 150 nm がよい。膜厚が 50 nm 未満では、無機物バンク層 122a が後述する正孔注入 / 輸送層より薄くなり、正孔注入 / 輸送層の平坦性を確保できなくなるので好ましくない。また膜厚が 200 nm を越えると、無機物バンク層 122a による段差が大きくなって、正孔注入 / 輸送層上に積層する後述の発光層の平坦性を確保できなくなるので好ましくない。

40

【0050】

更に、有機物バンク層 122b は、アクリル樹脂、ポリイミド樹脂等の通常のレジストから形成されている。この有機物バンク層 122b の厚さは、0.1 ~ 3.5 μm の範囲が好ましく、特に 2 μm 程度がよい。厚さが 0.1 μm 未満では、後述する正孔注入 / 輸送層及び発光層の合計厚より有機物バンク層 122b が薄くなり、発光層が上部開口部から溢れるおそれがあるので好ましくない。また、厚さが 3.5 μm を越えると、上部開口部による段差が大きくなり、有機物バンク層 122b 上に形成する陰極 12 のステップカバレッジを確保できなくなるので好ましくない。また、有機物バンク層 122b の厚さを 2 μm 以上にすれば、陰極 12 と画素電極 111 との絶縁を高めることができる点でより好ましい。このようにして、発光層 110 は、バンク部 122 より薄く形成されている。

50

【 0 0 5 1 】

また、バンク部 1 2 2 の周辺には、親液性を示す領域と、撥液性を示す領域が形成されている。親液性を示す領域は、無機物バンク層 1 2 2 a 及び画素電極 1 1 1 であり、これらの領域には、酸素を反応ガスとするプラズマ処理によって水酸基等の親液基が導入されている。また、撥液性を示す領域は、有機物バンク層 1 2 2 b であり、4 フッ化メタンを反応ガスとするプラズマ処理によってフッ素等の撥液基が導入されている。

【 0 0 5 2 】

次に、図 5 に示すように、発光層 1 1 0 は、画素電極 1 1 1 上に積層された正孔注入 / 輸送層 1 1 0 a 上に積層されている。尚、本明細書では、発光層 1 1 0 及び正孔注入 / 輸送層 1 1 0 a を含む構成を機能層といい、画素電極 1 1 1、機能層、及び陰極 1 2 含む構成を発光素子という。正孔注入 / 輸送層 1 1 0 a は、正孔を発光層 1 1 0 に注入する機能を有するとともに、正孔を正孔注入 / 輸送層 1 1 0 a 内部において輸送する機能を有する。このような正孔注入 / 輸送層 1 1 0 a を画素電極 1 1 1 と発光層 1 1 0 の間に設けることにより、発光層 1 1 0 の発光効率、寿命等の素子特性が向上する。また、発光層 1 1 0 では、正孔注入 / 輸送層 1 1 0 a から注入された正孔と、陰極 1 2 からの電子とが結合して蛍光を発生させる。発光層 1 1 b は、赤色 (R) に発光する赤色発光層、緑色 (G) に発光する緑色発光層、及び青色 (B) に発光する青色発光層の 3 種類を有し、図 1 及び図 2 に示すように、各発光層がストライプ配置されている。

10

【 0 0 5 3 】

次に、図 3 及び図 4 に示したように、画素部 3 のダミー領域 5 には、ダミー発光層 2 1 0 及びダミーバンク部 2 1 2 が形成されている。ダミーバンク部 2 1 2 は、基板 2 側に位置するダミー無機物バンク層 2 1 2 a と基板 2 から離れて位置するダミー有機物バンク層 2 1 2 b とが積層されて構成されている。ダミー無機物バンク層 2 1 2 a は、ダミー画素電極 1 1 1 ' の全面に形成されている。またダミー有機物バンク層 2 1 2 b は、有機物バンク層 1 2 2 b と同様に画素電極 1 1 1 の間に形成されている。そして、ダミー発光層 2 1 0 は、ダミー無機物バンク 2 1 2 a を介してダミー画素電極 1 1 1 ' 上に形成されている。

20

【 0 0 5 4 】

ダミー無機物バンク層 2 1 2 a 及びダミー有機物バンク層 2 1 1 b は、先に説明した無機物、有機物バンク層 1 2 2 a , 1 2 2 b と同様の材質、同様の膜厚を有するものである。また、ダミー発光層 2 1 0 は、図示略のダミー正孔注入 / 輸送層上に積層されており、ダミー正孔注入 / 輸送層及びダミー発光層の材質や膜厚は、前述の正孔注入 / 輸送層 1 1 0 a 及び発光層 1 1 0 と同様である。従って、上記の発光層 1 1 0 と同様に、ダミー発光層 2 1 0 はダミーバンク部 2 1 2 より薄く形成されている。

30

【 0 0 5 5 】

ダミー領域 5 を有効発光領域 4 の周囲に配置することにより、有効発光領域 4 の発光層 1 1 0 の厚さを均一にすることができ、表示ムラを抑制することができる。即ち、ダミー領域 5 を配置することで、表示素子をインクジェット法によって形成する場合における吐出した組成物インクの乾燥条件を有効発光領域 4 内で一定にすることができ、有効発光領域 4 の周縁部で発光層 1 1 0 の厚さに偏りが生じる虞がない。

40

【 0 0 5 6 】

次に、陰極 1 2 は、有効発光領域 4 とダミー領域 5 の全面に形成されるとともにダミー領域 5 の外側にある基板 2 上まで延出され、ダミー領域 5 の外側、即ち画素部 3 の外側で電源配線 1 0 3 と対向配置されている。また陰極 1 2 の端部が、回路部 1 1 に形成された陰極用配線 1 2 a に接続されている。陰極 1 2 は、画素電極 1 1 1 の対向電極として発光層 1 1 0 に電流を流す役割を果たす。

この陰極 1 2 は、例えば、フッ化リチウムとカルシウムの積層体からなる陰極層 1 2 b と、反射層 1 2 c とが積層されて構成されている。陰極 1 2 のうち、反射層 1 2 c のみが画素部 3 の外側まで延出されている。反射層 1 2 c は、発光層 1 1 0 から発した光を基板 2 側に反射させるもので、例えば、Al、Ag、Mg / Ag 積層体等からなることが好まし

50

い。更に、反射層 1 2 b 上に SiO_2 、 SiN 等からなる酸化防止用の保護層を設けても良い。

【0057】

ここで、図 4 に示すように、下地保護層 2 8 1 上に形成されている走査線 1 0 1 は、ダミーバンク部 2 1 2、更にはバンク部 2 1 2 の下方に位置するように配置されている。これは、走査線 1 0 1 をダミーバンク部 2 1 2 及びバンク部 2 1 2 の下方に配置することで、走査線 1 0 1 と陰極 1 2 との間隔を広げることにより、走査線 1 0 1 と陰極 1 2 との間の寄生容量を小さくするためである。

【0058】

本実施形態においては、走査線 1 0 1 と陰極 1 2 との間に、複数の層間絶縁層（第 2 層間絶縁層 2 8 3 及び第 1 層間絶縁層 2 8 4）及びバンク部 2 1 2 が配置されており、走査線 1 0 1 と陰極 1 2 との間隔を広げることができるため、走査線 1 0 1 と陰極 1 2 との間の寄生容量を小さくする上で極めて好適である。この寄生容量が小さくなることにより、走査線 1 0 1 に供給される走査信号の時間的遅延を抑えることができるため、定められた期間内に画像信号を画素電極 1 1 1 に書き込むことができるようになり、コントラストの低下を防止することができる。

【0059】

次に、本実施形態の発光装置 1 の製造方法について説明する。図 6 ~ 図 9 は、本発明の一実施形態による発光装置の製造方法を説明する工程図である。まず、図 6 ~ 図 8 を参照して、基板 2 上に回路部 1 1 を形成する方法について説明する。尚、図 6 ~ 図 8 に示す各断面図は、図 2 中の A - A' 線に沿う断面に対応している。また、以下の説明において、不純物濃度は、いずれも活性化アニール後の不純物として表される。

【0060】

まず、図 6 (a) に示すように、基板 2 上に、シリコン酸化膜などからなる下地保護層 2 8 1 を形成する。次に、ICVD 法、プラズマ CVD 法などを用いてアモルファスシリコン層を形成した後、レーザアニール法又は急速加熱法により結晶粒を成長させてポリシリコン層 5 0 1 とする。その後、ポリシリコン層 5 0 1 をフォトリソグラフィ法によりパターンニングし、図 6 (b) に示すように島状のシリコン層 2 4 1、2 5 1、2 6 1 を形成し、更にシリコン酸化膜からなるゲート絶縁層 2 8 2 を形成する。

【0061】

シリコン層 2 4 1 は、有効発光領域 4 に対応する位置に形成されて画素電極 1 1 1 に接続されるカレント薄膜トランジスタ 1 2 3（以下、「画素用 TFT」と表記する場合がある）を構成するものであり、シリコン層 2 5 1、2 6 1 は、走査線駆動回路 1 0 5 内の P チャネル型及び N チャネル型の薄膜トランジスタ（以下、「駆動回路用 TFT」と表記する場合がある）をそれぞれ構成するものである。

【0062】

ゲート絶縁層 2 8 2 の形成は、プラズマ CVD 法、熱酸化法等により、各シリコン層 2 4 1、2 5 1、2 6 1 及び下地保護層 2 8 1 を覆う厚さ約 30 nm ~ 200 nm のシリコン酸化膜を形成することにより行う。ここで、熱酸化法を利用してゲート絶縁層 2 8 2 を形成する際には、シリコン層 2 4 1、2 5 1、2 6 1 の結晶化も行い、これらのシリコン層をポリシリコン層とすることができる。チャンネルドープを行う場合には、例えば、このタイミングで約 $1 \times 10^{12} \text{ cm}^{-2}$ のドーズ量でボロニオンを打ち込む。その結果、シリコン層 2 4 1、2 5 1、2 6 1 は、不純物濃度が約 $1 \times 10^{-17} \text{ cm}^{-3}$ の低濃度 P 型のシリコン層となる。

【0063】

次に、図 6 (c) に示すように、シリコン層 2 4 1、2 6 1 の一部にイオン注入選択マスク M_1 を形成し、この状態でリンイオンを約 $1 \times 10^{15} \text{ cm}^{-2}$ のドーズ量でイオン注入する。その結果、イオン注入選択マスク M_1 に対してセルフアライン的に高濃度不純物が導入され、シリコン層 2 4 1、2 6 1 中に高濃度ソース領域 2 4 1 S、2 6 1 S 及び高濃度ドレイン領域 2 4 1 D、2 6 1 D が形成される。

10

20

30

40

50

【0064】

その後、図6(d)に示すように、イオン注入選択マスク M_1 を除去した後に、ゲート絶縁層282上にドーパドシリコン、シリサイド膜、或いはアルミニウム膜やクロム膜、タンタル膜といった厚さ約200nm程度の金属膜を形成し、更にこの金属膜をパターニングすることにより、Pチャネル型の駆動回路用TFTのゲート電極252、画素用TFTのゲート電極242、Nチャネル型の駆動回路用TFTのゲート電極262を形成する。また、上記パターニングにより、走査線駆動回路用信号配線105a、電源配線の第1配線103R₁、103G₁、103B₁、陰極用配線12aの一部を同時に形成する。更に、これらのゲート電極242、252、262等を形成するとき、図4に示した走査線101を同時に形成する。

10

【0065】

更に、ゲート電極242、252、262をマスクとし、シリコン層241、251、261に対してリンイオンを約 $4 \times 10^{13} \text{ cm}^{-2}$ のドーパ量でイオン注入する。その結果、ゲート電極242、252、262に対してセルフアライン的に低濃度不純物が導入され、図6(d)に示すように、シリコン層241、261中に低濃度ソース領域241b、261b、及び低濃度ドレイン領域241c、261cが形成される。また、シリコン層251中に低濃度不純物領域251S、251Dが形成される。

【0066】

次に、図7(a)に示すように、ゲート電極252の周辺を除く全面にイオン注入選択マスク M_2 を形成する。このイオン注入選択マスク M_2 を用いて、シリコン層251に対してボロイオンを約 $1.5 \times 10^{15} \text{ cm}^{-2}$ のドーパ量でイオン注入する。結果として、ゲート電極252もマスクとして機能し、シリコン層252中にセルフアライン的に高濃度不純物がドーパされる。これにより251S及び251Dがカウンタードーパされ、P型チャネル型の駆動回路用TFTのソース領域及びドレイン領域となる。

20

【0067】

そして、図7(b)に示すように、イオン注入選択マスク M_2 を除去した後に、基板2の全面に第2層間絶縁層283を形成し、更にフォトリソグラフィ法により第2層間絶縁層283をパターニングして、各TFTのソース電極及びドレイン電極並びに陰極用配線12aに対応する位置にコンタクトホール形成用の孔 H_1 を設ける。次に、図7(c)に示すように、第2層間絶縁層283を覆うように、アルミニウム、クロム、タンタル等の金属からなる厚さ約200nmないし800nm程度の導電層504を形成することにより、先に形成した孔 H_1 にこれらの金属を埋め込んでコンタクトホールを形成する。更に導電層504上にパターニング用マスク M_3 を形成する。

30

【0068】

次に、図8(a)に示すように、導電層504をパターニング用マスク M_3 によってパターニングし、各TFTのソース電極243、253、263、ドレイン電極244、254、各電源配線の第2配線103R₂、103G₂、103B₂、走査線回路用電源配線105b、及び陰極用配線12aを形成する。

上記のように、第1配線103R₁及び103B₁を陰極用配線12aと同じ階層に離間して形成するとともに、第2配線103R₂及び103B₂を陰極用配線12bと同じ階層に離間して形成することで、第2の静電容量 C_2 が形成される。

40

【0069】

以上の工程が終了すると、図8(b)に示すように、第2層間絶縁層283を覆う第1層間絶縁層284を、例えばアクリル系などの樹脂材料によって形成する。この第1層間絶縁層284は、約1~2 μm 程度の厚さに形成されることが望ましい。次に、図8(c)に示すように、第1層間絶縁層284のうち、画素用TFTのドレイン電極244に対応する部分をエッチングによって除去してコンタクトホール形成用の孔 H_2 を形成する。このとき、同時に陰極用配線12a上の第1層間絶縁層284も除去する。このようにして、基板2上に回路部11が形成される。

【0070】

50

次に、図9を参照して、回路部11上に画素部3を形成することにより発光装置1を得る手順について説明する。図9に示す断面図は、図2中のA-A'線に沿う断面に対応している。まず、図9(a)に示すように、基板2の全面を覆うようにITO等の透明電極材料からなる薄膜を形成し、この薄膜をパターニングすることにより、第1層間絶縁層284に設けた孔H₂を埋めてコンタクトホール111aを形成するとともに、画素電極111及びダミー画素電極111'を形成する。画素電極111は、カレント薄膜トランジスタ123の形成部分のみに形成され、コンタクトホール111aを介してカレント薄膜トランジスタ123(スイッチング素子)に接続される。尚、ダミー電極111'は島状に配置される。

【0071】

次に、図9(b)に示すように、第1層間絶縁層284、画素電極111、及びダミー画素電極111'上に無機物バンク層122a及びダミー無機物バンク層212aを形成する。無機物バンク層122aは、画素電極111の一部が開口する態様にて形成し、ダミー無機物バンク層212aはダミー画素電極111'を完全に覆うように形成する。ここで、無機物バンク層122a及びダミー無機物バンク層212aは、図2中のB-B'線に沿う断面において走査線101の上方に形成される点に注意されたい。無機物バンク層122a及びダミー無機物バンク層212aは、例えばCVD法、TEOS法、スパッタ法、蒸着法等によって第1層間絶縁層284及び画素電極111の全面にSiO₂、TiO₂、SiN等の無機物膜を形成した後、当該無機物膜をパターニングすることにより形成する。

【0072】

更に、図9(b)に示すように、無機物バンク層122a及びダミー無機物バンク層212a上に、有機物バンク層122b及びダミー有機物バンク層212bを形成する。有機物バンク層122bは、無機物バンク層122aを介して画素電極111の一部が開口する態様にて形成し、ダミー有機物バンク層212bはダミー無機物バンク層212aの一部が開口する態様にて形成する。このようにして、第1層間絶縁層284上にバンク部122を形成する。

【0073】

続いて、バンク部122の表面に、親液性を示す領域と、撥液性を示す領域を形成する。本実施形態においてはプラズマ処理工程により、各領域を形成するものとしている。具体的に、このプラズマ処理工程は、画素電極111、無機物バンク層122a、及びダミー無機物バンク層212aを親液性にする親液化工程と、有機物バンク層122b及びダミー有機物バンク層212bを撥液性にする撥液化工程とを少なくとも有している。

【0074】

即ち、バンク部122を所定温度(例えば70~80°程度)に加熱し、次いで親液化工程として大気雰囲気中で酸素を反応ガスとするプラズマ処理(O₂プラズマ処理)を行う。続いて、撥液化工程として大気雰囲気中で4フッ化メタンを反応ガスとするプラズマ処理(CF₄プラズマ処理)を行い、プラズマ処理のために加熱されたバンク部122を室温まで冷却することで、親液性及び撥液性が所定箇所が付与されることとなる。

【0075】

更に、画素電極111上及びダミー無機物バンク層212a上にそれぞれ、発光層110及びダミー発光層210をインクジェット法により形成する。発光層110並びにダミー発光層210は、正孔注入/輸送層材料を含む組成物インクを吐出・乾燥した後に、発光層材料を含む組成物インクを吐出・乾燥することにより形成される。尚、この発光層110及びダミー発光層210の形成工程以降は、正孔注入/輸送層及び発光層の酸化を防止すべく、窒素雰囲気、アルゴン雰囲気等の不活性ガス雰囲気で行うことが好ましい。

【0076】

次に、図9(c)に示すように、バンク部122、発光層110、及びダミー発光層210を覆う陰極12を形成する。陰極12は、バンク部122、発光層110、及びダミー発光層210上に陰極層12bを形成した後に、陰極層12bを覆って基板2上の陰極用

10

20

30

40

50

配線 1 2 a に接続される反射層 1 2 c を形成することにより得られる。このように、反射層 1 2 c を陰極用配線 1 2 a に接続させるべく反射層 1 2 c を画素部 3 から基板 2 上に延出させることにより、反射層 1 2 c が第 1 層間絶縁層 2 8 4 を介して発光用電源線 1 0 3 に対向配置され、反射層 1 2 c (陰極) と発光用電源線 1 0 3 との間に第 1 の静電容量 C_1 が形成される。最後に、基板 2 にエポキシ樹脂等の封止材 1 3 を塗布し、この封止材 1 3 を介して基板 2 に封止基板 1 4 を接合する。このようにして、図 1 ~ 図 4 に示すような発光装置 1 が得られる。

【 0 0 7 7 】

このようにして製造された発光装置、CPU (中央処理装置) 等を備えたマザーボード、キーボード、ハードディスク等の電子部品を筐体内に組み込むことで、例えば図 1 0 に示すノート型のパーソナルコンピュータ 6 0 0 (電子機器) が製造される。図 1 0 は、本発明の一実施形態による発光装置を備える電子機器の一例を示す図である。尚、図 1 0 において 6 0 1 は筐体であり、6 0 2 は発光装置であり、6 0 3 はキーボードである。図 1 1 は、他の電子機器としての携帯電話機を示す斜視図である。図 1 1 に示した携帯電話機 7 0 0 は、アンテナ 7 0 1、受話器 7 0 2、送話器 7 0 3、発光装置 7 0 4、及び操作釦部 7 0 5 等を備えて構成されている。

【 0 0 7 8 】

また、上記実施形態では、電子機器としてノート型コンピュータ及び携帯電話機を例に挙げて説明したが、これらに限らず、プロジェクタ、マルチメディア対応のパーソナルコンピュータ (PC) 及びエンジニアリング・ワークステーション (EWS)、ページャ、ワードプロセッサ、テレビ、ビューファインダ型又はモニタ直視型のビデオテープレコーダ、電子手帳、電子卓上計算機、カーナビゲーション装置、POS 端末、タッチパネルを備えた装置等の電子機器に適用することが可能である。

【 0 0 7 9 】

【 発明の効果 】

以上説明したように、本発明によれば、表示に寄与する有効発光領域以外の表示に寄与しないダミー領域においても、走査線が絶縁部の下方に形成されているため、寄生容量を低減させる上で効果的であるという効果がある。

【 図面の簡単な説明 】

【 図 1 】 本発明の一実施形態による発光装置の配線構造を模式的に示す図である。

【 図 2 】 本発明の一実施形態による発光装置の平面模式図である。

【 図 3 】 図 2 の A - A' 線に沿う断面図である。

【 図 4 】 図 2 の B - B' 線に沿う断面図である。

【 図 5 】 画素電極群領域 1 1 a の要部を示す断面図である。

【 図 6 】 本発明の一実施形態による発光装置の製造方法を説明する工程図である。

【 図 7 】 本発明の一実施形態による発光装置の製造方法を説明する工程図である。

【 図 8 】 本発明の一実施形態による発光装置の製造方法を説明する工程図である。

【 図 9 】 本発明の一実施形態による発光装置の製造方法を説明する工程図である。

【 図 1 0 】 本発明の一実施形態による発光装置を備える電子機器の一例を示す図である。

【 図 1 1 】 他の電子機器としての携帯電話機を示す斜視図である。

【 図 1 2 】 典型的な発光装置の配線構造を示す図である。

【 符号の説明 】

- 4 有効発光領域
- 5 ダミー領域
- 1 2 陰極 (第 2 電極)
- 1 0 1 走査線
- 1 0 2 信号線
- 1 0 3 電源配線
- 1 1 0 発光素子

10

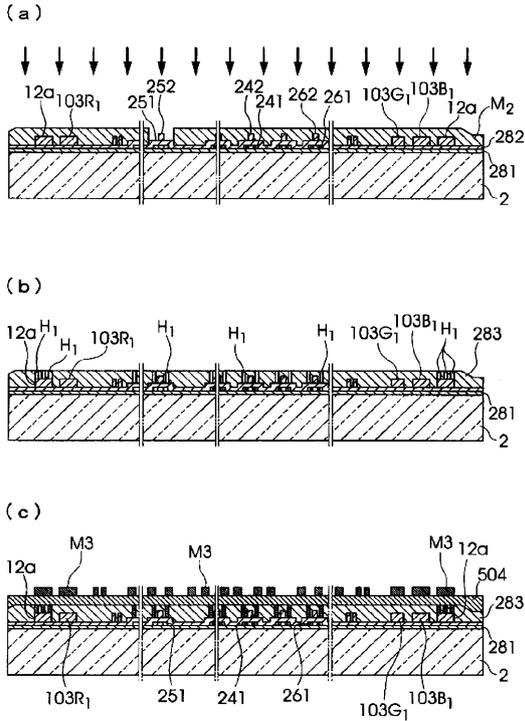
20

30

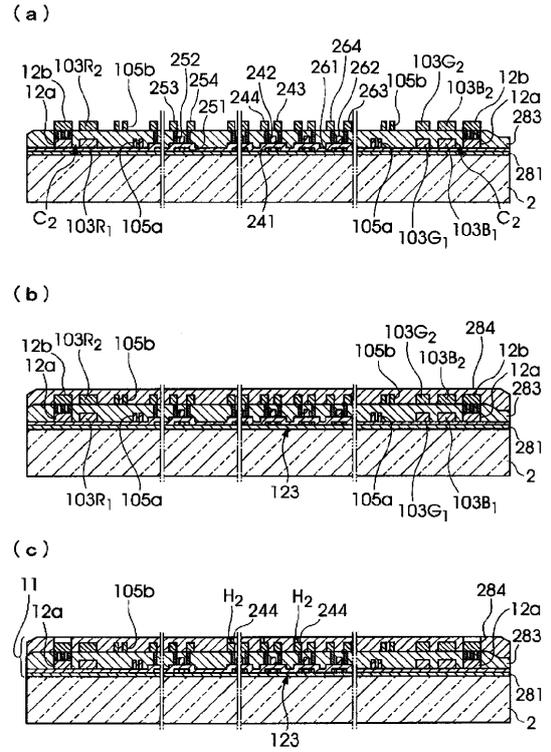
40

50

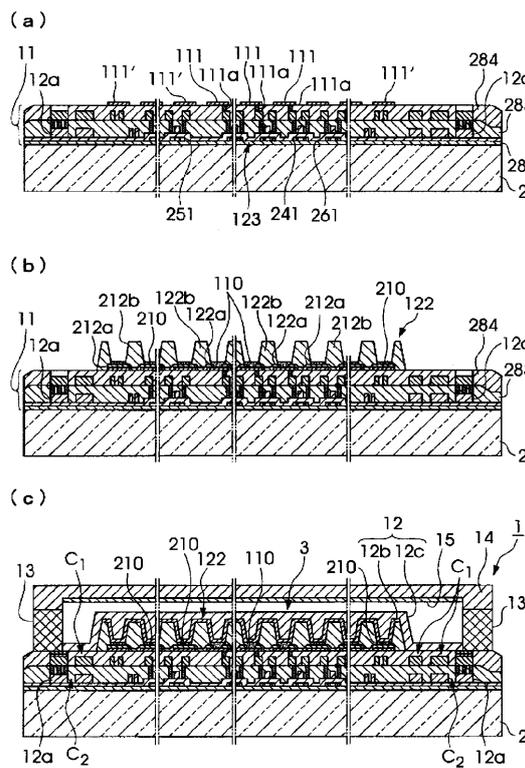
【 図 7 】



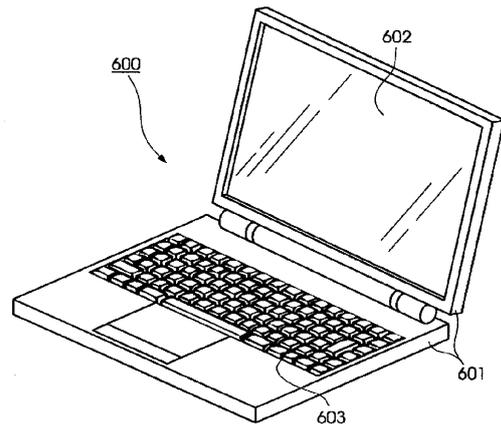
【 図 8 】



【 図 9 】



【 図 10 】



フロントページの続き

- (56)参考文献 特開平11-024604(JP,A)
特開2002-022924(JP,A)
特開2001-109395(JP,A)
特開2001-318628(JP,A)

- (58)調査した分野(Int.Cl., DB名)
H01L51/00-51/56、H01L27/32、C09K11/06
G09F9/30